

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成23年5月19日(2011.5.19)

【公開番号】特開2009-276675(P2009-276675A)

【公開日】平成21年11月26日(2009.11.26)

【年通号数】公開・登録公報2009-047

【出願番号】特願2008-129602(P2008-129602)

【国際特許分類】

**G 02 F 1/1337 (2006.01)**

【F I】

G 02 F 1/1337 5 0 5

G 02 F 1/1337 5 0 0

【手続補正書】

【提出日】平成23年4月1日(2011.4.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の画素電極を有する液晶装置用の素子基板の製造方法であって、

前記複数の画素電極を形成する工程と、

前記複数の画素電極の各々を覆う第1材料膜を形成するとともに、前記複数の画素電極間ににおいて前記第1材料膜の間に前記第1材料膜と表面硬さが異なる第2材料膜を形成する材料膜形成処理と、

前記第1材料膜と前記第2材料膜とに一括してラビング処理する配向処理と、を含んでいることを特徴とする液晶装置用の素子基板の製造方法。

【請求項2】

前記材料膜形成処理において、前記第1配向膜が前記第2配向膜よりも表面硬さが高い状態に形成し、

前記ラビング処理して、前記第1配向膜を垂直配向膜にすることを特徴とする請求項1に記載の液晶装置用の素子基板の製造方法。

【請求項3】

前記材料膜形成処理において、前記第2配向膜が該第1配向膜よりも表面硬さが高い状態に形成し、

前記ラビング処理して、前記第1配向膜を水平配向膜にすることを特徴とする請求項1に記載の液晶装置用の素子基板の製造方法。

【請求項4】

前記第1配向膜の表面と前記第2配向膜の表面との前記液晶層側における段差高さが0.1μm以下であることを特徴とする請求項1～3のいずれか一項に記載の液晶装置用の素子基板の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】液晶装置用の素子基板の製造方法

**【手続補正3】****【補正対象書類名】**明細書**【補正対象項目名】**0001**【補正方法】**変更**【補正の内容】****【0001】**

本発明は、液晶装置用の素子基板の製造方法に関する。

**【手続補正4】****【補正対象書類名】**明細書**【補正対象項目名】**0010**【補正方法】**変更**【補正の内容】****【0010】**

本発明の液晶装置用の素子基板の製造方法は、複数の画素電極を有する液晶装置用の素子基板の製造方法であって、前記複数の画素電極を形成する工程と、前記複数の画素電極の各々を覆う第1材料膜を形成するとともに、前記複数の画素電極間において前記第1材料膜の間に前記第1材料膜と表面硬さが異なる第2材料膜を形成する材料膜形成処理と、前記第1材料膜と前記第2材料膜とに一括してラビング処理する配向処理と、を含んでいことを特徴とする。