



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0102722
(43) 공개일자 2012년09월18일

(51) 국제특허분류(Int. Cl.)
H04L 12/56 (2006.01) H04L 12/26 (2006.01)
(21) 출원번호 10-2012-7016403
(22) 출원일자(국제) 2010년12월06일
심사청구일자 없음
(85) 번역문제출일자 2012년06월22일
(86) 국제출원번호 PCT/EP2010/068961
(87) 국제공개번호 WO 2011/067406
국제공개일자 2011년06월09일
(30) 우선권주장
61/266,775 2009년12월04일 미국(US)

(71) 출원인
나파테크 에이/에스
덴마크 쇠보르 디케이-2860 토박스베엔 23에이
(72) 발명자
아거홀름 알렉스 음
덴마크 로스킬데 디케이-4000 프요르텐스캐피브즈 6
크리스토퍼센 젠스
덴마크 비룸 디케이-2830 클라브스 뱀스 베즈 21
(74) 대리인
박장원

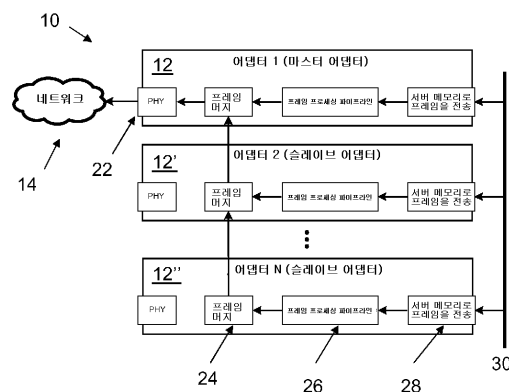
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 데이터 패킷들을 판독 및 순서화하는 복수의 분석 수단을 동작시키는 장치, 어셈블리, 및 방법

(57) 요약

각각이 데이터 연결로부터 그리고 타 수신 소자로부터 데이터 패킷들을 수신하고 타 수신 소자에 소정 순서로 두 개의 데이터 패킷들을 포워딩하는 복수의 데이터 수신 소자들을 갖는 시스템 및 상기 시스템을 동작시키는 방법이 개시된다. 만약, 임의의 시점에, 단 하나의 데이터 패킷이 수신되면, 시간이 경과되는 것이 허용되고, 만약, 제2 데이터 패킷이 수신되면, 두 개의 패킷들이 순서대로 출력된다. 그렇지 않다면 수신된 데이터 패킷이 출력된다.

대표도 - 도1



특허청구의 범위

청구항 1

데이터 연결로부터 수신된 복수의 데이터 패킷들을 소정의 순서(predetermined order)로 순서화(ordering) 및 출력하기 위한 장치로서, 상기 장치는 복수의 분석 소자(analyzing element)들을 포함하며, 상기 분석 소자들 각각은,

- 상기 데이터 연결로부터 데이터 패킷을 수신하기 위한 제1 수단과,
 - 타 분석 소자(another analyzing element)로부터 데이터 패킷을 수신하기 위한 제2 수단과,
 - 상기 제1 및 제2 수신 수단에 의해 수신된 데이터 패킷들을 출력하기 위한 수단과, 그리고
 - 제어 수단을 포함하며, 상기 제어 수단은,
- * 임의의 시점에, 데이터 패킷이 상기 제1 및/또는 제2 수신 수단에 의해 수신되었는지 여부를 결정하고,

* 만약, 상기 시점에, 데이터 패킷이 상기 제1 및 제2 수신 수단 모두에 의해 수신되었으면, 두 개의 데이터 패킷들의 순서를 결정하고, 상기 두 개의 데이터 패킷들을 상기 결정된 순서로 출력하도록 상기 출력 수단에 명령하고, 그리고

* 만약, 상기 시점에, 데이터 패킷이 상기 제1 및 제2 수신 수단 중 단 하나에 의해 수신되었으면, 소정의 시간 기간 동안 대기하고, 그리고

- 만약, 상기 소정의 시간 기간 내에 또는 상기 소정의 시간 기간 후에, 데이터 패킷이 상기 제1 및 제2 수신 수단 중 타 수단(the other)에 의해 수신되었다면, 두 개의 데이터 패킷들의 순서를 결정하고 상기 두 개의 패킷들을 상기 결정된 순서로 출력하도록 상기 출력 수단에 명령하고,

- 그렇지 않다면, 상기 소정의 기간 후에, 수신된 데이터 패킷을 출력하도록 상기 출력 수단에 명령하는 수단을 포함하는 것을 특징으로 하는 장치.

청구항 2

제1 항에 있어서, 상기 복수의 분석 소자들은 두 개의 종단(end)을 갖는 데이지 체인 구조로 위치되고, 제1 분석 소자는 일 종단(one end)에 위치되어있는 타(another) 분석 소자로부터 데이터 패킷들을 수신하지 않고, 제2 분석 소자는 타 종단(another end)에 위치되어있는 데이터 연결에 상기 데이터 패킷들을 출력하는 것을 특징으로 하는 장치.

청구항 3

제1 항 또는 2 항에 있어서, 서로 다른 분석 소자들의 상기 소정의 기간들은 서로 다른 것을 특징으로 하는 장치.

청구항 4

선행하는 청구항들 중 임의의 한 항에 있어서, 각각의 분석 소자는, 상기 제1 수단에 의해 수신된 데이터 패킷을 분석하고 그리고, 상기 데이터 패킷으로부터, 상기 결정 수단에 의해 사용되는 정보를 유도하는 수단을 포함하는 것을 특징으로 하는 장치.

청구항 5

제4 항에 있어서, 상기 출력 수단은 상기 유도된 정보를, 상기 제1 수단에 의해 수신된 데이터 패킷과 함께 출력하도록 되어 있고, 상기 제2 수신 수단은 각각의 데이터 패킷에 관련된 유도된 정보를 또한 수신하도록 된 것을 특징으로 하는 장치.

청구항 6

선행하는 청구항들 중 임의의 한 항에 있어서, 상기 제어 소자는 순서상 최종 출력된 데이터 패킷의 위치를 저장하도록 되어 있고, 그리고 만약 상기 제1 또는 제2 수단에 의해 순서상 다음의 이웃 위치를 갖는 데이터 패킷이 수신되면, 상기 데이터 패킷을 출력하도록 상기 출력 수단에 명령하는 것을 특징으로 하는 장치.

청구항 7

선행하는 청구항들 중 임의의 한 항에 있어서,

상기 제어 소자는, 상기 소정의 기간 내에 또는 상기 소정의 기간 후에, 상기 제1 및 제2 수신 수단들 중 타 수단에 의해 데이터 패킷이 수신되지 않았을 때 대응하는 정보를 출력하도록 되어 있고, 상기 제어 수단은, 제2 시점에, 상기 제2 수신 수단으로부터의 데이터 패킷을 갖고 상기 제1 수신 수단으로부터의 데이터 패킷을 갖지 않을 때, 대기 없이 상기 데이터 패킷을 출력하도록 상기 출력 수단에 명령하는 것을 특징으로 하는 장치.

청구항 8

선행하는 청구항들 중 임의의 한 항에 있어서,

상기 제어 소자는 복수의 상이한 시점들에 결정들 및 명령들을 수행하도록 된 것을 특징으로 하는 장치.

청구항 9

선행하는 청구항들 중 임의의 한 항에 따른 장치 및 스토리지를 포함하는 어셈블리로서, 상기 제1 수단은 상기 스토리지로부터 데이터 패킷들을 판독/디-큐잉하도록 된 것을 특징으로 하는 어셈블리.

청구항 10

제9 항에 있어서, 상기 스토리지는 큐 내의 복수의 데이터 패킷들 및 상기 큐의 두 개의 엔드 포인트 포인터들에 관련된 정보를 보유하며, 상기 판독/디-큐잉 수단은 상기 포인터들 중 적어도 하나를 판독 및 갱신하도록 된 것을 특징으로 하는 어셈블리.

청구항 11

데이터 패킷들을 소정의 순서로 출력하는 것 및 복수의 분석 소자들을 동작시키는 것을 포함하는, 데이터 연결로부터 수신된 복수의 데이터 패킷들을 순서화(ordering) 및 출력하는 방법으로서, 상기 분석 소자들 각각이,

- 상기 데이터 연결로부터 제1 데이터 패킷을 수신하는 단계,
- 타 분석 소자(another analyzing element)로부터 제2 데이터 패킷을 수신하는 단계,
- 상기 제1 데이터 패킷 및 상기 제2 데이터 패킷을 출력하는 단계를 포함하며, 상기 출력 단계는,
 - * 임의의 시점에, 제1 및/또는 제2 데이터 패킷이 수신되었는지 여부를 결정하고,
 - * 만약, 상기 시점에, 제1 및 제2 데이터 패킷이 모두 수신되었으면, 상기 제1 및 제2 데이터 패킷들의 순서를 결정하고 상기 제1 및 제2 데이터 패킷들을 결정된 순서로 출력하고,
 - * 만약, 상기 시점에, 단지 제1 또는 제2 데이터 패킷이 수신되었으면, 소정의 기간 동안 대기하고, 그리고

- 상기 소정의 기간 내에 또는 상기 소정의 기간 후에, 상기 제1 및 제2 데이터 패킷들 중 타 데이터 패킷이 수신되었으면, 상기 수신된 제1 및 제2 데이터 패킷들의 순서를 결정하고 상기 제1 및 제2 데이터 패킷들을 상기 결정된 순서로 출력하고,

- 그렇지 않다면, 상기 소정의 기간 후에, 수신된 데이터 패킷을 출력하는 것을 포함하는 것을 특징으로 하는 방법.

청구항 12

제11 항에 있어서,

상기 복수의 분석 소자들은 두 개의 종단(end)을 갖는 데이지 체인 구조로 위치되고, 제1 분석 소자는 일 종단에 위치되어있는 타 분석 소자로부터 데이터 패킷들을 수신하지 않고, 제2 분석 소자는 타 종단에 위치되어있는

데이터 연결에 상기 데이터 패킷들을 출력하는 것을 특징으로 하는 방법.

청구항 13

제11 항 또는 12 항에 있어서,

서로 다른 분석 소자들의 상기 소정의 기간들은 서로 다른 것을 특징으로 하는 방법.

청구항 14

제11 항 내지 13 항 중 임의의 한 항에 있어서, 상기 제1 데이터 패킷을 분석하고 그리고, 상기 데이터 패킷으로부터, 상기 출력 단계의 결정에 의해 사용되는 정보를 유도하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 15

제14 항에 있어서, 상기 출력 단계는, 상기 유도된 정보를 상기 제1 데이터 패킷과 함께 출력하는 것을 포함하고, 상기 제2 데이터 패킷을 수신하는 단계는 또한 각각의 수신된 데이터 패킷에 관련된 유도된 정보를 수신하는 것을 포함하는 것을 특징으로 하는 방법.

청구항 16

제11 항 내지 15 항에 있어서, 상기 출력 단계는, 순서상 최종 출력된 데이터 패킷의 위치를 저장하는 것과, 그리고 만약 순서상 다음의 이웃 위치를 갖는 제1 또는 제2 데이터 패킷이 수신되면, 상기 데이터 패킷을 출력하도록 상기 출력 수단에 명령하는 것을 포함하는 것을 특징으로 하는 방법.

청구항 17

제11 항 내지 16 항에 있어서, 상기 소정의 기간 내에 또는 상기 소정의 기간 후에, 상기 제1 및 제2 데이터 패킷들 중 타 데이터 패킷이 수신되지 않았을 때, 대응하는 정보가 상기 데이터 패킷과 함께 출력되고, 상기 출력 단계는, 제2 시점에, 대응하는 정보와 함께 상기 데이터 패킷을 수신하였고 상기 제1 데이터 패킷을 수신하지 않았을 때, 수신된 제2 데이터 패킷을 대기 없이 출력하는 것 포함하는 것을 특징으로 하는 방법.

청구항 18

제11 항 내지 17 항에 있어서, 상기 분석 소자는 복수의 상이한 시점들에 결정들 및 명령들을 수행하도록 된 것을 특징으로 하는 방법.

청구항 19

제11 항 내지 18 항에 있어서, 상기 제1 데이터 패킷을 수신하는 단계는 스토리지로부터 상기 제1 데이터 패킷을 판독/디-큐잉하는 것을 포함하는 것을 특징으로 하는 방법.

청구항 20

제19 항에 있어서, 상기 스토리지는 큐 내의 복수의 데이터 패킷들 및 상기 큐의 두 개의 엔드 포인트에 관련된 정보를 보유하고, 상기 판독/디-큐잉 단계는 상기 포인터들 중 적어도 하나를 판독 및 갱신하는 것을 포함하는 것을 특징으로 하는 방법.

명세서

기술 분야

본 발명은 데이터 패킷들을 병렬적으로(in parallel) 판독/분석하고, 패킷들을 요구되는 순서로 순서화(ordering) 및 순차적으로 출력하는 방법에 관한 것이다.

발명의 내용

과제의 해결 수단

[0001]

- [0002] 제1 양상에서, 본 발명은 데이터 연결(data connection)로부터 수신된 복수의 데이터 패킷들을 소정의 순서로 순서화 및 출력하기 위한 장치에 관한 것이고, 상기 장치는 복수의 분석 소자(analyzing element)들을 포함하며, 상기 분석 소자들 각각은,
- [0003] - 상기 데이터 연결로부터 데이터 패킷을 수신하기 위한 제1 수단과,
- [0004] - 타 분석 소자(another analyzing element)로부터 데이터 패킷을 수신하기 위한 제2 수단과,
- [0005] - 상기 제1 및 제2 수신 수단에 의해 수신된 데이터 패킷들을 출력하기 위한 수단과, 그리고
- [0006] - 제어 수단을 포함하며, 상기 제어 수단은,
- [0007] * 임의의 시점에, 데이터 패킷이 상기 제1 및/또는 제2 수신 수단에 의해 수신되었는지 여부를 결정하고,
- [0008] * 만약, 상기 시점에, 데이터 패킷이 상기 제1 및 제2 수신 수단들 모두에 의해 수신되었으면, 두 개의 데이터 패킷들의 순서를 결정하고, 상기 두 개의 데이터 패킷들을 결정된 순서로 출력하도록 상기 출력 수단에 명령하고, 그리고
- [0009] * 만약, 상기 시점에, 데이터 패킷이 상기 제1 및 제2 수신 수단들 중 단 하나에 의해 수신되었으면, 소정의 기간 동안 대기하고, 그리고
- [0010] - 만약, 상기 소정의 기간 내에 또는 상기 소정의 기간 후에, 데이터 패킷이 상기 제1 및 제2 수신 수단들 중 타 수단(the other)에 의해 수신되었다면, 두 개의 데이터 패킷들의 순서를 결정하고 상기 두 개의 패킷들을 결정된 순서로 출력하도록 상기 출력 수단에 명령하고,
- [0011] - 그렇지 않다면, 상기 소정의 기간 후에, 수신된 데이터 패킷을 출력하도록 상기 출력 수단에 명령하는 수단을 포함한다.
- [0012] 본원에서, 장치는 단일 하우징 내의 단일의 하드웨어 피스(piece)이거나 또는 데이터를 교환하기 위하여 상호연결된 다수의 개별 소자들에 의해 형성될 수 있다. 이 교환은 TCP, 이더넷, 블루투스 등과 같은 임의의 데이터 전송 프로토콜하에서 이루어지거나, 유선 또는 무선의 임의의 타입의 데이터 전송을 사용할 수 있다.
- [0013] 또한, 분석 소자들은, 각각이 개별 PCB, 프로세서, FPGA 등에 의해 구현되어 있는 것과 같은 개별 하드웨어 피스들에 의해 제공될 수 있다. 대안적으로, 동일한 PCB/프로세서/FPGA가 복수의 분석 소자들을 형성할 수 있다. 또한, 제어 유닛은 분석 소자의 다른 파트들에 통합되거나 또는 개별 엔티티일 수 있다.
- [0014] 데이터 패킷은 네트워크, 데이터 케이블, 데이터 버스, 트렁크, 등에 의해 전송 또는 운반될 임의의 타입의 데이터 유닛일 수 있다. 보통, 데이터 유닛은, 그 산하에 UDP 및 TCP 데이터 패킷들과 같은 다수의 서로 다른 표준들 또는 데이터 패킷 타입들이 존재하는 이더넷 표준과 같은 하나 이상의 데이터 표준들을 따른다. 데이터 패킷은 보통 데이터 패킷 내에 잘 정의된 또는 알려진 위치(position)들에 각각 위치된, 어드레스 데이터, 페이로드 등과 같은 다수의 서로 다른 정보 아이템들 또는 타입들을 가진다. 그러한 위치들 및 타입들은 일반적으로 데이터 패킷 타입마다 다를 것이나, 보통, 데이터 패킷 타입, 및 이에 따른 그 개별 콘텐츠의 위치들이 실제 데이터 패킷으로부터 결정될 수 있고, 그후 예컨대, 어드레스 데이터 및/또는 페이로드와 같은 개별 데이터 아이템들이 유도(derive)되고, 변조(alter)되고, 그리고/또는 분석에서 사용될 수 있다. 타입 또는 표준은, 예컨대, 패킷의 특정 데이터 아이템이 타입/표준을 식별할 때와 같이 데이터 패킷으로부터 직접 유도되거나, 또는 예컨대, 데이터 패킷의 데이터 아이템들의 타입 및 위치에 대한 인지 및 후속적으로 그러한 데이터가 그러한 위치(들)에서 발견될 수 있는 데이터 패킷의 표준(들) 또는 타입(들)의 결정에 근거한 것과 같이, 데이터 패킷으로부터 유도된 데이터로부터 유도될 수 있다.
- [0015] 여기에서, 데이터 연결은 임의의 데이터 전송 프로토콜을 사용하고 유선 및/또는 무선인, 컴퓨터, 서버, 네트워크 또는 스토리지에 연결된, 데이터 케이블 또는 트렁크와 같은 임의의 타입의 데이터 전송 연결일 수 있다.
- [0016] 데이터 패킷들은 임의의 방식으로 그리고 임의의 분산 기법 등을 사용하여 데이터 연결로 포워딩되거나 개별적인 제1 수단으로 공급될 수 있다.
- [0017] 여기에서, 데이터 패킷의 순서(ordering)는, 데이터 패킷들이 데이터 연결을 통해 스토리지로부터 판독되는 순서와 같이, 데이터 패킷들이 데이터 연결로부터 수신되거나 데이터 연결로 공급되는 순서일 수 있다. 이 순서는 바람직하게는 후속적으로 분석 소자들이 임의의 두 개의 데이터 패킷들로부터 순서에서 데이터 패킷들의 상대적

인 위치들을 결정하고 그에 따라 데이터 패킷들 중 어느 것이 먼저 출력될지를 결정할 수 있게 하기 위하여, 데이터 패킷들로부터 또한 결정가능하다.

- [0018] 데이터 패킷들은 복수의 방식들로 그리고 다양한 이유들로 순서화될 수 있다. 보통, 컴퓨터들 간의 데이터 교환은 파일 전송, TCP 전송, VoIP 등이고, 여기서 개별 패킷들의 순서가 중요하다. 보통, 그러한 전송은 스트림이라 불리운다.
- [0019] 데이터 패킷들의 스트림은 일반적으로 단일 송신기로부터 하나 이상의 수신기들로 전송되는 일련의 데이터 패킷들이다. 이 데이터 패킷들은, 예를 들어, 패킷들의 페이로드인 더 작은 부분들로 전송되는 단일 파일 또는 이와 유사한 것과 관련된다. 전송기 및 수신기, 또는 임의의 중개 네트워크 요소들은, 보통, 패킷 내에 표시되는 어드레스들을 가질 것이다. 또한, 개별 데이터 패킷 표준에 따라 다른 스트림 식별 정보가 데이터 패킷 내에 존재할 수 있다.
- [0020] 따라서, 스트림은, 예를 들어, 어드레스 및/또는 스트림 식별 정보에 근거하여 식별될 수 있으며, 이 어드레스 및/또는 스트림 식별 정보가 지속적으로 사용된다면, 이에 의해 동일한 정보가 유도될 것이고, 임의의 후속적인 프로세스는 단지 그 정보로부터 스트림을 식별할 수 있다.
- [0021] 또 다른 상황에서, 데이터 패킷들은 그 내부에, 시퀀스 번호 또는 시간 스탬프와 같은 데이터 패킷들의 순서를 결정하는 정보가 제공될 수 있다. 따라서, 이 정보가 패킷들을 순서화하는데 사용될 수 있다. 시간 스탬프의 이점은 임의의 두 개의 패킷들이 서로에 관하여 순서화될 수 있다는 것이다. 시퀀스 번호는 순차적으로 적용될 때, 하기에서 기술되는 것과 같이, 두 개의 패킷들이 시퀀스 내에서 이웃하고 있는지 또는 추가적인 패킷(들)이 이 두 개의 패킷들 사이에 위치될지를 결정하는 것이 또한 가능하다는 이점을 더 가진다.
- [0022] 복수의 제1 수단들(multiple first means)이 사용된다. 그러나, 이 수단들은 예를 들어, 데이터 패킷들이 동일한 사이즈를 가질 필요가 없다는 사실로 인하여, 상이한 속도들 또는 지연(delay)들을 가지고 동작할 수 있고, 그럼으로써 분석 소자들이 데이터 패킷들을 수신하는 순서가 데이터 패킷들이 스토리지로부터 출력되는 순서에 대응하지 않을 수 있다. 따라서, 장치가 요구되는 순서로 데이터 패킷들을 출력하게 하기 위하여 재순서화가 요구된다.
- [0023] 복수의 분석 소자들이 존재할 때, 병렬 관독/디-큐잉(de-queuing) 및/또는 순서화가 수행될 수 있다. 2, 3, 4, 5, 6, 7, 8, 10, 15, 20 이상과 같은 임의의 개수의 분석 소자들이 사용될 수 있다. 모든 이러한 분석 소자들은, 하기에서 기술되는 바와 같이, 동일하거나 거의 동일하거나, 또는 상이한 동작들을 지닌 상이한 회로들로서 인스턴스화(instantiate) 또는 생성될 수 있다.
- [0024] 물론, 데이터 패킷들은, 이더넷, 블루투스, TCP, PCIe 등과 같은 임의의 요구되는 공용(public) 또는 사유(proprietary) 프로토콜을 사용하여 유선 및/또는 무선 데이터 연결/버스를 통해서와 같은 임의의 방식으로, 연결/PC/서버/네트워크/스토리지로부터 개개의 제1 수신 수단들로 전송될 수 있다. 제1 수단들은 각각 연결로부터 데이터 패킷들을 직접 수신하거나, 제1 수단들이 데이터 체인으로 제공될 수 있고, 이 데이터 체인에서 데이터 패킷들은 정확한 제1 수단에 도착할 때까지 데이터 체인을 따라 포워딩될 수 있다.
- [0025] 분석 소자들 사이의 데이터 패킷들의 전송은 제2 수신 수단 및 출력 수단에 의해 수행된다. 이 전송은, 유선 또는 무선, 아날로그 또는 디지털, 직렬 또는 병렬의 임의의 타입의 데이터 전송을 사용하여, 그리고 이더넷, 블루투스 PCIe 또는 PC 마더보드 상에서 또는 내부 PC 자원들 등과의 사이에서 사용되는 다른 프로토콜들과 같은 임의의 프로토콜 하에서 수행될 수 있다.
- [0026] 데이터 패킷들을 병렬적으로 수신할 때, 상이한 프로세싱 지연들 또는 전송 지연들이 발생할 수 있으며, 데이터 패킷들을 다시 순서화할 수 있는 것이 요구된다. 본 발명에 따르면, 임의의 시점에, 데이터 패킷이 제1 수단 및 제2 수단 둘 모두에 의해 수신되었는지 또는 그들 중 하나에 의해 수신되었는지에 대한 결정이 이루어진다. 데이터가 수신되지 않았다면, 어떠한 동작도 요구되지 않는다.
- [0027] 물론, 하기에서 기술될 바와 같이, 이 결정 및 후속적인 동작들은 예컨대, 주기적으로, 여러번 수행된다. 대안적으로, 이 과정은 데이터 패킷이 수신될 때마다 실행될 수 있다.
- [0028] 데이터 패킷이 제1 수신 수단 및 제2 수신 수단 모두에서 수신되면, 이 데이터 패킷들은 지연 없이 출력될 수 있고, 순서에서 첫 번째인 데이터 패킷이 첫 번째로 출력된다. 물론, 복수의 데이터 패킷들이 제1 수단 및 제2 수단 중 하나 또는 둘 모두에 의해 수신되었을 수 있다. 이러한 상황에서, 제1의 두 개의 데이터 패킷들 사이에서 결정이 이루어지고, 그들 중 가장 먼저의 것(ealiest)이 출력된다. 그후, 첫 번째의 두 개의 데이터 패킷들-

즉, 데이터 패킷들 중 "가장 먼저의 것"을 수신한 제1 또는 제2 수단으로부터의 다음 패킷-을 사용하여, 다시 결정이 이루어지는 등의 방식이다.

- [0029] 단일 데이터 패킷만이 그 시점에 수신되었다면, 또 다른 데이터 패킷이 제1 및 제2 수단 중 타 수단(the other)으로부터 수신될 수 있고, 타 데이터 패킷에 의해 취해진 경로에 따른 수신에 있어서의 지연이 수신 데이터 패킷에 의해 취해진 지연보다 긴 경우, 타 데이터 패킷이 순서상 실제로 더 먼저 있을 수 있다. 따라서, 이미 수신된 패킷은 즉시 출력되지 않고, 프로세싱 유닛이 소정의 시간 기간동안 데이터 패킷이 제1 및 제2 수단 중 타 수단에서 수신되는지를 대기한다. 만약 그렇다면, 데이터 패킷은 순서화되고 위에서 기술된 것과 같이 출력된다. 그렇지 않다면, 이미 수신된 데이터 패킷이 출력된다. 물론, 데이터 패킷이 제1 수단 및 제2 수단 중 타 수단으로부터 수신된다면, 제어 유닛은 데이터 패킷들을 출력하기 전의 완전한 기간을 대기할 필요가 없다.
- [0030] 일반적으로, 소정의 시간 기간이 요구되는 바와 같이 선택될 수 있다. 큰 시간 기간은 큰 버퍼링 메모리를 요구할 수 있으나, 모든 패킷들을 순서화할 더 높은 가능성을 제공할 수 있고, 반면 낮은 시간 기간은 그 반대이다. 현재, 소정의 시간 기간은, 0.1과 100ms 사이와 같은 0과 1000ms 사이일 것이고, 바람직하게는 0.2와 50ms 사이일 것이다. 하기에서 더 자세히 설명될 바와 같이, 소정의 시간 기간은 상이한 분석 요소들 사이에서 달라질 수 있다.
- [0031] 상황 및 구성(set-up)에 따라, 출력 수단은 또 다른 분석 소자의 제2 수신 수단에 또는 또 다른 소자에 데이터 패킷들을 출력할 수 있다.
- [0032] 일 상황에서, 복수의 분석 소자들이 두 개의 종단(end)을 갖는 데이터 체인 구조로 위치되고, 제1 분석 소자는 일 종단에 위치되어있는 타 분석 소자로부터 데이터 패킷들을 수신하지 않고, 그리고 제2 분석 소자는 상기 데이터 체인으로부터 타 종단에 위치되어있는 수신 데이터 연결로 상기 데이터 패킷들을 출력한다.
- [0033] 이와 관련하여, 데이터 체인은, 분석 소자들이, 실에 췌 진주처럼(like pearls on a string), 분석 소자로부터 분석 소자로, 선형 구조를 따라 데이터 패킷들을 포워딩하도록 되어 있다. 물론, 데이터 패킷들은 모두 데이터 체인의 일 종단에서 데이터 체인으로부터 출력되고, 데이터 체인의 타 종단의 분석 소자는 타 분석 소자로부터 데이터 패킷들을 수신하지 않고 데이터 연결로부터만 데이터 패킷들을 수신한다.
- [0034] 이러한 식으로, 데이터 패킷들에 대해 단일의, 직렬/순차 출력이 순서대로 수행되면서 병렬의 수신/판독/디-큐잉이 수행된다. 이와 관련하여, 수신 데이터 연결로의 데이터 패킷들의 출력은, 분석 소자들 사이의 데이터 패킷들의 출력과는 다른 방식으로 또는 다른 타입의 데이터 통신(예를 들어, 프로토콜)으로 수행될 수 있다. 수신 데이터 연결은, 임의의 타입의 데이터 네트워크 또는 임의의 타입의 컴퓨터로의 유선 또는 무선 연결과 같은 임의의 타입의 데이터 연결일 수 있으며, 임의의 알려진 데이터 통신 타입 및 프로토콜을 사용할 수 있다. 보통, 데이터 연결은 (컴퓨터들 내에서 내부적으로 사용되는 버스 타입과 같은) 컴퓨터 버스 또는 컴퓨터 네트워크, WAN, LAN, WWW 등으로의 인터넷 연결이다.
- [0035] 특히 바람직한 실시예에서, 서로 다른 분석 소자들의 소정의 기간들은 서로 다르다. 이는 일반적으로, 데이터 연결로부터 분석 소자의 제1 및 제2 수신 수단들로의 데이터 패킷들의 전송 지연에서의 차이가 분석 소자마다 다를 수 있다는 사실로 인한 것이다. 바람직하게는, 위의 데이터 체인 예에서, 기간은 실제 분석 소자와 제2 분석 소자 사이에 위치한 분석 소자들의 수에 따라 증가한다. 예로는 동일한 지연, d-link가 데이터 연결로부터 제1 수단 내의 데이터 패킷들을 수신하는 모든 분석 소자들 내에 존재할 수 있는 데이터 체인이 있다. 제2 수단에 의해 수신된 데이터 패킷들은, 그러나, 데이터 체인을 따라 분석 소자의 위치에 의하여 달라질 수 있다. 지연, d-det은 데이터 패킷(들)의 출력에서뿐만 아니라 내부에서의 분석을 위한 분석 소자에서 보여질 수 있다. 또한, 수신된 패킷이 이미 대기해왔을 수 있다. 이러한 특정한 상황이 하기에서 더 다루어진다.
- [0036] 따라서, 제1 분석 소자가 아닌 임의의 분석 소자는, 예를 들어, d-det과 제2 수단에 의해 수신된 데이터 패킷이 통하여 지나가는 분석 소자들의 수의 곱의 지연뿐만 아니라, 데이터 연결로부터 데이터 패킷을 수신하는 수신 분석 소자의 지연에 의해 야기되는 지연, d-link를 겹거나 예측할 수 있다. 그와 관련하여, 제1 수단에서 수신된 데이터 패킷의 지연은 단지 d-link이다.
- [0037] 그후, 소정의 기간이, 데이터 연결로부터 분석 소자의 제1 수단 및 소자의 제2 수단으로 데이터 패킷의 전송 시간에 있어서의 최대 지연과 같은 차이로서 선택될 수 있다.
- [0038] 일 실시예에서, 각각의 분석 소자는 수신된 패킷(들)을 분석하고 그리고 그것들로부터 제어 소자에 의해 사용하기 위한 정보를 유도하기 위한 수단을 포함한다. 본원에서, 분석은, 데이터 패킷에 포함된 데이터로부터 특정 값들, 상황들, 타입들, 신원들, 등에 대한 결정일 수 있다. 분석은 데이터 패킷의 내용을 변경하거나 변경하지

않을 수 있고, 데이터 패킷의 내의 또는 데이터 패킷의 임의의 타입의 정보가 결정 수단에서 사용될 수 있다.

- [0039] 유도되는 정보는 데이터 패킷으로부터 직접 카피되거나 판독된 데이터/정보일 수 있거나 또는, 예를 들어, 데이터 패킷의 타입 또는 데이터 패킷이 따르는 표준에 관련된 데이터일 수 있다. 타입 또는 표준은 패킷의 특정 데이터 아이템이 타입/표준을 식별할 때와 같이 데이터 패킷으로부터 직접 유도되거나, 데이터 패킷의 데이터 아이템들의 타입들 및 위치들의 인지 및 후속적으로 그러한 데이터가 그러한 위치(들)에서 발견될 수 있는 데이터 패킷의 타입(들) 또는 표준(들)의 결정에 근거한 것과 같이, 데이터 패킷으로부터 유도된 데이터로부터 유도될 수 있다.
- [0040] 정보는 데이터 패킷이 알려져 있는 데이터 패킷 스트림에 속하는지 결정하기 위하여 사용될 수 있고, 후속적으로, 정보는 예컨대, 스트림 내에서 이 데이터 패킷들의 상대적 위치들을 결정하기 위하여, 동일한 스트림의 복수의 데이터 패킷들로부터 유도될 수 있다.
- [0041] 이 상황에서, 출력 수단이 유도된 정보를 데이터 패킷과 함께 출력하게 하고, 제2 수신 수단이 또한 각각의 수신된 데이터 패킷에 관련된 유도된 정보를 수신하도록 되는 것이 바람직할 수 있다. 이 상황에서, 유도된 정보는 후속적인 분석 소자 내에서 재-사용될 수 있다.
- [0042] 단일의 데이터 패킷만이 수신되었다하더라도, 제어 소자를 대기하게하는 것이 바람직하지 않을 수 있는 다수의 예외들이 존재한다. 제어 소자는 순서상 최종 출력된 데이터 패킷의 위치를 저장하도록 되어 있고, 그리고 만약 수신된 데이터 패킷이 순서상 다음의 이웃 위치를 갖는다면, 데이터 패킷을 출력하도록 출력 수단에 명령한다. 이 상황에서, 데이터 패킷들로부터 그것들의 순서상의 실제 위치를 유도할 수 있다. 일 상황에서, 이는 데이터 패킷들이 어떤 번호들도 미싱되지 않는 연속적인/순차적인 시퀀스 번호를 가질 때 가능하다. 또 다른 상황은 이 옳하는, 전의 또는 다음의 데이터 패킷을 식별하는 데이터 패킷 내에 다른 데이터가 존재하는 상황이다. 이 상황에서, 최종 출력된 패킷의 시퀀스 번호가 저장될 수 있고, 시퀀스에서 다음의 패킷이 수신되면, 이것은 지연 없이 출력될 수 있다.
- [0043] 제2 상황에서, 제어 소자는, 소정의 기간 내에 또는 상기 소정의 기간 후에, 상기 제1 및 제2 수신 수단들 중 타 수단에 의해 데이터 패킷이 수신되지 않았을 때 대응하는 정보를 출력하도록 되어 있고, 상기 제어 수단은, 제2 시점에, 상기 제2 수신 수단으로부터의 데이터 패킷을 갖고 상기 제1 수신 수단으로부터의 데이터 패킷을 갖지 않을 때, 대기 없이 데이터 패킷을 출력하도록 출력 수단에 명령한다. 여기에서, "대기 없이(without waiting)"는 어떠한 지연도 의도되지 않음을 의미한다.
- [0044] 그후, 만약 데이터 패킷이 일 제어 소자에서 대기해왔다면, 데이터 패킷은 후속적인 분석 소자들에서의 추가적인 지연 없이 출력될 수 있다. 그 이유는, 일단 지연되면, 이 데이터 패킷은, 후속적인 분석 소자에 의해 수신될 때, 분석 소자들에 의해 수신되는 임의의 미래의 데이터 패킷들보다 순서에 있어서 나중에 놓이는 것으로 여겨질 수 있기 때문이다.
- [0045] 물론, 제2 시점에, 제2 수신 수단으로부터의 데이터 패킷을 가질때(이 데이터 패킷이 대기해 왔을 때), 그리고 제1 수신 수단으로부터의 데이터 패킷이 이미 수신되었고 대기 중 일 때, 이 두 개의 데이터 패킷들의 순서가 결정될 수 있다. 제1 수신 수단으로부터의 데이터 패킷이 제2 수신 수단으로부터 수신된 것보다 순서에 있어서 먼저라면, 두개의 데이터 패킷들은 순서대로 출력될 수 있다. 이와 관련하여, 제1 수신 수단으로부터의 데이터 패킷이, 대기하도록 설정되었다하더라도, 추가적인 지연없이 출력된다.
- [0046] 반면에, 제2 시점에, 제1 수신 수단으로부터의 데이터 패킷이 대기 중이고, 마찬가지로 대기해왔던 제2 수신 수단으로부터의 데이터 패킷보다, 순서에 있어서 더 나중이라면, 대기 중인 데이터 패킷은, 그것이 순서상 다음 패킷이 아닌한(위에서 기술된 것과 같이, 이를 결정하는 것이 가능한 상황에서), 대기 중인 채로 유지될 수 있다. 후자의 경우에, 두 개의 패킷들은 추가적인 지연 없이 정확한 순서로 출력될 수 있다.
- [0047] 바람직하게는, 위에서 언급한 바와 같이, 제어 수단은 복수의 상이한 시점들에 결정들 및 명령들을 수행하도록 되어있다. 데이터 연결로부터 출력되는 데이터 패킷들의 수는 매우 클 수 있으며, 따라서 연장된 기간에 걸친 결정 및 동작이 바람직하다. 바람직하게는, 각각의 제어 소자에서의 결정이 주기적으로 수행되거나, 동작이 일단 완료되면 단순히 다시 시작(루프)된다. 주목할 점은 개별 제어 소자들의 동작들이 어떠한 방식으로든 동기화될 필요가 없다는 것이다.
- [0048] 또 다른 양상에서, 본 발명은 제1 양상 및 스토리지에 따라 장치를 포함하는 어셈블리에 관련되고, 제1 수단은 스토리지로부터 데이터 패킷들을 판독/디-큐잉하도록 되어있다.

- [0049] 물론, 판독/디-큐잉은 스토리지 및 데이터 패킷들이 스토리지에 저장된 방식에 의존할 것이다. 바람직하게는, 하기에서 더 설명될 바와 같이, 데이터 패킷들이 큐 내에 저장된다. 이러한 식으로, 판독/디-큐잉을 위한 다음 데이터 패킷의 어드레스가 포인터(이 포인터는 디-큐잉을 위한 다음 데이터 패킷을 포인팅하도록 후속적으로 갱신됨)에 의해 식별될 수 있다.
- [0050] 대안적으로, 데이터 패킷들은 각각의 "링크"가 데이터 패킷 및 다음 링크의 어드레스를 포함하는 링크된 리스트 내에 저장될 수 있다. 또는 데이터 패킷들의 어드레스들이 스토리지의 개별 스토리지 또는 개별 부분에 저장된다. 데이터 패킷들은 바람직한 순서로 저장되거나 아닐 수 있다.
- [0051] 이러한 상황에서, 바람직하게는, 스토리지는 큐 내의 복수의 데이터 패킷들뿐만 아니라 큐의 두 개의 엔드 포인트 포인터들에 관련된 정보를 보유한다. 제1 수단은 포인터들 중 적어도 하나를 판독 및 갱신하도록 되어있다. 따라서, 일 포인터가 디-큐잉될 다음 데이터 패킷을 포인팅할 것이고, 또 다른 포인터가 큐 내에 데이터 패킷을 저장하는 다음 위치를 포인팅할 수 있다. 판독 포인터가 사용되고 데이터 패킷을 판독/디-큐잉하는 분석 소자에 의해 갱신될 수 있고, 기록 포인터가 프로세스, CPU, 컴퓨터, 서버, 또는 분석 소자에 의해 갱신되어 데이터 패킷들을 큐에 기록할 수 있다. 포인터들은 또한 스토리지 내에 저장될 수 있으며 따라서 분석 소자들에 의해 사용될 수 있다.
- [0052] 바람직하게는, 스토리지 내에 데이터의 모든 판독/디-큐잉/갱신은 DMA에 의해 수행된다.
- [0053] 본 발명의 제3 양상은 데이터 연결로부터 수신된 복수의 데이터 패킷들을 순서화 및 출력하는 방법에 관한 것이며, 본 방법은 데이터 패킷들을 소정의 순서로 출력하고 복수의 분석 소자들을 동작시키는 것을 포함하며, 상기 분석 소자들 각각이,
- [0054] - 상기 데이터 연결로부터 제1 데이터 패킷을 수신하는 단계,
 - [0055] - 타 분석 소자(another analyzing element)로부터 제2 데이터 패킷을 수신하는 단계,
 - [0056] - 상기 제1 데이터 패킷 및 상기 제2 데이터 패킷을 출력하는 단계를 포함하며, 상기 출력 단계는,
 - [0057] * 임의의 시점에, 제1 및/또는 제2 데이터 패킷이 수신되었는지 여부를 결정하고,
 - [0058] * 만약, 상기 시점에, 제1 및 제2 데이터 패킷이 모두 수신되었으면, 상기 제1 및 제2 데이터 패킷들의 순서를 결정하고 상기 제1 및 제2 데이터 패킷들을 결정된 순서로 출력하고,
 - [0059] * 만약, 상기 시점에, 단지 제1 또는 제2 데이터 패킷이 수신되었으면, 소정의 기간 동안 대기하고, 그리고
 - [0060] - 상기 소정의 기간 내에 또는 상기 소정의 기간 후에, 상기 제1 및 제2 데이터 패킷들 중 타 데이터 패킷이 수신되었으면, 상기 수신된 제1 및 제2 데이터 패킷들의 순서를 결정하고 상기 제1 및 제2 데이터 패킷들을 상기 결정된 순서로 출력하고,
 - [0061] - 그렇지 않다면, 수신된 데이터 패킷을 상기 소정의 기간 후에 출력하는 것을 포함한다.
- [0062] 위에서 언급한 바와 같이, 데이터 연결, 바람직하게는 스토리지로부터 데이터 패킷의 수신, 판독 또는 디-큐잉은, 데이터 패킷들이 어떻게 출력되는지 또는 스토리지에 어떻게 저장되는지에 의존할 것이다. 그러나, 분석 소자들로부터 데이터를 출력할 때, 및 분석 소자들과 연결/스토리지 사이, 개별 분석 소자들 사이의, 임의의 알려진 데이터 통신의 방식들일 수 있는 임의의 알려진 전송 저장/판독/디-큐잉 기법들이 사용될 수 있다.
- [0063] 위에서 언급한 바와 같이, 패킷들의 순서는 데이터 패킷들이 출력/판독/디-큐잉되는 순서이다. 물론, 데이터 패킷들은 특정한 순서로 스토리지 내에 저장되고 출력될 수 있으나, 이는 필요조건은 아니다.
- [0064] 일 상황에서, 복수의 분석 소자들이 두 개의 종단(end)을 갖는 데이터 체인 구조로 위치되고, 제1 분석 소자는 일 종단에 위치되어있는 타 분석 소자로부터 데이터 패킷들을 수신하지 않고, 제2 분석 소자는 타 종단에 위치되어있는 데이터 연결에 상기 데이터 패킷들을 출력한다. 따라서, 하나를 제외한 모든(all-but-one) 분석 소자들이 나머지 분석 소자와 비교하여 상이한 출력 수단을 가질 수 있거나, 분석 소자들과 다른 나머지 분석 소자(out of the remaining analyzing element) 간의 데이터 통신이 동일할 수 있다. 대안적으로, 분석 소자는 복수의 프로토콜들을 사용하여 데이터 패킷들을 출력하도록 될 수 있다.
- [0065] 따라서, 제1 분석 소자에 의해 수신된 데이터 패킷은, 제2 분석 소자에 도달하고 그것들로부터 출력되기 전에 모든 다른 분석 소자들을 통해 통과될 것이다.

- [0066] 바람직하게는, 위에서 더 언급된 바와 같이, 서로 다른 분석 소자들의 소정의 기간들은 서로 다르다. 바람직하게는, 기간은, 예를 들어, 실제 분석 소자와 제2 분석 소자 사이의 데이터 체인을 따라 위치한 분석 소자들의 수에 따라 증가한다. 일반적으로, 기간은 실제 분석 소자에 의해 수신된 데이터 패킷들이 통과하여 이동할 수 있는 분석 소자들의 수에 따라 증가할 수 있다.
- [0067] 위에서 설명한 바와 같이, 제1 데이터 패킷을 분석하고 그것으로부터 출력 단계의 결정에 의해 사용될 정보를 유도하는 단계가 바람직하다. 이 상황에서, 출력 단계는 제1 데이터 패킷과 함께 유도된 정보를 출력하는 것을 포함하고, 수신 단계는 또한 각각의 수신된 데이터 패킷에 관련된 유도된 정보를 수신하는 것을 포함한다. 이 정보는 데이터 패킷으로부터 정보를 재-유도하는 대신 후속적인 분석에서 사용될 수 있다.
- [0068] 언급된 바와 같이, 소정의 기간을 대기하는것이 바람직하지 않고 지연 없이 데이터 패킷을 출력하는 것이 바람직한 예외들이 존재할 수 있다. 한가지 그러한 상황은 출력 단계가 순서상 최종 출력된 데이터 패킷의 위치를 저장하는 것과, 그리고 제1 또는 제2 데이터 패킷이 순서상 다음의, 이웃 위치를 가지고 수신되면, 데이터 패킷을 출력하는 것을 포함하는 것이다.
- [0069] 또 다른 상황은, 제1 또는 제2 데이터 패킷이 소정의 기간 내에 또는 소정의 기간 후에 수신되지 않았을 때, 대응하는 정보가 데이터 패킷과 함께 출력되는 것이며, 출력 단계는, 제2 시점에, 대응하는 정보와 제2 데이터 패킷을 수신하고 제1 데이터 패킷을 수신하지 않았을 때, 바람직하게는 대기 없이 대응 정보와 함께 다시, 수신된 제2 데이터 패킷을 출력한다. 이 상황에서, 제2 데이터 패킷은 임의의 제1 데이터 패킷과 비교될 수 있다. 만약 제1 데이터 패킷이 순서상 먼저이면, 상기 제1 데이터 패킷은 지연 없이 제2 데이터 패킷 전에 출력될 수 있다. 대안적으로, 제1 데이터 패킷이 순서상 더 나중이고 대기 중이라면, 제2 데이터 패킷이 출력될 수 있고 제1 데이터 패킷은, 마치 제2 데이터 패킷이 출력되지 않은 것처럼 대기하는 것이 허용될 수 있다.
- [0070] 물론, 연결로부터의 데이터 패킷의 수신은 연장된 기간에 걸쳐 발생하는 프로세스일 수 있으므로, 계속적으로 (constantly)가 아니라면, 분석 소자는 바람직하게는 복수의 서로 다른 시점들에서 결정들 및 명령들을 수행하도록 되어 있을 수 있다.
- [0071] 바람직하게는, 수신 단계는 스토리지로부터 데이터 패킷들을 판독/디-큐잉하는 것을 포함하고, 특히 스토리지가 큐 내의 복수의 데이터 패킷들 뿐만아니라 큐의 두 개의 엔드 포인트 포인트들에 관련된 정보를 보유할 때, 판독/디-큐잉 단계는 포인트들 중 적어도 하나의 판독 및 갱신을 포함한다.

도면의 간단한 설명

- [0072] 하기에서는, 바람직한 실시예들이 도면을 참조로 설명되며, 도면에서
- 도 1은 데이터 패킷들의 전송을 사용하는 실시예를 도시한다.
- 도 2는 데이터 패킷들의 수신, 분석 및 저장을 도시하고 그리고
- 도 3은 도 1 및 2의 시스템의 결합을 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0073] 도 1에서는, 어셈블리(10)의 실시예가 도시되며, 여기서는 다수의 어댑터(12)가 임의의 타입의 공통의 데이터 연결 또는 데이터 스토리지(30)로부터 데이터 패킷들을 판독, 수신 또는 디-큐잉한다.
- [0074] 판독/디-큐잉되는 데이터 패킷들은 이 데이터 패킷들이 어댑터들(12)로부터 출력될 것으로 요구되는 순서로 연결(30)에 제공 그리고/또는 스토리지(30)의 큐로부터 판독된다. 그러나, 어댑터들은, 하기에서 더 설명될 바와 같이, 그 자체에서 데이터 패킷들의 순서 또는 적어도 순서 내에서 데이터 패킷들의 상대적 위치들을 결정하도록 되어있다.
- [0075] 파일 전송, VoIP 등과 같은 다수의 데이터 전송 타입들은 특정한 순서로 출력되고 동일한 순서로 수신 및 사용되는 것이 요구되는 다수의 데이터 패킷들을 교환하는 것을 포함한다. 이를 위하여, 패킷들의 순서가 유지되어야 한다. 몇몇 상황들에서, 이 순서 내의 패킷들의 위치가 패킷으로부터 결정될 수 있거나, 또는 순서에 있어서 두 개의 패킷들의 상대적 위치들이 결정될 수 있다. 다른 상황들에서, 패킷 수신 시간 스탬핑(또는 단순히 상대적인 번호(relative numbering)을 제공함으로써 그리고 혹은 (시간 스탬프들로부터의) 수신 순서로 큐 내에 패킷들을 저장하거나 시간 스탬프들과 함께 저장하여 큐 내의 순서로부터 또는 저장된 시간 스탬프로부터 또는 데이터 패킷들을 사용하여 출력의 순서가 유도될 수 있게함으로써 순서가 유지될 수 있다.

- [0076] 따라서, 데이터 패킷의 어드레스 또는 시간 스탬프 등이 또한 데이터 패킷과 함께 개별 어댑터(12)로 전송될 수 있다.
- [0077] 어댑터(12)는 데이터 연결 또는 스토리지(30)로부터 데이터 프레임들을 판독 또는 디-큐잉하도록 된 전송 소자(28)를 포함한다. 일 상황에서, 판독 또는 디-큐잉은 DMA에 의해 처리되고, 그럼으로써 데이터 패킷의 직접 판독(direct reading)이 가능하게 된다. 이 상황에서, 전송 소자(28)는 데이터 패킷의 실제 어드레스를 인지한다. 이 어드레스는 스토리지(30)의 영역으로부터 수신되고, 데이터 프레임들을 디-큐잉 또는 판독할 때 어댑터들(12)이 이 영역에서 어드레스들 또는 포인터들을 갱신한다. 보통, 데이터 프레임이 디-큐잉될 때, 데이터 프레임들이 큐들에 제공되어, 판독 포인터가 갱신된다. 또한, 프로세스 또는 프로세서 - 또는 어댑터(12) -가 데이터 프레임들을 큐 또는 데이터 스토리지(30)에 추가하고 따라서 어드레스들 또는 포인터들을 갱신하여, 더 많은 데이터가 스토리지(30)에 추가되었음을 어댑터들(12)에 간접적으로 공지한다.
- [0078] 데이터 패킷을 수신하면, 데이터 패킷은 분석 소자(26)로 전송된다. 임의의 타입의 프로세싱 또는 분석이 수행될 수 있다. 일 상황에서, 순서에 있어서 패킷의 위치는 데이터 패킷의 내용에 의해 결정가능하다. 이 내용은 분석 소자(26)에 의해 유도될 수 있다.
- [0079] 또한, 데이터 패킷들의 순서와 연관되지 않았으나 데이터 패킷들의 내용(수신기, 송신기, 페이로드 등)과 연관된 다른 타입의 분석이 발생할 수 있다. 주목할 점은 분석이 반드시 요구되지는 것은 아니라는 것이다.
- [0080] 데이터 패킷은 머징 유닛(24)에 전송된다. 중간 어댑터(12') 및 최상부 어댑터(12) 둘 모두는 하위 어댑터(12'/12")로부터뿐만아니라 어댑터의 소유의 분석 소자(26)로부터 데이터 프레임들을 수신한다. 하위 어댑터(12")의 머징 유닛(24)은 단지 수신된 데이터 패킷들 중간의 어댑터(12)에 포워딩한다.
- [0081] 일반적으로, 머징 유닛들은 하위 어댑터(12/12') 및 분석 소자들로부터 데이터 패킷들을 수신하고 그러한 패킷들의 순서를 결정할뿐만 아니라 정확한 순서로 패킷들을 출력하도록 동작한다.
- [0082] 중간 어댑터(12')의 머징 유닛(24)은 모든 데이터 패킷들을 수신하는 것이 아니며 따라서 데이터 패킷들의 순서에 "구멍(holes)"이 존재한다는 사실에 의해 방해받지 않는다. 사용가능한 데이터 패킷들은 정확한 순서로 상부 어댑터(12)로 포워딩된다.
- [0083] 모든 머징 유닛들(24)의 동작은 동일할 수 있고 이에 의해 수신된 패킷들을 순서화하려 할 수 있다.
- [0084] 일반적으로, 머징 유닛(24)이, 분석 소자(26) 및 하부에 놓인 어댑터(12'/12") 둘 모두로부터 데이터 패킷을 수신하면 2개의 데이터 패킷들의 순서를 결정하고 그 순서로 이것들을 출력한다.
- [0085] 그러나, 단일 데이터 패킷만이 사용가능하면, 머징 유닛(24)은 소정의 시간 기간을 대기할 것이다. 이는 서로 다른 가능한 채널들을 통한 연결 또는 스토리지(30)로부터 머징 유닛(24)으로의 데이터 전송에 존재할 수 있는 상이한 지연들로 인한 것일 수 있다. 물론, 임의의 머징 유닛(24)은 관련 분석 소자(26)로부터 데이터 패킷들을 수신할 수 있다. 그러나, 데이터 패킷들은 (분석 소자(26)를 통해 직접 데이터 패킷을 수신하였거나 또는 다시 하부에 놓인 어댑터로부터 데이터 패킷을 수신한) 하부에 놓인 어댑터로(12'/12")로부터 수신될 수 있다. 따라서, 도시된 데이터 체인에서 어댑터의 위치가 더 높을 수록, 또는 어댑터가 데이터 패킷을 경유하여 수신할 수 있는 가능한 어댑터들의 수가 더 많을수록, 더 긴 대기 시간이 선호된다.
- [0086] 일 상황에서, 채널/스토리지(30)로부터 직접 데이터 패킷들을 수신할 때 두개의 머징 유닛들(24) 사이에 경험되는 지연은 100-250ns와 같은 50-500ns일 수 있다. 데이터 패킷의 분석 및 그것의 포워딩을 위한 일 머징 유닛(24)에서의 시간 지연은, 예컨대 25-74ns와 같은 대략 10-100ns일 수 있다. 따라서, 어댑터(12')는 예를 들어, 500ns를 대기할 수 있으며, 어댑터(12)는 예를 들어, 500+50ns를 대기할 수 있다. 도 1에서 어댑터(12)보다 상부에 추가적인 어댑터가 제공된다면, 이 어댑터는 예를 들어, 500+50+50ns를 대기할 수 있다.
- [0087] 데이터 패킷이 하부 머징 유닛(24)과 분석 소자(25) 중 다른 것(the other)으로부터 수신된다면, 더 이상의 대기가 필요하지 않고 순서대로의 출력이 가능해진다.
- [0088] 대기 시간 내에 추가적인 데이터 패킷이 수신되지 않으면, 수신된 데이터 패킷이 출력된다.
- [0089] 따라서, 순서에서 실제로 더 먼저 있는 다른 데이터 패킷이 수신되지 않고 순서에서 벗어나 포워딩되게 대기하면서, 로컬 순서화(local ordering)가 발생한다.
- [0090] 물론, 설정 기간(set period of time) 동안 대기한 후, 이제, 데이터 패킷이 머징 유닛들(24)에서 충분히 지연되어, 그 데이터 패킷이 사용가능한 유일한 패킷이라 하더라도, 그 데이터 패킷을 다음 머징 유닛(24)에서 대기

하게 해야할 필요가 없게 되는 것이 보장되거나 추정된다. 따라서, 데이터 패킷이 일 머징 유닛(24)의 완전한 시간을 대기할 때, 이에 따라 데이터 패킷이 태그되어, 후속적인 더 높은 위치에 있는(higher-positioned) 머징 유닛들(24)로부터의 지연 없이 -물론, 임의의 사용가능한 데이터 패킷들의 순서로- 후속적으로 출력되는 것이 바람직하다. 데이터 패킷이 후속적인 머징 유닛(24)내에서 대기하고 있다면, 이 데이터 패킷이, 수신되고 태그된 데이터 패킷보다 순서에 있어서 더 낮은 경우 이 데이터 패킷은 즉시 출력될 수 있다. 대기중인 데이터 패킷이 순서에 있어서 더 높다면, 이 데이터 패킷은 독립적으로, 태그된 데이터 패킷의 출력을 계속 대기할 것이다.

[0091] 또한, 머징 유닛들(24)은 최종 출력된 데이터 패킷의 순서로 위치를 저장할 수 있다. 이는 패킷들이, 예를 들어, 시퀀스 번호를 가질 때 가능할 수 있다. 이 상황에서, 시퀀스에서 다음 번호를 가진 단일의 사용가능한 데이터 패킷이 수신되면, 순서에 있어서 먼저인 다른 데이터 패킷이 수신될 수 없다는 것이 확실하므로, 시간을 대기할 필요가 없고, 이 데이터 패킷은 지연 없이 출력될 수 있다.

[0092] 상부 분석기(12), 소위 마스터 어댑터(12)의 머징 유닛(24)으로부터 출력될 데이터 패킷들은, 표준 PHY(22)를 사용하여, 외부 수신 데이터 연결(14)로, 예컨대 WWW로 또는 WWW를 통해, 출력된다.

[0093] 도 2는 연결(14)로부터 데이터 패킷들을 수신, 분석 및 저장하기 위한 동일한 전체 구조의 사용을 도시한다. 이 실시예(10')에서, 데이터 패킷들은 PHY(22)에 의해 수신되어 스푼-오버(spill-over) 유닛(24')으로 포워딩된다. 이 스푼-오버 유닛(24')은, 분석기(26')/전송 소자(28')가 처리할 수 있으므로, 마스터 어댑터(12)의 분석기(26') 또는 전송 소자(28')에 가능한 많은 데이터 패킷들을 포워딩할 수 있다. 더 많은 데이터 패킷들이 수신되면, 이것들은 동일한 기능을 수행하는 다음 어댑터(12')의 스푼-오버 유닛(24')에 "스푼-오버"되는 등의 방식으로 동작한다.

[0094] 위에서 언급된 바와 같이, PHY(22)에 의해 수신된 데이터 패킷의 순서는 패킷들을 시간 스탬프함으로써 등록(register)될 수 있다.

[0095] 분석기(26')에서 수행되는 분석은, 프로세서들/프로세스들(도시되지 않음)이 추가적인 분석을 수행하는 공통 연결 또는 스토리지(30)를 사용하는, 공통의 스토리지로의 포워딩 전의 패킷들에 대한 사전-분석(pre-analysis)과 같은 임의의 적절한 분석일 수 있다.

[0096] 일 타입의 분석은 스토리지(30) 내에 데이터 패킷을 저장하기 위한 어드레스를 결정하는 것일 수 있다.

[0097] 분석된 데이터 패킷은, 저장 유닛(28')을 사용하여, 스토리지 내에 또는 단순히 데이터 연결에 저장된다.

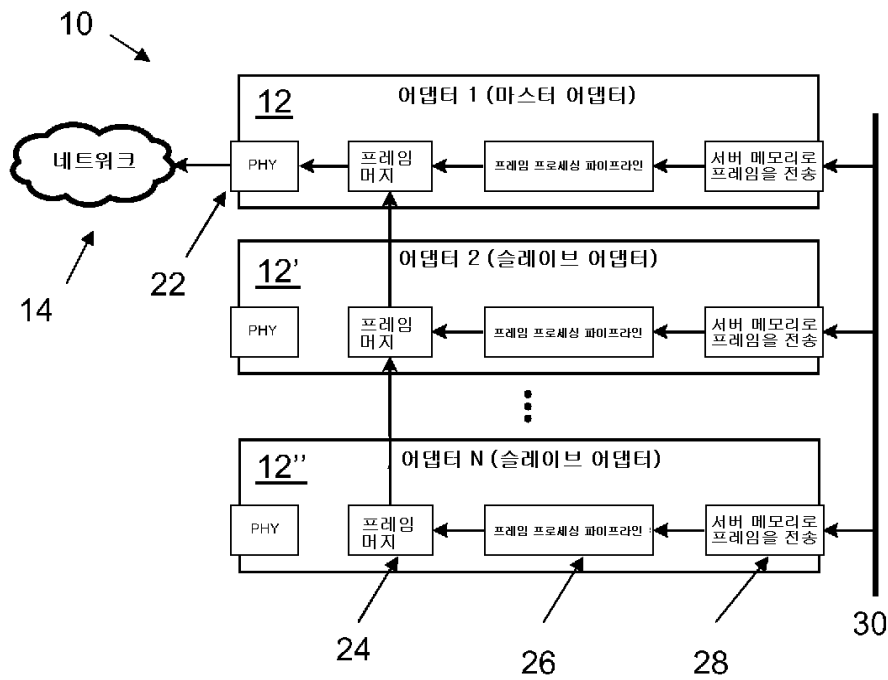
[0098] 도 3에서, 도 1 및 2의 실시예들이 단일 실시예(10")로 결합된다.

[0099] 주목할 점은 모든 어댑터들(12)이 일반적으로 동일할 수 있고 동일한 회로 내에 제공되거나 개별의 전기적 회로들로서 제공될 수 있다는 것이다.

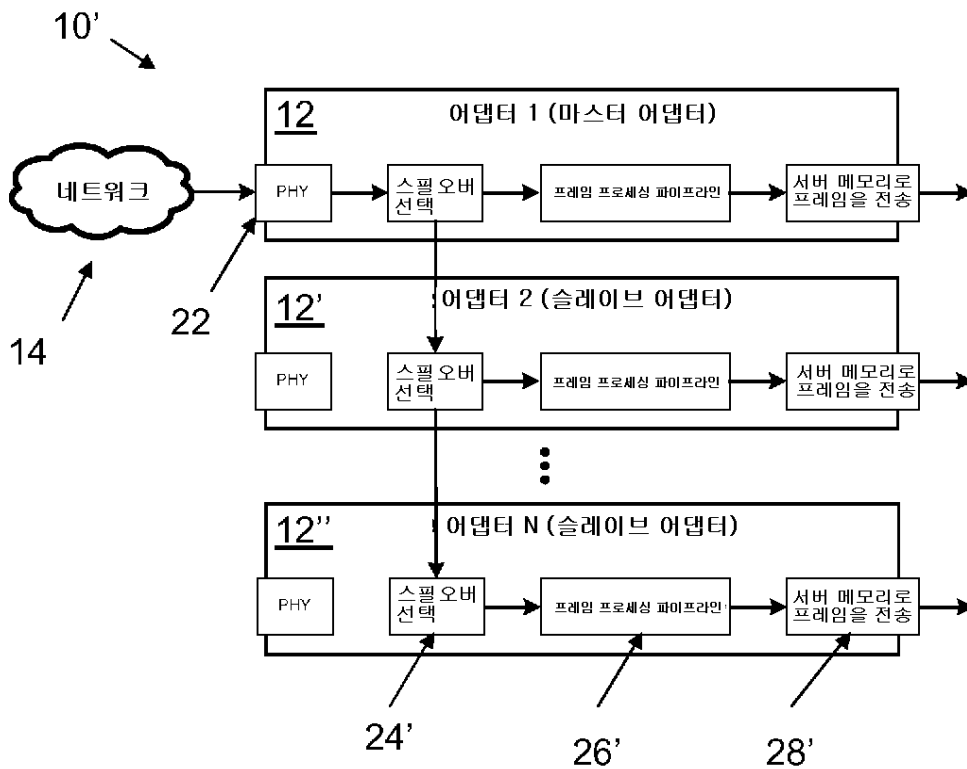
[0100] 어댑터들의 특성, 특히 마스터 어댑터(12)의 동작은 이 어댑터를 위한 소프트웨어 또는 하드웨어로 다른 어댑터들과 전기적으로 동일하게 프로그램될 수 있다. 대안적으로, 두개 이상의 상이한 타입의 회로들이 제공될 수 있다.

도면

도면1



도면2



도면3

