



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) **SU** (11) **1406530** **A1**

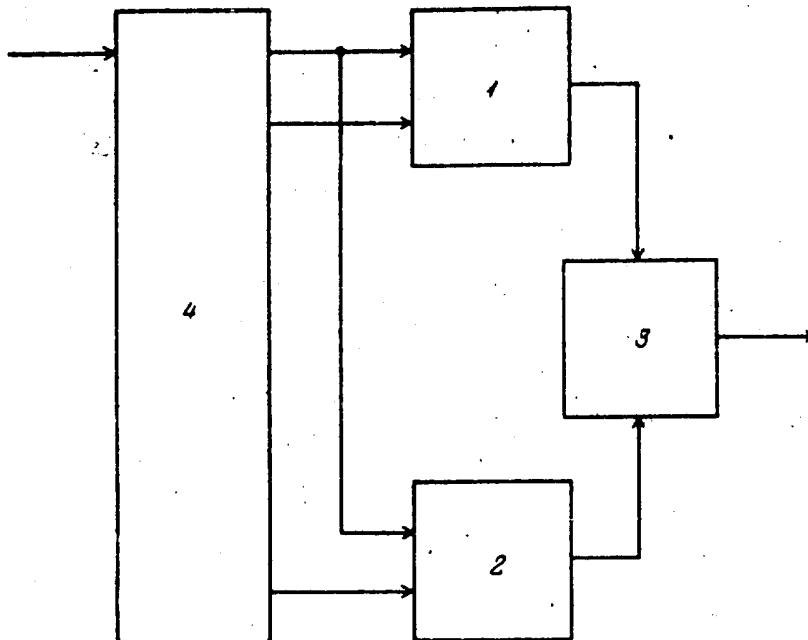
(51)4 G 01 R 29/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4155065/24-21  
(22) 02.12.86  
(46) 30.06.88. Бюл. № 24  
(71) Электротехнический завод  
им. Х. Пегельмана  
(72) В.Н. Михайлов  
(53) 621.317.075(088.8)  
(56) Авторское свидетельство СССР  
№ 1019367, кл. G 01 R 29/02, 1983.  
Авторское свидетельство СССР  
№ 834612, кл. G 01 R 29/02, 1981.  
(54) УСТРОЙСТВО ДЛЯ ИЗМЕРЕНИЯ СПАДА  
ПЛОСКОЙ ЧАСТИ ИМПУЛЬСА  
(57) Изобретение может быть использо-  
вано при разбраковке изделий элект-

ронной техники по величине спада  
плоской части прямоугольных испыта-  
тельных импульсов и при измерении  
величины скорости спада выходного на-  
пряжения аналоговых запоминающих уст-  
ройств. Устройство для измерения спа-  
да плоской части импульса содержит  
блоки 1,2 памяти, дифференциальный  
усилитель 3 и блок 4 синхронизации.  
В описании изобретения даны две  
структурные схемы блока 4 синхрони-  
зации в зависимости от функциональ-  
ной предназначенности устройства.  
Устройство просто по конструкции.  
2 з.п. ф-лы, 5 ил.



Фиг. 1

(19) **SU** (11) **1406530** **A1**

Изобретение относится к электроизмерительной технике и может быть использовано при разбраковке изделий электронной техники по величине спада плоской части прямоугольных испытательных импульсов, а также при измерении величины скорости спада выходного напряжения аналоговых запоминающих устройств.

Целью изобретения является расширение функциональных возможностей устройства за счет обеспечения возможности измерения величины спада плоской части прямоугольного импульса и скорости спада выходного напряжения аналогового запоминающего устройства, а также упрощение устройства.

На фиг. 1 приведена структурная схема предлагаемого устройства; на фиг. 2 - структурная схема блока синхронизации, используемого для измерения величины спада плоской части импульса; на фиг. 3 - структурная схема блока синхронизации, используемого для измерения скорости спада выходного напряжения АЗУ; на фиг. 4 - диаграммы напряжений, поясняющие работу устройства при измерении величины спада плоской части импульса; на фиг. 5 - диаграммы напряжений, поясняющие работу устройства при измерении скорости спада выходного напряжения АЗУ.

Устройство содержит (фиг. 1) блоки 1 и 2 памяти, дифференциальный усилитель 3 и блок 4 синхронизации, причем вход блока 4 синхронизации является входом устройства, первый и второй выходы блока 4 соединены соответственно с первым и вторым входом блока 1 памяти, выход которого соединен с первым входом дифференциального усилителя 3, первый и третий выходы блока 4 синхронизации соединены соответственно с первым и вторым входами блока 2 памяти, выход которого соединен с вторым входом дифференциального усилителя 3, а его выход является выходом устройства. В качестве блоков 1 и 2 памяти могут быть использованы микросхемы КР1100СКЗ с дополнительными элементами обратной связи и запоминающими конденсаторами. Дифференциальный усилитель 3 может быть выполнен на операционном усилителе, например К140УД14, с соответствующими резисторами обратной связи. Блок 4

синхронизации, используемый для измерения спада плоской части импульса (фиг. 2), содержит формирователи 5 и 6 импульсов и блок 7 регулируемой задержки, причем вход устройства соединен с входом формирователя 5 импульса и является первым выходом блока 4 синхронизации, выход формирователя 5 является вторым выходом блока 4 синхронизации и соединен с входом блока 7, выход которого соединен с входом формирователя 6 импульса, выход которого является третьим выходом блока синхронизации.

Формирователи 5 и 6 импульса могут быть построены на базе интегральных таймеров КР1006ВИ1, включенных в режиме одновибратора. Длительность импульсов, формируемых этими таймерами, должна быть больше времени выборки используемых в качестве блоков памяти микросхем КР1100СКЗ.

Блок 7 регулируемой задержки может содержать формирователь импульсов по фронту входного сигнала на микросхеме К155ЛА3 и RC-цепочке, выход которого соединен с входом одновибратора на таймере КР1006ВИ1, длительность импульса в котором регулируется переменным резистором, выход одновибратора соединен с входом формирователя импульсов по спаду входного сигнала на микросхеме К155ЛА3 и RC-цепочке.

Блок 4 синхронизации, используемый для измерения скорости спада выходного напряжения АЗУ (фиг. 3), содержит генератор 8 импульсов, счетчик 9, дешифратор 10 и измеряемое АЗУ 11, причем вход устройства соединен с первым входом АЗУ 11, выход которого является первым выходом блока 4 синхронизации, выход генератора 8 соединен с входом счетчика 9, выход которого соединен с входом дешифратора, первый выход которого соединен с вторым входом АЗУ 11, а второй и третий выходы являются соответственно вторым и третьим выходами блока 4 синхронизации.

Генератор 8 импульсов может быть выполнен на микросхеме К155ЛА3 с использованием кварцевого резонатора. Для счетчика 9 можно использовать микросхему К155ИЕ5. Дешифратор 10 может быть построен на микросхеме К155ИДЗ с использованием микросхемы

K155ЛН1 для инвертирования выходных сигналов.

Устройство работает следующим образом.

Перед измерением величины спада плоской части прямоугольного импульса с помощью блока 7 регулируемой задержки устанавливается задержка между импульсами, вырабатываемыми формирователями 5 и 6, равная длительности исследуемого прямоугольного импульса (фиг. 4). На вход устройства подаются исследуемый прямоугольный импульс, имеющий начальную амплитуду  $U_A$ , которая спадает к моменту окончания импульса до величины  $U_B$  (фиг. 4а). Исследуемый прямоугольный импульс поступает на информационные входы блоков 1 и 2 памяти. На вход управления блока 1 памяти в момент времени  $t_1$  подается импульс выборки, вырабатываемый формирователем 5 импульса (фиг. 4в). После окончания импульса выборки на выходе блока 1 памяти фиксируется напряжение  $U_A$  (фиг. 4и). Перед окончанием исследуемого импульса на вход управления блока 2 памяти в момент времени  $t_2$  подается импульс выборки, вырабатываемый формирователем 6 импульса (фиг. 4г). В результате на выходе блока 2 памяти фиксируется напряжение  $U_B$  (фиг. 4к). С выходов блоков 1 и 2 напряжения  $U_A$  и  $U_B$  поступают на входы дифференциального усилителя 3 и на его выходе устанавливается напряжение  $\Delta U_C$  (фиг. 4л), равное разности напряжений  $U_A$  и  $U_B$

$$\Delta U_C = U_A - U_B.$$

Таким образом, на выходе устройства после окончания исследуемого импульса устанавливается напряжение  $\Delta U_C$ , равное величине спада плоской части прямоугольного импульса.

При измерении скорости спада выходного напряжения АЗУ используется блок 4 синхронизации, представленный на фиг. 3. На информационный вход измеряемого АЗУ 11 подается постоянное напряжение  $U_0$  (фиг. 5а). Генератор 8 импульсов вырабатывает тактовые импульсы, которые преобразуются с помощью счетчика 9 и дешифратора 10 в импульсы выборки для блока 1 памяти (фиг. 5в), блока 2 памяти (фиг. 5г) и для измеряемого АЗУ 11 (фиг. 5д). В момент времени  $t_1$  на вход управления измеряемого АЗУ 11 подается им-

пульс выборки (фиг. 5д), на выходе измеряемого АЗУ 11 устанавливается напряжение (фиг. 5б)

$$U_1 = U_0 + |U_{CM}|,$$

где  $U_{CM}$  - напряжение смещения измеряемого АЗУ 11. В момент времени  $t_2$  импульс выборки измеряемым АЗУ 11 прекращается и напряжение на его выходе начинает уменьшаться вследствие тока утечки ключа до прихода следующего импульса выборки. Следующий импульс выборки измеряемым АЗУ 11 подается в момент времени  $t_5$ , к этому моменту времени напряжение на выходе измеряемого АЗУ 11 приобретает значение  $U_2$ . Таким образом, для определения скорости спада выходного напряжения, измеряемого АЗУ 11, требуется определить разность напряжений

$$\Delta U = U_1 - U_2$$

за фиксированный интервал времени  $T = t_5 - t_3$ , который выбирается, как правило, кратным 1, 10, 100 и т.д. Например,  $T = 1$  мс, 10 мс или 100 мс. Для определения величины изменения выходного напряжения  $\Delta U$ , измеряемого АЗУ 11, на вход управления блока 2 памяти в момент времени  $t_2$  подается импульс выборки (фиг. 5г), а на вход управления блока 1 памяти подается импульс выборки в момент времени  $t_4$  (фиг. 5в), в результате чего в блоке 2 памяти запоминается напряжение  $U_1$  (фиг. 5к), которое присутствовало на выходе измеряемого АЗУ 11 в момент времени  $t_3$ , а в блоке 1 памяти запоминается напряжение  $U_2$  (фиг. 5и), которое присутствовало на выходе измеряемого АЗУ 11 в момент времени  $t_5$ . Напряжения с выходов блоков 1 и 2 поступают на входы дифференциального усилителя 3, где определяется разность этих напряжений  $\Delta U = U_1 - U_2$  (фиг. 5л).

Скорость спада выходного напряжения АЗУ будет равна

$$U_{C_{\text{вых.хр}}} = \frac{\Delta U}{T},$$

где  $\Delta U$  - напряжение на выходе дифференциального усилителя;  $T = t_5 - t_3$  - интервал времени между окончаниями импульсов выборки блоков 1 и 2.

Таким образом, в конце измерения на выходе предлагаемого устройства устанавливается напряжение, пропорциональное скорости спада выходного напряжения, измеряемого АЗУ 11.

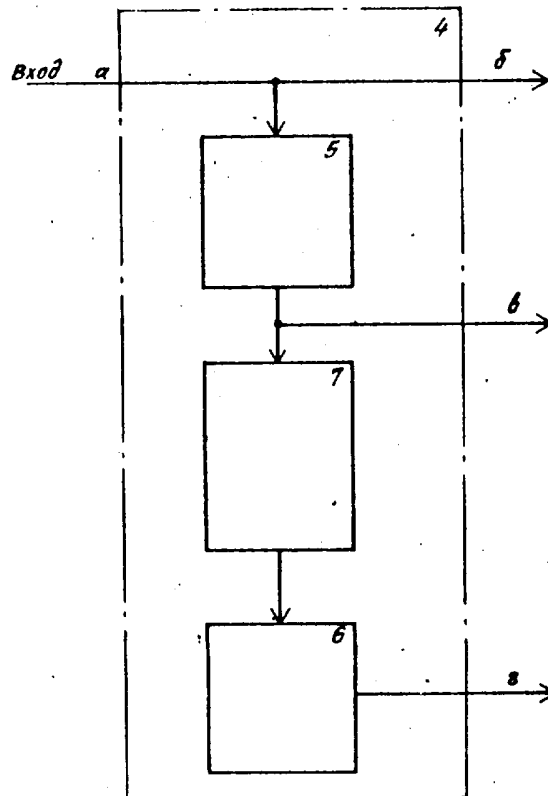
## Ф о р м у л а  и з о б р е т е н и я

1. Устройство для измерения спада плоской части импульса, содержащее блок памяти, выход которого соединен с первым входом дифференциального усилителя, отличающееся тем, что, с целью расширения функциональных возможностей и упрощения устройства, в него введены второй блок памяти и блок синхронизации, вход которого является входом устройства, первый выход блока синхронизации соединен с первыми входами первого и второго блоков памяти, выход второго блока памяти соединен с вторым входом дифференциального усилителя, выход которого является выходом устройства, второй и третий выходы блока синхронизации соединены соответственно с вторыми входами первого и второго блоков памяти.

2. Устройство по п. 1, отличающееся тем, что блок синхронизации содержит два формирователя импульсов и блок регулируемой задержки, вход первого формирователя импульсов соединен с входом устройства и

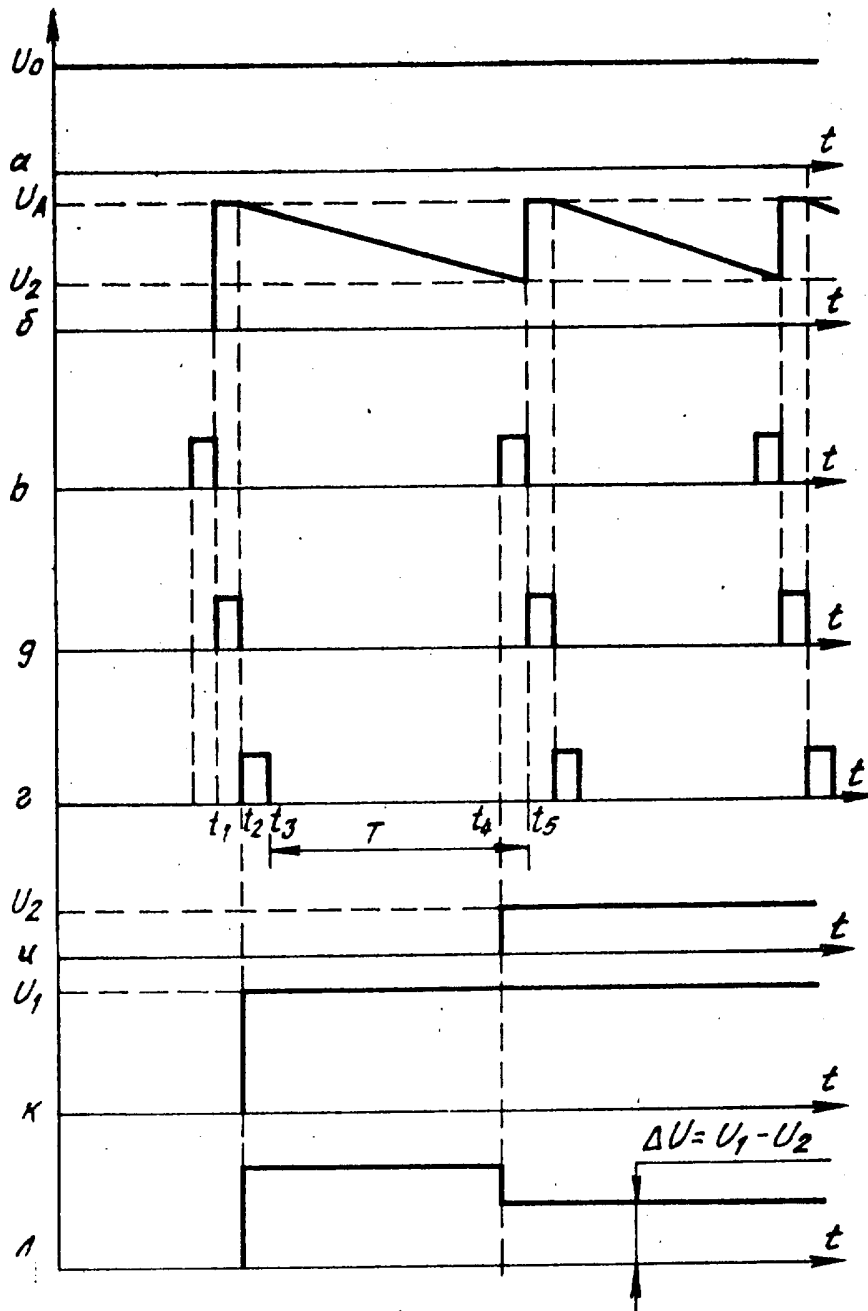
является первым выходом блока синхронизации, выход первого формирователя импульсов соединен с входом блока регулируемой задержки и является вторым выходом блока синхронизации, выход блока регулируемой задержки соединен с входом второго формирователя импульсов, выход которого является третьим выходом блока синхронизации.

3. Устройство по п. 1, отличающееся тем, что блок синхронизации содержит генератор импульсов, счетчик, дешифратор и измеряемое аналоговое запоминающее устройство, первый вход которого соединен с входом устройства, выход генератора импульсов соединен с входом счетчика, выход которого соединен с входом дешифратора, первый выход дешифратора является вторым выходом блока синхронизации, второй выход дешифратора соединен с вторым входом измеряемого аналогового запоминающего устройства, выход которого является первым выходом блока синхронизации, третий выход дешифратора является третьим выходом блока синхронизации.



Фиг. 2





фиг. 5

Составитель В. Антохин  
 Редактор Ю. Серeda    Техред Л. Сердюкова    Корректор А. Тяско

Заказ 3188/41    Тираж 772    Подписное

ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4