(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0113137
(43) 공개일자 2007년11월28일

(51) Int. Cl.
*G09G 3/30* (2006.01) *G09G 3/32* (2006.01)
*G09G 3/20* (2006.01) *H05B 33/12* (2006.01)
(21) 출원번호 10-2007-0049565
(22) 출원일자 2007년05월22일
심사청구일자 없음
(30) 우선권주장
JP-P-2006-00143328 2006년05월23일 일본(JP)

(71) 출원인
**소니 가부시끼 가이샤**
일본국 도쿄도 미나토쿠 코난 1-7-1
(72) 발명자
**아사노 미쓰루**
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시끼 가이샤 나이
(74) 대리인
**이화익, 권태복**

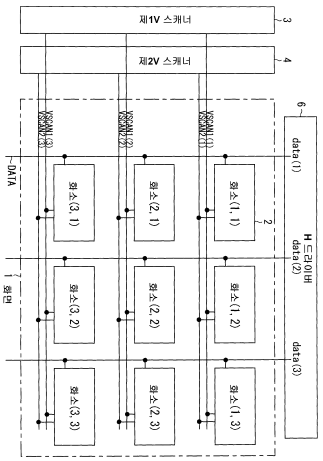
전체 청구항 수 : 총 7 항

# (54) 화상표시장치

## (57) 요 약

피크 휘도의 변화를 인식하지 않고, 위화감 없이 피크 휘도의 컨트롤이 가능한 화상표시장치를 제공한다. 각 화소(2)의 스위칭 트랜지스터는 발광 소자로의 출력 전류가 흐르는 전류로에 배치되고 있으며, 주사선ＶＳＣＡＮ2로부터 공급되는 제어 신호에 따라 온 오프 동작하여, 오프 상태일 때 출력 전류를 차단하는 한편 온 상태일 때 출력 전류를 발광 소자를 공급하여 발광시키고, 그로 인해 1필드 내에서 발광 소자가 발광하는 발광 기간을 제어하고, 화면(1)의 휘도 레벨을 조정한다. 그 때, 스위칭 트랜지스터는, 주사선ＶＳＣＡＮ2로부터 공급되는 제어 신호에 따라 온 오프 동작을 여러번 반복하는 것으로, 발광 소자가 발광하는 발광 기간을 1필드 내에서 여러번에 나누어서 설정하고, 또한 각 발광 기간의 시간 길이가 다르도록 조정한다.

*대표도* - 도1



## *특허청구의 범위*

**청구항 1**

1필드에 걸쳐 선 순차 주사를 행하기 위해 각 수평기간에 동기하여 제어 신호를 순차 공급하는 행 모양의 주사선과, 선 순차 주사에 맞추어 영상신호를 공급하는 열 모양의 신호선과, 각 주사선과 각 신호선이 교차하는 부분에 배치되어 화면을 구성하는 화소 회로를 포함하고,

각 화소 회로는, 적어도 샘플링 트랜지스터와, 드라이브 트랜지스터와, 스위칭 트랜지스터와, 전기광학소자를 포함하고,

상기 샘플링 트랜지스터는, 1수평기간에 맞추어 주사선으로부터 공급되는 제어 신호에 따라 전도하여 신호선에서 공급된 영상신호를 샘플링하고,

상기 드라이브 트랜지스터는, 상기 샘플링된 영상신호에 따른 출력 전류를 상기 전기광학소자에 공급하고,

상기 전기광학소자는, 상기 드라이브 트랜지스터로부터 공급된 출력 전류에 의해 상기 영상신호에 따른 휘도에서 발광하여 화면에 화상을 표시하고,

상기 스위칭 트랜지스터는 상기 출력 전류가 흐르는 전류로에 배치되어 있고, 주사선에서 공급되는 별도의 제어 신호에 따라 온 오프 동작하여, 오프 상태일 때 상기 출력 전류를 차단하는 한편 온 상태일 때 상기 출력 전류를 상기 전기광학소자에 공급하여 발광시키며,

그로 인해 1필드 내에서 상기 전기광학소자가 발광하는 발광 기간을 제어하고, 화면의 휘도레벨을 조정 가능하게 하는 화상표시장치로서,

상기 스위칭 트랜지스터는, 주사선으로부터 공급되는 제어 신호에 따라 온 오프 동작을 여러번 반복함으로써, 상기 전기광학소자가 발광하는 발광 기간을 1필드 내에서 복수 회로 나누어 설정하고, 또한 각 발광 기간의 시간 길이가 다르도록 조정가능하게 하는 것을 특징으로 하는 화상표시장치.

**청구항 2**

제 1항에 있어서,

상기 스위칭 트랜지스터는, 화면에 화상을 표시하는 동안 실시간으로, 발광 기간의 시간 길이를 조정 가능하게 하는 것을 특징으로 하는 화상표시장치.

**청구항 3**

제 2항에 있어서,

상기 스위칭 트랜지스터는, 1필드당, 복수의 발광 기간 중 하나의 발광 기간의 시간 길이를 1수평기간에 해당하는 1조정 단위만 조정하는 것을 특징으로 하는 화상표시장치.

**청구항 4**

제 2항에 있어서,

상기 스위칭 트랜지스터는, 필드마다 발광 기간을 바꾸어 화면의 휘도 레벨을 조정할 때, 복수의 발광 기간 중 적어도 하나의 발광 기간은 그 시간 길이를 바꾸지 않는 것을 특징으로 하는 화상표시장치.

**청구항 5**

제 1항에 있어서,

상기 스위칭 트랜지스터는, 발광 기간의 시간 길이를 조정할 때, 복수의 발광 기간에서 그 시간 길이의 차이가, 1수평기간에 해당하는 1조정 단위 이내로 하는 것을 특징으로 하는 화상표시장치.

**청구항 6**

제 5항에 있어서,

상기 스위칭 트랜지스터는, 1필드내의 복수의 발광 기간의 시간 길이가 동일할 때, 어느 발광 기간의 시간 길이를 증가할 경우, 1필드내의 복수의 발광 기간 중 시간적으로 뒤에 있는 발광 기간을 우선하여 그 시간 길이를 증가하는 것을 특징으로 하는 화상표시장치.

**청구항 7**

제 5항에 있어서,

상기 스위칭 트랜지스터는, 1필드내의 복수의 발광 기간의 시간 길이가 동일할 때, 어느 발광 기간의 시간 길이를 감소시킬 경우, 1필드내의 복수의 발광 기간중 시간적으로 뒤에 있는 발광 기간을 우선하여 그 시간 길이를 감소시키는 것을 특징으로 하는 화상표시장치.

# *명 세 서*

## *발명의 상세한 설명*

### *발명의 목적*

#### *발명이 속하는 기술 및 그 분야의 종래기술*

<19> 본 발명은 화상표시장치에 관한 것이다. 보다 상세하게는, 유기ＥＬ발광 소자 등의 전기광학소자를 화소로서 매트릭스 모양으로 배열한 액티브 매트릭스형의 화상표시장치에 관한 것이다. 더욱 상세하게는, 자발광형 화상표시장치의 화면휘도조정 기술에 관한 것이다.

<20> 종래부터 유기ＥＬ소자 등의 발광 소자를 화소에 사용한 액티브 매트릭스형의 화상표시장치가 알려져 있으며, 예를 들면 이하의 특허문헌 1에 개시한 것이 있다. 종래의 화상표시장치는, 기본적으로, 1필드에 걸쳐 선 순차 주사를 행하기 위해, 각 수평기간에 동기하여 제어 신호를 순차 공급하는 행 모양의 주사선과, 선 순차 주사에 맞추어 영상신호를 공급하는 열 모양의 신호선과, 각 주사선과 각 신호선이 교차하는 부분에 배치되어 화면을 구성하는 화소 회로를 포함한다. 각 화소 회로는, 적어도 샘플링 트랜지스터와, 드라이브 트랜지스터와, 스위칭 트랜지스터와, 유기ＥＬ발광 소자 등의 전기광학소자를 포함한다. 샘플링 트랜지스터는, 1수평기간에 맞추어 주사선에서 공급되는 제어 신호에 따라 전도하여 신호선에서 공급된 영상신호를 샘플링한다. 드라이브 트랜지스터는, 샘플링된 영상신호에 따른 출력 전류를 전기광학소자에 공급한다. 전기광학소자는, 드라이브 트랜지스터로부터 공급된 출력 전류에 의해 영상신호에 따른 휘도에서 발광하여 화면에 화상을 표시한다. 스위칭 트랜지스터는, 출력 전류가 흐르는 전류로에 배치되고 있으며, 주사선으로부터 공급되는 별도의 제어 신호에 따라 온 오프 동작하여, 오프 상태일 때 출력 전류를 차단하는 한편 온 상태일 때 출력 전류를 전기광학소자에 공급하여 발광시킨다. 이에 따라 1필드 내에서 전기광학소자가 발광하는 발광 기간을 제어하여, 화면의 휘도 레벨(피크 휘도)을 조정 가능하게 하고 있다.

<21> [특허문헌 1] 일본국 공개특허공보 특개 2001-60076

<22> 이와 같이 발광 기간을 가변조정하는 것으로, 입력 영상신호의 진폭을 변화시키지 않고 화면의 피크 휘도를 제어할 수 있다. 1필드당 발광 기간이 길면, 그 만큼 1필드당 발광량이 커져 인간이 지각하는 화면의 휘도가 높아진다. 반대로 1필 드당의 발광 기간이 짧으면, 그 만큼 1필드당 발광량이 적어져 인간이 지각하는 화면의 휘도가 낮아진다. 이것은, 입력 영상신호가 디지털 신호인 경우, 신호의 계조수를 감소시키지 않고, 피크 휘도의 제어가 가능함을 의미한다. 또 입력 영상신호가 아날로그 신호인 경우, 신호 진폭이 감소하지 않기 때문에, 노이즈 내성이 강해진다. 이것에 의해 고화질로, 피크화소 컨트롤이 가능한 화상표시장치를 실현하고 있다

#### *발명이 이루고자 하는 기술적 과제*

<23> 그러나, 전술한 발광 기간을 온 오프하는 기술은, 플리커의 문제가 발생한다. 이 문제를 해소하는 수단으로서, 1필드 내에서 발광 기간의 온 오프를 반복하는 방법이 제안되고 있으며, 예를 들면 특허문헌 2에 개시가 있다.

<24> [특허문헌 2] 일본국 공개특허공보 특개 2003-216100

<25> 한편, 화면표시의 평균 휘도 레벨이 큰 화상일 때는 피크 휘도를 낮게 하도록 제어하고, 평균 휘도 레벨이 작은 화상일 때는 피크 휘도를 높게 제어하는 것으로, 소비 전력을 억제하면서, 콘트라스트가 높은 고화질의 화상표시장치를 제공할 수 있다. 또한 바람직하게는, 화면표시하면서, 필드의 변화마다 피크 휘도의 제어를 행하는 것

으로, 피크 휘도의 변화를 인식하지 않고, 위화감 없이 피크 휘도 컨트롤을 행할 수 있다. 단, 피크 휘도의 변화를 인식하지 않는 조건으로서, 발광 기간의 변화에 의한 피크 휘도의 변화에 대한 1조정 스텝이, 인간의 휘도 변화에 대해 인식 한도이하인 것이 요구된다. 종래의 화상표시장치는 이 점의 배려가 없어, 해결해야 할 과제가 되고 있다.

## *발명의 구성 및 작용*

<26> 전술한 종래의 기술의 과제를 감안하여, 본 발명은 피크 휘도의 변화를 인식하지 않고, 위화감없이 피크 휘도의 컨트롤이 가능한 화상표시장치를 제공하는 것을 목적으로 한다. 이러한 목적을 달성하기 위해 이하의 수단을 강구했다. 즉 본 발명은, 1필드에 걸쳐 선 순차 주사를 행하기 위해, 각 수평기간에 동기하여 제어 신호를 순차 공급하는 행 모양의 주사선과, 선 순차 주사에 맞추어 영상신호를 공급하는 열 모양의 신호선과, 각 주사선과 각 신호선이 교차하는 부분에 배치되어 화면을 구성하는 화소 회로를 포함하고, 각 화소 회로는, 적어도 샘플링 트랜지스터와, 드라이브 트랜지스터와, 스위칭 트랜지스터와, 전기광학소자를 포함하고, 상기 샘플링 트랜지스터는, 1수평기간에 맞추어 주사선으로부터 공급되는 제어 신호에 따라 전도하여 신호선에서 공급된 영상신호를 샘플링하고, 상기 드라이브 트랜지스터는, 상기 샘플링된 영상신호에 따른 출력 전류를 상기 전기광학소자에 공급하고, 상기 전기광학소자는, 상기 드라이브 트랜지스터로부터 공급된 출력 전류에 의해 상기 영상신호에 따른 휘도로 발광하여 화면에 화상을 표시하고, 상기 스위칭 트랜지스터는, 상기 출력 전류가 흐르는 전류로에 배치되고 있으며, 주사선으로부터 공급되는 별도의 제어 신호에 따라 온오프 동작하여, 오프 상태일 때 상기 출력 전류를 차단하는 한편 온 상태일 때 상기 출력 전류를 상기 전기광학소자에 공급하여 발광시킴으로써, 1필드 내에서 상기 전기광학소자가 발광하는 발광 기간을 제어하고, 화면의 휘도 레벨을 조정 가능하게 하는 화상표시장치에 있어서, 상기 스위칭 트랜지스터는, 주사선으로부터 공급되는 제어 신호에 따라 온 오프 동작을 복수 회 반복하여, 그로 인해 상기 전기광학소자가 발광하는 발광 기간을 1필드 내에서 여러번에 나누어 설정하고, 또한 각 발광 기간의 시간 길이가 다르도록 조정 가능하게 하는 것을 특징으로 한다.

<27> 바람직하게는, 상기 스위칭 트랜지스터는, 화면에 화상을 표시하는 동안 실시간으로, 발광 기간의 시간 길이를 조정할 수 있다. 그 경우, 상기 스위칭 트랜지스터는, 1필드당, 복수의 발광 기간 중 하나의 발광 기간의 시간 길이를 1수평기간에 해당하는 1조정 단위만 조정한다. 또 상기 스위칭 트랜지스터는, 필드 마다 발광 기간을 바꾸어 화면의 휘도 레벨을 조정할 때, 복수의 발광 기간 중 적어도 하나의 발광 기간은, 그 시간 길이를 바꾸지 않는다. 또 바람직하게는, 상기 스위칭 트랜지스터는, 발광 기간의 시간 길이를 조정할 때, 복수의 발광 기간에서 그 시간 길이의 차이가, 1수평기간에 해당하는 1조정단위 이내로 한다. 이 경우, 상기 스위칭 트랜지스터는, 1필드 내의 복수의 발광 기간의 시간 길이가 동일할 때, 어느 발광 기간의 시간 길이를 증가할 경우, 1필드 내의 복수의 발광 기간중 시간적으로 뒤에 있는 발광 기간을 우선하여 그 시간 길이를 증가한다. 또 상기 스위칭 트랜지스터는, 1필드내의 복수의 발광 기간의 시간 길이가 동일할 때, 어느 발광 기간의 시간 길이를 감소시킬 경우, 1필드 내의 복수의 발광 기간 중 시간적으로 뒤에 있는 발광 기간을 우선하여 시간길이를 감소시킨다.

<28> 이하 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 도 1은, 본 발명에 따른 화상표시장치의 전체구성을 나타내는 블럭도이다. 도시하는 바와 같이, 본 화상표시장치는, 화면(1)을 구비하고 있다. 이 화면(1)은 행렬 모양으로 배치된 화소(2)의 집합으로부터 이루어진다. 개개의 화소(2)는 화소 회로가 되고 있으며, 괄호로 나타낸 행 번호와 열 번호의 조합으로 위치가 특정된다. 화면(1)의 주변에는 선 순차 주사를 행하는 V스캐너가 배치되어 있다. 본 실시예에서는 V스캐너는 제1V 스캐너(3)와 제2V 스캐너(4)로 나뉘어져 있다. 또 화면(1)의 윗변부에는 영상신호를 공급하는 H드라이버(5)가 배치되어 있다.

<29> 화면(1)에는 전술한 화소(2) 외에, 주사선ＶＳＣＡＮ과 신호선ＤＡＴＡ가 형성되어 있다. 행 모양의 주사선ＶＳＣＡＮ은, 1필드에 걸쳐 선 순차 주사를 행하기 위해 각 수평기간(1H)에 동기하여 제어 신호를 순차 공급한다. 본 실시예는 각 행당 주사선이 2개 배치되어 있으며, ＶＳＣＡＮ1과 ＶＳＣＡＮ2로 구별하고 있다. 제1V 스캐너(3)는 한쪽의 주사 선ＶＳＣＡＮ1에 제어 신호를 공급한다. 제2V 스캐너(4)는, 다른 쪽의 주사선ＶＳＣＡＮ2에 별도의 제어 신호를 공급한다. 화면(1)에는 열 모양의 신호선ＤＡＴＡ도 형성되어 있다. 이 신호선ＤＡＴＡ는 H드라이버(5)에 접속되고 있으며, V스캐너측의 선 순차 주사에 맞추어 영상신호ｄａｔａ를 공급하고 있다. 개개의 화소(2)는, 각 주사선ＶＳＣＡＮ과 각 신호선ＤＡＴA가 교차하는 부분에 배치되어, 화면(1)을 구성한다. 또한, 각 주사선ＶＳＣＡＮ의 행 번호를 특정하는 경우에는 괄호쓰기로 나타내고 있다. 예를 들면 1행째의 한쪽의 주사선은 ＶＳＣＡＮ1(1)로 나타내고, 마찬가지로 1행째의 다른 쪽의 주사선은 ＶＳＣＡＮ2(1)로 나타내고 있다.

<30> 도 2는, 도 1에 나타낸 화소(2)의 기본적인 구성을 나타내는 회로도이다. 도시하는 바와 같이, 각 화소 회로

(2)는, 적어도 샘플링 트랜지스터Ｔｒ1과, 드라이브 트랜지스터Ｔｒ3과, 스위칭 트랜지스터Ｔｒ2와, 유기ＥＬ발광 소자ＯＬＥＤ등으로 이루어지는 전기광학소자를 포함하고 있다. 또 샘플링 트랜지스터Ｔｒ1과 드라이브 트랜지스터 Ｔｒ3 사이에는 통상 영상신호의 샘플 홀드 기능이나 보정기능을 나타내는 부가 회로(5)가 배치되어 있다. 또한 본 명세서에서는, 화소(2)의 회로 구성을 설명할 경우, 화소 회로(2)로 표기하는 경우가 있다.

<31> 도시하는 바와 같이 본 실시예의 경우, 드라이브 트랜지스터Ｔｒ3은 P채널형으로 되어 있으며, 그 소스가 전원 라인ＶＤＤ1에 접속되어 있는 한편, 드레인은 스위칭 트랜지스터Ｔｒ2를 통해 발광 소자ＯＬＥＤ의 애노드에 접속하고 있다. 발광 소자ＯＬＥD의 캐소드는 접지 라인ＶＳＳ1에 접속하고 있다. 스위칭 트랜지스터Ｔｒ2의 게이트는 주사선ＶＳＣＡＮ2에 접속되어 있다. 한편 샘플링 트랜지스터Ｔｒ1의 일단은 신호선ＤＡＴＡ에 접속하는 한편, 타단은 부가 회로(5)를 통해 드라이브 트랜지스터 Ｔｒ3의 게이트에 접속하고 있다. 샘플링 트랜지스터Ｔｒ1의 게이트는 주사선ＶＳＣＡＮ1에 접속하고 있다.

<32> 샘플링 트랜지스터Ｔｒ1은, 1수평기간에 맞추어 주사선ＶＳＣＡＮ1(i)로부터 공급되는 제어 신호에 따라 전도하여 신호선ＤＡＴＡ로부터 공급된 영상신호를 샘플링한다. 샘플링된 영상신호는 부가 회로(5)에 유지된다. 드라이브 트랜지스터Ｔｒ3은, 부가 회로(5)에 유지된 영상신호에 따른 출력 전류를 발광 소자ＯＬＥＤ에 공급한다. 구체적으로는, 드라이브 트랜지스터Ｔｒ3은 포화 영역에서 동작하고, 샘플링된 영상신호에 따른 입력 전압을 게이트에서 받으며, 이에 따라서 드레인 전류를 출력 전류로서 발광 소자ＯＬＥＤ에 공급한다. 드라이브 트랜지스터Ｔｒ3은 포화 영역에서 동작하고, 게이트와 소스간에 인가되는 게이트 전압에 따라 소스와 드레인간에 드레인 전류를 흘려보낸다. 발광 소자ＯＬＥＤ는, 드라이브 트랜지스터Ｔｒ3으로부터 공급된 출력 전류에 의해 영상신호에 따른 휘도로 발광하고, 화면(1)에 원하는 화상을 표시한다. 스위칭 트랜지스터Ｔｒ2는 상기의 출력 전류가 흐르는 전류로에 배치되어 있다. 본 실시예의 경우, 이 스위칭 트랜지스터Ｔｒ2는 드라이브 트랜지스터Ｔｒ3과 발광 소자ＯＬＥＤ 사이에 삽입되고 있지만, 본 발명은 이것에 한정되는 것이 아니다. 일반적으로 출력 전류로는 전원 라인 ＶＤＤ1에서 접지 라인ＶＳＳ1을 따라 형성되고 있으며, ＶＤＤ1과 ＶＳＳ1 사이의 어디에 스위칭 트랜지스터Ｔｒ2가 삽입된다. 스위칭 트랜지스터Ｔｒ2는, 주사선ＶＳＣＡＮ2(i)로부터 공급되는 제어 신호에 따라 온 오프 동작하여, 오프 상태일 때 출력 전류를 차단하는 한편 온 상태일 때 출력 전류를 발광 소자ＯＬＥＤ에 공급하여 발광시킨다. 이에 따라 1필드 내에서 발광 소자ＯＬＥＤ가 발광하는 발광 기간을 제어하여, 화면의 휘도 레벨(피크 휘도)을 조정 가능하게 하고 있다.

<33> 본 발명의 특징사항으로서, 스위칭 트랜지스터Ｔｒ2는, 주사선ＶＳＣＡＮ2( i)로부터 공급되는 제어 신호에 따라 온 오프 동작을 여러번 반복하여, 그로 인해 발광 소자 ＯＬＥＤ가 발광하는 발광 기간을 1필드 내에서 여러번에 나누어 설정하고, 또한 각 발광 기간의 시간 길이가 다르도록 조정 가능하게 하고 있다. 바람직하게는 스위칭 트랜지스터Ｔｒ2는, 화면(1)에 화상을 표시하는 동안 실시간으로, 발광 기간의 시간 길이를 조정할 수 있다. 이 경우, 스위칭 트랜지스터Ｔｒ2는, 1필드당, 복수의 발광 기간 중 하나의 발광 기간의 시간 길이를 1수평기간(1H)에 해당하는 1조정 단위(조정 스텝)만 조정한다. 스위칭 트랜지스터Ｔｒ2는, 필드마다 발광 기간을 바꾸어 화면의 휘도 레벨을 조정할 때, 복수의 발광 기간 중 적어도 하나의 발광 기간은 그 시간 길이를 바꾸지 않도록 하고 있다. 또한 스위칭 트랜지스터Ｔｒ2는, 발광 기간의 시간 길이를 조정할 때, 복수의 발광 기간에서 그 시간 길이의 차이가, 1수평기간(1H)에 해당하는 １조정단위(1조정 스텝)이내로 하고 있다. 이 경우, 스위칭 트랜지스터Ｔｒ2는, 1필드내의 복수의 발광 기간의 시간 길이가 동일할 때, 어느 발광 기간의 시간 길이를 증가할 경우, 1필드내의 복수의 발광 기간 중 시간적으로 뒤에 있는 발광 기간을 우선하여 그 시간 길이를 증가한다. 반대로 어느 발광 기간의 시간 길이를 감소시킬 경우, 1필드내의 복수의 발광 기간 중 시간적으로 뒤에 있는 발광 기간을 우선하여 그 시간길이를 감소시킨다.

<34> 도 3은, 발광 소자의 집합으로 구성하는 화면의 휘도와 입력 영상신호의 신호 전압과의 관계를 나타내는 그래프이다. 환언하면 드라이브 트랜지스터로부터 공급되는 출력 전류와 입력 영상신호의 신호 전압과의 관계를 나타내는 그래프이다. 여기에서 특성 커브 A는 발광 기간을 길게 설정한 경우이며, 특성 커브 B는 1필드 내에 있어서의 전체의 발광 기간을 짧게 설정한 경우이다. 어느 경우도, 출력 전류의 증가와 함께 휘도는 커진다. 그 때, 발광 기간이 긴 쪽이, 짧은 쪽에 비하여, 전체적인 휘도 레벨이 높아지고 있다. 이와 같이 본 화상 표시장치는, 1필드 내에 있어서의 발광 기간을 조정하는 것으로, 화면의 휘도 레벨(피크 휘도)을 자유롭게 조정할 수 있다.

<35> 도 4는, 도 1 및 도 2에 나타낸 화상표시장치의 동작 설명에 공급하는 타이밍 차트이다. 단, 이 타이밍 차트는 1필드 내에서 발광 기간을 1회로 설정한 경우이다. 이 경우에는, 플리커가 눈에 띄므로 바람직하지 않지만, 본 발명의 이해를 용이하게 하기 위한 참고예로서 여기에 상세하게 설명한다. 타이밍 차트 A는 발광 기간을 길게 설정한 경우이며, 타이밍 차트 B는 발광 기간을 짧게 설정한 경우이다. 화소의 1행째, 2행째 및 3행째에 순차 인가되는 제어 신호ＶＳＣＡＮ 1,ＶＳＣＡＮ2와, 이것에 따라 동작하는 화소의 구동상태를 같은 시간축으로써

나타내고 있다. 이하 본 명세서에서는 설명을 간략화하기 위해, 주사선과 이에 대응하는 제어 신호를 같은 참조 부호로 나타낸다. 행번호는 괄호를 붙인 번호로 구별하고 있다. 예를 들면 ＶＳＣＡＮ1(1)은, 1행째의 화소의 샘플링 트랜지스터Ｔｒ1의 게이트에 인가되는 제어 신호이다. 또 ＶＳＣＡＮ2(1)는 마찬가지로 1행째의 화소 회로의 스위칭 트랜지스터의 게이트에 인가되는 제어 신호로서, 발광 기간을 지정하고 있다. 구동상태(1)는, 제어 신호ＶＳＣＡＮ1(1) 및 ＶＳＣＡＮ 2(1)에 따른 1행째의 화소 회로의 구동상태를 나타내고 있으며, 기록 기간과 발광 기간과 소등 기간으로 나뉘어져 있다. 기록 기간은 샘플링 트랜지스터가 제어 신호ＶＳＣＡＮ1에 따라 영상신호를 샘플링하는 기간이다. 발광 기간은 스위칭 트랜지스터가 ＶＳＣＡＮ2에 따라 온 하여 발광 소자가 발광하는 기간이며, 소등 기간은 스위칭 트랜지스터가 오프하여 발광 소자가 소등하는 기간이다.

<36> 타이밍 차트 A에 나타나 있는 바와 같이 제어 신호ＶＳＣＡＮ1이 행마다 선 순차 주사되어, 화소 회로가 행마다 영상신호를 샘플링한다. 각 행에 할당되어 있는 기록 기간은 1수평 기간(1H)에 해당하고 있다. 또한 별도의 제어 신호ＶＳＣＡＮ2가 마찬가지로 행마다 선 순차주사되고, 각 행의 화소 회로가 순차 발광 기간이 된다. 제어 신호ＶＳＣＡＮ2가 하이레벨에서 로레벨로 전환하면, 발광 소자는 발광 기간부터 소등 기간이 된다. 이러한 필드 조작을 반복하는 것으로, 화면의 화상을 되 써가며, 원하는 동영상 표시를 행한다. 도면에서 알 수 있는 바와 같이, 1필드 내에서, 발광 기간은 한번 있으며, 나머지는 소등 기간으로 되어 있다. 이 발광 기간은 제어 신호ＶＳＣＡＮ2의 하이레벨이 되고 있는 기간에서 제어할 수 있다. 타이밍 챠트 A는 제어 신호ＶＳＣＡＮ2의 하이레벨이 되고 있는 기간(이하 간단히 펄스 폭이라고 부르는 경우가 있다)을 길게 설정한 경우이며, 그 만큼 발광 기간은 길어지고 있다. 따라서, 화면의 휘도 레벨(피크 휘도)은 높다. 또한, 제어 신호ＶＳＣＡＮ2의 파형은, 미리 외부에서 공급된 스타트 펄스를 시프트 레지스터로 순차 전송함으로써 작성되고 있다. 스타트 펄스의 파형을 바꾸는 것으로 발광 기간을 자유롭게 조정할 수 있다. 그 때, 시프트 레지스터는 1필드로 1회선 순차 주사를 완료하여 리셋트되는 것으로, 스타트 펄스의 파형을 갱신하는 타이밍은, 필드 단위가 된다. 즉 1필드에 1회 발광 기간을 조정할 수 있다. 시프트 레지스터는 1H주기의 클록 신호에 따라 스타트 펄스를 전송하므로, 그 분해능은 보통 1H, 또는, 그 n(n=1,2 ,3,,,)배이다. 이 때문에, 발광 기간의 1조정 단위(1조정 스텝)는 1수평기간(1H) 또는, 그 n(n=1,2,3,,,)배와 같아진다. 여기에서는, n=1인 경우를 설명한다.

<37> 타이밍 차트 B는, 기본적으로 타이밍 차트 A와 같지만, 발광 기간을 규정하는 제어 신호ＶＳＣＡＮ2의 펄스폭이 짧아지고 있다. 이 만큼 1필드 내에 있어서의 발광 기간이 짧아지는 한편, 소등 기간이 길어진다. 발광 기간이 짧아지므로, 그 만큼 화면의 휘도 레벨이 낮아진다.

<38> 도 5는, 피크 휘도의 실시간 조정을 나타내는 그래프이다. 이 그래프는 피크 휘도와 경과 시간과의 관계를 나타내고 있다. 전술한 바와 같이 본 화상표시장치는 1필드(1F)에 1회 1수평기간(1H)의 조정 스텝 폭으로, 화면휘도 레벨의 조정을 행할 수 있다. 도시한 예는, 1필드 마다 피크 휘도를 1스텝씩 순서대로 상승시켰을 경우를 나타내고 있다.

<39> 이 때 스위칭 트랜지스터의 게이트에 인가되는 제어 신호ＶＳＣＡＮ2(i)의 파형은, 1필드 마다 펄스폭이 1H씩 증가하고 있다. 도시의 예에서는, 최초의 필드에서 펄스폭이 m수평기간이며, 또한 다음 필드에서 펄스폭이 m+1수평기간으로 증가하며, 또한 다음의 필드에서 펄스폭이 (m+2)수평기간으로 순차적으로 증가하고 있다. 이에 따라, 발광 기간이 1필드 마다 1H씩 순서대로 늘어난다. 정확히 화면표시에 적합한 피크 휘도가 되는 곳에서, 이 조정을 멈추는 것으로, 최적인 화면휘도 레벨을 얻을 수 있다.

<40> 도 6은, 별도의 참고예를 나타내는 타이밍 차트이다. 이해를 쉽게 하기 위해서, 도 4에 도시한 최초의 참고예의 타이밍 차트와 같은 표기를 채용하고 있다. 타이밍 챠트 A는 발광 기간이 길 경우이며, 타이밍 차트 B는 발광 기간이 짧을 경우이다. 어느 경우도, 1필드(1F)에서 2개의 발광 기간을 포함하고 있다. 환언하면, 제어 신호ＶＳＣＡＮ2는 1필드(1F)에서 2개의 펄스를 포함하고 있다. 스위칭 트랜지스터는 제어 신호ＶＳＣＡＮ2에 응답하여 온 오프를 2회 반복하는 것으로, 발광 기간을 2회로 나누고 있다. 이에 따라 플리커를 억제할 수 있다.

<41> 타이밍 차트 A와 B를 비교하면 알 수 있는 바와 같이, 발광 기간의 조정은, 전후 2회의 발광 기간내에서 같은 시간폭만 조정하고 있다. 따라서, 최소 조정폭은, 1발광 기간에 대해 1H에서 2회이므로, 1필드 마다의 최소 조정폭은 2H가 된다.

<42> 도 7은, 도 6에 나타낸 참고예에 있어서의 피크 휘도와 경과 시간의 변화를 나타낸 그래프이다. 도 6의 참고예는, 1필드 마다 2수평기간(2H)에 해당하는 분만 피크 휘도를 가변조정가능하다. 일반적으로 화면조정에서는, 피크 휘도의 변화를 인식하지 않고 위화감없이 피크 휘도 컨트롤을 행하는 것이 바람직하다. 피크 휘도의 변화를 인식하지 않기 위한 조건으로서, 발광 기간의 변화에 의한 피크 휘도의 변화의 1조정 스텝이, 인간의 휘도변화의 인식 한도 이하인 것이 요구된다. 도 7의 참고예의 경우, 1조정 스텝이 2H로 되어 있다. 이 폭은 경우에 따

라 인간의 휘도변화의 인식 한도를 넘는 경우가 있다. 따라서 피크 휘도 컨트롤을 실시간으로 행할 경우, 필드마다 피크 휘도의 변화가 인식되는 경우가 있어, 위화감을 나타낼 우려가 있다. 도 7의 하단에, 발광 기간을 규정하는 제어 신호ＶＳＣＡＮ2(i)의 파형을 나타낸다. 최초에 1필드에서, 전후 2회의 발광 기간은 모두 (m/2)수평기간으로 되어 있다. 또한 이후의 설명에서는, m은 짝수를 나타내고 있다. 다음의 1필드에서 전후 두개의 발광 기간은 모두 1H만 증가하도록 되어 있다. 따라서, 모두 2H분만 발광 기간이 길어지고 있다. 이렇게, 도 6의 참고예는, 1필드 마다 발광 기간이 2H단위로 증가하므로, 피크 휘도의 실시간 조정으로, 조작자에게 위화감이 일어나는 경우가 있다.

<43> 도 8은, 본 발명의 제1실시예를 나타내는 파형도이다. 도 8의 상단은, 발광 기간이 증가하는 경우의 제어 신호ＶＳＣＡＮ2(i)의 파형을 나타내고, 하단은 발광 기간이 감소할 경우의 제어 신호ＶＳＣＡＮ2(i)의 파형을 나타내고 있다. 발광 기간이 증가할 경우, 파형도에서 알 수 있는 바와 같이, 1필드에서 전후 2개 있는 발광 기간 중, 한쪽만이 1H만 증가하고 있다. 이렇게 제어 신호ＶＳＣＡＮ2의 파형을 조정하는 것으로 1필드 마다 발광 기간을 1조정 단위만 증가시킬 수 있다. 마찬가지로 발광 기간을 감소할 경우에도, 1필드밖에 대하여 전후 2회 있는 발광 기간에서 한쪽만을 1조정 단위만 감소시키도록 하고 있다. 이렇게 본 실시예에서는 1필드내의 발광 기간이 복수 있을 경우, 발광 기간중 하나만 시간 길이를 변화시키는 것으로, 1필드내의 조정 스텝을 최소단위의 1H로 설정할 수 있다. 이것에 의해 화면을 표시하면서, 위화감 없이 피크 휘도 컨트롤이 가능하게 된다.

<44> 도 9는, 본 발명에 따른 화상표시장치의 제2실시예를 나타내는 파형도이다. 이해를 용이하게 하기 위해, 제1실시예를 나타낸 도 8의 파형도와 같은 표기를 채용하고 있다. 도 9의 상단은 발광 기간이 증가하는 경우에 있어서의 제어 신호ＶＳＣＡＮ2(i)의 파형변화를 나타내고 있다. 하단은 발광 기간이 감소하는 경우에 있어서의 제어 신호ＶＳＣＡＮ2(i)의 파형변화를 필드 단위로 나타내고 있다. 어느 경우도 도 8에 나타낸 제1실시예와 마찬가지로 1필드 내의 발광 기간이 복수 있을 경우에, 발광 기간의 하나만 그 시간 길이를 필드마다 단계적으로 변화시키고 있다. 본 실시예는 더욱 바람직하게, 1필드 내에 한정하지 않고 인접 필드간을 고려했을 경우도, 발광 휘도의 조정 스텝이 작아지도록 설정하고 있다. 즉 1필드내의 복수의 발광 기간이 동일할 때 발광 기간을 증가시킬 경우, 1필드내의 복수의 발광 기간의 시간적으로 뒤에 있는 발광 기간을 우선하여 증가시킨다. 반대로 1필드내의 복수의 발광 기간이 동일할 때 발광 기간을 감소시킬 경우, 1필드내의 복수의 발광 기간중 시간적으로 뒤에 있는 발광 기간을 우선하여 감소시키고 있다. 이것에 의해 화면을 표시하면서, 위화감 없이 피크 휘도 컨트롤을 행할 수 있다.

<45> 또한 전술한 제1실시예 및 제2실시예는 모두 발광 기간이 1필드 내에서 2회 였지만, 별도로 3회로 해도 된다. 이 경우 발광 기간을 변화시킬 때, 1필드 내의 1/3의 발광 기간을 변화시켜도 좋고, 2/3의 발광 기간을 변화시켜도 좋다. 발광 기간을 변화시키는 수가 적으면, 보다 위화감이 없는 휘도변화를 실현할 수 있다. 단 위화감이 없는 범위내에서 발광 기간을 변화시키는 수를 많게 하는 것으로, 휘도변화의 응답 속도를 높일 수 있다.

<46> 도 10은, 도 2에 나타낸 화소 회로에 포함되는 부가 회로(5)의 구체적인 구성예를 나타내는 회로도이다. 도 10의 실시예는, 부가 회로(5)가 극히 단순한 구성으로 되어 있으며, 1개의 화소 용량Ｃｓ로 구성되어 있다. 이 화소용량Ｃｓ의 일단은 전원 라인ＶＤＤ1에 접속되고, 타단은 드라이브 트랜지스터Ｔｒ3의 게이트에 접속되어 있다.

<47> 도 10의 하단에 본 실시예에 따른 화소 회로(2)의 동작 설명에 공급하는 타이밍 차트를 도시하고 있다. 이 타이밍 차트는 ｉ행째의 화소 회로(2)에 인가되는 제어 신호ＶＳＣＡＮ1(i) 및 ＶＳＣＡＮ2(i)와 ｉ행째의 화소 회로(2)의 구동상태를 같은 시간축으로 나타내고 있다. ｉ행째의 화소 회로의 구동상태(i)는 기록 기간과 발광 기간과 소등 기간을 포함하고 있다. 이것은, 기본적으로 도 6에 나타낸 타이밍 차트와 같다.

<48> ＶＳＣＡＮ1(i)이 하이레벨이 되면, 샘플링 트랜지스터Ｔｒ1이 온 하여, 신호선ＤＡＴＡ로부터 공급된 영상신호가 샘플링되고, 화소용량Ｃｓ에 유지된다. 이것이 기록 기간이다. 그 후 제어 신호ＶＳＣＡＮ2(i)의 최초의 펄스가 스위칭 트랜지스터Ｔｒ2의 게이트에 인가되어, 최초의 발광 기간이 된다. 계속해서 ＶＳＣＡ N2(i)의 2번째의 펄스가 스위칭 트랜지스터Ｔｒ2의 게이트에 인가되어, 2회째의 발광 기간으로 들어간다. 이렇게 해서 도 10에 나타내는 화소 회로(2)는, 1필드를 2회의 발광 기간으로 나누고 있다. 각 발광 기간에서, 드라이브 트랜지스터Ｔｒ3은 화소용량Ｃｓ에 유지된 영상신호에 따른 출력 전류를 발광 소자ＯＬＥＤ에 공급하고 있다. 이상의 설명에서 알 수 있는 바와 같이, 도 10의 실시예의 부가 회로(5)는, 단순히 영상신호를 샘플 홀드 하는 기능을 가질 뿐이다.

<49> 도 11은, 화소 회로의 제2실시예를 나타내는 모식도이다. 이해를 쉽게 하기 위해, 도 10에 나타낸 제1실시예와 같은 표기를 채용하고 있으며, 상단이 회로 구성도이고, 하단이 동작 설명용의 타이밍 차트이다. 도 11에 나타

나 있는 바와 같이 본 화소 회로(2)의 부가 회로(5)는 제1실시예보다 복잡한 구성이 되고 있으며, 스위칭 트랜지스터Ｔｒ4 및 Ｔｒ5가 추가되고, 또한 결합 용량Ｃｃ가 삽입되고 있다. 한쪽의 스위칭 트랜지스터Ｔｒ4는 드라이브 트랜지스터Ｔｒ3의 게이트와 드레인 사이에 삽입되고, 그 게이트에는 별도의 제어 신호ＶＳＣＡＮ3(i)이 인가되어 있다. 스위칭 트랜지스터Ｔｒ5는 소정의 오프셋 전위Ｖｏｆｓ와 화소용량Ｃｓ의 일단에 접속되고 있으며, 그 게이트에는 제어 신호ＶＳＣＡＮ4(i)가 인가되고 있다. 결합 용량Ｃｃ는 화소용량Ｃｓ의 일단과 드라이브 트랜지스터Ｔｒ3의 게이트 사이에 삽입되고 있다.

<50> 타이밍 차트에 나타나 있는 바와 같이 화소 회로(2)의 구동상태는, 제1실시예에서 설명한 기록 기간, 발광 기간 및 소등 기간에 더하여, 보정 기간이 포함된다. 이 보정 기간은 ＶＳＣＡＮ2(i), ＶＳＣＡＮ3(i) 및 ＶＳＣＡＮ4(i)가 하이레벨이 되었을 때 실행된다. 이 보정 기간에서는, 드라이브 트랜지스터Ｔｒ3의 임계 전압이 검출되어, 화소용량 Ｃｓ에 기록된다. 이에 따라 드라이브 트랜지스터Ｔｒ3의 임계 전압의 차이를 없앨 수 있다. 즉 도 11에 나타낸 화소 회로(2)는, 전압기록형으로 이것에  드라이브 트랜지스터Ｔｒ3의 임계 전압 보정기능을 조립한 것이다.

<51> 도 12는, 화소 회로의 제3실시예를 나타내는 모식도이다. 이해를 쉽게 하기 위해, 도 11에 나타낸 제2실시예와 동일한 표기를 하고 있다. 도 12의 상단에 화소 회로(2)의 구성을 나타내고, 하단에 동작 설명용의 타이밍 차트를 도시하고 있다. 본 화소 회로(2)는 드라이브 트랜지스터Ｔｒ3이 N채널형으로 제1실시예 및 제2실시예와 같이 전압기록형으로 되어있다. 드라이브 트랜지스터Ｔｒ3을 N채널형으로 하는 곳에서, 스위칭 트랜지스터Ｔｒ2는 전원ＶＤＤ1측에 삽입되고 있다.

<52> 이 화소 회로(2)에 조립된 부가 회로(5)는 드라이브 트랜지스터Ｔｒ3의 임계 전압보정 기능과 또한 드라이브 트랜지스터Ｔｒ3의 소스 전위의 부트 스트랩 기능을 실현하고 있다. 이 목적으로 부가 회로(5)는, 스위칭 트랜지스터Ｔｒ4 및 Ｔｒ5가 추가로 되어 있다. 한쪽의 스위칭 트랜지스터Ｔｒ4는 드라이브 트랜지스터Ｔｒ3의 소스와 소정의 초기 전위Ｖｉｎｉ 사이에 접속되고, 그 게이트에는 제어 신호ＶＳＣＡＮ3(i)이 인가된다. 다른 쪽의 스위칭 트랜지스터Ｔｒ5는 드라이브 트랜지스터Ｔｒ3의 게이트와 소정의 오프셋 전위Ｖｏｆｓ 사이에 접속되고, 그 게이트에는 제어 신호ＶＳＣＡＮ4(i)가 인가된다. 또한 화소용량Ｃｓ는 드라이브 트랜지스터Ｔｒ3의 게이트와 소스 사이에 접속되어 있다. 또 발광 소자ＯＬＥＤ의 등가용량을 Ｃｏｌｅｄ로 나타내고 있다.

<53> 타이밍 차트에서 알 수 있는 바와 같이, 이 화소 회로(2)의 구동상태는, 기록 기간, 발광 기간 및 소등 기간에 더하여, 보정 기간을 포함하고 있다. 이 보정 기간에서 제어 신호ＶＳＣＡＮ3, ＶＳＣＡＮ4 및 ＶＳＣＡＮ2가 순차로 하이레벨이 되고, 드라이브 트랜지스터Ｔｒ3의 임계 전압을 검출하여 화소용량Ｃｓ로 유지해 둔다. 이에 따라 드라이브 트랜지스터Ｔｒ3의 임계 전압의 편차를 없앨 수 있다. 또한, 발광 기간으로 들어가면 스위칭 트랜지스터Ｔｒ4가 오프하므로, 드라이브 트랜지스터Ｔｒ3의 게이트/소스간 전압은 화소용량Ｃｓ에 의해 항상 일정하게 유지된다. 따라서 발광 기간으로 들어가 출력 전류가 발광 소자ＯＬＥＤ로 흘러 그 애노드 전위(즉 드라이브 트랜지스터Ｔｒ3의 소스 전위)가 상승하면, 이것에 연동하여 드라이브 트랜지스터Ｔｒ3의 게이트 전위도 상승하는 부트 스트랩 동작이 행해지고, 결과적으로 발광 소자ＯＬＥＤ에 공급되는 출력 전류는 항상 일정하게 된다.

<54> 도 13은, 화소 회로의 제4실시예를 도시하고 있으며, 이해를 용이하게 하기 위해, 앞의 실시예와 마찬가지로 표기를 채용하고 있다. 도 13의 상단은 제4실시예에 따른 화소 회로의 구성을 나타내고, 하단은 그 동작 상태를 나타내는 타이밍 차트이다. 제1 내지 제3실시예의 화소 회로가 전압기록형인 데 대해, 본 실시예는 커런트 미러 회로를 이용한 전류기록 형태로 되어 있다. 도시하는 바와 같이, 본 화소 회로(2)의 부가 회로(5)는, 스위칭 트랜지스터 Ｔｒ4 및 Ｔｒ5가 추가되고 있다. 스위칭 트랜지스터Ｔｒ4는 샘플링 트랜지스터Ｔｒ1과 드라이브 트랜지스터Ｔｒ3의 게이트 사이에 삽입되고, 그 게이트에는 제어 신호ＶＳＣＡＮ3(i)이 인가되고 있다. 다른 쪽의 스위칭 트랜지스터Ｔｒ5는 드라이브 트랜지스터Ｔｒ3과 같은 Ｐ채널형이며, 전원 라인ＶＤＤ1과 샘플링 트랜지스터Ｔｒ1 사이에 접속되고 있다. 여기에서 드라이브 트랜지스터Ｔｒ3과 스위칭 트랜지스터Ｔｒ5는 트랜지스터Ｔｒ4를 통해 게이트가 서로 접속되고 있으며, 이른바 커런트 미러 구성으로 되어 있다. 본 화소 회로(2)는, 신호선ＤＡＴＡ에 흐르는 영상신호전류에 따른 신호 전류를 커런트 미러 회로에서 드라이브 트랜지스터Ｔｒ3로 흐르도록 한 것이다. 이에 따라 드라이브 트랜지스터Ｔｒ3의 임계 전압의 편차나 이동도의 편차를 없애도록 하고 있다.

<55> 도 14는 화소 회로의 제5실시예를 나타내고 있으며, 이해를 쉽게 하기 위해, 도 13의 제4실시예와 같은 표기를 채용하고 있다. 도 14의 상단은 본 실시예에 따른 화소 회로의 구성을 나타내고, 하단은 그 동작을 나타내는 타이밍 차트이다. 본 화소 회로(2)는 커런트 카피 전류 기록형이다. 화소 회로(2)의 부가 회로(5)는, 화소용량Ｃ

s에 더해 스위칭 트랜지스터Tr4가 추가되고 있다. 이 스위칭 트랜지스터Tr4는 신호선DATA와 드라이브 트랜지스터Tr3의 드레인 사이에 접속되고, 그 게이트에는 제어 신호 VSCAN3(i)이 인가된다. 하단의 타이밍 차트에 나타내는 바와 같이, 화소 회로(2)는 제어 신호VSCAN1, VSCAN2 및 VSCAN3에 응답하고, 커런트 카피 전류기록, 발광 및 소등을 순서대로 행한다.

## 발명의 효과

<56> 본 발명에 의하면, 각 화소 회로의 스위칭 트랜지스터는, 주사선으로부터 공급되는 제어 신호에 따라 온 오프 동작을 여러번 반복하여, 그로 인해 전기광학소자가 발광하는 발광 기간을 1필드 내에서 여러번에 나누어서 설정하고 있다. 이에 따라 화면의 플리커를 효과적으로 억제하면서, 화면의 휘도 레벨을 조정할 수 있다. 본 발명의 특징사항으로서 각 화소 회로의 스위칭 트랜지스터는, 다시 여러번으로 나뉜 각 발광 기간의 시간 길이가 서로 다르도록 조정가능하게 하고 있다. 이에 따라 각 발광 기간의 시간 길이를 일괄로 바꿀 경우에 비하여, 휘도 레벨의 조정 폭이 작아져, 그 만큼 피크 휘도의 변화를 인식하지 않고, 위화감 없이 피크 휘도 컨트롤을 행할 수 있다. 바람직하게는, 스위칭 트랜지스터는, 1필드당, 복수의 발광 기간 중 하나의 발광 기간의 시간 길이를 1수평기간에 상당하는 1조정 단위(1조정 스텝)만 조정한다. 이렇게 하는 것으로, 발광 기간의 변화에 의한 피크 휘도의 변화의 조정 스텝이, 인간의 휘도변화에 대해 인식 한도 이하로 억제할 수 있다.

## 도면의 간단한 설명

<1> 도 1은 본 발명에 따른 화상표시장치의 전체구성을 나타내는 블럭도이다.

<2> 도 2는 도 1에 나타낸 화상표시장치에 포함되는 화소 회로의 일반적인 구성을 나타내는 회로도이다.

<3> 도 3은 화면의 휘도와 신호 전압과의 관계를 나타내는 그래프이다.

<4> 도 4는 화상표시장치의 참고예를 나타내는 타이밍 차트이다.

<5> 도 5는 화상표시장치의 참고예에 제공하는 모식도이다.

<6> 도 6은 화상표시장치의 다른 참고예의 타이밍 차트이다.

<7> 도 7은 다른 참고예의 설명에 제공하는 모식도이다.

<8> 도 8은 본 발명에 따른 화상표시장치의 제1실시예를 나타내는 타이밍 차트이다.

<9> 도 9는 본 발명에 따른 화상표시장치의 제2실시예를 나타내는 타이밍 차트이다.

<10> 도 10은 본 발명에 따른 화상표시장치에 조립되는 화소 회로의 제1실시예를 나타내는 모식도이다.

<11> 도 11은 화상표시장치의 화소 회로의 제2실시예를 나타내는 모식도이다.

<12> 도 12는 화상표시장치의 화소 회로의 제3실시예를 나타내는 모식도이다.

<13> 도 13은 화상표시장치의 화소 회로의 제4실시예를 나타내는 모식도이다.

<14> 도 14는 화상표시장치의 화소 회로의 제5실시예를 나타내는 모식도이다.

<15> [도면의 주요부분에 대한 부호의 설명]

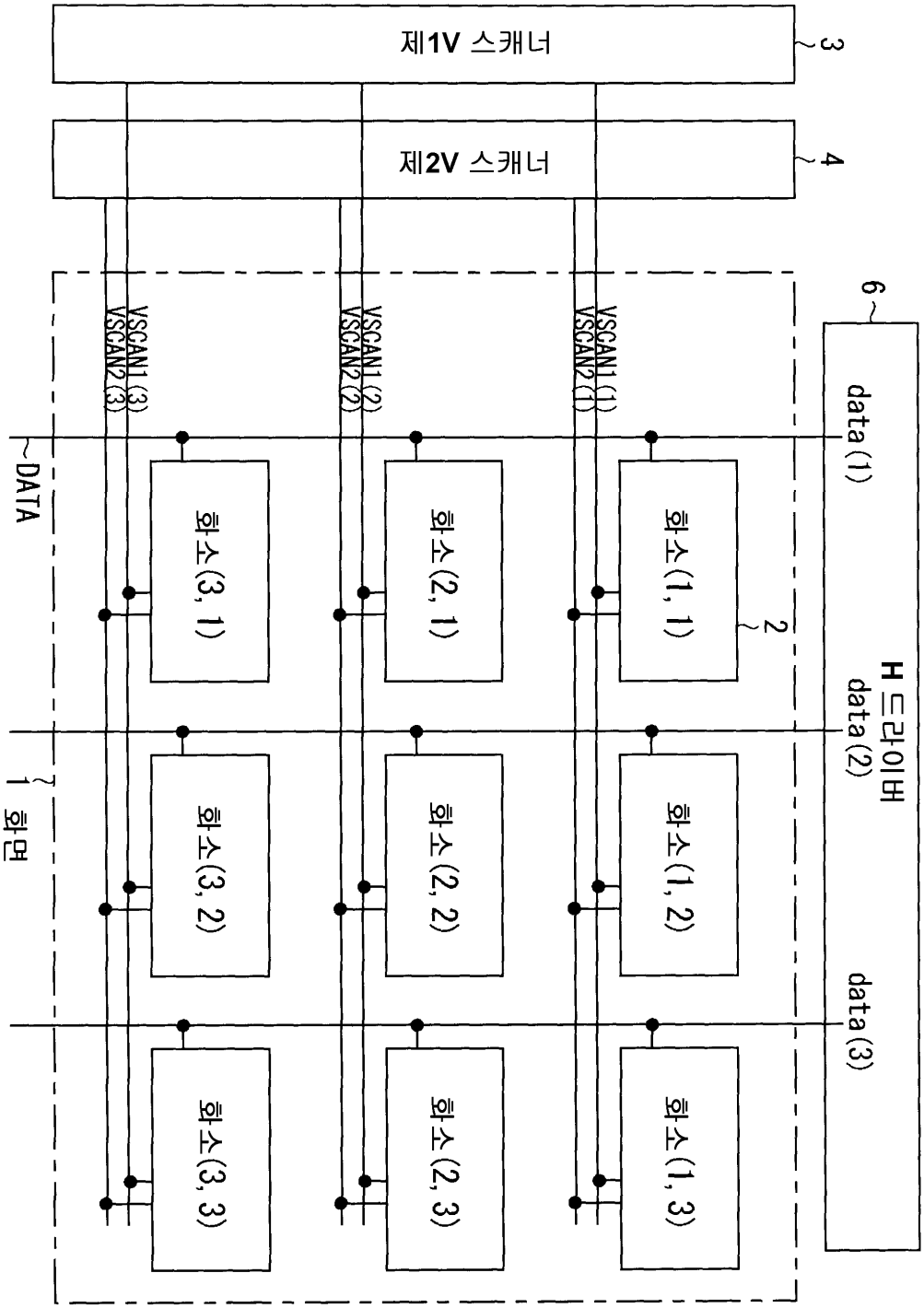
<16> 1 : 화면 2 : 화소(화소 회로)

<17> 3 : 제1V 스캐너 4 : 제2V 스캐너

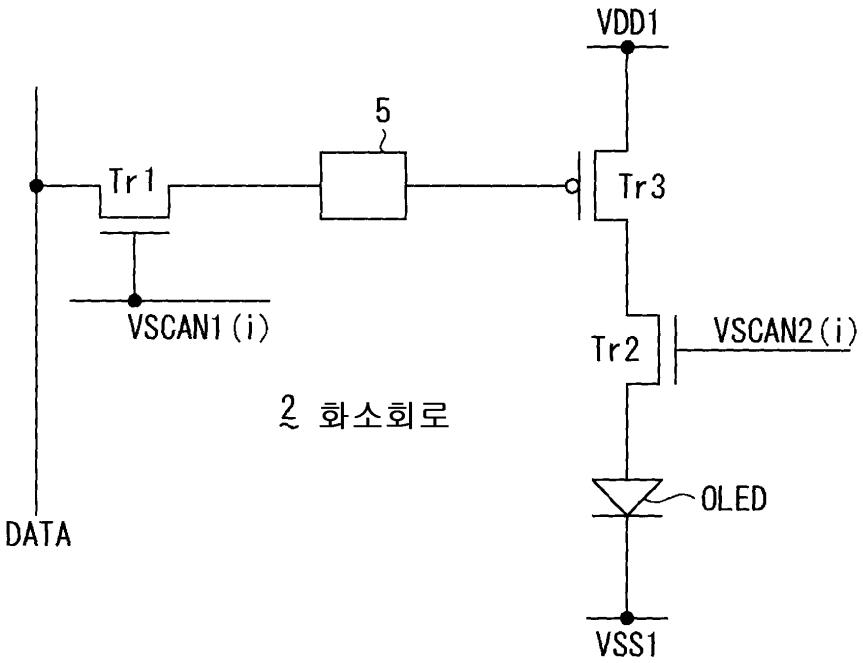
<18> 5 : 부가 회로 6 : H드라이버

도면

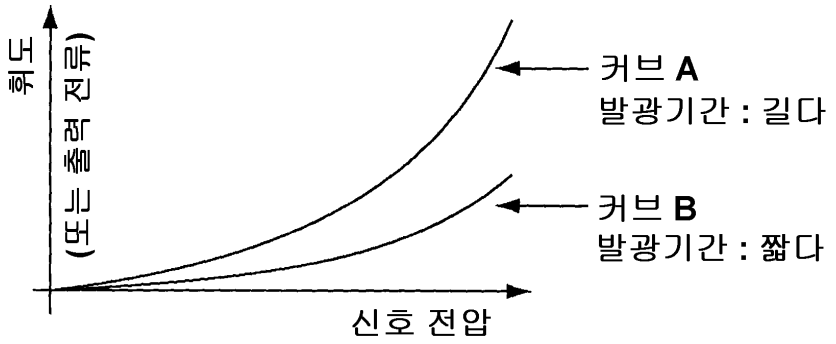
도면1


제1V 스캐너
3
제2V 스캐너
4
6
H 드라이버
data(1)
data(2)
data(3)
VSCAN1(1)
VSCAN2(1)
VSCAN1(2)
VSCAN2(2)
VSCAN1(3)
VSCAN2(3)
DATA
2
1 화면
화소(1, 1)
화소(1, 2)
화소(1, 3)
화소(2, 1)
화소(2, 2)
화소(2, 3)
화소(3, 1)
화소(3, 2)
화소(3, 3)

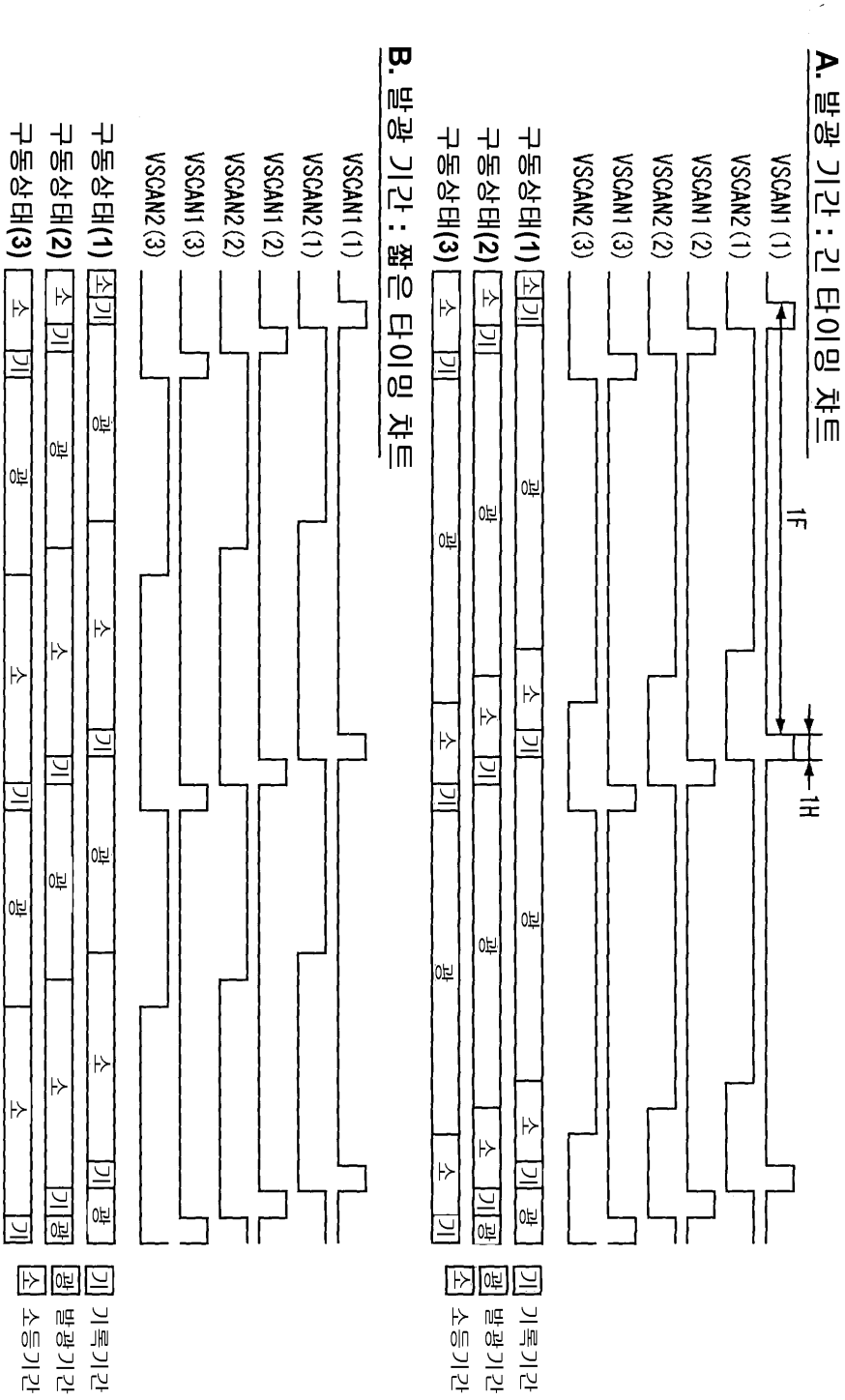
도면2


VDD1
5
Tr1
Tr3
VSCAN1(i)
Tr2
VSCAN2(i)
2 화소회로
OLED
DATA
VSS1

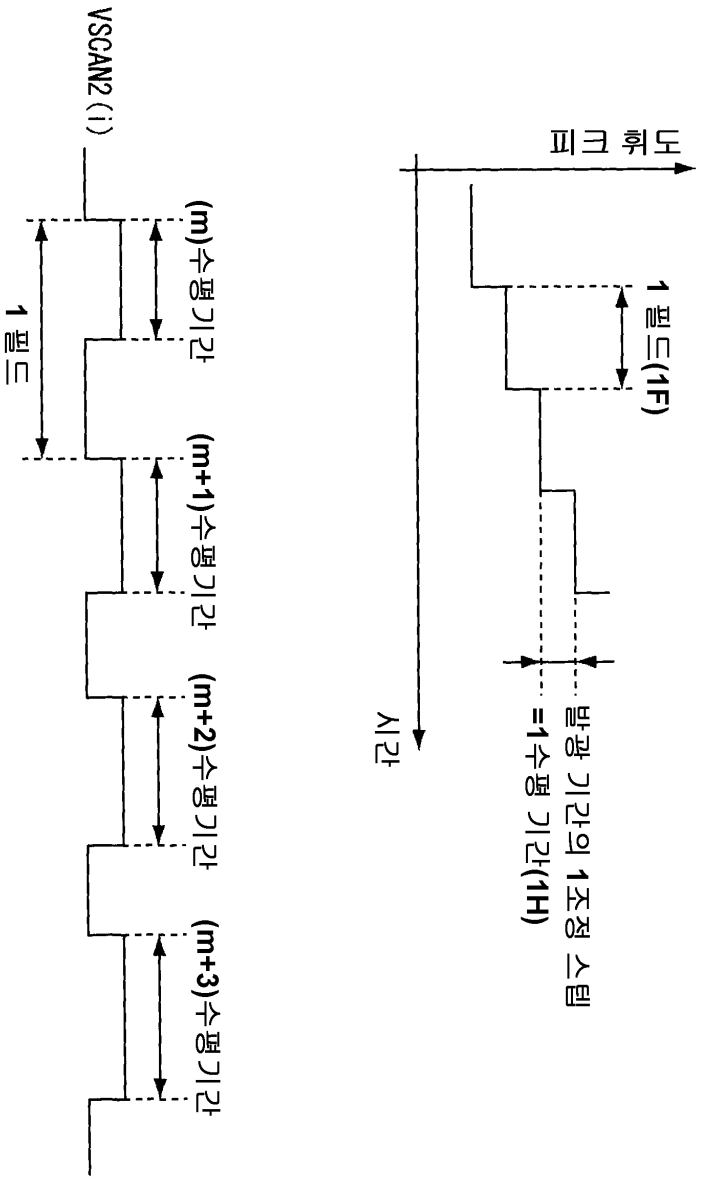
도면3


휘도
(또는 출력 전류)
커브 A
발광기간 : 길다
커브 B
발광기간 : 짧다
신호 전압

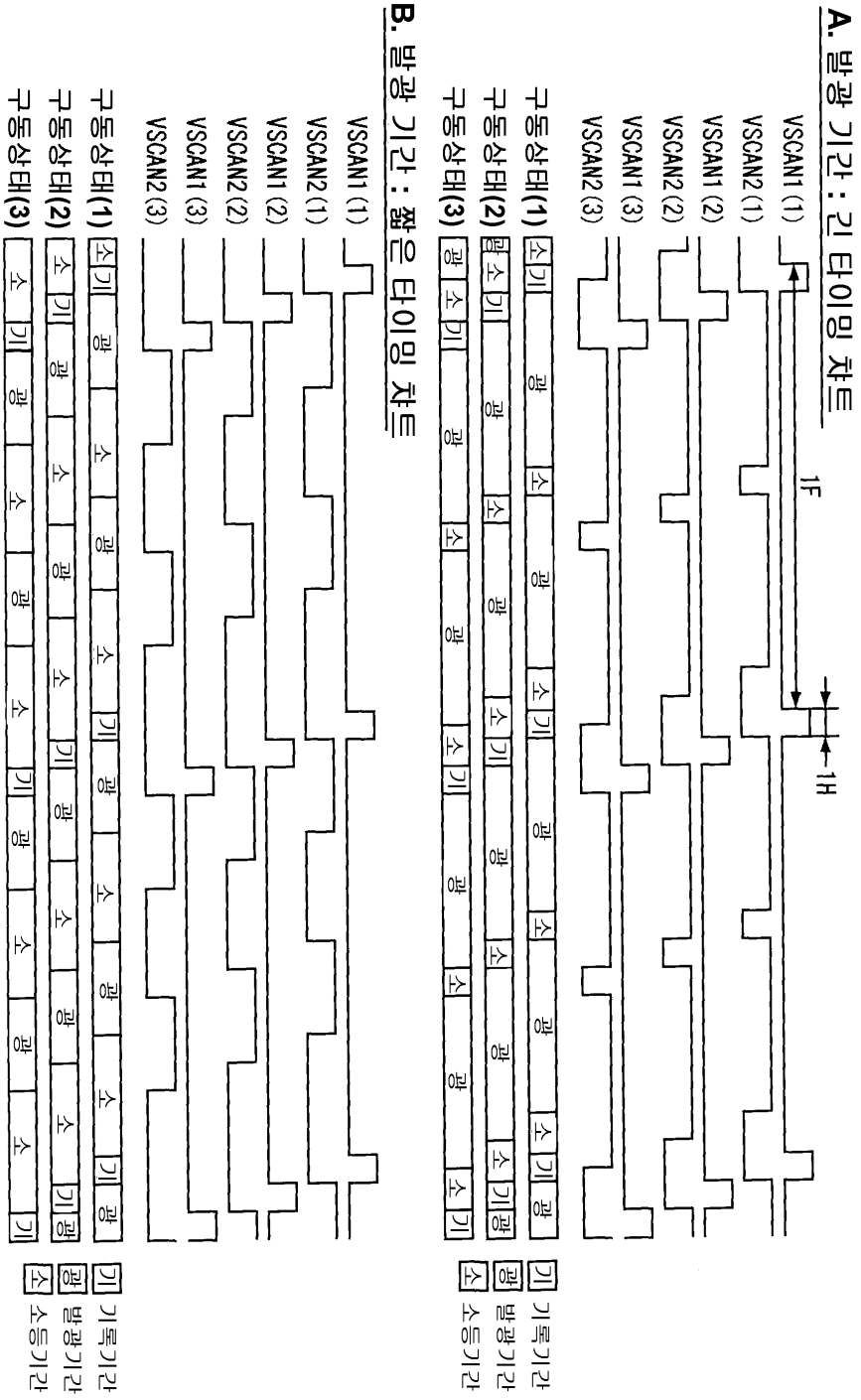
도면4


A. 발광 기간 : 긴 타이밍 챠트
VSCAN1 (1)
VSCAN2 (1)
VSCAN1 (2)
VSCAN2 (2)
VSCAN1 (3)
VSCAN2 (3)
1F
1H
구동상태(1)
구동상태(2)
구동상태(3)
소
기
광
기 기록기간
광 발광기간
소 소등기간
B. 발광 기간 : 짧은 타이밍 챠트
VSCAN1 (1)
VSCAN2 (1)
VSCAN1 (2)
VSCAN2 (2)
VSCAN1 (3)
VSCAN2 (3)
구동상태(1)
구동상태(2)
구동상태(3)
소
기
광
기 기록기간
광 발광기간
소 소등기간

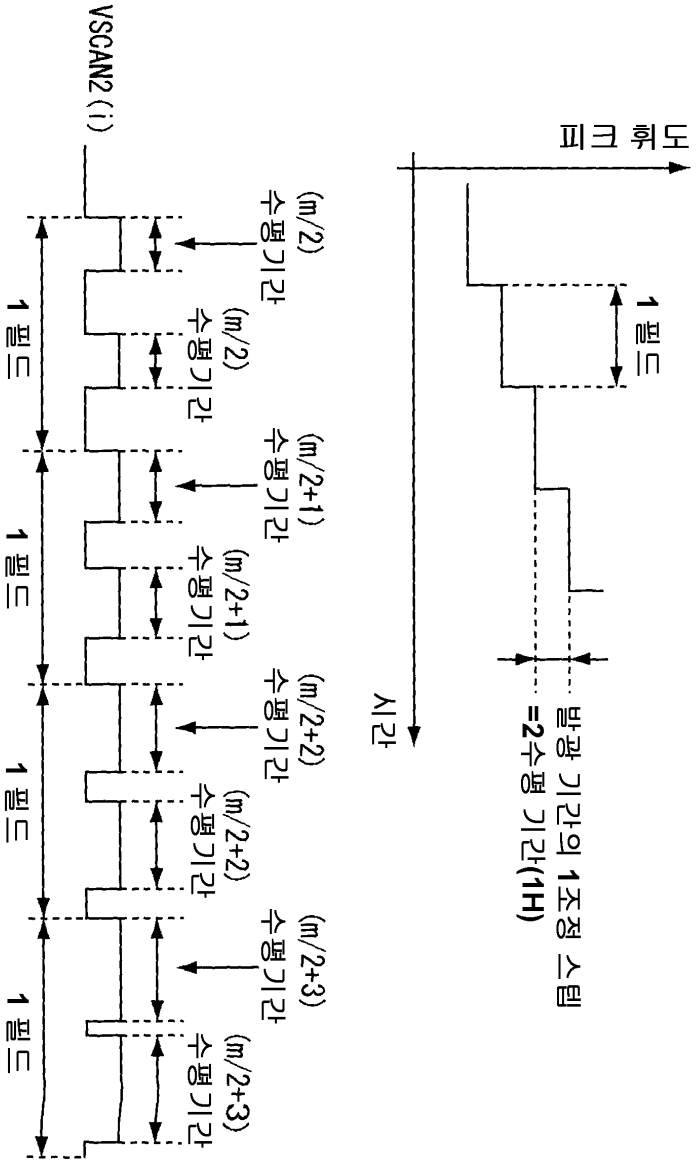
도면5


VSCAN2 (i)
(m)수평기간
(m+1)수평기간
(m+2)수평기간
(m+3)수평기간
1 필드
피크 휘도
1 필드(1F)
발광 기간의 1조정 스텝
=1수평 기간(1H)
시간

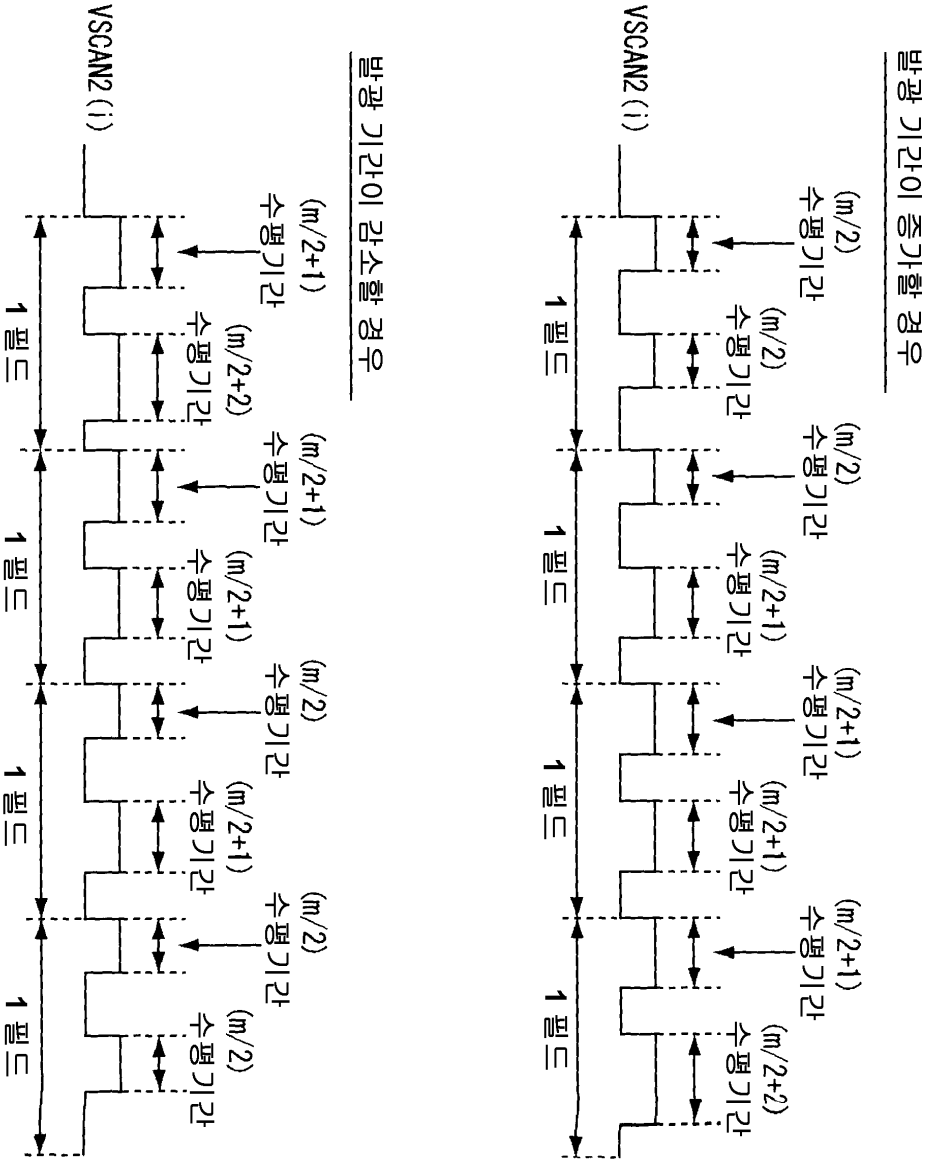
도면6


A. 발광 기간 : 긴 타이밍 차트
VSCAN1 (1)
VSCAN2 (1)
VSCAN1 (2)
VSCAN2 (2)
VSCAN1 (3)
VSCAN2 (3)
1F
1H
구동상태(1)
구동상태(2)
구동상태(3)
기 기록기간
광 발광기간
소 소등기간
B. 발광 기간 : 짧은 타이밍 차트
VSCAN1 (1)
VSCAN2 (1)
VSCAN1 (2)
VSCAN2 (2)
VSCAN1 (3)
VSCAN2 (3)
구동상태(1)
구동상태(2)
구동상태(3)
기 기록기간
광 발광기간
소 소등기간

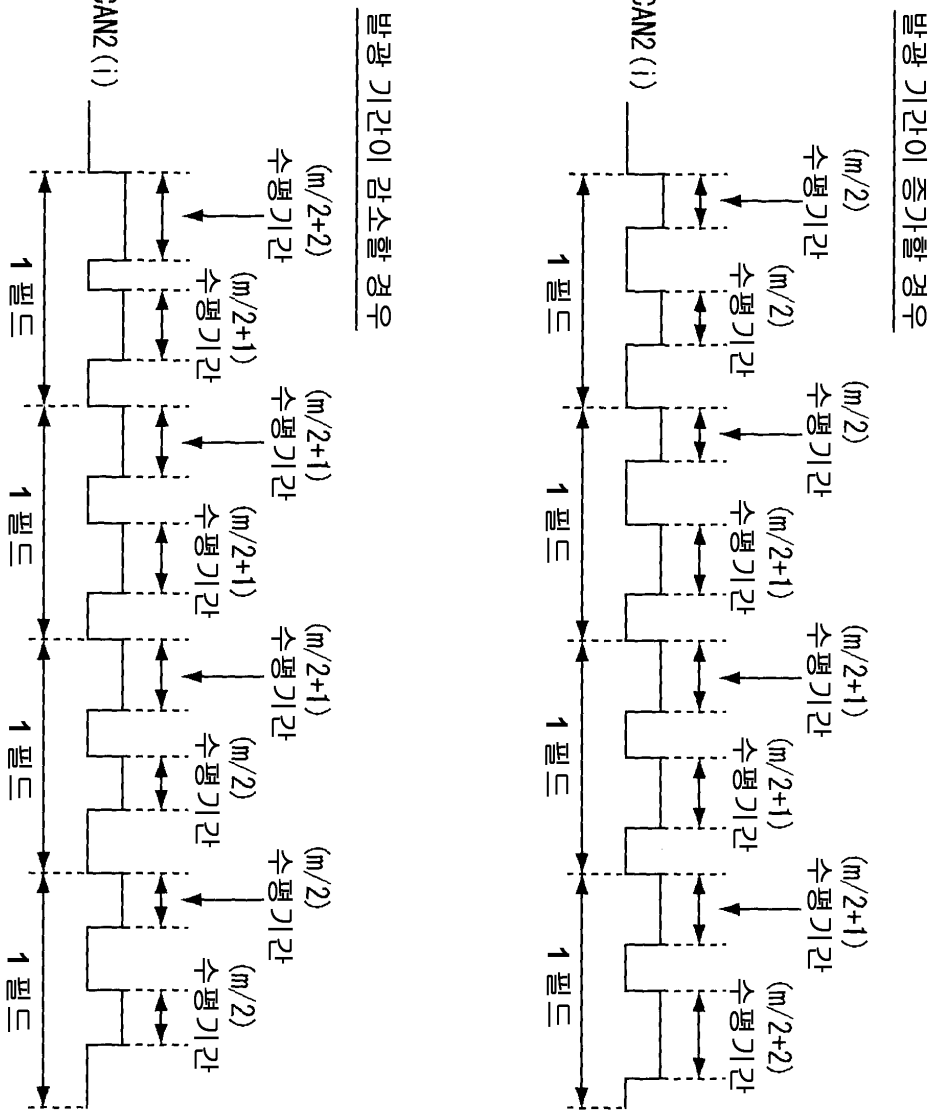
도면7


VSCAN2 (i)
(m/2) 수평기간
(m/2) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+2) 수평기간
(m/2+2) 수평기간
(m/2+3) 수평기간
(m/2+3) 수평기간
1 필드
1 필드
1 필드
1 필드
피크 휘도
시간
1 필드
발광 기간의 1조정 스텝
=2수평 기간(1H)

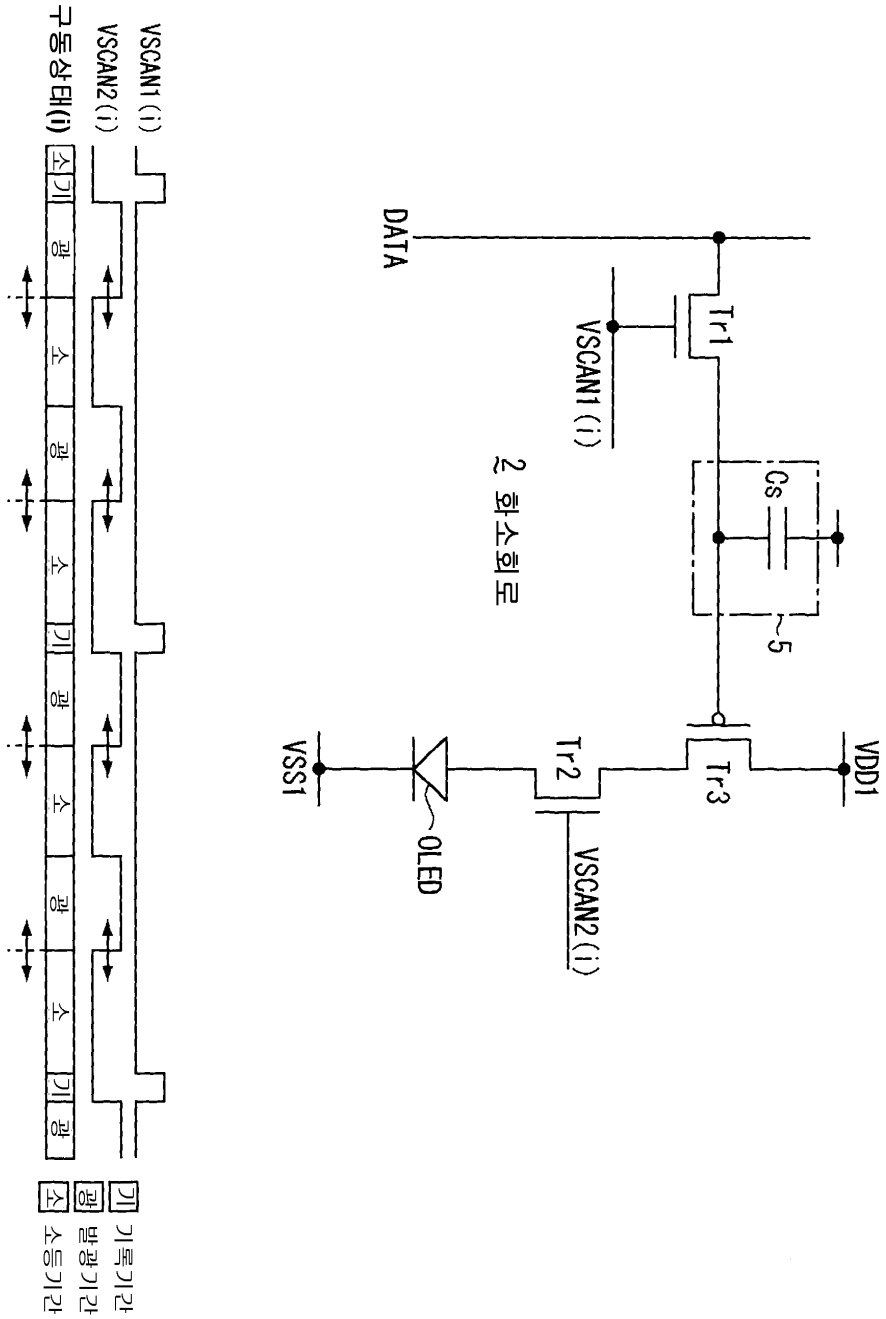
도면8


발광 기간이 증가할 경우
VSCAN2 (i)
(m/2) 수평기간
(m/2) 수평기간
(m/2) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+2) 수평기간
1 필드
1 필드
1 필드
발광 기간이 감소할 경우
VSCAN2 (i)
(m/2+1) 수평기간
(m/2+2) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2) 수평기간
(m/2+1) 수평기간
(m/2) 수평기간
(m/2) 수평기간
1 필드
1 필드
1 필드
1 필드

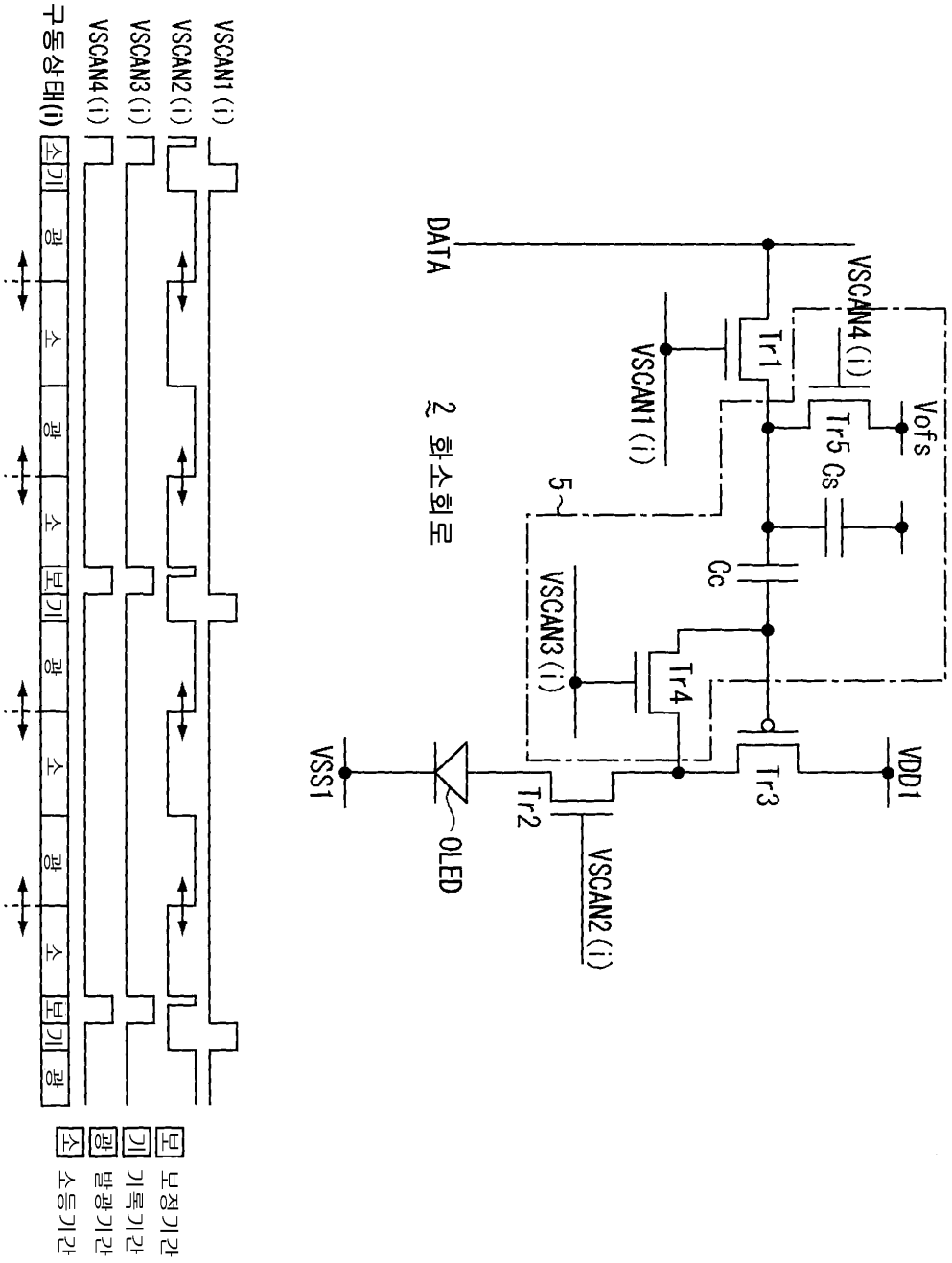
도면9


발광 기간이 증가할 경우
VSCAN2 (i)
(m/2) 수평기간
(m/2) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+2) 수평기간
1 필드
1 필드
1 필드
발광 기간이 감소할 경우
VSCAN2 (i)
(m/2+2) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2+1) 수평기간
(m/2) 수평기간
(m/2) 수평기간
1 필드
1 필드
1 필드

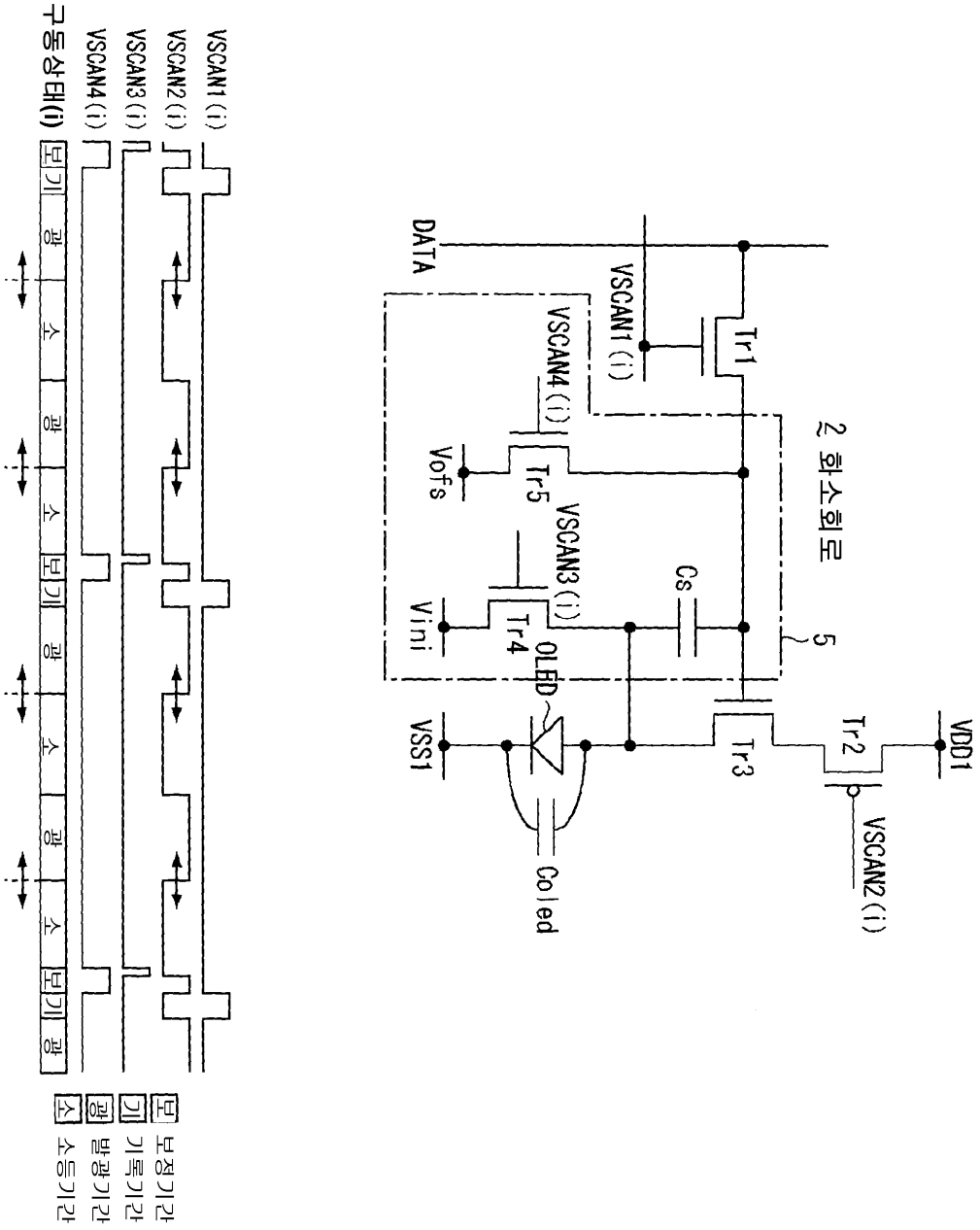
도면10


VSCAN1 (i)
VSCAN2 (i)
구동상태(i)
기
광
소
기
광
소
기
광
소
기
광
기록기간
발광기간
소등기간
DATA
VSCAN1 (i)
Tr1
Cs
~5
2 화소회로
VSS1
OLED
Tr2
Tr3
VDD1
VSCAN2 (i)

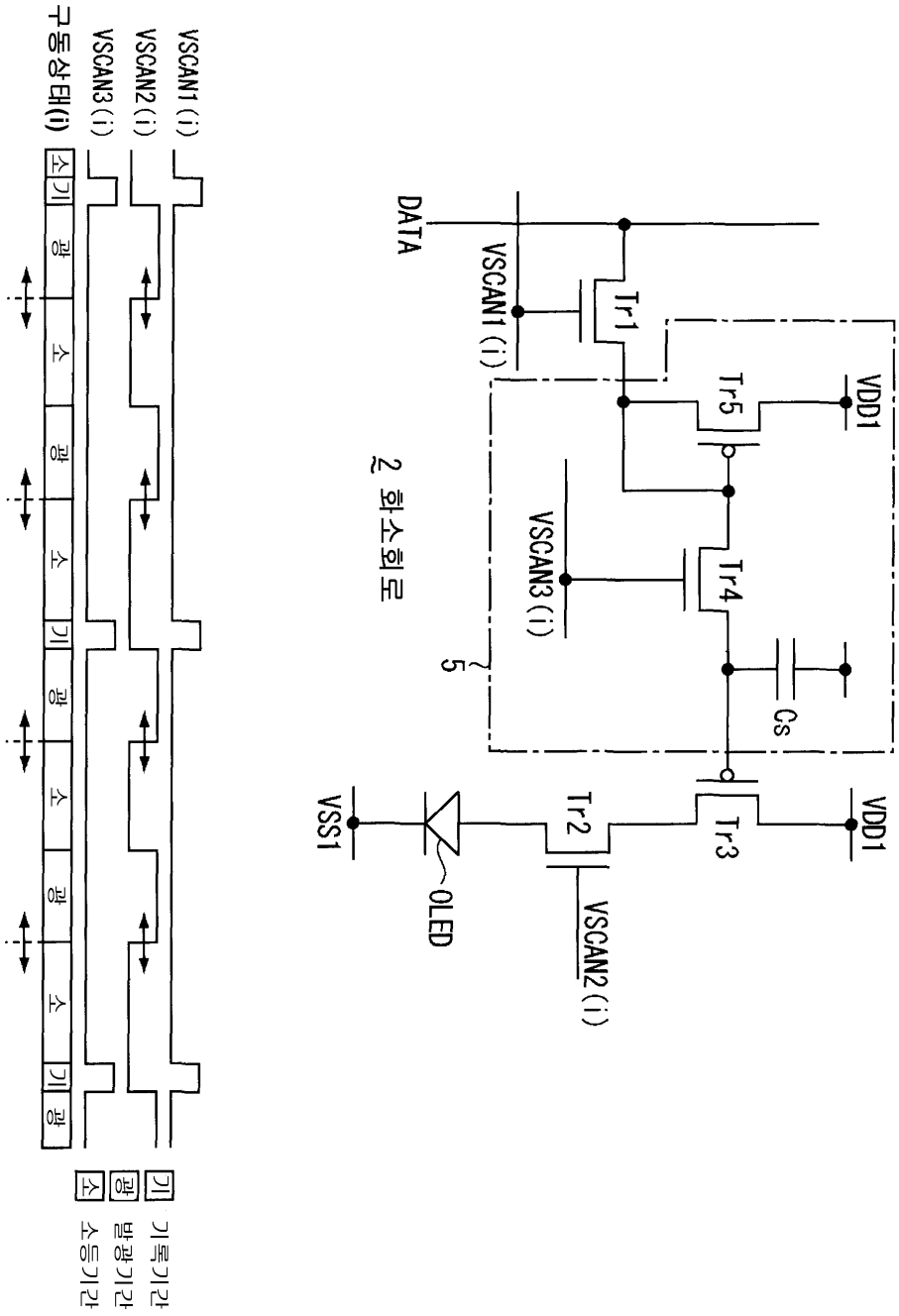
도면11


VSCAN1 (i)
VSCAN2 (i)
VSCAN3 (i)
VSCAN4 (i)
구동상태(i)
소
기
광
소
광
소
보
기
광
소
광
소
보
기
광
보 보정기간
기 기록기간
광 발광기간
소 소등기간
DATA
2 화소회로
5
VSCAN4 (i)
Tr1
Vofs
Tr5
Cs
VSCAN1 (i)
Cc
VSCAN3 (i)
Tr4
Tr3
VDD1
VSS1
OLED
Tr2
VSCAN2 (i)

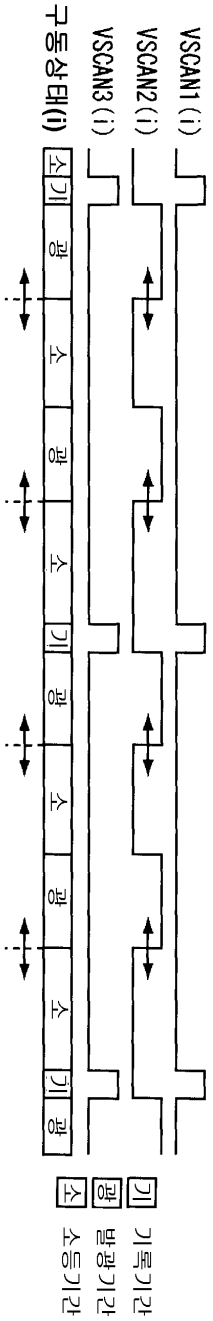
도면12

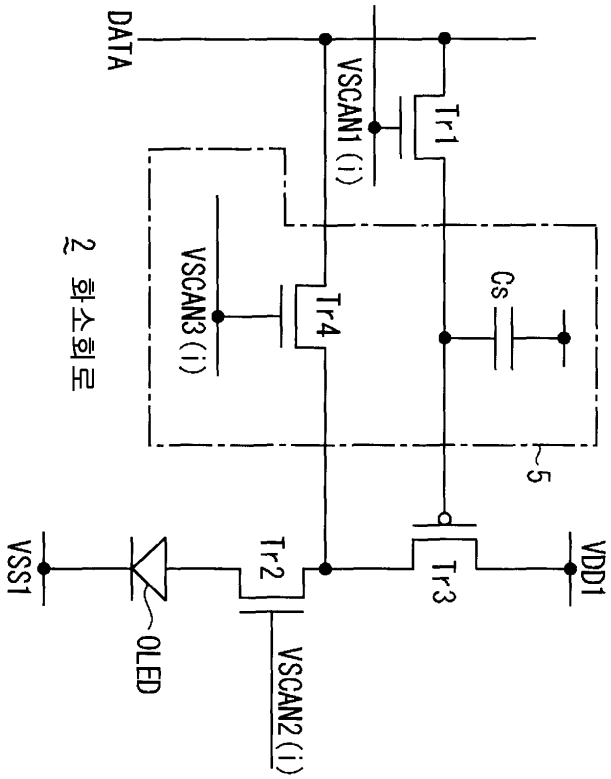

VSCAN1 (i)
VSCAN2 (i)
VSCAN3 (i)
VSCAN4 (i)
구동상태(i)
보기
광
소
보정기간
기록기간
발광기간
소등기간
DATA
VSCAN1 (i)
VSCAN4 (i)
Vofs
Tr5
VSCAN3 (i)
Cs
Vini
Tr4
OLED
VSS1
Coled
Tr1
2 화소회로
5
Tr3
Tr2
VDD1
VSCAN2 (i)

도면13


DATA
VSCAN1 (i)
Tr1
Tr5
VDD1
VSCAN3 (i)
Tr4
Cs
5
2 화소회로
VSS1
OLED
Tr2
Tr3
VDD1
VSCAN2 (i)
VSCAN1 (i)
VSCAN2 (i)
VSCAN3 (i)
구동상태(i)
기
광
소
기 록 기 간
발 광 기 간
소 등 기 간

도면14


VSCAN1 (i)
VSCAN2 (i)
VSCAN3 (i)
구동상태(i)
소
기
광
기록기간
발광기간
소등기간


DATA
VSCAN1 (i)
Tr1
VSCAN3 (i)
Tr4
Cs
2 화소회로
5
VSS1
Tr2
Tr3
VDD1
OLED
VSCAN2 (i)