



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0078687
(43) 공개일자 2014년06월25일

(51) 국제특허분류(Int. Cl.)

H01L 27/148 (2006.01)

(21) 출원번호 10-2014-7010430

(22) 출원일자(국제) 2012년09월19일

심사청구일자 없음

(85) 번역문제출일자 2014년04월18일

(86) 국제출원번호 PCT/US2012/056167

(87) 국제공개번호 WO 2013/043762

국제공개일자 2013년03월28일

(30) 우선권주장

13/622,155 2012년09월18일 미국(US)

61/537,167 2011년09월21일 미국(US)

(71) 출원인

케이엘에이-텐코 코포레이션

미합중국, 캘리포니아 95035, 밀피타스, 원 테크
놀로지 드라이브

(72) 발명자

브라운 데이빗 엘

미국 캘리포니아주 95032 로스 가토스 우디드 뷰
드라이브 120

쟁 귀우

미국 캘리포니아주 95014 쿠퍼티노 가든 매너 코
트 20714

(뒷면에 계속)

(74) 대리인

김태홍, 김성기

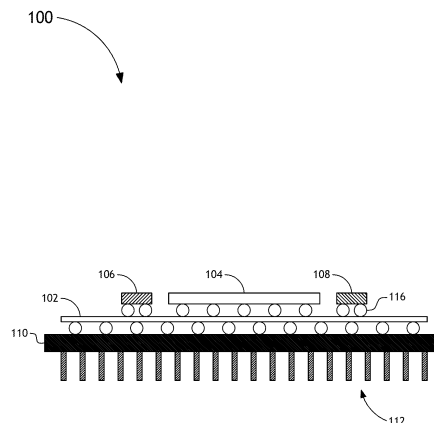
전체 청구항 수 : 총 33 항

(54) 발명의 명칭 고속 이미지 획득을 위한 인터포저 기반의 이미징 센서 및 검사 시스템

(57) 요약

본 발명은, 기관의 표면 상에 배치된 인터포저, 인터포저 상에 배치된 감광 어레이 센서 - 상기 감광 어레이 센서는 배면 박형화되고 배면 조명을 위해 구성되며, 상기 감광 어레이 센서는 픽셀 열들을 포함함 - , 감광 어레이 센서의 출력을 증폭하도록 구성된 하나 이상의 증폭 회로 요소 - 상기 증폭 회로는 인터포저에 동작 가능하게 접속됨 - , 감광 어레이 센서의 출력을 디지털 신호로 변환하도록 구성된 하나 이상의 아날로그-디지털 변환 회로 요소 - 상기 ADC 회로 요소는 인터포저에 동작 가능하게 접속됨 - , 감광 어레이 센서의 클럭 또는 제어 신호를 구동하도록 구성된 하나 이상의 드라이버 회로 요소를 포함하고, 인터포저는 감광 어레이 센서, 증폭 회로, 변환 회로, 드라이버 회로, 또는 하나 이상의 추가적인 회로 중의 적어도 둘을 전기적으로 연결하도록 구성된다.

대표도 - 도1a



(72) 발명자

쥬앙 융-호 알렉스

미국 캘리포니아주 95014 쿠퍼티노 사우스 스텔링
로드 10734

아이어 벤카트라만

미국 94087 씨니베일 인버네스 웨이 941

특허청구의 범위

청구항 1

인터포저 기반의 이미지 감지 디바이스에 있어서,

기판의 표면 상에 배치된 적어도 하나의 인터포저;

상기 적어도 하나의 인터포저 상에 배치된 적어도 하나의 감광 어레이 센서 - 상기 적어도 하나의 감광 어레이 센서는 배면 박형화되고(back-thinned), 상기 적어도 하나의 감광 어레이 센서는 배면 조명을 위해 구성되며, 상기 적어도 하나의 감광 어레이 센서는 복수의 픽셀 열들을 포함함 - ;

상기 적어도 하나의 감광 어레이 센서의 출력을 증폭하도록 구성된 적어도 하나의 증폭 회로 요소 - 상기 적어도 하나의 증폭 회로 요소는 상기 인터포저에 동작 가능하게 접속됨 - ;

상기 적어도 하나의 감광 어레이 센서의 출력을 디지털 신호로 변환하도록 구성된 적어도 하나의 아날로그-디지털 변환 회로 요소 - 상기 적어도 하나의 아날로그-디지털 변환 회로 요소는 상기 인터포저에 동작 가능하게 접속됨 - ;

상기 적어도 하나의 감광 어레이 센서의 클록 신호 또는 제어 신호 중의 적어도 하나를 구동하도록 구성된 적어도 하나의 드라이버 회로 요소 - 상기 적어도 하나의 드라이버 회로 요소는 상기 인터포저에 동작 가능하게 접속됨 - ; 및

상기 적어도 하나의 인터포저에 동작 가능하게 접속된 적어도 하나의 추가적인 회로 요소를 포함하고,

상기 인터포저는, 상기 적어도 하나의 감광 어레이 센서, 하나 이상의 증폭 회로, 하나 이상의 변환 회로, 하나 이상의 드라이버 회로, 또는 하나 이상의 추가적인 회로 중의 적어도 둘을 전기적으로 연결하도록 구성되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 2

청구항 1에 있어서, 상기 적어도 하나의 증폭 회로 요소는 상기 인터포저 상에 제조되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 3

청구항 1에 있어서, 상기 적어도 하나의 아날로그-디지털 변환 회로 요소, 상기 적어도 하나의 드라이버 회로 요소, 또는 상기 적어도 하나의 추가적인 회로 요소 중의 적어도 하나는 상기 인터포저 상에 제조되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 4

청구항 1에 있어서, 상기 적어도 하나의 아날로그-디지털 변환 회로 요소, 상기 적어도 하나의 드라이버 회로 요소, 또는 상기 적어도 하나의 추가적인 회로 요소 중의 적어도 하나는, 별도의 다이에 제조되고 상기 인터포저 상에 배치되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 5

청구항 1에 있어서, 상기 적어도 하나의 증폭기는 상기 감광 어레이 센서의 제1 픽셀 열의 출력에 연결되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 6

청구항 1에 있어서, 상기 적어도 하나의 증폭기는 상기 적어도 하나의 감광 어레이 센서의 제1 픽셀 열의 출력에 그리고 상기 적어도 하나의 감광 어레이 센서의 적어도 제2 픽셀 열에 연결되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 7

청구항 1에 있어서, 상기 적어도 하나의 증폭기는 적어도 하나의 전하 변환 증폭기를 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 8

청구항 1에 있어서, 상기 적어도 하나의 인터포저 상에 배치된 적어도 하나의 감광 어레이 센서는, 단일 인터포저 상에 배치된 둘 이상의 감지 어레이 센서들을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 9

청구항 1에 있어서, 상기 단일 인터포저 상에 배치된 둘 이상의 감지 어레이 센서들은, 단일 인터포저 상에 배치되며 직사각형 그리드 패턴으로 배열된 둘 이상의 감지 어레이 센서들을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 10

청구항 1에 있어서, 상기 단일 인터포저 상에 배치된 둘 이상의 감지 어레이 센서들은, 단일 인터포저 상에 배치되며 직사각형이 아닌(non-rectangular) 그리드 패턴으로 배열된 둘 이상의 감지 어레이 센서들을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 11

청구항 10에 있어서, 상기 단일 인터포저 상에 배치되며 직사각형이 아닌 그리드 패턴으로 배열된 둘 이상의 감지 어레이 센서들은, 단일 인터포저 상에 배치되며 직사각형이 아닌 그리드 패턴으로 배열된 둘 이상의 감지 어레이 센서들 - 상기 직사각형이 아닌 그리드 패턴은 제1의 일련의 감지 어레이 센서들과 제2의 일련의 감지 어레이 센서들을 포함하고, 상기 제1의 일련의 감지 어레이 센서들로부터의 이미지 데이터 스트림은 제2의 일련의 감지 어레이 센서들로부터의 이미지 데이터 스트림과 인터리빙됨(interleaved) - 을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 12

청구항 1에 있어서, 상기 적어도 하나의 인터포저 상에 배치된 적어도 하나의 감지 어레이 센서는, 제1 인터포저 상에 배치된 제1 감지 어레이 센서 및 적어도 제2 인터포저 상에 배치된 적어도 제2 감지 어레이를 포함하고, 상기 제1 인터포저와 상기 적어도 제2 인터포저는 인접하게 배열되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 13

청구항 1에 있어서, 상기 적어도 하나의 감광 센서 어레이는, 적어도 하나의 전하 결합 소자(CCD; charged coupled device) 기반의 감광 센서 어레이를 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 14

청구항 13에 있어서, 상기 적어도 하나의 전하 결합 소자 기반의 감광 센서 어레이는, 적어도 하나의 TDI(time-domain integration) 기반의 감광 센서 어레이를 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 15

청구항 1에 있어서, 상기 적어도 하나의 감광 센서 어레이는, 적어도 500 픽셀 열들을 갖는 적어도 하나의 감광 어레이를 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 16

청구항 1에 있어서,

적어도 하나의 감광 센서 어레이의 표면 상에 배치된 자외선(UV; ultraviolet) 반사방지 코팅을 더 포함하는, 인터포저 기반의 이미지 감지 디바이스.

청구항 17

청구항 16에 있어서, 상기 적어도 하나의 감광 센서 어레이의 표면 상에 배치된 UV 반사방지 코팅은, 상기 인터포저의 표면 상에 성장된 열 산화물 층을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 18

청구항 17에 있어서, 상기 열 산화물 층의 표면 상에 배치된 하나 이상의 유전체 층을 더 포함하는, 인터포저 기반의 이미지 감지 디바이스.

청구항 19

청구항 1에 있어서, 상기 인터포저는 실리콘 인터포저를 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 20

청구항 1에 있어서,

상기 적어도 하나의 감광 어레이 센서와 상기 적어도 하나의 인터포저 사이에 위치한 지지 구조를 더 포함하고, 상기 지지 구조는 상기 적어도 하나의 감광 어레이 센서에 지지를 제공하도록 구성되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 21

청구항 1에 있어서, 상기 지지 구조는 복수의 솔더 볼을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 22

청구항 1에 있어서, 상기 지지 구조는 에폭시 수지의 볼륨을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 23

청구항 1에 있어서, 상기 기판은 선택된 값보다 높은 열 전도도를 갖는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 24

청구항 23에 있어서, 상기 기판은 세라믹 기판을 포함하는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 25

청구항 1에 있어서, 상기 기판은 인쇄 회로 기판 상에 배치되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 26

청구항 1에 있어서, 상기 기판은 인쇄 회로 기판 또는 하나 이상의 소켓 중의 적어도 하나와 상기 인터포저 사이의 계면을 제공하도록 구성되는 것인, 인터포저 기반의 이미지 감지 디바이스.

청구항 27

인터포저 기반의 감광 어레이 센서 디바이스를 제조하는 방법에 있어서,

기판을 제공하는 단계;

상기 기판의 표면에 적어도 하나의 인터포저를 배치하는 단계; 및

상기 적어도 하나의 인터포저의 표면에 감광 어레이 센서 - 상기 감광 어레이 센서는 배면 박형화되고 배면 조명을 위해 구성됨 - 를 배치하는 단계를 포함하고,

상기 적어도 하나의 인터포저는, 상기 하나 이상의 감광 어레이 센서의 출력을 증폭하도록 구성된 하나 이상의 증폭 회로 요소, 상기 하나 이상의 감광 어레이 센서의 출력을 디지털 신호로 변환하도록 구성된 하나 이상의

아날로그-디지털 변환 회로 요소, 또는 하나 이상의 드라이버 회로 요소, 또는 하나 이상의 추가적인 회로 요소 중의 적어도 하나를 포함하는 것인, 인터포저 기반의 감광 어레이 센서 디바이스의 제조 방법.

청구항 28

검사 시스템에 있어서,

샘플 스테이지 상에 배치된 타겟 물체의 표면을 향해 조명을 지향시키도록 구성된 조명원;

적어도 하나의 감광 어레이 디바이스를 포함하는 검출기로서, 상기 적어도 하나의 감광 어레이 디바이스는 적어도 하나의 인터포저 상에 배치된 적어도 하나의 배면 박형화된 감광 어레이 센서를 포함하고, 상기 적어도 하나의 배면 박형화된 감광 어레이 센서는 또한 배면 조명을 위해 구성되며, 상기 적어도 하나의 인터포저는 하나 이상의 증폭 회로 요소, 하나 이상의 아날로그-디지털 변환 회로 요소, 하나 이상의 드라이버 회로 요소, 또는 하나 이상의 추가적인 회로 요소 중의 적어도 하나를 포함하는 것인, 상기 검출기;

상기 타겟 물체의 표면으로 조명을 포커스하도록 구성된 포커싱 광학기기 세트; 및

상기 타겟 물체의 표면으로부터 상기 검출기로 반사된 조명을 지향시키도록 구성된 집광 광학기기 세트를 포함하는 검사 시스템.

청구항 29

청구항 28에 있어서, 상기 검사 시스템은 명시야 검사 시스템 또는 암시야 검사 시스템 중의 적어도 하나를 포함하는 것인 검사 시스템.

청구항 30

청구항 28에 있어서, 상기 조명 시스템은 자외선(UV) 광, 딥(deep) UV 광, EUV(extreme UV) 광, 또는 진공 UV 광 중의 적어도 하나를 발생하도록 구성되는 것인 검사 시스템.

청구항 31

청구항 28에 있어서, 상기 하나 이상의 드라이버 회로 요소는 4볼트보다 더 큰 전압 스윙으로 동작하도록 구성되는 것인 검사 시스템.

청구항 32

청구항 28에 있어서, 상기 하나 이상의 드라이버 회로 요소는 음의 전압 레벨과 양의 전압 레벨 둘 다를 동작하도록 구성되는 것인 검사 시스템.

청구항 33

청구항 28에 있어서, 상기 타겟 물체는 반도체 웨이퍼를 포함하는 것인 검사 시스템.

명세서

기술 분야

[0001] 본 발명은 일반적으로 반도체 검사 시스템에서의 구현에 적합한 이미징 센서(imaging sensor)에 관한 것으로, 보다 상세하게는 실리콘 인터포저 아키텍처에서 제조되는 전하 결합 소자 기반의 이미징 센서에 관한 것이다.

배경 기술

[0002] 개선된 검사 능력에 대한 요구가 계속해서 증가함에 따라, 개선된 이미지 센서 디바이스에 대한 요구 또한 그럴 것이다. 통상적으로, 검사 시스템은 센서당 복수의 판독 레지스터를 구비한 영역 센서(area sensor)를 이용하여, 그리하여 각각의 판독 레지스터는 16, 32 또는 그 이상의 열들(columns)을 연속으로 출력한다. 통상의 검사 시스템은 이에 관련하여 하나 또는 둘의 센서 어레이를 사용할 수 있다. 현행 검사 기술에 포함된 이미지 센서는 통상적으로, 그의 낮은 잡음 및 높은 양자 효율로 인해 전하 결합 소자(CCD; charge-coupled device)를 포함한다. 또한, 통상의 센서 어레이는 양자 효율을 최대화하도록 배면 박형화(back-thinned)되고 배면으로부터 조명될 수 있으며, 이는 단파장(원자외선)에 특히 유리하다. 통상의 어레이 센서는 센서의 각각의 측을 따

라 수백 내지 수천 픽셀들로 구성될 수 있다. 픽셀 치수는 통상적으로 약 10 μm 와 약 20 μm 사이 정도이다.

[0003] 통상적으로, 각각의 이미지 센서는 회로 보드 상에 실장되거나 또는 회로 보드에 접속된다. 회로 보드는, 다양한 클럭 및 게이트 신호를 구동하기 위한 드라이버, 증폭기, 이중 상관 샘플링 회로(double correlated sampling circuit), 및 아날로그 신호를 디지털 신호로 변환하기 위한 디지털라이저를 포함할 수 있다. 회로 보드는 또한, 디지털 신호를 연관된 이미지 프로세싱 컴퓨터로 전송하기 위한 송신기를 포함할 수 있다. 어떤 경우에, 회로 보드 상에 디지털라이저를 실장한 것과 비교할 때, 센서의 출력과 디지털라이저의 입력 사이의 커패시턴스를 감소시키는 것을 돕기 위하여, 최대 16개의 디지털라이저가 이미지 센서를 갖는 어셈블리 안에 실장될 수 있다. 그러나, 종래 기술의 검사 시스템은 초당 10^9 픽셀 정도로 속도가 한정되고, 스케일링 능력(scaling capability)은 초당 10^{10} 픽셀에 근사하다. 이 수준을 넘는 지속적인 스케일링은 실현 가능하지 않다. 그리하여, 종래 기술의 결함을 해결하고 이미지 센서 어레이 기반의 검사 기술의 속도로 연장할 수 있는 방법 및 시스템을 제공하는 것이 바람직하다.

발명의 내용

[0004] 인터포저 기반의 이미지 감지 디바이스가 개시된다. 하나의 양상에서, 디바이스는, 기관의 표면 상에 배치된 적어도 하나의 인터포저; 적어도 하나의 인터포저 상에 배치된 적어도 하나의 감광 어레이 센서 - 하나 이상의 감광 어레이 센서는 배면 박형화되고(back-thinned), 하나 이상의 감광 어레이 센서는 배면 조명을 위해 구성되며, 하나 이상의 감광 어레이 센서는 복수의 픽셀 열들을 포함함 - ; 하나 이상의 의 감광 어레이 센서의 출력을 증폭하도록 구성된 적어도 하나의 증폭 회로 요소 - 하나 이상의 증폭 회로는 인터포저에 동작 가능하게 접속됨 - ; 하나 이상의 감광 어레이 센서의 출력을 디지털 신호로 변환하도록 구성된 적어도 하나의 아날로그-디지털 변환 회로 요소 - 하나 이상의 아날로그-디지털 변환 회로 요소는 인터포저에 동작 가능하게 접속됨 - ; 하나 이상의 감광 어레이 센서의 클럭 신호 또는 제어 신호의 적어도 하나를 구동하도록 구성된 적어도 하나의 드라이버 회로 요소 - 하나 이상의 드라이버 회로 요소는 인터포저에 동작 가능하게 접속됨 - ; 및 하나 이상의 인터포저에 동작 가능하게 접속된 적어도 하나의 추가적인 회로 요소를 포함할 수 있지만, 이에 한정되는 것은 아니며, 인터포저는 하나 이상의 감광 어레이 센서, 하나 이상의 증폭 회로, 하나 이상의 변환 회로, 하나 이상의 드라이버 회로, 또는 하나 이상의 추가적인 회로 중의 적어도 둘을 전기적으로 연결하도록 구성된다.

[0005] 인터포저 기반의 이미지 감지 디바이스를 제조하는 방법이 개시된다. 하나의 양상에서, 방법은, 기관을 제공하는 단계; 기관의 표면에 적어도 하나의 인터포저를 배치하는 단계; 및 적어도 하나의 인터포저의 표면에 감광 어레이 센서 - 감광 어레이 센서는 배면 박형화되고 배면 조명을 위해 구성됨 - 를 배치하는 단계를 포함할 수 있지만, 이에 한정되는 것은 아니며, 적어도 하나의 인터포저는, 하나 이상의 감광 어레이 센서의 출력을 증폭하도록 구성된 하나 이상의 증폭 회로 요소, 하나 이상의 감광 어레이 센서의 출력을 디지털 신호로 변환하도록 구성된 하나 이상의 아날로그-디지털 변환 회로 요소, 하나 이상의 드라이버 회로 요소, 또는 하나 또는 추가적인 회로 요소 중의 적어도 하나를 포함한다.

[0006] 인터포저 기반의 이미징 디바이스를 통합한 검사 시스템이 개시된다. 하나의 양상에서, 시스템은, 샘플 스테이지 상에 배치된 타겟 물체의 표면을 향해 조명을 지향시키도록 구성된 조명원; 적어도 하나의 감광 어레이 디바이스를 포함하는 검출기로서, 적어도 하나의 감광 어레이 디바이스는 적어도 하나의 인터포저 상에 배치된 적어도 하나의 배면 박형화된 감광 어레이 센서를 포함하고, 적어도 하나의 배면 박형화된 감광 어레이 센서는 또한 배면 조명을 위해 구성되며, 적어도 하나의 인터포저는 하나 이상의 증폭 회로 요소, 하나 이상의 아날로그-디지털 변환 회로 요소, 하나 이상의 드라이버 회로 요소, 또는 하나 또는 추가적인 회로 요소 중의 적어도 하나를 포함하는 것인, 검출기; 웨이퍼의 표면으로 조명을 포커스하도록 구성된 포커싱 광학기기(focusing optics) 세트; 및 타겟 물체의 표면으로부터 검출기로 반사된 조명을 지향시키도록 구성된 집광 광학기기(collection optics) 세트를 포함할 수 있지만, 이에 한정되는 것은 아니다.

[0007] 전술한 일반적인 설명 및 다음의 상세한 설명은 전부 예시적인 것이고 단지 설명을 위한 것이며 반드시 청구하는 발명을 제한하는 것이 아님을 이해하여야 한다. 본 명세서에 포함되며 본 명세서의 일부를 구성하는 첨부 도면은 본 발명의 실시예를 예시하고, 일반적인 설명과 함께 본 발명의 원리를 설명하는 것을 돕는다.

도면의 간단한 설명

[0008] 첨부 도면을 참조하여 당해 기술 분야의 숙련자라면 본 개시의 다양한 이점들을 더 잘 이해할 수 있을 것이다.

도 1a는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 개략 단면도를 예시한다.

도 1b는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 상부 평면도를 예시한다.

도 1c는 본 발명의 실시예에 따른 TDI 어레이 센서의 상부 평면도를 예시한다.

도 2는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 단면도를 예시한다.

도 3은 본 발명의 실시예에 따른 인터포저 기반의 감광 어레이 센서의 전하 변환 증폭기를 예시한다.

도 4a는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 선택 회로 요소들의 프로세스 체인을 예시한다.

도 4b는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 클록 신호에 대한 인터포저의 하나 이상의 버퍼 및 드라이버를 예시한다.

도 4c는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스의 제어 신호에 대한 인터포저의 하나 이상의 버퍼 및 드라이버를 예시한다.

도 5는 본 발명의 실시예에 따른 이미징 디바이스의 감광 어레이 센서를 구동하는데 사용되는 다상 클록 신호를 예시한다.

도 6a는 본 발명의 실시예에 따른 TDI 센서 모듈의 상부 평면도를 예시한다.

도 6b는 본 발명의 실시예에 따른 TDI 센서 모듈의 측면도를 예시한다.

도 6c는 본 발명의 실시예에 따른 TDI 센서 모듈의 측면도를 예시한다.

도 7은 본 발명의 실시예에 따른 TDI 센서 모듈 어레이의 상부 평면도를 예시한다.

도 8a는 본 발명의 실시예에 따른 TDI 센서 모듈 어레이의 상부 평면도를 예시한다.

도 8b는 본 발명의 실시예에 따른, 직사각형이 아닌 TDI 센서 모듈 어레이의 상부 평면도를 예시한다.

도 9는 본 발명의 실시예에 따른 인터포저 기반의 이미징 디바이스를 통합한 검출기를 갖는 검사 시스템을 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0009] 이제 첨부 도면에 예시되어 있는 개시 내용을 상세하게 참조할 것이다.
- [0010] 일반적으로 도 1a 내지 도 9를 참조하여, 본 발명에 따라 인터포저 아키텍처에 기초한 이미징 디바이스(100)가 기재된다.
- [0011] 도 1a 및 도 1b는 인터포저(102)를 이용하여 구성된 이미지 감지 디바이스(100)의 단순화된 개략도를 예시한다. 본 발명의 하나의 양상에서, 인터포저 기반의 이미징 디바이스(100)는 인터포저(102)의 표면 상에 배치된 하나 이상의 감광 센서(104)를 포함할 수 있다. 일부 실시예에서, 여기에 더 상세하게 설명되는 바와 같이, 디바이스(100)의 하나 이상의 인터포저(102)는 실리콘 인터포저를 포함할 수 있지만, 이에 한정되는 것은 아니다. 본 발명의 부가의 양상에서, 디바이스(100)의 하나 이상의 감광 센서(104)는 배면 박형화되고(back-thinned), 또한 배면 조명을 위해 구성된다. 당해 기술 분야에서의 숙련자라면, 배면 박형화된 센서(104)는 배면 조명 구성으로 배열될 때 입사 광 빔의 광자 포획률을 증가시킴으로써 이미지 감지 디바이스(100)의 전체 효율을 증가시킬 수 있다는 것을 알 것이다.
- [0012] 본 발명의 다른 양상에서, 이미지 감지 디바이스(100)의 다양한 회로 요소들이 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 하나의 실시예에서, 하나 이상의 증폭 회로(예를 들어, 전하 변환 증폭기)(도 1a 또는 도 1b에는 도시되지 않음)가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 다른 실시예에서, 하나 이상의 변환 회로(108)(예를 들어, 아날로그-디지털 변환 회로(즉, 디지털타이저(108)))가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 다른 실시예에서, 하나 이상의 드라이버 회로(106)가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 예를 들어, 하나 이상의 드라이버 회로(106)는 타이밍/직렬 구동 회로를 포함할 수 있다. 예를 들어, 하나 이상의 드라이버 회로(106)는 클록 드라이버 회로 요소 또는 리셋 드라이버 회로 요소를 포함할 수 있지만, 이에 한정되는 것은 아니다. 다른 실시예에서, 하나 이상의 픽셀 게이트 드라이버 회로 요소(114)가 인터포저(102) 상에 배치되거나

인터포저(102) 안에 내장될 수 있다. 예를 들어, 하나 이상의 픽셀 게이트 드라이버 회로 요소(114)는 CCD/TDI 픽셀 게이트 드라이버 회로 요소를 포함할 수 있다. 다른 실시예에서, 하나 이상의 광학 트랜시버(115)가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 다른 실시예에서, 하나 이상의 디커플링 커패시터(도시되지 않음)가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다. 부가의 실시예에서, 하나 이상의 직렬 송신기(도 1a 또는 도 1b에는 도시되지 않음)가 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장될 수 있다.

[0013] 여기에서, 다양한 추가적인 회로 요소가 디바이스(100)의 인터포저(102) 상에 배치되거나 직접 디바이스(100)의 인터포저(102) 안에 내장될 수 있다는 것을 더 알아야 한다. 예를 들어, 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장되는 다양한 회로 요소는, 게이트 신호 제어 회로, 상관 이중 샘플러, 및 신호 조정 회로(예를 들어, 필터, 멀티플렉서, 직렬 데이터 출력 디바이스, 버퍼, 디지털 신호 프로세서, 전압 레귤레이터 및 전압 변환기)를 더 포함할 수 있지만, 이에 한정되는 것은 아니다. 다른 예로써, 디바이스(100)의 인터포저(102)는 트랜지스터(예를 들어, 전계 효과 트랜지스터, 바이폴라 트랜지스터 등)(이에 한정되지 않음), 다이오드, 커패시터, 인덕터, 및 저항과 같은 추가적인 회로 요소를 더 포함할 수 있다. 여기에서, 일반적으로, 이미징 센서 맥락에서 신호를 수신, 처리, 조정, 제어 및/또는 전송하기에 적합한 임의의 하나 이상의 회로 요소가 본 발명의 범위 내에서 구현될 수 있다는 것을 더 생각해볼 수 있다. 그리하여, 인터포저(102) 상에 배치되거나 인터포저(102) 안에 내장되는 다양한 회로 요소에 관련된 상기 기재는 한정하는 것이 아니라, 단지 예시적인 것으로 해석되어야 한다.

[0014] 부가의 실시예에서, 여기에 기재된 회로 요소(예를 들어, 드라이버(106) 또는 디지털타이저(108)) 중의 하나 이상은 인터포저(102) 내의 회로로서 디바이스(100)에 내장될 수 있다. 대안으로서, 여기에 기재된 하나 이상의 회로 요소는 인터포저(102)의 표면 상에 배치되는 복수의 다이를 포함할 수 있다.

[0015] 본 발명의 부가의 양상에서, 인터포저(102)는 복수의 아날로그-디지털 변환기의 둘 이상의 출력을 디바이스(100) 출력을 위한 하나 이상의 고속 직렬 비트 스트림으로 결합하도록 구성된 로직을 더 포함할 수 있다.

[0016] 본 발명의 다른 양상에서, 센서(104)에 대한 물리적 지지를 제공하기 위하여, 하나 이상의 지지 구조가 감광 어레이 센서(104)의 하부 표면과 인터포저(102)의 상부 표면 사이에 배치될 수 있다. 하나의 실시예에서, 센서(104)에 물리적 지지를 제공하기 위하여, 복수의 솔더 볼(116)이 감광 어레이 센서(104)의 하부 표면과 인터포저(102)의 상부 표면 사이에 배치될 수 있다. 여기에서, 센서(104)의 이미징 영역은 외부 전기적 접속을 포함하지 않지만, 센서(104)의 배면 박형화로 인해 센서(104)가 점점 더 연성이 된다는 것을 알아야 한다. 그리하여, 솔더 볼(116)은 센서(104)의 이미징 부분을 강화하는 방식으로 센서(104)를 인터포저(102)에 접속하는데 이용될 수 있다. 대안의 실시예에서, 센서(104)에 물리적 지지를 제공하기 위하여, 감광 어레이 센서(104)의 하부 표면과 인터포저(102)의 상부 표면 사이에 언더필(fill) 재료가 배치될 수 있다. 예를 들어, 감광 어레이 센서(104)의 하부 표면과 인터포저(102)의 상부 표면 사이에 에폭시 수지가 배치될 수 있다.

[0017] 다른 실시예에서, 감광 어레이 센서(104)는 자외선(UV) 반사방지 코팅을 포함할 수 있다. 부가의 실시예에서, 반사방지 코팅은 어레이 센서(104)의 배면 표면 상에 배치될 수 있다. 이에 관련하여, 반사방지 코팅은 어레이 센서(104)의 배면 표면 상에 성장될 수 있다. 하나의 실시예에서, UV 반사방지 코팅은 어레이 센서(104)의 실리콘 표면 상에 직접 성장된 열 산화물(예를 들어, 실리콘 산화물)을 포함할 수 있다. EUV(extreme UV) 검사 시스템(도 9 참조)에 관련해서와 같은 다른 실시예에서, EUV 반사방지 코팅은 질화물계 재료(예를 들어, 실리콘 질화물)를 포함할 수 있다. 부가의 실시예에서, 하나 이상의 추가의 유전체 층이 열 산화물 층 및 질화물 층의 표면 상에 증착되거나 성장될 수 있다.

[0018] 본 발명의 다른 양상에서, 인터포저(102) 및 다양한 추가적인 회로 요소(예를 들어, 증폭 회로, 드라이버 회로(106), 디지털타이저 회로(108) 등)가 기판(110)의 표면 상에 배치된다. 부가의 양상에서, 기판(110)은 높은 열 전도도를 갖는 기판(예를 들어, 세라믹 기판)을 포함한다. 이에 관련하여, 기판(110)은 센서(104)/인터포저(102) 어셈블리에 물리적 지지를 제공하도록 구성되는 반면에, 또한 디바이스(100)에 대하여 이미징 센서(104) 및 다양한 기타 회로 요소(예를 들어, 디지털타이저(106), 드라이버 회로(108), 증폭기 등)로부터 열을 효율적으로 전도시켜 보내기 위한 수단을 제공한다. 여기에서 기판은 당해 기술 분야에 공지된 임의의 강성의 높은 열 전도도 기판 재료를 포함할 수 있다는 것을 알아야 한다. 예를 들어, 기판(110)은 세라믹 기판을 포함할 수 있지만, 이에 한정되는 것은 아니다. 예를 들어, 기판(110)은 알루미늄 질화물을 포함할 수 있지만, 이에 한정되는 것은 아니다.

[0019] 부가의 양상에서, 디바이스(100)가 반도체 기반의 인터포저(102)(예를 들어, 실리콘 기반의 인터포저)를 포함하

는 설정에서, 인터포저(102) 자체는 저항, 커패시터, 및 트랜지스터와 같은 내장형 능동 및 수동 회로 컴포넌트를 포함할 수 있다. 또한, 드라이버 회로(108) 요건은 아날로그-디지털 변환(ADC; analog-to-digital conversion) 회로 요소 및 기타 관독 회로 요소에 비교하여 상이한 전압 요건을 가질 수 있다. 이 경우에, 드라이버 회로에 최적화된 제조 프로세스를 통해 구성되는 인터포저를 구현하고, 그 다음 플립칩 또는 와이어 본드 어셈블리와 같이 당해 기술 분야에 공지된 방법을 사용하여 ADC 회로를 인터포저(102)에 부착시키는 것이 유리할 수 있다. 드라이버 회로는 통상적으로 복수 볼트 스윙을 발생시키는데 필요한 높은 전압 능력을 필요로 하며, 음의 전압 그리고 양의 전압 능력 둘 다를 포함할 수 있다.

[0020] 다른 실시예에서, 기판(110)은 소켓 또는 아래의 인쇄 회로 기판(PCB; printed circuit board)에 계면을 제공하도록 구성될 수 있다. 예를 들어, 도 1a에 도시된 바와 같이, 기판(110)은 상호접속부(112)를 통해 인터포저(102)와 소켓 또는 PCB 사이의 상호접속을 제공할 수 있다. 당해 기술 분야에서의 숙련자라면, 기판(110)은 아래의 PCB에 동작 가능하게 연결될 수 있고 또한 다양한 방식으로 소켓 또는 PCB에 전기적으로 연결될 수 있다는 것을 알 것이며, 이들은 전부 본 발명의 범위 내인 것으로 해석된다.

[0021] 도 1c는 본 발명의 하나의 실시예에 따라 이미징 센서 디바이스(100)에 사용하기에 적합한 2차원 감광 센서의 상부 평면도를 예시한다. 본 발명의 하나의 실시예에서, 2차원 감광 센서 어레이는 전하 결합 소자(CCD)의 어레이를 포함할 수 있다. 부가의 실시예에서, 본 발명의 디바이스(100)의 어레이 센서(104)로서 이용되는 2차원 센서 어레이는 TDI(time-domain integration) 디바이스를 포함할 수 있지만, 이에 한정되는 것은 아니다. 이에 관련하여, 도 1c에 도시된 바와 같이, 픽셀 어레이가 이미징 영역(121)을 구성한다. 예를 들어, TDI 센서는 256x2048 픽셀의 크기 또는 그 이상의 크기를 갖는 어레이를 포함할 수 있다. 당해 기술 분야에서의 숙련자라면, 조명원(illumination source)이 반도체 웨이퍼 표면(도 9의 908 참조)을 조명하도록 작용할 수 있다는 것을 알 것이다. 그러면, 웨이퍼는 하나 이상의 TDI 센서(104)로 조명을 반사한다. 그 다음, 수신된 광자는 센서(104) 상의 입사점에서 광전자(photoelectron)를 발생시킨다.

[0022] TDI 센서(104)는 웨이퍼를 스캔할 때 전하를 연속적으로 축적할 수 있다. TDI 센서는 이어서, 센서(104)가 센서 이미지에 대하여 이동하는 속도와 일반적으로 동일한 속도로, 픽셀(122)의 열을 따라 전하를 전달할 수 있다. 부가의 실시예에서, TDI 센서(104)는 하나 이상의 채널 스톱(channel stop)(123)을 포함할 수 있다. 채널 스톱(123)은 이미징 영역(121) 내에서 하나의 열로부터 다른 열로 전자 또는 전하의 이동을 방지한다. TDI 기반의 어레이 센서는 전반적으로 2009년 10월 27일 허여된 미국 특허 번호 제7,609,309호에 기재되어 있으며, 이는 참조에 의해 여기에 포함된다.

[0023] 본 발명의 하나의 실시예에서, 어레이 센서(104)와 연관된 증폭기(120)는 감광 어레이 센서(104)의 픽셀의 단일 열의 출력을 수신하도록 구성된다. 대안의 실시예에서, 어레이 센서(104)와 연관된 단일 증폭기(120)는 감광 어레이 센서(104)의 픽셀의 둘 이상의 열들의 출력을 수신하도록 구성된다. 부가의 실시예에서, 센서(104)와 연관된 하나 이상의 버퍼 증폭기가 센서의 하나 이상의 출력(120) 부근의 인터포저(102) 상에 제조될 수 있다.

[0024] 도 2는 디바이스(100)의 인터포저(102)의 일부의 개략 단면도를 예시한다. 하나의 양상에서, 인터포저(102)는 웨이퍼(201)(예를 들어, 실리콘 웨이퍼) 상에 배치될 수 있다. 부가의 양상에서, 둘 이상의 상호접속 층(202)이 웨이퍼(201)의 상부 표면 상에 형성될 수 있다. 도 2에 예시된 실시예는 2개의 이러한 상호접속 층을 예시하고 있지만, 여기에서 임의의 수의 상호접속 층이 본 발명의 맥락 내에서 구현될 수 있다는 것을 유의한다. 예를 들어, 디바이스(100)의 인터포저(102)는 웨이퍼(201)의 상부 표면 상에 배치된 3, 4, 5, 6, 7, 또는 8(기타 등등)개의 상호 접속 층을 포함할 수 있다. 부가의 양상에서, 하나 이상의 패드(204)가 하나 이상의 상호접속 층(202)의 상부 표면 상에 배치될 수 있다. 당해 기술 분야에서의 숙련자라면, 인터포저(102)의 패드(204)는 다양한 회로 컴포넌트 및 다이의, 인터포저(102)에의 부착을 가능하게 할 수 있다는 것을 알 것이다. 이러한 회로 컴포넌트 및 다이는 솔더 범프 또는 구리 필라(pillar)(도 1a의 116 참조)를 이용하여 패드에 접속될 수 있다. 추가의 양상에서, 인터포저(102)는 하나 이상의 패드(204) 및 기타 회로 컴포넌트를 함께 전기적으로 연결하도록 구성된 하나 이상의 전도성 비아(206)를 포함할 수 있다. 일부 실시예에서, 전도성 비아(206)는 구리 비아 또는 텅스텐 비아를 포함할 수 있지만, 이에 한정되는 것은 아니다. 또한, 인터포저(102)는 하나 이상의 비아(206)를 함께 전기적으로 연결하도록 구성된 하나 이상의 전도성 상호접속부(208)를 포함할 수 있다. 일부 실시예에서, 전도성 상호접속부(208)는 구리 상호접속부, 알루미늄 상호접속부, 금 상호접속부 또는 텅스텐 상호접속부를 포함할 수 있지만, 이에 한정되는 것은 아니다. 일반적으로, 여기에서, 인터포저(102)의 전도성 비아(206) 및 전도성 상호접속부(208)는 이미지 감지 회로 컴포넌트에 관련한 구현에 적합한 것으로 당해 기술 분야에 공지된 임의의 전도성 재료를 이용하여 제조될 수 있다는 것을 알아야 한다.

- [0025] 부가의 양상에서, 인터포저(102)는 웨이퍼(203)의 상부 표면 상에 배치된 하나 이상의 회로 요소를 웨이퍼(201)의 하부 표면(205) 상에 배치된 패드(212)에 전기적으로 연결하도록 구성된 하나 이상의 쓰루 웨이퍼 비아(through-wafer vias)(210)(즉, 쓰루 실리콘 비아)를 포함할 수 있다. 일부 실시예에서, 인터포저(102)의 웨이퍼(201)는 회로 요소가 웨이퍼(201)의 하부(205) 상에 배치되기 전에 대략 100 μm 와 200 μm 사이의 두께로 박형화될 수 있다. 부가의 실시예에서, 솔더 볼(214)이 패드(212)에 부착될 수 있으며, 그리하여 인터포저(102)가 디바이스(100)의 기관(110)(도 1a 및 도 1b 참조)에 부착되고 전기적으로 접속될 수 있게 해준다.
- [0026] 여기에서 본 발명의 인터포저 기반의 아키텍처는 센서(104) 및 연관된 회로 요소들(드라이버, 증폭기, 신호 프로세싱 및 디지털화 회로)이 상이한 제조 기술을 이용하여 제조되지만 서로 근접하게 배치될 수 있게 해주며, 그리하여 종래의 기관에 비해 더 높은 상호접속 밀도를 생성한다는 것을 생각해볼 수 있다.
- [0027] 또한, 실리콘의 높은 열 전도도는 디바이스의 전자기기로부터 연관된 기관 또는 추가의 열 싱크로 열의 효율적인 전달을 가능하게 한다.
- [0028] 도 3은 본 발명의 실시예에 따른 전하 변환 증폭기(300)의 회로도들을 예시한다. 본 발명의 일부 실시예에서, 디바이스(100)는 각각의 전하 변환 증폭기(120)가 감광 센서 어레이(104)의 단일 출력과 연관되도록 구성될 수 있다. 대안의 실시예에서, 디바이스(100)는, 본 개시의 도 1c에 도시된 바와 같이, 각각의 전하 변환 증폭기(120)가 감광 센서 어레이(104)의 둘 이상의(예를 들어, 2 또는 4) 출력과 연관되도록 구성될 수 있다.
- [0029] 본 발명의 하나의 양상에서, 디바이스(100)의 감광 어레이(104)의 출력으로부터 전달된 전하는, 접속부에서 증폭기(120)로 입력된다(302). 하나의 예에서, 리셋(reset)(308)이 어서트(assert)되면, 트랜지스터(304)는 신호 레벨을 기준 전압 V_{ref} (306)으로 클램핑할 수 있다. 다른 예에서, 리셋(308)이 어서트되지 않을 경우, 입력(302)으로부터의 전하는 감지 노드 커패시터(310)로 전달됨으로써, 커패시터의 전압을 변경한다. 부가의 양상에서, 트랜지스터(304 및 312)는 커패시터(310)에 전압을 버퍼하도록 작용하고, 결과적으로 출력 전류를 증폭한다. 다른 양상에서, 저항(316 및 318)은 각각의 트랜지스터(312 및 314)의 드레인 전류를 설정하도록 작용한다. 또한, 증폭기(120)의 출력(320)은 디바이스(100)의 다음 스테이지로의 입력을 위해 더 구성될 수 있다. 여기에서 증폭기(120)의 상기 기제는 한정하는 것이 아니라 단지 예시적인 것으로 해석되어야 함을 알아야 한다. 여기에서, 다른 증폭기 구성이 본 발명에 관련된 구현에 적합할 수 있다는 것을 생각해볼 수 있다. 예를 들어, 도 3은 2-트랜지스터 증폭기를 예시하고 있지만, 여기에서 증폭기(120)의 1- 및 3-트랜지스터 구성이 또한 본 발명의 구현에 적합할 수 있다는 것을 유의해야 한다.
- [0030] 일부 실시예에서, 본 발명의 전하 변환 증폭기(120)는 감광 어레이 센서(104)로 통합될 수 있다. 이 방식에서, 하나 이상의 버퍼(도시되지 않음)가, 감광 어레이 센서(104)로부터의 각각의 신호 출력에 바로 인접한 인터포저(102)에(또는 인터포저(102) 상에) 배치될 수 있다. 이러한 실시예에서, 출력(320)을 로딩하는 커패시턴스는 통상적으로 실리콘 인터포저가 구현되지 않은 경우보다 훨씬 더 작으며, 그리하여 트랜지스터(314)가 더 작을 수 있게 또는 완전히 생략될 수 있게 해준다. 더 작은 트랜지스터(314)는 이어서 디바이스(100)의 센서(104)에 대해 증가된 수의 출력 채널을 가능하게 한다.
- [0031] 도 4a는 본 발명에 따라 인터포저 기반의 디바이스(100)의 주요 회로 요소들의 하나의 구성의 블록도를 예시한다. 하나의 실시예에서, 인터포저(102)의 회로 기능은 인터포저(102) 상에 제조된 하나 이상의 회로 요소에 의해 구현될 수 있다. 다른 실시예에서, 인터포저의 회로 기능은 인터포저(102)의 상부 표면에 본딩된 복수의 다이 내의 하나 이상의 회로 요소에 의해 구현될 수 있다. 인터포저(102)의 회로 기능은, 인터포저(102) 상의 연관된 회로 요소의 제조를 통해 그리고 인터포저(102)의 표면 상의 복수의 다이 본딩을 통해 동시에 구현될 수 있다는 것을 더 알아야 한다. 여기에서, 통상의 집적 회로 디바이스에 비교하여 볼 때, 실리콘 인터포저의 비교적 큰 면적으로 인해, 인터포저 상의 회로 밀도가 낮게 유지되지 않는다면 수율 문제를 겪을 수 있다는 것을 더 알아야 한다. 그리하여, 일부 실시예에서, 인터포저(102)는 낮은 회로 밀도를 포함하도록 구성될 수 있다. 예를 들어, 인터포저(102)는 상호접속부 및 비임계 버퍼 회로 요소를 포함하도록 구성될 수 있다. 부가의 실시예에서, 모든 복잡하거나 진보된 설계 규칙의 회로 요소는, 인터포저(102)에 부착되기 전에 제조 및 테스트되는 별도의 다이에서 구현될 수 있다.
- [0032] 하나의 양상에서, 감광 어레이 센서(104)로부터의 하나 이상의 출력 신호는 402에서 인터포저(102) 회로로 입력될 수 있다. 이에 관련하여, 입력 신호(즉, 센서(104)로부터의 출력 신호)는, 도 1c에 도시된 증폭기 또는 도 3에 도시된 증폭기(120)의 실시예와 같은 하나 이상의 전하 변환 증폭기(120)로부터 나올 수 있다. 첫 번째 단계에서, 신호는 버퍼(404)로 전송될 수 있다. 여기에서, 감광 어레이 센서(104)로부터 출력된 신호에 버퍼(404)가 두는 용량성 부하의 최소화가 비교적 중요하다는 것을 알아야 한다. 일부 실시예에서, 버퍼(404)는,

버퍼(404)로 공급할 센서(104)의 출력 커넥터에 근접하게 가까이 버퍼(404)가 위치되도록, 인터포저(102)에 제조될 수 있다. 그러면, 버퍼(404)의 출력은 상관 이중 샘플링 모듈(406)에 연결된다. 또한, 이중 상관 샘플링 모듈(406)의 출력은 아날로그-디지털 변환기(408)를 이용하여 디지털 신호로 변환된다. 다음으로, 아날로그-디지털 변환기(408)의 출력은 FIFO 버퍼(410)를 통해 버퍼될 수 있다. 그 다음, FIFO 버퍼(410)로부터의 버퍼된 디지털 신호는 멀티플렉서(414)로 하나의 입력(412)으로서 전송될 수 있다.

[0033] 부가의 실시예에서, 프로세싱 체인(416)(즉, 상기 기재된 회로 요소들)은 감광 어레이 센서(104)로부터의 복수의 출력을 수용하도록 복수 회 반복될 수 있으며 각각의 프로세싱 체인(416)이 멀티플렉서(414)의 개별 입력(예를 들어, 입력(416), 입력(418), 입력(420) 등)에 접속된다. 여기에서, 도 4a에 도시된 멀티플렉서(414)는 한정하는 것이 아니며 단지 예시적인 것으로 해석되어야 함을 알아야 한다. 예를 들어, 멀티플렉서(414)는 4개 입력보다 더 적은 수의 입력 또는 4개 입력보다 더 많은 수의 입력을 포함할 수 있다는 것을 유의한다. 또한, 멀티플렉서(414)로부터의 출력은 직렬 변환기 및 드라이버(422)에 의해 고속 직렬 신호로 변환되고, 그 다음 출력 커넥터(424)에서 인터포저로부터 출력된다.

[0034] 부가의 실시예에서, 고속 직렬 드라이버(422)로부터의 직렬 출력(들)(424)은 검사 튜(도 9 참조)의 이미지 프로세싱 컴퓨터로 하나 이상의 광섬유 케이블에 의해 전송될 수 있다. 일부 실시예에서, 광섬유 송신기가 실리콘 인터포저(102) 상에 실장될 수 있다. 대안의 실시예에서, 광섬유 송신기가 기판(110) 상에 실장될 수 있다. 추가의 실시예에서, 광섬유 송신기는 기판(110)에 대한 커넥터에 가까이 인쇄 회로 기판(PCB) 상에 실장될 수 있다. 직렬 전송의 고속으로 인해, 직렬 데이터 드라이버(422)의 출력과 광섬유 송신기(들) 사이의 커패시턴스를 최소화하는 것이 필요하다. 기판(110) 상에 또는 인터포저(102) 상에 광섬유 송신기를 설치하는 것은, 접속 신호(들)에 대해 최소화된 커패시턴스를 가지고 광섬유 송신기가 직렬 데이터 드라이버(422)에 가까이 배치될 수 있게 해준다. 여기에서, 커패시턴스의 감소는 디바이스(100)의 하나 이상의 신호를 구동하는데 필요한 구동 전류를 감소시키는 것을 도움으로써 디바이스(100)에 의해 소비되는 총 전력을 감소시킨다는 것을 알아야 한다.

[0035] 도 4b에 예시된 다른 실시예에서, 인터포저(102)는 클록 신호에 대한 하나 이상의 버퍼 및/또는 드라이버를 포함할 수 있다. 예를 들어, 클록 신호(430)는 클록 드라이버(432)로 전송된 다음, 신호(434)로서 감광 이미지 센서(104)로 보내질 수 있다. 부가의 실시예에서, 각각의 센서(104)에 대하여 복수의(예를 들어, 3, 4, 5, 또는 그 이상의) 클록 신호가 존재할 수 있으며, 이 경우에 복수의 드라이버(432)가 이용될 수 있다. 도 4c에 예시된 다른 예로써, 제어 신호(440)는 버퍼/드라이버(442)에 의해 버퍼된 다음, 신호(444)로서 감광 어레이 센서(104)에 보내질 수 있다. 또다시, 복수의 제어 신호가 존재할 수 있으며, 그리하여 복수의 연관된 버퍼/드라이버(442)를 필요로 할 수 있다. 부가의 실시예에서, 클록 및 제어 신호에 대한 버퍼 및 드라이버는 인터포저(102) 내의 회로로서 또는 인터포저(102)에 부착된 회로 디바이스로서 구현될 수 있다. 다른 실시예에서, 클록 및 제어 신호에 대한 버퍼 및 드라이버는 PCB 상에 구현되고 감광 이미지 센서(104)로 인터포저(102)를 통해 신호를 전달하도록 구성될 수 있다.

[0036] 여기에서 도 4a 내지 도 4c의 기재는 한정하는 것이 아니라 단지 예시적인 것으로 해석되어야 함을 알아야 한다. 상기 나타난 모든 기능은 인터포저 어셈블리에서 또는 인터포저 어셈블리 상에서 구현될 수 있다는 것을 더 알아야 한다. 또한, 추가의 실시예는 도 4a 내지 도 4c에 도시되지 않은 추가의 기능을 포함할 수 있다는 것을 생각해볼 수 있다. 더욱이, 도 4a 내지 도 4c에 예시된 특정 순서는, 도 4a 내지 도 4c의 기능들이 도 4a 내지 도 4c에 나타난 바와 상이한 순서대로 연결될 수 있다는 것을 생각해볼 수 있으므로, 한정하는 것이 아님을 더 알아야 한다. 예를 들어, 신호가 아날로그-디지털 변환기(408)에 의해 디지털화된 후에, 복수의 디지털 신호를 하나 이상의 고속 직렬 데이터 스트림으로 결합하기 위한 다양한 방식이 존재한다.

[0037] 도 5는 디바이스(100)의 감광 어레이 센서(104)를 구동하기에 적합한 다상(multiphase) 클록 신호를 예시한다. 도 5는 3상 클록 신호를 예시하고 있지만, 추가의 신호가 본 발명의 구현에 적합할 수 있다는 것을 알아야 한다. 예를 들어, 클록 신호는 감광 어레이 검출기(104)의 설계에 따라 2상 또는 4상 클록 신호를 포함할 수 있지만, 이에 한정되는 것은 아니다. 도 5에 도시된 바와 같이, 특정 바람직한 실시예에서, 클록 신호는 대략 사인파(sinusoidal) 형상으로 이루어진다. 다른 실시예에서, 본 발명에 이용되는 클록 신호는 구형파 또는 사다리꼴파와 같은 추가의 파형을 포함할 수 있지만, 이에 한정되는 것은 아니다. 그리하여, 도 5에 예시된 사인파 기반의 클록 신호는 한정하는 것이 아니라 단지 예시적인 것으로 해석되어야 한다. 본 발명의 구현에 적합한 클록 신호 파형의 예는 일반적으로 2009년 10월 27일 허여된 미국 특허 번호 제7,609,309호에 기재되어 있으며, 이는 참조에 의해 여기에 포함된다.

[0038] 도 6a 내지 도 8b는 디바이스(100)에서의 복수의 감광 어레이 센서(104)의 구현을 예시한다. 도 6a 내지 도 6c

는 단일 TDI 기반의 감광 센서 모듈(600)의 상부도 및 측면도를 예시한다. TDI 기반의 센서 모듈(600)은 국부화된 구동 및 신호 프로세싱 회로를 포함할 수 있지만, 이에 한정되는 것은 아니다. 예를 들어, 센서 모듈(600)은 TDI 센서(602), 센서(602)로부터 신호를 처리하도록 구성된 프로세싱 회로(604), 타이밍 및 직렬 구동 회로(606), 및 픽셀 게이트 드라이버 회로(608)를 포함할 수 있다. 도 6b에 도시된 바와 같이, 센서 모듈(600)은, TDI 센서 모듈(600)과 구현 검사 시스템(도 9 참조)의 검사 컴포넌트(614) 사이의 구동/프로세싱 데이터의 통신을 가능하게 하기 위하여, 모듈(600)의 데이터 트랜시버(612)(예를 들어, 광학 트랜시버)에 부착된 광섬유(610)를 더 포함할 수 있다. 대안의 실시예에서, 도 6c에 도시된 바와 같이, 광섬유(610)는, 모듈(600)의 인터포저의, 센서(602)와 동일한 측면에 배치된 데이터 트랜시버(612)에 부착될 수 있다.

[0039] 도 7은 복수의 TDI 기반의 이미지 센서 모듈들(600)의 이미지 센서 모듈 어레이(700)로의 구현을 예시한다. 하나의 실시예에서, 인접 행(row)의 모듈(600)의 TDI 센서들(602)은, 연속 스캐닝 구성에 사용될 때, 대략 100% 이미지 커버리지가 달성되도록 정렬될 수 있다. 예를 들어, 도 7에 도시된 실시예에서, 상부 행(602)은, 하나의 행의 TDI 센서(602)가 인접 행의 구동/프로세싱 회로에 의해 생성된 갭에 위치되도록, 하부 행(704)에 대하여 오프셋(offset)될 수 있다. 더욱이, 이미지 커버리지에 갭이 존재하지 않음을 보장하기 위하여, 각각의 TDI 센서(602)의 폭은 TDI 센서들 간의 공간과 동일하거나 그보다 더 크다. 이 구성에서, 검사되는 웨이퍼/마스크/레티클이 TDI 이미지 스캔 방향(706)으로 이동됨에 따라, 센서 모듈 어레이(700)는 EUV 파장 이미지 캡처를 최대화하는 것을 도울 수 있다.

[0040] 도 8a는 복수의 TDI 기반의 이미지 센서 모듈들(600)의 이미지 센서 모듈 어레이(800)로의 대안의 구현을 예시한다. 이 실시예에서, 검출된 데이터의 통합(integration)은 TDI 센서 모듈들(600)의 열들의 정렬을 통해 증가될 수 있다. 예를 들어, 센서 모듈(600)의 행(802, 804, 및 806)은 동일하거나 유사한 광학 이미지의 영상 데이터 샘플들을 캡처 및 처리할 수 있다. 그리하여, 어레이(800)는 검사된 웨이퍼, 마스크, 또는 레티클의 각각의 스와쓰(swath)에 대한 데이터 스트림을 제공할 수 있다. 이 방식에서, 통합은 플라즈마 광원과 연관된 변동(fluctuation)을 최소화할 수 있다. 어레이(800)는 또한, 구현 검사 시스템(도 9 참조)에 필요한 플라즈마 광원의 균일성 및 안정성 요건을 감소시키도록 작용함으로써, 구현 검사 시스템의 제조력 및 동작 수명을 개선할 수 있다.

[0041] 도 8b는 복수의 TDI 기반의 이미지 센서 모듈들(600)의 직사각형이 아닌(non-rectangular) 이미지 센서 모듈 어레이(850)로의 대안의 구현을 예시한다. 이 실시예에서, 센서 모듈들(600)의 행들(854 및 856)은 도 8b에 예시된 바와 같이 인터포저(852) 상에 직사각형이 아닌 그리드 패턴으로 배열될 수 있다. 또한, 행들(854 및 856)의 모듈은 인터리빙(interleaved) 이미지 출력 데이터 스트림을 출력하도록 구성될 수 있다. 센서 모듈(600)의 직사각형이 아닌 구성은, 현장에서 조명이 균일하지 않은 설정에서의 균일도를 개선할 수 있고 수차를 감소시키는 것을 도울 수 있다. 직사각형이 아닌 이미지 센서 모듈 어레이는 다양한 조명 유형을 검출하는데 이용될 수 있는 것으로 예상된다. 특히, 직사각형이 아닌 이미지 센서 어레이(850)는 EUV 애플리케이션에 특히 유리할 수 있는 것으로 예상된다.

[0042] TDI 기반의 센서, 센서 모듈, 및 센서 모듈 어레이는 일반적으로 2010년 6월 18일 출원된 미국 특허 출원 번호 제12/812,950호에 기재되어 있으며, 이는 참조에 의해 여기에 포함된다.

[0043] 부가의 실시예에서, 집광 영역을 증가시키기 위하여, 여기에서, 복수의 이미지 센서(104)(예를 들어, TDI 센서)가 하나의 실리콘 인터포저(102) 상에 실장될 수 있거나 또는 복수의 인터포저(102)가 나란히 실장될 수 있거나 둘 다일 수 있음을 생각해볼 수 있다. 어레이(700, 800, 및 850)는 본 개시의 인터포저 기반의 센서(104)가 확장될 수 있는 센서 모듈 어레이를 예시한다. 여기에서, 모듈 어레이(700, 800, 및 850)에는 한정하는 것이 아니고 단지 예시적인 것으로 해석되어야 함을 더 유의하여야 한다. 여기에서, 본 개시 전반에 걸쳐 기재된 감광 어레이 센서(104)는 다양한 센서 모듈러 어레이 패턴으로 구현될 수 있는 것으로 예상된다.

[0044] 도 9는 본 개시 전반에 걸쳐 기재된 인터포저 기반의 이미징 디바이스(100)의 하나 이상을 통합한 검사 시스템(900)을 예시한다.

[0045] 하나의 양상에서, 검사 시스템(900)은 샘플 스테이지(912) 상에 배치된 반도체 웨이퍼(908) 상의 결함을 검출하도록 구성된다. 검사 시스템(900)은 명시야(bright-field) 검사 시스템 또는 암시야(dark-field) 검사 시스템(이에 한정되는 것은 아님)과 같이 당해 기술 분야에 공지된 임의의 적합한 검사 시스템을 포함할 수 있다. 부가의 양상에서, 검사 시스템(900)은 명시야 및 암시야 모드 둘 다에서 동작하도록 구성될 수 있다. 또 다른 양상에서, 검사 시스템(900)은 EUV 파장에서 동작하는 EUV 포토마스크 검사 시스템으로서 동작하도록 반사 광학기와 함께 구성될 수 있다. 예를 들어, 검사 시스템(900)은 5 nm 파장 또는 13.5 nm 또는 그 근방의 파장에서

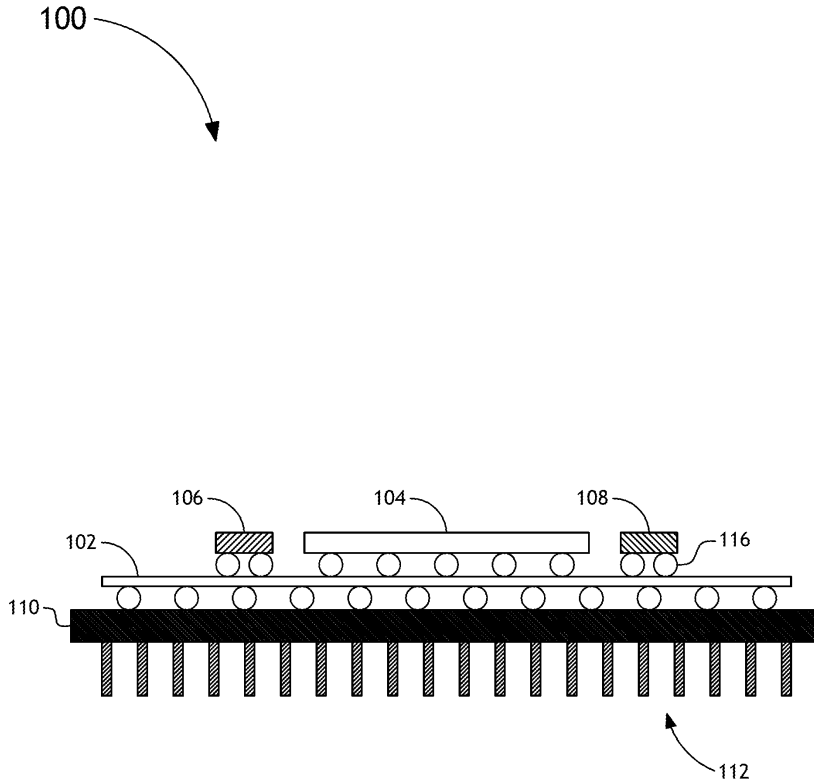
동작하도록 구성될 수 있다. 일반적으로, 예시되지 않았지만, 검사 시스템(900)은 하나 이상의 웨이퍼, 레티클, 또는 포토마스크를 검사하기에 적합한 임의의 검사 시스템을 포함할 수 있다.

- [0046] 부가의 양상에서, 검사 시스템(900)은 조명원(902), 인터포저 기반의 이미징 디바이스(906)를 구비한 검출기(904) 및 빔 스플리터(910)를 포함할 수 있다. 본 개시 전반에 걸쳐 그리고 여기에 앞서 기재한 바와 같은 인터포저 기반의 이미징 디바이스(100)가 검사 시스템(900)의 하나 이상의 이미징 디바이스(906)로서 이용될 수 있다는 것을 알아야 한다. 그리하여, 감광 어레이 센서(104) 및 이미징 디바이스(100)의 기체가 시스템(900)의 이미징 디바이스(906)에 적용되도록 해석되어야 한다. 이에 관련하여, 이미징 디바이스(906)의 TDI 센서는 실리콘 인터포저 상에 실장된 2차원 감광 어레이를 포함한다. 실리콘 인터포저는 감광 어레이로부터의 각각의 열 출력에 접속되는 증폭기 회로를 포함할 수 있다. 실리콘 인터포저 어셈블리는 감광 어레이의 클럭 및 기타 제어 신호를 구동하기 위한 드라이버, 상기 증폭기의 출력을 디지털 신호로 변환하고 직렬 비트 스트림을 출력하기 위한 상관 이중 샘플링 및 디지털타이저를 더 포함할 수 있다. 드라이버 및 디지털타이저 기능은 인터포저에 회로로서 내장될 수 있고, 또는 실리콘 인터포저 상에 배치되는 복수의 다이로 구성될 수 있거나, 또는 둘 다의 조합일 수 있다.
- [0047] 조명원(902)은 당해 기술 분야에 공지된 임의의 조명원을 포함할 수 있다. 예를 들어, 조명원(906)은 레이저 소스와 같은 협대역 광원을 포함할 수 있다. 다른 예로써, 조명원(902)은 제논 램프와 같은 광대역 소스를 포함할 수 있다. 부가의 실시예에서, 조명원(902)은 EUV 광을 발생하도록 구성될 수 있다. 예를 들어, EUV 광원은 EUV 범위의 광을 발생하도록 구성된 DPP(discharge produced plasma) 광원 또는 LPP(laser produced plasma) 광원을 포함할 수 있다. 예를 들어, EUV 조명원은 13.5 nm의 파장 또는 그 근방의 광 또는 5 nm의 파장의 광을 발생할 수 있다.
- [0048] 일부 실시예에서, 도 9에 예시된 바와 같이, 조명원(902)은 광을 빔 스플리터(910)로 지향시키도록 구성될 수 있다. 이어서, 빔 스플리터(910)는 조명원(902)으로부터의 광을 샘플 스테이지(912) 상에 배치된 웨이퍼(908) 상의 표면으로 지향시키도록 구성될 수 있다. 또한, 빔 스플리터(910)는 웨이퍼(908)로부터 반사된 광을 검출기(904)로 전달하도록 구성될 수 있다.
- [0049] 검출기(904)는 당해 기술 분야에 공지된 임의의 적합한 검출기를 포함할 수 있다. 하나의 양상에서, 검출기(904)는 전하 결합 소자 기반의 검출기를 포함할 수 있다. 이에 관련하여, 검출기(904)는 본 개시 전반에 걸쳐 기재된 바와 같이 이미징 디바이스(100) 및 감광 어레이 센서(104)를 통합할 수 있다. 다른 실시예에서, 검출기(904)는 인접하게 배열된 복수의 어레이 센서들로 구성될 수 있다. 예를 들어, 검출기(904)는 여기에 앞서 기재된 센서 모듈 어레이(700, 800, 및 850)와 같은 센서 모듈 어레이를 통합할 수 있다.
- [0050] 다른 실시예에서, 검출기(904)의 출력이 하나 이상의 컴퓨팅 시스템(914)에 통신 가능하게 연결될 수 있다. 이에 관련하여, 하나 이상의 컴퓨팅 시스템(914)은, 검출기(904)에 의해 수집되고 전송된 검출 데이터를 사용하여 웨이퍼(908) 상의 실제 결함을 검출하도록 구성될 수 있다. 하나 이상의 컴퓨팅 시스템(914)은 웨이퍼 상의 결함을 검출하도록 당해 기술 분야에 공지된 임의의 방법 및/또는 알고리즘을 이용할 수 있다. 당해 기술 분야에서의 당업자라면, 검사 시스템(900)은 반도체 웨이퍼에 걸쳐 분포된 결함을 검출하는데 이용될 수 있다는 것을 알아야 한다. 예를 들어, 검사 시스템(900)은 웨이퍼(908)의 복수의 다이에 걸쳐 분포된 복수의 결함을 검출하도록 구성될 수 있다.
- [0051] 또한, 하나 이상의 컴퓨팅 시스템(914)은, 컴퓨팅 시스템(914)이 검출기(904)에 의해 발생된 출력을 수신할 수 있도록, 임의의 적합한 방식으로(예를 들어, 당해 기술 분야에 공지된 임의의 적합한 전송 매체를 포함할 수 있는, 도 9에 도시된 점선으로 표시된 하나 이상의 전송 매체에 의해) 검출기(904)에 연결될 수 있다. 또한, 검사 시스템(900)이 하나보다 많은 수의 검출기(도시되지 않음)를 포함하는 경우, 하나 이상의 컴퓨팅 시스템(914)은 상기 기재된 바와 같이 각각의 검출기에 연결될 수 있다. 부가의 실시예에서, 웨이퍼(908)가 샘플 스테이지(912) 상에 배치될 수 있다. 샘플 스테이지(912)는 당해 기술 분야에 공지된 임의의 적합한 기계적 및/또는 로봇 어셈블리를 포함할 수 있다.
- [0052] 부가의 실시예에서, 검사 시스템(900)은, 반도체 웨이퍼(908)의 결함을 동적으로 식별하기 위하여, 시스템(900)의 다른 서브시스템으로부터의 명령어를 수락하도록 구성될 수 있다. 예를 들어, 검사 시스템(900)은 시스템(900)의 하나 이상의 컴퓨팅 시스템(914)으로부터 명령어를 수락할 수 있다. 하나 이상의 컴퓨팅 시스템(914)으로부터 명령어를 수신하면, 검사 시스템(900)은 제공된 명령어에서 식별된 반도체 웨이퍼(908)의 위치에서 검사 프로세스를 수행할 수 있다. 하나 이상의 컴퓨팅 시스템(914)은 여기에 기재된 임의의 실시예의 임의의 다른 단계(들)를 수행하도록 구성될 수 있다.

- [0053] 다른 실시예에서, 시스템(900)의 하나 이상의 컴퓨팅 시스템(914)은 유선 및/또는 무선 부분을 포함할 수 있는 전송 매체에 의해 다른 시스템으로부터의 데이터 또는 정보(예를 들어, 계측 시스템으로부터의 계측 결과 또는 추가의 검사 시스템으로부터의 검사 결과)를 수신 및/또는 획득하도록 구성될 수 있다. 이 방식에서, 전송 매체는 하나 이상의 컴퓨팅 시스템(914)과 시스템(900)의 다른 서브시스템 사이의 데이터 링크로서의 역할을 할 수 있다. 더욱이, 하나 이상의 컴퓨팅 시스템(914)은 전송 매체를 통해 외부 시스템에 데이터를 보낼 수 있다.
- [0054] 하나 이상의 컴퓨팅 시스템(914)은 개인용 컴퓨터 시스템, 메인프레임 컴퓨터 시스템, 워크스테이션, 이미지 컴퓨터, 병렬 프로세서, 또는 당해 기술 분야에 공지된 임의의 기타 디바이스를 포함할 수 있지만, 이에 한정되는 것은 아니다. 일반적으로, 용어 "컴퓨팅 시스템"은 메모리 매체로부터의 명령어를 실행하는 하나 이상의 프로세서를 갖는 임의의 디바이스를 망라하도록 넓게 정의될 수 있다.
- [0055] 여기에 기재된 바와 같은 방법을 구현하는 프로그램 명령어(918)는 캐리어 매체(916)를 통해 전송되거나 캐리어 매체(916) 상에 저장될 수 있다. 캐리어 매체(916)는 유선, 케이블과 같은 전송 매체 또는 무선 전송 링크일 수 있다. 캐리어 매체(916)는 또한 판독 전용 메모리, 랜덤 액세스 메모리, 자기 또는 광학 디스크, 또는 자기 테이프와 같은 저장 매체를 포함할 수 있다.
- [0056] 여기에 기재된 내용의 특정 양상이 도시되고 기재되었지만, 여기에서의 교시에 기초하여, 여기에 기재된 주제 및 그의 보다 넓은 양상으로부터 벗어나지 않고서 변경 및 수정이 이루어질 수 있고, 따라서 첨부된 청구항은 여기에 기재된 내용의 진정한 사상 및 범위 내에 있는 것으로서 모든 이러한 변경 및 수정을 그의 범위 내에 포함할 것임이 당해 기술 분야에서의 숙련자에게 명백할 것이다. 또한, 본 발명은 첨부된 청구항에 의해 정의됨을 이해하여야 한다.

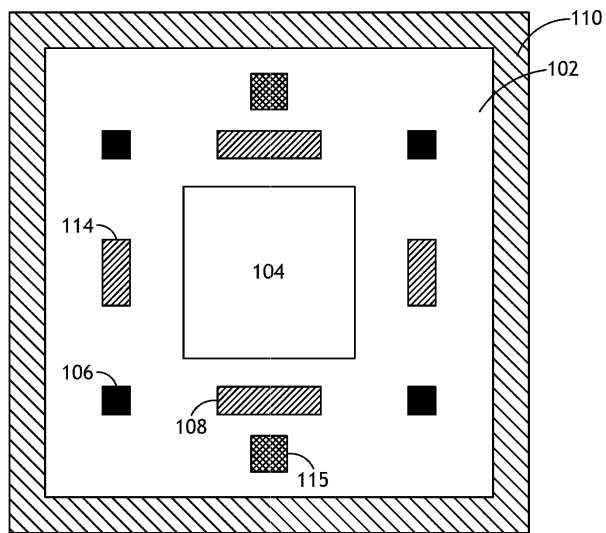
도면

도면1a

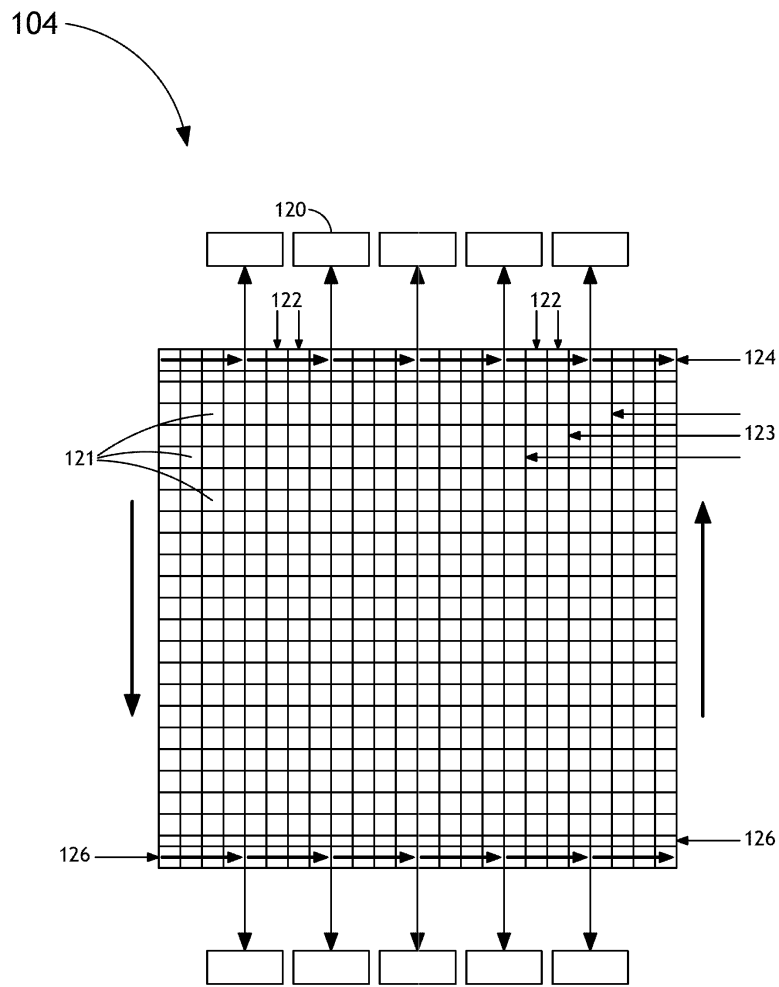


도면1b

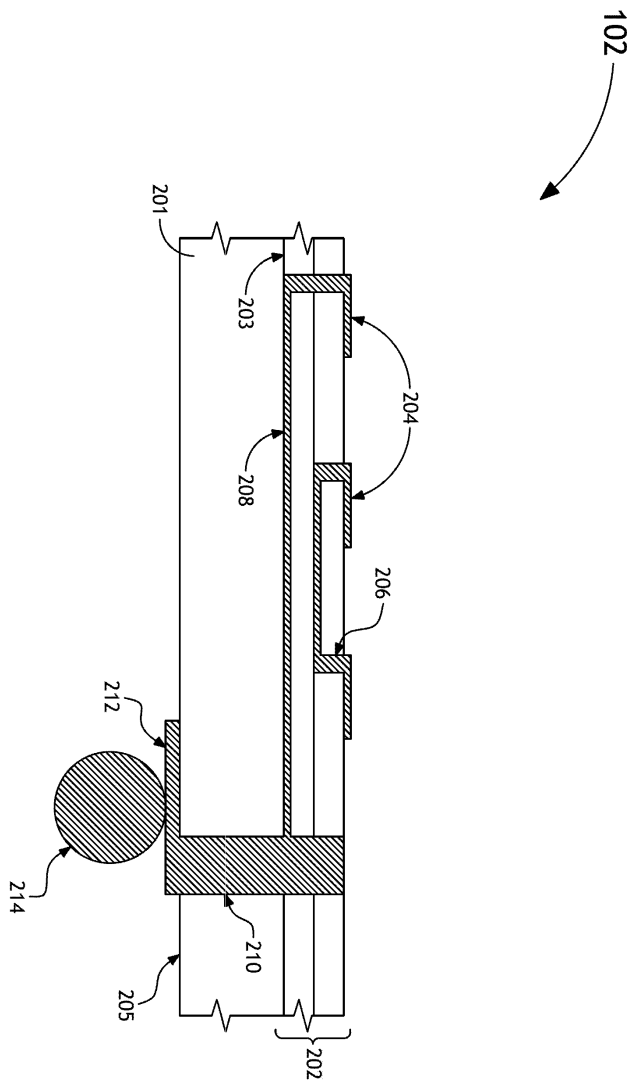
100



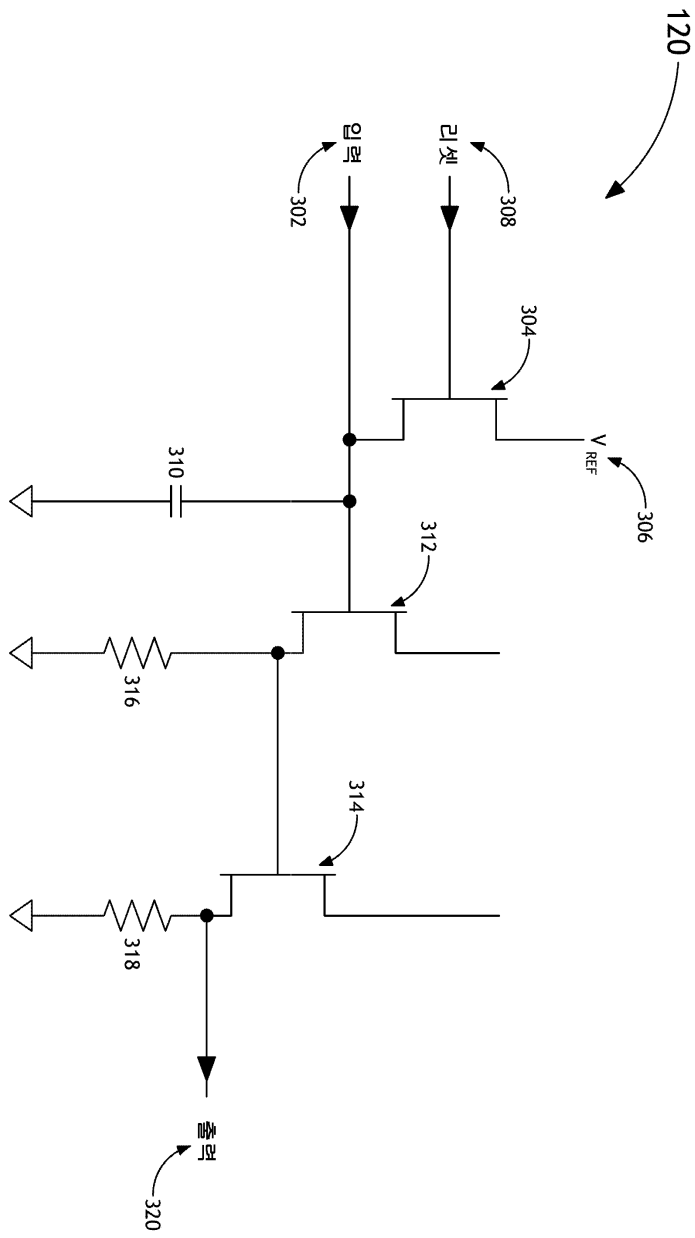
도면1c



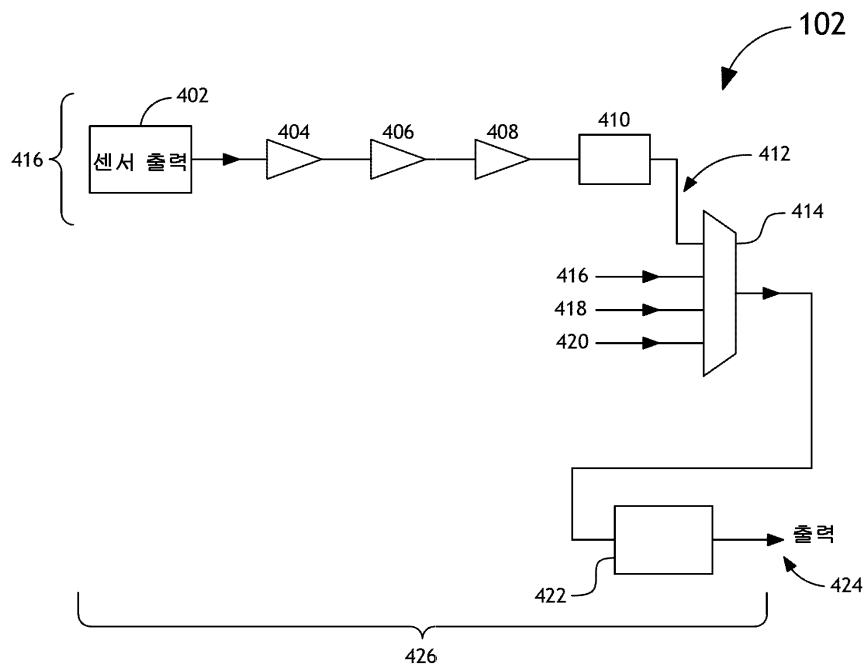
도면2



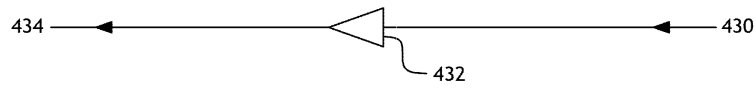
도면3



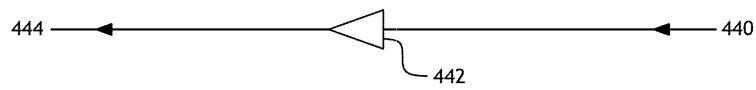
도면4a



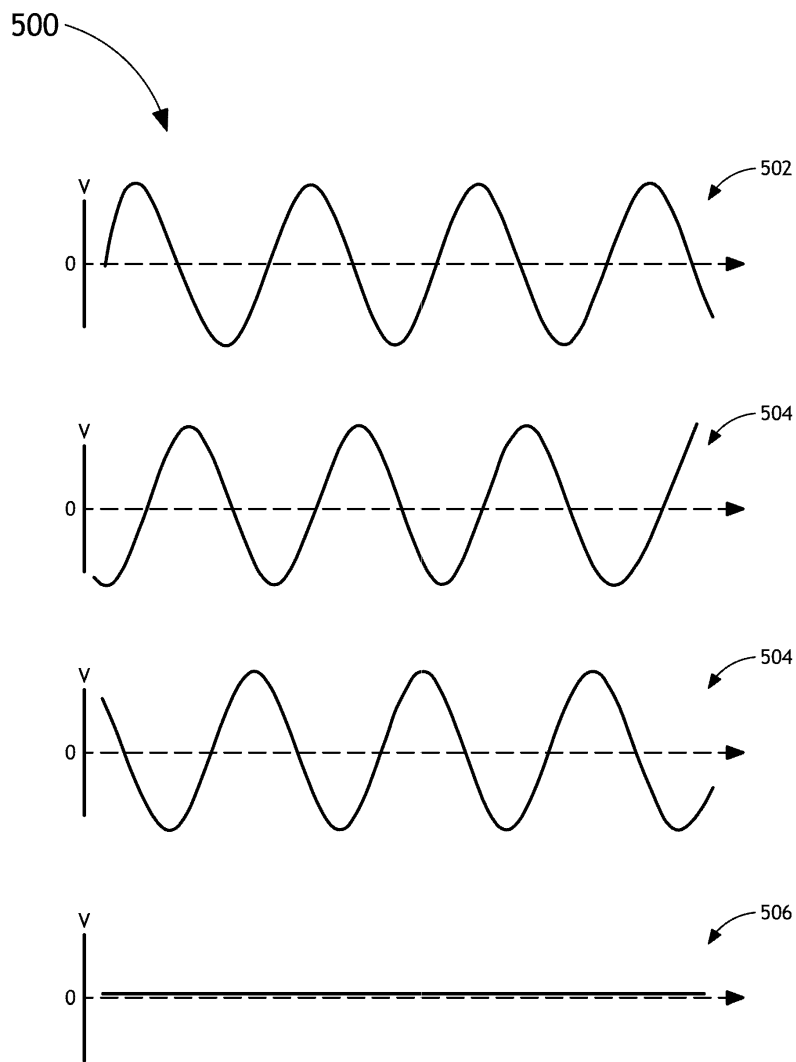
도면4b



도면4c

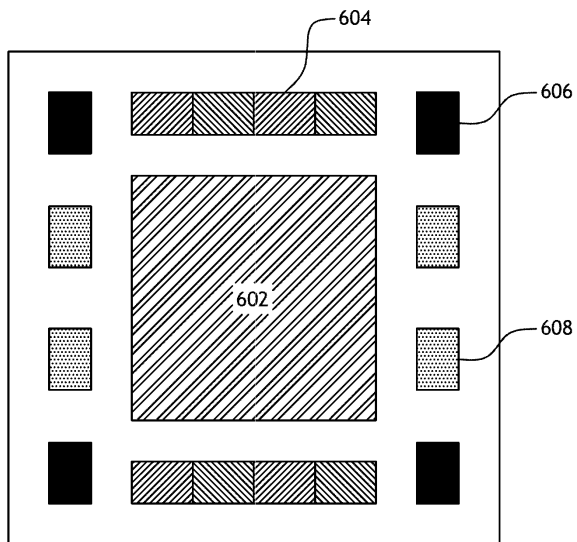


도면5

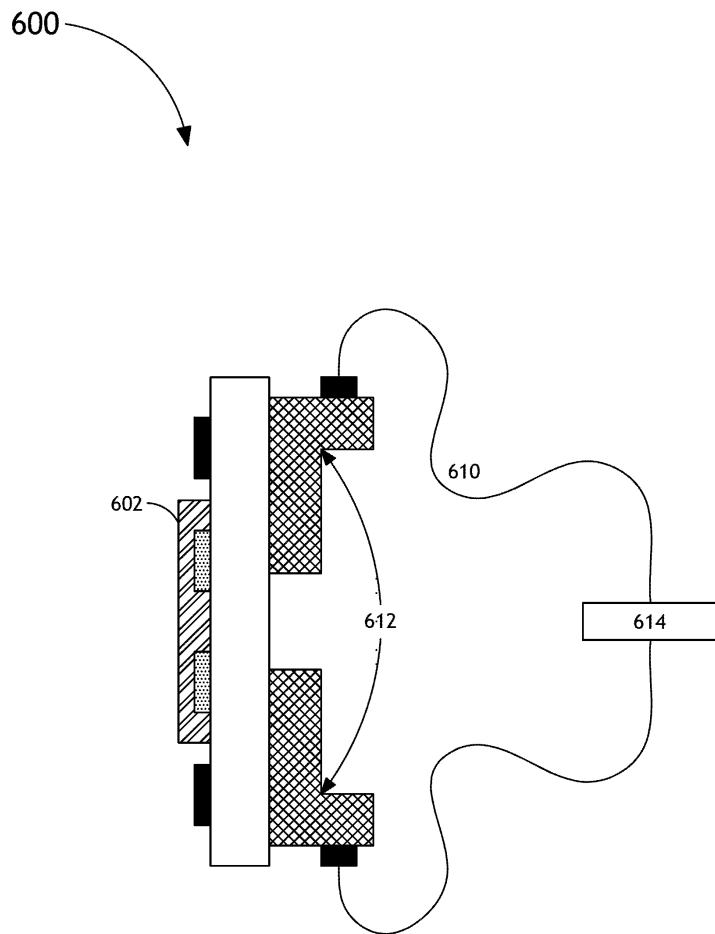


도면6a

600

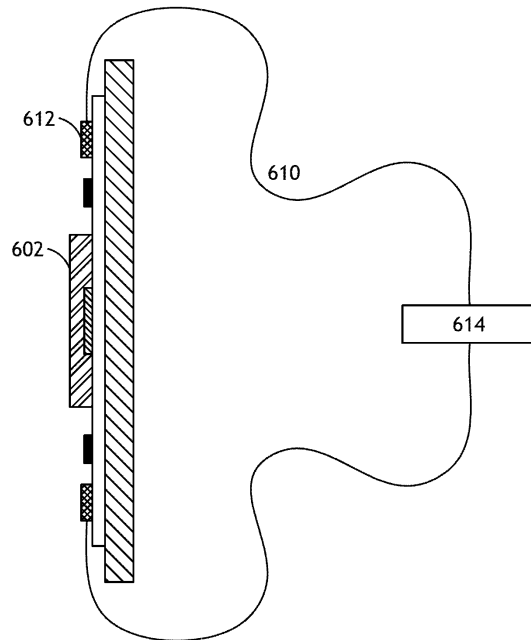


도면6b

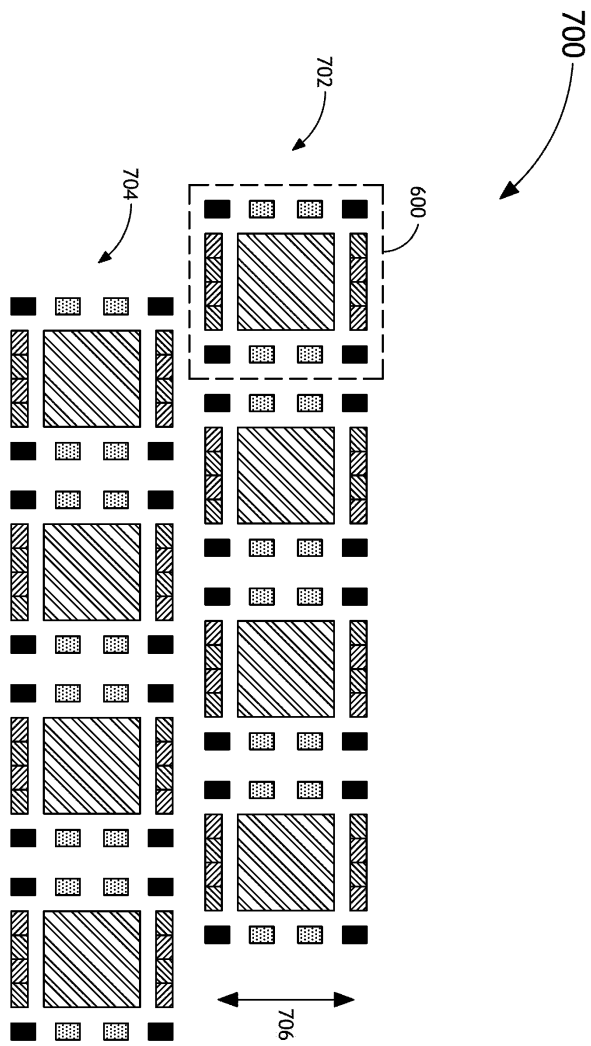


도면6c

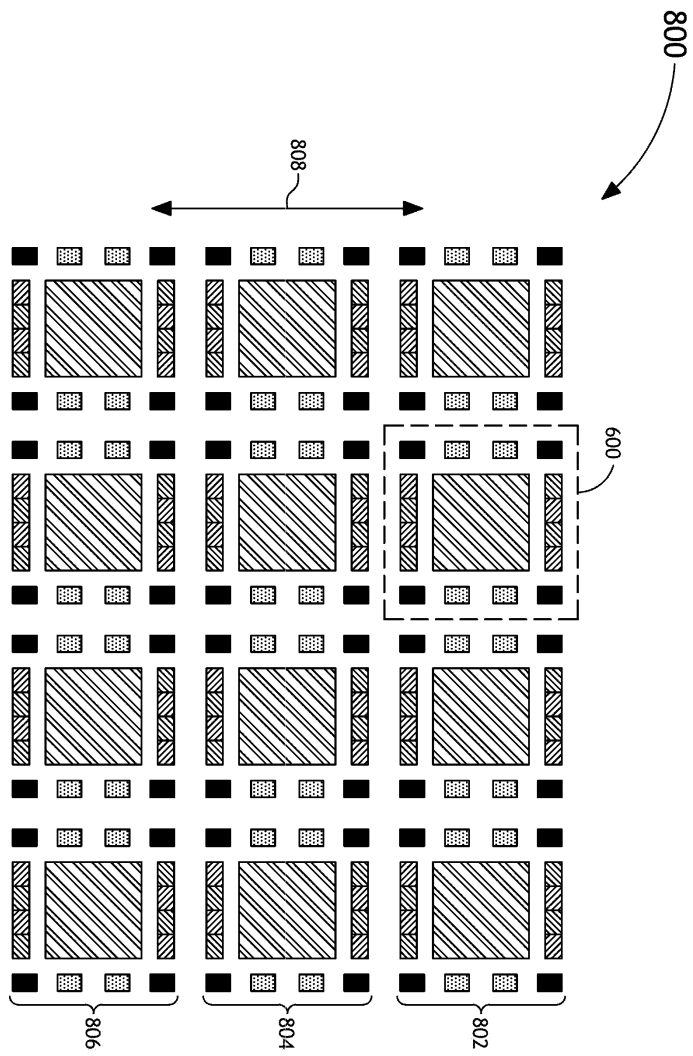
650



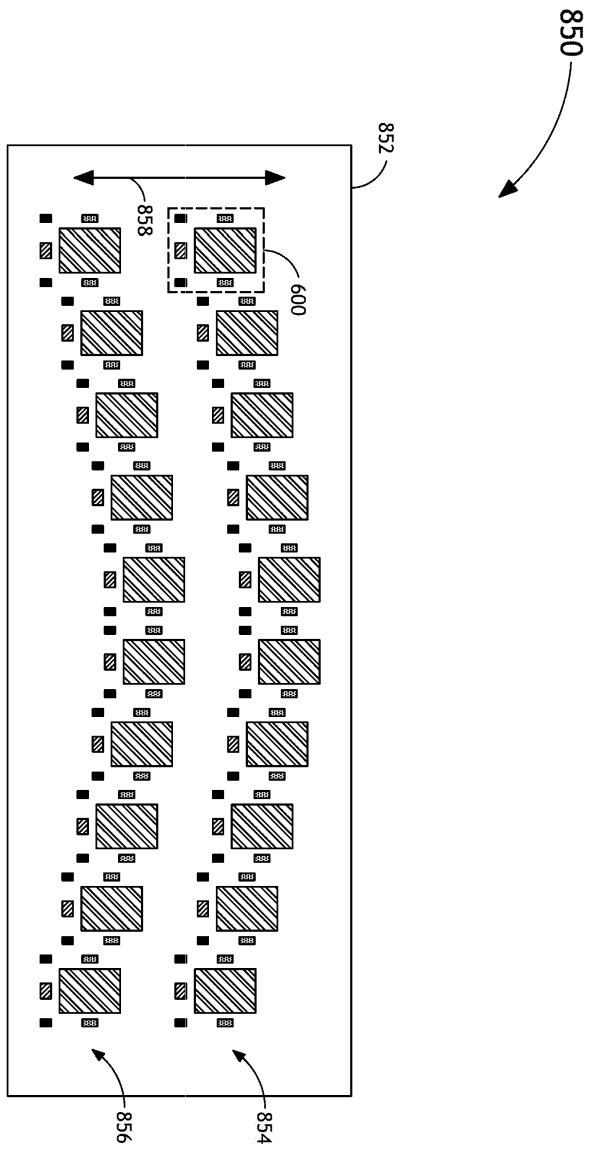
도면7



도면8a



도면8b



도면9

