

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6355311号
(P6355311)

(45) 発行日 平成30年7月11日(2018.7.11)

(24) 登録日 平成30年6月22日(2018.6.22)

(51) Int.Cl.

F 1

H01L 27/146 (2006.01)

H01L 27/146

A

H04N 5/369 (2011.01)

H04N 5/369

H04N 5/33 (2006.01)

H04N 5/33

請求項の数 23 (全 12 頁)

(21) 出願番号

特願2013-210588 (P2013-210588)

(22) 出願日

平成25年10月7日 (2013.10.7)

(65) 公開番号

特開2015-76453 (P2015-76453A)

(43) 公開日

平成27年4月20日 (2015.4.20)

審査請求日

平成28年6月29日 (2016.6.29)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100076428

弁理士 大塚 康徳

(74) 代理人 100112508

弁理士 高柳 司郎

(74) 代理人 100115071

弁理士 大塚 康弘

(74) 代理人 100116894

弁理士 木村 秀二

(74) 代理人 100130409

弁理士 下山 治

(74) 代理人 100134175

弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 固体撮像装置、その製造方法及び撮像システム

(57) 【特許請求の範囲】

【請求項 1】

基板の上に配されたエピタキシャル層であって、前記基板からの位置が遠くなるのに従つて不純物濃度が低くなる不純物濃度分布を持つ第1導電型の第1半導体領域と、

前記第1半導体領域の上に設けられた前記第1導電型の第2半導体領域と、

前記第2半導体領域に、前記第2半導体領域との間でPN接合を形成するように設けられた第2導電型の第3半導体領域と、を備え、

前記基板、前記第1半導体領域、前記第2半導体領域および前記第3半導体領域を含む構造体の深さ方向において、前記第2半導体領域が、前記第3半導体領域の側から順に、第1領域、第2領域、第3領域を有し、

前記第1領域および前記第3領域における前記第1導電型の不純物濃度のピークが前記第2領域における前記第1導電型の不純物濃度のピークより高い、

ことを特徴とする固体撮像装置。

【請求項 2】

前記第1領域における前記第1導電型の不純物濃度のピークが前記第3領域における前記第1導電型の不純物濃度のピークより高い、

ことを特徴とする請求項1に記載の固体撮像装置。

【請求項 3】

前記第1半導体領域の上に、前記第1半導体領域に接しつつ前記第2半導体領域と隣接するように設けられた前記第2導電型の第4半導体領域を更に備える、

10

20

ことを特徴とする請求項 1 又は請求項 2 に記載の固体撮像装置。

【請求項 4】

前記第 4 半導体領域はエピタキシャル層である、

ことを特徴とする請求項 3 に記載の固体撮像装置。

【請求項 5】

各々が光電変換部を含む複数の画素と、該複数の画素との間で信号の授受を行うユニットと、を備えており、

前記ユニットは、前記第 4 半導体領域に設けられている、

ことを特徴とする請求項 3 又は 4 に記載の固体撮像装置。

【請求項 6】

10

前記ユニットは、MOSトランジスタを有しており、

前記第 4 半導体領域には、前記第 1 導電型のウェルが設けられ、

前記MOSトランジスタの前記第 2 導電型のソース領域及び前記第 2 導電型のドレイン領域は前記ウェルに設けられ、

前記ウェルと前記第 4 半導体領域との間には、前記第 4 半導体領域よりも不純物濃度が高い前記第 2 導電型の第 5 半導体領域が設けられている、

ことを特徴とする請求項 5 に記載の固体撮像装置。

【請求項 7】

前記第 4 半導体領域には、前記第 2 導電型の第 2 のウェルが設けられ、

前記第 5 半導体領域がある深さにおいて、前記第 2 のウェルの下の不純物濃度は、前記第 5 半導体領域の不純物濃度より低い、

ことを特徴とする請求項 6 に記載の固体撮像装置。

【請求項 8】

20

前記第 4 半導体領域の厚さは、1 μm 以上かつ10 μm 以下の範囲内である、

ことを特徴とする請求項 3 乃至 7 のいずれか 1 項に記載の固体撮像装置。

【請求項 9】

前記第 4 半導体領域における前記第 2 導電型の不純物濃度が $1 \times 10^{14} \sim 1 \times 10^{15}$ cm⁻³ の範囲内である、

ことを特徴とする請求項 3 乃至 8 のいずれか 1 項に記載の固体撮像装置。

【請求項 10】

30

前記第 1 半導体領域の厚さは、5 μm 以上かつ 500 μm 以下の範囲内である、

ことを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の固体撮像装置。

【請求項 11】

前記第 2 半導体領域の厚さは、1 μm 以上かつ 10 μm 以下の範囲内である、

ことを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の固体撮像装置。

【請求項 12】

前記基板と前記第 1 半導体領域との間に設けられた前記第 1 導電型の第 6 半導体領域をさらに備え、前記第 6 半導体領域は、前記第 1 導電型の不純物濃度が前記第 1 半導体領域よりも高い、

ことを特徴とする請求項 1 乃至 11 のいずれか 1 項に記載の固体撮像装置。

40

【請求項 13】

前記第 3 領域の不純物濃度ピークにおける不純物濃度と、前記第 1 半導体領域の不純物濃度とが、第 1 型半導体領域と第 2 半導体領域との境界領域にポテンシャル障壁が生じないように設定されている、

ことを特徴とする請求項 1 乃至 12 のいずれか 1 項に記載の固体撮像装置。

【請求項 14】

請求項 1 乃至 13 のいずれか 1 項に記載の固体撮像装置と、

前記固体撮像装置によって得られた近赤外光の画像と可視光の画像とを重ね合わせて出力する表示部と、を備える、

ことを特徴とする撮像システム。

50

【請求項 15】

基板の上に、エピタキシャル成長法により、第1導電型の第1半導体領域を、前記第1導電型の不純物濃度が前記基板からの位置が遠くなるのに従って低くなるように形成する工程と、

前記第1半導体領域にイオン注入を行って、前記第1導電型の第2半導体領域を形成する工程と、

前記第2半導体領域に、前記第2半導体領域との間でPN接合を形成するように、光電変換部の電荷蓄積領域となる第2導電型の第3半導体領域を形成する工程と、を有し、

前記第2半導体領域を形成する工程では、

前記基板、前記第1半導体領域、前記第2半導体領域および前記第3半導体領域を含む構造体の深さ方向において、前記第2半導体領域が、前記第3半導体領域の側から順に、第1領域、第2領域、第3領域を有し、

前記第1領域および前記第3領域における前記第1導電型の不純物濃度のピークが前記第2領域における前記第1導電型の不純物濃度のピークより高くなるように、

前記第2半導体領域を形成する、

ことを特徴とする固体撮像装置の製造方法。

【請求項 16】

基板の上に、エピタキシャル成長法により、第1導電型の第1半導体領域を、前記第1導電型の不純物濃度が前記基板からの位置が遠くなるのに従って低くなるように形成する工程と、

前記第1半導体領域の上に、エピタキシャル成長法により、第2導電型の第4半導体領域を形成する工程と、

前記第4半導体領域の一部にイオン注入を行って、前記第1導電型の第2半導体領域を形成する工程と、

前記第2半導体領域に、前記第2半導体領域との間でPN接合を形成するように、光電変換部の電荷蓄積領域となる前記第2導電型の第3半導体領域を形成する工程と、を有し、

前記第2半導体領域を形成する工程では、

前記基板、前記第1半導体領域、前記第2半導体領域および前記第3半導体領域を含む構造体の深さ方向において、前記第2半導体領域が、前記第3半導体領域の側から順に、第1領域、第2領域、第3領域を有し、

前記第1領域および前記第3領域における前記第1導電型の不純物濃度のピークが前記第2領域における前記第1導電型の不純物濃度のピークより高くなるように、

前記第2半導体領域を形成する、

ことを特徴とする固体撮像装置の製造方法。

【請求項 17】

前記第2半導体領域を形成する工程では、前記第1領域における前記第1導電型の不純物濃度のピークが前記第3領域における前記第1導電型の不純物濃度のピークより高くなるように、前記第2半導体領域を形成する、

ことを特徴とする請求項15又は16に記載の固体撮像装置の製造方法。

【請求項 18】

前記第1領域を形成するためのイオン注入と、前記第2領域を形成するためのイオン注入とが互いに異なる条件でなされる

ことを特徴とする請求項15乃至17のいずれか1項に記載の固体撮像装置の製造方法。

【請求項 19】

前記第4半導体領域の前記一部とは別の部分に、前記光電変換部からの信号を処理するユニットを形成する工程を含む、

ことを特徴とする請求項16に記載の固体撮像装置の製造方法。

【請求項 20】

10

20

30

40

50

前記ユニットは、MOSトランジスタを有しており、
前記第4半導体領域の前記別の部分に、前記第1導電型のウェルを形成する工程と、
前記MOSトランジスタの前記第2導電型のソース領域および前記第2導電型のドレイン領域を前記ウェルに形成する工程と、
前記ウェルと前記第1半導体領域との間の領域の不純物濃度を、前記第4半導体領域の不純物濃度よりも高くする工程と、を有する、
ことを特徴とする請求項19に記載の固体撮像装置の製造方法。

【請求項21】

前記第1半導体領域を形成する工程では、前記第1半導体領域の厚さが5μm以上かつ500μm以下の範囲内になるように前記第1半導体領域を形成する、
ことを特徴とする請求項15乃至20のいずれか1項に記載の固体撮像装置の製造方法。
。

10

【請求項22】

前記第2半導体領域を形成する工程では、前記第2半導体領域の厚さが1μm以上かつ10μm以下の範囲内になるように前記第2半導体領域を形成する、
ことを特徴とする請求項15乃至21のいずれか1項に記載の固体撮像装置の製造方法。
。

【請求項23】

前記第1半導体領域を形成する工程の前に、前記基板に対して前記第1導電型の不純物を注入して前記第1導電型の第6半導体領域を形成する工程をさらに有し、
前記第6半導体領域は、前記第1導電型の不純物濃度が前記第1半導体領域よりも高い
、
ことを特徴とする請求項15乃至22のいずれか1項に記載の固体撮像装置の製造方法。
。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、その製造方法及び撮像システムに関する。

【背景技術】

【0002】

30

固体撮像装置は、基板に形成された光電変換部(PN接合ダイオード)を備え、該光電変換部に入射した光により生じた電荷を読み出す。特許文献1には、基板上に設けられたP型エピタキシャル層と、該P型エピタキシャル層の上に設けられたN型エピタキシャル層とで構成された光電変換部が開示されている。P型エピタキシャル層は、下側から上側に向かってP型の不純物濃度が低くなるように形成され、N型エピタキシャル層は、下側から上側に向かってN型の不純物濃度が高くなるように形成されている。特許文献1の構造によると、例えば、光電変換により生じた電荷の水平方向への移動が抑制され、画素間のクロストークが防止される。

【先行技術文献】

【特許文献】

40

【0003】

【特許文献1】特開2008-034836号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

光電変換により生じた電荷は、光電変換部の不純物濃度分布(即ち、ポテンシャル分布)の影響を受けて移動しうる。上述のN型ないしP型の各エピタキシャル層は、エピタキシャル成長用チャンバ内のドーパント濃度を調整しながらエピタキシャル成長を行うことにより形成され、不純物濃度分布を正確に制御することが容易ではない。そのため、エピタキシャル成長法によって形成された光電変換部によると、光電変換により生じた電荷を

50

読み出すための電荷転送効率を向上させることが難しい。

【0005】

本発明の目的は、光電変換により生じた電荷の転送効率の向上に有利な技術を提供することにある。

【課題を解決するための手段】

【0006】

本発明の1つの側面は、固体撮像装置に係り、前記固体撮像装置は、基板の上に配されたエピタキシャル層であって、前記基板からの位置が遠くなるのに従って不純物濃度が低くなる不純物濃度分布を持つ第1導電型の第1半導体領域と、前記第1半導体領域の上に設けられた前記第1導電型の第2半導体領域と、前記第2半導体領域に、前記第2半導体領域との間でPN接合を形成するように設けられた第2導電型の第3半導体領域と、を備え、前記基板、前記第1半導体領域、前記第2半導体領域および前記第3半導体領域を含む構造体の深さ方向において、前記第2半導体領域が、前記第3半導体領域の側から順に、第1領域、第2領域、第3領域を有し、前記第1領域および前記第3領域における前記第1導電型の不純物濃度のピークが前記第2領域における前記第1導電型の不純物濃度のピークより高い。

10

【発明の効果】

【0007】

本発明によれば、光電変換により生じた電荷の転送効率の向上に有利である。

【図面の簡単な説明】

20

【0008】

【図1】固体撮像装置の構成例を説明する図。

【図2】固体撮像装置における各層の不純物濃度分布を説明する図。

【図3】固体撮像装置におけるP型ウェルの不純物濃度分布を説明する図。

【図4】半導体基板に対する光の吸収率を説明する図。

【図5】固体撮像装置の製造方法の例を説明する図。

【図6】固体撮像装置の構成例を説明する図。

【発明を実施するための形態】

【0009】

(第1実施形態)

30

図1～5を参照しながら第1実施形態を説明する。図1は、本実施形態の固体撮像装置100の構造を説明する模式図である。固体撮像装置100は、画素が配列された画素領域R1と、各画素との間で信号の授受を行うためのユニットが配された周辺領域R2とを有する。ここでは説明の容易化のため、画素領域R1に1画素を示している。周辺領域R2のユニットは、例えば、各画素を駆動するための駆動部、各画素から読み出された信号を処理するための信号処理部、各画素から読み出された信号を出力するための出力部のうちの1つまたは複数を含む。

【0010】

固体撮像装置100は、P型(第1導電型)の基板1と、基板1の上部に設けられたP型半導体領域2と、P型半導体領域2の上に設けられたP型半導体領域3と、P型半導体領域3の上に設けられたN型(第2導電型)半導体領域4とを備えている。P型半導体領域2は、基板1に対してP型の不純物を注入することにより形成された高濃度不純物領域である。P型半導体領域3は、エピタキシャル成長法によって基板1の上方(P型半導体領域2の上)に形成された第1のエピタキシャル層である。P型半導体領域3は、下側から上側に向かって、P型の不純物濃度が低くなるように形成されている。N型半導体領域4は、エピタキシャル成長法によってP型半導体領域3の上に形成された第2のエピタキシャル層である。N型半導体領域4は、P型半導体領域3に接しつつ、後述のP型半導体領域5と隣接するように設けられる。

40

【0011】

固体撮像装置100は、画素領域R1において、N型半導体領域4に隣接するP型半導

50

体領域 5 をさらに備えている。P 型半導体領域 5 は、P 型半導体領域 3 の上に形成された領域（N 型半導体領域 4 と同時に形成された領域）にイオン注入法により形成された P 型ウェルである。又は、P 型半導体領域 5 は、P 型半導体領域 3 の上部に設けられてもよい。画素を構成する各素子は P 型半導体領域 5 に形成される。ここでは、N 型半導体領域 6 と、P 型半導体領域 7 と、N 型半導体領域 8 と、ゲート電極 14 とが例示されている。ゲート電極 14 は、P 型半導体領域 5 の上に絶縁膜（不図示）を介して形成される。なお、各素子は素子分離部 13 により分離されている。その他、画素を構成する各トランジスタのソース領域およびドレイン領域（共に不図示）が、P 型半導体領域 5 に形成される。

【 0 0 1 2 】

N 型半導体領域 6 は、P 型半導体領域 5 との間で P N 接合を形成している。これにより 10 P 型半導体領域 5 と N 型半導体領域 6 とはフォトダイオードを形成している。また、P 型半導体領域 7 は、フォトダイオードの電荷蓄積領域である N 型半導体領域 6 が、半導体 - 絶縁膜の界面から隔離されるように形成され、これによって暗電流成分が低減される。このような構造により光電変換部が形成されており、該光電変換部に入射した光量に応じた量の電荷が生じる。

【 0 0 1 3 】

N 型半導体領域 8 はフローティングディフュージョン領域とも称され、その電位は、光電変換部で生じた電荷を読み出す前に、例えばリセットトランジスタ（不図示）により初期化される。光電変換部で生じた電荷は、ゲート電極 14 に所定の電圧が印加されることにより P 型半導体領域 5 の表面付近に形成された N 型チャネルを介して、N 型半導体領域 8 に転送される。そして、N 型半導体領域 8 の電位の変動量に応じた信号が画素信号として読み出される。 20

【 0 0 1 4 】

周辺領域 R2 には、前述のユニットを構成する 1 以上の PMOS トランジスタ及び NMOS トランジスタが形成されている。これらのトランジスタは、N 型半導体領域 4 に形成されるか、あるいは、N 型半導体領域 4 に形成されたウェルに形成される。この構成により、周辺領域 R2 で生じたノイズ成分が画素領域 R1 の P 型半導体領域 5 に混入することによるノイズが低減される。

【 0 0 1 5 】

PMOS トランジスタは、N 型半導体領域 4 の上部に設けられた N 型半導体領域 9 と、その上に絶縁膜を介して設けられたゲート電極 14 と、N 型半導体領域 9 に設けられた 2 つの P 型半導体領域 11 と、で形成される。N 型半導体領域 9 はイオン注入法により形成された N 型ウェルであり、2 つの P 型半導体領域 11 は該 PMOS トランジスタの P 型ソース領域及び P 型ドレイン領域である。 30

【 0 0 1 6 】

また、NMOS トランジスタは、N 型半導体領域 4 の上部に設けられた P 型半導体領域 10 と、その上に絶縁膜を介して設けられたゲート電極 14 と、P 型半導体領域 10 に設けられた 2 つの N 型半導体領域 12 と、で形成される。P 型半導体領域 10 はイオン注入法により形成された P 型ウェルであり、2 つの N 型半導体領域 12 は該 NMOS トランジスタの N 型ソース領域及び N 型ドレイン領域である。 40

【 0 0 1 7 】

なお、ここでは、上述の図 1 の構造を用いるが、本発明はこの構造に限られるものではなく、例えば各半導体領域の極性（P 型 / N 型）を逆にした構造でもよい。また、P 型半導体領域 2 が省略され、基板 1 と P 型半導体領域 3 とが互いに接するように配されてもよい。また、N 型半導体領域 4 の導電型は必ずしも N 型にしなくてもよく、図 1 の構造において、N 型半導体領域 4 の導電型だけを P 型やイントリンジック型に変更してもよい。

【 0 0 1 8 】

図 2 は、図 1 におけるカットライン A - A' 上の半導体領域 1 ~ 7 の不純物濃度分布を説明する図である。

【 0 0 1 9 】

10

20

30

40

50

P型半導体領域2は、前述のとおり、P型の基板1に対してP型の不純物を注入することにより形成された高濃度不純物領域である。イオン注入法によるとエピキタシャル成長法よりも容易に高い不純物濃度分布を形成することが可能であり、P型半導体領域2に例示される埋め込み型の高濃度不純物領域を形成することができる。P型の高濃度不純物領域は、電荷（ここでは電子）にとって高いポテンシャル障壁を形成するため、P型半導体領域2は、光電変換部で生じた電荷が基板1側にリークすることを防止する。

【0020】

P型半導体領域3は、前述のとおり、エピタキシャル成長法によってP型半導体領域2の上に形成されたエピタキシャル層である。P型半導体領域3は、下側（基板1ないしP型半導体領域2の側）から上側に向かって不純物濃度が低くなるように形成される。このことは、エピタキシャル成長用チャンバ内に基板を設置した後、該チャンバ内のドーパント濃度を調整しつつエピタキシャル成長を行えばよい。この不純物濃度分布によると、上記下側から上側に向かってポテンシャル障壁が低くなる。そのため、基板の深い位置で生じた電荷が、半導体領域の表面（上側）に向かって効率的に集められる。また、エピタキシャル成長法によると格子欠陥密度の低い半導体領域を形成することができる。

10

【0021】

半導体領域5～7のそれぞれは、P型半導体領域3の上に設けられたN型半導体領域4（エピタキシャル層）の一部にイオン注入法により形成された、P型ウェル、N型高濃度不純物領域、及びP型高濃度不純物領域である。なお、N型半導体領域4（エピタキシャル層）が形成されず、半導体領域5～7のそれぞれがP型半導体領域3の上部に形成されてもよい。

20

【0022】

図3は、図2の不純物濃度分布のうち半導体領域5～7の部分を詳細に説明する図である。図中において、実線は、P型不純物の不純物濃度分布、つまり、アクセプタの濃度分布を示しており、破線は、N型不純物の不純物濃度分布、つまり、ドナーの濃度分布を示している。よって、実線が破線よりも大きい領域はP型を形成しており（半導体領域5及び7）、破線が実線よりも大きい領域はN型を形成している（半導体領域6）。

【0023】

P型半導体領域5は、上側（N型半導体領域6の側）から順に領域301～303を含む。領域302の不純物濃度のピークは、領域303の不純物濃度のピークよりも低くなっている。この不純物濃度分布により、P型半導体領域3からの電荷が半導体領域の表面（上側）に向かって効率的に集められる。イオン注入法によるP型半導体領域5の形成は、P型半導体領域3とP型半導体領域5との境界領域にポテンシャル障壁が生じないようにイオン注入条件を設定して為されるとよい。なお、イオン注入は、複数回にわたってそれぞれ異なる注入条件で為されてもよい。

30

【0024】

また、P型半導体領域5の領域301の不純物濃度のピークは領域302の不純物濃度のピークよりも高くなっている。領域301は、フォトダイオードの電荷蓄積領域であるN型半導体領域6に接するように形成されている。領域302は、領域301の下に設けられる。この構造によると、領域301とN型半導体領域6とで形成されるPN接合における空乏層の幅が狭くなり、また、電荷蓄積領域であるN型半導体領域6が略完全に空乏化するための空乏化電圧が小さくなる。

40

【0025】

ここで、領域301の不純物濃度が低い構造では、P型半導体領域5とN型半導体領域6とで形成されるPN接合における空乏層の幅が広くなってしまい、また、上述の空乏化電圧が高くなってしまう。また、領域301の不純物濃度のピーク位置が深い（P型半導体領域3の側）と、光電変換により生じた電荷をN型半導体領域6に集めるのに際してポテンシャル障壁となってしまう。また、領域302と領域303との不純物濃度の大小関係が逆になってしまっても、ポテンシャル障壁となってしまう。これらは、N型半導体領域8への電荷転送効率の低下をもたらしうる。

50

【0026】

そこで、本実施形態では、P型半導体領域5の各領域301～303を、図3に例示されるような不純物濃度分布が形成されるようにイオン注入法で形成する。具体的には、光電変換により生じた電荷をP型半導体領域3からN型半導体領域6に効率的に集めつつ上述の空乏化電圧を小さくする不純物濃度分布を形成している。この構造により、光電変換により生じた電荷は、電荷蓄積領域であるN型半導体領域6に適切に蓄積される。その結果、N型半導体領域8への電荷転送効率が向上される。

【0027】

ここでは図3に例示された不純物濃度分布を有する半導体領域5～7をイオン注入法で形成した構造を例示したが、本発明はこの構造に限られるものではない。例えば、固体撮像装置の仕様等に応じて、他の不純物濃度分布を有する半導体領域をイオン注入法で形成してもよい。10

【0028】

N型半導体領域4の厚さは、不純物濃度分布をイオン注入によって高精度で制御することが可能な厚さであればよく、例えば1μm以上かつ10μm以下の範囲内とすればよい。また、P型半導体領域3の厚さは、エピタキシャル成長法で形成するのに適切な厚さであればよく、例えば5μm以上かつ500μm以下の範囲内とすればよい。

【0029】

図4は、シリコンで構成された基板における光の吸収率を示しており、縦軸は光の吸収率を示し、横軸は該基板の厚さを示し、光の波長をパラメータとして示している。図4によると、例えば、波長=800nmの光は、厚さ50μmの基板によってほぼ100%吸収される。よって、P型半導体領域3の厚さを50μm程度とすると、例えば赤色光や赤外光により生じた電荷が半導体領域の表面（上側）に向かって効率的に集められ、例えば、深さ3～5μm程度の光電変換部を用いた構造と比較すると、感度が3～4倍向上する。20

【0030】

図5は、固体撮像装置100の製造方法を工程ごとに示す模式図である。まず、図5(a)に例示されるように、P型の基板1に、P型の不純物（例えばホウ素）をイオン注入法により注入し、P型半導体領域2を形成する。P型半導体領域2は、不純物濃度が例えば $1 \times 10^{17} \sim 1 \times 10^{18}$ [cm⁻³]程度になるように形成されればよい。なお、この工程は実施されなくてもよい。30

【0031】

次に、図5(b)に例示されるように、P型半導体領域2の上にP型半導体領域3を、例えば気相エピタキシャル成長法で形成する。この方法によると、格子欠陥の少ない結晶構造が得られ、ノイズ成分が低減され、固体撮像装置100の高精度化に有利である。P型半導体領域3は、下側A（基板1ないしP型半導体領域2の側）から上側Bに向かって不純物濃度が低くなるように形成され、例えば $1 \times 10^{15} \sim 1 \times 10^{18}$ [cm⁻³]の範囲内の不純物濃度分布にする。なお、不純物濃度分布は、電荷（ここでは電子）にとってのポテンシャル障壁が生じないように形成されればよく、略一次曲線の勾配でもよいし、階段状に変化させてもよい。本実施形態では、不純物濃度が、下側Aから上側Bに向かって 2×10^{17} 、 9×10^{16} 、 4×10^{16} 、 2×10^{16} 、 1×10^{16} [cm⁻³]と変化するような分布を形成した。40

【0032】

次に、図5(c)に例示されるように、P型半導体領域3の上に、N型半導体領域4を、例えば気相エピタキシャル成長法で形成する。N型半導体領域4は、例えばリンやヒ素のようなN型不純物を用いて、不純物濃度が $1 \times 10^{14} \sim 1 \times 10^{15}$ [cm⁻³]程度になるように形成される。ここでは、N型不純物としてリンを用いて、不純物濃度を 5×10^{14} [cm⁻³]とした。

【0033】

次に、図5(d)では、N型半導体領域4に酸化膜（不図示）を形成し、さらに素子分50

離領域 13 を形成する。その後、画素領域 R1 に開口を有するフォトレジスト 51d を形成し、イオン注入法により P 型不純物を注入して P 型半導体領域 5 (P 型ウェル) を形成する。前述のとおり、P 型半導体領域 5 は図 3 に例示されるような不純物濃度分布を有する。P 型半導体領域 5 を形成するためのイオン注入は、複数回にわたってそれぞれ異なる注入条件で為され、P 型半導体領域 5 は、複数段の P 型領域により形成されてもよい。P 型半導体領域 5 は、前述のとおり、P 型半導体領域 3 と P 型半導体領域 5 との境界領域にポテンシャル障壁が生じないように形成されるとよい。

【 0 0 3 4 】

次に、図 5 (e) に例示されるように、周辺領域 R2 のうち N MOS ドランジスタが形成されるべき領域に開口を有するフォトレジスト 51e を形成し、イオン注入法により P 型不純物を注入して P 型半導体領域 10 (P 型ウェル) を形成する。なお、P 型半導体領域 5 の不純物濃度ピークが P 型半導体領域 10 よりも高くなるようにしてもよく、上述の空乏化電圧を小さくし、フローティングディフュージョンである N 型半導体領域 8 のリセット時の電圧 (転送電圧) を下げてもよい。10

【 0 0 3 5 】

同様にして、図 5 (f) に例示されるように、周辺領域 R2 のうち PMOS ドランジスタが形成されるべき領域に開口を有するフォトレジスト 51f を形成し、イオン注入法により N 型不純物を注入して N 型半導体領域 9 (N 型ウェル) を形成する。

【 0 0 3 6 】

その後、公知の半導体製造プロセスを用いて各素子を形成すればよい。具体的には、半導体領域 5、9 及び 10 の上に、ゲート絶縁膜を介して各ゲート電極 14 を形成する。ゲート電極 14 の形成後、さらに、N 型半導体領域 6、8 及び 12、並びに、P 型半導体領域 7 及び 11 をそれぞれ形成する。20

【 0 0 3 7 】

以上のような手順で、光電変換部や各 MOS ドランジスタ等の各素子が形成され、図 1 に例示した構造が完成する。

【 0 0 3 8 】

以上、本実施形態によると、P 型半導体領域 5 がイオン注入法によって形成される。イオン注入法によると、エピタキシャル成長法と比べて、P 型半導体領域 5 の不純物濃度分布を高い精度で調整することが可能である。そのため、P 型半導体領域 3 からの電荷を半導体領域の表面 (上側) に向かって効率的に集めつつ電荷蓄積領域である N 型半導体領域 6 に蓄積することが可能であり、その結果、N 型半導体領域 8 への電荷転送効率を向上させることができる。30

【 0 0 3 9 】

以上、本実施形態によると、電荷転送効率を向上するのに有利である。特に、半導体基板の深い領域で光電変換が生じうる波長の大きい光、例えば赤色光や赤外光によって生じた電荷を効率的に蓄積し、電荷転送を行うのに有利である。

【 0 0 4 0 】

(第 2 実施形態)

図 6 を参照しながら第 2 実施形態を説明する。本実施形態は、P 型半導体領域 10 の下に N 型半導体領域 101 が設けられている点で第 1 実施形態と異なる。N 型半導体領域 101 は、N 型半導体領域 4 の不純物濃度よりも高い。第 1 実施形態 (図 1) の構造によると、周辺領域 R2 において、P 型半導体領域 10 と N 型半導体領域 4 と P 型半導体領域 3 とによる PNP の寄生バイポーラトランジスタが形成されている。一方、本実施形態の構造によると、高不純物濃度領域である N 型半導体領域 101 により、該寄生バイポーラトランジスタがオンすることが防止される。よって、本実施形態によると、第 1 実施形態と同様の効果が得られる他、固体撮像装置 100 の動作の安定化にさらに有利である。40

【 0 0 4 1 】

以上の 2 つの実施形態を述べたが、本発明はこれらに限られるものではなく、目的等に応じて、本発明の趣旨を逸脱しない範囲で各構成を変更することが可能であり、他の実施50

形態によっても為されうる。

【0042】

(撮像システム)

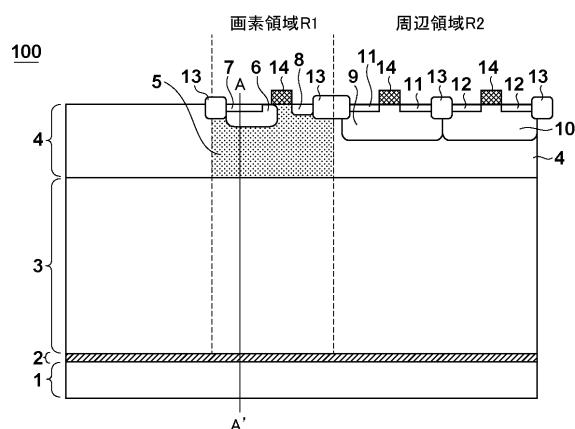
また、以上の実施形態は、カメラ等に代表される撮像システムに含まれる固体撮像装置について述べた。撮像システムの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置（例えば、パーソナルコンピュータ、携帯端末）も含まれる。撮像システムは、上記の実施形態として例示された本発明に係る固体撮像装置と、この固体撮像装置から出力される信号を処理する処理部とを含みうる。この処理部は、例えば、A/D変換器、および、このA/D変換器から出力されるデジタルデータを処理するプロセッサを含みうる。

10

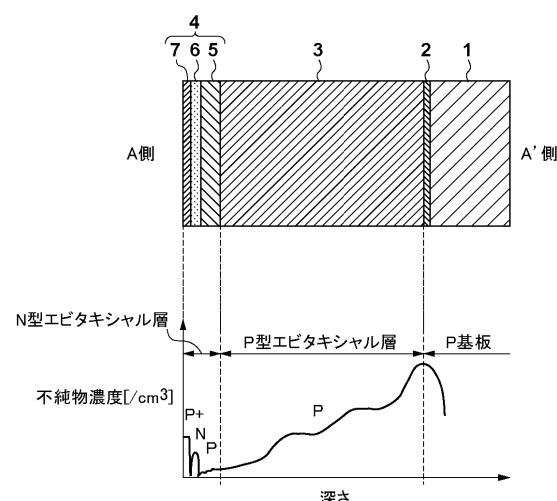
【0043】

以上の実施形態の固体撮像装置は、近赤外光による撮像と可視光による撮像との両方を行う撮像システムに用いられてもよい。この撮像システムは、近赤外光の画像と可視光の画像とを重ね合わせて出力するように構成された表示部を含む。このような構成によれば、通常の可視画像で被写体の視認しつつ、赤外光の情報を得ることができる。

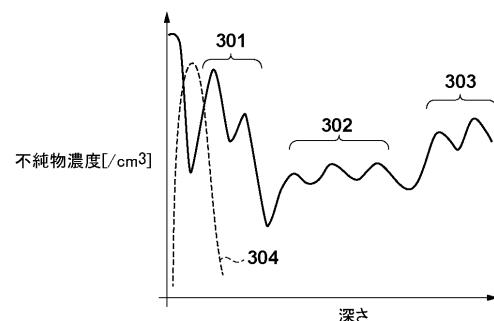
【図1】



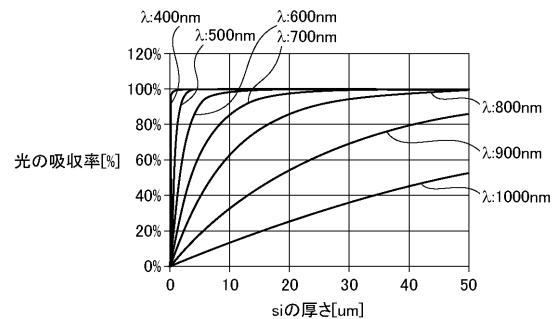
【図2】



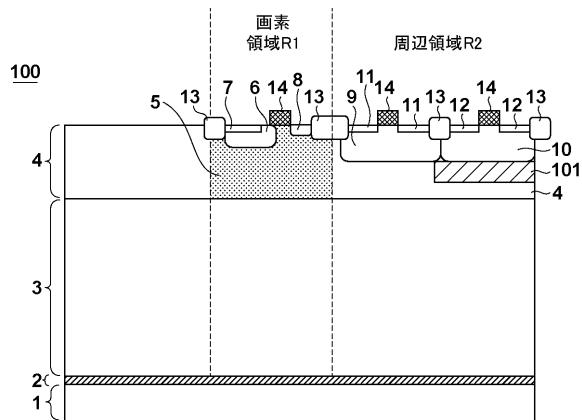
【図3】



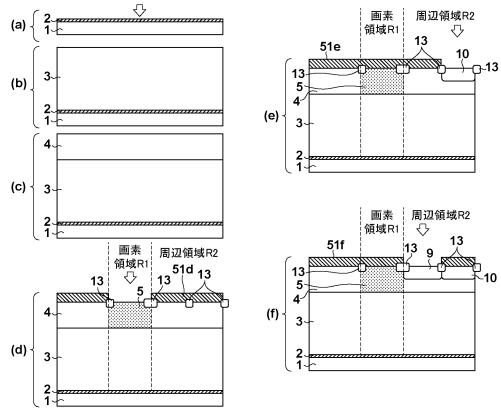
【図4】



【図6】



【図5】



フロントページの続き

(72)発明者 森山 孝志
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 篠輪 雅章
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 市川 武史
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 小川 昌洋
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 田邊 顕人

(56)参考文献 特開2002-170945(JP,A)
特開2011-119543(JP,A)
米国特許第06310366(US,B1)
特開2006-073609(JP,A)
特開2005-303154(JP,A)
特開平01-091453(JP,A)
特開2005-093525(JP,A)
特開2010-056402(JP,A)
特開2010-177594(JP,A)
特開2005-197674(JP,A)
特開2010-206181(JP,A)
特開平11-251567(JP,A)
特開平02-089358(JP,A)
特開2003-338615(JP,A)
特開2002-043557(JP,A)
特開平11-274456(JP,A)
特開2013-149741(JP,A)
特開昭63-142848(JP,A)
特開平06-151734(JP,A)
特開2011-061092(JP,A)
特開2008-034836(JP,A)
特開2013-048132(JP,A)
特開2006-019360(JP,A)
特開2012-033928(JP,A)
特開昭63-174358(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146
H04N 5/33
H04N 5/369