

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200480033136.7

[51] Int. Cl.

G06T 1/00 (2006.01)
H04N 1/387 (2006.01)
H04N 1/40 (2006.01)

[45] 授权公告日 2010 年 2 月 17 日

[11] 授权公告号 CN 100590651C

[22] 申请日 2004.6.18

[21] 申请号 200480033136.7

[30] 优先权

[32] 2003.11.10 [33] JP [31] 379414/2003

[86] 国际申请 PCT/JP2004/008608 2004.6.18

[87] 国际公布 WO2005/045758 日 2005.5.19

[85] 进入国家阶段日期 2006.5.10

[73] 专利权人 三菱电机株式会社

地址 日本东京

[72] 发明人 山中聪 奥野好章 染谷润

[56] 参考文献

CN1375161A 2002.10.16

JP2002-247352A 2002.8.30

JP2003-37777A 2003.2.7

基于态势理论的 Agent 模型及受损图像的恢复. 刘洪, 梁栋, 何辅云. 计算机工程与应用. 2002

审查员 詹超慧

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 黄纶伟

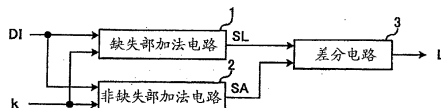
权利要求书 2 页 说明书 56 页 附图 44 页

[54] 发明名称

像素插值电路及像素插值方法

[57] 摘要

求出缺失像素的插值数据, 以使构成包含缺失像素的像素组的多个像素的值的平均值和构成不包含缺失像素的像素组的多个像素的值的平均值相等。例如, 求出构成包含缺失像素(L)的像素组(LC)的k个像素中、缺失像素以外的像素的值的合计(SL)(1); 求出构成不包含缺失像素的像素组(NA)的k个像素的值的合计(SA)(2); 通过求出它们的差(3)而求出缺失像素的插值数据。由此, 可以减小对缺失了一部分像素的周期性高的图像进行插值的情况下的插值误差。



1.一种像素插值电路，其对图像的缺失像素进行插值，其特征在于，该像素插值电路具有：

缺失部加法电路，其针对由包含所述缺失像素在内的多个像素构成的缺失部像素中的除所述缺失像素以外的像素的像素数据，求出其相加值；

非缺失部加法电路，其针对由与所述缺失部像素相同数量的且不包含所述缺失像素在内的多个像素构成的非缺失部像素的像素数据，求出其相加值；以及

差分电路，其计算由所述缺失部加法电路求出的相加值与由所述非缺失部加法电路求出的相加值之间的差分值，并将其作为所述缺失像素的像素数据进行输出，

所述缺失部像素和所述非缺失部像素由周期变化的像素构成。

2.根据权利要求1所述的像素插值电路，其特征在于，

所述缺失部像素和所述非缺失部像素由与相应像素的变化周期对应的像素数的整数倍的像素构成。

3.根据权利要求2所述的像素插值电路，其特征在于，

在所述缺失部像素和所述非缺失部像素具有彼此重复的像素的情况下，分别从所述缺失部像素和所述非缺失部像素中除去所述重复像素后的像素数为与所述像素的变化周期对应的像素数的整数倍。

4.根据权利要求3所述的像素插值电路，其特征在于，

所述像素插值电路还具有检测所述像素的变化周期的周期检测电路，

根据由所述周期检测电路检测出的变化周期来决定所述缺失部像素和所述非缺失部像素的像素数量。

5.一种像素插值方法，其对图像的缺失像素进行插值，其特征在于，该像素插值方法包括以下步骤：

缺失部相加步骤，在该步骤中，针对由包含所述缺失像素在内的多

个像素构成的缺失部像素中的除所述缺失像素以外的像素的像素数据，求出其相加值；

非缺失部相加步骤，在该步骤中，针对由与所述缺失部像素相同数量的且不包含所述缺失像素在内的多个像素构成的非缺失部像素的像素数据，求出其相加值；以及

计算在所述缺失部相加步骤中求出的相加值与在所述非缺失部相加步骤中求出的相加值之间的差分值，并将其作为所述缺失像素的像素数据进行输出的步骤，

所述缺失部像素和所述非缺失部像素由周期变化的像素构成。

6.根据权利要求5所述的像素插值方法，其特征在于，

所述缺失部像素和所述非缺失部像素由与相应像素的变化周期对应的像素数的整数倍的像素构成。

7.根据权利要求6所述的像素插值方法，其特征在于，

在所述缺失部像素和所述非缺失部像素具有彼此重复的像素的情况下，分别从所述缺失部像素和所述非缺失部像素中除去所述重复像素后的像素数为与所述像素的变化周期对应的像素数的整数倍。

8.根据权利要求7所述的像素插值方法，其特征在于，

所述像素插值方法还包括检测所述像素的变化周期的步骤，

根据检测出的所述变化周期来决定所述缺失部像素和所述非缺失部像素的像素数量。

像素插值电路及像素插值方法

技术领域

本发明涉及对数字图像中的缺失像素进行插值的插值运算电路、像素插值电路、插值运算方法以及像素插值方法。

背景技术

在现有的像素插值电路中，使用以下方法计算缺失像素的插值数据：以与缺失像素邻接的像素的值的平均值作为插值数据的方法；用最小二乘法求出与缺失像素邻接的像素的回归直线，根据该回归直线计算插值数据的方法；以及根据与缺失像素邻接的4个像素求出4次式的曲线，根据该4次式计算插值数据的方法等（例如，参照专利文献1）。

专利文献1：日本特开2003-101724公报（段落0040至0066，图3至图5）

发明内容

在现有的插值运算电路中进行线性插值或使用高次函数进行插值，所以对缺失了一部分像素的周期性高的图像进行插值时，误差增大。

本发明就是为了解决如上所述的问题而完成，其目的在于得到可以适当地对周期性高的图像中所包含的缺失像素进行插值的插值运算电路、像素插值电路、插值运算方法以及图像插值方法。

本发明提供平均维持插值运算电路，其特征在于，求出缺失像素的插值数据，使得构成包含缺失像素的像素组的多个像素的值的平均值和构成不包含缺失像素的像素组的多个像素的值的平均值相等。

在基于本发明的插值运算电路中，求出缺失像素的插值数据，使得包含缺失像素的像素列的平均值和不包含缺失像素的像素列的平均值相

等，所以可以适当地对包含缺失像素的像素列和不包含缺失像素的像素列的像素的值的平均值相等的数据、例如具有周期性的数据等进行插值。

附图说明

图 1 是表示实施方式 1 的插值运算电路的结构方框图。

图 2 是表示由实施方式 1 的插值运算电路处理的像素列的图。

图 3 是表示由实施方式 1 的插值运算电路处理的像素数据的一例的波形图。

图 4 是表示由实施方式 1 的插值运算电路处理的像素数据的一例的波形图。

图 5 是表示由实施方式 1 的插值运算电路处理的像素数据的一例的波形图。

图 6 是表示具有周期检测电路的像素插值电路的结构例的方框图。

图 7 是表示由实施方式 2 的插值运算电路处理的像素列的图。

图 8 是表示由实施方式 2 的插值运算电路处理的像素数据的一例的波形图。

图 9 是表示由实施方式 2 的插值运算电路处理的像素数据的一例的波形图。

图 10 是表示实施方式 3 的插值运算电路的结构方框图。

图 11 是表示由实施方式 3 的插值运算电路处理的像素列的图。

图 12 是表示由实施方式 3 的插值运算电路处理的、被分割为多个行的像素的组的图。

图 13 是表示由本发明的插值运算电路处理的、位于多个行的像素列的图。

图 14 是表示由实施方式 3 的插值运算电路处理的像素数据的一例的波形图。

图 15 是表示具有多个缺失部加法电路的缺失部合计计算电路的结构例的方框图。

图 16 是表示平均维持插值运算电路的结构例的方框图。

图 17 是表示实施方式 4 的像素插值电路的结构方框图。

图 18 是表示实施方式 4 的像素插值电路的、像素周期和插值误差之间的关系图。

图 19 (a) 至 (e) 是表示实施方式 4 的像素插值电路的、对于各个参数 k 的、像素周期和插值误差之间的关系图。

图 20 (a) 至 (c) 是表示实施方式 4 的像素插值电路的、对于各个参数 k 的、像素周期和插值误差之间的关系图。

图 21 是表示实施方式 5 的像素插值电路的结构方框图。

图 22 (a) 至 (d) 是表示实施方式 5 的像素插值电路的左右平均插值电路的动作的波形图。

图 23 是表示实施方式 5 的像素插值电路的左右平均插值电路的像素周期和插值误差之间的关系图。

图 24 (a) 至 (c) 是表示实施方式 5 的像素插值电路的各插值运算电路的像素周期和插值误差之间的关系图。

图 25 是表示实施方式 5 的像素插值运算电路的、参数 k 和插值误差之间的关系图。

图 26 (a) 至 (c) 是表示实施方式 5 的像素插值运算电路的、参数 k 和插值误差之间的关系图。

图 27 (a) 至 (c) 是表示由实施方式 5 的像素插值电路处理的像素列的图。

图 28 (a) 至 (c) 是表示在实施方式 5 中、像素插值电路的多个平均维持插值运算电路分别带来良好的结果的范围的图。

图 29 是表示实施方式 6 的像素插值电路的结构方框图。

图 30 (a) 至 (b) 是表示在实施方式 6 中处理的像素列以及像素的组的图。

图 31 是表示由实施方式 6 的像素插值电路对于多个测试像素进行插值时的各插值运算电路的评价结果的图。

图 32 是表示实施方式 6 的像素插值电路的各插值运算电路的综合评价结果的图。

图 33 是表示实施方式 6 的像素插值电路的具体例的方框图。

图 34 (a) 是表示由实施方式 6 的像素插值电路处理的像素数据的一例的波形图, (b) 是表示缺失像素以及位于其附近的测试像素的图。

图 35 (a) 至 (c) 是表示由实施方式 6 的像素插值电路处理的像素列的图。

图 36 (a) 至 (e) 是表示由实施方式 6 的像素插值电路处理的一系列的像素中的缺失像素以及位于其附近的测试像素的图。

图 37 (a) 至 (e) 是表示由实施方式 6 的像素插值电路处理的一系列的像素中的缺失像素以及位于其附近的测试像素的图。

图 38 (a) 至 (e) 是表示由实施方式 6 的像素插值电路处理的一系列的像素中的缺失像素以及位于其附近的测试像素的图。

图 39 是表示由实施方式 6 的像素插值电路对多个测试像素进行了插值时的各插值运算电路的评价结果的图。

图 40 是表示实施方式 6 的像素插值电路的各插值运算电路的综合评价结果的图。

图 41 (a) 是表示由实施方式 6 的像素插值电路处理的像素数据的一例的波形图, (b) 是表示缺失像素以及位于其附近的测试像素的图。

图 42 是表示由实施方式 6 的像素插值电路对多个测试像素进行了插值时的各插值运算电路的评价结果的图。

图 43 是表示实施方式 6 的像素插值电路的各插值运算电路的综合评价结果的图。

图 44 (a) 是表示由实施方式 6 的像素插值电路处理的像素数据的一例的波形图, (b) 是表示缺失像素以及位于其附近的测试像素的图。

图 45 是表示由实施方式 6 的像素插值电路对多个测试像素进行了插值时的各插值运算电路的评价结果的图。

图 46 是表示实施方式 6 的像素插值电路的各插值运算电路的综合评价结果的图。

图 47 是表示实施方式 7 的插值运算电路的结构方框图。

图 48 是表示由实施方式 7 的插值运算电路处理的像素列的图。

图 49 是表示实施方式 7 的插值运算电路的结构方框图。

图 50 是表示由实施方式 7 的插值运算电路处理的像素数据的一例的波形图。

图 51 是表示实施方式 8 的像素插值方法中的处理步骤的流程图。

图 52 是表示实施方式 9 的像素插值方法中的处理步骤的流程图。

符号说明

1 缺失部加法电路, 1 (1) 第一缺失部加法电路, 1 (2) 第二缺失部加法电路, 2 非缺失部加法电路, 2 (1) 第一非缺失部加法电路, 2 (2) 第二非缺失部加法电路, 3 差分电路, 4 平均电路, 5 输出电路, 6 (0) 左右平均插值运算电路, 6 (1) 第一平均维持插值运算电路, 6 (2) 第二平均维持插值运算电路, 6 (n-1) 第 n-1 平均维持插值运算电路, 6 (n) 第 n 平均维持插值运算电路, 6 (m-1) 第 m-1 平均维持插值运算电路, 7 管理电路, 8 评分电路, 9 选择信号生成部, 10 输出范围生成电路, 11 限制电路, 12 平均维持插值运算电路, 13 输出限制部, 15 周期检测电路, 17 非缺失部合计计算电路, 18 平均电路, 19 缺失部合计计算电路, 20 控制电路, 21 图像数据存储器。

具体实施方式

以下参照附图说明本发明的实施方式。

在以下的实施方式中作为处理对象的是预先知道缺失像素的位置的一系列的像素。作为这样的一系列的像素的例子, 例如是上述专利文献 1 所示的、通过多个芯片直线排列而成的像素元件读取图像信息时得到的, 在该情况下, 当隔着邻接芯片间的边界而邻接的摄像元件相互的间隔大于同一芯片内的摄像元件相互的间隔 (1 节距) 时, 例如 2 节距左右时, 认为存在缺失像素而进行插值处理。

在预先不知道缺失像素的位置的情况下, 附加检测缺失像素的位置的电路即可。

本发明的实施方式中的几个在一系列的像素具有周期性的情况下使用时发挥效果。

此外，几个实施方式作为预先知道周期的方式，通过根据该周期来设定参数而发挥最佳的效果。

在预先不知道周期性的情况下，附加检测周期的电路即可。

实施方式 1

图 1 是表示基于本发明的插值运算电路的结构图。

基于本发明的插值运算电路具有缺失部加法电路 1、非缺失部加法电路 2 以及差分电路 3。如后面所详细说明的那样，缺失部加法电路 1 求出一系列的像素中、构成包含缺失像素的像素组的 k 个像素中、缺失像素以外的像素的值之和 (SL)。非缺失部加法电路 2 求出构成不包含缺失像素的像素组的 k 个像素的值的合计。差分电路 3 通过从非缺失部加法电路 2 的输出 (SA) 中减去缺失部加法电路 1 的输出 (SL)，求出缺失像素的插值数据 (L)。

图 2 是表示输入图像 DI 的一部分的图，表示在基于本发明的插值运算电路中计算平均值的两个像素列的位置关系。在以下的说明中，假设预先知道输入图像 DI 中的缺失像素的位置。○表示实际存在的像素（非缺失像素），×表示缺失像素。标号 LC 以及 NA 分别表示构成一系列像素的一部分的、相互连续的、一维排列的 k 个像素所构成的像素列。像素列 LC 和像素列 NA 不重复。像素列 LC 包含缺失像素，像素列 NA 不包含缺失像素。

使用图 1 以及图 2 说明基于本发明的插值运算电路的动作。

本实施方式的插值运算电路对缺失像素 L 进行插值, 使得包含缺失像素 L 的像素列 LC 的平均值和不包含缺失像素 L 的像素列 NA 的平均值相等。将输入图像 DI 输入给缺失部加法电路 1 以及非缺失部加法电路 2。k 是表示在本发明的插值运算电路中计算平均值的像素个数的参数, 表示构成像素列 LC、像素列 NA 的像素的个数。被输入给缺失部加法电路 1 以及非缺失部加法电路 2。首先, 缺失部加法电路 1 将像素列 LC 中所包含的 k 个像素 (LC[1]、LC[2]~LC[k-1]、L) 中、缺失像素 L 以外的和作为部分和数据 SL 输出。部分和数据 SL 为 $SL=LC[1]+LC[2]+\cdots+LC[k-1]$ 。

将部分和数据 SL 输入给差分电路 3。

非缺失部加法电路 2 将像素列 NC 中所包含的 k 个像素 (NA[1]~NA[k]) 之和作为部分和数据 SA 输出。部分和数据 SA 为

$$SA=NA[1]+NA[2]+\cdots+NA[k]。$$

将部分和数据 SA 输入给差分电路 3。

差分电路 3 基于部分和数据 SL 以及 SA 建立方程式, 使得像素列 LC 和 NA 的平均值相等, 求出缺失像素 L 的插值数据。方程式为

$$(SL+L)/k=SA/k,$$

缺失像素 L 为

$$L=SA-SL。$$

基于本实施方式的插值运算电路可以针对具有包含缺失像素 L 的像素列 LC 和不包含缺失像素 L 的像素列 NA 的平均值相等的特性的图像数据, 对缺失像素适当地进行插值。

此外, 由于基于本实施方式的插值运算电路计算缺失像素的插值数据, 使得包含缺失像素的像素列和不包含缺失像素的像素列的像素的值的平均值相等, 所以在以下本说明书中, 将上述的基于本实施方式的插值运算电路设为平均维持插值运算电路。另外, 在以下的说明中, 为了简单, 将‘像素列的像素的值的平均值’称为‘像素列的平均值’。同样, ‘像素的值的合计’、‘像素的值之和’的意思也有时表示为‘像素之和’、‘像素的合计’。

接着, 关于图像数据具有周期性的情况, 示出对缺失像素进行插值的例子。

图 3 是表示具有周期性的图像数据的一例的图。横轴 X 表示像素位置, 纵轴 D 表示浓度值。

说明具有周期性的图像数据。

图 3 的图像数据是针对每个采样周期 Ps 对按照一定周期 Pd 重复一定的变化的数据 Dorg 进行了离散化的数据。在图 3 中, $Pd=5Ps$, 所以将 $Pp=Pd/Ps=5$ 作为图像数据的像素周期。像素周期 Pp 表示每 1 周期的采样次数。即, 像素周期是以像素个数表示的像素变化的周期。此外,

在图 3 中，假设针对每个数据周期 P_d ，数据的值重复 100、143、126、74、57。

首先，示出对于像素周期 $P_p=5$ 的图像数据，由 $k=5$ 的平均维持插值运算电路（图 1）对缺失像素进行插值的例子。

图 4 是表示缺失了图 3 的图像数据的像素 L 的情况下的图像数据的图，表示在 $k=5$ 的平均维持插值运算电路中，计算平均值的像素列 LC 以及 NA 之间的位置关系（图 2）的对应。

由于 $k=5$ 的平均维持插值运算电路的结构是将图 1 的 k 设为 5 的情况，所以省略说明。

使用图 1 以及图 4 说明 $k=5$ 的平均维持插值运算电路的动作。

缺失部加法电路 1 将像素列 LC 中所包含的 5 个像素（LC[1]~LC[4]、L）中、缺失像素 L 以外的和作为部分和数据 SL 输出。由于 LC[1]=143、LC[2]=74、LC[3]=57、LC[4]=100，所以部分和数据 SL 成为

$$\begin{aligned} SL &= LC[1] + LC[2] + LC[3] + LC[4] \\ &= 143 + 74 + 57 + 100 \\ &= 374。 \end{aligned}$$

非缺失部加法电路 2 将像素列 NA 中所包含的 5 个像素（NA[1]~NA[5]）之和作为部分和数据 SA 输出。由于 NA[1]=57、NA[2]=100、NA[3]=143、NA[4]=126、NA[5]=74，所以部分和数据 SA 成为

$$\begin{aligned} SA &= NA[1] + NA[2] + NA[3] + NA[4] + NA[5] \\ &= 57 + 100 + 143 + 126 + 74 \\ &= 500。 \end{aligned}$$

差分电路 3 基于部分和数据 SL 以及 SA 建立方程式，使得像素列 LC 和 NA 的平均值相等，求出缺失像素 L 的插值数据。方程式成为

$$(SL + L) / 5 = SA / 5,$$

缺失像素 L 成为

$$\begin{aligned} L &= SA - SL \\ &= 500 - 374 \end{aligned}$$

=126。

如图 3 所示，缺失像素 L 的原始数据是 126， $k=5$ 的平均维持插值运算电路的插值数据相对于原始数据的误差=0。 $k=5$ 的平均维持插值运算电路可以对于 5 像素周期的图像数据，适当地对缺失像素进行插值。

接着，示出针对像素周期 $P_p=5$ 的图像数据，由 $k=3$ 的平均维持插值运算电路对缺失像素进行插值的例子。

图 5 是表示缺失了图 3 的图像数据的像素 L 的情况下的图像数据的图，表示在 $k=3$ 的平均维持插值运算电路中，计算平均值的像素列 LC 以及 NA 之间的位置关系（图 2）的对应。

由于 $k=3$ 的平均维持插值运算电路的结构是将图 1 的 k 设为 3 的情况，所以省略说明。

使用图 1 以及图 5 说明 $k=3$ 的平均维持插值运算电路的动作。

缺失部加法电路 1 将像素列 LC 中所包含的 3 个像素(LC[1]、LC[2]、L)中、缺失像素 L 以外的和作为部分和数据 SL 输出。由于 LC[1]=143、LC[2]=74，所以部分和数据 SL 成为

$$\begin{aligned} SL &= LC[1] + LC[2] \\ &= 143 + 74 \\ &= 217。 \end{aligned}$$

非缺失部加法电路 2 将像素列 NA 中所包含的 3 个像素(NA[1]~NA[3])之和作为部分和数据 SA 输出。由于 NA[1]=100、NA[2]=143、NA[3]=126，所以部分和数据 SA 成为

$$\begin{aligned} SA &= NA[1] + NA[2] + NA[3] \\ &= 100 + 143 + 126 \\ &= 369。 \end{aligned}$$

差分电路 3 基于部分和数据 SL 以及 SA 建立方程式，使得像素列 LC 和 NA 的平均值相等，求出缺失像素 L 的插值数据。方程式成为

$$(SL + L) / 3 = SA / 3,$$

缺失像素 L 成为

$$L = SA - SL$$

$$=369-217$$

$$=152。$$

如图3所示，缺失像素L的原始数据是126， $k=3$ 的平均维持插值运算电路的插值数据相对于原始数据具有 $|152-126|=26$ 的误差。

由于图5的图像数据针对每个像素周期 $P_p=5$ 重复数据100、143、126、74、57，所以图像数据内的连续的任意的5像素的值的平均值由 $(100+143+126+74+57)/5=100$ ，而恒定。而且对于像素周期 P_p 的整数倍、即 $N*P_p$ 像素的平均值也同样为

$$N*(100+143+126+74+57)/N*5=100，$$

为恒定（ N 是正整数）。

在图4的 $k=5$ 的平均维持插值运算电路的例子中，参数 k 与像素周期 P_p 相等，因此包含缺失像素的像素列LC的平均值和不包含缺失像素的像素列NA的平均值均为100，可以通过差分电路3的方程式适当地求出缺失像素的插值数据。

在图5的 $k=3$ 的平均维持插值运算电路的例子中，参数 k 是像素周期 P_p 的整数倍，因此缺失像素的插值数据具有误差。

如上所述，在参数 k 与像素周期 P_p 或其整数倍大致相等的情况下插值数据的误差减小，所以例如图6所示，平均维持插值运算电路也可以附加接收图像数据DI而检测像素周期 P_p 的周期检测电路15，基于检测出的像素周期 P_p 来确定参数 k 。

另外，在上述的说明中，假设了预先知道缺失像素的位置，但在不知道缺失像素的位置的情况下，也可以附加检测缺失像素的位置的电路。作为这样的电路，例如可使得用公知的纠错电路。

这样，在平均维持插值运算电路的参数 k 与像素周期 P_p 相等的情况下，可以适当地对缺失像素进行插值。此外，平均维持插值运算电路的参数 k 为像素周期 P_p 的整数倍（ $k=N*P_p$ ）的情况下也同样，包含缺失像素的像素列和不包含缺失像素的像素列的平均值为相等，可以通过差分电路3的方程式来适当地求出缺失像素的插值数据。

此外,如上述的实施方式这样,包含缺失像素 L 的像素列 LC 和不包含缺失像素 L 的像素列 NA 均分别由 k 个像素构成,由缺失部加法电路 1 求出包含缺失像素 L 的像素列 LC 中、缺失像素 L 以外的像素的值的合计,由非缺失部加法电路 2 求出构成不包含缺失像素 L 的像素列 NA 的像素的值的合计时,通过求出这些合计之差,可以求出缺失像素的插值数据,使得两个像素列的像素的值的平均值相互相等。即,即使不进行对于各像素列求出平均值的计算,也可以确定像素的插值数据,使得平均值相互相等。

实施方式 2

图 7 是与图 2 同样地表示输入图像 DI 的一部分的图,表示在平均维持插值运算电路中计算平均值的两个像素列之间的位置关系。标号 LC 以及 NA 分别表示构成一系列的像素的一部分的、相互连续的、一维排列的 k 个像素所构成的像素列。像素列 LC 和像素列 NA 重复 i 像素。像素列 LC 包含缺失像素,像素列 NA 不包含缺失像素。此外,标号 NA'表示像素列 NA 中、不与像素列 LC 重复的区域或部分,标号 LC'表示像素列 LC 中、不与像素列 NA 重复的部分,标号 AD 表示像素列 NA 与像素列 LC 中、互相重复的部分。

如图所示,像素列被构成为缺失像素 L 不包含于重复部分 AD 内。

由于包含缺失像素的像素列和不包含缺失像素的像素列重复的情况下的平均维持插值运算电路的结构、动作与图 1 以及图 2 的结构、动作相同,所以省略说明。

包含缺失像素的像素列和不包含缺失像素的像素列重复的情况下的平均维持插值运算电路,与实施方式 1 中示出的包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的平均维持插值运算电路同样,平均维持插值运算电路的参数 k 为像素周期 P_p 的整数倍 ($k=N \cdot P_p$) 的情况下,包含缺失像素的像素列 LC 的平均值和不包含缺失像素的像素列 NA 的平均值为相等,可以适当地对缺失像素进行插值。

除此以外,如以下详细叙述的那样,在从平均维持插值运算电路的参数 k 中减去重复部分的像素个数 i 后的值为像素周期 P_p 的整数倍 ((k

—i) = N*Pp) 的情况下, 包含缺失像素的像素列 LC 的平均值和不包含缺失像素的像素列 NA 的平均值也为相等, 可以适当地对缺失像素进行插值。

如图 7 所示, 像素列 LC 的部分和数据 SL 通过像素列 LC' 的部分和数据 SL' 以及像素列 AD 的部分和数据 SAD, 成为

$$SL = SL' + SAD.$$

此外, 像素列 NA 的部分和数据 SA 通过像素列 NA' 的部分和数据 SA' 以及像素列 AD 的部分和数据 SAD, 成为

$$SA = SA' + SAD.$$

建立方程式, 使得像素列 LC 和 NA 相等时, 成为

$$(SL + L) / k = SA / k,$$

将部分和数据 SL 以及 SA 分别代入时, 成为

$$(SL' + SAD + L) / k = (SA' + SAD) / k.$$

由于包含缺失像素的像素列和不包含缺失像素的像素列重复, 所以像素列 NA 的部分和数据 SAD 被抵消, 方程式成为

$$(SL' + L) / k = SA' / k.$$

对两边乘以 $k / (k - i)$ 时, 成为

$$(SL' + L) / (k - i) = SA' / (k - i),$$

方程式表示像素列 NA 的不重复的部分的像素列 NA' 和像素列 LC 的不重复的部分的像素列 LC' 中所分别包含的 $(k - i)$ 个像素的平均值相等。

从而, 包含缺失像素的像素列和不包含缺失像素的像素列重复的情况下的平均维持插值运算电路, 对于具有像素列 NA' 和 LC' 的平均值为相等的特性的图像数据也可以适当地进行插值。

首先, 示出针对像素周期 $Pp = 5$ 的图像数据, 由包含缺失像素的像素列和不包含缺失像素的像素列重复 4 像素的 $k = 9$ 的平均维持插值运算电路来对缺失像素进行插值的例子。

图 8 是表示缺失了图 3 的图像数据的像素 L 的情况下的图像数据的图, 表示在包含缺失像素的像素列和不包含缺失像素的像素列重复 4 像素的 $k = 9$ 的平均维持插值运算电路中计算平均值的像素列 LC 以及 NA

之间的位置关系（图 7）的对应。

$k=9$ 的平均维持插值运算电路的结构与将图 1 的 k 设为 9 的情况同样，所以省略说明。

使用图 1 以及图 8 说明包含缺失像素的像素列和不包含缺失像素的像素列重复 4 像素的 $k=9$ 的平均维持插值运算电路的动作。

缺失部加法电路 1 将像素列 LC 中所包含的 9 个像素（AD[1]~AD[4]、L、LC[1]~LC[4]）中、缺失像素 L 以外的和作为部分和数据 SL 输出。由于 AD[1]=74、AD[2]=57、AD[3]=100、AD[4]=143、LC[1]=74、LC[2]=57、LC[3]=100、LC[4]=143，所以部分和数据 SL 成为

$$\begin{aligned} SL &= AD[1] + AD[2] + AD[3] + AD[4] + LC[1] + LC[2] + LC[3] + LC[4] \\ &= 74 + 57 + 100 + 143 + 74 + 57 + 100 + 143 \\ &= 748。 \end{aligned}$$

非缺失部加法电路 2 将像素列 NA 中所包含的 9 个像素（NA[1]~NA[5]、AD[1]~AD[4]）之和作为部分和数据 SA 输出。由于 NA[1]=74、NA[2]=57、NA[3]=100、NA[4]=143、NA[5]=126、AD[1]=74、AD[2]=57、AD[3]=100、AD[4]=143，所以部分和数据 SA 成为

$$\begin{aligned} SA &= NA[1] + NA[2] + NA[3] + NA[4] + NA[5] + AD[1] + AD[2] + AD[3] + AD[4] \\ &= 74 + 57 + 100 + 143 + 126 + 74 + 57 + 100 + 143 \\ &= 874。 \end{aligned}$$

差分电路 3 基于部分和数据 SL 以及 SA 建立方程式，使得像素列 LC 和 NA 的平均值相等，求出缺失像素 L 的插值数据。方程式成为

$$(SL + L) / 9 = SA / 9,$$

缺失像素 L 成为

$$\begin{aligned} L &= SA - SL \\ &= 874 - 748 \\ &= 126。 \end{aligned}$$

如图 3 所示，缺失像素 L 的原始数据为 126，包含缺失像素的像素列和不包含缺失像素的像素列重复 4 像素的 $k=9$ 的平均维持插值运算电路的插值数据相对于原始数据的误差=0。包含缺失像素的像素列和不包

含缺失像素的像素列重复 4 像素的 $k=9$ 的平均维持插值运算电路对于 5 像素周期的像素数据，可以适当地对缺失像素进行插值。

接着，示出针对像素周期 $P_p=5$ 的图像数据，由包含缺失像素的像素列和不包含缺失像素的像素列重复 5 像素的 $k=9$ 的平均维持插值运算电路对缺失像素进行插值的例子。

图 9 是表示缺失了图 3 的图像数据的像素 L 的情况下的图像数据的图，表示在包含缺失像素的像素列和不包含缺失像素的像素列重复 5 像素的 $k=9$ 的平均维持插值运算电路中，计算平均值的像素列 LC 以及 NA 之间的位置关系（图 7）的对应。

$k=9$ 的平均维持插值运算电路的结构与将图 1 的 k 设为 9 的情况同样，所以省略说明。

使用图 1 以及图 9 说明 $k=9$ 的平均维持插值运算电路的动作。

缺失部加法电路 1 将像素列 LC 中所包含的 9 个像素（AD[1]~AD[5]、L、LC[1]~LC[3]）中、缺失像素 L 以外的和作为部分和数据 SL 输出。由于 AD[1]=126、AD[2]=74、AD[3]=57、AD[4]=100、AD[5]=143、LC[1]=74、LC[2]=57、LC[3]=100，所以部分和数据 SL 成为

$$\begin{aligned} SL &= AD[1] + AD[2] + AD[3] + AD[4] + AD[5] + LC[1] + LC[2] + LC[3] \\ &= 126 + 74 + 57 + 100 + 143 + 74 + 57 + 100 \\ &= 731。 \end{aligned}$$

非缺失部加法电路 2 将像素列 NA 中所包含的 9 个像素（NA[1]~NA[4]、AD[1]~AD[5]）之和作为部分和数据 SA 输出。由于 NA[1]=74、NA[2]=57、NA[3]=100、NA[4]=143、AD[1]=126、AD[2]=74、AD[3]=57、AD[4]=100、AD[5]=143，所以部分和数据 SA 成为

$$\begin{aligned} SA &= NA[1] + NA[2] + NA[3] + NA[4] + AD[1] + AD[2] + AD[3] \\ &\quad + AD[4] + AD[5] \\ &= 74 + 57 + 100 + 143 + 126 + 74 + 57 + 100 + 143 \\ &= 874。 \end{aligned}$$

差分电路 3 基于部分和数据 SL 以及 SA 建立方程式，使得像素列 LC 和 NA 的平均值相等，求出缺失像素 L 的插值数据。方程式成为

$$(SL+L)/9=SA/9,$$

缺失像素 L 成为

$$\begin{aligned} L &= SA - SL \\ &= 874 - 731 \\ &= 143. \end{aligned}$$

如图 3 所示, 缺失像素 L 的原始数据是 126, 包含缺失像素的像素列和不包含缺失像素的像素列重复 5 像素的 $k=9$ 的平均维持插值运算电路的插值数据相对于原始数据具有 $|143-126|=17$ 的误差。

包含缺失像素的像素列和不包含缺失像素的像素列重复的情况下的平均维持插值运算电路, 与实施方式 1 中示出的包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的平均维持插值运算电路同样, 在参数 k 为像素周期 P_p 的整数倍 ($k=N \cdot P_p$) 的情况下, 可以适当地对缺失像素进行插值。

进而, 在图 8 的包含缺失像素的像素列和不包含缺失像素的像素列重复 4 像素的 $k=9$ 的平均维持插值运算电路的例子中, 像素列 LC 和 NA 不重复的部分的像素个数与像素周期 P_p 相等, 因此像素列 LC 和 NA 不重复的部分 LC' 以及 NA' 的平均值均为 100, 可以通过差分电路 3 适当地求出缺失像素的插值数据。

在图 9 的包含缺失像素的像素列和不包含缺失像素的像素列重复 5 像素的 $k=9$ 的平均维持插值运算电路的例子中, 包含缺失像素的像素列和不包含缺失像素的像素列不重复的部分的像素个数不是像素周期 P_p 的整数倍, 因此缺失像素的插值数据具有误差。

这样, 在包含缺失像素的像素列和不包含缺失像素的像素列不重复的部分的像素个数与像素周期 P_p 相等的情况下, 可以适当地对缺失像素进行插值。此外, 在包含缺失像素的像素列和不包含缺失像素的像素列不重复的部分的像素个数为像素周期 P_p 的整数倍 ($k-i=N \cdot P_p$) 的情况下, 也同样, 包含缺失像素的像素列和不包含缺失像素的像素列不重复的部分的平均值为相等, 可以适当地对缺失像素进行插值。

如上所述, 在不重复的部分的像素个数 ($k-i$) 与像素周期 P_p 或其

整数倍大致相等的情况下，插值数据的误差减小，所以例如与图 6 所示的同样，平均维持插值运算电路也可以附加接收图像数据 DI 而检测像素周期 P_p 的周期检测电路 15，基于检测出的像素周期 P_p 来确定参数 k 以及 i 。

实施方式 3

图 10 是表示进行缺失像素的插值，使得包含缺失像素的像素列的平均值和不包含缺失像素的两个像素列的平均值相等的、平均维持插值运算电路的结构。

使包含缺失像素的像素列的平均值和不包含缺失像素的两个像素列的平均值相等的情况下的平均维持插值运算电路具有：缺失部加法电路 1、第一非缺失部加法电路 2 (1)、第二非缺失部加法电路 2 (2)、差分电路 3 以及平均电路 4。

图 11 与图 2 同样表示输入图像 DI 的一部分，表示在平均维持插值运算电路中计算平均值的三个像素列之间的位置关系。像素列 LC、NA 以及 NB 分别是一维地排列了 k 个像素的像素列，像素列 LC 和像素列 NA 以及像素列 LC 和像素列 NB 分别重复 i 像素。像素列 LC 包含缺失像素，像素列 NA 以及 NB 不包含缺失像素。此外，标号 NA' 表示在 NA 中不与 LC 重复的部分，标号 NB' 表示在像素列 NB 中不与像素列 LC 重复的部分，标号 LCA' 表示在像素列 LC 中不与像素列 NA 重复的部分，标号 LCB' 表示在像素列 LC 中不与像素列 NB 重复的部分。此外，标号 AD 表示像素列 NA 和像素列 LC 重复的部分，标号 BD 表示像素列 NB 和像素列 LC 重复的部分。

此外，如图 12 所示，也可以二维地设定包含缺失像素的像素列 LC、不包含缺失像素的像素列 NA 以及 NB。

即，也可以如图 12 所示，一系列的像素被分割为多个行而矩阵状地进行排列，分别构成多个行的一部分，由在各行内相互连续的像素所构成的多个像素列构成像素组。在该情况下，代替上述像素列，而在像素组相互间，使平均值变为相互相等。图 2 或图 11 所示的情况可以认为是构成像素组的像素列为 1 的例子。

此外,例如如图 13 所示,也可以设定多个不包含缺失像素的像素列。此外,不包含缺失像素的像素列也可以相对于包含缺失像素的像素列错开而设定。即,也可以使多个非缺失像素列 (NA、NB、NC) 由互不相同的行的像素构成。

在图 13 所示的例子中,示出了三个不包含缺失像素的像素列,在该情况下,在图 10 的结构中,设置三个非缺失部加法电路 (与图 10 的非缺失部加法电路 2 (1)、2 (2) 相似的电路), 求出它们的输出的平均即可。

使用图 10 以及图 11 说明包含缺失像素的像素列的平均值和不包含缺失像素的两个像素列的平均值相等的情况下的平均维持插值运算电路的动作。

使包含缺失像素的像素列和不包含缺失像素的两个像素列的平均值相等的情况下的平均维持插值运算电路对缺失像素 L 进行插值,使得包含缺失像素 L 的像素列 LC 的平均值和不包含缺失像素 L 的像素列 NA 以及 NB 的平均值相等。将输入图像 DI 输入给缺失部加法电路 1、第一非缺失部加法电路 2 (1) 以及第二非缺失部加法电路 2 (2)。k 与图 1 同样,是表示在平均维持插值运算电路中计算平均值的像素个数的参数,被输入给缺失部加法电路 1、第一非缺失部加法电路 2 (1) 以及第二非缺失部加法电路 2 (2)。首先,缺失部加法电路 1 将像素列 LC 中所包含的 k 个像素 (AD[1]~AD[i]、LC[1]~LC[k-2i-1]、BD[1]~BD[i]) 中、缺失像素 L 以外的和作为部分和数据 SL 输出。部分和数据 SL 为

$$SL = AD[1] + \dots + AD[i] + LC[1] + \dots + LC[k-2i-1] + BD[1] + \dots + BD[i]。$$

将部分和数据 SL 输入给差分电路 3。

第一非缺失部加法电路 2 (1) 将像素列 NA 中所包含的 k 个像素 (NA[1]~NA[k-i]、AD[1]~AD[i]) 之和作为部分和数据 SA 输出。部分和数据 SA 为

$$SA = NA[1] + \dots + NA[k-i] + AD[1] + \dots + AD[i]。$$

将部分和数据 SA 输入给平均电路 4。

第二非缺失部加法电路 2 (2) 将像素列 NB 中所包含的 k 个像素

(BD[1]~BD[i]、NB[1]~NB[k-i])之和作为部分和数据 SB 输出。部分和数据 SB 为

$$SB=BD[1]+\cdots+BD[i]+NB[1]+\cdots+NB[k-i]。$$

将部分和数据 SB 输入给平均电路 4。

平均电路 4 将不包含缺失像素的两个像素列的部分和数据 SA 以及 SB 的平均值作为平均数据 AN 输出。平均数据 AN 为

$$AN=(SA+SB)/2。$$

差分电路 3 基于部分和数据 SL 以及平均数据 AN 建立方程式,使得像素列 LC、NA 以及 NB 的平均值相等,求出缺失像素 L 的插值数据。方程式为

$$(SL+L)/k=(SA/k+SB/k)/2,$$

即,为

$$(SL+L)/k=AN/k,$$

缺失像素 L 为

$$L=AN-SL。$$

使包含缺失像素的像素列和不包含缺失像素的两个像素列的平均值相等的情况下的平均维持插值运算电路对于具有包含缺失像素的像素列 LC 和不包含缺失像素的两个像素列 NA 以及 NB 的平均值相等的特性的图像数据,可以适当地进行插值。进而,与实施方式 2 所示的包含缺失像素的像素列和不包含缺失像素的像素列重复的情况下的平均维持插值运算电路同样,对于包含缺失像素的像素列和不包含缺失像素的像素列不重复的部分 NA'和 LCA'的平均值以及 NB'和 LCB'的平均值相等的图像数据,也可以适当地进行插值。此外,通过求出不包含缺失像素的两个像素列的平均值,可以减少噪声等所引起的插值误差,提高插值精度。

示出针对像素周期 $P_p=5$ 的图像数据,由包含缺失像素的像素列和不包含缺失像素的两个像素列分别重复 4 像素的 $k=9$ 的平均维持插值运算电路对缺失像素进行插值的例子。

图 14 是表示缺失了图 3 的图像数据的像素 L 的情况下的图像数据的图,表示在使包含缺失像素的像素列和不包含缺失像素的两个像素列的

平均值相等的情况下的 $k=9$ 的平均维持插值运算电路中计算平均值的像素列 LC、NA 以及 NB 之间的位置关系（图 11）的对应。LC 和 NA 以及 LC 和 NB 分别重复 4 像素。

包含缺失像素的像素列和不包含缺失像素的两个像素列分别重复 4 像素的 $k=9$ 的平均维持插值运算电路的结构是将图 10 的 k 设为 9 的情况，所以省略说明。

使用图 10 以及图 14 说明包含缺失像素的像素列和不包含缺失像素的两个像素列分别重复 4 像素的 $k=9$ 的平均维持插值运算电路的动作。

缺失部加法电路 1 将像素列 LC 中所包含的 9 个像素（AD[1]~AD[4]、L、BD[1]~BD[4]）中、缺失像素 L 以外的和作为部分和数据 SL 输出。由于 AD[1]=74、AD[2]=57、AD[3]=100、AD[4]=143、BD[1]=74、BD[2]=57、BD[3]=100、BD[4]=143，所以部分和数据 SL 成为

$$\begin{aligned} SL &= AD[1] + AD[2] + AD[3] + AD[4] + BD[1] + BD[2] + BD[3] + BD[4] \\ &= 74 + 57 + 100 + 143 + 74 + 57 + 100 + 143 \\ &= 748。 \end{aligned}$$

第一非缺失部加法电路 2（1）将像素列 NA 中所包含的 9 个像素（NA[1]~NA[5]、AD[1]~AD[4]）之和作为部分和数据 SA 输出。由于 NA[1]=74、NA[2]=57、NA[3]=100、NA[4]=143、NA[5]=126、AD[1]=74、AD[2]=57、AD[3]=100、AD[4]=143，所以部分和数据 SA 成为

$$\begin{aligned} SA &= NA[1] + NA[2] + NA[3] + NA[4] + NA[5] + AD[1] + AD[2] + AD[3] + AD[4] \\ &= 74 + 57 + 100 + 143 + 126 + 74 + 57 + 100 + 143 \\ &= 874。 \end{aligned}$$

第二非缺失部加法电路 2（2）将像素列 NB 中所包含的 9 个像素（BD[1]~BD[4]、NB[1]~NB[5]）之和作为部分和数据 SB 输出。由于 BD[1]=74、BD[2]=57、BD[3]=100、BD[4]=143、NB[1]=126、NB[2]=74、NB[3]=57、NB[4]=100、NB[5]=143，所以部分和数据 SB 成为

$$\begin{aligned} SB &= BD[1] + BD[2] + BD[3] + BD[4] + NB[1] + NB[2] + NB[3] + NB[4] + NB[5] \\ &= 74 + 57 + 100 + 143 + 126 + 74 + 57 + 100 + 143 \\ &= 874。 \end{aligned}$$

平均电路 4 将部分和数据 SA 以及 SB 的平均值作为平均数据 AN 输出。平均数据 AN 为

$$\begin{aligned} AN &= (SA + SB) / 2 \\ &= (874 + 874) / 2 \\ &= 874. \end{aligned}$$

差分电路 3 基于部分和数据 SL 以及平均数据 AN 建立方程式, 使得像素列 LC、NA 以及 NB 的平均值相等, 求出缺失像素 L 的插值数据。方程式成为

$$(SL + L) / 9 = (SA / 9 + SB / 9) / 2,$$

即,

$$(SL + L) / 9 = AN / 9,$$

缺失像素 L 成为

$$\begin{aligned} L &= AN - SL \\ &= 874 - 748 \\ &= 126. \end{aligned}$$

如图 3 所示, 缺失像素 L 的原始数据为 126, 包含缺失像素的像素列和不包含缺失像素的两个像素列分别重复 4 像素的 $k=9$ 的平均维持插值运算电路的插值数据相对于原始数据的误差=0。包含缺失像素的像素列和不包含缺失像素的两个像素列分别重复 4 像素的 $k=9$ 的平均维持插值运算电路对于像素周期 $P_p=5$ 的像素数据, 可以适当地对缺失像素进行插值。

这样, 与实施方式 2 同样, 可针对包含缺失像素的像素列和不包含缺失像素的两个像素列不重复的部分的像素个数为像素周期 P_p 的整数倍 ($k-i=N \cdot P_p$) 的图像数据, 适当地对缺失像素进行插值。

进而, 与实施方式 1 同样, 包含缺失像素的像素列和不包含缺失像素的两个像素列重复的情况下的平均维持插值运算电路在参数 k 为像素周期 P_p 的整数倍 ($k=N \cdot P_p$) 的情况下, 也可以适当地对缺失像素进行插值。

此外, 通过计算两个不包含缺失像素的部分的平均值, 在不包含缺

失像素的像素列 NA 以及 NB 中的任何一方含有噪声时,也由于通过平均电路 4 对噪声成分进行平均化,所以可以减少噪声等所引起的插值误差,提高插值精度。

另外,在图 10 的结构中,通过第一以及第二非缺失部加法电路 2(1) 以及 2(2) 还有平均电路 4 构成了非缺失部合计计算电路 17,该非缺失部合计计算电路 17 求出构成不包含缺失像素的像素列的 k 个像素的值的合计。

在图 1 的结构中,可以认为仅由非缺失部加法电路 2 构成了这样的非缺失部合计计算电路 17。

此外,也可以在图 10 的结构中,代替缺失部加法电路 1,而如图 15 所示,设有多个缺失部加法电路 1(1)、1(2) 以及对它们的输出进行平均的平均电路 18,由此构成缺失部合计计算电路 19,该缺失部合计计算电路 19 求出构成包含缺失像素的像素列的 k 个像素中、缺失像素以外的像素的值的合计 SL。

在图 1 或图 10 的结构中,可以认为仅由缺失部加法电路 1 构成了这样的缺失部合计计算电路 19。

从而,对图 1、图 10 的结构进行一般化绘制时如图 16 所示。

实施方式 4

图 17 是表示基于实施方式 4 的像素插值电路的结构的图。该像素插值电路具有:多个平均维持插值运算电路 6(1) 至 6($n-1$)、即第一平均维持插值运算电路 6(1)、第二平均维持插值运算电路 6(2)、 $\cdots$ 、第 $n-1$ 平均维持插值运算电路 6($n-1$)。这些平均维持插值运算电路 6(1) 至 6($n-1$) 将参数 k 或从参数 k 中减去了 i 的 $(k-i)$ 设定为互不相同的值。例如,对第一平均维持插值运算电路 6(1) 输入参数 $k=2$,同样对第二平均维持插值运算电路 6(2)、 $\cdots$ 、第 $n-1$ 平均维持插值运算电路 6($n-1$) 分别输入并设定 $k=3$ 、 $\cdots$ 、 kn 。

输出电路 5 例如基于选择信号 C,选择由多个平均维持插值运算电路 6(1) 至 6($n-1$) 分别输出的插值数据中的一个,输出作为缺失像素的数据。

图 18 是表示在实施方式 1 所示的包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的 $k=k_j$ 的平均维持插值运算电路中, 像素周期和插值误差之间的关系的曲线图。横轴 P_p 表示有周期性的图像数据的像素周期, 纵轴 E 表示插值误差。

说明 $k=k_j$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系。

如实施方式 1 所示, 包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的平均维持插值运算电路在参数 k 为像素周期 P_p 的整数倍 ($k=N \cdot P_p$) 的情况下, 可以适当地对缺失像素进行插值。

从而, 如图 18 所示, 包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的 $k=k_j$ 的平均维持插值运算电路在对像素周期 P_p 为 $P_p=k_j/N_{a1}$ 、 k_j/N_{a2} 、 $\dots$ 、 k_j ($N_{a1} > N_{a2} > \dots > 0$ 、 N_{a1} 、 N_{a2} 、 $\dots$ 是 k_j 的约数) 的图像数据进行插值时, 插值误差 E 为 0 或最小。此外, 待插值的图像数据的像素周期 P_p 越偏离 $P_p=k_j/N_{a1}$ 、 k_j/N_{a2} 、 $\dots$ 、 k_j 的像素周期 P_p , 则插值误差 E 越大。

图 19 是表示在包含缺失像素的像素列和不包含缺失像素的像素列不重复的情况下的 $k=2$ 、 3 、 4 、 k_n-1 、 k_n 的平均维持插值运算电路中, 像素周期和插值误差之间的关系的曲线图。图 19 (a) 表示 $k=2$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系, 图 19 (b) 表示 $k=3$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系, 图 19 (c) 表示 $k=4$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系, 图 19 (d) 表示 $k=k_n-1$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系, 图 19 (e) 表示 $k=k_n$ 的平均维持插值运算电路中的像素周期和插值误差之间的关系。

说明 $k=2$ 、 3 、 4 、 k_n-1 、 k_n 的平均维持插值运算电路中的像素周期和插值误差之间的关系。

$k=2$ 的平均维持插值运算电路的参数 k 是素数, 所以仅在 $P_p=2$ 的图像数据中, 插值误差 E 为 0 或最小。关于 $k=3$ 的平均维持插值运算电路也同样, 仅在 $P_p=3$ 的图像数据中, 插值误差 E 为 0 或最小。关于 k

$=4$ 的平均维持插值运算电路,如图 18 所示,在作为参数 $k=4$ 的约数的 $P_p=2$ 的图像数据和 $P_p=4$ 的图像数据中,插值误差 E 为 0 或最小,但为了简单地表现曲线图,在曲线图中仅示出 $P_p=4$ 附近的特性。关于 $k=kn-1$ 的平均维持插值运算电路也与 $k=4$ 的平均维持插值运算电路同样,在曲线图中仅示出 $P_p=kn-1$ 附近的特性。关于 $k=kn$ 的平均维持插值运算电路也同样,在曲线图中仅示出 $P_p=kn$ 附近的特性。

图 20 是表示在包含缺失像素的像素列和不包含缺失像素的像素列不重复的 $k=2\sim k=kn$ 的平均维持插值运算电路中、像素周期和插值误差之间的关系的关系的曲线图、以及示出各个平均维持插值运算电路产生好结果的(可以以比较小的误差进行插值)像素周期 P_p 的范围的图。图 20 (a) 表示将图 19 (a)~图 19 (e) 的五个曲线重叠在一个坐标轴上的曲线图。图 20 (b) 是表示各个平均维持插值运算电路的插值误差为最小的范围的图。 R_2 表示 $k=2$ 的平均维持插值运算电路的插值误差为最小的范围。 $R_3\sim R_n$ 表示 $k=3\sim k=kn$ 的平均维持插值运算电路的插值误差分别为最小的范围。图 20 (c) 表示 $k=2\sim k=kn$ 的平均维持插值运算电路分别得到好结果的像素周期 P_p 的范围。

说明 $k=2\sim k=kn$ 的平均维持插值运算电路分别得到好结果的像素周期。

$k=2$ 的平均维持插值运算电路的插值误差为最小的范围是从 P_p 的最小值到 $k=2$ 的平均维持插值运算电路的曲线和 $k=3$ 的平均维持插值运算电路的曲线交叉的点为止的范围(相当于图 20 (b) 的 R_2)。 $k=3$ 的平均维持插值运算电路的插值误差为最小的范围是从 $k=3$ 的平均维持插值运算电路的曲线与 $k=2$ 的平均维持插值运算电路的曲线交叉的点到与 $k=4$ 的平均维持插值运算电路的曲线交叉的点为止的范围(相当于图 20 (b) 的 R_3)。对于 $k=4$ 、 $kn-1$ 、 kn 的平均维持插值运算电路也同样, R_4 、 R_{n-1} 、 R_n 所示的范围为各个平均维持插值运算电路的插值误差成为最小的范围。

从而,如图 20 (c) 所示,各个平均维持插值运算电路的插值误差为最小的范围成为各个平均维持插值运算电路得到好结果的像素周期 P_p 的

范围。

以下说明图 17 所示的像素插值电路的动作。

将输入图像 DI 输入给第一平均维持插值运算电路 6 (1) ~ 第 $n-1$ 平均维持插值运算电路 6 ($n-1$)。如上所述, 例如将参数 $k=2$ 输入给第一平均维持插值运算电路 6 (2)。同样, 将参数 $k=3$ 、 $\dots$ 、 k_n 分别输入给第二平均维持插值运算电路 6 (2)、 $\dots$ 、第 $n-1$ 平均维持插值运算电路 6 ($n-1$)。

第一平均维持插值运算电路 6 (1) 基于输入图像 DI 以及参数 $k=2$, 输出缺失像素的插值数据 D1。第二平均维持插值运算电路 6 (2)、 $\dots$ 、第 $n-1$ 平均维持插值运算电路 6 ($n-1$) 也同样基于输入图像 DI 以及参数 $k=3$ 、 $\dots$ 、 k_n , 分别输出缺失像素的插值数据 D2~D $n-1$ 。将插值数据 D1~D $n-1$ 输入给输出电路 5。将例如后述那样生成的选择信号 C 输入给输出电路 5。输出电路 5 基于选择信号 C 选择插值数据 D1~D $n-1$ 中的一个, 输出作为缺失像素的插值数据 DO。

图 17 所示的像素插值电路具有多个参数不同的平均维持插值运算电路, 从而可以实现图 20 (b) 的插值误差的特性, 所以如图 20 (c) 所示, 可以应用于从小的周期的图像数据到大的周期的图像数据的宽范围。

实施方式 5

图 21 表示基于实施方式 5 的像素插值电路的结构。

该像素插值电路除了图 17 的结构外还具有左右平均插值运算电路 6 (0)。平均维持插值运算电路 6 (1) 至 6 ($m-1$) 与图 17 的平均维持插值运算电路 6 (1) 至 6 ($n-1$) 是同样的, 设有 $m-1$ 个。该 m 可以是与图 17 的结构的 n 相同的值, 也可以采用如后述的小于 n 的值。换言之, 在设置左右平均插值运算电路 6 (0) 的情况下, 可以减少平均维持插值运算电路的数量。

左右平均插值运算电路 6 (0) 生成位于缺失像素的左右侧的邻接像素的值的平均值, 作为插值数据。另外, 这里提到的‘左右’表示在水平方向上排列一系列的像素而进行描绘时、位于缺失像素的左右侧, 在将一系列的像素作为时序数据时, 与此相当的是位于‘前后’。

输出电路 5 例如基于选择信号 (C)，选择由所述多个平均维持插值运算电路 6 (1) 至 6 (m-1) 以及左右平均插值运算电路 6 (0) 输出的插值数据中的一个，输出作为缺失像素的数据。

图 22 是用于说明在像素周期 $P_p=2、3、4、kn$ 的图像数据中，使用左右平均插值运算电路来对像素进行插值的方法的图。在图 22 中，示出了对周期变化的像素的极大值（各周期内的峰值）进行插值的情况。在由左右平均插值运算电路进行插值的情况下，在如图所示的极大值的插值的情况下，误差为最大。从而，如果对于极大值研究误差，则成为研究最大误差。

图 22 (a) 是表示像素周期 $P_p=2$ 的图像数据的波形图，图 22 (b) 是表示像素周期 $P_p=3$ 的图像数据的波形图，图 22 (c) 是表示像素周期 $P_p=4$ 的图像数据的波形图，图 22 (d) 是表示像素周期 $P_p=kn$ 的图像数据的波形图。在各个波形图中 L 表示要插值的缺失像素，LL 表示与缺失像素 L 左邻的像素，LR 表示与缺失像素 L 右邻的像素，LA 表示由左右平均插值运算电路生成的插值数据， $E_2 \sim E_n$ 分别表示插值数据和原始数据之间的误差。

说明像素周期 $P_p=2、3、4、kn$ 的图像数据中的左右平均插值运算电路的插值误差。

如图 22 (a) ~ 图 22 (d) 所示，左右平均插值运算电路将与缺失像素 L 左邻的像素 LL 和与缺失像素右邻的像素 LR 的平均值作为缺失像素 L 的插值数据 LA。插值数据 LA 为

$$LA = (LL + LR) / 2。$$

此外，在各个波形图中，插值数据 LA 和缺失像素 L 的原始数据之差为插值误差 $E_2 \sim E_n$ 。

在各个图像中对极大值进行插值的情况下，像素周期 P_p 越大则插值误差越小。在图 23 中示出左右平均插值运算电路中的像素周期和插值误差之间的关系。

图 24 是表示在平均维持插值运算电路中像素周期和插值误差之间的关系的曲线图，以及示出 $k=2 \sim kn$ 的平均维持插值运算电路和左右平

均插值运算电路得到好结果的像素周期 P_p 的范围的图。

说明左右平均插值运算电路得到好结果的像素周期 P_p 的范围。

图 24 (a) 是表示图 23 所示的左右平均插值运算电路中的像素周期和插值误差之间的关系的关系的曲线图。

E_p 表示视觉辨认上可以允许的误差的上限值。

如图 24 (a) 所示, 左右平均插值运算电路是: 像素周期 P_p 越大则插值误差 E 越小, 所以在 $P_p = km+1 \sim kn$ 的图像数据中, 插值误差 E 小于视觉辨认上可以允许的误差的上限值 E_p 。从而, 在 Rave 所示的范围、即 $P_p = km+1 \sim kn$ 的图像数据中, 可以将左右平均插值运算电路用于缺失像素的插值。

图 24 (b) 表示图 20 (c) 所示的 $k=2 \sim k=kn$ 的平均维持插值运算电路得到好结果的像素周期 P_p 的范围。如图 24 (a) 所示, 在 $P_p = km+1 \sim kn$ 的图像数据中, 可以将左右平均插值运算电路用于缺失像素的插值, 所以可以使用左右平均插值运算电路的输出来代替图 17 的参数 $k = km+1 \sim kn$ (假设 $m < n$) 的平均维持插值运算电路的输出。从而, 可以省略参数 $k = km+1 \sim kn$ (假设 $m < n$) 的平均维持插值运算电路。

通过将图 17 的结构中的 $k = km+1 \sim kn$ 的平均维持插值运算电路替换为左右平均插值运算电路, 可以削减平均维持插值运算电路的种类。从而, 可以缩小可应用于宽范围的像素周期的像素插值电路的电路规模。

此外, 由左右平均插值运算电路和多个插值运算电路构成的像素插值电路具有如图 25 所示的插值误差的特性。图 25 与图 20 (b) 所示的曲线图同样, 在 R2 中, $k=2$ 的平均维持插值运算电路的插值误差为最小, 同样在 R3~Rm 中, $k=3 \sim km$ 的平均维持插值运算电路的插值误差分别为最小。在 Rave 中, 左右平均插值运算电路的插值误差为最小。

图 26 是表示在实施方式 2 以及实施方式 3 所示的包含缺失像素的像素列和不包含缺失像素的像素列重复 i 像素的情况下的 $k=k_j$ 的平均维持插值运算电路中, 像素周期 P_p 和插值误差之间的关系的关系的曲线图。

说明像素周期和插值误差之间的关系。

如实施方式 2 以及实施方式 3 所示, 包含缺失像素的像素列和不包

含缺失像素的像素列重复 i 像素的情况下的平均维持插值运算电路是：在参数 k 为像素周期 P_p 的整数倍 ($k=N \cdot P_p$)，或包含缺失像素的像素列和不包含缺失像素的像素列不重复的的部分的像素个数 $k-i$ 为像素周期 P_p 的整数倍 ($k-i=N \cdot P_p$) 的情况下，可以适当地对缺失像素进行插值。

如图 26 (a) 所示，包含缺失像素的像素列和不包含缺失像素的像素列重复 i 像素的情况下的 $k=k_j$ 的平均维持插值运算电路在对像素周期 P_p 为 $P_p=k_j/N_{a1}$ 、 $\dots$ 、 k_j ($N_{a1}>\dots>0$ 、 N_{a1} 、 $\dots$ 是 k_j 的约数) 的图像数据进行插值的情况下，插值误差 E 为 0 或最小，待插值的图像数据的像素周期 P_p 越偏离 $P_p=k_j/N_{a1}$ 、 k_j/N_{a2} 、 $\dots$ 、 k_j 的像素周期 P_p ，则插值误差 E 越大。

进而，如图 26 (b) 所示，在对像素周期 P_p 为 $P_p=(k_j-i)/N_{b1}$ 、 $\dots$ 、 k_j-i ($N_{b1}>\dots>0$ 、 N_{b1} 、 $\dots$ 是 k_j-i 的约数) 的图像数据进行插值的情况下，插值误差 E 也为 0 或最小，像素周期 P_p 越偏离 $P_p=(k_j-i)/N_{b1}$ 、 $\dots$ 、 k_j-i 的像素周期 P_p ，则插值误差 E 越大。

从而，包含缺失像素的像素列和不包含缺失像素的像素列重复 i 像素的情况下的平均维持插值运算电路中的像素周期 P_p 和插值像素之间的关系，成为将图 26 (a) 的曲线和图 26 (b) 的曲线结合而得到的图 26 (c) 的曲线图。

图 27 是表示在实施方式 3 所示的由包含缺失像素的像素列和不包含缺失像素的两个像素列实现的平均维持插值运算电路中，包含缺失像素的像素列 LC 和不包含缺失像素的像素列 NA 以及 NB 之间的位置关系的一例。图 27 (a) 表示 $k=3$ 、 $i=1$ 的情况下的包含缺失像素的像素列 LC 和不包含缺失像素的像素列 NA 以及 NB 之间的位置关系。图 27 (b) 表示 $k=5$ 、 $i=2$ 的情况下的包含缺失像素的像素列 LC 和不包含缺失像素的像素列 NA 以及 NB 之间的位置关系。图 27 (c) 表示 $k=k_n$ 、 $i=(k_n-1)/2$ 的情况下的包含缺失像素的像素列 LC 和不包含缺失像素的像素列 NA 以及 NB 之间的位置关系。

说明在图 27 所示的包含缺失像素的像素列和不包含缺失像素的两个像素列所实现的平均维持插值运算电路中，参数 k 以及 i 和可以适当地

进行插值的图像数据的像素周期 P_p 之间的关系。

如图 26 所示, 包含缺失像素的像素列和不包含缺失像素的像素列重复 i 像素的 $k=k_j$ 的平均维持插值运算电路可以适当地对像素周期 P_p 为 $P_p=k_j/N_{a1}$ 、 $\dots$ 、 k_j 的图像数据或 $P_p=(k_j-i)/N_{b1}$ 、 $\dots$ 、 k_j-i 的图像数据进行插值, 所以图 27 (a) 所示的包含缺失像素的像素列和不包含缺失像素的两个像素列重复 1 像素的 $k=3$ 的平均维持插值运算电路对于 $P_p=k=3$ 或 $P_p=k-i=2$ 的图像数据可以适当地进行插值。

关于图 27 (b) 所示的包含缺失像素的像素列和不包含缺失像素的两个像素列重复 2 像素的 $k=5$ 的平均维持插值运算电路也同样, 对于 $P_p=k=5$ 或 $P_p=k-i=3$ 的图像数据可以适当地进行插值。

关于图 27 (c) 所示的包含缺失像素的像素列和不包含缺失像素的像素列重复 $(k_n-1)/2$ 个像素的 $k=k_n$ 的平均维持插值运算电路也同样, 对于 $P_p=k_n/N_{a1}$ 、 $\dots$ 、 k_n 的图像数据或 $P_p=(k_n-i)/N_{b1}$ 、 $\dots$ 、 k_n-i 的图像数据可以适当地进行插值。

图 28 是表示在图 27 所示的包含缺失像素的像素列和不包含缺失像素的两个像素列重复的情况下的平均维持插值运算电路中, 各个平均维持插值运算电路得到好结果的像素周期 P_p 的范围的图。

$k=3$ 的平均维持插值运算电路将 $P_p=3$ 附近的像素周期 P_p 设为得到好结果的像素周期的范围。关于 $k=5$ 的平均维持插值运算电路也同样, 将 $P_p=5$ 附近的像素周期 P_p 设为得到好结果的像素周期的范围。关于 $k=(k_n+1)/2$ 、 k_n 的平均维持插值运算电路也同样, 将 $P_p=(k_n+1)/2$ 、 k_n 附近的像素周期 P_p 分别设为得到好结果的像素周期的范围。从而, $k=3$ 、 5 、 $(k_n+1)/2$ 、 k_n 的平均维持插值运算电路分别得到好结果的像素周期的范围如图 28 (a) 这样。

进而, $k=3$ 的平均维持插值运算电路的 $P_p=k-i=2$ 附近的像素周期 P_p 也为得到好结果的像素周期的范围。关于 $k=5$ 的平均维持插值运算电路也同样, 将 $P_p=k-i=3$ 附近的像素周期 P_p 设为得到好结果的像素周期的范围。关于 $k=7$ 、 9 、 k_n 的平均维持插值运算电路也同样, 将 $P_p=4$ 、 5 、 $(k_n+1)/2$ 附近的像素周期 P_p 分别设为得到好结果的像素周

期的范围。从而， $k=3、5、7、9、(kn+1)/2$ 的平均维持插值运算电路分别得到好结果的像素周期的范围如图 28 (b) 这样。

从而，包含缺失像素的像素列和不包含缺失像素的两个像素列重复的情况下的 $k=3、5、(kn+1)/2、kn$ 的平均维持插值运算电路可以应用于图 28 (a) 和图 28 (b) 合起来的范围、即如图 28 (c) 所示的范围的图像数据。

这样，对多个平均维持插值运算电路加上左右平均插值运算电路，选择它们生成的插值数据中、插值误差最小的数据，由此可以在与像素周期无关的情况下始终输出插值误差小的插值数据。

实施方式 6

图 29 是表示实施方式 6 中的像素插值电路的结构图。

实施方式 6 中的像素插值电路除了实施方式 4 所示的图 21 的结构之外，还具有生成输入给输出电路的选择信号的选择信号生成部 9、控制电路 20、以及图像数据存储部 21。

图像数据存储部 21 暂时存储输入图像数据 DI，按照来自控制电路 20 的指示，重复输出相同的图像数据。

选择信号生成部 9 基于缺失像素附近的像素的原始数据、以及对该缺失像素附近的像素、通过与求出缺失像素的插值数据相同的方法而求得的插值数据，生成选择来自多个插值运算电路的插值数据中的一个的选择信号 C。

图示的选择信号生成部 9 由管理电路 7 以及评分电路 8 构成。

多个平均维持插值运算电路 6 (1) 至 6 (n) 分别例如图 16 所示，更具体地如图 1 所示那样构成。

控制电路 20 对多个平均维持插值运算电路 6 (1) 至 6 (n) 各自的、例如缺失部合计计算电路 19 (图 16) 输入构成包含缺失像素附近的测试用非缺失像素的像素组的 k 个像素中、测试用非缺失像素以外的像素，求出其值的合计 SL，对多个插值运算电路各自的、非缺失部合计计算电路 17 输入构成不包含测试用缺失像素的像素组的 k 个像素，求出其值的合计，使多个插值运算电路各自的差分电路 3 通过从非缺失部合计计算

电路 17 的输出中减去缺失部合计计算电路 19 的输出来求出测试用非缺失像素的插值数据。

控制电路 20 还对左右平均插值运算电路 6 (0) 输入位于缺失像素附近的测试用非缺失像素的左右侧的像素, 求出其值的平均, 将其作为测试用非缺失像素的插值数据输出。

控制电路 20 对于多个互不相同的测试用非缺失像素进行这样的处理。

选择信号生成部 9 基于由多个插值运算电路分别求出的测试用非缺失像素的插值数据、以及测试用非缺失像素的原始数据, 对插值运算电路进行评价, 确定选择信号的内容, 使得选择得到最佳评价的插值运算电路。

控制电路 20 对多个平均维持插值运算电路 6 (1) 至 6 (n) 的缺失部合计计算电路 19 输入构成包含缺失像素的像素组的像素, 对非缺失部合计计算电路输入构成不包含缺失像素的像素组的像素, 使其分别进行对于缺失像素的平均维持插值运算, 对左右平均插值运算电路 6 (0) 输入与缺失像素邻接的像素, 使其进行对于缺失像素的左右平均插值运算, 使输出电路 5 基于如上所述确定了内容的选择信号 C, 选择来自多个插值运算电路 6 (0) 至 6 (n) 的插值数据中的一个并输出。

另外, 在图 29 中, 为了便于说明, 平均维持插值运算电路的数量与图 17 以及图 21 的情况不同, 图示出 n 个。

图 29 的像素插值电路在每次提供了输入图像数据时, 如下地进行两种处理。

首先, 第一处理也被称为评价处理, 使用所提供的输入图像数据中的缺失像素以外的像素进行多个插值运算电路的评价, 根据哪个插值运算电路得到了最佳的评价来确定选择信号 C 的内容。

第二处理也称为插值执行处理, 基于选择信号 C 的内容, 生成对所提供的输入图像数据中的缺失像素进行插值的插值数据, 进行插值。

由于在评价处理以及插值执行处理中重复使用相同的输入图像数据 DI, 因此输入图像数据 DI 暂时存储在图像数据存储器 21 中, 然后根据

来自控制电路 20 的指示重复进行读取。

评价处理中的插值运算和插值执行处理中的插值运算可以同时并行地进行，或也可以在评价处理中的插值运算结束后进行插值执行处理中的插值运算。以下，最先，作为评价处理中的插值运算和插值执行处理中的插值运算同时并行地进行的情况说明概略，然后，对于评价处理中的插值运算结束后进行插值执行处理中的插值运算的情况详细地进行说明。

输入图像 DI 输入给左右平均插值运算电路 6 (0) 以及 n 个平均维持插值运算电路 (第一平均维持插值运算电路 6 (1)、第二平均维持插值运算电路 6 (2)、…、第 n 平均维持插值运算电路 6 (n)) 以及评分电路 8。平均维持插值运算电路的参数 $k=k_1 \sim k_n$ 分别输入到第一平均维持插值运算电路～第 n 平均维持插值运算电路中。左右平均插值运算电路 6 (0) 基于输入图像数据 DI，输出关于多个测试用非缺失像素 (测试像素) 的插值数据 (测试插值数据) $TD_0[T_1] \sim [T_m]$ 和缺失像素的插值数据 D_0 。从左右平均插值运算电路 6 (0) 中输出的测试插值数据 $TD_0[T_1] \sim [T_m]$ 输入到评分电路 8 中，插值数据 $D_1 D_0$ 被输入给输出电路 5。

第一平均维持插值运算电路 6 (1) 基于输入图像 DI 以及参数 $k=k_1$ ，输出关于多个测试像素的插值数据 $TD_1[T_1] \sim [T_m]$ 和缺失像素的插值数据 D_1 。从第一平均维持插值运算电路 6 (1) 中输出的测试插值数据 $TD_1[T_1] \sim [T_m]$ 被输入给评分电路 8，插值数据 D_1 被输入给输出电路 5。

关于第二平均维持插值运算电路 6 (2) ～第 n 平均维持插值运算电路 6 (n) 也同样，基于输入图像 DI 以及参数 $k=k_2 \sim k=k_n$ ，分别输出关于多个测试像素的插值数据 $TD_2[T_1] \sim [T_m] \sim TD_n[T_1] \sim [T_m]$ 和缺失像素的插值数据 $D_2 \sim D_n$ 。从第二平均维持插值运算电路 6 (2) ～第 n 平均维持插值运算电路 6 (n) 中输出的测试插值数据 $TD_2[T_1] \sim [T_m] \sim TD_n[T_1] \sim [T_m]$ 被输入给评分电路 8，插值数据 $D_2 \sim D_n$ 被输入给输出电路 5。

评分电路 8 基于输入图像 DI 对从左右平均插值运算电路 6 (0) 中输出的测试插值数据 TD_0 进行评分，将其结果作为评分数据 M_0 输出。

从评分电路 8 中输出的评分数据 M_0 输入给管理电路 7。

此外, 评分电路 8 对于从第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 中输出的测试插值数据 $TD_1[T_1] \sim [T_m] \sim TD_n[T_1] \sim [T_m]$ 也同样, 基于输入图像 DI 进行评分, 将各个结果作为评分数据 $M_1 \sim M_n$ 输出。从评分电路 8 中输出的评分数据 $M_1 \sim M_n$ 输入给管理电路 7。

管理电路 7 例如后述这样评价从评分电路 8 中输出的评分数据 $M_0 \sim M_n$, 基于其结果输出选择信号 C 。从管理电路 7 中输出的选择信号 C 输入给输出电路 5。

输出电路 5 基于从管理电路 7 中输出的选择信号 C , 选择左右平均插值运算电路 6 (0) 以及第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 输出的插值数据 $D_0 \sim D_n$ 中的一个, 作为输出数据 DO 输出。

以下更详细地说明评价处理中的插值运算结束后进行插值执行处理中的插值运算的情况。

首先对于评价处理的动作进行说明。此时, 图 29 的输出电路 5 不工作。即, 不输出插值数据 DO 。

图 30 (a) 是表示输入图像 DI 的图, 表示缺失像素和测试用非缺失像素 (测试像素) 之间的位置关系。在图 30 中, $\bigcirc$ 表示实际存在的像素, $\times$ 表示缺失的像素。

相对于缺失像素 L , 将 $T_1 \sim T_m$ 所示的、位于缺失像素 L 附近的实际存在的像素 (非缺失像素) 确定为测试像素 (假设 $m=2k$)。这里, 测试像素是指在缺失像素附近虚拟地视为缺失像素而生成插值数据的像素。图 30 (a) 是以缺失像素 L 为中心一维地在左右两侧各设定了 k 个测试像素的例子。

测试像素可以相对于缺失像素左右不均等地进行设定, 也可以仅在左右一方进行设定。此外, 也可以如图 30 (b) 这样二维地进行设定。

使用图 29 以及图 30 (a) 详细地说明测试像素 $T_1 \sim T_m$ 中的左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) ~ 第 n 平均

维持插值运算电路 6 (n) 以及评分电路 8 的动作。

首先, 在测试像素 T1 的位置处, 左右平均插值运算电路 6 (0) 输出将测试像素 T1 虚拟地视为缺失的情况下的测试插值数据 TD0[T1]。即, 求出位于测试像素 T1 的左右侧的像素的平均, 将其作为测试像素 T1 的插值数据输出。

评分电路 8 求出测试像素 T1 的位置处的输入图像 DI 的数据 DI[T1] 和所述测试插值数据 TD0[T1] 的差分的绝对值, 作为评分数据 M0[T1] 输出。评分数据 M0[T1] 成为

$$M0[T1] = |TD0[T1] - DI[T1]|。$$

在评分数据 M0[T1] 小的情况下, 表示测试插值数据接近输入图像, 即, 在测试像素 T1 中, 左右平均插值运算电路 6 (0) 的运算方法适当。反之, 在评分数据 M0[T1] 大的情况下, 表示在测试像素 T1 中, 左右平均插值运算电路 6 (0) 的运算方法不适当。换言之, 评分数据 M0[T1] 表示测试像素 T1 中的左右平均插值运算电路 6 (0) 的适当性。

接着, 左右平均插值运算电路 6 (0) 关于测试像素 T2 也同样, 输出将测试像素 T2 虚拟地视为缺失的情况下的测试插值数据 TD0[T2]。评分电路 8 求出测试像素 T2 的位置处的输入图像 DI[T2] 和所述测试插值数据 TD0[T2] 的差分的绝对值, 作为评分数据 M0[T2] 输出。评分数据 M0[T2] 成为

$$M0[T2] = |TD0[T2] - DI[T2]|。$$

评分数据 M0[T2] 表示测试像素 T2 中的左右平均插值运算电路 6 (0) 的适当性。

左右平均插值运算电路 6 (0) 关于剩余的测试像素 T3~Tm 也同样地输出测试插值数据 TD0[T3]~TD0[Tm]。评分电路 8 求出所述测试插值数据 TD0[T3]~TD0[Tm] 和与各个测试插值数据对应的输入图像 DI 的数据 DI[T3]~DI[Tm] 的差分的绝对值, 作为评分数据 M0[T3]~M0[Tm] 输出。评分数据 M0[T3]~M0[Tm] 为

$$M0[T3] = |TD0[T3] - DI[T3]|$$

~

$$M0[Tm]=|TD0[Tm]-DI[Tm]|。$$

评分数据 $M0[T3] \sim M0[Tm]$ 表示测试像素 $T3 \sim Tm$ 中的左右平均插值运算电路 6 (0) 的适当性。

这样, 得到测试像素 $T1 \sim Tm$ 中的与左右平均插值运算电路 6 (0) 所输出的测试插值数据对应的评分数据。

对于第一平均维持插值运算电路 6 (1) 也同样, 在测试像素 $T1$ 的位置处输出将测试像素 $T1$ 虚拟地视为缺失的情况下的测试插值数据 $TD1[T1]$ 。评分电路 8 求出测试像素 $T1$ 的位置处的输入图像 DI 的数据 $DI[T1]$ 和所述测试插值数据 $TD1[T1]$ 之间的差分的绝对值, 作为评分数据 $M1[T1]$ 输出。评分数据 $M1[T1]$ 成为

$$M1[T1]=|TD1[T1]-DI[T1]|。$$

评分数据 $M1[T1]$ 表示测试像素 $T1$ 中的第一平均维持插值运算电路 6 (1) 的适当性。

第一平均维持插值运算电路 6 (1) 关于剩余的测试像素 $T2 \sim Tm$ 也同样地输出测试插值数据 $TD1[T2] \sim TD1[Tm]$ 。评分电路 8 求出所述测试插值数据 $TD1[T2] \sim TD1[Tm]$ 和与各个测试插值数据对应的输入图像 DI 的数据 $DI[T2] \sim DI[Tm]$ 之间的差分的绝对值, 作为评分数据 $M1[T2] \sim M1[Tm]$ 输出。评分数据 $M1[T2] \sim M1[Tm]$ 为

$$M1[T2]=|TD1[T2]-DI[T2]|$$

~

$$M1[Tm]=|TD1[Tm]-DI[Tm]|。$$

评分数据 $M1[T2] \sim M1[Tm]$ 表示测试像素 $T2 \sim Tm$ 中的第一平均维持插值运算电路 6 (1) 的适当性。

关于第二平均维持插值运算电路 6 (2) ~ 第 n 平均维持插值运算电路 6 (n) 也同样, 输出测试像素 $T1 \sim Tm$ 中的测试插值数据 $TD2[T1] \cdots TD2[Tm] \sim TDn[T1] \cdots TDn[Tm]$, 评分电路 8 基于所述测试插值数据 $TD2[T1] \cdots TD2[Tm] \sim TDn[T1] \cdots TDn[Tm]$, 分别输出评分数据 $M2[T1] \cdots M2[Tm] \sim Mn[T1] \cdots Mn[Tm]$ 。

这样, 在所有的测试像素 $T1 \sim Tm$ 中, 求出了左右平均插值运算电

路 6 (0) 以及第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 中的各个插值运算电路的适当性。

图 31 是将测试像素 T1~Tm 中的各个插值运算电路的评分数据集中的表。

通过使用测试像素的测试插值数据和测试像素的位置处的输入图像数据之间的差分的绝对值, 可以对每个测试像素求出插值方法的适当性。

说明管理电路 7 的动作。

为了评价缺失像素附近的左右平均插值运算电路 6 (0) 的适当性, 管理电路 7 将评分数据 M0[T1]~M0[Tm]相加来生成左右平均插值运算电路 6 (0) 的评价数据 S0。评价数据 S0 为

$$S0=M0[T1]+M0[T2]+\cdots+M0[Tm]。$$

在评价数据 S0 小的情况下, 表示缺失像素附近的左右平均插值运算电路 6 (0) 的运算方法适当。反之, 在评价数据 S0 大的情况下, 表示缺失像素附近的左右平均插值运算电路 6 (0) 的运算方法不适当。

为了对第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 也同样评价缺失像素附近的适当性, 管理电路 7 将评分数据 M1[T1]~M1[Tm]~Mn[T1]~Mn[Tm]分别相加来分别生成第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 的评价数据 S1~Sn。评价数据 S1~Sn 为

$$S1=M1[T1]+M1[T2]+\cdots+M1[Tm]$$

~

$$Sn=Mn[T1]+Mn[T2]+\cdots+Mn[Tm]。$$

图 32 是将评价数据 S0~Sn 集中的表。

通过将每个测试像素的评分数据相加, 可以求出缺失像素附近的插值方法的适当性。

评价数据越小的插值运算电路对于缺失像素附近的像素越能适当地插值, 所以可以类推为在缺失像素中也可以适当地进行插值。管理电路 7 确定选择信号 C 的内容, 以便选择具有评价数据 S0~Sn 中最小的评价数据的插值运算电路所输出的插值数据。这样确定内容后的选择信号 C 在

接下来的插值执行处理中被输出电路 5 所使用。

接着说明插值执行处理的动作。在插值执行处理中，评分电路 8 不工作。而且，管理电路 7 不进行继续输出由评价处理确定了内容的选择信号 C 以外的动作。插值执行处理中的插值运算电路 6 (0) 至 6 (n) 的动作与参照图 21 说明的动作同样。即，控制电路 20 对平均维持插值运算电路 6 (1) 至 6 (n) 各自的、缺失部合计计算电路输入构成包含缺失像素的像素组的像素，对非缺失部合计计算电路输入构成不包含缺失像素的像素组的像素，分别使其进行插值运算，分别输出插值数据 D1~Dn。控制电路 20 还对左右平均插值运算电路 6 (0) 输入与缺失像素邻接的像素，使其进行对于缺失像素的左右平均插值运算，输出插值数据 D0。使输出电路 5 基于选择信号 C 选择来自多个插值运算电路 (6 (0) 至 6 (n)) 的插值数据中的一个而输出。从而，输出电路 5 基于从管理电路 7 输出的选择信号 C，选择从左右平均插值运算电路 6 (0) 以及第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 中输出的插值数据 D0~Dn 中的一个，作为输出数据 DO 输出。

这样，对于一个缺失像素的插值结束后，开始对于下一个缺失像素的插值。

图 29 所示的像素插值电路在缺失像素附近的像素中，进行左右平均插值运算电路 6 (0) 以及第一平均维持插值运算电路 6 (1) ~ 第 n 平均维持插值运算电路 6 (n) 所输出的测试插值数据的评分，评价其结果，对缺失像素处的适当的插值运算进行类推，因此可以通过适合于缺失像素附近的图像的插值运算来对缺失像素进行插值。

接着，使用具体例子进行说明。

图 33 是表示作为图 29 中的多个平均维持插值运算电路，具有参数 $k=5$ 的第一平均维持插值运算电路和参数 $k=7$ 的第二平均插值运算电路的结构的图。

说明图 33 的具体例的像素插值电路的结构。

图 33 的具体例的像素插值电路具有输出电路 5、左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第 2 平均维持插值

运算电路 6 (2)、管理电路 7、评分电路 8。另外，在本具体例中也设有与图 29 所示的控制电路 20 以及图像数据存储器 21 同样的部分，但省略了这些图示。

输入图像 DI 输入给左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1)、第 2 平均维持插值运算电路 6 (2) 以及评分电路 8。左右平均插值运算电路 6 (0) 基于输入图像 DI 输出测试插值数据 TD0 以及插值数据 D0。从左右平均插值运算电路 6 (0) 输出的测试插值数据 TD0 输入给评分电路 8，插值数据 D0 输入给输出电路 5。

参数 $k=5$ 输入给第一平均维持插值运算电路 6 (1)。第一平均维持插值运算电路 6 (1) 基于输入图像 DI 以及参数 $k=5$ ，输出测试插值数据 TD1 以及插值数据 D1。从第一平均维持插值运算电路 6 (1) 输出的测试插值数据 TD1 输入给评分电路 8，插值数据 D1 输入给输出电路 5。

参数 $k=7$ 输入给第二平均维持插值运算电路 6 (2)。第二平均维持插值运算电路 6 (2) 基于输入图像 DI 以及参数 $k=7$ ，输出测试插值数据 TD2 以及插值数据 D2。从第二平均维持插值运算电路 6 (2) 输出的测试插值数据 TD2 输入给评分电路 8，插值数据 D2 输入给输出电路 5。

评分电路 8 基于输入图像 DI，对从左右平均插值运算电路 6 (0) 输出的测试插值数据 TD0 进行评分，将其结果作为评分数据 M0 输出。

评分电路 8 基于输入图像 DI，对从第一平均维持插值运算电路 6 (1) 输出的测试插值数据 TD1 进行评分，将其结果作为评分数据 M1 输出。

评分电路 8 基于输入图像 DI，对从第二平均维持插值运算电路 6 (2) 输出的测试插值数据 TD2 进行评分，将其结果作为评分数据 M2 输出。从评分电路 8 输出的评分数据 M0~M2 输入给管理电路 7。

管理电路 7 基于从评分电路 8 输出的评分数据 M0~M2，输出选择信号 C。从管理电路 7 输出的选择信号 C 输入给输出电路 5。

输出电路 5 基于从管理电路 7 输出的选择信号 C，选择从左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路 6 (2) 输出的插值数据 D0~D2 中的一个，作为输出数据 DO 输出。

图 34 是表示具有周期性的图像数据的一例的图。图 34 (a) 是与图 3 同样地表示像素周期 5 的图像数据中的像素位置和浓度值之间的关系的波形图, 重复浓度值 $a=74$ 、 $b=57$ 、 $c=100$ 、 $d=143$ 、 $e=126$ 。图 34 (b) 表示缺失像素和测试像素之间的位置关系。此外, 以缺失像素 L 为中心、左右各两个地进行一维设定, 作为与缺失像素 L 对应的测试像素 T1~T4。

图 35 是用于说明平均维持插值运算的测试插值方法的图。

图 35 (a) 表示实施方式 3 所示的包含缺失像素的像素列和不包含缺失像素的两个像素列重复的情况下的平均维持插值运算电路中的、包含缺失像素的像素列 LC 和不包含缺失像素的像素列 NA 以及 NB 之间的位置关系。图 35 (b) 表示将测试像素 T 虚拟地视为缺失像素而进行测试插值的情况下, 在包含测试像素的像素列 TC 中含有缺失像素的情况下的不包含测试像素的像素列 TB 的位置。图 35 (c) 表示在包含测试像素的像素列 TC 中不包含缺失像素的情况下的不包含测试像素的像素列 TA 的位置。

说明平均维持插值运算电路的测试插值方法。

平均维持插值运算电路在对缺失像素附近的像素进行测试插值的情况下, 需要根据缺失像素的位置来改变插值方法。此外, 在测试插值中, 仅使用不包含测试像素的两个像素列中的某一方。

如图 35 (b) 所示, 在包含测试像素 T 的像素列 TC 中含有缺失像素 L 的情况下, 平均维持插值运算电路需要考虑缺失像素 L 来建立方程式。从而, 按照包含缺失像素 L 的方式设定不包含测试像素 T 的像素列 TB, 在包含测试像素 T 的像素列 TC 和不包含测试像素的像素列 TB 两者中包含缺失像素, 由此缺失像素在方程式中被抵消, 可以适当地求出测试像素 T 的测试插值数据。方程式为

$$\begin{aligned} & (TC[1] + \dots + TC[k-i-1] + T + L + TD[1] + \dots + TD[i-1]) / k \\ & = (L + TD[1] + \dots + TD[i-1] + TB[1] + \dots + TB[k-i]) / k. \end{aligned}$$

测试像素 T 为

$$T = (TB[1] + \dots + TB[k-i]) - (TC[1] + \dots + TC[k-i-1]).$$

如图 35 (c) 所示, 在包含测试像素的像素列 TC 中不包含缺失像素

L的情况下,设定为在不包含测试像素的像素列TA中也不包含缺失像素。

平均维持插值运算电路的方程式为

$$\begin{aligned} & (TA[1]+\cdots+TA[k-i]+TD[1]+\cdots+TD[i])/k \\ & =(TD[1]+\cdots+TD[i]+T+TC[1]+\cdots+TC[k-i-1]), \end{aligned}$$

测试像素T为

$$T=(TA[1]+\cdots+TA[k-i])-(TC[1]+\cdots+TC[k-i-1])。$$

这样,通过使用考虑了缺失像素的位置的测试插值方法,可以适当地对各个平均维持插值运算电路进行评分。

图36是用于说明测试像素T1~T4以及缺失像素L中的左右平均插值运算电路6(0)以及评分电路8的动作的图。图36(a)是表示计算T1中的左右平均插值运算电路6(0)的测试插值数据的情况的图,图36(b)是表示计算T2中的左右平均插值运算电路6(0)的测试插值数据的情况的图,图36(c)是表示计算T3中的左右平均插值运算电路6(0)的测试插值数据的情况的图,图36(d)是表示计算T4中的左右平均插值运算电路6(0)的测试插值数据的情况的图,图36(e)是表示计算缺失像素L中的左右平均插值运算电路6(0)的插值数据的情况的图。

说明测试像素T1~T4以及缺失像素L中的左右平均插值运算电路6(0)以及评分电路8的动作。

如图36(a)所示,左右平均插值运算电路6(0)将像素T1L以及T1R的平均值作为测试像素T1的测试插值数据TD0[T1]输出。由于T1L=b=57, T1R=d=143, 测试插值数据TD0[T1]为

$$TD0[T1]=(T1L+T1R)/2=(57+143)/2=100。$$

评分电路8将测试像素T1的位置处的输入图像DI的数据DI[T1]和测试插值数据TD0[T1]的差分的绝对值作为评分数据M0[T1]输出。由于TD0[T1]=100, DI[T1]=c=100, 评分数据M0[T1]为

$$M0[T1]=|TD0[T1]-DI[T1]|=|100-100|=0。$$

如图36(b)所示,左右平均插值运算电路6(0)将像素T2L以及T2R的平均值作为测试像素T2的测试插值数据TD0[T2]输出。由于T2L=c=100, T2R=a=74, 测试插值数据TD0[T2]为

$$TD1 = (T2L + T2R) / 2 = (100 + 74) / 2 = 87。$$

评分电路 8 将测试像素 T2 的位置处的输入图像 DI 的数据 DI[T2]和测试插值数据 TD0[T2]的差分的绝对值作为评分数据 M0[T2]输出。由于 TD0[T2]=87, DI[T2]=d=143, 评分数据 M0[T2]为

$$M0[T2] = |TD0[T2] - DI[T2]| = |87 - 143| = 56。$$

如图 36 (c) 所示, 左右平均插值运算电路 6 (0) 将像素 T3L 以及 T3R 的平均值作为测试像素 T3 的测试插值数据 TD0[T3]输出。由于 T3L = d = 143, T3R = b = 57, 测试插值数据 TD0[T3]为

$$TD0 = (T3L + T3R) / 2 = (143 + 57) / 2 = 100。$$

评分电路 8 将测试像素 T3 的位置处的输入图像 DI 的数据 DI[T3]和测试插值数据 TD0[T3]的差分的绝对值作为评分数据 M0[T3]输出。由于 TD0[T3]=87, DI[T3]=a=74, 评分数据 M0[T3]为

$$M0[T3] = |TD0[T3] - DI[T3]| = |100 - 74| = 26。$$

如图 36 (d) 所示, 左右平均插值运算电路 6 (0) 将像素 T4L 以及 T4R 的平均值作为测试像素 T4 的测试插值数据 TD0[T4]输出。由于 T4L = a = 74, T4R = c = 100, 测试插值数据 TD0[T4]为

$$TD0[T4] = (T4L + T4R) / 2 = (74 + 100) / 2 = 87。$$

评分电路 8 将测试像素 T4 的位置处的输入图像 DI 的数据 DI[T4]和测试插值数据 TD0[T4]的差分的绝对值作为评分数据 M0[T4]输出。由于 TD0[T4]=87, DI[T4]=b=57, 评分数据 M0[T4]为

$$M0[T4] = |TD0[T4] - DI[T4]| = |87 - 57| = 30。$$

如图 36 (e) 所示, 左右平均插值运算电路 6 (0) 将缺失像素左右侧的像素 LL 以及 LR 的平均值作为缺失像素 L 的插值数据 D0 输出。由于 LL = d = 143, LR = a = 74, 插值数据 D0 为

$$D0 = (LL + LR) / 2 = (143 + 74) / 2 = 108.5。$$

图 37 是用于说明测试像素 T1~T4 以及缺失像素 L 中的第一平均维持插值运算电路 6 (1) 以及评分电路 8 的动作的图。图 37 (a) 是表示计算 T1 中的第一平均维持插值运算电路 6 (1) 的测试插值数据的情况的图, 图 37 (b) 是表示计算 T2 中的第一平均维持插值运算电路 6 (1) 的

测试插值数据的情况的图，图 37（c）是表示计算 T3 中的第一平均维持插值运算电路 6（1）的测试插值数据的情况的图，图 37（d）是表示计算 T4 中的第一平均维持插值运算电路 6（1）的测试插值数据的情况的图，图 37（e）是表示计算缺失像素 L 中的第一平均维持插值运算电路 6（1）的插值数据的情况的图。

说明测试像素 T1~T4 以及缺失像素 L 中的第一平均维持插值运算电路 6（1）以及评分电路 8 的动作。

如图 37（a）所示，第一平均维持插值运算电路 6（1）求出测试像素 T1 的测试插值数据 TD1[T1]，使得包含测试像素 T1 的像素列 T1C 的平均值和不包含测试像素 T1 的像素列 T1B 的平均值相等。从而，由方程式

$$\begin{aligned} & (T1C[1]+T1C[2]+TD1[T1]+T1D[1]+L)/5 \\ & = (T1D[1]+L+T1B[1]+T1B[2]+T1B[3])/5, \end{aligned}$$

测试插值数据 TD1[T1]成为

$$TD1[T1] = (T1B[1]+T1B[2]+T1B[3]) - (T1C[1]+T1C[2]).$$

由于 T1C[1]=a=74，T1C[2]=b=57，T1B[1]=a=74，T1B[2]=b=57，T1B[3]=c=100，成为

$$TD1[T1] = (74+57+100) - (74+57) = 100.$$

评分电路 8 将所述测试像素 T1 的位置处的输入图像 DI 的数据 DI[T1]和测试插值数据 TD1[T1]的差分的绝对值作为评分数据 M1[T1]输出。由于 TD1[T1]=100、DI[T1]=c=100，评分数据 M1[T1]成为

$$M1[T1] = |TD1[T1] - DI[T1]| = |100 - 100| = 0.$$

如图 37（b）所示，第一平均维持插值运算电路 6（1）求出测试像素 T2 的测试插值数据 TD1[T2]，使得包含测试像素 T2 的像素列 T2C 的平均值和不包含测试像素 T2 的像素列 T2B 的平均值相等。从而，由方程式

$$\begin{aligned} & (T2C[1]+T2C[2]+TD1[T2]+L+T2D[1])/5 \\ & = (L+T2D[1]+T2B[1]+T2B[2]+T2B[3])/5, \end{aligned}$$

测试插值数据 TD1[T2]成为

$$TD1[T2]=(T2B[1]+T2B[2]+T2B[3])-(T2C[1]+T2C[2])。$$

由于 $T2C[1]=b=57$, $T2C[2]=c=100$, $T2B[1]=b=57$, $T2B[2]=c=100$,
 $T2B[3]=d=143$, 成为

$$TD1[T2]=(57+100+143)-(57+100)=143。$$

评分电路 8 将所述测试像素 T2 的位置处的输入图像 DI 的数据 $DI[T2]$ 和测试插值数据 $TD1[T2]$ 之间的差分的绝对值作为评分数据 $M1[T2]$ 输出。

由于 $TD1[T2]=143$ 、 $DI[T2]=d=143$, 评分数据 $M1[T2]$ 成为

$$M1[T2]=|TD1[T2]-DI[T2]| = |143-143| = 0。$$

如图 37 (c) 所示, 第一平均维持插值运算电路 6 (1) 求出测试像素 T3 的测试插值数据 $TD1[T3]$, 使得包含测试像素 T3 的像素列 T3C 的平均值和不包含测试像素 T3 的像素列 T3A 的平均值相等。从而, 由方程式

$$\begin{aligned} & (T3A[1]+T3A[2]+T3A[3]+T3D[1]+L)/5 \\ & = (T3D[1]+L+TD1[T3]+T3C[1]+T3C[2])/5, \end{aligned}$$

测试插值数据 $TD1[T3]$ 成为

$$TD1[T3]=(T3A[1]+T3A[2]+T3A[3])-(T3C[1]+T3C[2])。$$

由于 $T3C[1]=b=57$, $T3C[2]=c=100$, $T3A[1]=a=74$, $T3A[2]=b=57$,
 $T3A[3]=c=100$, 成为

$$TD1[T3]=(74+57+100)-(57+100)=74。$$

评分电路 8 将所述测试像素 T3 的位置处的输入图像 DI 的数据 $DI[T3]$ 和测试插值数据 $TD1[T3]$ 之间的差分的绝对值作为评分数据 $M1[T3]$ 输出。

由于 $TD1[T3]=74$ 、 $DI[T3]=a=74$, 评分数据 $M1[T3]$ 成为

$$M1[T3]=|TD1[T3]-DI[T3]| = |74-74| = 0。$$

如图 37 (d) 所示, 第一平均维持插值运算电路 6 (1) 求出测试像素 T4 的测试插值数据 $TD1[T4]$, 使得包含测试像素 T4 的像素列 T4C 的平均值和不包含测试像素 T4 的像素列 T4A 的平均值相等。从而, 由方程式

$$\begin{aligned} & (T4A[1]+T4A[2]+T4A[3]+L+T4D[1])/5 \\ & = (L+T4D[1]+TD1[T4]+T4C[1]+T4C[2])/5, \end{aligned}$$

测试插值数据 TD1[T4]成为

$$TD1[T4]=(T4A[1]+T4A[2]+T4A[3])-(T4C[1]+T4C[2])。$$

由于 $T4C[1]=c=100$, $T4C[2]=d=143$, $T4A[1]=b=57$, $T4A[2]=c=100$, $T4A[3]=d=143$, 成为

$$TD1[T1]=(57+100+143)-(100+143)=57。$$

评分电路 8 将所述测试像素 T4 的位置处的输入图像 DI 的数据 DI[T4]和测试插值数据 TD1[T4]之间的差分的绝对值作为评分数据 M1[T4]输出。

由于 $TD1[T4]=57$ 、 $DI[T4]=b=57$, 评分数据 M1[T4]成为

$$M1[T4]=|TD1[T4]-DI[T4]|=|57-57|=0。$$

如图 37 (e) 所示, 第一平均维持插值运算电路 6 (1) 求出缺失像素 L 的插值数据 D1, 使得包含缺失像素 L 的像素列 LC 的平均值和不包含缺失像素 L 的像素列 NA 以及 NB 的平均值相等。从而, 由方程式

$$\begin{aligned} & (AD[1]+AD[2]+D1+BD[1]+BD[2])/5 \\ & =((NA[1]+NA[2]+NA[3]+AD[1]+AD[2])/5 \\ & + (BD[1]+BD[2]+NB[1]+NB[2]+NB[3])/5)/2, \end{aligned}$$

插值数据 D1 成为

$$\begin{aligned} D1 = & ((NA[1]+NA[2]+NA[3]+AD[1]+AD[2]) \\ & + (BD[1]+BD[2]+NB[1]+NB[2]+NB[3]))/2 \\ & - (AD[1]+AD[2]+BD[1]+BD[2])。 \end{aligned}$$

由于 $NA[1]=e=126$, $NA[2]=a=74$, $NA[3]=b=57$, $AD[1]=c=100$, $AD[2]=d=143$, $BD[1]=a=74$, $BD[2]=b=57$, $NB[1]=c=100$, $NB[2]=d=143$, $NB[3]=e=126$, 成为

$$\begin{aligned} D1 = & ((126+74+57+100+143)+(74+57+100+143+126))/2 \\ & - (100+143+74+57) \\ & =126。 \end{aligned}$$

图 38 是用于说明测试像素 T1~T4 以及缺失像素 L 中的第二平均维持插值运算电路 6 (2) 以及评分电路 8 的动作的图。图 38 (a) 是表示计算 T1 中的第二平均维持插值运算电路 6 (2) 的测试插值数据的情况的图, 图 38 (b) 是表示计算 T2 中的第二平均维持插值运算电路 6 (2) 的

测试插值数据的情况的图，图 38 (c) 是表示计算 T3 中的第二平均维持插值运算电路 6 (2) 的测试插值数据的情况的图，图 38 (d) 是表示计算 T4 中的第二平均维持插值运算电路 6 (2) 的测试插值数据的情况的图，图 38 (e) 是表示计算缺失像素 L 中的第二平均维持插值运算电路 6 (2) 的插值数据的情况的图。

说明测试像素 T1~T4 以及缺失像素 L 中的第二平均维持插值运算电路 6 (2) 以及评分电路 8 的动作。

如图 38 (a) 所示，第二平均维持插值运算电路 6 (2) 求出测试像素 T1 的测试插值数据 TD2[T1]，使得包含测试像素 T1 的像素列 T1C 的平均值和不包含测试像素 T1 的像素列 T1B 的平均值相等。从而，由方程式

$$\begin{aligned} & (T1C[1]+T1C[2]+T1C[3] + TD2[T1]+T1D[1]+L + T1D[2])/7 \\ & = (T1D[1] + L + T1D [2]+T1B[1]+T1B[2]+T1B[3]+T1B[4])/7, \end{aligned}$$

测试插值数据 TD1[T1]成为

$$\begin{aligned} TD2[T1] &= (T1B[1]+T1B[2]+T1B[3]+T1B[4]) \\ & - (T1C[1]+T1C[2]+T1C[3]). \end{aligned}$$

由于 T1C[1]=e=126，T1C[2]=a=74，T1C[3]=b=57，T1B[1]=b=57，T1B[2]=c=100，T1B[3]=d=143，T1B[4]=e=126，成为

$$TD2[T1] = (57+100+143+126) - (126+74+57) = 169.$$

评分电路 8 将所述测试像素 T1 的位置处的输入图像 DI 的数据 DI[T1]和测试插值数据 TD2[T1]之间的差分的绝对值作为评分数据 M2[T1]输出。

由于 TD2[T1]=169、DI[T1]=c=100，评分数据 M2[T1]成为

$$M2[T1] = | TD2[T1]-DI[T1] | = | 169-100 | = 69.$$

如图 38 (b) 所示，第二平均维持插值运算电路 6 (2) 求出测试像素 T2 的测试插值数据 TD2[T2]，使得包含测试像素 T2 的像素列 T2C 的平均值和不包含测试像素 T1 的像素列 T2B 的平均值相等。从而，由方程式

$$\begin{aligned} & (T2C[1]+T2C[2]+T2C[3] + TD2[T2] + L + T2D[1] + T2D[2])/7 \\ & = (L+ T2D[1] + T2D [2]+T2B[1]+T2B[2]+T2B[3]+T2B[4])/7, \end{aligned}$$

测试插值数据 TD2[T2]成为

$$\begin{aligned} \text{TD2}[T2] = & (\text{T2B}[1] + \text{T2B}[2] + \text{T2B}[3] + \text{T2B}[4]) \\ & - (\text{T2C}[1] + \text{T2C}[2] + \text{T2C}[3])。 \end{aligned}$$

由于 $\text{T2C}[1]=a=74$ ， $\text{T2C}[2]=b=57$ ， $\text{T2C}[3]=c=100$ ， $\text{T2B}[1]=c=100$ ， $\text{T2B}[2]=d=143$ ， $\text{T2B}[3]=e=126$ ， $\text{T2B}[4]=a=74$ ，成为

$$\text{TD2}[T2] = (100 + 143 + 126 + 74) - (74 + 57 + 100) = 212。$$

评分电路 8 将所述测试像素 T2 的位置处的输入图像 DI 的数据 DI[T2]和测试插值数据 TD2[T2]之间的差分的绝对值作为评分数据 M2[T2]输出。

由于 $\text{TD2}[T2]=212$ 、 $\text{DI}[T2]=d=143$ ，评分数据 M2[T2]成为

$$\text{M2}[T2] = | \text{TD2}[T2] - \text{DI}[T2] | = | 212 - 143 | = 69。$$

如图 38 (c) 所示，第二平均维持插值运算电路 6 (2) 求出测试像素 T3 的测试插值数据 TD2[T3]，使得包含测试像素 T3 的像素列 T3C 的平均值和不包含测试像素 T3 的像素列 T3A 的平均值相等。从而，由方程式

$$\begin{aligned} & (\text{T3A}[1] + \text{T3A}[2] + \text{T3A}[3] + \text{T3A}[4] + \text{T3D}[1] + \text{T3D}[2] + L) / 7 \\ & = (\text{T3D}[1] + \text{T3D}[2] + L + \text{TD2}[T3] + \text{T3C}[1] + \text{T3C}[2] + \text{T3C}[3]) / 7, \end{aligned}$$

测试插值数据 TD2[T3]成为

$$\begin{aligned} \text{TD2}[T3] = & (\text{T3A}[1] + \text{T3A}[2] + \text{T3A}[3] + \text{T3A}[4]) \\ & - (\text{T3C}[1] + \text{T3C}[2] + \text{T3C}[3]) \end{aligned}$$

由于 $\text{T3C}[1]=b=57$ ， $\text{T3C}[2]=c=100$ ， $\text{T3C}[3]=d=143$ ， $\text{T3A}[1]=d=143$ ， $\text{T3A}[2]=e=126$ ， $\text{T3A}[3]=a=74$ ， $\text{T3A}[4]=b=57$ ，成为

$$\text{TD1}[T3] = (143 + 126 + 74 + 57) - (57 + 100 + 143) = 100。$$

评分电路 8 将所述测试像素 T3 的位置处的输入图像 DI 的数据 DI[T3]和测试插值数据 TD2[T3]之间的差分的绝对值作为评分数据 M2[T3]输出。

由于 $\text{TD2}[T3]=100$ 、 $\text{DI}[T3]=a=74$ ，评分数据 M2[T3]成为

$$\text{M2}[T3] = | \text{TD2}[T3] - \text{DI}[T3] | = | 100 - 74 | = 26。$$

如图 38 (d) 所示，第二平均维持插值运算电路 6 (2) 求出测试像素 T4 的测试插值数据 TD2[T4]，使得包含测试像素 T4 的像素列 T4C 的平均值和不包含测试像素 T4 的像素列 T4A 的平均值相等。从而，由方

程式

$$\begin{aligned} & (T4A[1]+T4A[2]+T4A[3]+T4A[4]+T4D[1]+L+T4D[2])/7 \\ & = (T4D[1]+L+T4D[2]+TD2[T4]+T4C[1]+T4C[2]+T4C[3])/7, \end{aligned}$$

测试插值数据 TD2[T4]成为

$$\begin{aligned} TD2[T4] &= (T4A[1]+T4A[2]+T4A[3]+T4A[4]) \\ &- (T4C[1]+T4C[2]+T4C[3]). \end{aligned}$$

由于 $T4C[1]=c=100$, $T4C[2]=d=143$, $T4C[3]=e=126$, $T4A[1]=e=126$, $T4A[2]=a=74$, $T4A[3]=b=57$, $T4A[4]=c=100$, 成为

$$TD1[T1] = (126+74+57+100) - (100+143+126) = -12.$$

评分电路 8 将所述测试像素 T4 的位置处的输入图像 DI 的数据 DI[T4]和测试插值数据 TD2[T4]的差分的绝对值作为评分数据 M2[T4]输出。由于 $TD2[T4] = -12$ 、 $DI[T4] = b = 57$, 评分数据 M2[T4]成为

$$M2[T4] = |TD2[T4] - DI[T4]| = |-12 - 57| = 69.$$

如图 38 (e) 所示, 第二平均维持插值运算电路 6 (2) 求出缺失像素 L 的插值数据, 使得包含缺失像素 L 的像素列 LC 的平均值和不包含缺失像素 L 的像素列 NA 以及 NB 的平均值相等。从而, 由方程式

$$\begin{aligned} & (AD[1]+AD[2]+AD[3]+D1+BD[1]+BD[2]+BD[3])/7 \\ & = ((NA[1]+NA[2]+NA[3]+NA[4]+AD[1]+AD[2]+AD[3])/7 \\ & + (BD[1]+BD[2]+BD[3]+NB[1]+NB[2]+NB[3]+NB[4])/7)/2, \end{aligned}$$

插值数据 D1 成为

$$\begin{aligned} D1 &= ((NA[1]+NA[2]+NA[3]+NA[4]+AD[1]+AD[2]+AD[3]) \\ & + (BD[1]+BD[2]+BD[3]+NB[1]+NB[2]+NB[3]+NB[4]))/2 \\ & - (AD[1]+AD[2]+AD[3]+BD[1]+BD[2]+BD[3]). \end{aligned}$$

由于 $NA[1]=c=100$, $NA[2]=d=143$, $NA[3]=e=126$, $NA[4]=a=74$, $AD[1]=b=57$, $AD[2]=c=100$, $AD[3]=d=143$, $BD[1]=a=74$, $BD[2]=b=57$, $BD[3]=c=100$, $NB[1]=d=143$, $NB[2]=e=126$, $NB[3]=a=74$, $NB[4]=b=57$, 成为

$$\begin{aligned} D1 &= ((100+143+126+74+57+100+143) \\ & + (74+57+100+143+126+74+57))/2 \end{aligned}$$

$$\begin{aligned}
 & - (57+100+143+74+57+100) \\
 & =156。
 \end{aligned}$$

图 39 是将测试像素 T1~T4 中的评分数据 M0~M2 集中的表。

说明管理电路 7 的动作。

管理电路 7 生成左右平均插值运算电路 6 (0) 的评分数据 M0[T1]~M0[T4]相加得到的值作为评价数据 S0。由于 M0[T1]=0, M0[T2]=56, M0[T3]=26, M0[T4]=30, 所以评价数据 S0 成为

$$\begin{aligned}
 S0 &= M0[T1] + M0[T2] + M0[T3] + M0[T4] \\
 &= 0 + 56 + 26 + 30 = 112。
 \end{aligned}$$

管理电路 7 对于第一平均维持插值运算电路 6 (1) 也同样, 生成评分数据 M1[T1]~M1[T4]相加得到的值作为评价数据 S1。由于 M1[T1]=0, M1[T2]=0, M1[T3]=0, M1[T4]=0, 评价数据 S1 成为

$$\begin{aligned}
 S1 &= M1[T1] + M1[T2] + M1[T3] + M1[T4] \\
 &= 0 + 0 + 0 + 0 = 0。
 \end{aligned}$$

管理电路 7 对于第二平均维持插值运算电路 6 (2) 也同样, 生成评分数据 M2[T1]~M2[T4]相加得到的值作为评价数据 S2。由于 M2[T1]=69, M2[T2]=69, M2[T3]=26, M2[T4]=69, 评价数据 S2 成为

$$\begin{aligned}
 S2 &= M2[T1] + M2[T2] + M2[T3] + M2[T4] \\
 &= 69 + 69 + 26 + 69 = 233。
 \end{aligned}$$

图 40 是将左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路 6 (2) 的评价数据 S0~S2 集中的表。

评价数据越小的插值运算电路在缺失像素附近越能适当地进行插值, 所以可以类推在缺失像素中也可以适当地进行插值。管理电路 7 输出用于选择具有评价数据 S0~S2 中的最小的评价数据 (S1=0) 的第一平均维持插值运算电路 6 (1) 所输出的插值数据的选择信号 C。

输出电路 5 输出与管理电路 7 输出的选择信号 C 对应的插值数据 D1=126。如图 34 (a) 所示, 可知缺失像素 L 的原始数据是 126, 可以以最小的误差进行插值。

图 33 所示的结构例的像素插值电路生成缺失像素 L 附近的测试像素 T1~T4 中的 3 个插值运算电路的测试插值数据, 对其进行评分以及评价, 由此选择 3 个插值运算电路中的适合于图像内容的插值运算电路, 所以可以适当地对缺失像素进行插值。

示出使用图 33 所示的结构对另一图像数据进行插值的例子。

图 41 是表示具有周期性的图像数据的一例的图。图 41 (a) 按照像素周期 $P_p=7$ 重复浓度值 $a=80$ 、 $b=56$ 、 $c=65$ 、 $d=100$ 、 $e=135$ 、 $f=144$ 、 $g=120$ 。图 41 (b) 表示缺失像素和测试像素之间的位置关系。此外, 以缺失像素 L 为中心、左右各两个地一维设定, 作为与缺失像素 L 对应的测试像素 T1~T4。

使用左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路对图 41 (b) 的测试像素 T1~T4 进行测试插值的方法与图 36~图 38 所示的方法相同, 所以省略说明。

图 42 是将测试像素 T1~T4 中的评分数据 M0~M2 集中的表。

说明管理电路 7 的动作。

管理电路 7 生成左右平均插值运算电路 6 (0) 的评分数据 M0[T1]~M0[T4]相加得到的值作为评价数据 S0。由于 M0[T1]=13, M0[T2]=4.5, M0[T3]=71, M0[T4]=8, 评价数据 S0 成为

$$\begin{aligned} S0 &= M0[T1] + M0[T2] + M0[T3] + M0[T4] \\ &= 13 + 4.5 + 71 + 8 = 96.5。 \end{aligned}$$

管理电路 7 对于第一平均维持插值运算电路 6 (1) 也同样, 生成评分数据 M1[T1]~M1[T4]相加得到的值作为评价数据 S1。由于 M1[T1]=143, M1[T2]=35, M1[T3]=143, M1[T4]=35, 评价数据 S1 成为

$$\begin{aligned} S1 &= M1[T1] + M1[T2] + M1[T3] + M1[T4] \\ &= 143 + 35 + 143 + 35 = 356。 \end{aligned}$$

管理电路 7 对于第二平均维持插值运算电路 6 (2) 也同样, 生成评分数据 M2[T1]~M2[T4]相加得到的值作为评价数据 S2。由于 M2[T1]=0, M2[T2]=0, M2[T3]=0, M2[T4]=0, 评价数据 S2 成为

$$S2 = M2[T1] + M2[T2] + M2[T3] + M2[T4]$$

$$=0+0+0+0=0。$$

图 43 是将左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路 6 (2) 的评价数据 S0~S2 集中的表。

评价数据越小的插值运算电路在缺失像素附近越能适当地进行插值, 所以可以类推在缺失像素中也可以适当地进行插值。管理电路 7 输出用于选择具有评价数据 S0~S2 中的最小的评价数据 (S2=0) 的第二平均维持插值运算电路 6 (2) 所输出的插值数据的选择信号 C。

输出电路 5 输出与管理电路 7 输出的选择信号 C 对应的插值数据 D2 =135。如图 41 (a) 所示, 可知缺失像素 L 的原始数据为 135, 可以以最小的误差进行插值。

图 33 所示的结构例的像素插值电路生成缺失像素 L 附近的测试像素 T1~T4 中的 3 个插值运算电路的测试插值数据, 对其进行评分以及评价, 由此选择 3 个插值运算电路中的适合于图像内容的插值运算电路, 所以关于图 41 的数据也可以适当地对缺失像素进行插值。

示出使用图 33 所示的结构对另一图像数据进行插值的例子。

图 44 是表示具有周期性的图像数据的一例的图。图 44 (a) 按照像素周期 $Pp=17$ 重复浓度值 $a=100$ 、 $b=116$ 、 $c=130$ 、 $d=140$ 、 $e=145$ 、 $f=143$ 、 $g=136$ 、 $h=124$ 、 $i=108$ 、 $j=92$ 、 $k=76$ 、 $l=64$ 、 $m=57$ 、 $n=55$ 、 $o=60$ 、 $p=70$ 、 $q=84$ 。图 44 (b) 表示缺失像素和测试像素之间的位置关系。此外, 以缺失像素 L 为中心、左右各两个地一维设定, 作为与缺失像素 L 对应的测试像素 T1~T4。

使用左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路对图 44 (b) 的测试像素 T1~T4 进行测试插值的方法与图 36~图 38 所示的方法相同, 所以省略说明。

图 45 是将测试像素 T1~T4 中的评分数据 M0~M2 集中的表。

说明管理电路 7 的动作。

管理电路 7 生成左右平均插值运算电路 6 (0) 的评分数据 M0[T1]~M0[T4]相加得到的值作为评价数据 S0。由于 M0[T1]=3.5, M0[T2]=8.5,

$M0[T3]=1.5$, $M0[T4]=0$, 评价数据 $S0$ 成为

$$\begin{aligned} S0 &= M0[T1] + M0[T2] + M0[T3] + M0[T4] \\ &= 3.5 + 8.5 + 1.5 + 0 = 13.5. \end{aligned}$$

管理电路 7 对于第一平均维持插值运算电路 6 (1) 也同样, 生成评分数据 $M1[T1] \sim M1[T4]$ 相加得到的值作为评价数据 $S1$ 。由于 $M1[T1]=91$, $M1[T2]=152$, $M1[T3]=91$, $M1[T4]=152$, 评价数据 $S1$ 成为

$$\begin{aligned} S1 &= M1[T1] + M1[T2] + M1[T3] + M1[T4] \\ &= 91 + 152 + 91 + 152 = 486. \end{aligned}$$

管理电路 7 对于第二平均维持插值运算电路 6 (2) 也同样, 生成评分数据 $M2[T1] \sim M2[T4]$ 相加得到的值作为评价数据 $S2$ 。由于 $M2[T1]=191$, $M2[T2]=269$, $M2[T3]=86$, $M2[T4]=191$, 评价数据 $S2$ 成为

$$\begin{aligned} S2 &= M2[T1] + M2[T2] + M2[T3] + M2[T4] \\ &= 191 + 269 + 86 + 191 = 737. \end{aligned}$$

图 46 是将左右平均插值运算电路 6 (0)、第一平均维持插值运算电路 6 (1) 以及第二平均维持插值运算电路 6 (2) 的评价数据 $S0 \sim S2$ 集中的表。

评价数据越小的插值运算电路在缺失像素附近越能适当地进行插值, 所以可以类推在缺失像素中也可以适当地进行插值。管理电路 7 输出用于选择具有评价数据 $S0 \sim S2$ 中的最小的评价数据 ($S0=13.5$) 的左右平均插值运算电路 6 (0) 所输出的插值数据的选择信号 C 。

输出电路 5 输出与管理电路 7 输出的选择信号 C 对应的插值数据 $D0 = 133.5$ 。如图 44 (a) 所示, 可知缺失像素 L 的原始数据为 136, 可以以最小的误差进行插值。

图 33 所示的结构例的像素插值电路生成缺失像素 L 附近的测试像素 $T1 \sim T4$ 中的 3 个插值运算电路的测试插值数据, 对其进行评分以及评价, 由此选择 3 个插值运算电路中的适合于图像内容的插值运算电路, 所以关于图 44 的数据也可以适当地对缺失像素进行插值。

这样, 由管理电路 7、评分电路 8 构成的选择信号生成部 9 可以根

据图像数据生成选择通过适当的插值运算电路产生的插值数据的选择信号，不管图像数据的周期性如何均可使插值误差成为最小。

此外，由于使用缺失像素的插值数据所使用的插值运算电路（例如，包含缺失部合计计算电路 19 以及非缺失部合计计算电路 17）求出测试像素的插值数据，所以可以在不大幅地增加电路规模的情况下进行通过测试像素实现的评价。

另外，在图 29 的像素插值电路中，也可以省略左右平均插值运算电路 6 (0)。在该情况下，对平均维持插值运算电路 6 (1) 至 6 (n) 进行评价，选择其中任意一个的输出。

实施方式 7

图 47 是表示实施方式 7 中的插值运算电路的结构的图。实施方式 7 中的插值运算电路的结构是：对实施方式 1~3 所示的平均维持插值运算电路追加限制平均维持插值运算电路的输出的输出限制部 13。输出限制部 13 由输出范围生成电路 10 和限制电路 11 构成，限制由于噪声等产生的平均维持插值运算电路的插值误差。

图 48 表示输入图像 DI 的一部分，表示缺失像素和参照数据范围之间的位置关系。

说明实施方式 7 中的插值运算电路的结构和动作。

实施方式 7 中的插值运算电路具有输出范围生成电路 10 和限制电路 11 以及平均维持插值运算电路 12。输入图像 DI 输入给输出范围生成电路 10 以及平均维持插值运算电路 12。参数 k 输入给平均维持插值运算电路 12。平均维持插值运算电路基于输入图像 DI 和参数 k，输出限制前数据 Da。限制前数据 Da 输入给限制电路 11。

从外部提供的指定参照数据范围 r 的数据被输入给输出范围生成电路 10。输出范围生成电路 10 基于输入图像 DI 中的缺失像素的右侧 r 个像素和左侧 r 个像素，生成输出最大值 Lmax 和输出最小值 Lmin。输出最大值 Lmax 为

$$L_{\max} = \max (M[1], \dots, M[r], M[r+1], \dots, M[2r])。$$

这里， $\max (M[1], \dots, M[r], M[r+1], \dots, M[2r])$ 是求出像素 $M[1], \dots,$

$M[r]$ 、 $M[r+1]$ 、 $\cdots$ 、 $M[2r]$ 的最大值的函数。输出最大值 $L_{\max}$ 输入给限制电路 11。

此外，输出最小值 $L_{\min}$ 为

$$L_{\min} = \min (M[1], \cdots, M[r], M[r+1], \cdots, M[2r])。$$

这里， $\min (M[1], \cdots, M[r], M[r+1], \cdots, M[2r])$ 是求出像素 $M[1]$ 、 $\cdots$ 、 $M[r]$ 、 $M[r+1]$ 、 $\cdots$ 、 $M[2r]$ 的最小值的函数。输出最小值 $L_{\min}$ 输入给限制电路 11。

限制电路 11 基于输出最大值 $L_{\max}$ 和输出最小值 $L_{\min}$ ，对限制前数据 D_a 进行限制，作为限制后数据 D_b 输出。限制后数据 D_b

在 $D_a < L_{\min}$ 的情况下，为 $D_b = L_{\min}$ ，

在 $L_{\min} \leq D_a \leq L_{\max}$ 的情况下， $D_b = D_a$ ，

在 $L_{\max} < D_b$ 的情况下，为 $D_b = L_{\max}$ 。

实施方式 7 中的插值运算电路可以将平均维持插值运算电路的输出限制在缺失像素附近的 $2r$ 个浓度值的范围内。

使用具体例进行说明。

图 49 是具体例的插值运算电路的结构。

图 50 表示像素周期 $P_p=5$ 的图像数据。在图 50 中，像素 NB[3]的浓度值由于噪声而从 74 变为 94。

说明结构和动作。

输入图像 DI 输入给平均维持插值运算电路和输出范围生成电路。参数 $k=9$ 输入给平均维持插值运算电路 12。平均维持插值运算电路 12 求出缺失像素 L 的插值数据，使得包含缺失像素的像素列 LC 和不包含缺失像素的两个像素列 NA 以及 NB 的平均值相等。方程式为

$$\begin{aligned} & (AD[1]+AD[2]+AD[3]+AD[4]+L \\ & +BD[1]+BD[2]+BD[3]+BD[4]) / 9 \\ & = ((NA[1]+NA[2]+NA[3]+NA[4]+NA[5] \\ & + AD[1]+AD[2]+AD[3]+AD[4]) / 9 \\ & + (BD[1]+BD[2]+BD[3]+BD[4] \\ & + NB[1]+NB[2]+NB[3]+NB[4]+NB[5]) / 9) / 2, \end{aligned}$$

缺失像素 L 为

$$\begin{aligned}
 L = & ((NA[1]+NA[2]+NA[3]+NA[4]+NA[5] \\
 & + AD[1]+AD[2]+AD[3]+AD[4]) \\
 & + (BD[1]+BD[2]+BD[3]+BD[4] \\
 & + NB[1]+NB[2]+NB[3]+NB[4]+NB[5]))/2 \\
 & - (AD[1]+AD[2]+AD[3]+AD[4]+L \\
 & + BD[1]+BD[2]+BD[3]+BD[4])。
 \end{aligned}$$

由于 $NA[1]=126$ ， $NA[2]=74$ ， $NA[3]=57$ ， $NA[4]=100$ ， $NA[5]=143$ ， $AD[1]=126$ ， $AD[2]=74$ ， $AD[3]=57$ ， $AD[4]=100$ ， $BD[1]=126$ ， $BD[2]=74$ ， $BD[3]=57$ ， $BD[4]=100$ ， $NB[1]=143$ ， $NB[2]=126$ ， $NB[3]=94$ ， $NB[4]=57$ ， $NB[5]=100$ ，成为

$$\begin{aligned}
 L = & ((126+74+57+100+143+126+74+57+100) \\
 & + (126+74+57+100+143+126+94+57+100))/2 \\
 & - (126+74+57+100+126+74+57+100) \\
 = & 153。
 \end{aligned}$$

将缺失像素 L 的插值数据作为限制前数据 Da。限制前数据 Da 输入给限制电路 11。

参照数据范围 $r=9$ 输入给输出范围生成电路。输出范围生成电路 10 输出输入图像 DI 中的缺失像素 L 的右侧 9 个和左侧 9 个的最大值作为输出最大值 Lmax。输出最大值 Lmax 为

$$L_{\max} = 143。$$

输出最大值 Lmax 输入给限制电路。

此外，输出范围生成电路 10 输出输入图像 DI 中的缺失像素 L 的右侧 9 个和左侧 9 个的最小值作为输出最小值 Lmin。输出最小值 Lmin 为

$$L_{\min} = 57。$$

输出最小值 Lmin 输入给限制电路 11。

限制电路 11 基于输出最大值 Lmax 和输出最小值 Lmin，对限制前数据 Da 进行校正而作为限制后数据 Db 输出。由于 $Da=153$ 、 $L_{\max}=143$ 、 $L_{\min}=57$ ， $L_{\max}<Da$ 成立，所以限制后数据 Db 为 $Db=L_{\max}=143$ 。

根据图 50, 缺失像素 L 的原始数据为 143, 限制后数据 $Db=143$ 的误差为 $|143-143|=0$ 。限制前数据的误差为 $|153-143|=10$, 通过进行限制可以减小误差。

实施方式 8

在实施方式 1~3 中, 说明了由硬件通过平均维持插值运算对缺失像素进行插值的插值运算电路的结构, 但也可以通过软件对缺失像素进行插值。另外, 也可以同时使用软件和硬件。

图 51 是说明通过软件处理对缺失像素进行插值的动作(插值运算方法)的流程图。

也参照图 2 说明流程图的动作。

在步骤 s1 中, 生成包含缺失像素的像素列 LC 的部分和数据(相当于实施方式 1 中的 SL)。

在步骤 s2 中, 生成不包含缺失像素的像素列 NA 的部分和数据(相当于实施方式 1 中的 SA)。

如图 13 所示, 在存在多个不包含缺失像素的像素列的情况下, 返回步骤 s2, 生成各个部分和数据。(步骤 s3)

在步骤 s4 中, 基于在步骤 s1 中生成的部分和数据(相当于 SL 的数据)和在步骤 s2 中生成的部分和数据(相当于 SA 的数据), 建立方程式, 使得包含缺失像素的像素列的平均值和不包含缺失像素的像素列的平均值相等。

在步骤 s5 中, 对在步骤 s4 中建立的方程式进行求解(例如从相当于 SA 的数据中减去相当于 SL 的数据), 求出缺失像素的插值数据。

由于关于各个步骤中的处理内容在实施方式 1~3 中已详细示出, 所以这里省略说明。

实施方式 9

在实施方式 6 中, 说明了由硬件通过平均维持插值运算和左右平均插值运算的同时使用来对缺失像素进行插值的像素插值电路的结构, 但也可以由软件来对缺失像素进行插值。另外, 也可以同时使用软件和硬件。

图 52 是说明通过软件处理对缺失像素进行插值的动作（像素插值方法）的流程图。

也参照图 30 (a) 说明流程图的动作。

在步骤 s1 中，生成测试像素 T1 中的左右平均插值运算方法的测试插值数据（相当于实施方式 6 的 TD0[T1]）。

在步骤 s2 中，生成测试像素 T1 的位置处的输入图像 DI 的数据（相当于实施方式 6 的 DI[T1]）和步骤 s1 中所生成的测试插值数据之间的差分的绝对值，作为评分数据（相当于实施方式 6 的 M0[T1]）。

接着，返回步骤 s1，生成测试像素 T2 中的左右平均插值运算方法的测试插值数据（相当于实施方式 6 的 TD0[T2]）。

在步骤 s2 中，生成测试像素 T2 的位置处的输入图像 DI 的数据（相当于实施方式 6 的 DI[T2]）和步骤 s1 中所生成的测试插值数据之间的差分的绝对值，作为评分数据（相当于实施方式 6 的 M0[T2]）。

对于测试像素 T3~Tm 也同样地重复步骤 s1 和步骤 s2 的步骤（步骤 s3）。这样，得到所有的测试像素 T1~Tm 中的左右平均插值运算方法的评分数据。

在步骤 s4 中，生成缺失像素 L 中的左右平均插值运算方法的插值数据。

接着，返回步骤 s1，生成测试像素 T1 中的第一平均维持插值运算方法的测试插值数据（相当于实施方式 6 的 TD1[T1]）。

在步骤 s2 中，生成测试像素 T1 的位置处的输入图像 DI 的数据（相当于实施方式 6 的 DI[T1]）和步骤 s1 中所生成的测试插值数据之间的差分的绝对值，作为评分数据（相当于实施方式 6 的 M1[T1]）。

接着，返回步骤 s1，生成测试像素 T2 中的第一平均维持插值运算方法的测试插值数据（相当于实施方式 6 的 TD1[T2]）。

在步骤 s2 中，生成测试像素 T2 的位置处的输入图像 DI 的数据（相当于实施方式 6 的 DI[T2]）和步骤 s1 中所生成的测试插值数据之间的差分的绝对值，作为评分数据（相当于实施方式 6 的 M1[T2]）。

对于测试像素 T3~Tm 也同样地重复步骤 s1 和步骤 s2 的步骤（步

骤 s3)。这样，得到所有的测试像素 $T1 \sim Tm$ 中的第一平均维持插值运算方法的评分数据。

在步骤 s4 中，生成缺失像素 L 中的第一平均维持插值运算方法的插值数据。

对于第二平均维持插值运算方法～第 n 平均维持插值运算方法也同样重复步骤 s1～s4 的步骤（步骤 s5）。分别对于左右平均插值运算方法以及第一平均维持插值运算方法～第 n 平均维持插值运算方法，得到所有的测试像素 $T1 \sim Tm$ 中的评分数据和缺失像素 L 中的插值数据。

在步骤 s6 中针对每个插值运算方法对评分数据进行相加而生成左右平均插值运算方法以及第一平均维持插值运算方法～第 n 平均维持插值运算方法各自的评价数据（相当于实施方式 6 的 $S0 \sim Sn$ ）。

在步骤 s7 中，基于步骤 s6 中所生成的评价数据选择对缺失像素进行插值的插值数据。

重复上述步骤 s1～步骤 s7 的步骤直到达到最后的缺失像素为止（步骤 s8）。

由于关于各个步骤中的处理内容在实施方式 6 中已详细示出，所以这里省略说明。

另外，在上述的各实施方式中，在左右方向上排列了像素，在左右平均插值运算中，通过求出与缺失像素或测试用非缺失像素左右邻接的像素的平均而生成了插值数据，但在上下排列了像素的情况下，通过求出与缺失像素或测试用非缺失像素上下邻接的像素的平均而生成插值数据。这样的左右平均插值运算或上下平均插值运算总称为邻接像素平均插值运算。

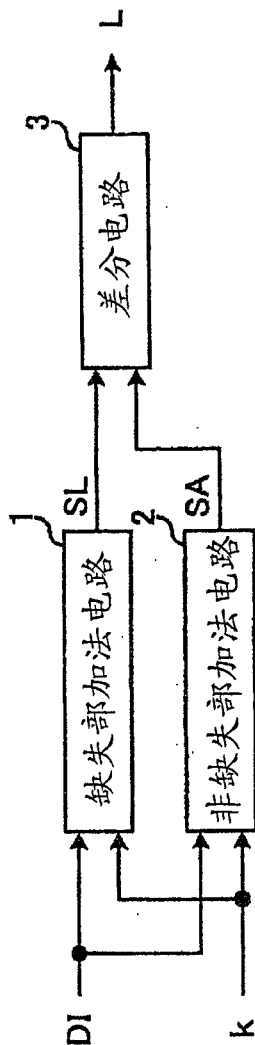


图 1

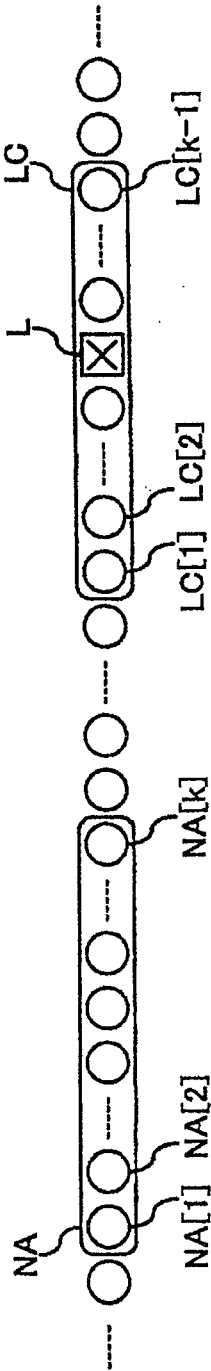


图 2

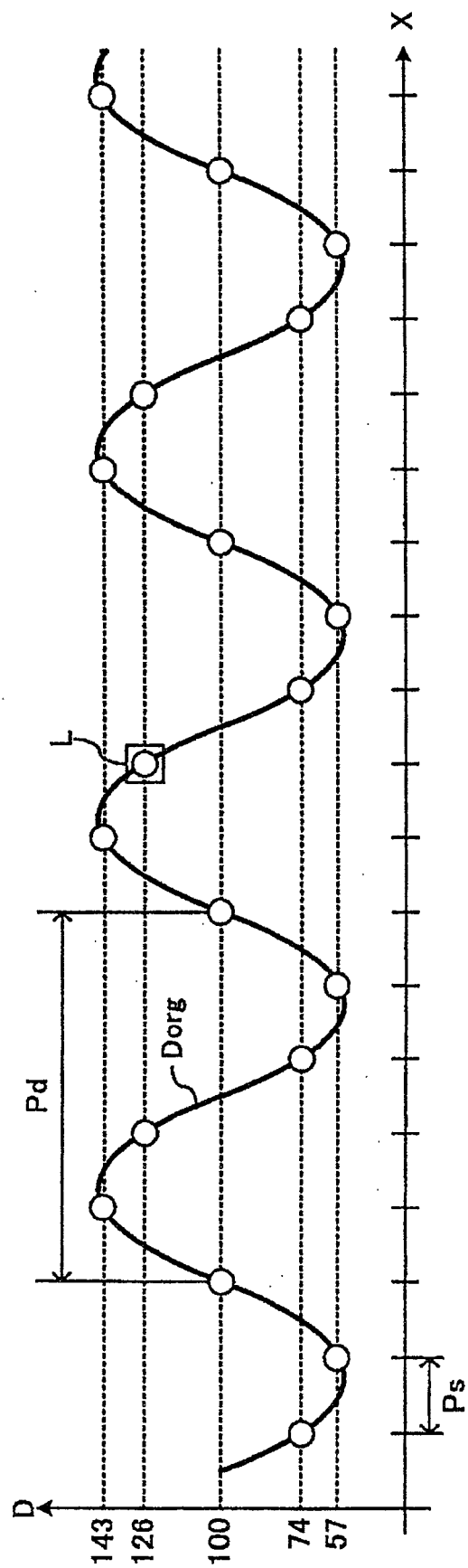


图 3

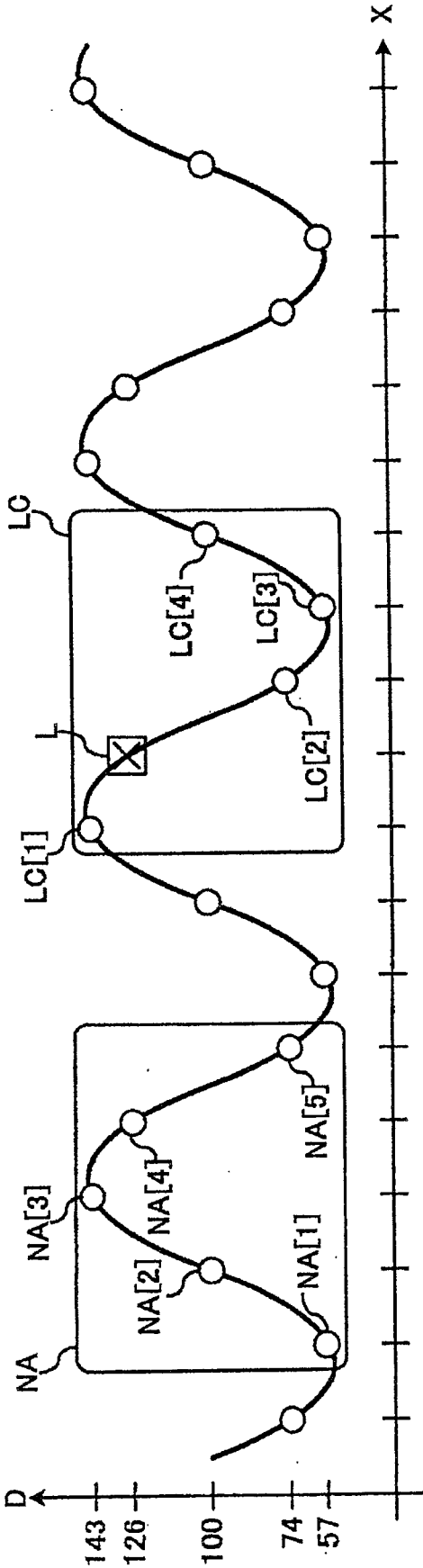


图 4

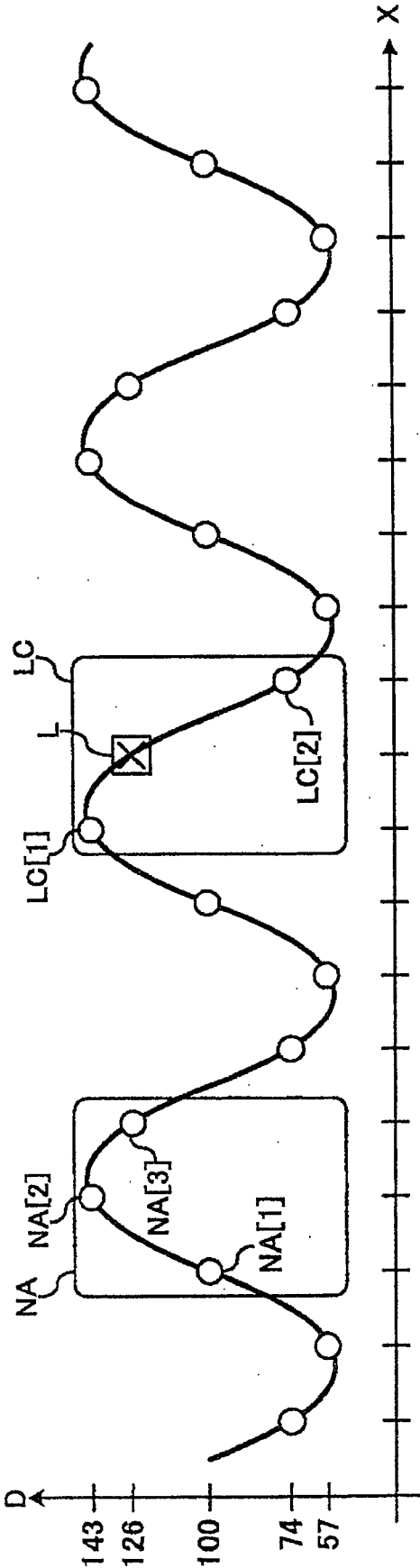


图 5

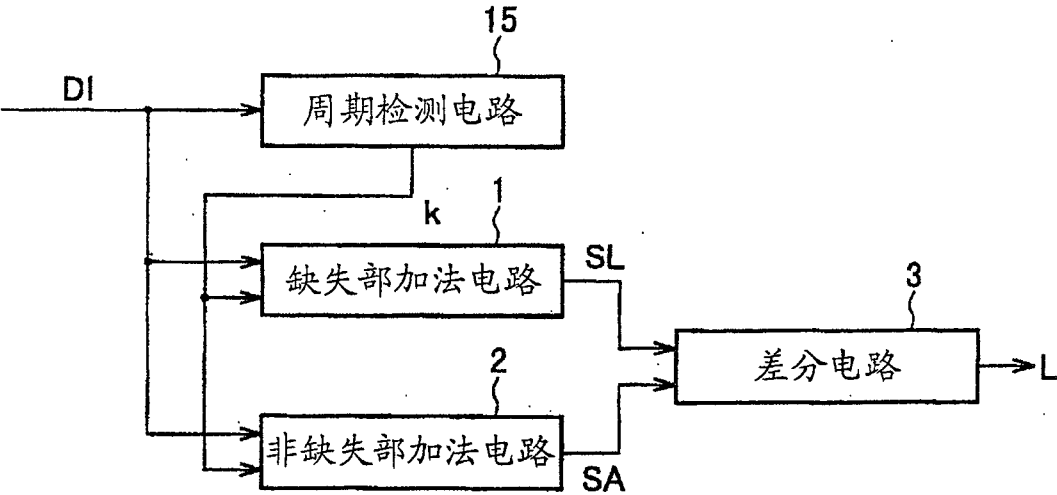


图 6

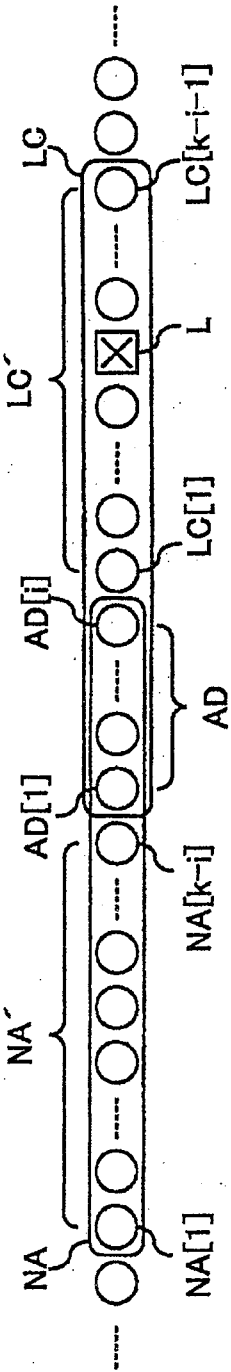


图 7

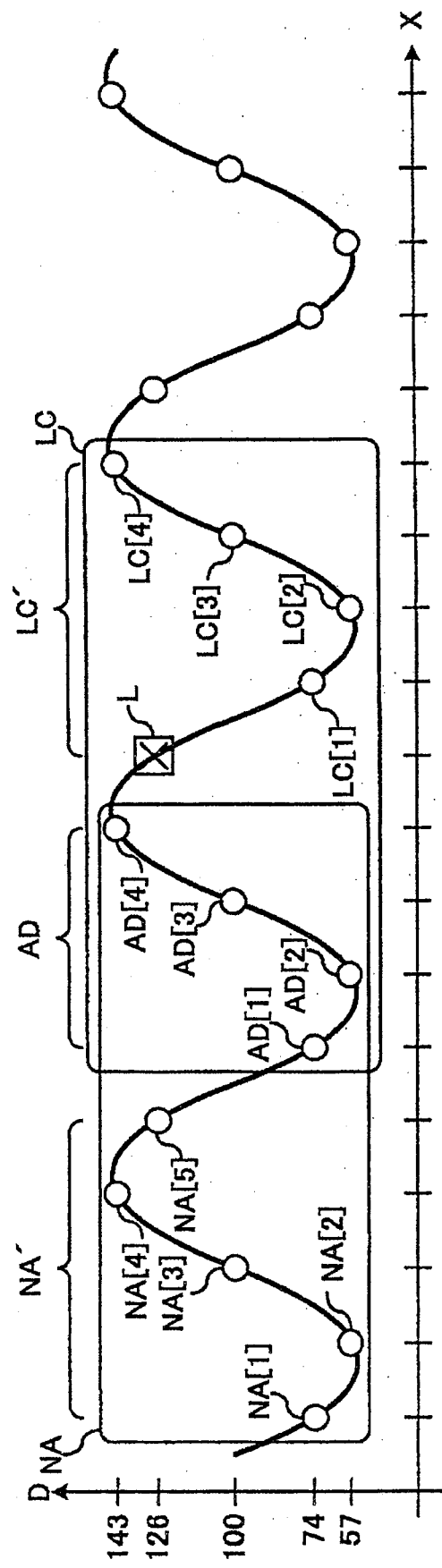


图 8

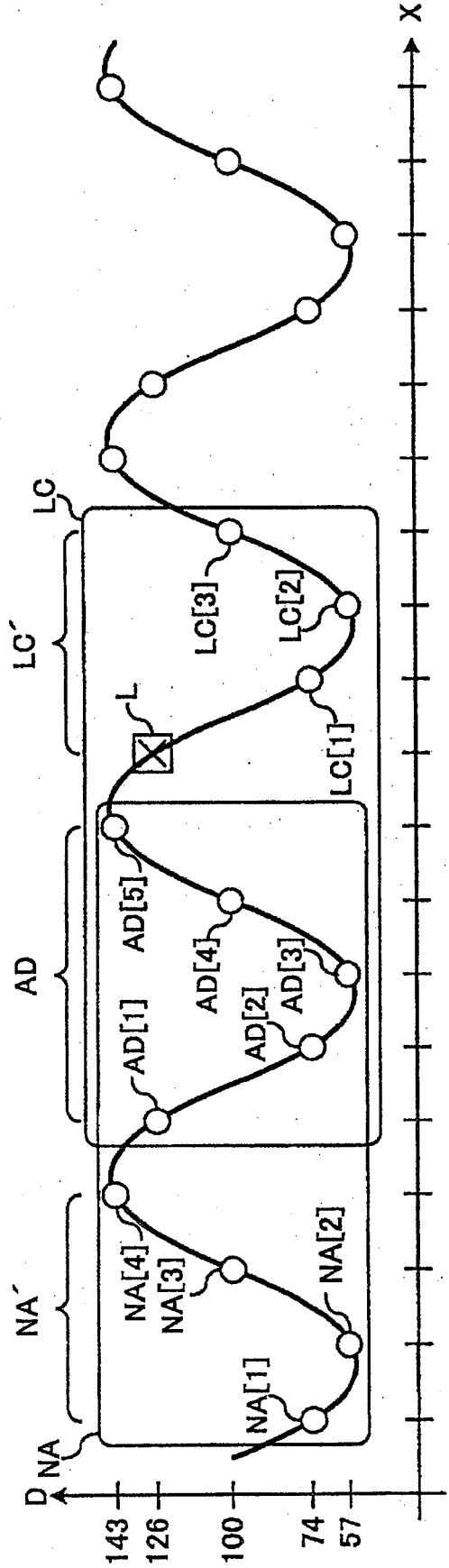


图 9

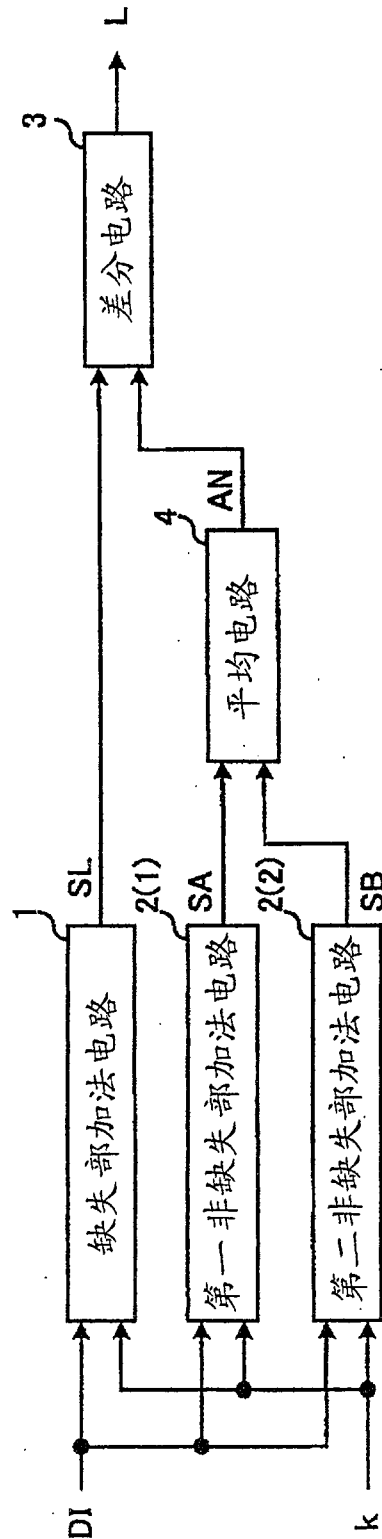


图 10

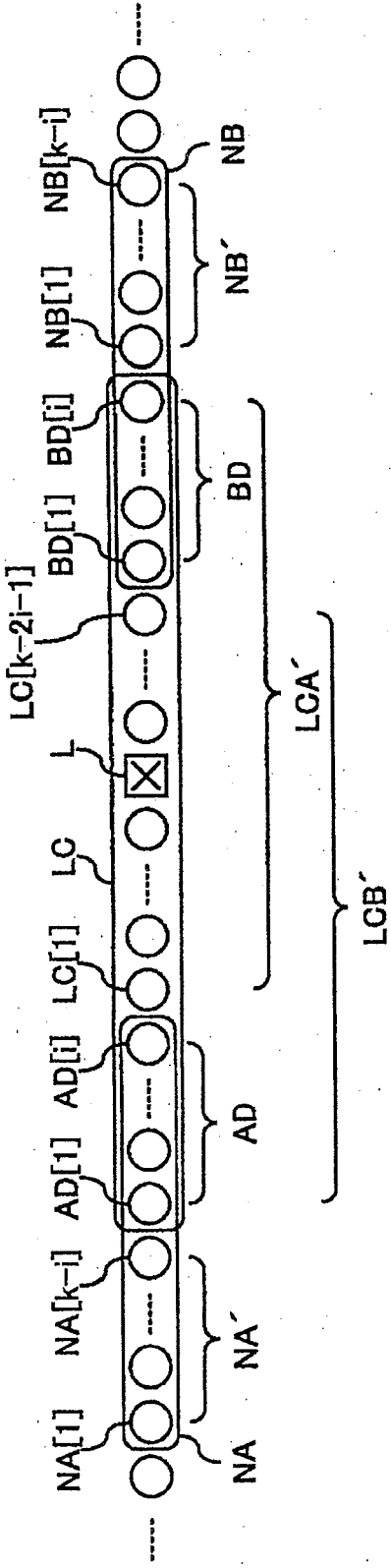


图 11

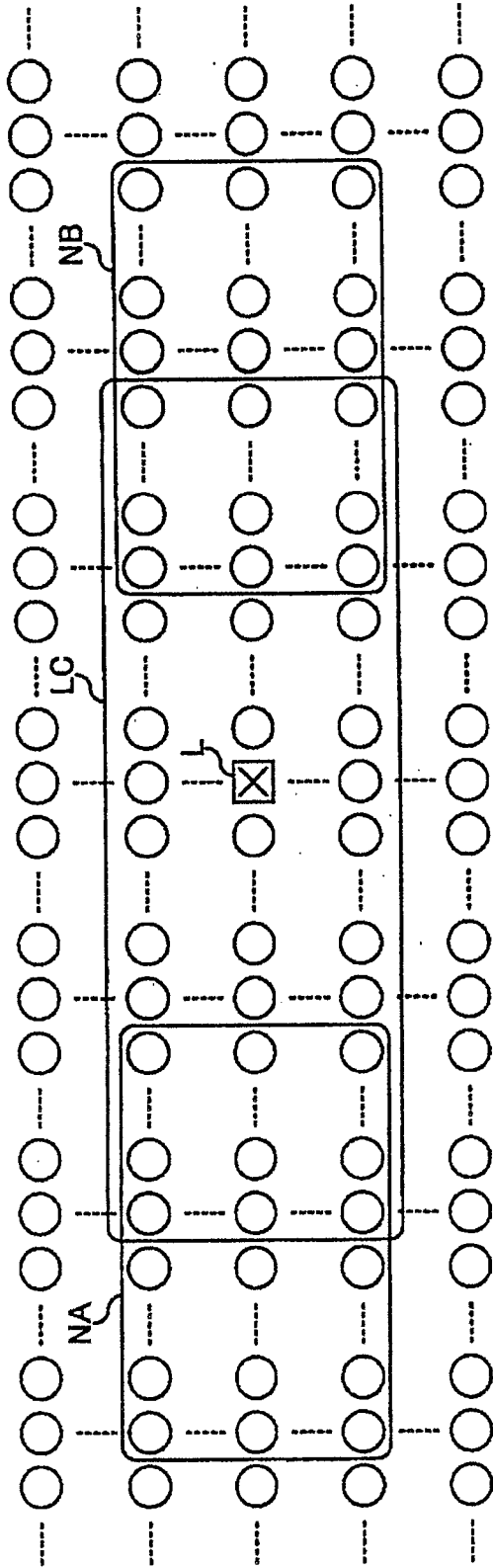


图 12

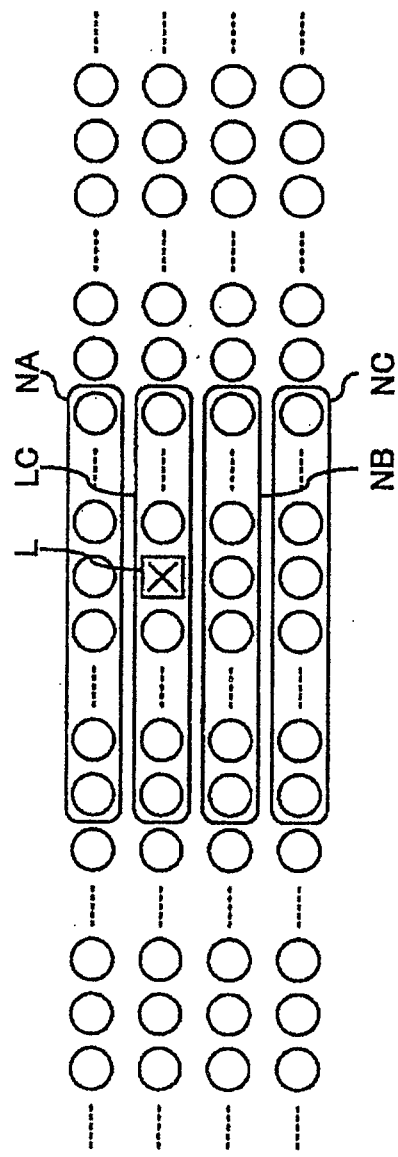


图 13

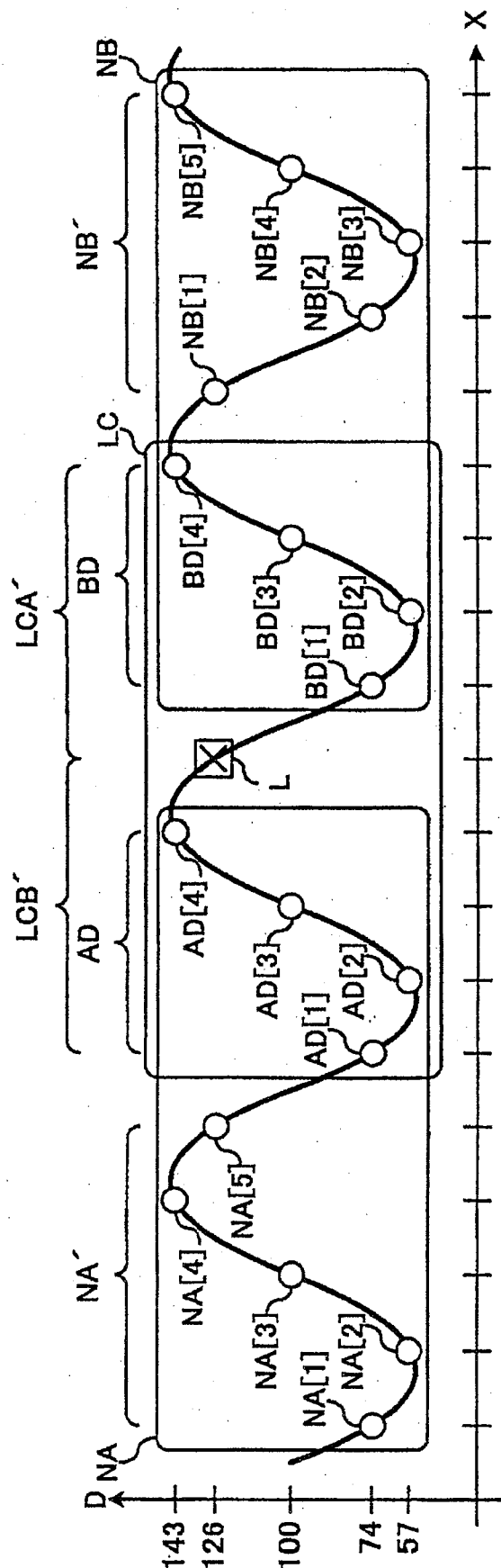


图 14

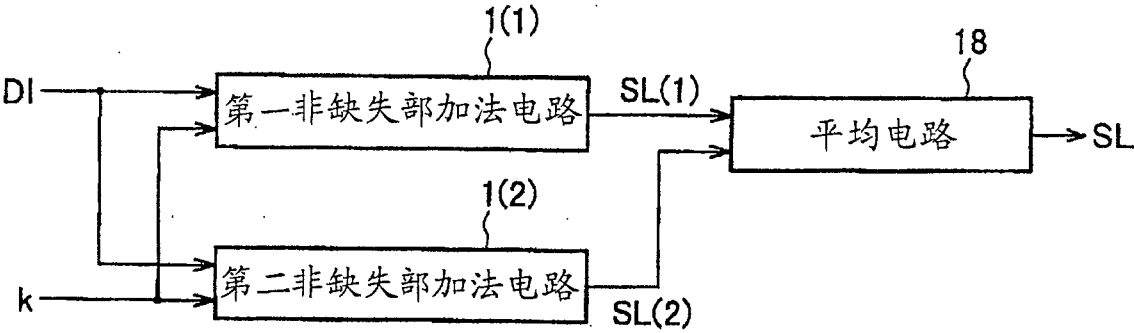


图 15

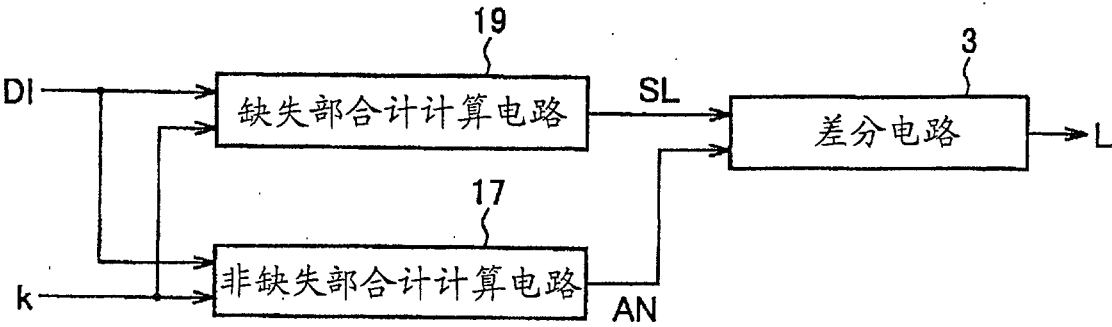


图 16

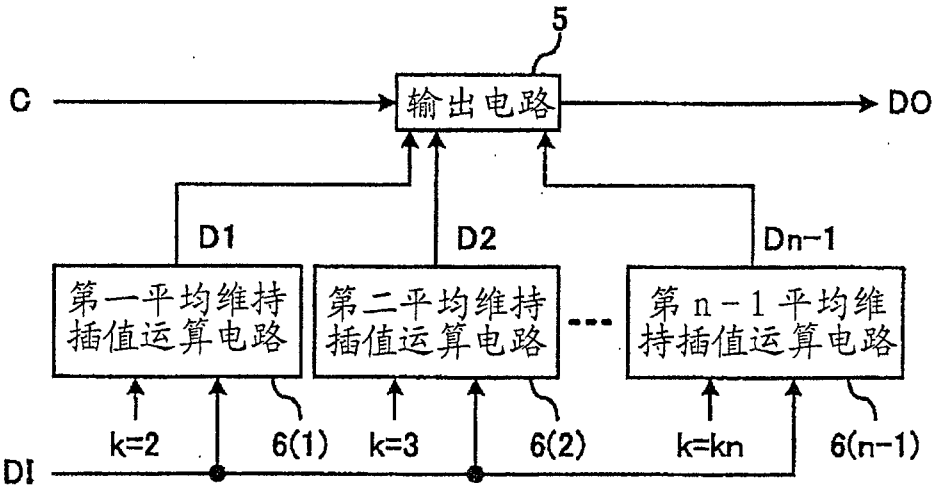


图 17

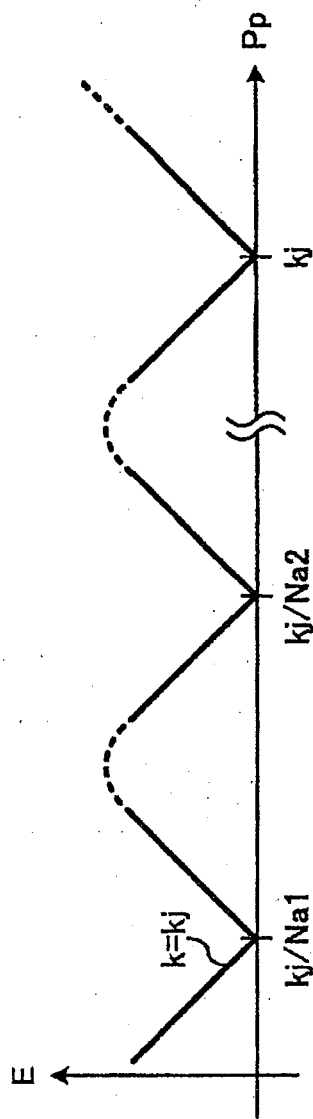


图 18

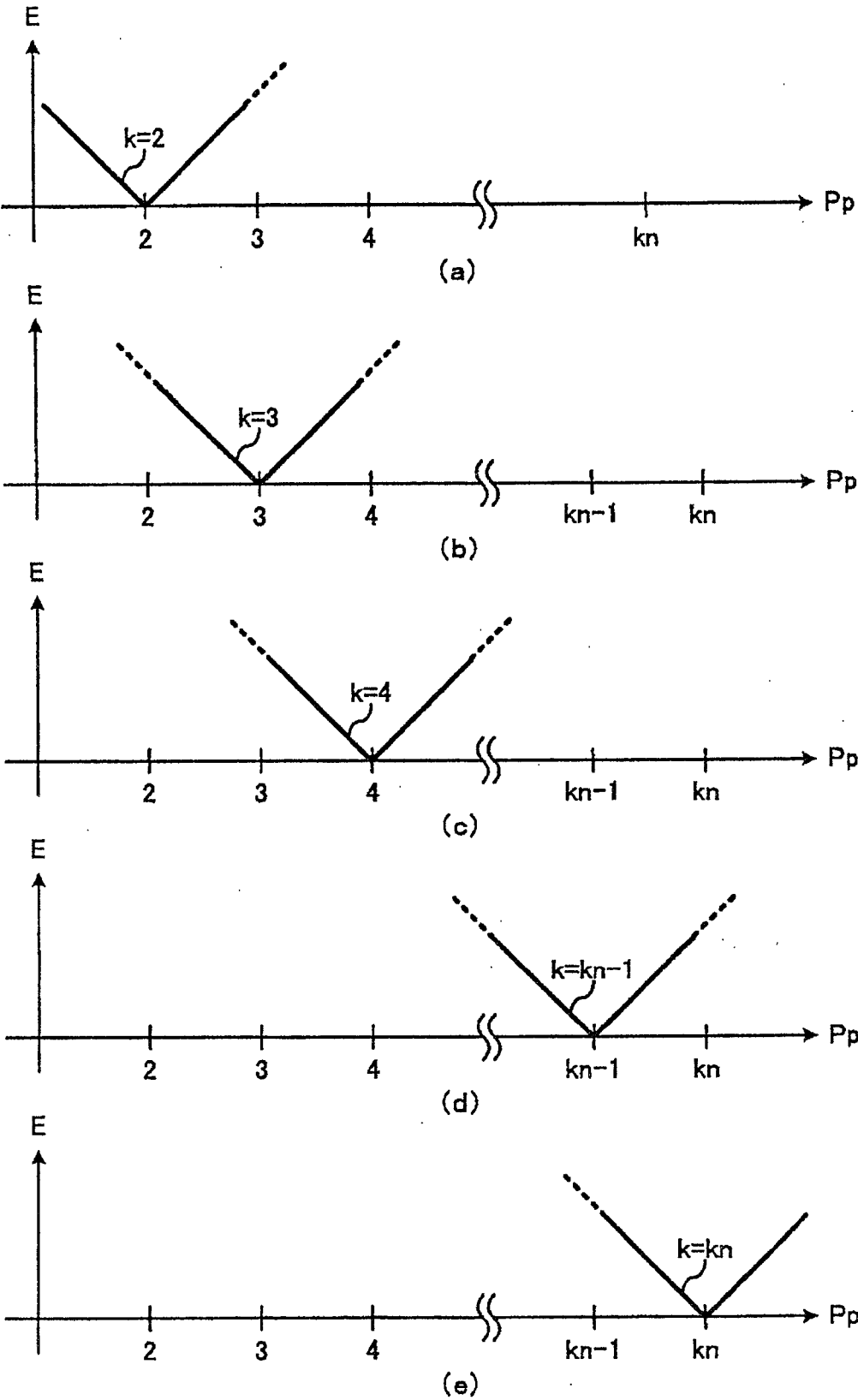


图 19

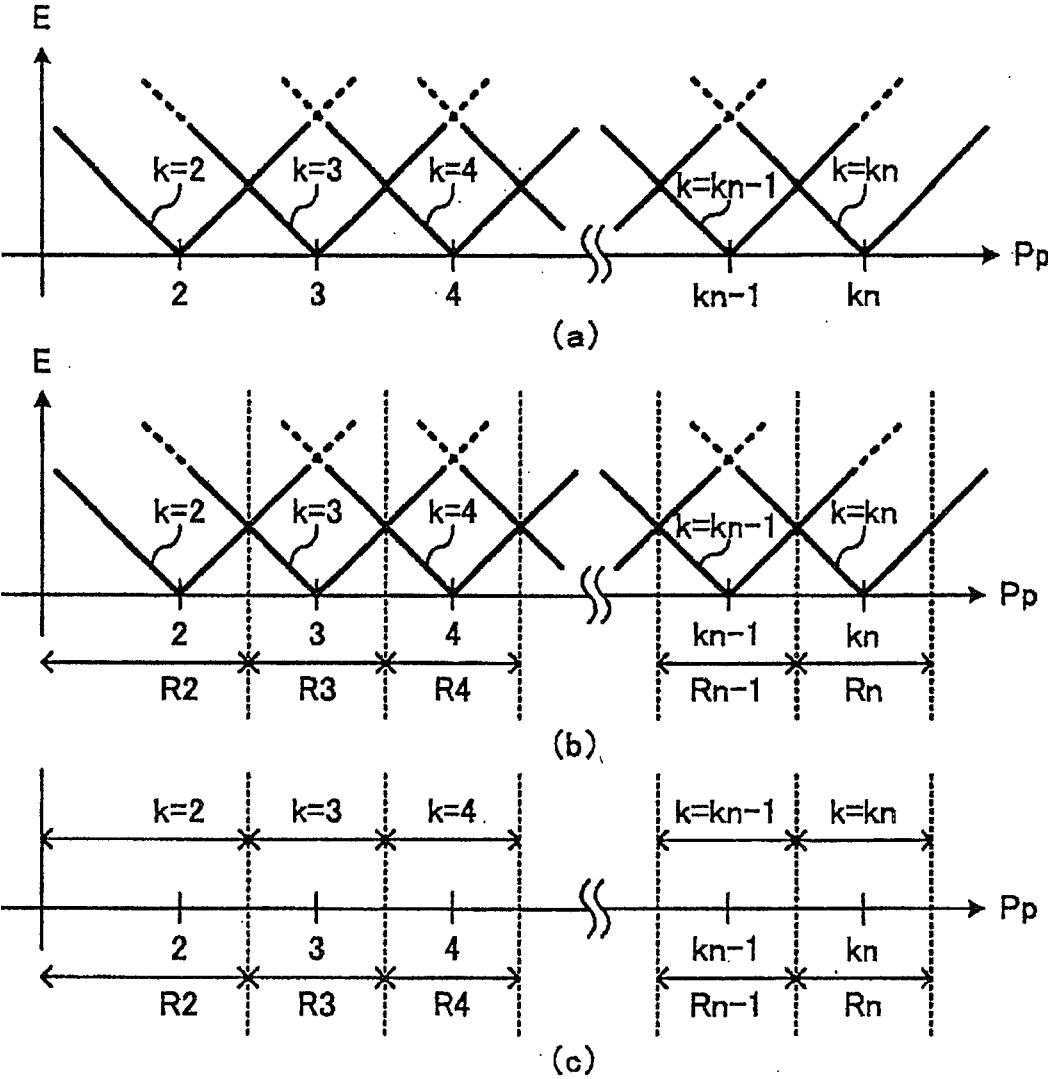


图 20

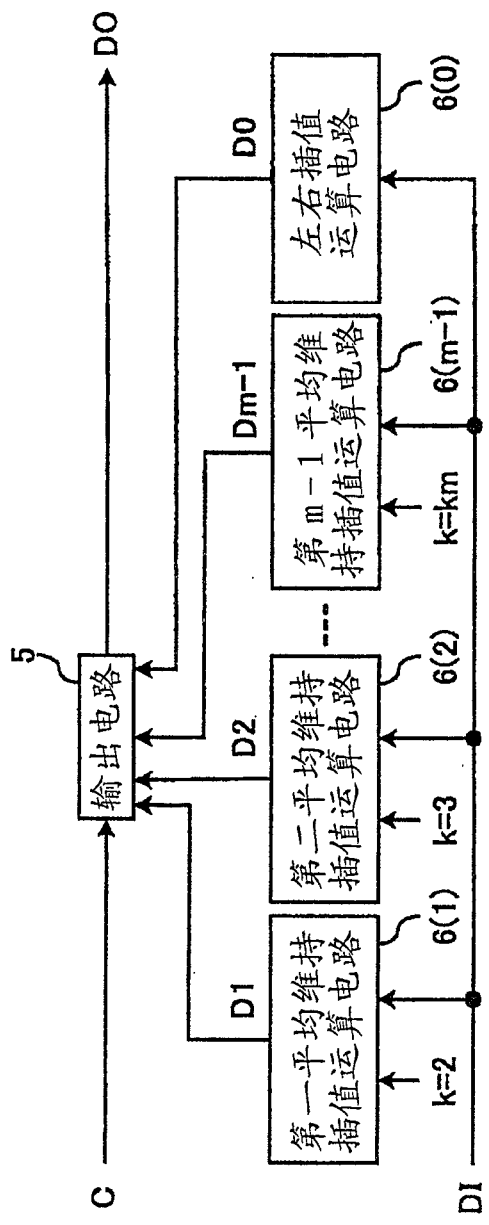


图 21

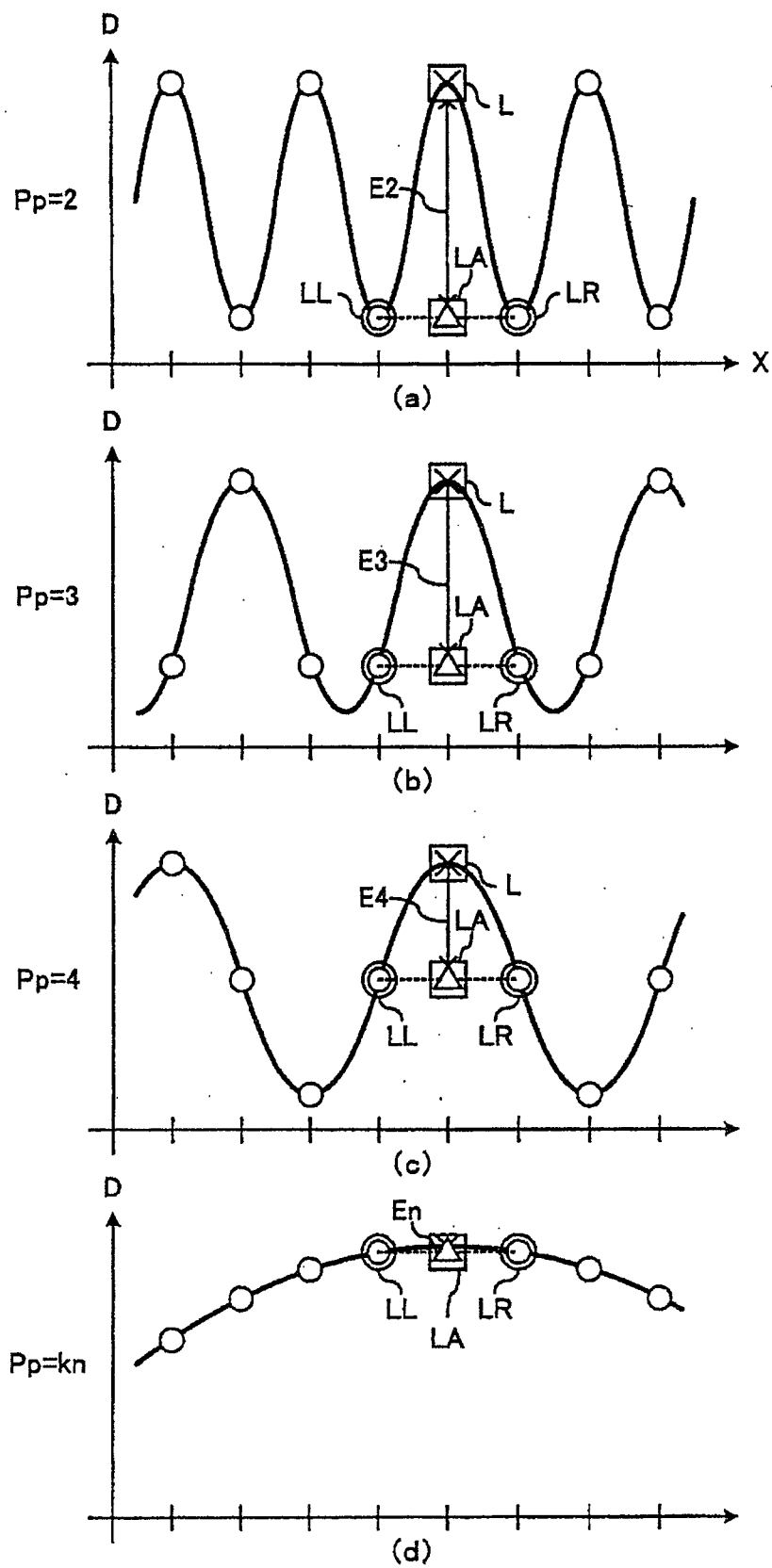


图 22

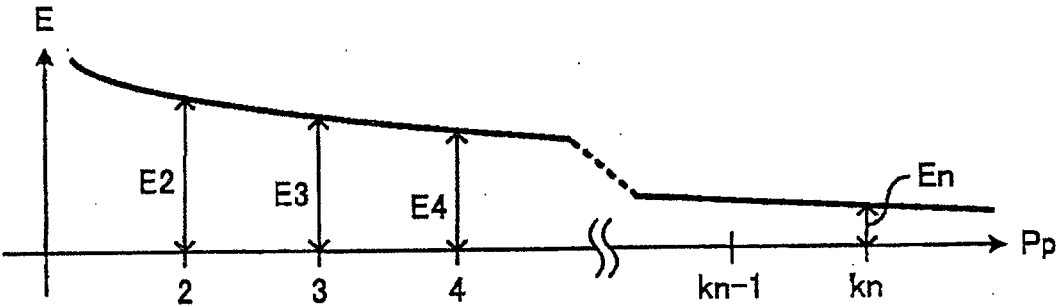


图 23

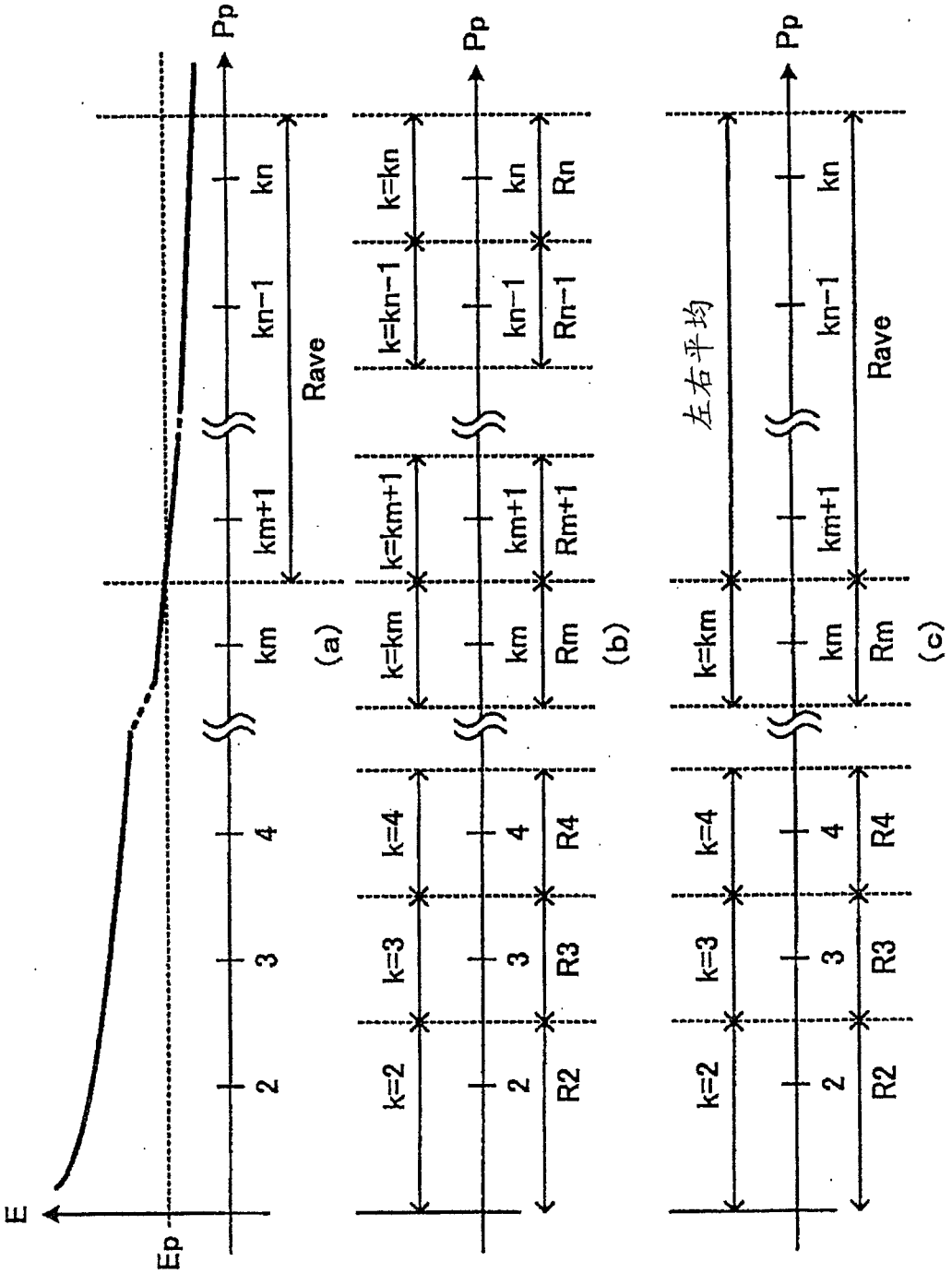


图 24

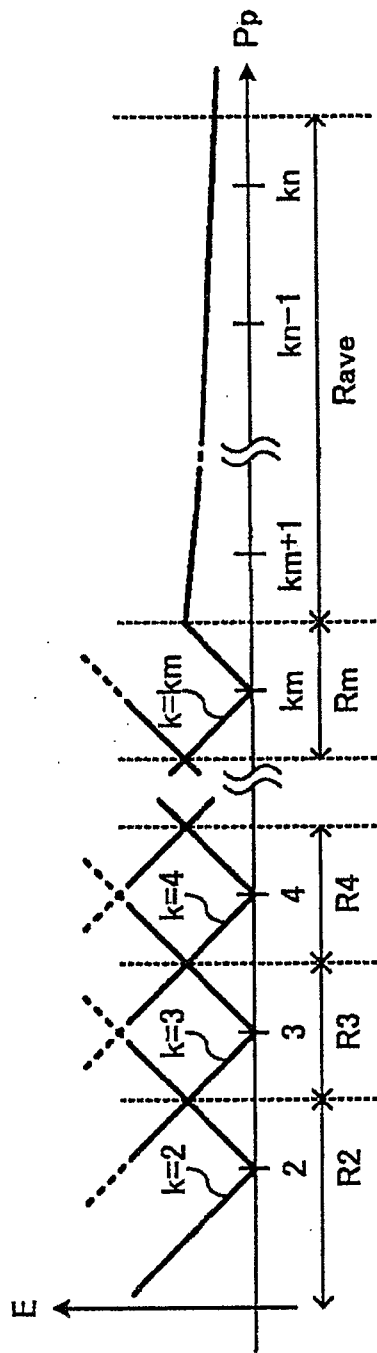


图 25

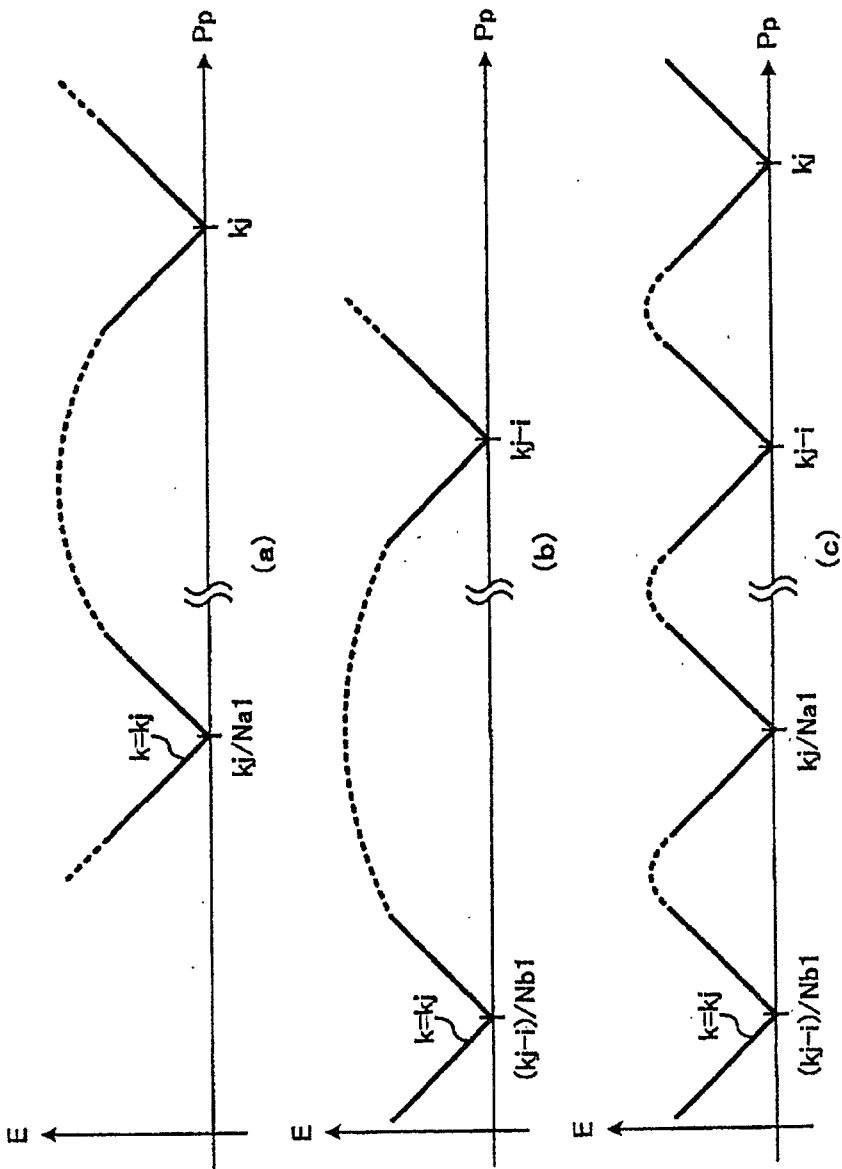


图 26

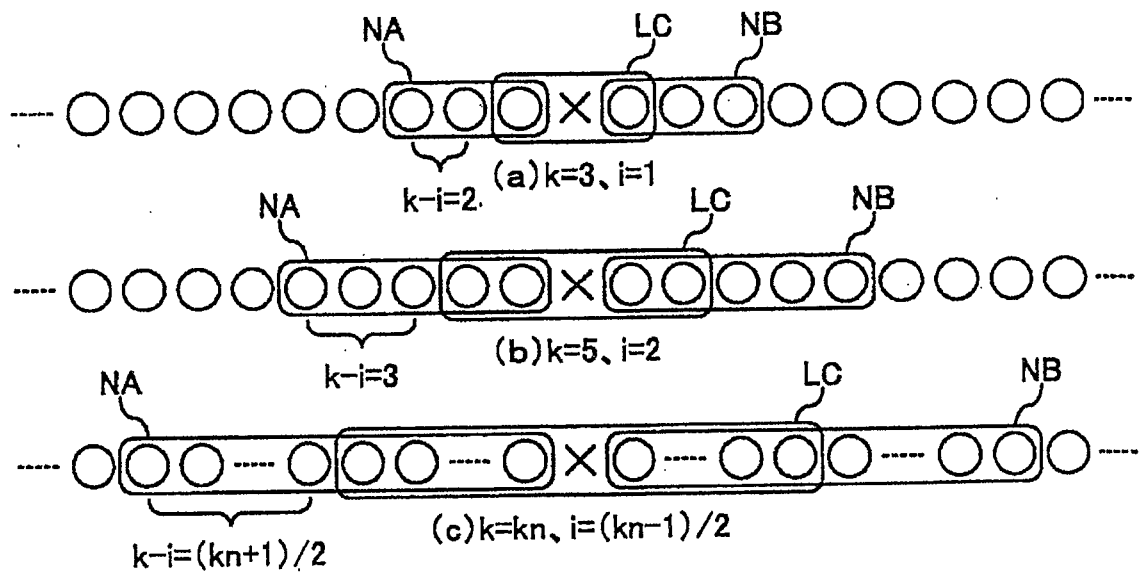


图 27

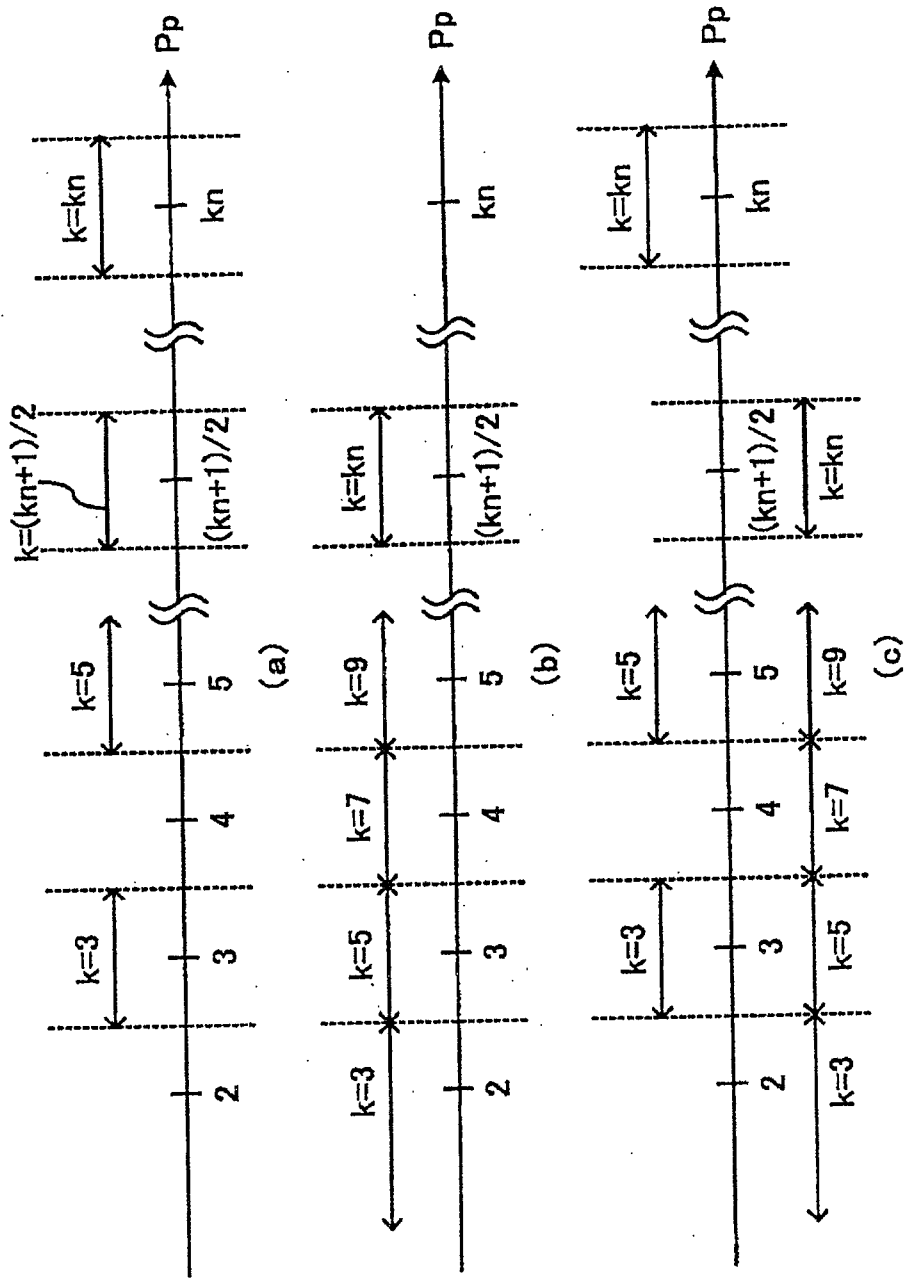


图 28

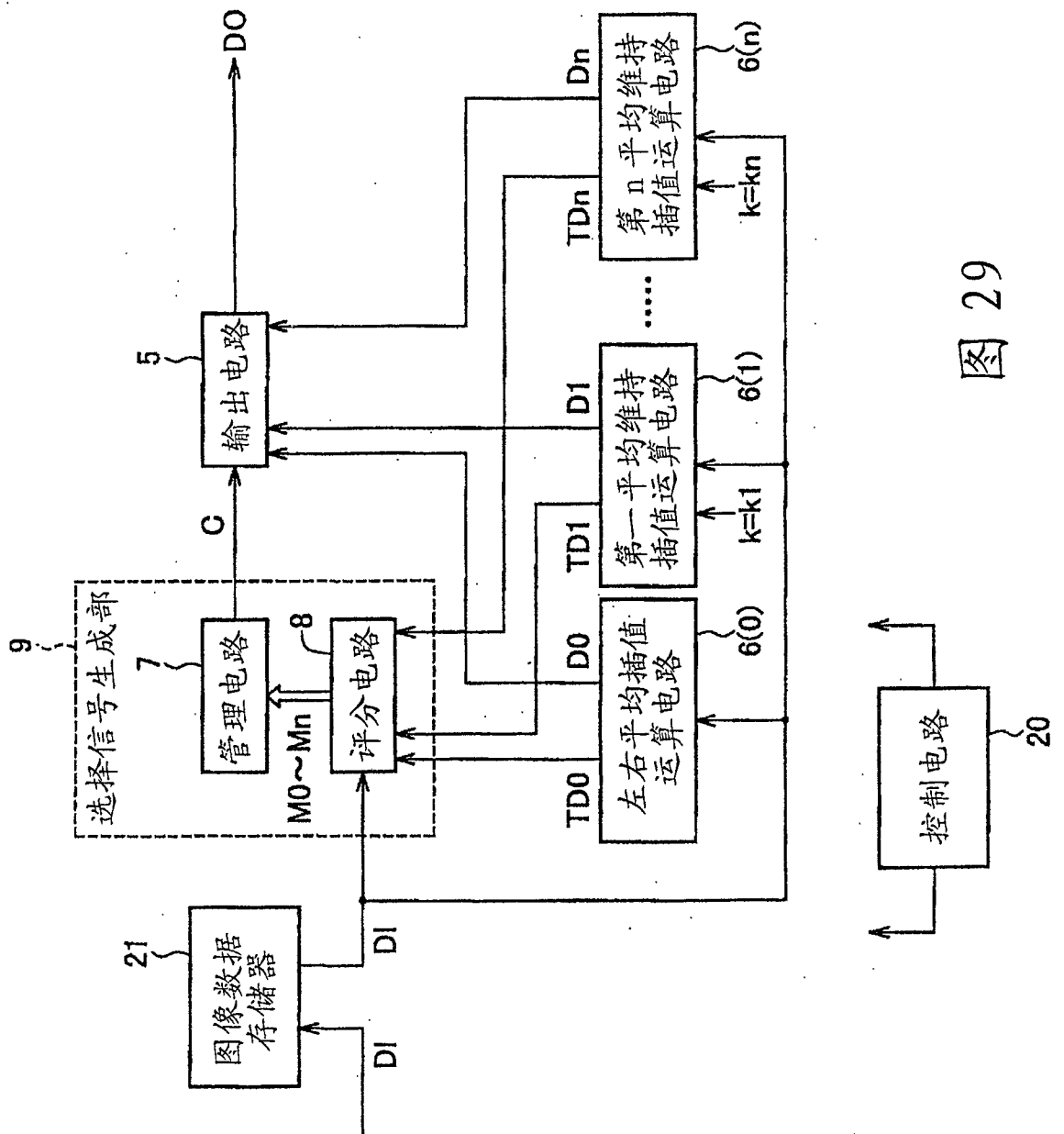


图 29

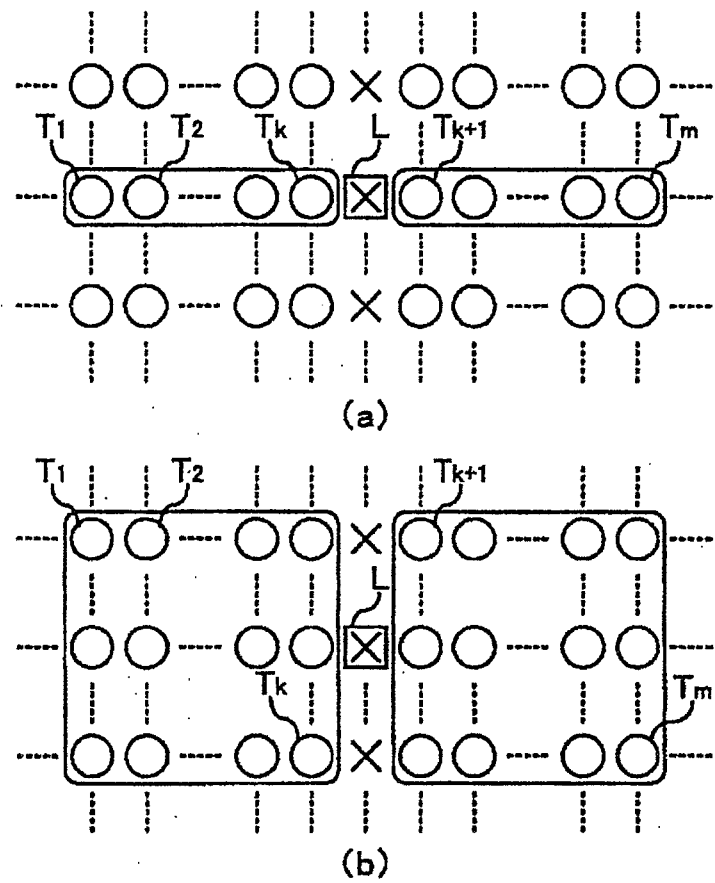


图 30

	T ₁	T ₂	-----	T _m
左右平均插值运算电路	M0[T ₁]	M0[T ₂]	-----	M0[T _m]
第一平均维持插值运算电路	M1[T ₁]	M1[T ₂]	-----	M1[T _m]
⋮	⋮	⋮		⋮
第 n 平均维持插值运算电路	Mn[T ₁]	Mn[T ₂]	-----	Mn[T _m]

图 31

左右平均插值运算电路	S0
第一平均维持插值运算电路	S1
⋮	⋮
第 n 平均维持插值运算电路	Sn

图 32

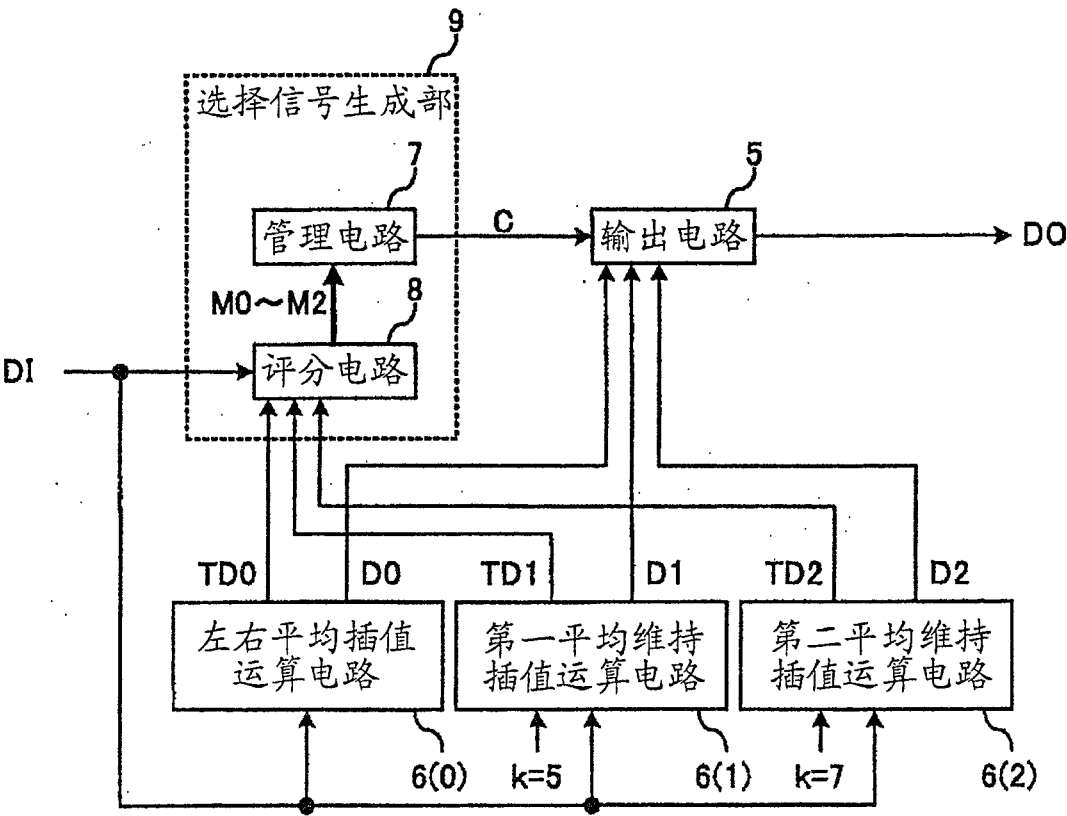
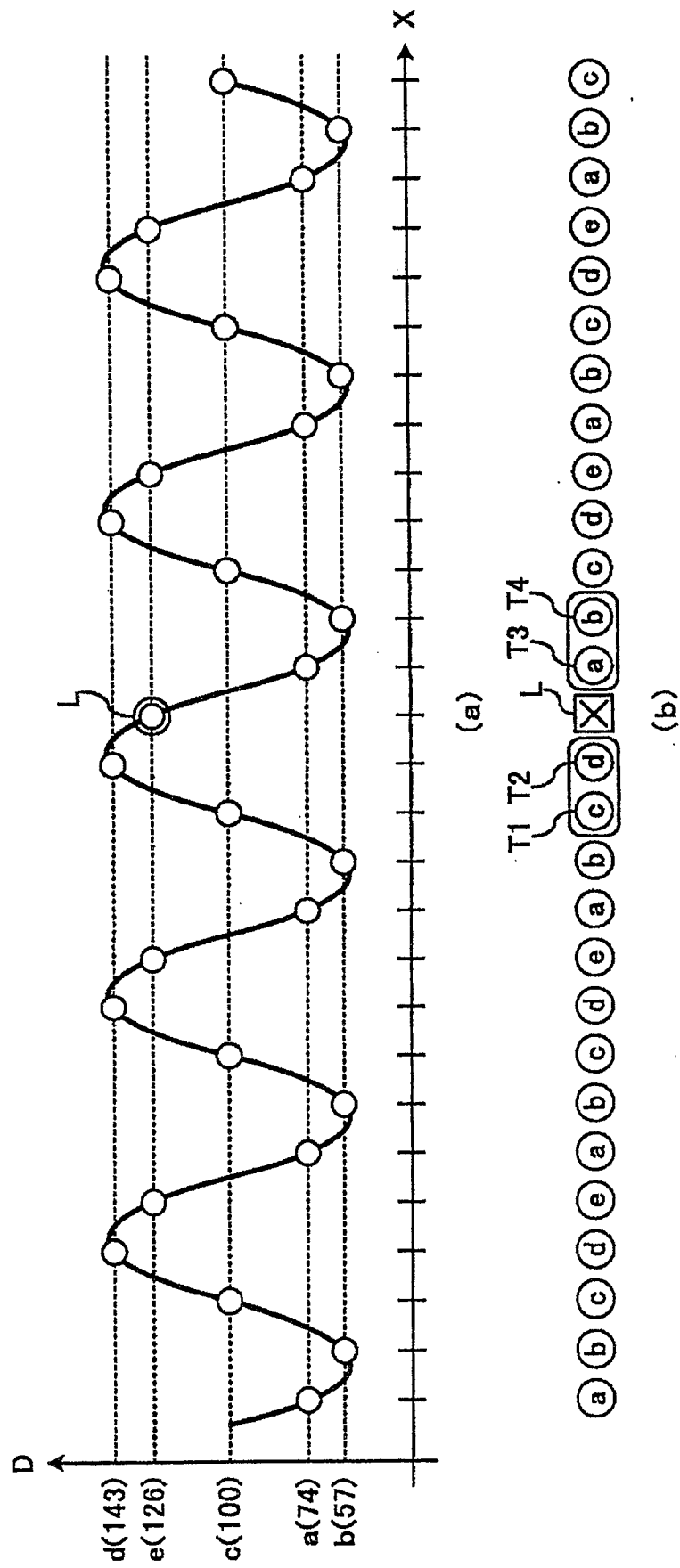


图 33



34

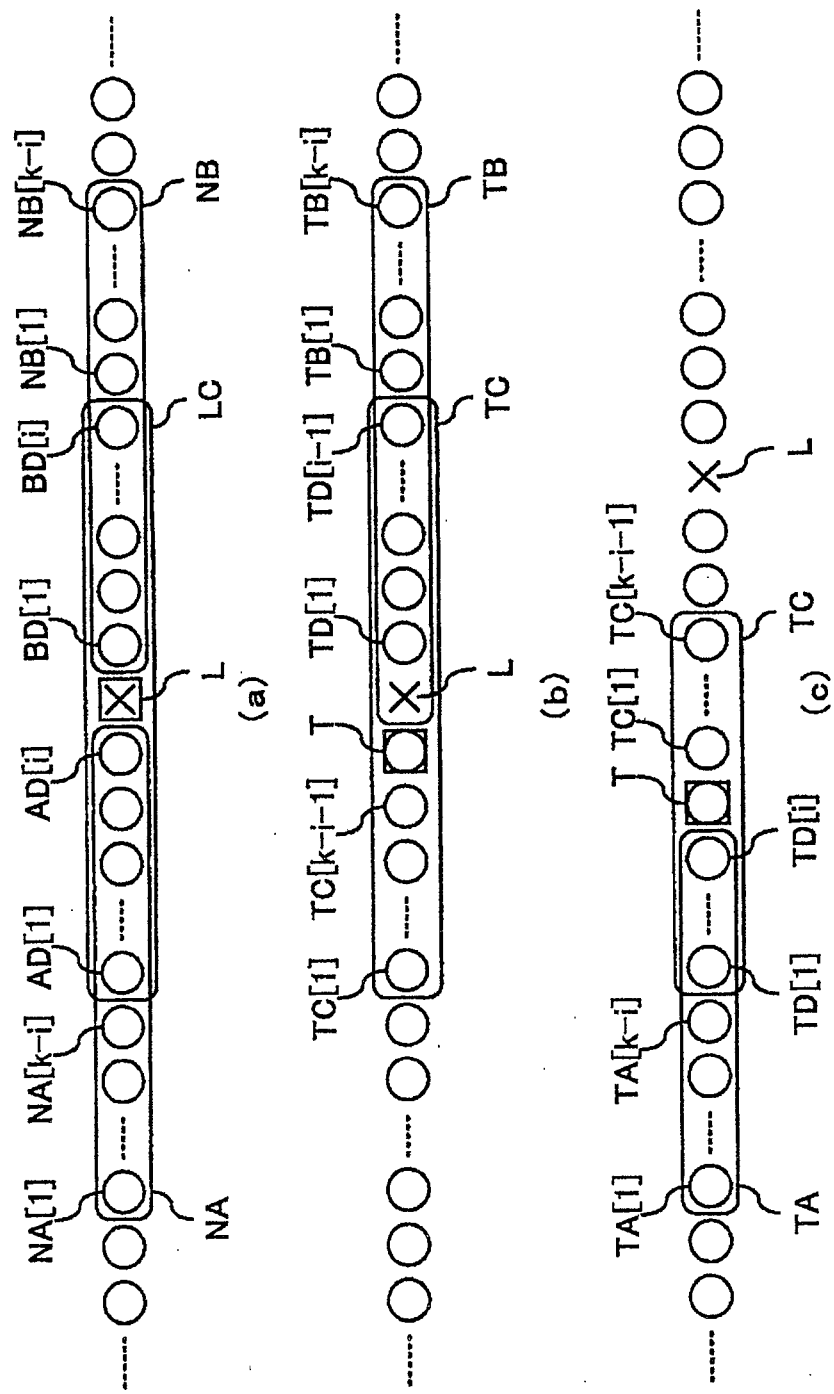


图 35

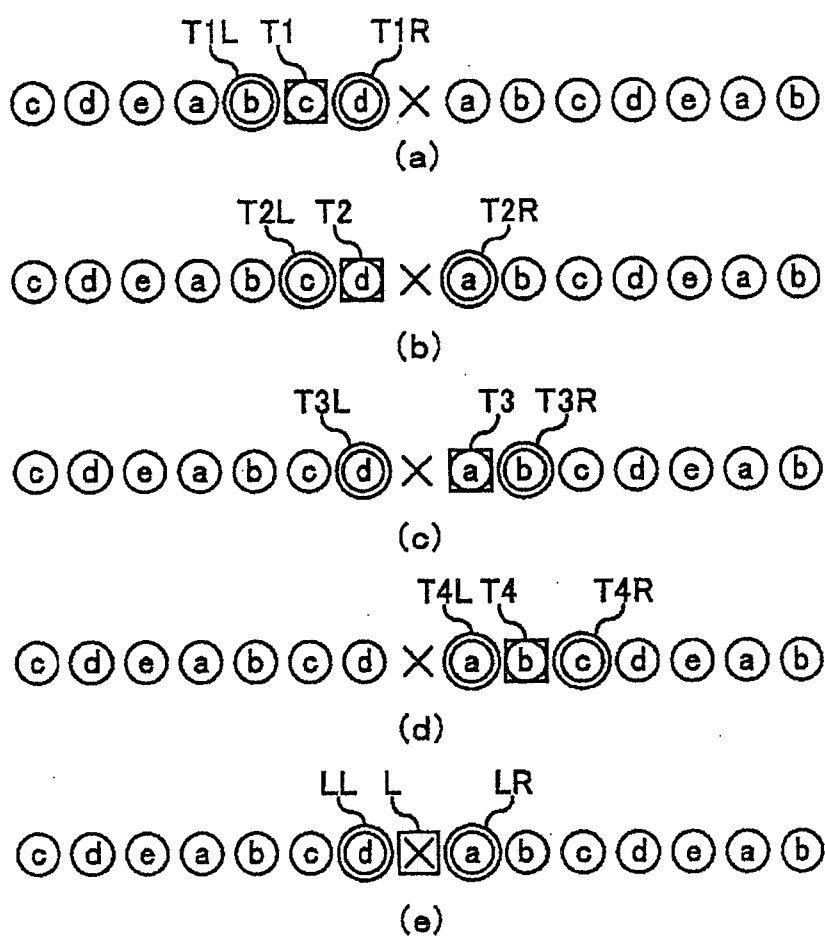


图 36

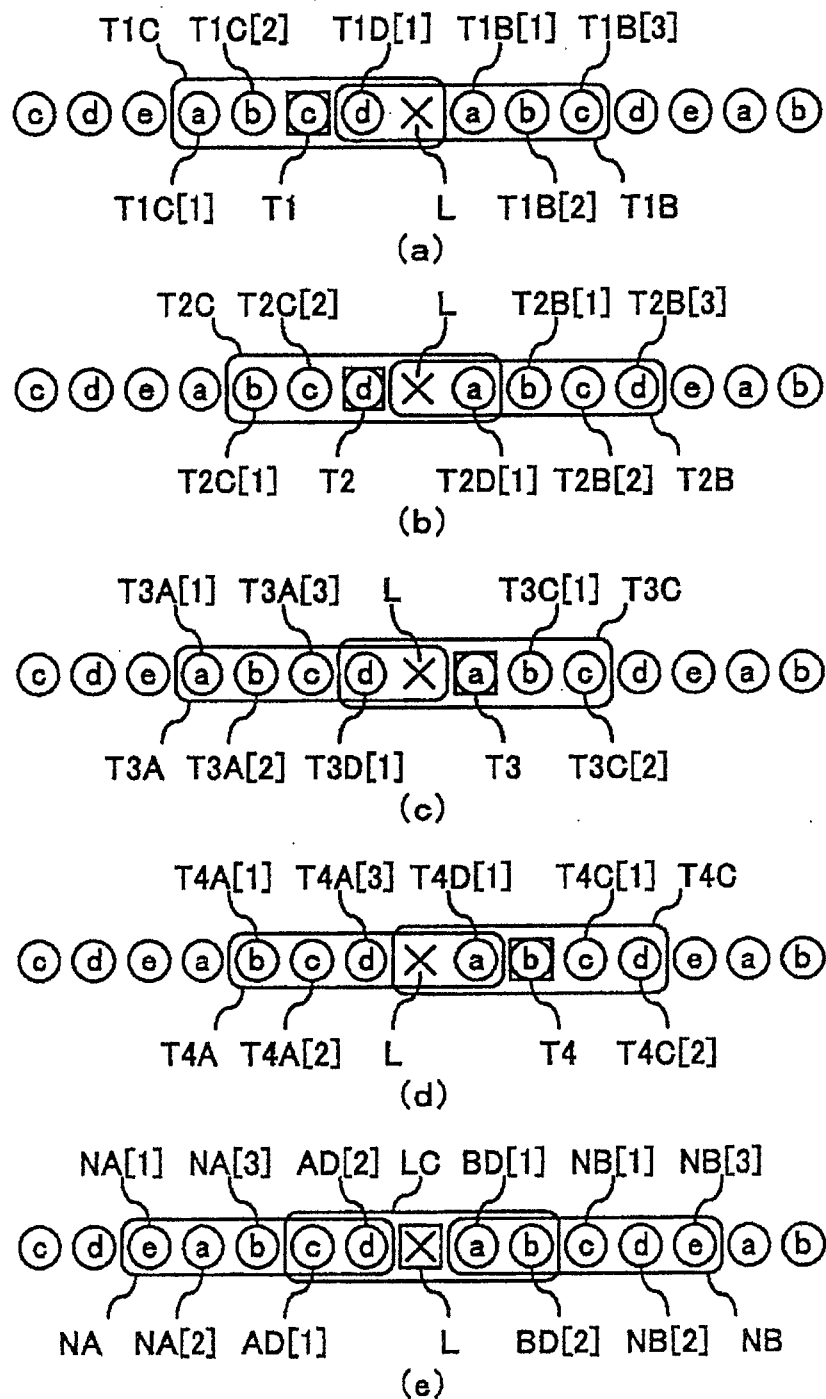


图 37

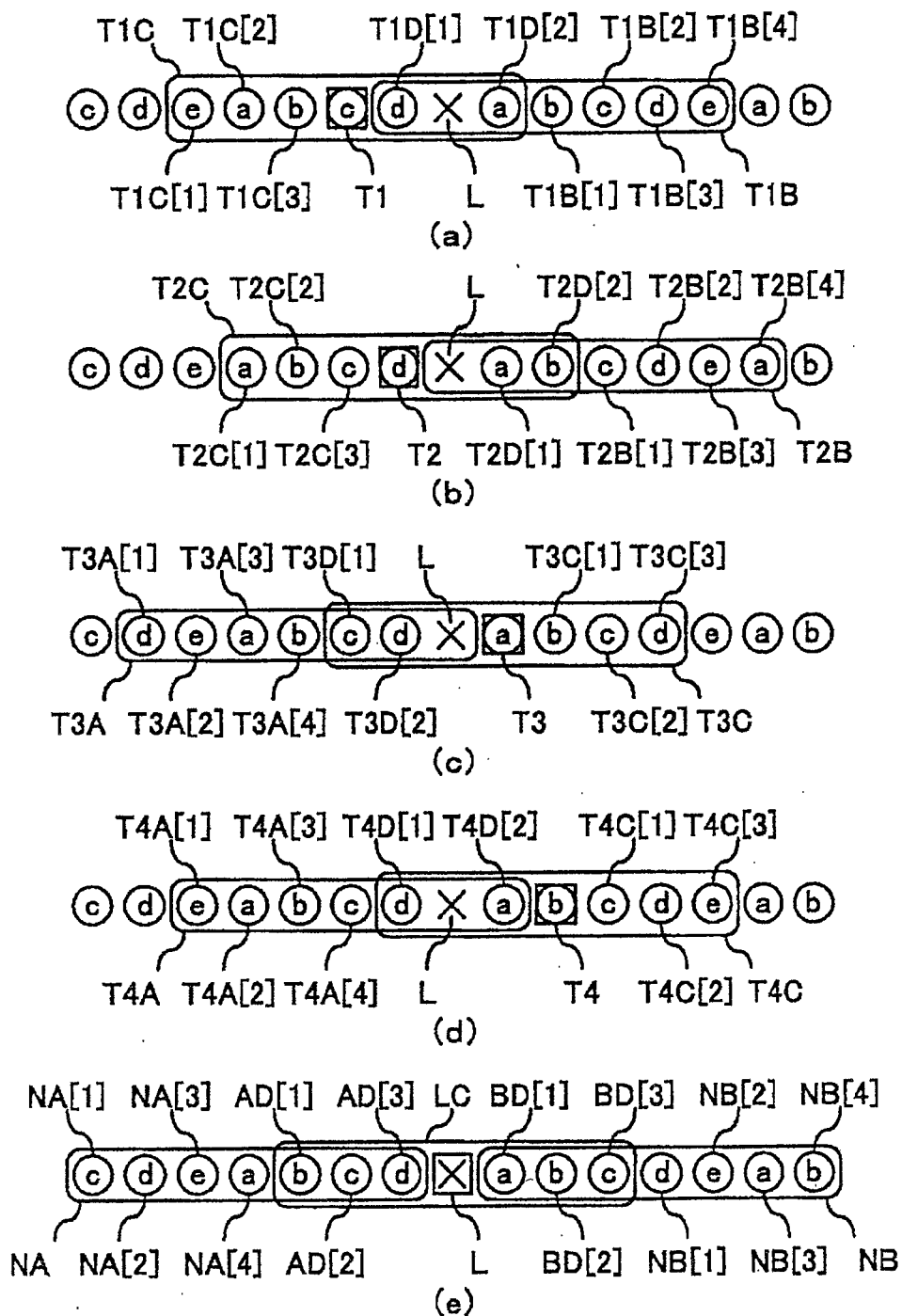


图 38

	T1	T2	T3	T4
M0	0	56	26	30
M1	0	0	0	0
M2	69	69	26	69

图 39

S0	112
S1	0
S2	233

图 40

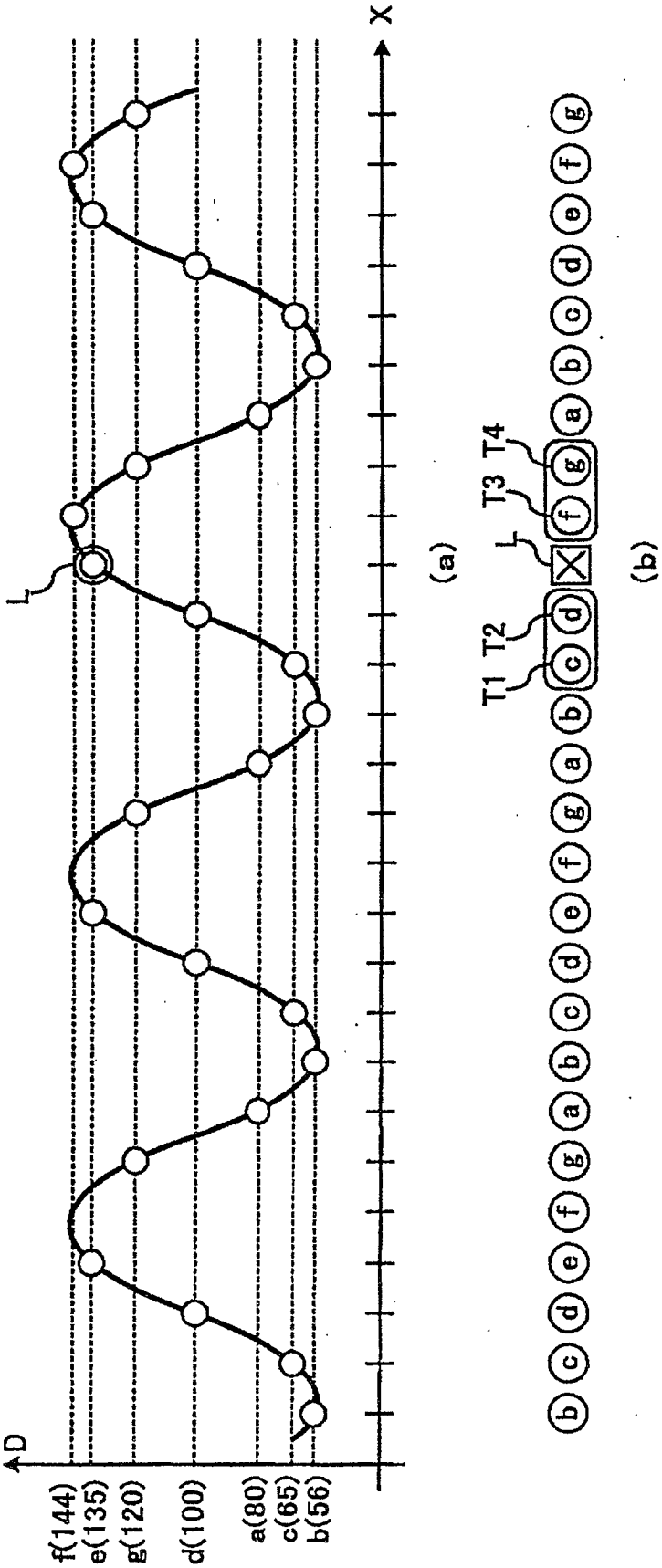


图 41

	T1	T2	T3	T4
M0	13	4.5	71	8
M1	143	35	143	35
M2	0	0	0	0

图 42

S0	96.5
S1	356
S2	0

图 43

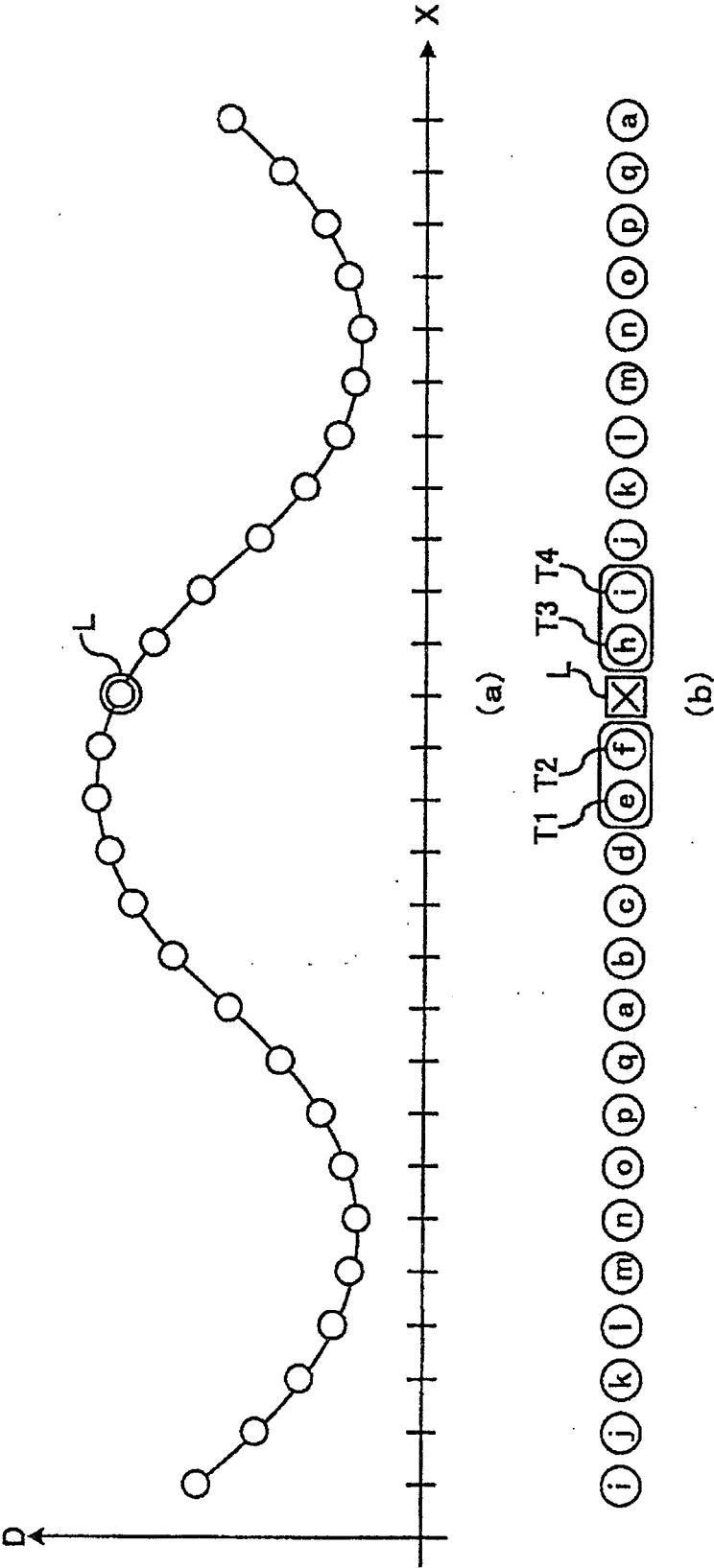


图 44

	T1	T2	T3	T4
M0	3.5	8.5	1.5	0
M1	91	152	91	152
M2	191	269	86	191

图 45

S0	13.5
S1	486
S2	737

图 46

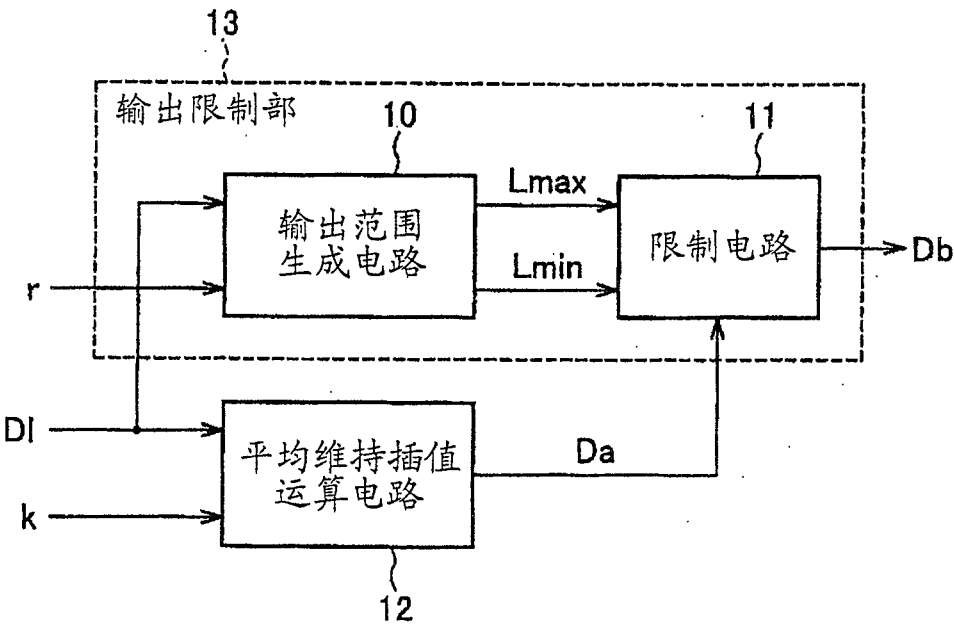


图 47

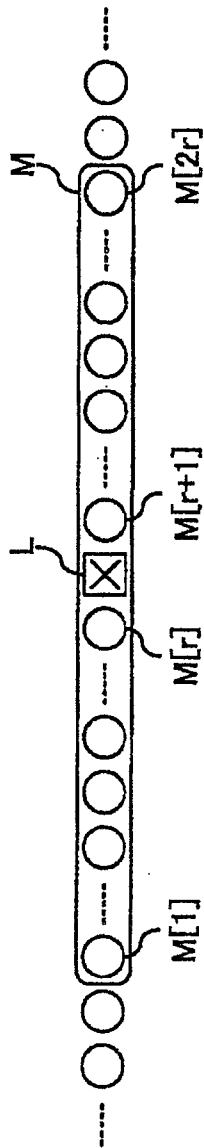


图 48

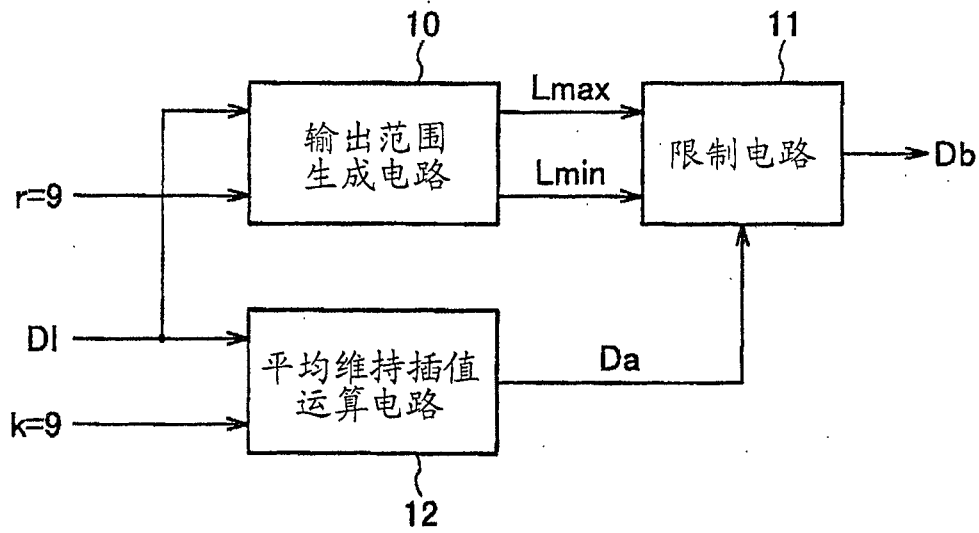
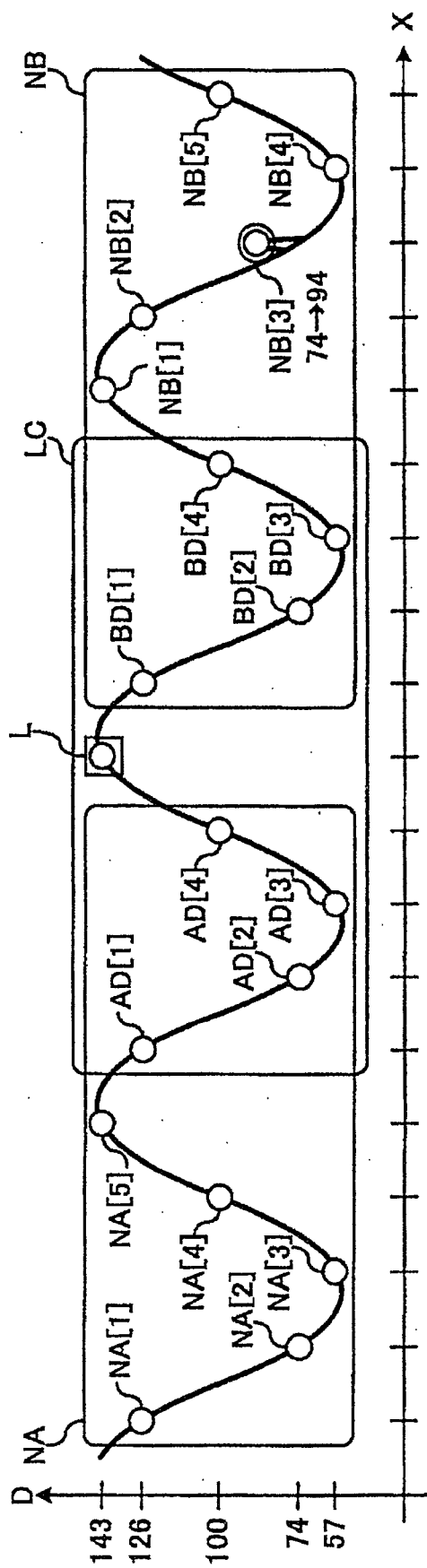


图 49



50

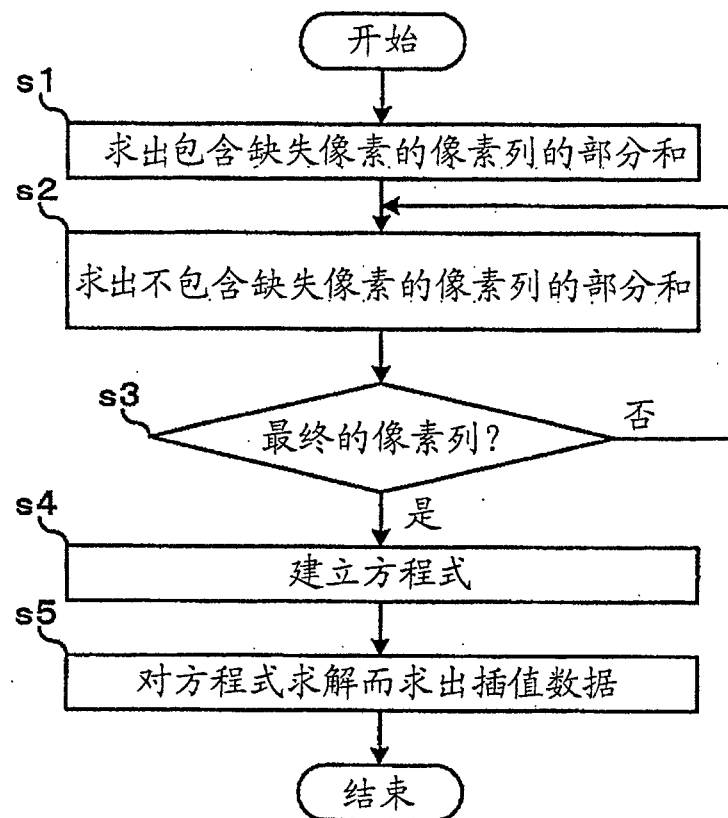


图 51

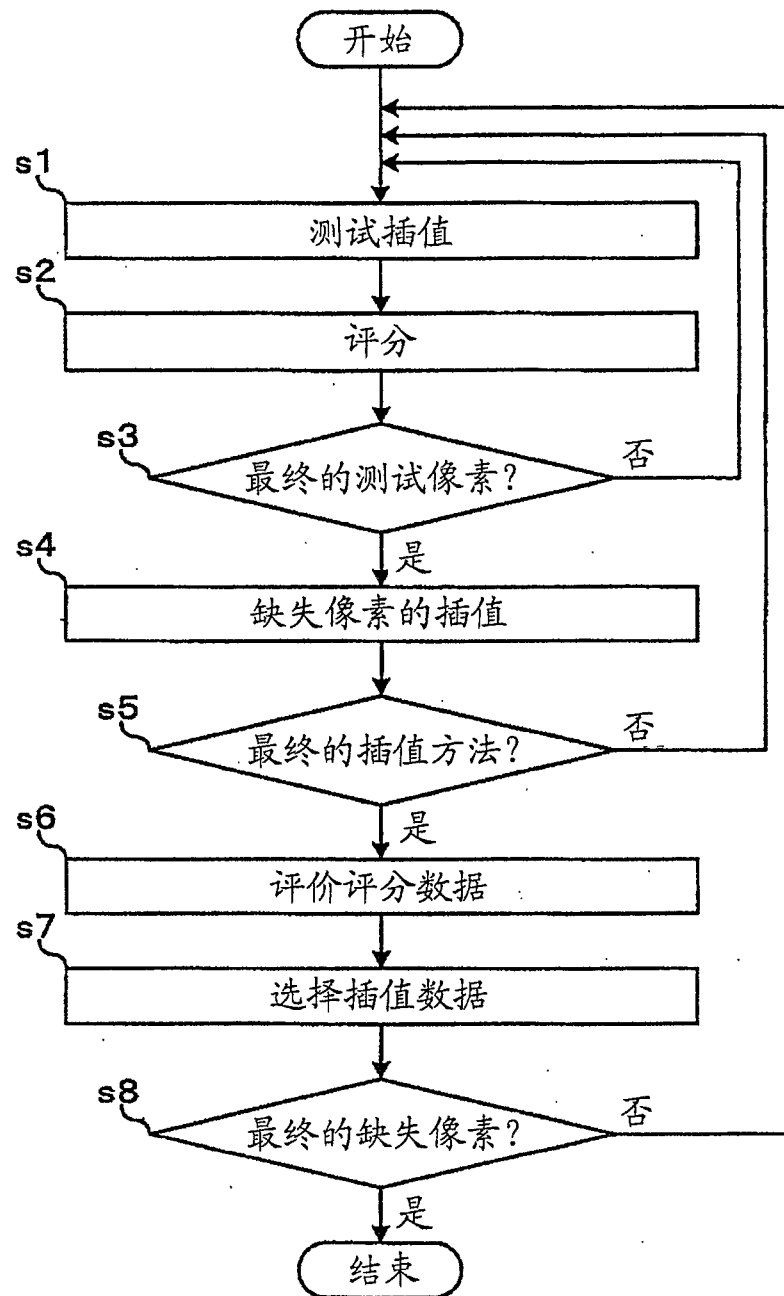


图 52