



(12) 发明专利

(10) 授权公告号 CN 108646487 B

(45) 授权公告日 2020.12.25

(21) 申请号 201810463756.8
 (22) 申请日 2018.05.15
 (65) 同一申请的已公布的文献号
 申请公布号 CN 108646487 A
 (43) 申请公布日 2018.10.12
 (73) 专利权人 TCL华星光电技术有限公司
 地址 518132 广东省深圳市光明新区塘明大道9-2号
 (72) 发明人 刘大江
 (74) 专利代理机构 深圳市德力知识产权代理事务
 所 44265
 代理人 林才桂 王中华
 (51) Int. Cl.
 G02F 1/1362 (2006.01)
 G02F 1/1343 (2006.01)
 (56) 对比文件
 CN 102819156 A, 2012.12.12
 CN 107316875 A, 2017.11.03
 CN 103474434 A, 2013.12.25

CN 105529337 A, 2016.04.27
 CN 105590896 A, 2016.05.18
 CN 1953186 A, 2007.04.25
 CN 106200101 A, 2016.12.07
 CN 105629598 A, 2016.06.01
 CN 101645418 A, 2010.02.10
 CN 104377207 A, 2015.02.25
 CN 1388574 A, 2003.01.01
 CN 101609236 A, 2009.12.23
 US 6600546 B1, 2003.07.29
 US 2011013130 A1, 2011.01.20
 US 2003119232 A1, 2003.06.26
 丛余. 采用源极接地甲类推挽电路的MOS-FET单声道功放.《AV实作》.2009, (第5期), 第47-56页.
 Aixia Lu. One-Shadow-Mask Self-Assembled Ultralow-Voltage Coplanar Homojunction Thin-Film Transistors.《IEEE ELECTRON DEVICE LETTERS》.2010, 第31卷(第10期), 第1137-1139页.

审查员 彭家琪

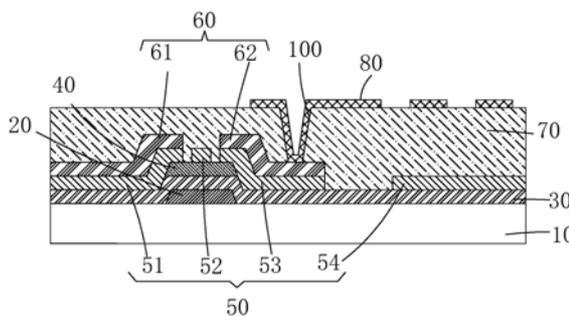
权利要求书2页 说明书6页 附图5页

(54) 发明名称

FFS型阵列基板的制作方法及其FFS型阵列基板

(57) 摘要

本发明提供一种FFS型阵列基板的制作方法及其FFS型阵列基板。该FFS型阵列基板的制作方法通过一道光罩同时图案化透明金属薄膜和源漏极金属薄膜，从而实现通过一道光罩制得公共电极层和薄膜晶体管的源极与漏极，并利用透明金属薄膜在薄膜晶体管的沟道区上形成沟道保护区，能够节省光罩数量，简化制作流程，降低生产成本，且有效阻隔水汽，保护薄膜晶体管的沟道区。



1. 一种FFS型阵列基板的制作方法,其特征在于,包括如下步骤:

步骤S1、提供一基板(10),在所述基板(10)上形成栅极(20),在所述基板(10)及栅极(20)上形成栅极绝缘层(30);

步骤S2、在所述栅极(20)上方的栅极绝缘层(30)上形成氧化物半导体层(40);

步骤S3、在所述氧化物半导体层(40)及栅极绝缘层(30)上形成透明金属薄膜(501),在所述透明金属薄膜(501)上形成源漏极金属薄膜(601);

步骤S4、通过一道半色调光罩或一道灰阶光罩图案化所述透明金属薄膜(501)和源漏极金属薄膜(601),形成透明金属层(50)和源漏极金属层(60);

所述透明金属层(50)包括:依次间隔排列的第一源极区(51)、沟道保护区(52)、第一漏极区(53)及公共电极区(54),所述第一源极区(51)与第一漏极区(53)分别与所述氧化物半导体层(40)的两端接触,所述公共电极区(54)位于所述栅极绝缘层(30)上,所述源漏极金属层(60)包括:分别层叠于第一源极区(51)和第一漏极区(53)上的第二源极区(61)及第二漏极区(62);

步骤S5、在所述第二源极区(61)、第二漏极区(62)、沟道保护区(52)、氧化物半导体层(40)、公共电极区(54)及栅极绝缘层(30)上形成钝化层(70),在所述钝化层(70)上形成像素电极(80)。

2. 如权利要求1所述的FFS型阵列基板的制作方法,其特征在于,所述步骤S4具体包括:

在所述源漏极金属薄膜(601)上涂布光阻薄膜(90),通过一道光罩对所述光阻薄膜(90)进行曝光,形成第一光阻区(91)、第二光阻区(92)、第三光阻区(93)及第四光阻区(94);

所述第一光阻区(91)、第二光阻区(92)、第三光阻区(93)及第四光阻区(94)分别遮挡待形成第一源极区(51)、沟道保护区(52)、第一漏极区(53)及公共电极区(54)的区域;所述第二光阻区(92)和第四光阻区(94)的厚度均为第一厚度,所述第一光阻区(91)和第三光阻区(93)的厚度均为第二厚度,所述第一厚度小于第二厚度;

进行第一次蚀刻,去除未被所述第一光阻区(91)、第二光阻区(92)、第三光阻区(93)及第四光阻区(94)遮挡的源漏极金属薄膜(601);

进行第二次蚀刻,去除未被所述第一光阻区(91)、第二光阻区(92)、第三光阻区(93)及第四光阻区(94)遮挡的透明金属薄膜(501);

去除所述第二光阻区(92)和第四光阻区(94)并减薄所述第一光阻区(91)和第三光阻区(93);

进行第三次蚀刻,去除未被所述第一光阻区(91)及第三光阻区(93)遮挡的源漏极金属薄膜(601);

去除剩余的第一光阻区(91)及第三光阻区(93),得到透明金属层(50)和源漏极金属层(60)。

3. 如权利要求2所述的FFS型阵列基板的制作方法,其特征在于,所述第一次蚀刻和第三次蚀刻采用的刻蚀药液不同于所述第二次蚀刻采用的刻蚀药液。

4. 如权利要求1所述的FFS型阵列基板的制作方法,其特征在于,所述步骤S2具体包括:在所述栅极(20)上方的栅极绝缘层(30)上形成氧化物半导体薄膜;

对所述氧化物半导体薄膜进行退火处理;

图案化所述的氧化物半导体薄膜,形成氧化物半导体层(40)。

5.如权利要求1所述的FFS型阵列基板的制作方法,其特征在于,所述步骤S5具体包括:在所述第二源极区(61)、第二漏极区(62)、沟道保护区(52)、氧化物半导体层(40)、公共电极区(54)及栅极绝缘层(30)上形成钝化层(70);

对所述钝化层(70)进行退火处理;

图案化所述钝化层(70),形成贯穿所述钝化层(70)的过孔(100),所述过孔(100)暴露出所述第二漏极区(62)的一部分;

在所述钝化层(70)上形成像素电极薄膜,图案化所述像素电极薄膜,形成像素电极(80),所述像素电极(80)通过所述过孔(100)与所述第二漏极区(62)接触。

6.如权利要求1所述的FFS型阵列基板的制作方法,其特征在于,所述透明金属薄膜(501)的材料为氧化铟锡,所述源漏极金属薄膜(601)的材料为钼、铝及铜中的一种或多种的组合。

7.一种FFS型阵列基板,其特征在于,包括:基板(10)、位于所述基板(10)上的栅极(20)、设于所述基板(10)及栅极(20)上的栅极绝缘层(30)、位于所述栅极(20)上的栅极绝缘层(30)上的氧化物半导体层(40)、位于所述氧化物半导体层(40)及栅极绝缘层(30)上的透明金属层(50)、位于所述透明金属层(50)上的源漏极金属层(60)、设于所述氧化物半导体层(40)、透明金属层(50)、源漏极金属层(60)及栅极绝缘层(30)上的钝化层(70)以及位于所述钝化层(70)上的像素电极(80);

所述透明金属层(50)包括:依次间隔排列的第一源极区(51)、沟道保护区(52)、第一漏极区(53)及公共电极区(54),所述第一源极区(51)与第一漏极区(53)分别与所述氧化物半导体层(40)的两端接触,所述公共电极区(54)位于所述栅极绝缘层(30)上,所述源漏极金属层(60)包括:分别层叠于第一源极区(51)和第一漏极区(53)上的第二源极区(61)及第二漏极区(62)。

8.如权利要求7所述的FFS型阵列基板,其特征在于,所述透明金属层(50)的材料为氧化铟锡,所述源漏极金属层(60)的材料为钼、铝及铜中的一种或多种的组合。

9.如权利要求7所述的FFS型阵列基板,其特征在于,所述像素电极(80)通过一贯穿所述钝化层(70)的过孔(100)与第二漏极区(62)接触。

FFS型阵列基板的制作方法及其FFS型阵列基板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种FFS型阵列基板的制作方法及其FFS型阵列基板。

背景技术

[0002] 随着显示技术的发展,液晶显示器(Liquid Crystal Display,LCD)等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点,而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品,成为显示装置中的主流。

[0003] 现有的液晶显示器一般包括液晶显示面板与背光模组。液晶显示面板通常是由一彩膜基板(Color Filter Substrate,CF Substrate)、一薄膜晶体管阵列基板(Thin Film Transistor Array Substrate,TFT Array Substrate)以及一配置于两基板间的液晶层(Liquid Crystal Layer)所构成,其工作原理是通过施加驱动电压来控制液晶层的液晶分子的旋转,将背光模组的光线折射出来产生画面。按照液晶的取向方式不同,目前主流市场上的液晶显示面板可以分为以下几种类型:垂直配向(Vertical Alignment,VA)型、扭曲向列(Twisted Nematic,TN)或超扭曲向列(Super Twisted Nematic,STN)型、平面转换(In-Plane Switching,IPS)型、及边缘场开关(Fringe Field Switching,FFS)型。

[0004] 其中,FFS型液晶显示面板将像素电极与公共电极均设置在阵列基板一侧,通过对像素电极与公共电极施加驱动电压,形成基本平行于阵列基板的电场,使液晶分子在平行于阵列基板的平面内转动来控制光通量进行画面显示的,具有视角广以及开口率高等优点,深受消费者喜爱。但目前的FFS型液晶显示面板在制作源漏极金属层与公共电极时需要采用两道光罩分别制作,制程复杂,效率低,成本高,且对薄膜晶体管的沟道区缺少保护,使得薄膜晶体管的沟道区容易被环境中的水汽污染,造成薄膜晶体管的性能降低。

发明内容

[0005] 本发明的目的在于提供一种FFS型阵列基板的制作方法,能够节省光罩数量,简化制作流程,降低生产成本,且能有效阻隔水汽,保护薄膜晶体管的沟道区。

[0006] 本发明的目的还在于提供一种FFS型阵列基板,制作简单,成本低,且能有效阻隔水汽,保护薄膜晶体管的沟道区。

[0007] 为实现上述目的,本发明提供了一种FFS型阵列基板的制作方法,包括如下步骤:

[0008] 步骤S1、提供一基板,在所述基板上形成栅极,在所述基板及栅极上形成栅极绝缘层;

[0009] 步骤S2、在所述栅极上方的栅极绝缘层上形成氧化物半导体层;

[0010] 步骤S3、在所述氧化物半导体层及栅极绝缘层上形成透明金属薄膜,在所述透明金属薄膜上形成源漏极金属薄膜;

[0011] 步骤S4、通过一道光罩图案化所述透明金属薄膜和源漏极金属薄膜,形成透明金

属层和源漏极金属层；

[0012] 所述透明金属层包括：依次间隔排列的第一源极区、沟道保护区、第一漏极区及公共电极区，所述第一源极区与第一漏极区分别与所述氧化物半导体层的两端接触，所述公共电极区位于所述栅极绝缘层上，所述源漏极金属层包括：分别层叠于第一源极区和第一漏极区上的第二源极区及第二漏极区；

[0013] 步骤S5、在所述第二源极区、第二漏极区、沟道保护区、氧化物半导体层、公共电极区及栅极绝缘层上形成钝化层，在所述钝化层上形成像素电极。

[0014] 所述步骤S4中通过一道半色调光罩或一道灰阶光罩图案化所述透明金属薄膜和源漏极金属薄膜。

[0015] 所述步骤S4具体包括：

[0016] 在所述源漏极金属薄膜上涂布光阻薄膜，通过一道光罩对所述光阻薄膜进行曝光，形成第一光阻区、第二光阻区、第三光阻区及第四光阻区；

[0017] 所述第一光阻区、第二光阻区、第三光阻区及第四光阻区分别遮挡待形成第一源极区、沟道保护区、第一漏极区及公共电极区的区域；所述第二光阻区和第四光阻区的厚度均为第一厚度，所述第一光阻区和第三光阻区的厚度均为第二厚度，所述第一厚度小于第二厚度；

[0018] 进行第一次蚀刻，去除未被所述第一光阻区、第二光阻区、第三光阻区及第四光阻区遮挡的源漏极金属薄膜；

[0019] 进行第二次蚀刻，去除未被所述第一光阻区、第二光阻区、第三光阻区及第四光阻区遮挡的透明金属薄膜；

[0020] 去除所述第二光阻区和第四光阻区并减薄所述第一光阻区和第三光阻区；

[0021] 进行第三次蚀刻，去除未被所述第一光阻区及第三光阻区遮挡的源漏极金属薄膜；

[0022] 去除剩余的第一光阻区及第三光阻区，得到透明金属层和源漏极金属层。

[0023] 所述第一蚀刻和第三次蚀刻采用的刻蚀药液不同于所述第二次蚀刻采用的刻蚀药液。

[0024] 所述步骤S2具体包括：在所述栅极上方的栅极绝缘层上形成氧化物半导体薄膜；

[0025] 对所述氧化物半导体薄膜进行退火处理；

[0026] 图案化所述的氧化物半导体薄膜，形成氧化物半导体层。

[0027] 所述步骤S5具体包括：在所述第二源极区、第二漏极区、沟道保护区、氧化物半导体层、公共电极区及栅极绝缘层上形成钝化层；

[0028] 对所述钝化层进行退火处理；

[0029] 图案化所述钝化层，形成贯穿所述钝化层的过孔，所述过孔暴露出所述第二漏极区的一部分；

[0030] 在所述钝化层上形成像素电极薄膜，图案化所述像素电极薄膜，形成像素电极，所述像素电极通过所述过孔与所述第二漏极区接触。

[0031] 所述透明金属薄膜的材料为氧化铟锡，所述源漏极金属薄膜的材料为钼、铝及铜中的一种或多种的组合。

[0032] 本发明还提供一种FFS型阵列基板，包括：基板、位于所述基板上的栅极、设于所述

基板及栅极上的栅极绝缘层、位于所述栅极上的栅极绝缘层上的氧化物半导体层、位于所述氧化物半导体层及栅极绝缘层上的透明金属层、位于所述透明金属层上的源漏极金属层、设于所述氧化物半导体层、透明金属层、源漏极金属层及栅极绝缘层上的钝化层以及位于所述钝化层上的像素电极；

[0033] 所述透明金属层包括：依次间隔排列的第一源极区、沟道保护区、第一漏极区及公共电极区，所述第一源极区与第一漏极区分别与所述氧化物半导体层的两端接触，所述公共电极区位于所述栅极绝缘层上，所述源漏极金属层包括：分别层叠于第一源极区和第一漏极区上的第二源极区及第二漏极区。

[0034] 所述透明金属层的材料为氧化铟锡，所述源漏极金属层的材料为钼、铝及铜中的一种或多种的组合。

[0035] 所述像素电极通过一贯穿所述钝化层的过孔与第二漏极区接触。

[0036] 本发明的有益效果：本发明提供一种FFS型阵列基板的制作方法，该方法通过一道光罩同时图案化透明金属薄膜和源漏极金属薄膜，从而实现通过一道光罩制得公共电极层和薄膜晶体管的源极与漏极，并利用透明金属薄膜在薄膜晶体管的沟道区上形成沟道保护区，能够节省光罩数量，简化制作流程，降低生产成本，且有效阻隔水汽，保护薄膜晶体管的沟道区。本发明还提供一种FFS型阵列基板，制作简单，成本低，且能有效阻隔水汽，保护薄膜晶体管的沟道区。

附图说明

[0037] 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

[0038] 附图中，

[0039] 图1为本发明的FFS型阵列基板的制作方法的步骤S1的示意图；

[0040] 图2为本发明的FFS型阵列基板的制作方法的步骤S2的示意图；

[0041] 图3为本发明的FFS型阵列基板的制作方法的步骤S3的示意图；

[0042] 图4至图10为本发明的FFS型阵列基板的制作方法的步骤S4的示意图；

[0043] 图11为本发明的FFS型阵列基板的制作方法的步骤S5的示意图暨本发明的FFS型阵列基板的示意图；

[0044] 图12为本发明的FFS型阵列基板的制作方法的流程图。

具体实施方式

[0045] 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

[0046] 请参阅图12，本发明提供一种FFS型阵列基板的制作方法，包括如下步骤：

[0047] 步骤S1、请参阅图1，提供一基板10，在所述基板10上形成栅极20，在所述基板10及栅极20上覆盖栅极绝缘层30。

[0048] 具体地，所述步骤S1包括：在所述基板10上沉积一层金属薄膜，并通过一道光罩图案化所述金属薄膜形成栅极20，接着在所述基板10及栅极20上沉积栅极绝缘层30，所述栅极绝缘层30覆盖基板10和栅极20。

[0049] 优选地,所述金属薄膜的厚度为2000埃米~5500埃米,所述金属薄膜包括层叠设置的一层钼(Mo)和一层铝(Al),所述栅极绝缘层30的厚度为1500埃米~4000埃米,材料为氧化硅和氮化硅中的一种或二者组合,采用等离子增强化学气相沉积所述栅极绝缘层30。

[0050] 步骤S2、请参阅图2,在所述栅极20上方的栅极绝缘层30上形成氧化物半导体层40。

[0051] 具体地,所述步骤S2具体包括:在所述栅极20上方的栅极绝缘层30上形成氧化物半导体薄膜;对所述氧化物半导体薄膜进行退火处理;图案化所述的氧化物半导体薄膜,形成氧化物半导体层40。其中,对所述氧化物半导体薄膜进行退火处理的主要目的是为了使得氧化物半导体薄膜中原子重新排列,以修复氧化物半导体薄膜的缺陷。

[0052] 优选地,所述氧化物半导体层40的材料为铟镓锌氧化物(indium gallium zinc oxide,IGZO),厚度为300埃米~1000埃米,采用物理气相沉积形成所述氧化物半导体薄膜,所述退火处理的温度为200℃~400℃,时长为0.5小时~4小时。

[0053] 步骤S3、请参阅图3,在所述氧化物半导体层40及栅极绝缘层30上覆盖透明金属薄膜501,在所述透明金属薄膜501上覆盖源漏极金属薄膜601。

[0054] 具体地,所述透明金属薄膜501的材料为氧化铟锡,厚度为300埃米~2000埃米,所述源漏极金属薄膜601的材料为钼、铝及铜中的一种或多种的组合,厚度为2000埃米~7000埃米,优选地,所述源漏极金属薄膜601包括层叠设置的两层钼以及位于两层钼之间的一层铝。

[0055] 步骤S4、请参阅图4至图10,通过一道光罩图案化所述透明金属薄膜501和源漏极金属薄膜601,形成透明金属层50和源漏极金属层60。

[0056] 所述透明金属层50包括:依次间隔排列的第一源极区51、沟道保护区52、第一漏极区53及公共电极区54,所述第一源极区51与第一漏极区53分别与所述氧化物半导体层40的两端接触,所述公共电极区54位于所述栅极绝缘层30上,所述源漏极金属层60包括:分别层叠于第一源极区51和第一漏极区53上的第二源极区61及第二漏极区62。

[0057] 具体地,所述步骤S4中通过一道半色调光罩或一道灰阶光罩图案化所述透明金属薄膜501和源漏极金属薄膜601。

[0058] 进一步地,所述步骤S4具体包括:

[0059] 请参阅图4和图5,在所述源漏极金属薄膜601上涂布光阻薄膜90,通过一道光罩对所述光阻薄膜90进行曝光,形成第一光阻区91、第二光阻区92、第三光阻区93及第四光阻区94,所述光罩为灰阶光罩或半色调光罩;

[0060] 所述第一光阻区91、第二光阻区92、第三光阻区93及第四光阻区94分别遮挡待形成第一源极区51、沟道保护区52、第一漏极区53及公共电极区54的区域;所述第二光阻区92和第四光阻区94的厚度均为第一厚度,所述第一光阻区91和第三光阻区93的厚度均为第二厚度,所述第一厚度小于第二厚度;

[0061] 请参阅图6,进行第一次蚀刻,去除未被所述第一光阻区91、第二光阻区92、第三光阻区93及第四光阻区94遮挡的源漏极金属薄膜601;

[0062] 请参阅图7,进行第二次蚀刻,去除未被所述第一光阻区91、第二光阻区92、第三光阻区93及第四光阻区94遮挡的透明金属薄膜501;

[0063] 请参阅图8,通过灰化制程去除所述第二光阻区92和第四光阻区94并减薄所述第

一光阻区91和第三光阻区93；

[0064] 请参阅图9,进行第三次蚀刻,去除未被所述第一光阻区91及第三光阻区93遮挡的源漏极金属薄膜601；

[0065] 请参阅图10,去除剩余的第一光阻区91及第三光阻区93,得到透明金属层50和源漏极金属层60。

[0066] 需要说明的是,所述氧化物半导体层40一般包括沟道区、位于沟道区两侧的重掺杂区及位于重掺杂区与沟道区之间的轻掺杂区,所述沟道保护区52对应于所述氧化物半导体层40的沟道区设置,用于阻隔外界环境的水汽,防止水分子附着到所述氧化物半导体层40的沟道区上释放电子,形成高电子浓度的沟道区,造成薄膜晶体管的电性不良,所述第一源极区51和第一漏极区53与所述重掺杂区接触。

[0067] 值得一提的是,在上述图案化过程中,所述第一蚀刻和第三次蚀刻采用的刻蚀药液不同于所述第二次蚀刻采用的刻蚀药液,所述第一次蚀刻和第三次蚀刻采用的刻蚀药液仅刻蚀源漏极金属薄膜601,而不会刻蚀透明金属薄膜501,而第二次刻蚀采用的刻蚀药液仅刻蚀透明金属薄膜501,而不会刻蚀源漏极金属薄膜601。

[0068] 步骤S5、请参阅图11,在所述第二源极区61、第二漏极区62、沟道保护区52、氧化物半导体层40、公共电极区54及栅极绝缘层30上覆盖钝化层70,在所述钝化层70上形成像素电极80。

[0069] 具体地,所述步骤S5具体包括:在所述第二源极区61、第二漏极区62、沟道保护区52、氧化物半导体层40、公共电极区54及栅极绝缘层30上覆盖钝化层70;对所述钝化层70进行退火处理;图案化所述钝化层70,形成贯穿所述钝化层70的过孔100,所述过孔100暴露出所述第二漏极区62的一部分;在所述钝化层70上形成像素电极薄膜,图案化所述像素电极薄膜,形成像素电极80,所述像素电极80通过所述过孔100与所述第二漏极区62接触。其中,对所述钝化层70包括层叠设置的氧化硅层与氮化硅层,且氧化硅层与氧化物半导体层40接触,对所述钝化层70进行退火处理的目的是为了改进薄膜晶体管中氧含量,以优化薄膜晶体管的电性,优选地,对所述钝化层70进行退火处理时,退火温度为200℃~450℃,时长为0.5小时~4小时。

[0070] 优选地,所述钝化层70的厚度为1500埃米~4000埃米;所述像素电极80的厚度为300埃米~1000埃米,材料为氧化铟锡。

[0071] 进一步地,对应于FFS型阵列基板,上述的公共电极区54为无图案的整面电极,像素电极70为具有狭缝图案的图案化电极,以实现通过所述公共电极区54和像素电极70配合产生平行于阵列基板的电场的目的。

[0072] 本发明的阵列基板的制作方法通过一道光罩同时图案化透明金属薄膜和源漏极金属薄膜,从而实现通过一道光罩制得公共电极层和薄膜晶体管的源极与漏极,并利用透明金属薄膜在薄膜晶体管的沟道区上形成沟道保护区,能够节省光罩数量,简化制作流程,降低生产成本,且有效阻隔水汽,保护薄膜晶体管的沟道区

[0073] 请参阅图11,本发明还提供一种FFS型阵列基板,包括:基板10、位于所述基板10上的栅极20、覆盖所述基板10及栅极20的栅极绝缘层30、位于所述栅极20上的栅极绝缘层30上的氧化物半导体层40、位于所述氧化物半导体层40及栅极绝缘层30上的透明金属层50、位于所述透明金属层50上的源漏极金属层60、覆盖所述氧化物半导体层40、透明金属层50、

源漏极金属层60及栅极绝缘层30的钝化层70以及位于所述钝化层70上的像素电极80；

[0074] 所述透明金属层50包括：依次间隔排列的第一源极区51、沟道保护区52、第一漏极区53及公共电极区54，所述第一源极区51与第一漏极区53分别与所述氧化物半导体层40的两端接触，所述公共电极区54位于所述栅极绝缘层30上，所述源漏极金属层60包括：分别层叠于第一源极区51和第一漏极区53上的第二源极区61及第二漏极区62。

[0075] 优选地，所述氧化物半导体层40的材料为铟镓锌氧化物，所述透明金属层50的材料为氧化铟锡，所述源漏极金属层60的材料为钼、铝及铜中的一种或多种的组合，更优选地，所述源漏极金属层60包括层叠设置的两层钼以及位于两层钼之间的一层铝。

[0076] 具体地，所述像素电极80通过一贯穿所述钝化层70的过孔100与第二漏极区62接触。

[0077] 进一步地，所述氧化物半导体层40一般包括沟道区、位于沟道区两侧的重掺杂区及位于重掺杂区与沟道区之间的轻掺杂区，所述沟道保护区52对应于所述氧化物半导体层40的沟道区设置，用于阻隔外界环境的水汽，防止水分子附着到所述氧化物半导体层40的沟道区上释放电子，形成高电子浓度的沟道区，造成薄膜晶体管的电性不良，所述第一源极区51和第一漏极区53与所述重掺杂区接触。

[0078] 综上所述，本发明提供一种FFS型阵列基板的制作方法，该方法通过一道光罩同时图案化透明金属薄膜和源漏极金属薄膜，从而实现通过一道光罩制得公共电极层和薄膜晶体管的源极与漏极，并利用透明金属薄膜在薄膜晶体管的沟道区上形成沟道保护区，能够节省光罩数量，简化制作流程，降低生产成本，且有效阻隔水汽，保护薄膜晶体管的沟道区。本发明还提供一种FFS型阵列基板，制作简单，成本低，且能有效阻隔水汽，保护薄膜晶体管的沟道区。

[0079] 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

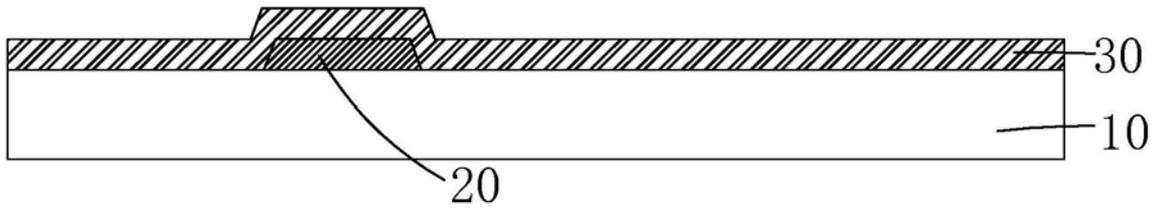


图1

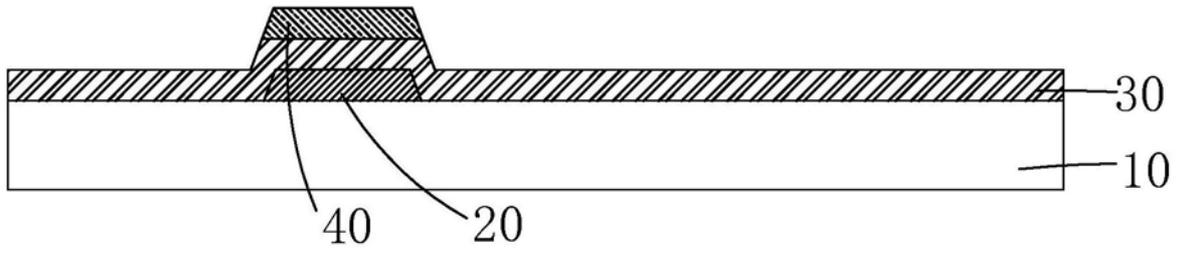


图2

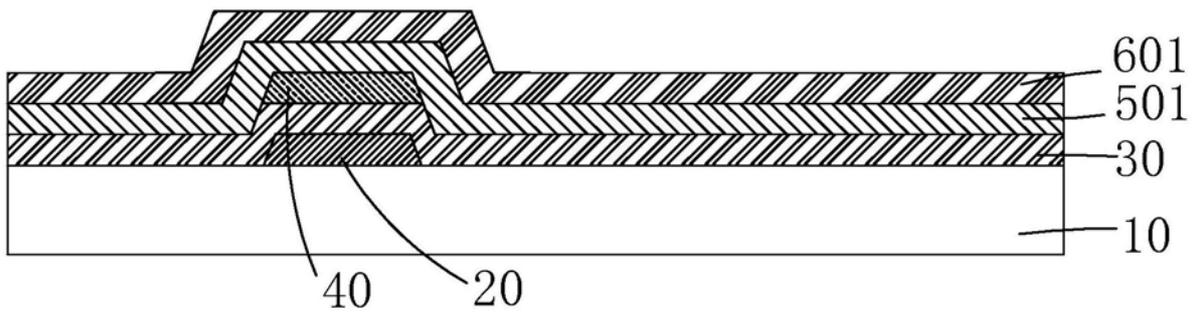


图3

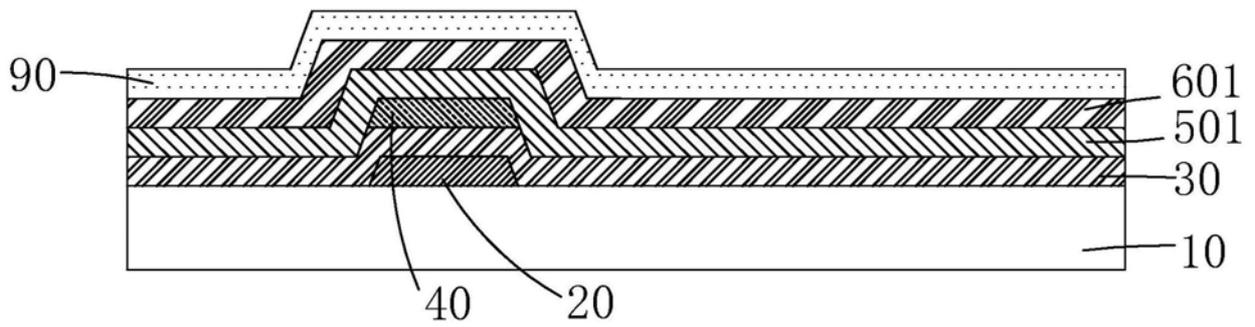


图4

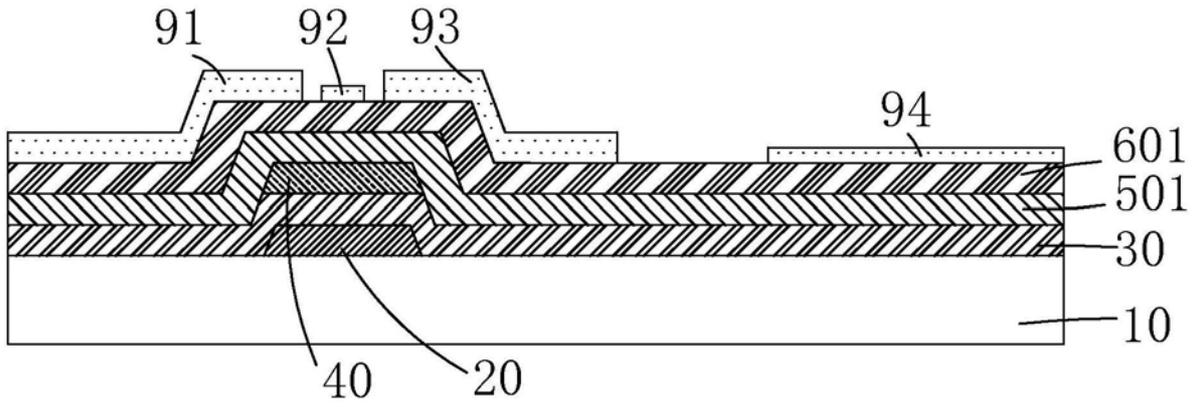


图5

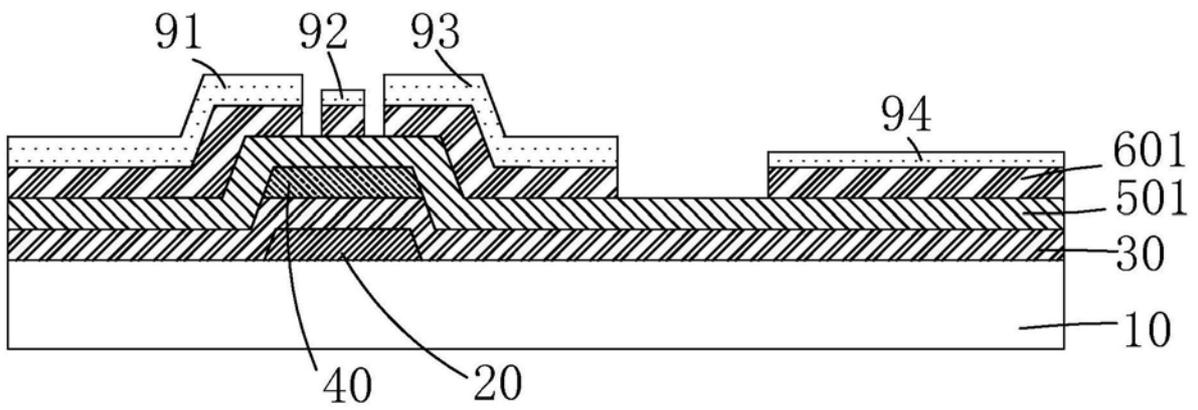


图6

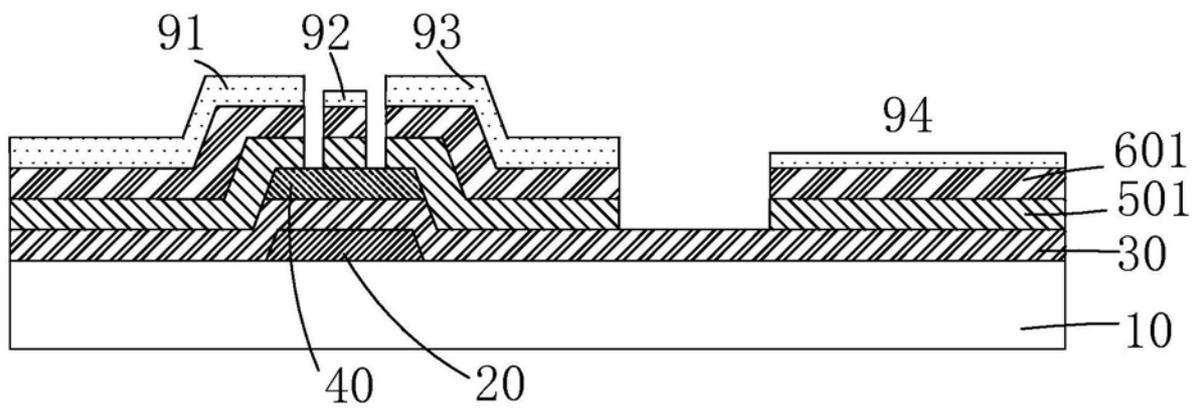


图7

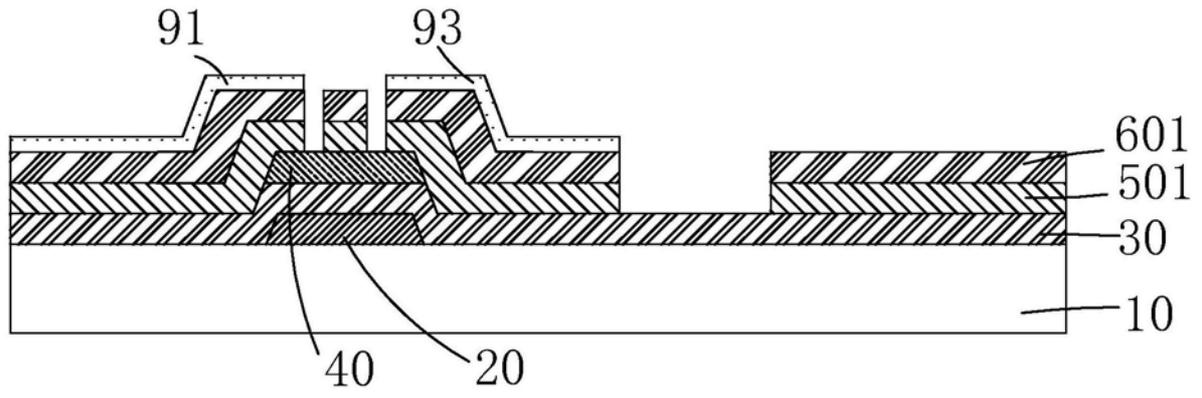


图8

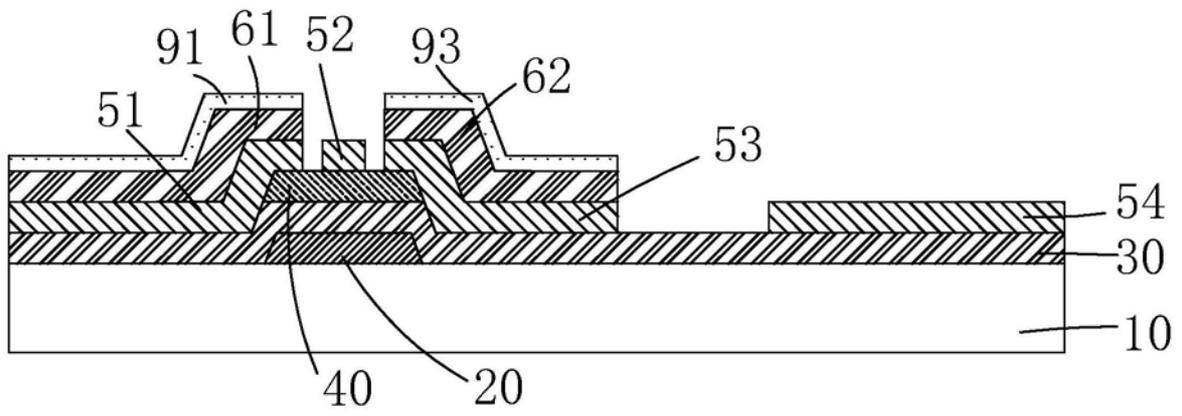


图9

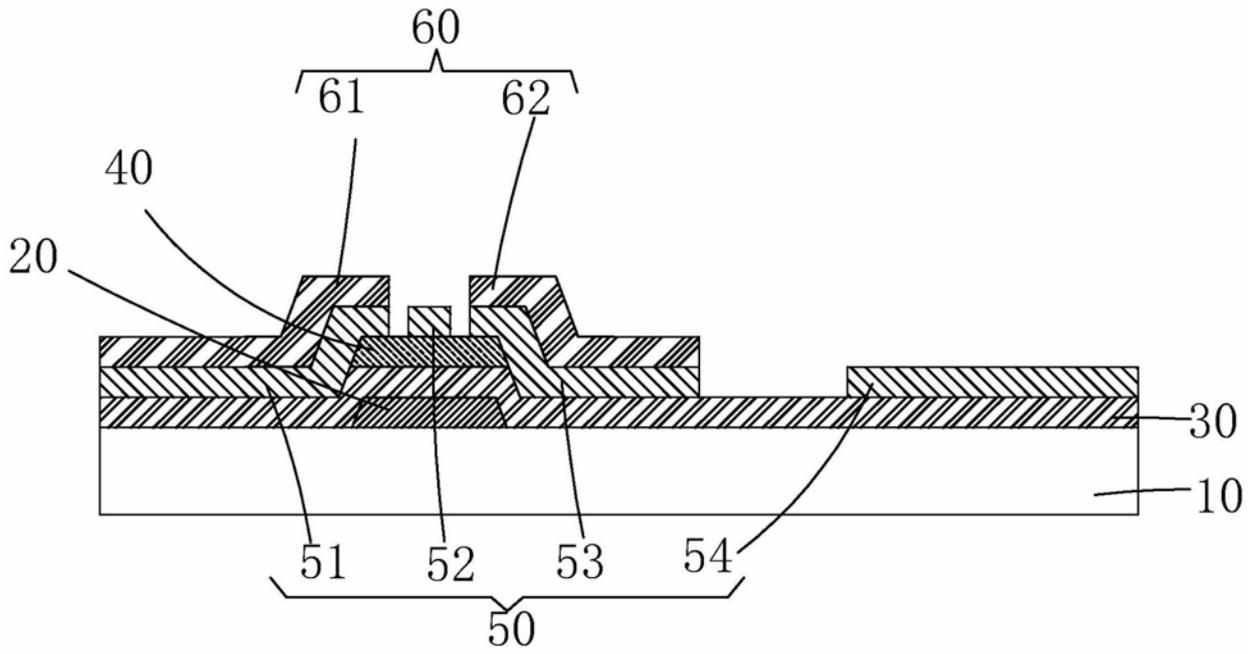


图10

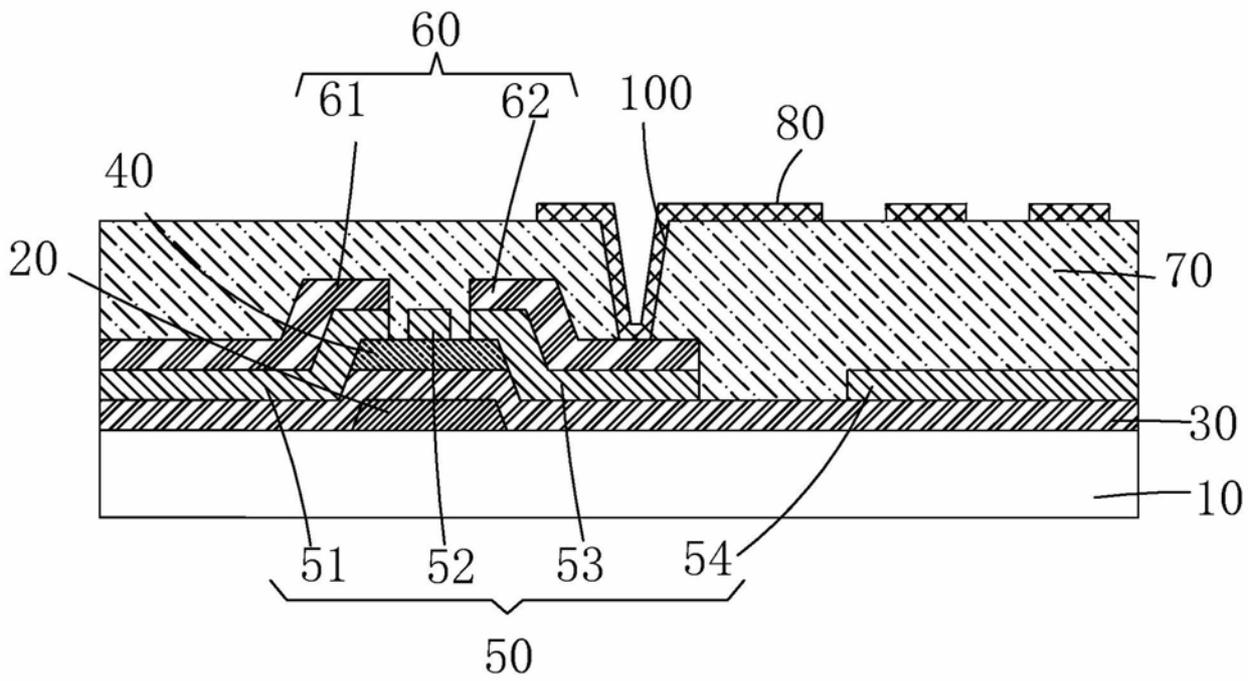


图11

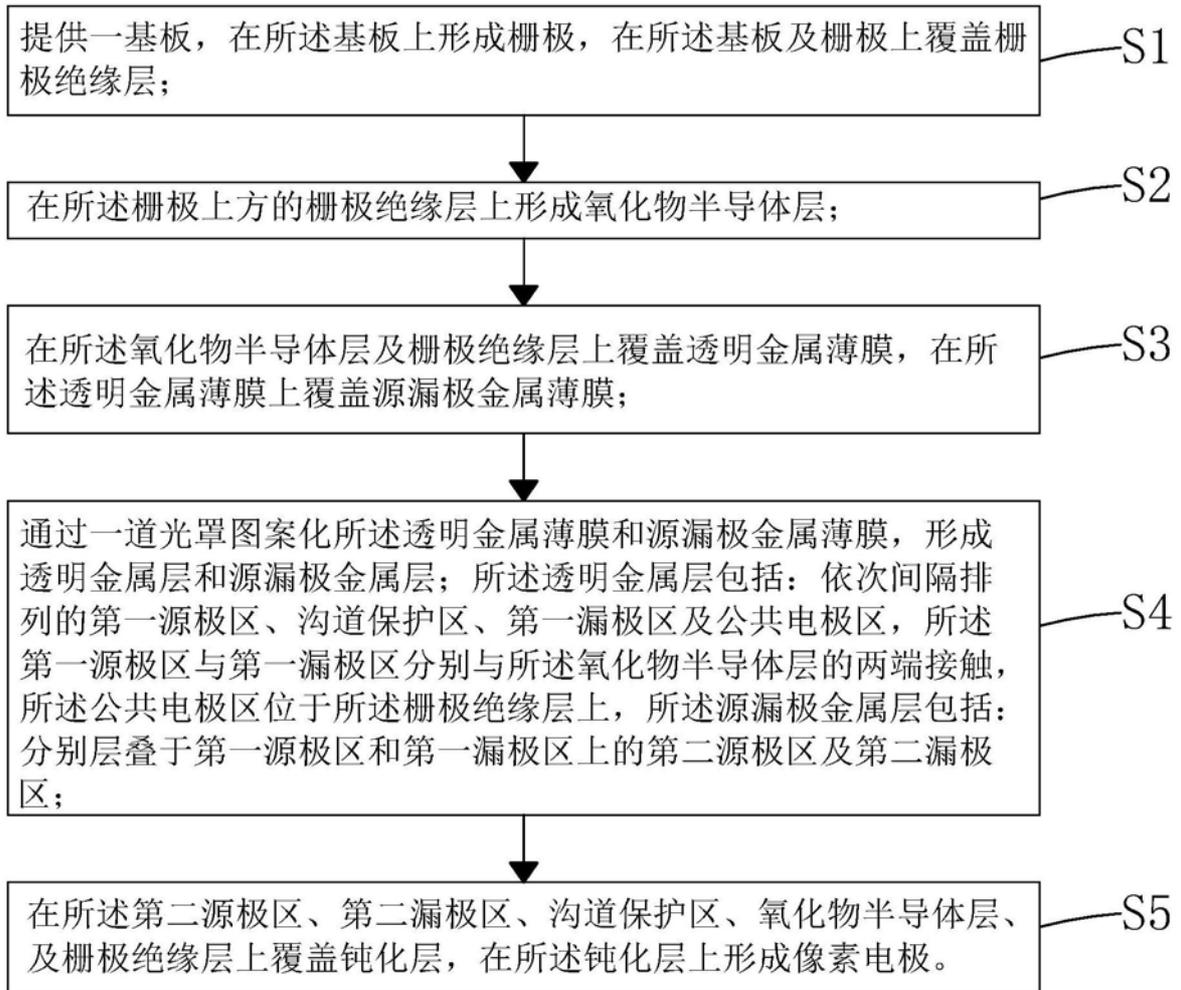


图12