



ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

可動電極と固定電極が同一層に形成され、可動部の変位が支持基板の厚さ方向に対して生じるセンサの場合、可動部の変位の大きさを検出することができても、変位の方向を検出することができない。そこで、半導体物理量検出センサに、(1) 可動電極と、前記可動電極と共通の第一の導電層に形成された第一の固定電極とで形成される第一の静電容量と、(2) 可動電極と、前記可動電極とは基板面上からの高さが異なる第二の導電層に形成された第二の固定電極とで形成される第二の静電容量と、(3) 物理量が印加されたときに生じる第一及び第二の静電容量の変化に基づいて物理量を算出する演算回路とを設ける。ここで、第一の静電容量からの電気信号と第二の静電容量からの電気信号が、それぞれ演算回路に入力される。

明 細 書

発明の名称：半導体物理量検出センサ

技術分野

[0001] 本発明は、物理量検出センサに関する。例えば本発明は、物体に働く慣性力（加速度、角速度等）に起因する物理量を検出する半導体物理量検出センサに関する。例えば本発明は、MEMS（微小電気機械システム：Micro-Electro-Mechanical Systems）技術を用いて形成される半導体物理量検出センサに関する。

背景技術

[0002] 慣性力を用いた物理量検出センサは、可動部と、支持基板と、可動部を支持基板に連結する梁部とから構成される。当該センサに物理量が印加されると、物理量に起因した慣性力が可動部に働き、可動部が支持基板に対して変位する。当該変位により、可動部と一体形成された可動電極と支持基板に固定された固定電極で形成される容量の容量値が変化する。物理量検出センサは、容量値の変化を電気信号に変換し、演算回路に出力する。なお、演算回路では、当該電気信号を、センサに印加された物理量に変換する演算処理が実行される。

[0003] MEMS技術を用い、物理量検出センサとして動作する半導体チップを形成する場合、可動電極と固定電極を、SOI（Silicon On Insulator）ウエハの同じ活性層に形成することが知られている。この種のセンサには、センサに物理量が印加され、物理量に起因した慣性力が可動部に働くと、可動部の変位が支持基板の厚さ方向に生じるものがある。

[0004] 例えば可動部が支持基板から離れる方向に変位する場合、可動電極と固定電極の対向面積は減少する。つまり、可動電極と固定電極から構成される容量が減少する。一方、可動部が支持基板へ近づく方向に変位する場合、可動電極と固定電極の対向面積は減少する。つまり、可動電極と固定電極から構成される容量が減少する。

[0005] すなわち、可動電極と固定電極が同じ層に形成され、可動部の変位が支持基板の厚さ方向に生じるセンサの場合、可動電極と固定電極で形成される容量における容量値の増減の大きさと、可動部の変位の大きさを検出することができる。しかし、可動電極と固定電極で形成する容量の増減の大きさだけでは、変位の方向が支持基板から離れる方向なのか支持基板に近づく方向なのかを区別することができない。

[0006] そこで、本技術分野の背景技術として、特許文献 1 の技術が提案されている。この文献には、可動電極を支持基板に連結する梁部の表面に熱酸化膜、多結晶シリコン又はシリコン窒化膜からなる圧縮応力層を形成することにより、センサに物理量が印加されていない状態でも、可動電極を支持基板から離す方向に反らすことができる技術が記載されている。この種のセンサでは、センサに物理量が印加されていない状態でも、可動電極が支持基板から離れる方向に反っているので、支持基板の厚さ方向への可動電極の変位の方向及び大きさ、すなわち印加された力学量の方向及び大きさを適切に検出することができる。

[0007] また、本技術分野の背景技術として、特許文献 2 の技術が提案されている。この文献には、センサと接合するキャップ部（センサへの水や異物の混入等を防止する保護部材）に突起を設け、当該突起でセンサ可動部を押すことにより、センサに物理量が印加されていない状態でも、可動電極を支持基板側に移動させる技術が記載されている。この種のセンサでは、センサに物理量が印加されていない状態でも、可動電極を支持基板へ近づける方向に移動させているため、支持基板の厚さ方向への可動電極の変位の方向及び大きさ、すなわち印加された力学量の方向及び大きさを適切に検出することができる。

[0008] また、本技術分野の背景技術として、特許文献 3 の技術が提案されている。この文献には、可動電極と固定電極が形成されている SOI ウエハの活性層と支持基板の間にバイアス電圧を印加し、センサに物理量が印加されていない状態でも、静電気力を用いることにより、支持基板に対する可動電極と

固定電極の距離をずらす技術が記載されている。この種のセンサの場合、センサに物理量が印加されていない状態でも、可動電極を支持基板に近づける方向に移動させることができる。このため、支持基板の厚さ方向への可動電極の変位の方向及び大きさ、すなわち印加された力学量の方向及び大きさを適切に検出することができる。

先行技術文献

特許文献

[0009] 特許文献1：特許第4 5 9 1 0 0 0号明細書

特許文献2：特開2 0 1 0－1 1 2 9 3 0号公報

特許文献3：特開2 0 1 0－1 2 7 7 6 8号公報

発明の概要

発明が解決しようとする課題

[0010] 特許文献1に開示された従来技術には以下の課題が考えられる。

(1) 梁部の表面に圧縮応力層を形成するには、複雑なプロセスが必要とされる。そのため、製造単価は割高となる。

(2) 熱酸化膜、多結晶シリコン膜、窒化膜の形成には、数百℃から数千℃の高温プロセスが必要となる。このため、装置を高性能化（例えば検出感度の向上）する容量電圧変換回路の固定電極又は可動電極の周辺への集積化には制約が発生する。

(3) 圧縮応力層の内部応力は温度特性と経時変化が大きい。このため、センサの信頼性が低くなるおそれがある。

(4) 圧縮応力層の内部応力は、その膜厚に起因するウエハ面内の感度・初期オフセットなどのセンサの性能バラツキが大きい。

(5) 圧縮応力層による反り量の制御はプロセス条件等によって決まる。このため、反り量をアクティブに制御することはできず、センサ性能の補正には複雑な信号処理が必要となる。

[0011] 特許文献2に開示された従来技術には以下の課題が考えられる。

(1) キャップ部に突起を形成するには、複雑なプロセスが必要となる。そのため、製造単価は割高となる。

(2) キャップ部に形成される突起の高さは、可動部の変位量と同程度又はそれ以下の寸法とする必要がある。例えばSOI基板を用いて可動部を形成する場合、可動空間に相当するBOX酸化膜層の厚さは数マイクロメートル程度となる。このため、可動部の変位量は、数マイクロメートル以下となる。また、キャップ部に形成される突起の高さも、数100ナノメートル以下となる。従って、キャップ部の母材であるシリコン基板又はガラス基板に突起を形成する際には、数10ナノメートル以下の精度で加工しなければならない。しかし、製造時のウエハ間やウエハ面内で生じる加工バラツキが大きく、前記センサ性能の補正には複雑な工程と信号処理が必要となる。

(3) キャップ部に形成される突起は、キャップ母材とセンサ基板を貼り合わせる際に、センサ可動部を支持基板に連結する梁部と一致して貼り合わせる必要がある。そのため、キャップ母材とセンサ基板を貼り合わせる工程では、数マイクロメートル以下の位置合わせ精度が必要となり、製造歩留まりを低下させてチップ単価を上昇させる可能性がある。

[0012] 特許文献3に開示された従来技術には、以下の課題が考えられる。

(1) この技術では、可動部と支持基板間にバイアス電圧を印加し、静電気を発生させる。このため、可動部と支持基板間には、式1で与えられるように、可動部と支持基板の間の距離に対して非線形な静電引力が働く。ここで、 F_e は可動部と支持基板間に働く静電引力、 ϵ は可動部と支持基板間の誘電率、 S は可動部と支持基板間の対向面積、 V は可動部と支持基板間の印加電圧、 d は可動部と支持基板間の距離である。

[0013] [数1]

$$F_e = \frac{\epsilon S V^2}{2d^2} \quad (\text{式1})$$

[0014] つまり、可動部が支持基板から離れる方向に変位する場合と、可動部が支持基板へ近づく方向に変位する場合とで、可動部と支持基板の間に働く静電

引力の大きさが異なる。このため、センサ出力を線形に補正するには、複雑な信号処理が必要となる。

課題を解決するための手段

[0015] これらの課題のうち少なくとも1つを解決するため、例えば特許請求の範囲に記載の構造を採用する。すなわち、本発明に係る半導体物理量検出センサは、前述した課題の少なくとも1つを解決可能な構造として、以下に示す構造を含む。当該半導体物理量検出センサは、物理量の印加により変位する可動電極と、当該可動電極と共通の第一の導電層に形成される第一の静電容量と、前記可動電極と、当該可動電極とは基板面上からの高さが異なる第二の導電層に形成された第二の固定電極とで形成される第二の静電容量と、物理量が印加されたときに生じる第一及び第二の静電容量の変化に基づいて物理量を算出する演算回路とを有する。ここで、第一の静電容量からの電気信号と第二の静電容量からの電気信号は、それぞれ演算回路に入力される。

発明の効果

[0016] 本発明によれば、本発明は、印加された力学量の方向及び大きさを、より低コストで検出できるセンサを提供することができる。

[0017] 上記以外の課題、構成及び効果は、以下の実施の形態の説明により明らかにされる。

図面の簡単な説明

[0018] [図1]実施例1に係る加速度センサチップの上面構造を示す図。
[図2]実施例1に係る加速度センサチップの断面構造を示す図。
[図3]実施例1に係る加速度センサチップの断面構造を示す図。
[図4]実施例1に係る加速度センサチップの出力特性を示す図。
[図5]実施例1に係る加速度センサチップの製造工程の一部を説明する図。
[図6]実施例1に係る加速度センサチップの製造工程の一部を説明する図。
[図7]実施例1に係る加速度センサチップの製造工程の一部を説明する図。
[図8]実施例1に係る加速度センサの信号処理回路の構成を示す図。
[図9]実施例1に係る加速度センサの入出力特性を示す図。

[図10]実施例1に係る加速度センサを実装した断面構造を説明する図。

[図11]実施例2に係る角速度センサチップの上面構造を示す図。

[図12]実施例2に係る角速度センサチップの断面構造を示す図。

[図13]実施例2に係る角速度センサチップの断面構造を示す図。

[図14]実施例2に係る角速度センサチップの出力特性を示す図。

[図15]実施例2に係る角速度センサの検出回路を示す図。

[図16]実施例2に係る角速度センサを実装した断面構造を説明する図。

[図17]実施例3に係る加速度センサチップの上面構造を示す図。

[図18]実施例3に係る加速度センサチップの断面構造を示す図。

発明を実施するための形態

[0019] 以下、図面を用い、本発明の実施例を説明する。なお、本発明の実施例は、後述する例に限定されるものではなく、その技術思想の範囲において、種々の変形が可能である。

[0020] [実施例1]

本実施例では、物理量検出センサが加速度センサである場合について説明する。まず、本実施例に係る加速度センサの基本的な構成を説明する。

[0021] <センサ構成と上面の構成>

図1は、半導体チップ100に形成された加速度センサを構成する構造体を示す上面図である。

[0022] 図1に示すように、センサチップ100の枠部101には、その内側部分に空洞部102が形成されている。空洞部102の四隅には、固定部103a及び103bが設けられている。この固定部103a及び103bには、弾性変形する梁104の一端が接続されている。梁104の他端は、加速度センサの錘となる可動部105と接続されている。すなわち、固定部103a、103bと可動部105とは、それぞれ、弾性変形可能な4本の梁104を通じて連結されている。後述するように、梁104と可動部105の下部には空間が形成されている。従って、可動部105は、その四隅において、4本の梁104により支持されている。この構造により、可動部105は

、図１の z 方向（紙面に対して垂直な方向）に変位することができる。

[0023] 可動部１０５の更に内側には、空洞部１０９が形成されている。すなわち、可動部１０５は、平面構造が略環状に形成されている。空洞部１０９と面する可動部１０５の内周部分には、可動部１０５と一体に形成された検出用可動電極１０６ａが形成されている。この実施例の場合、検出用可動電極１０６ａは、可動部１０５の内周側から中心方向に延びる凸パターンとして形成されている。

[0024] 空洞部１０９のさらに内側には、固定パターンが形成される。固定パターンには、検出用可動電極１０６ａと実質的に同じ高さで対向するように、検出用固定電極１０６ｂが形成される。すなわち、検出用固定電極１０６ｂは、空洞部１０９に形成されている。この実施例の場合、検出用固定電極１０６ｂは、検出用可動電極１０６ａを実質的に同一面内で取り囲むようにＵ字状に形成されている。

[0025] ここで、検出用可動電極１０６ａと検出用固定電極１０６ｂは、同一面内において容量素子（第一の静電容量）を形成する。なお、検出用可動電極１０６ａに加速度が印加されていない状態が、第一の静電容量における初期状態である。 z 方向への加速度が印加された場合における検出用可動電極１０６ａの変位の大きさと向きは、当該初期状態を基準に与えられる。

[0026] 外部から印加された加速度によって可動部１０５が z 方向に変位すると、上述した第一の静電容量の容量が変化する。つまり、検出用可動電極１０６ａと検出用固定電極１０６ｂから構成される容量素子は、可動部１０５の z 方向への変位を、容量変化として検出する容量検出部として機能する。第一の静電容量は、加速度の大きさの検出に用いられる。

[0027] また、本実施例の場合、枠部１０１と z 方向に対向する位置に配置される支持基板には、可動部１０５と対向する下部電極１１９が形成される。この下部電極１１９と可動部１０５とは、容量素子（第二の静電容量）を形成する。なお、可動部１０５に加速度が印加されていない状態が、第二の静電容量の初期状態である。 z 方向への加速度が印加された場合における可動部１

05の変位の大きさと向きは、当該初期状態を基準に与えられる。

[0028] 外部から印加された加速度によって可動部105がz方向に変位すると、第二の静電容量の容量が変化する。つまり、可動部105と下部電極119から構成される容量素子（第二の静電容量）は、可動部105のz方向への変位を容量変化として検出する容量検出部として機能する。第二の静電容量は、加速度の方向の検出に用いられる。

[0029] この加速度センサの構造体は、シリコンなどの半導体材料から構成される。従って、梁104を互いに介して接続されている固定部103a及び103bと可動部105とは、電氣的に接続されている。この実施例の場合、可動部105に対する印加電位は、固定部103aに形成された貫通電極107aを介し、基板裏面のパッド116（図2）から供給される。なお、固定部103bに形成される貫通電極107bは、シリコン活性層で形成された枠部101に電氣的に接続されている。この貫通電極107bによる接続は、ノイズの低減用である。

[0030] 一方、検出用固定電極106bが形成されるセンサ中央の固定パターンには、貫通電極108aが形成されている。貫通電極108aは、可動部105（検出用可動電極106a）がz方向に変位することで生じる容量変化により、検出用固定電極106bに電荷が流入又は流出できるように基板裏面のパッド118（図2）と電氣的に接続されている。一方、貫通電極108bは共通電位の印加用である。共通電位の印加によりノイズの低減が図られている。

[0031] ここで、貫通電極107a、107b、108a及び108bは、いずれも絶縁酸化膜層111（図2）及び絶縁分離構造120（図2）を通じ、他の導電層から電氣的に絶縁されている。

[0032] <センサ構成及び断面>

図2は、図1のA-A'線で切断した断面図である。A-A'線は、固定部103a－検出用固定電極106b－検出用可動電極106a－検出用固定電極106b－固定部103bを通る。

[0033] 図2に示すように、センサチップ100では、支持基板110上に絶縁酸化膜層111が形成され、この絶縁酸化膜層111上に更にシリコン活性層112が形成されている。すなわち、本実施例1で加速度センサを構成するセンサチップ100は、SOI (Silicon On Insulator) 基板から構成されている。

[0034] 更に、シリコン活性層112の表面には、絶縁膜113と導電膜114が形成されている。すなわち、固定部103a、固定部103b、可動部105、検出用可動電極106a、検出用固定電極106b、梁104（図2では不図示）は、SOI基板とその表面に形成される絶縁膜113及び導電膜114の加工を通じ、一体的に形成される。

[0035] なお、図2に示すように、固定部103a及び固定部103bは、絶縁酸化膜層111を通じて支持基板110に固定されている。同様に、固定パターンの外縁部に形成される検出用固定電極106bも、絶縁酸化膜層111を通じて支持基板110に固定されている。

[0036] 一方、可動部105（検出用可動電極106a）は、シリコン活性層112とその表面に形成された絶縁膜113と導電膜114から形成されている。なお、可動部105の下部に形成されていた絶縁酸化膜層111は、加工の際に除去されている。このように、可動部105は、支持基板110から分離されている。同様に、図2に示されていない梁104の下部に形成されていた絶縁酸化膜層111も、加工の際に除去されている。

[0037] 結果的に、可動部105は、空洞部102内に配置され、かつ、梁104によって支持される。すなわち、可動部105は、支持基板110に対して完全に固定されてはおらず、z方向に変位可能に形成されている。

[0038] 図2において、変位量検出用容量素子C_{dct}は、検出用可動電極106aと検出用固定電極106bの導電膜114から構成されている。一方、向き判定用容量素子C_{sw}は、可動部105の下面を構成するシリコン活性層112と、支持基板110中に形成された下部電極119により構成されている。下部電極119には、基板裏面のパッド117から電流を流入又は流

出することができる。

[0039] ここでの変位量検出用容量素子 $C_{dc\ t}$ が前述の第一の静電容量に該当し、向き判定用容量素子 C_{sw} が前述の第二の静電容量に該当する。さらに、支持基板 110 の内部では、変位量検出用容量素子 $C_{dc\ t}$ の電流経路と向き判定用容量素子 C_{sw} の電流経路とが、絶縁分離構造 120 により電氣的に分離されている。

[0040] <センサ動作>

続いて、実施例 1 に係る加速度センサの基本的な動作原理について説明する。

実施例 1 に係る加速度センサを、図 1 の A-A' 線に沿って切断した場合の断面図を図 3 (a) 及び (b) に示す。図 3 (a) 及び (b) は、加速度センサチップに対し、外部から z 方向に加速度を印加した状態における断面図である。なお、加速度センサチップに外部から z 方向に加速度が印加されない状態における断面図は図 2 に対応する。

[0041] 図 3 (a) は、外部から印加された加速度によって、可動部 105 が、初期位置（加速度が印加される前に可動部 105 が位置した位置）から z 方向について支持基板 110 から離れる方向（+ Δz 方向）に変位した際の断面図を表している。この場合、上述した変位量検出用容量素子 $C_{dc\ t}$ （第一の静電容量）の容量が減少する。図 3 (b) は、外部から印加された加速度によって、可動部 105 が、初期位置から z 方向について支持基板 110 に近づく方向（- Δz 方向）に変位した際の断面図を表している。この場合、上述した変位量検出用容量素子 $C_{dc\ t}$ （第一の静電容量）の容量が減少する。

[0042] このように、変位量検出用容量素子 $C_{dc\ t}$ （検出用可動電極 106 a の導電層 114 と検出用固定電極 106 b の導電層 114 により構成される）は、可動部 105 の z 方向に対する変位の大きさを容量変化として検出する容量検出部として機能する。

[0043] 一方、図 3 (a) に示すように、外部から印加された加速度によって、可

動部 105 が、初期位置から z 方向について支持基板から離れる方向（ $+\Delta z$ 方向）に変位すると、上述した向き判定用容量素子 C_{sw} （第二の静電容量）の容量が減少する。また、図 3（b）に示すように、外部から印加された加速度によって、可動部 105 が、初期位置から z 方向について支持基板に近づく方向（ $-\Delta z$ 方向）に変位すると、上述した向き判定用容量素子 C_{sw} （第二の静電容量）の容量は増加する。

[0044] このように、向き判定用容量素子 C_{sw} （シリコン活性層 112 と支持基板 110 中の下部電極エリア 119 より構成される）は、可動部 105 の z 方向についての変位の方向を容量変化として検出する容量検出部として機能する。

[0045] <容量変化>

図 4 は、本実施例 1 に係る加速度センサチップの出力特性を示す。図 4（a）に示すように、外部から印加された加速度によって、可動部 105 が z 方向について支持基板 110 から離れる方向（ $+\Delta z$ 方向）に変位すると、上述した変位量検出用容量素子 C_{dc} （第一の静電容量）の容量が減少する。また、外部から印加された加速度によって、可動部 105 が z 方向について支持基板 110 に近づく方向（ $-\Delta z$ 方向）に変位すると、上述した変位量検出用容量素子 C_{dc} の容量が増加する。つまり、変位量検出用容量素子 C_{dc} は、可動部の z 方向の変位の大きさを、容量変化として検出する容量検出部として機能する。

[0046] 一方、図 4（b）に示すように、外部から印加された加速度によって、可動部 105 が z 方向について支持基板 110 から離れる方向（ $+\Delta z$ 方向）に変位すると、上述した向き判定用容量素子 C_{sw} （第二の静電容量）の容量が減少する。また、外部から印加された加速度によって、可動部 105 が z 方向について支持基板 110 に近づく方向（ $-\Delta z$ 方向）に変位すると、上述した向き判定用容量素子 C_{sw} の容量は増加する。つまり、向き判定用容量素子 C_{sw} は、可動部の z 方向の変位の方向を、容量変化として検出する容量検出部として機能する。

[0047] <製造プロセス>

次に、図5～図7を用い、本実施例1に係る加速度センサチップの製造方法について説明する。

[0048] まず、支持基板301の一方の表面側に、絶縁酸化膜層302とシリコン活性層303を順番に積層し、SOI基板を形成する。次に、SOI基板の形成面とは反対側から支持基板301を加工し、貫通孔304を形成する（図5（a））。なお、貫通孔304の形成には、シリコン単結晶の深堀エッチング技術を使用する。

[0049] 次に、SOI基板のシリコン活性層303の側から、シリコン単結晶の深堀エッチング技術により、シリコン活性層303に貫通孔305を形成する（図5（b））。ここでの貫通孔305は、先に形成された貫通孔304の一部と絶縁酸化膜層302を挟んで対向する位置に形成される。

[0050] 次に、ウェットエッチング法又は気相エッチング法を用い、SOI基板の絶縁酸化層302の一部を除去し、SOI基板を貫く貫通孔306を形成する（図5（c））。形成された貫通孔306には、最終的に、貫通電極7a、7b、8a及び8bが形成される。

[0051] 次に、加工した貫通孔304及び貫通孔306の表面に、スパッタ法又はCVD法等により絶縁膜307を形成し、支持基板301及びシリコン活性層303を電氣的に保護する（図6（a））。

[0052] 次に、支持基板301及びシリコン活性層303の一部が空間に露出するように、絶縁膜307の一部を、ホトリソグラフィ技術とエッチング技術を用いて加工する（図6（b））。その後、CVD法又はめっき法等を用い、導電膜308を、貫通孔304、貫通孔306及びSOI基板の表面全体に形成する。

[0053] これらの工程により、支持基板301及びSOI基板を貫く電氣的配線となる貫通電極309と、支持基板301の一部のエリアを電氣的に絶縁する絶縁分離構造310とを形成する（図6（c））。

[0054] その後、シリコン活性層303が形成されている側の表面にホトレジスト

を塗布し、加速度センサの可動部 105 となるパターンを、ホトリソグラフィ技術によって転写する。

[0055] 次に、シリコン単結晶の深堀エッチング技術により、シリコン活性層 303、その表面に形成された絶縁膜 307 及び導電膜 308 を、可動部 105 のパターンに加工する。なお、この時点において、可動部 105 の構造体の下部には、絶縁酸化層 302 が残っている。

[0056] 可動部 105 のパターンが形成されると、塗布されていたホトレジストをアッシングにより除去する。更に、可動部 105 の構造体の下部にある絶縁酸化膜層 302 をウェットエッチング技術又は気相エッチング技術を用いて除去する。この工程の後、加速度センサの可動部 105 となる構造体が、支持基板 301 上に形成される（図 7（a））。すなわち、可動部 105 が支持基板 301 から切り離される。

[0057] 一方で、ガラス、単結晶シリコン又は樹脂で形成されたキャップ部材 311 に、加速度センサを配置するための空間を、化学的又は物理的なエッチング技術を用いて形成する。ここで、加速度センサを配置するための空間は、加速度の印加により想定される可動部 105 の z 方向への変化量と取付誤差を考慮して形成される。キャップ部材 311 は、加速度センサへの水や異物の混入等を防止する保護部材である。

[0058] 次に、加速度センサの可動部 105 が形成された支持基板 301 と、加速度センサを配置するための空間が形成されたキャップ部材 311 とを互いに接合する。この接合では、キャップ部材 311 が例えば樹脂の場合には接着剤を用いる方法、キャップ部材 311 が例えば単結晶シリコン又はガラスの場合には陽極接合法を用いる方法（図 7（b））等を使用する。

[0059] この後、SOI 基板の支持基板 301 側に配置された導電膜 308 を、ホトリソグラフィ技術とエッチング技術により加工する（図 7（c））。この加工により、シリコン活性層 303 に形成された加速度センサの可動部 105 及び検出電極に接続された配線を、貫通電極 309 を介して SOI 基板の支持基板 301 側に形成されたワイヤボンディング用のパッド 312 及び 3

14にそれぞれ接続することができる。また、この加工により、絶縁分離構造310によって支持基板301から電氣的に絶縁された下部電極119を、SOI基板の支持基板301側に形成されたワイヤボンディング用のパッド313に電氣的に接続することができる。

以上により、本実施例1における加速度センサチップを形成することができる。

[0060] <信号処理回路の構成>

続いて、本実施例1に係る加速度センサの構成を、信号処理回路の側面から説明する。図8に、本実施例1において使用する信号処理回路の機能構成を示す。図8に示すように、本実施例1に係る加速度センサは、センサチップ100と半導体チップ500により構成される。センサチップ100には、前述した製造プロセスを経てMEMS構造体が形成されており、半導体チップ500には、一般的な半導体プロセスを経て信号処理回路が形成されている。

[0061] 前述したように、センサチップ100には、変位量検出用容量素子 C_{dc} と向き判定用容量素子 C_{sw} が形成されている。一方、信号処理回路は、変調信号生成部501、第1のC-V変換部502、第2のC-V変換部503、第1の復調回路504、第2の復調回路505、補正演算回路506により形成される。

[0062] なお、変調信号生成部501の出力配線の一方は、変位量検出用容量素子 C_{dc} の一方の端子と、向き判定用容量素子 C_{sw} の一方の端子に並列的に接続される。ここで、変調信号生成部501は、例えば数百kHzの変調信号（搬送波）を生成する。当該変調信号にはバイアス電圧が印加されている。バイアス電圧は、変調信号（搬送波）の中心電圧を与える。バイアス電圧に重畳された変調信号は、変位量検出用容量素子 C_{dc} 及び向き判定用容量素子 C_{sw} を介して可動部105に印加される。

[0063] 変調信号の周波数は、通常、数百kHzである。この周波数は、MEMS構造体の固有振動数と比較してとても高い。このため、変調信号による変位

量検出用容量素子 $C_{dc\ t}$ 及び向き判定用容量素子 $C_{s\ w}$ の容量変化はないとみなすことができる。

[0064] この状態で、外部から加速度が印加されると可動部 105 が初期位置から変位し、変位量検出用容量素子 $C_{dc\ t}$ 及び向き判定用容量素子 $C_{s\ w}$ の容量がそれぞれ変化する。この容量変化は、外部から印加された加速度に対応する外力応答周波数（DC～数十Hz）の変化となる。ただし、可動部 105 には、変調信号生成部 501 で生成された変調信号が常に印加されているので、外力応答周波数（DC～数十Hz）の容量変化は、搬送波周波数（数百kHz）に重畳された状態で現われる。

[0065] 前述の通り、半導体チップ 500 は、第 1 の C-V 変換部 502、第 2 の C-V 変換部 503、第 1 の復調回路 504、第 2 の復調回路 505、補正演算回路 506 を有している。復調回路 504 及び 505 は、いずれも A/D 変換部と同期検波回路を含んでいる。

[0066] なお、第 1 の C-V 変換部 502 は、変位量検出用容量素子 $C_{dc\ t}$ の容量変化を電圧信号に変換するオペアンプと参照容量 $C_{f\ 1}$ により構成され、変位量検出用容量素子 $C_{dc\ t}$ の容量変化を電圧信号に変換する。ここで、変位量検出用容量素子 $C_{dc\ t}$ 、参照容量 $C_{f\ 1}$ 、オペアンプは負帰還増幅回路を構成する。オペアンプの 2 つの入力電位は仮想接地の関係にある。従って、反転入力端子に現われる中心電圧（すなわち、バイアス電圧）と非反転入力端子の電圧は一致する。第 1 の C-V 変換部 502 から出力された電圧信号は、第 1 の復調回路 504 内の A/D 変換部に入力され、デジタル信号に変換される。

[0067] デジタル信号に変換された電圧信号は、第 1 の復調回路 504 内の同期検波部に入力され、変調信号生成部 501 で生成された変調信号の周波数と位相を使用して同期検波される。すなわち、搬送波周波数（数百kHz）に外力応答周波数（DC～数十Hz）の電圧信号が重畳された変位量検出用容量素子 $C_{dc\ t}$ のデジタル電圧信号から、外力応答周波数（DC～数十Hz）の電圧信号が復元される。

[0068] 一方、第2のC-V変換部503は、向き判定用容量素子 C_{sw} の容量変化を電圧信号に変換するオペアンプと参照容量 C_{f2} より構成され、向き判定用容量素子 C_{sw} の容量変化を電圧信号へと変換する。やはり、向き判定用容量素子 C_{sw} 、参照容量 C_{f2} 、オペアンプは、負帰還増幅回路を構成する。オペアンプの2つの入力電位は仮想接地の関係にあるので、この場合も、反転入力端子に現われる中心電圧（すなわち、バイアス電圧）と非反転入力端子の電圧は一致する。第2のC-V変換部503から出力された電圧信号は、第2の復調回路505内のA/D変換部に入力され、デジタル信号に変換される。デジタル信号に変換された電圧信号は、第2の復調回路505内の同期検波部に入力され、変調信号生成部501で生成された変調信号の周波数と位相を使用して同期検波を実施する。すなわち、搬送波周波数（数百kHz）に外力応答周波数（DC～数十Hz）の電圧信号が重畳された向き判定用容量素子 C_{sw} のデジタル電圧信号から、外力応答周波数（DC～数十Hz）の電圧信号が復元される。

[0069] 次に、補正演算回路506には、可動部105の変位の大きさに相当する変位量検出用容量素子 C_{dct} のデジタル電圧信号が入力される。このデジタル電圧信号は、補正演算回路506において、加速度センサに入力された加速度の大きさに変換される。また、補正演算回路506には、可動部105の変位の方向を判定する向き判定用容量素子 C_{sw} のデジタル電圧信号が入力される。このデジタル電圧信号は、可動部105の変位量の方向（正負）を判定した後、加速度センサに入力された加速度の方向を、正負又はゼロを表す符号に変換する。補正演算回路506は、加速度センサに入力する加速度の大きさを表すデジタル信号と、加速度センサに入力する加速度の方向を表す符号を組み合わせた演算を行い、加速度信号507を出力する。

[0070] 出力信号が電圧である場合の入出力特性を図9に示す。横軸は加速度ベクトルであり、縦軸は加速度信号の出力値である。ベクトル量であるので、方向と絶対値の情報が保存されている。図9に示すように、加速度信号出力と加速度ベクトルの間には線形関係が認められる。

[0071] <実装構造>

続いて、本実施例１に係る加速度センサの実装方法を説明する。図１０に、本実施例１に係る加速度センサの実装構成例に対応する断面図を示す。図１０に示すように、パッケージ部材７０１の凹部底部に、半導体チップ５００が搭載されている。パッケージ部材７０１は、例えばセラミクスで構成されている。半導体チップ５００には、トランジスタや受動素子からなる集積回路が形成されている。この半導体チップ５００に形成されている集積回路は、センサチップ１００からの出力信号を信号処理する機能を有し、最終的に加速度信号を出力する。

[0072] 半導体チップ５００上には、キャップ部材３１１を挟んでセンサチップ１００が搭載されている。センサチップ１００には、前述したように、加速度センサを構成するＭＥＭＳ構造体が形成されている。このセンサチップ１００に形成されているパッド７０２と、半導体チップ５００に形成されているパッド７０３は、例えば金属ワイヤ７０４で接続されている。さらに、半導体チップ５００に形成されているパッド７０５は、パッケージ部材７０１に形成されている端子７０６と金属ワイヤ７０７で接続され、パッケージ部材７０１の内部配線を通して、パッケージ部材７０１の外部につながる端子７０８へと電氣的に接続されている。また、パッケージ部材７０１内に積層配置された半導体チップ５００とセンサチップ１００は、パッケージ部材７０１の開口をリッド７０９で封止することによりパッケージ部材７０１内に密閉されている。

[0073] 以上の構成により、加速度センサに物理量が印加されていない状態でも、可動電極を支持基板から離れる方向へ反らせることなく、支持基板の厚さ方向における可動電極の変位の方向及び大きさ、すなわち印加された力学量の方向及び大きさを検出することができる加速度センサを提供することが可能となる。つまり、センサに物理量が印加されていない状態でも、可動電極を支持基板から離れる方向へ反らせる必要がないため、加工精度の影響を受けることなく、歩留まりが高く製造コストの低いセンサを提供することが可能

となる。また、センサに物理量が印加されていない状態でも、可動電極を支持基板から離れる方向へ反らせる必要がないため、可動部と支持基板間に電圧を印加する必要がなく、可動部の動作範囲をより広く確保でき、S/N比をより向上したセンサを提供することが可能となる。

[0074] [実施例2]

本実施例では、物理量検出センサが角速度センサである場合について説明する。まず、本実施例に係る角速度センサの基本的な構成を説明する。

[0075] <センサ構成と上面の構成>

図11は、センサチップ900に形成された角速度センサを構成する構造体を示す上面図である。

[0076] 図11に示すように、センサチップ900の枠部921には、その内側部分に空洞部922が形成されている。空洞部922の内部には、2組の角速度センサが配置されている。この実施例では、検出精度向上のため、2組の角速度センサを配置しているが、角速度の検出だけであれば1組の角速度センサだけを空洞部922内に配置しても良い。以下では、空洞部922内に2組の角速度センサを配置する場合について説明を続ける。

[0077] この実施例の場合、空洞部922には、8個の固定部923を配置する。1組の角速度センサに対し、4個の固定部923が配置される。8個の固定部923には、弾性変形する8本の梁924が一对一に接続されている。4本の梁924の他端側には、角速度センサの錘となる可動部925及び926がそれぞれ接続されている。

[0078] 本実施例に係る角速度センサは、可動部925と926で構成される2つの励振素子を有している。励振素子である可動部925及び926は、図11のX方向にそれぞれ変位可能に構成されている。また、共に励振素子となる2つの可動部925及び926は、リンク梁927を介して互いに接続されている。このリンク梁927は、互いの振動エネルギーを共有する音叉振動系として機能する。

[0079] 励振素子である可動部925のX方向に平行な一辺には、櫛歯型の駆動用

可動電極 928a が当該可動部 925 と一体に 2 つ形成されている。同様に、励振素子である可動部 926 のうち X 方向に平行な一辺には、櫛歯型の駆動用可動電極 928a が当該可動部 926 と一体に 2 つ形成されている。これら 2 つの駆動用可動電極 928a と櫛状の容量を形成するように、空洞部 922 内には、駆動用固定電極 928b 及び 928c が形成されている。すなわち、駆動用可動電極 928a の櫛歯電極と駆動用固定電極 928b 及び 928c の各櫛歯電極が互い違いに配置されている。

[0080] 互い違いに対向する駆動用可動電極 928a と駆動用固定電極 928b の間には、 $V_{com} + V_b + V_d$ で表される周期的な駆動信号が印加される。同じく、互い違いに対向する駆動用可動電極 928a と駆動用固定電極 928c の間には、 $V_{com} + V_b - V_d$ で表される周期的な駆動信号が印加される。

[0081] なお、励振素子である可動部 925 及び 926 には、共通電極 931 を介して V_{com} が印加されている。このため、駆動用可動電極 928a と駆動用固定電極 928b の間又は駆動用可動電極 928a と駆動用固定電極 928c の間にはそれぞれ静電気力が作用し、駆動用可動電極 928a が振動する。

[0082] ここで、駆動用可動電極 928a が X 方向に振動する際、駆動用可動電極 928a と一体的に形成された可動部 925 及び 926 は互いに逆相で振動する。すなわち、駆動用可動電極 928a と駆動用固定電極 928b から構成される容量素子と駆動用可動電極 928a と駆動用固定電極 928c から構成される容量素子のそれぞれは、励振素子である可動部 925 及び 926 を X 方向に対して逆相に強制振動させる強制振動生成部として機能する。

[0083] また、励振素子である可動部 925 のうち X 方向に平行な他の一辺側には、駆動振幅モニタ用可動電極 929a が当該可動部 925 と一体に 2 つ形成されている。同様に、励振素子である可動部 926 のうち X 方向に平行な他の一辺側には、駆動振幅モニタ用可動電極 929a が当該可動部 925 と一体に 2 つ形成されている。これら 2 つの駆動振幅モニタ用可動電極 928a

と櫛状の容量を形成するように、空洞部 922 内には、駆動振幅モニタ用固定電極 929b 及び 929c が形成されている。すなわち、駆動振幅モニタ用可動電極 928a の櫛歯電極と駆動振幅モニタ用固定電極 929b 及び 929c の各櫛歯電極が互い違いに配置されている。

[0084] ここで、駆動用可動電極 928a と駆動用固定電極 928b の間、又は、駆動用可動電極 928a と駆動用固定電極 928c の間に働く静電気力により、励振素子である可動部 925 及び 926 が X 方向に変位すると、上述した 2 つの容量素子の容量が変化する。つまり、駆動振幅モニタ用可動電極 929a と駆動振幅モニタ用固定電極 929b から構成される容量と駆動振幅モニタ用可動電極 929a と駆動振幅モニタ用固定電極 929c から構成される容量素子のそれぞれは、励振素子である可動部 925 及び 926 の X 方向への変位を容量変化として検出する容量検出部として機能する。

[0085] また、励振素子である可動部 925 及び 926 は更に内側に空洞部を有し、当該空洞部内に梁 930 を介して、検出素子として機能する可動部 932 及び 933 が接続される構成を有している。すなわち、2 つの可動部 932 及び 933 はそれぞれ、錘となるパターン部分と、角速度検出用可動電極 934a となる突起部分とで構成されている。ここで、角速度検出用可動電極 934a と同一面に対向するように、角速度検出用固定電極 934b が形成されている。この角速度検出用可動電極 934a と角速度検出用固定電極 934b は、それぞれ検出用容量素子（第一の静電容量）を形成する。

[0086] また、枠部 921 と z 方向に対向する支持基板の間には、検出素子である可動部 932 と対向するように、角速度検出用固定電極 935a が形成されている。同様に、枠部 921 と z 方向に対向する支持基板の間には、検出素子である可動部 933 と対向するように、角速度検出用固定電極 935b が形成されている。すなわち、検出素子である可動部 932 及び 933 と、角速度検出用固定電極 935a と 935b は、それぞれ向き判定用容量素子（第二の静電容量）を形成している。

[0087] 図 11 において、y 軸の周りに角速度が印加されると、角速度に応じたコ

リオリ力により、検出素子である可動部 932、933 がそれぞれ z 方向に変位し、上述した検出用容量素子と、向き判定用容量素子の容量が変化する。すなわち、角速度検出用可動電極 934 a と角速度検出用固定電極 934 b から形成される検出用容量素子（第一の静電容量）と、可動部 932 と角速度検出用固定電極 935 a から形成される向き判定用容量素子（第二の静電容量）、及び、可動部 933 と角速度検出用固定電極 935 b から形成される向き判定用容量素子（第二の静電容量）は、検出素子である可動部 932、933 の z 方向の変位を容量変化として検出する容量検出部として機能する。

[0088] また、各電極対に生じる容量変化は、貫通電極 928 d、928 e、929 d、929 e、936、934 c を通じてセンサチップ 900 の裏面へと電氣的に接続されており、角速度センサ検出部からの出力信号を信号処理する機能を有する集積回路へとワイヤボンディングにより接続される。

[0089] <センサ構成及び断面>

図 12 は、図 11 の B-B' 線に沿って、センサチップ 900 を切断した断面図である。図 12 に示すように、センサチップ 900 は、支持基板 910 上に絶縁酸化膜層 911 が形成され、この絶縁酸化膜層 911 の更に上面にシリコン活性層 912 を形成した構成を有している。すなわち、本実施例 2 において角速度センサを構成するセンサチップ 900 は、SOI (Silicon On Insulator) 基板から構成されている。

[0090] 更に、シリコン活性層 912 の表面には、導電膜 913 が形成されている。すなわち、可動部 925、可動部 932、可動部 932 と一体に形成された角速度検出用可動電極 934 a、角速度検出用固定電極 934 b、リンク梁 927、可動部 926、可動部 933、可動部 933 と一体に形成された角速度検出用可動電極 934 a、角速度検出用固定電極 934 b、図 12 に示されていない固定部 923、梁 924、梁 930 は、SOI 基板のシリコン活性層とその表面に形成された導電膜 913 を加工して、一体的に形成されている。

[0091] 例えば図 1 2 において、角速度検出用固定電極 9 3 4 b は、絶縁酸化膜層 9 1 1 上に形成されており、支持基板 9 1 0 に固定されていることがわかる。一方、例えば可動部 9 3 2 や可動部 9 3 2 と一体的に形成された角速度検出用可動電極 9 3 4 a は、シリコン活性層とその表面に形成された導電膜 9 1 3 から形成されているが、可動部 9 3 2 の下層に形成されている絶縁酸化膜層 9 1 1 は除去されている。

[0092] 同様に、図 1 2 に示されていない梁 9 3 0 の下層に形成されている絶縁酸化膜層も除去されている。従って、可動部 9 3 2 は空洞中に配置され、かつ、梁 9 3 0 によって支持されている。このことから、可動部 9 3 2 は、支持基板 9 1 0 に対して完全に固定されてはならず、変位可能に形成されている。

[0093] また、図 1 2 において、検出素子である可動部 9 3 2 の z 方向の変位を、容量変化として検出する変位量検出用容量素子 C d c t 1 は、可動部 9 3 2 と一体に形成された角速度検出用可動電極 9 3 4 a と角速度検出用固定電極 9 3 4 b のシリコン活性層 9 1 2 と導電層 9 1 3 が一体化している導電層から構成されていることがわかる。

[0094] また、検出素子である可動部 9 3 2 の z 方向の変位を、容量変化として検出する向き判定用容量素子 C s w 1 は、可動部 9 3 2 のシリコン活性層 9 1 2 と導電層 9 1 3 が一体化している導電層と支持基板 9 1 0 中に形成された下部電極 9 1 4 より構成されていることがわかる。下部電極 9 1 4 は、支持基板 9 1 0 中に形成された絶縁分離構造 9 1 9 によって支持基板 9 1 0 の他の領域と電氣的に絶縁されている。よって、下部電極 9 1 4 には、導電膜 9 2 0 と導電膜 9 0 8 から構成される裏面パッド 9 1 6 を介して、電位を与えることができる。

[0095] また、図 1 2 において、検出素子である可動部 9 3 3 の z 方向の変位を、容量変化として検出する変位量検出用容量素子 C d c t 2 は、可動部 9 3 3 と一体に形成された角速度検出用可動電極 9 3 4 a と角速度検出用固定電極 9 3 4 b のシリコン活性層 9 1 2 と導電層 9 1 3 が一体化している導電層か

ら構成されていることがわかる。

[0096] 検出素子である可動部 933 の z 方向の変位を、容量変化として検出する向き判定用容量素子 C_{sw2} は、可動部 933 のシリコン活性層 912 と導電層 913 が一体化している導電層と支持基板 910 中に形成された下部電極エリア 915 より構成されていることがわかる。

[0097] 下部電極 915 は、支持基板 910 中に形成された絶縁分離構造 919 によって支持基板 910 の他の領域と電氣的に絶縁されている。よって、下部電極 914 には、導電膜 920 と導電膜 908 から構成される裏面パッド 917 を介して、電位を与えることができる。

[0098] <センサ動作>

続いて、本実施例 2 における角速度センサの基本的な動作原理について説明する。以下の説明では、y 軸の周りに角速度が印加されていない状態で可動部 932 及び 933 が位置する位置を初期位置という。

[0099] 図 13 は、図 11 の B-B' 線で切断した断面図であり、センサチップに外部から角速度が印加した状態の断面図である。

[0100] 図 13 (a) は、外部から印加された y 軸の時計周りの角速度によって、可動部 932 が z 方向について、初期位置から支持基板 910 に対して離れる方向 (+ Δz 方向) に変位した場合を表している。この場合、上述した変位量検出用容量素子 C_{dct1} の容量が減少する。同時に、外部から印加された y 軸の時計周りの角速度によって、他方の可動部 933 は z 方向について、初期位置から支持基板 910 に近づく方向 (- Δz 方向) に変位する。この場合、変位量検出用容量素子 C_{dct2} の容量が減少する。

[0101] 一方、図 13 (b) は、外部から印加された y 軸の反時計周りの角速度によって、可動部 932 が z 方向について、初期位置から支持基板に近づく方向 (- Δz 方向) に変位した場合を表している。この場合、上述した変位量検出用容量素子 C_{dct1} の容量が減少する。同時に、外部から印加された y 軸の反時計周りの角速度によって、他方の可動部 933 は z 方向について、初期位置から支持基板 910 に対して離れる方向 (+ Δz 方向) に変位す

る。この場合、変位量検出用容量素子 C_{dc1} の容量が減少する。

[0102] すなわち、変位量検出用容量素子 C_{dc1} と変位量検出用容量素子 C_{dc2} は、可動部 932、及び可動部 933 の z 方向の変位の大きさを、容量変化として検出する容量検出部として機能する。

[0103] また、図 13 (a) に示すように、外部から印加された y 軸の時計周りの角速度によって、可動部 932 が z 方向について、初期位置から支持基板 910 に対して離れる方向 ($+\Delta z$ 方向) に変位すると、上述した向き判定用容量素子 C_{sw1} の容量が減少する。同時に、外部から印加された y 軸の時計周りの角速度によって、可動部 933 が z 方向について、初期位置から支持基板 910 に近づく方向 ($-\Delta z$ 方向) に変位すると、向き判定用容量素子 C_{sw2} の容量は増加する。

[0104] 一方、図 13 (b) に示すように、外部から印加された z 軸の反時計周りの角速度によって、可動部 932 が z 方向について、初期位置から支持基板 910 に近づく方向 ($-\Delta z$ 方向) に変位すると、向き判定用容量素子 C_{sw1} の容量は増加する。同時に、外部から印加された y 軸の反時計周りの角速度によって、可動部 933 が z 方向について、初期位置から支持基板 910 に対して離れる方向 ($+\Delta z$ 方向) に変位すると、向き判定用容量素子 C_{sw2} の容量は減少する。つまり、向き判定用容量素子 C_{sw1} と向き判定用容量素子 C_{sw2} は、可動部 932 及び可動部 933 の z 方向についての変位の方向を、容量変化として検出する容量検出部として機能する。

[0105] <容量変化>

図 14 は、本実施例 2 における角速度センサチップの出力特性を示した図である。

図 14 (a) に示すように、外部から印加された角速度により、可動部が z 方向について、初期位置から支持基板 910 に対して離れる方向 ($+\Delta z$ 方向) に変位すると、変位量検出用容量素子 C_{dc1} 及び変位量検出用容量素子 C_{dc2} の容量が減少する。

[0106] また、外部から印加された角速度により、可動部が z 方向について、所期

位置から支持基板に近づく方向（ $-\Delta z$ 方向）に変位しても、変位量検出用容量素子 C_{dct1} 及び変位量検出用容量素子 C_{dct2} の容量が減少する。すなわち、変位量検出用容量素子 C_{dct1} と変位量検出用容量素子 C_{dct2} は、可動部の z 方向についての変位の大きさを、容量変化として検出する容量検出部として機能する。

[0107] 一方、図 14（b）に示すように、外部から印加された角速度により、可動部が z 方向について、初期位置から支持基板に対して離れる方向（ $+\Delta z$ 方向）に変位すると、向き判定用容量素子 C_{sw1} 及び向き判定用容量素子 C_{sw2} の容量が減少する。

[0108] また、外部から印加された角速度により、可動部が z 方向について、所期位置から支持基板に近づく方向（ $-\Delta z$ 方向）に変位すると、向き判定用容量素子 C_{sw1} 及び向き判定用容量素子 C_{sw2} の容量は増加する。つまり、向き判定用容量素子 C_{sw1} と向き判定用容量素子 C_{sw2} は、可動部の z 方向についての変位の方向を、容量変化として検出する容量検出部として機能する。

[0109] <信号処理回路の構成>

続いて、本実施例 2 に係る角速度センサの信号処理回路としての構成を説明する。図 15 は、本実施例 2 に係る角速度センサの信号処理回路の機能構成を示す。図 15 に示すように、本実施例 2 に係る角速度センサは、センサチップ 900 と半導体チップ 1000 とによって構成される。センサチップ 900 には実施例 1 の製造プロセスと同様の手順を経て MEMS 構造体が形成されており、半導体チップ 1000 には一般的な半導体プロセスを経て信号処理回路が形成されている。

[0110] 前述したように、半導体チップ 1000 には、変位量検出用容量素子 C_{dct1} 、 C_{dct2} 及び向き判定用容量素子 C_{sw1} 、 C_{sw2} が形成されている。一方、信号処理回路には、変調信号生成部 1001、インバータ 1002、第 1 の C-V 変換部 1003、第 2 の C-V 変換部 1004、第 1 の復調回路 1005、第 2 の復調回路 1006、補正演算回路 1007 が形

成されている。

[0111] なお、変調信号生成部1001の出力配線の一方は、変位量検出用容量素子C d c t 1の一方の端子と、変位量検出用容量素子C d c t 2の一方の端子と、向き判定用容量素子C s w 1の一方の端子と、向き判定用容量素子C s w 2の一方の端子に並列に接続される。ただし、変調信号生成部1001の変調信号（搬送波）は、インバータ1002を介して向き判定用容量素子C s w 1に接続される。

[0112] 変調信号生成部1001は、変調信号（搬送波）を生成する。変調信号生成部1001は、例えば数百kHzの変調信号を生成する。変調信号生成部1001によって生成された変調信号にはバイアス電圧が印加され、変位量検出用容量素子C d c t 1、変位量検出用容量素子C d c t 2、向き判定用容量素子C s w 1及び向き判定用容量素子C s w 2を介して可動部に印加される。この変調信号の周波数は通常数百kHzである。この周波数は、MEMS構造体の固有振動数に比較してとても高いので、変調信号による変位量検出用容量素子C d c t 1、変位量検出用容量素子C d c t 2、向き判定用容量素子C s w 1及び向き判定用容量素子C s w 2の容量変化はないものとみなすことができる。

[0113] この状態で、外部から角速度が印加されると、センサチップ900を構成するMEMS構造体の可動部が変位し、変位量検出用容量素子C d c t 1、変位量検出用容量素子C d c t 2、向き判定用容量素子C s w 1及び向き判定用容量素子C s w 2の容量が変化する。この容量変化は、外部から印加された角速度に対応する外力応答周波数（～数十Hz）の変化を含む。ただし、可動部には、変調信号生成部1001で生成された変調信号が常に印加されているので、外力応答周波数の容量変化は、搬送波周波数（数百kHz）に重畳される。

[0114] 前述の通り、半導体チップ1000は、第1のC-V変換部1003、第2のC-V変換部1004、第1の復調回路1005、第2の復調回路1006、補正演算回路1007を有している。復調回路1005及び1006

は、いずれも A/D 変換部と同期検波回路を含んでいる。

[0115] 第 1 の C-V 変換部 1003 は、変位量検出用容量素子 C_{dc1} と変位量検出用容量素子 C_{dc2} の容量変化の和を電圧信号に変換するオペアンプと、参照容量 C_f1 とより構成されている。このオペアンプも、反転増幅回路として機能し、変位量検出用容量素子 C_{dc1} の容量変化を電圧信号に変換して出力する。第 1 の C-V 変換部 1003 から出力された電圧信号は、第 1 の復調回路 1005 内の A/D 変換部に入力され、デジタル信号に変換される。デジタル信号に変換された電圧信号は、第 1 の復調回路 1005 内の同期検波部に入力され、変調信号生成部 1001 で生成された変調信号の周波数と位相を使用して同期検波を実施する。すなわち、搬送波周波数（数百 kHz）に外力応答周波数（～数十 Hz）の電圧信号が重畳された変位量検出用容量素子 $C_{dc1} + C_{dc2}$ のデジタル電圧信号から、外力応答周波数（～数十 Hz）の電圧信号が復元される。

[0116] 第 2 の C-V 変換部 1004 は、向き判定用容量素子 C_{sw1} と向き判定用容量素子 C_{sw2} の容量変化の差を電圧信号に変換するオペアンプと、参照容量 C_f2 とより構成されている。このオペアンプも、反転増幅回路として機能し、変位量検出用容量素子 C_{dc2} の容量変化を電圧信号に変換して出力する。ただし、向き判定用容量素子 C_{sw1} には、インバータ 1002 で位相反転された電圧信号が重畳されている。第 2 の C-V 変換部 1004 から出力された電圧信号は、第 2 の復調回路 1006 内の A/D 変換部に入力され、デジタル信号に変換される。デジタル信号に変換された電圧信号は、第 2 の復調回路 1006 内の同期検波部に入力され、変調信号生成部 1001 で生成された変調信号の周波数と位相を使用して同期検波される。すなわち、搬送波周波数（数百 kHz）に外力応答周波数（～数十 Hz）の電圧信号が重畳された向き判定用容量素子 $C_{sw1} - C_{sw2}$ のデジタル電圧信号から、外力応答周波数（～数十 Hz）の電圧信号が復元される。

[0117] 次に、補正演算回路 1007 には、可動部の変位量の大きさに相当する変位量検出用容量素子 $C_{dc1} + C_{dc2}$ のデジタル電圧信号が入力され

る。このデジタル電圧信号は、補正演算回路1007において、角速度センサに入力する角速度の大きさに変換される。また、補正演算回路1007には、可動部の変位方向を判定する向き判定用容量素子 $C_{sw1} - C_{sw2}$ のデジタル電圧信号が入力される。このデジタル電圧信号は、可動部の変位量の方向の正負が判定された後、センサに入力する加速度の方向として、正負又はゼロを表す符号に変換される。補正演算回路1007は、角速度センサに入力する角速度の大きさに変換されたデジタル信号と、角速度センサに入力する加速度の方向を表す符号を組み合わせた演算を行い、角速度信号1008を出力する。不図示であるが、角速度信号出力と角速度ベクトルの間には線形関係が認められる。

[0118] <実装構造>

続いて、本実施例2における角速度センサの実装方法について説明する。図16は、本実施例2に係る角速度センサの実装構成例に対応する断面図を示す。図16に示すように、パッケージ部材1201の凹部底部に、半導体チップ1000が搭載される。パッケージ部材1201は、例えばセラミクスで構成される。半導体チップ1000には、トランジスタや受動素子からなる集積回路が形成されている。この半導体チップ1000に形成されている集積回路は、センサチップ900からの出力信号を信号処理する機能を有し、最終的に角速度信号を出力する。

[0119] 半導体チップ1000上には、キャップ部材311を挟んでセンサチップ900が搭載されている。センサチップ900には、前述したように、角速度センサを構成するMEMS構造体が形成されている。このセンサチップ900に形成されているパッド1202と、半導体チップ1000に形成されているパッド1203は、例えば金属ワイヤ1204で接続されている。さらに、半導体チップ1000に形成されているパッド1205は、パッケージ部材1201に形成されている端子1206と金属ワイヤ1207で接続されている。なお、端子1206の一端は、パッケージ部材1201の内部配線を通し、パッケージ部材1201の外部につながる端子1208に電気

的に接続されている。

[0120] パッケージ部材 1201 内には、半導体チップ 1000 とセンサチップ 900 が積層配置されており、パッケージ部材 1201 の上部開口はリッド 1209 により封止される。これにより、パッケージ部材 1201 は密閉されている。

[0121] 以上の構成により、本実施例の場合にも、実施例 1 と同様な効果が得られる。更に、角速度センサの全体に振動ノイズが印加された場合、2つの可動部 932 と可動部 933 は、z 軸の同じ方向に変位する。このため、向き判定用容量素子 $C_{sw1} - C_{sw2}$ のデジタル電圧信号としてゼロを出力する。従って、補正演算回路で演算されて出力される角速度信号 1002 はゼロとなり、振動ノイズ耐性の高い角速度センサを提供することができる。

[0122] [実施例 3]

本実施例では、物理量検出センサが、加速度センサである場合について説明する。ただし、本実施例では、可動部と対向する符号演算電極が支持基板とは反対側（上面側）に形成される例を説明する。ただし、実施例 1 と重複する説明箇所は省略し、得られる効果のみを説明する。

[0123] <センサ構成と上面の構成>

図 17 は、半導体チップ 1400 に形成された加速度センサを構成する構造体を示す上面図である。

[0124] 図 17 に示すように、センサチップ 1400 の中央には、固定部 1403 が設けられている。固定部 1403 から直交する 4 つの方向には、弾性変形する 4 本の梁 1404 が延びている。各梁 1404 の他端には、加速度センサの錘となる可動部 1405 が接続されている。実施例 1 では、外周側の 4 箇所から可動部 105 を支持していたが、本実施例 3 では、中央側に設けた 1 箇所から可動部 1405 を支持している。このように、固定部 1403 と可動部 1405 は、4 本の弾性変形可能な梁 1404 によって連結されている。この構成により、可動部 1405 は、図 17 の z 方向に変位可能となっている。

[0125] 可動部 1405 には、可動部 1405 と一体に形成された検出用可動電極 1406 a が形成されており、この検出用可動電極 1406 a と略同一面内で対向するように、検出用固定電極 1406 b が形成されている。この検出用可動電極 1406 a と検出用固定電極 1406 b は容量素子（第一の静電容量）を形成する。外部から印加された加速度によって可動部 1405 が z 方向に変位すると、上述した容量素子の容量が変化する。

[0126] また、枠部 1401 と z 方向に対向して形成された導電膜に、可動部 1405 と対向するように検出用固定電極 1408 が形成されている。可動部 1405 と検出用固定電極 1408 は、容量素子（第二の静電容量）を形成する。外部から印加された加速度により可動部 1405 が z 方向に変位すると、容量素子（第二の静電容量）の容量が変化する。

[0127] このような加速度センサの構造体は、シリコンなどの半導体材料から構成されている。従って、互いに梁 1404 を介して接続されている固定部 1403 と可動部 1405 とは電氣的に接続されている。可動部 1405 に印加される電位（COM 電位）は、固定部 1403 に形成されている貫通電極 1407 b を介して基板裏面のパッドから供給される。

[0128] 検出用固定電極 1406 b にも貫通電極 1407 a が形成されている。可動部 1405 が z 方向に変位することで容量素子（第二の静電容量）には容量変化が生じる。このように容量が変化すると、検出用固定電極 1406 b には、基板裏面のパッドから貫通電極 1407 a を介して電荷が流入又は流出される。貫通電極 1407 a は、検出電流用である。

[0129] 検出用固定電極 1408 にも貫通電極 1407 c が形成されており、可動部 1405 が z 方向に変位することで生じる容量変化により、検出用固定電極 1408 には貫通電極 1407 c を介した基板裏面のパッドから電荷が流入又は流出できるように構成されている。この貫通電極 1407 c は、符号電流用である。なお、貫通電極 1407 d は基板電位（SUB）の供給用である。

[0130] <センサ構成及び断面>

図18は、図17のC-C'線に沿って、センサチップ1400を切断した断面図である。本実施例3で加速度センサを構成するセンサチップ1400は、SOI (Silicon On Insulator) 基板から構成されている。更に、シリコン活性層1412の表面には、下層側から順番に、導電膜1413、絶縁膜1414、導電膜1415が形成されている。

[0131] すなわち、図18に示されている固定部1403、可動部1405、検出用可動電極1406a (図18では不図示)、検出用固定電極1406b、梁1404 (図18では不図示) は、SOI基板のシリコン活性層1412、その表面に形成された導電膜1413、絶縁膜1414及び導電膜1415の加工を通じて一体的に形成される。

[0132] 図18より、変位量検出用容量素子C_{dct}は、可動部1405と一体に形成された検出用可動電極1406aと、検出用固定電極1406bのシリコン活性層1412と、導電層1413から構成されていることがわかる。

[0133] また、向き判定用容量素子C_{sw}は、可動部1405のシリコン活性層1412と、導電層1413と、導電膜1413及び絶縁膜1414の表面に形成された導電膜1415の上部電極エリア1408より構成されていることがわかる。

[0134] 以上の構成により、本実施例の場合にも、実施例1と同様な効果が得られる。更に、本実施例において向き判定用容量素子C_{sw}は、可動部1405は支持基板から遠ざかる方向に位置する。このため、SOI基板の絶縁酸化層1411の厚さに依存することなく、符号判定容量C_{sw}の容量値を設定することができる。従って、印加される物理量によって発生する向き判定用容量素子C_{sw}の変化量を維持しながら、向き判定用容量素子C_{sw}の初期容量値を小さくすることができる。このため、高感度・高精度な検出が可能となる。

[0135] [他の形態例]

なお、本発明は上述した形態例に限定されるものでなく、様々な変形例が含まれる。例えば、上述した形態例は、本発明を分かりやすく説明するため

に詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある形態例の一部を他の形態例の構成に置き換えることが可能であり、また、ある実施例の構成に他の形態例の構成を加えることも可能である。また、各形態例の構成の一部について、他の構成を追加、削除又は置換することも可能である。

符号の説明

- [0136] 1 0 0 センサチップ
1 0 1 枠部
1 0 2 空洞部
1 0 3 a 固定部
1 0 3 b 固定部
1 0 4 梁
1 0 5 可動部
1 0 6 a 検出用可動電極
1 0 6 b 検出用固定電極
1 0 7 a 貫通電極
1 0 7 b 貫通電極
1 0 8 a 貫通電極
1 0 8 b 貫通電極
1 0 9 空洞部
1 1 0 支持基板
1 1 1 絶縁酸化膜層
1 1 2 シリコン活性層
1 1 3 絶縁膜
1 1 4 導電膜
1 1 5 導電膜
1 1 6 裏面パッド
1 1 7 裏面パッド

- 1 1 8 裏面パッド
- 1 1 9 下部電極
- 1 2 0 絶縁分離構造
- 3 0 1 支持基板
- 3 0 2 絶縁酸化膜層
- 3 0 3 シリコン活性層
- 3 0 4 貫通孔
- 3 0 5 貫通孔
- 3 0 6 貫通孔
- 3 0 7 絶縁膜
- 3 0 8 導電膜
- 3 0 9 貫通電極
- 3 1 0 絶縁分離構造
- 3 1 1 キャップ部材
- 3 1 2 パッド
- 3 1 3 パッド
- 3 1 4 パッド
- 5 0 0 半導体チップ
- 5 0 1 変調信号生成部
- 5 0 2 C－V変換部
- 5 0 3 C－V変換部
- 5 0 4 復調回路
- 5 0 5 復調回路
- 5 0 6 補正演算回路
- 5 0 7 加速度信号
- 7 0 1 パッケージ部材
- 7 0 2 パッド
- 7 0 3 パッド

- 704 金属ワイヤ
- 705 パッド
- 706 端子
- 707 金属ワイヤ
- 708 端子
- 709 リッド
- 900 センサチップ
- 908 導電膜
- 909 絶縁膜
- 910 支持基板
- 911 絶縁酸化膜層
- 912 シリコン活性層
- 913 導電層
- 914 下部電極
- 915 下部電極
- 916 裏面パッド
- 917 裏面パッド
- 918 裏面パッド
- 919 絶縁分離構造
- 920 導電膜
- 921 枠部
- 922 空洞部
- 923 固定部
- 924 梁
- 925 可動部
- 926 可動部
- 927 リンク梁
- 928 a 駆動用可動電極

- 9 2 8 b 駆動用固定電極
- 9 2 8 c 駆動用固定電極
- 9 2 8 d 貫通電極
- 9 2 8 e 貫通電極
- 9 2 9 a 駆動振幅モニタ用可動電極
- 9 2 9 b 駆動振幅モニタ用固定電極
- 9 2 9 c 駆動振幅モニタ用固定電極
- 9 2 9 d 貫通電極
- 9 2 9 e 貫通電極
- 9 3 0 梁
- 9 3 1 共通電極
- 9 3 2 可動部
- 9 3 3 可動部
- 9 3 4 a 角速度検出用可動電極
- 9 3 4 b 角速度検出用固定電極
- 9 3 4 c 貫通電極
- 9 3 5 a 角速度検出用固定電極
- 9 3 5 b 角速度検出用固定電極
- 9 3 6 貫通電極
- 1 0 0 0 半導体チップ
- 1 0 0 1 変調信号生成部
- 1 0 0 2 インバータ
- 1 0 0 3 C－V変換部
- 1 0 0 4 C－V変換部
- 1 0 0 5 復調回路
- 1 0 0 6 復調回路
- 1 0 0 7 補正演算回路
- 1 0 0 8 角速度信号

- 1 2 0 1 パッケージ部材
- 1 2 0 2 パッド
- 1 2 0 3 パッド
- 1 2 0 4 金属ワイヤ
- 1 2 0 5 パッド
- 1 2 0 6 端子
- 1 2 0 7 金属ワイヤ
- 1 2 0 8 端子
- 1 2 0 9 リッド
- 1 4 0 0 センサチップ
- 1 4 0 1 枠部
- 1 4 0 2 空洞部
- 1 4 0 3 固定部
- 1 4 0 4 梁
- 1 4 0 5 可動部
- 1 4 0 6 a 検出用可動電極
- 1 4 0 6 b 検出用固定電極
- 1 4 0 7 a 貫通電極（検出用）
- 1 4 0 7 b 貫通電極（COM用）
- 1 4 0 7 c 貫通電極（SW用）
- 1 4 0 7 d 貫通電極（SUB用）
- 1 4 0 8 検出用固定電極（上部電極）
- 1 4 1 0 支持基板
- 1 4 1 1 絶縁酸化層
- 1 4 1 2 シリコン活性層
- 1 4 1 3 絶縁膜
- 1 4 1 4 導電膜
- 1 4 1 5 導電膜

1 4 1 6 裏面パッド

1 4 1 7 裏面パッド

1 4 1 8 裏面パッド

1 4 1 9 裏面パッド

請求の範囲

[請求項1] 物理量の印加により変位する可動電極と、前記可動電極と共通の第一の導電層に形成された第一の固定電極とで形成される第一の静電容量と、

前記可動電極と、前記可動電極とは基板面上からの高さが異なる第二の導電層に形成された第二の固定電極とで形成される第二の静電容量と、

前記物理量が印加されたときに生じる前記第一及び第二の静電容量の変化に基づいて前記物理量を算出する演算回路とを有し、

前記第一の静電容量からの電気信号と前記第二の静電容量からの電気信号が、それぞれ前記演算回路に入力される

ことを特徴とする半導体物理量検出センサ。

[請求項2]

請求項1に記載の半導体物理量検出センサにおいて、

前記演算回路は、

前記第一の静電容量の変化から前記可動部の変位の絶対値を算出し、

、

前記第二の静電容量の変化から前記可動部の変位の向きを算出する

、

ことを特徴とする半導体物理量検出センサ。

[請求項3] 請求項1に記載の半導体物理量検出センサにおいて、
前記第一の静電容量からの電気信号と前記第二の静電容量からの電気信号が、それぞれ、前記演算回路の容量変化検出器に入力されることを特徴とする半導体物理量検出センサ。

[請求項4] 請求項1に記載の半導体物理量検出センサにおいて、
支持基板上に絶縁酸化層を介してシリコン活性層を形成した積層基板を有し、
前記可動電極および前記第一の固定電極は、それぞれ前記シリコン活性層に形成され、

前記第二の固定電極は、前記可動電極と絶縁分離された前記第二の導電層に形成される

ことを特徴とする半導体物理量検出センサ。

[請求項5] 請求項4に記載の半導体物理量検出センサにおいて、
前記第二の導電層は、前記支持基板である
ことを特徴とする半導体物理量検出センサ。

[請求項6] 請求項4に記載の半導体物理量検出センサにおいて、
前記第一の導電層は、前記シリコン活性層の表面上に、前記可動電極から絶縁分離して形成された導電膜である
ことを特徴とする半導体物理量検出センサ。

[請求項7] 請求項4に記載の半導体物理量検出センサにおいて、
前記第一の導電層は、前記シリコン活性層の表面に配置されたキャップ部材の表面上に、前記可動電極から絶縁分離して形成された導電膜である
ことを特徴とする半導体物理量検出センサ。

[請求項8] 物理量の印加により変位する可動電極と、前記可動電極と共通の第一の導電層に形成された第一の固定電極とで形成される第一の静電容量と、

前記可動電極と、前記可動電極とは基板面上からの高さが異なる第二の導電層に形成された第二の固定電極とで形成される第二の静電容量と、

前記物理量が印加されたときに生じる前記第一及び第二の静電容量の変化に基づいて前記物理量を算出する演算回路とを有し、

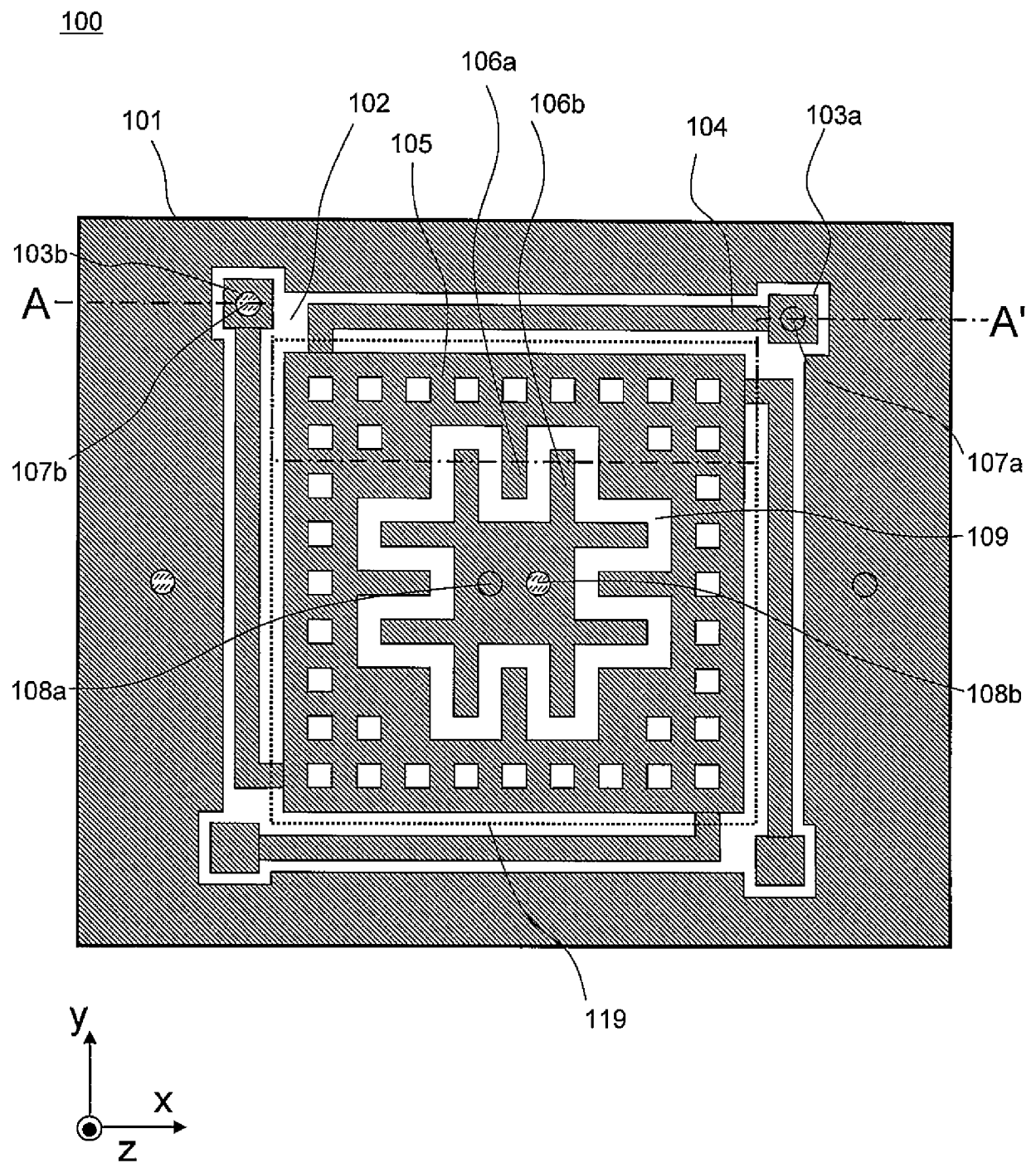
前記第一の静電容量からの電気信号と前記第二の静電容量からの電気信号が、それぞれ前記演算回路に入力され、

前記可動電極と前記第二の固定電極には中心電圧が同じ電位が印加される

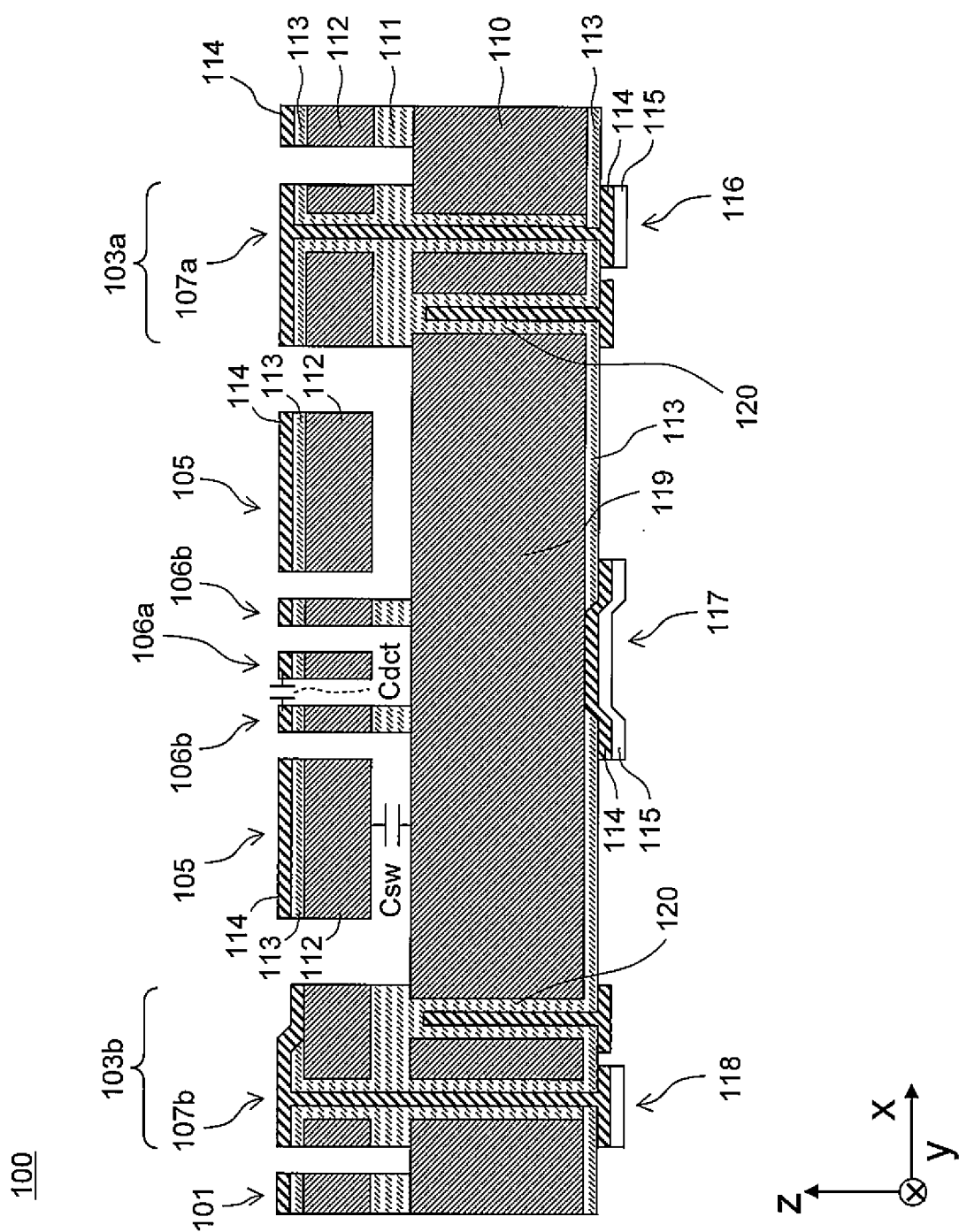
ことを特徴とする半導体物理量検出センサ。

[図1]

図 1



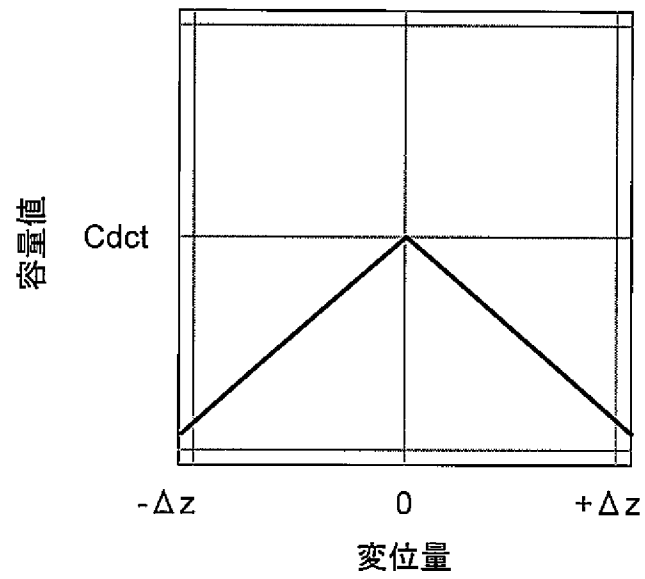
[図2]



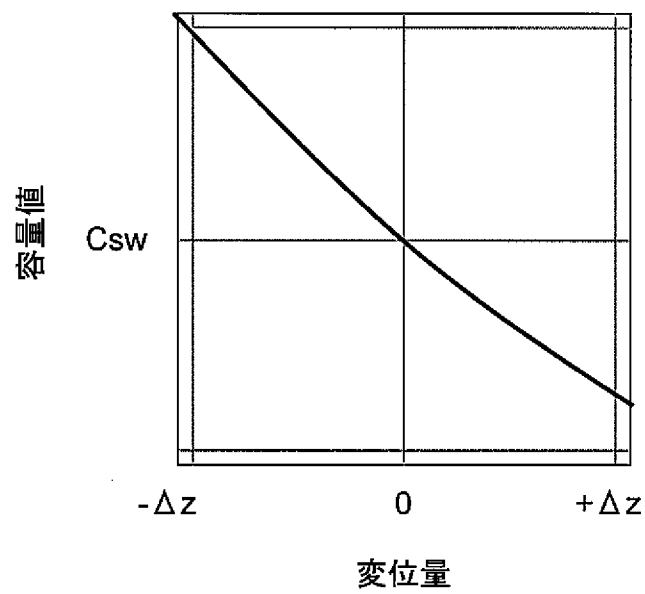
[図4]

図 4

(a)



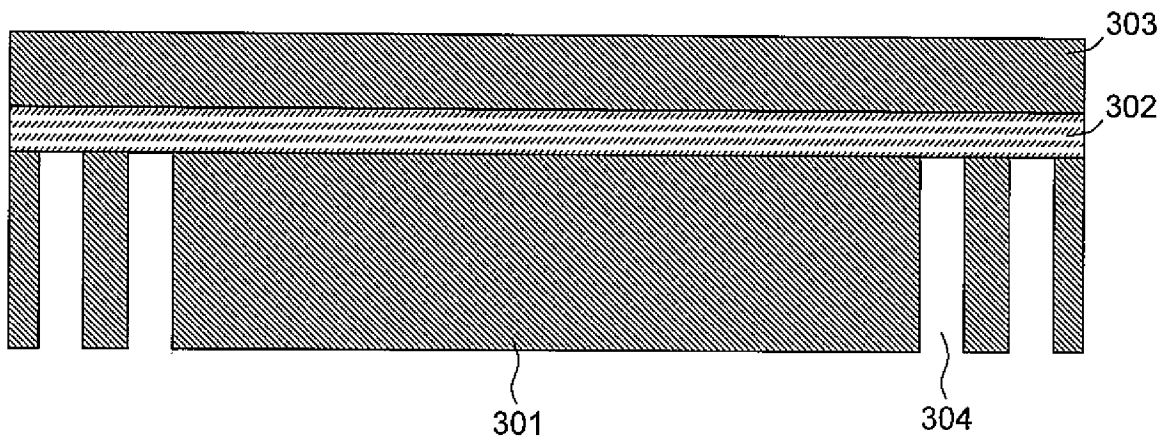
(b)



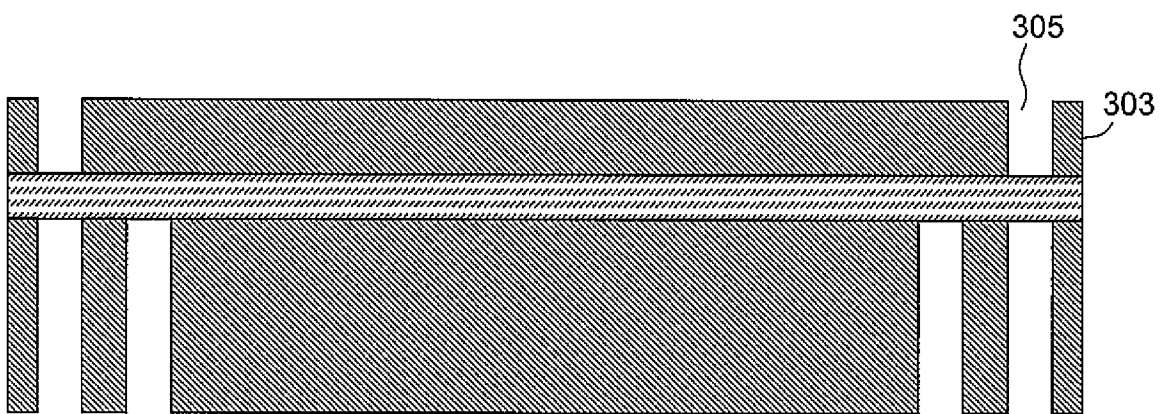
[図5]

図 5

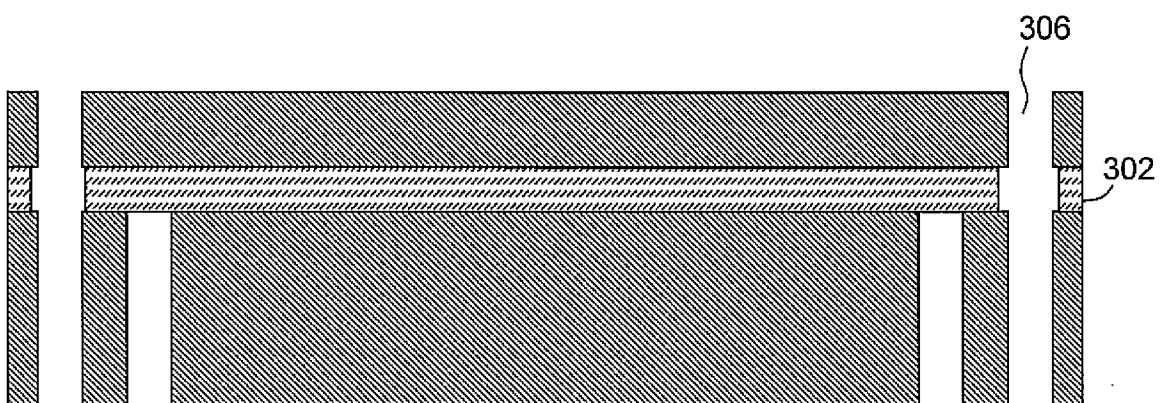
(a)



(b)



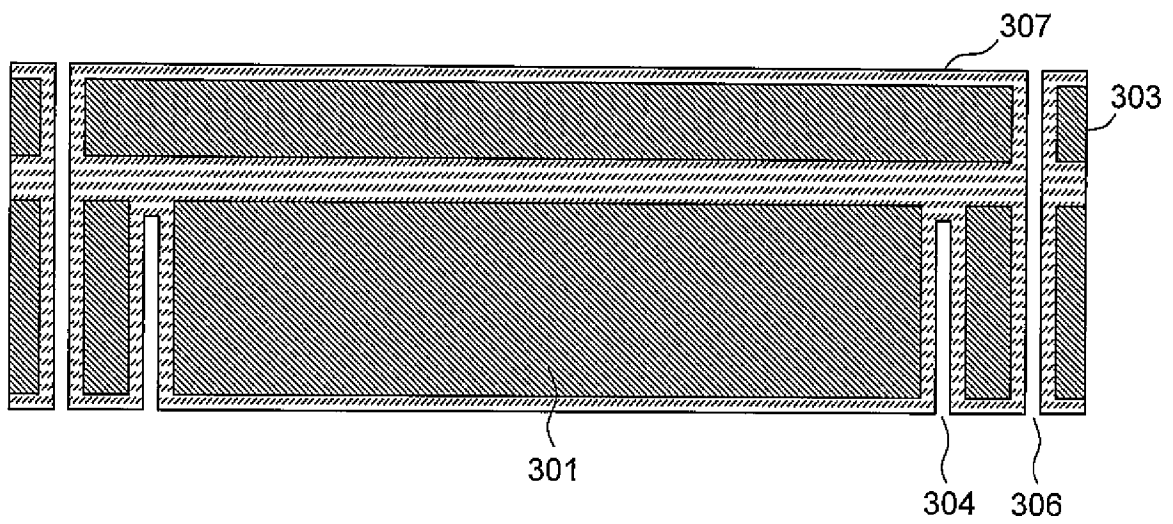
(c)



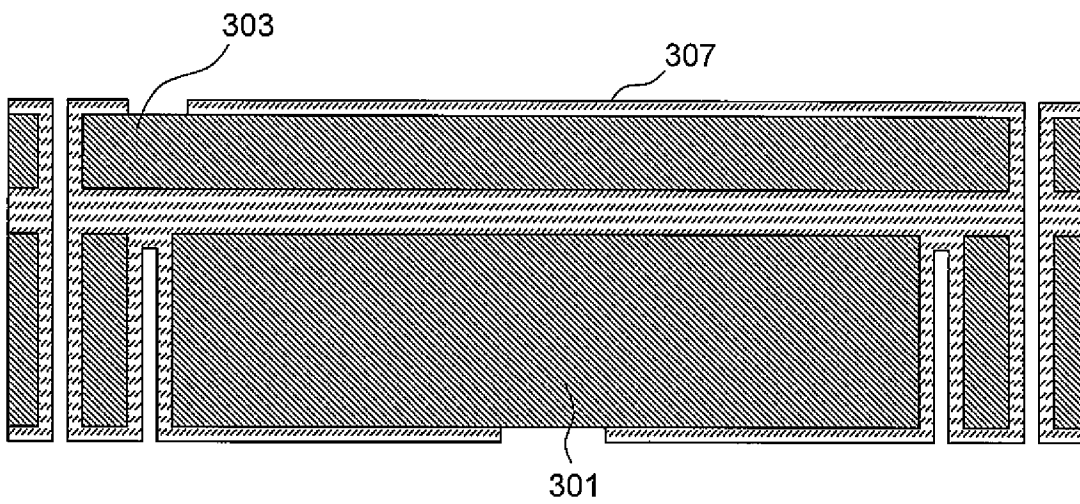
[図6]

図 6

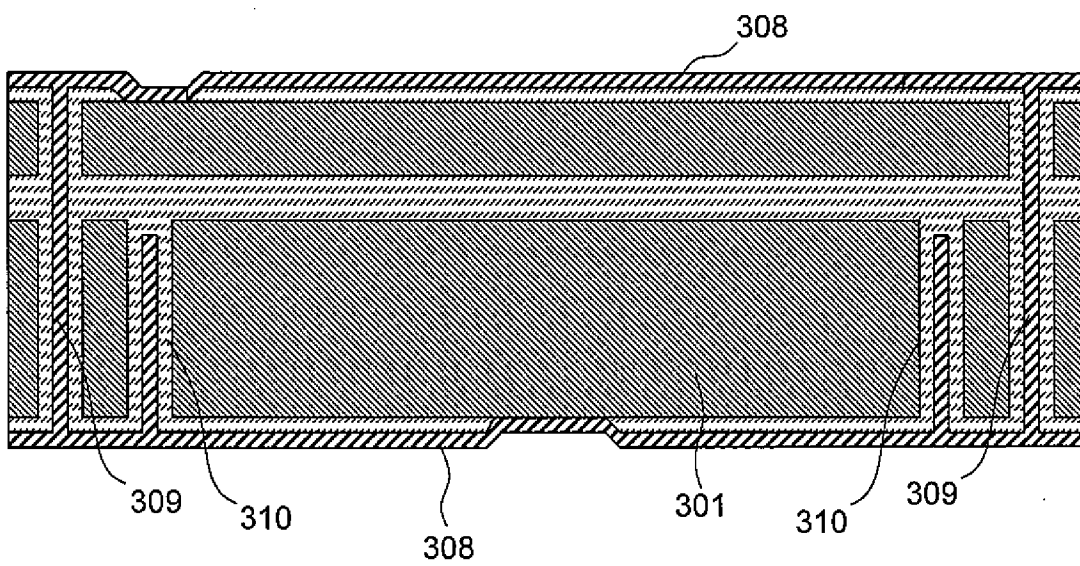
(a)



(b)



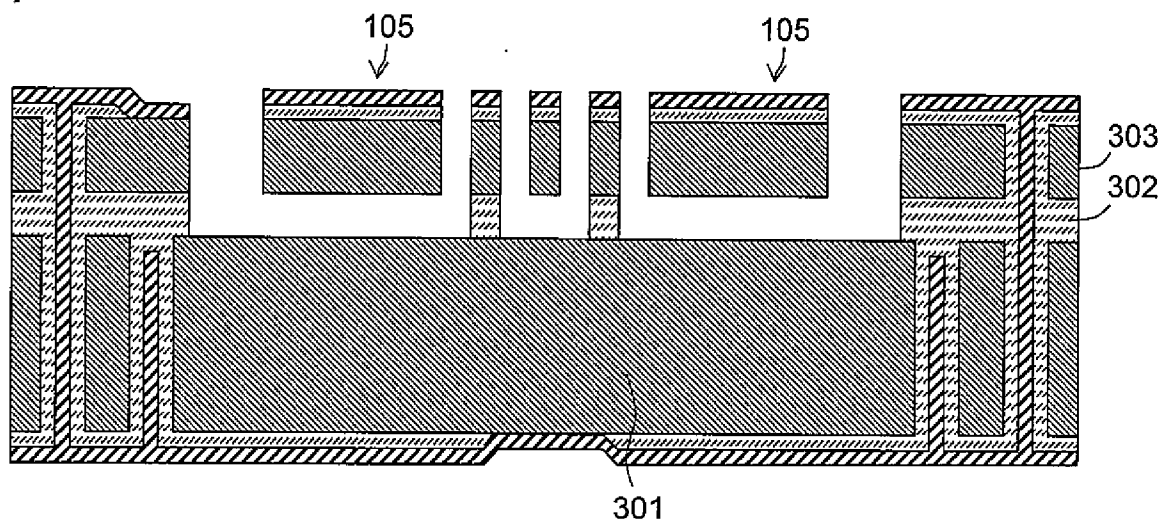
(c)



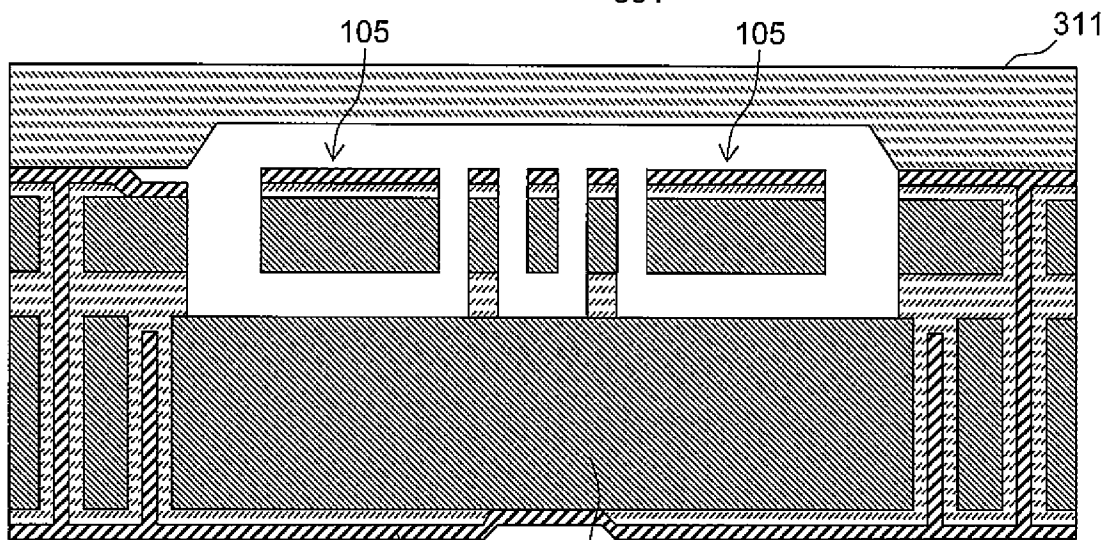
[図7]

図 7

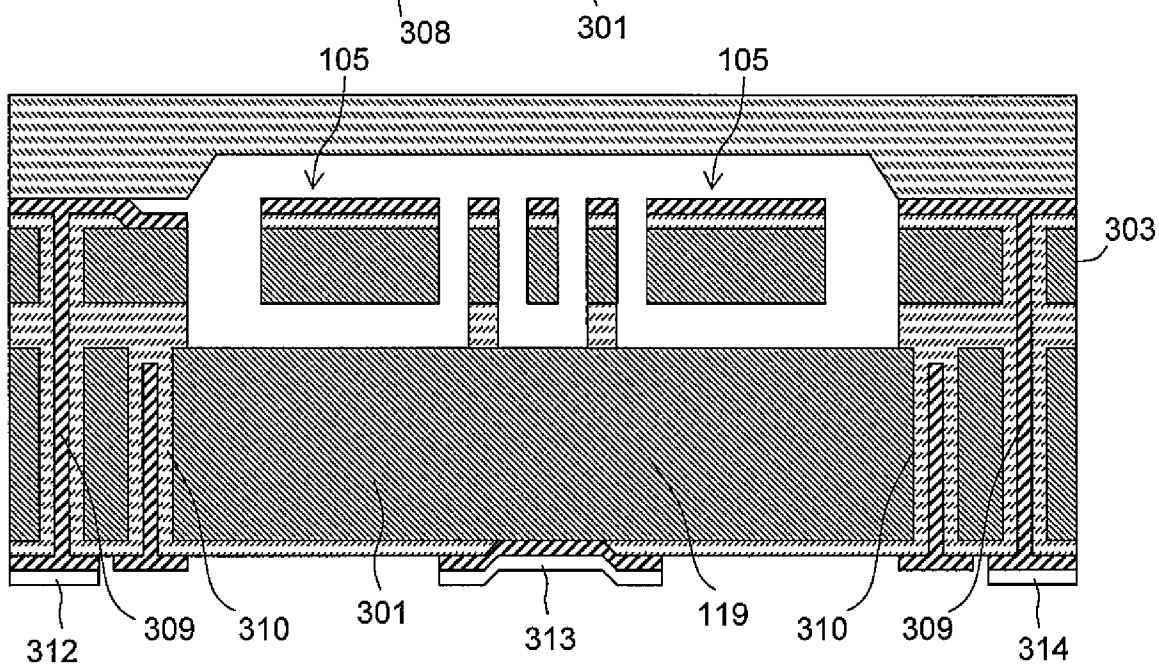
(a)



(b)

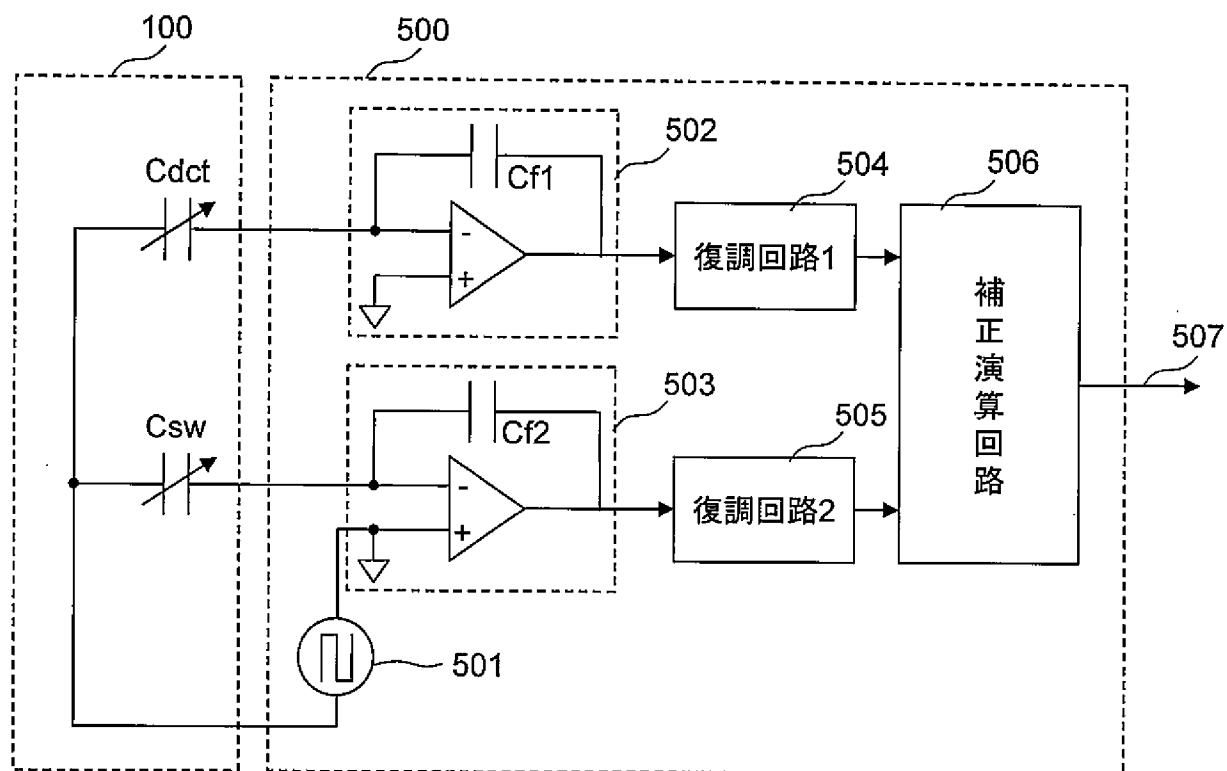


(c)



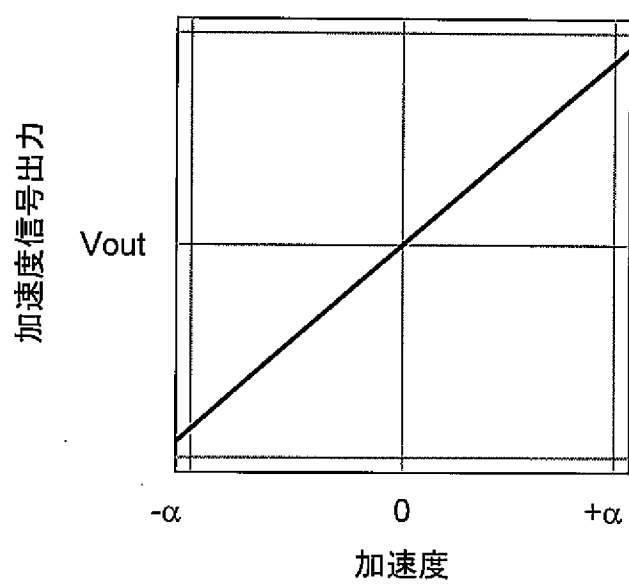
[図8]

図 8



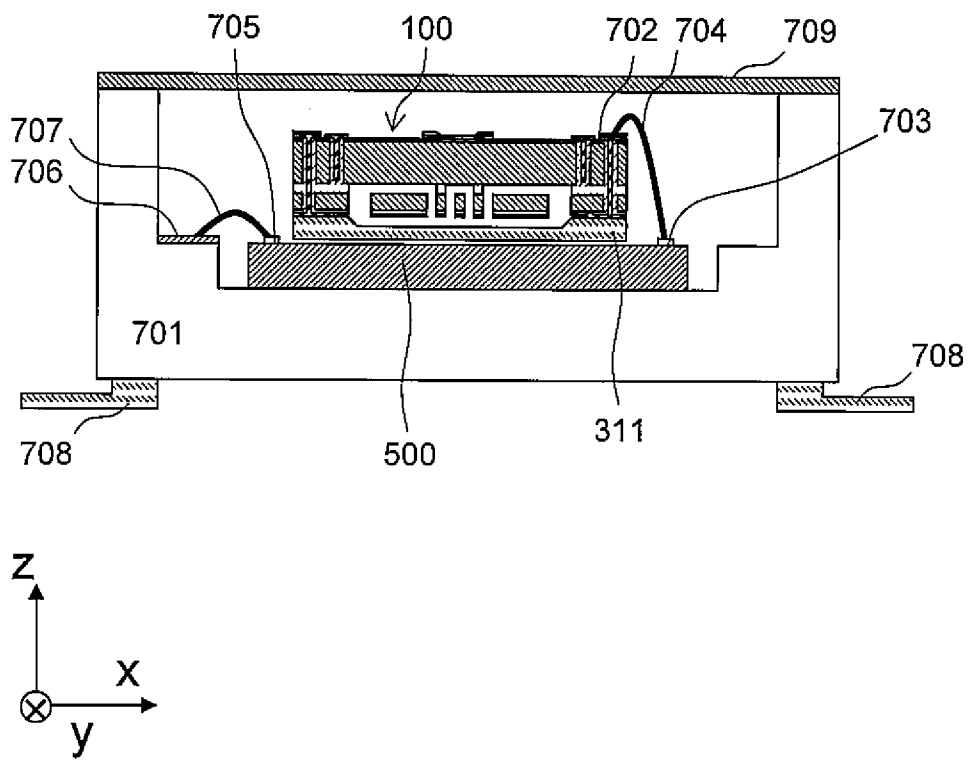
[図9]

図 9

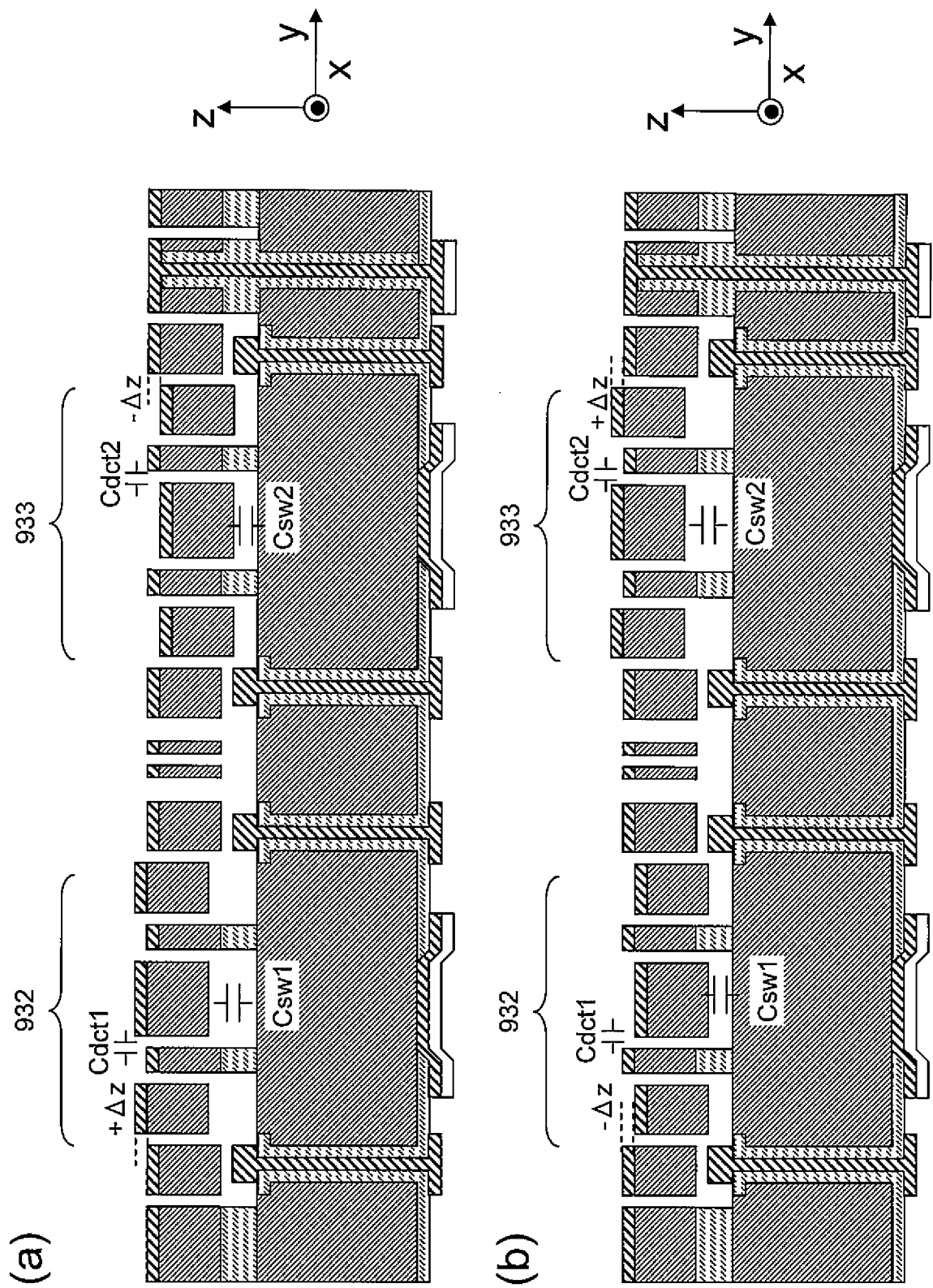


[図10]

图 10



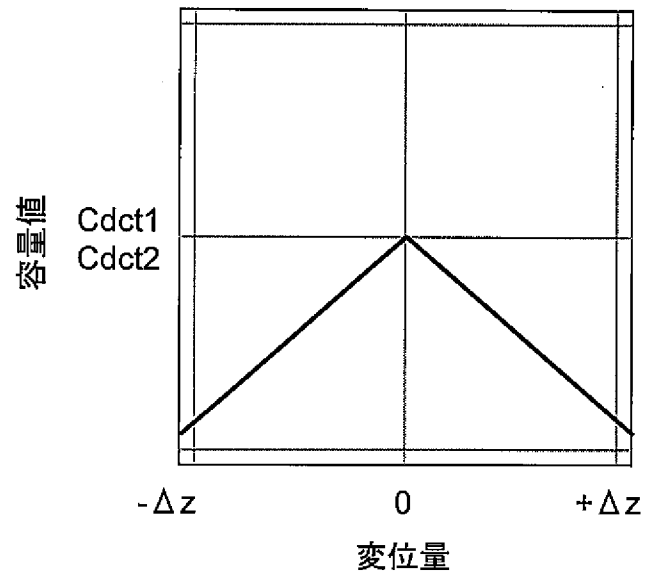
[図13]



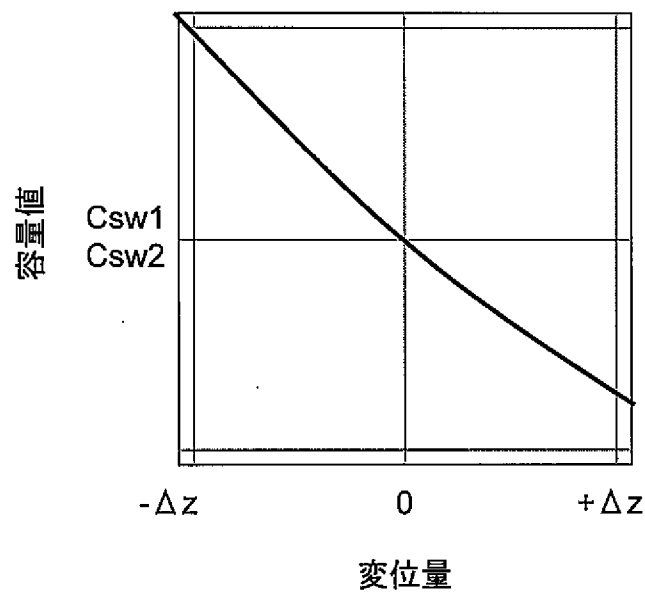
[図14]

図 1 4

(a)

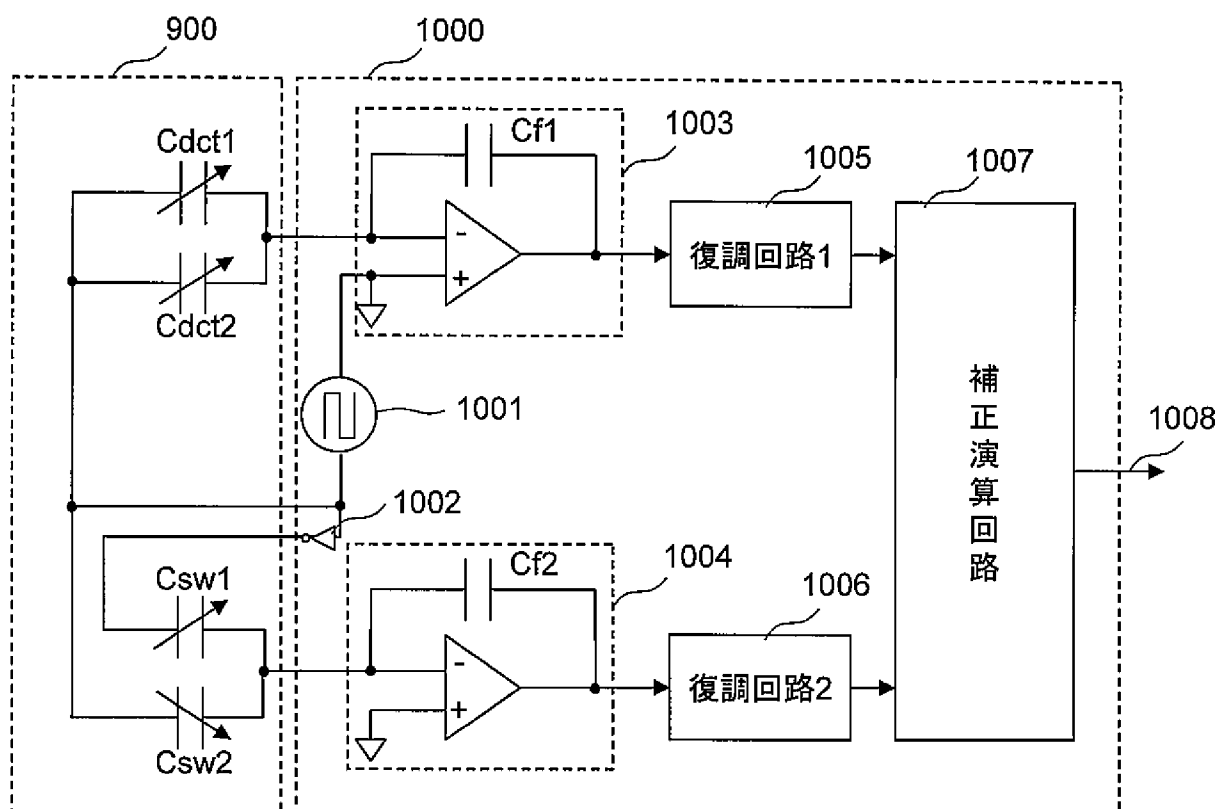


(b)



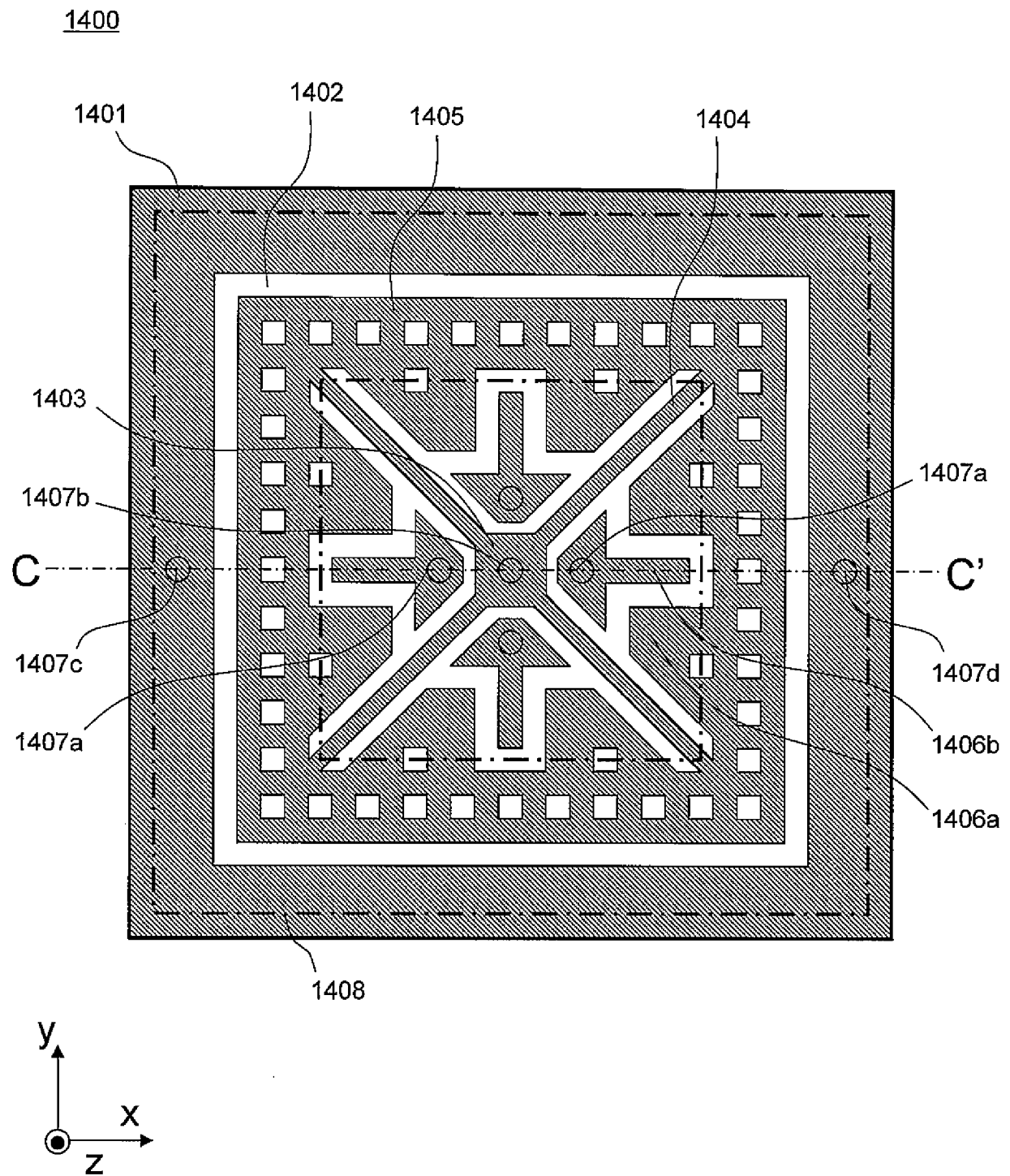
[図15]

図 1 5



[図17]

図 17



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/050895

A. CLASSIFICATION OF SUBJECT MATTER

G01P15/125(2006.01)i, B81B3/00(2006.01)i, G01C19/5747(2012.01)i,
H01L29/84(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01P15/125, B81B3/00, G01C19/5747, H01L29/84

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-127763 A (Hitachi, Ltd.), 10 June 2010 (10.06.2010), paragraphs [0049] to [0052]; fig. 5 & US 2010/0127715 A1	1-8
A	JP 2007-46927 A (Wacoh, Co., Ltd.), 22 February 2007 (22.02.2007), paragraphs [0052] to [0058]; fig. 6 (Family: none)	1-8
P, A	JP 2011-128132 A (Seiko Epson Corp.), 30 June 2011 (30.06.2011), paragraphs [0035] to [0036]; fig. 1 & US 2011/0115038 A1	1-8

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
17 April, 2012 (17.04.12)

Date of mailing of the international search report
24 April, 2012 (24.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G01P15/125 (2006.01)i, B81B3/00 (2006.01)i, G01C19/5747 (2012.01)i, H01L29/84 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G01P15/125, B81B3/00, G01C19/5747, H01L29/84

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-127763 A (株式会社日立製作所) 2010.06.10, 段落【0049】 - 【0052】, 図5 & US 2010/0127715 A1	1-8
A	JP 2007-46927 A (株式会社ワコー) 2007.02.22, 段落【0052】 - 【0058】, 図6 (ファミリーなし)	1-8
P, A	JP 2011-128132 A (セイコーエプソン株式会社) 2011.06.30, 段落【0035】 - 【0036】, 図1 & US 2011/0115038 A1	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 0 4 . 2 0 1 2

国際調査報告の発送日

2 4 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

古屋野 浩志

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 7 7

2 N

9 4 1 9