



(21) 申请号 201810960756.9

(22) 申请日 2018.08.22

(65) 同一申请的已公布的文献号  
申请公布号 CN 109461698 A

(43) 申请公布日 2019.03.12

(30) 优先权数据  
62/548,604 2017.08.22 US

(73) 专利权人 应用材料公司  
地址 美国加利福尼亚州

(72) 发明人 吴智远 濠·初·曾  
梅休尔·B·内克 本-李·休厄

(74) 专利代理机构 北京律诚同业知识产权代理  
有限公司 11006  
专利代理师 徐金国 赵静

(51) Int. Cl.  
H01L 21/768 (2006.01)  
H01L 23/538 (2006.01)

(56) 对比文件

CN 102903699 A, 2013.01.30  
CN 105355620 A, 2016.02.24  
CN 105575798 A, 2016.05.11  
TW 201418502 A, 2014.05.16  
US 2004241321 A1, 2004.12.02  
US 2006199372 A1, 2006.09.07  
US 2006246699 A1, 2006.11.02  
US 2008099340 A1, 2008.05.01  
US 2008223287 A1, 2008.09.18  
US 2008237029 A1, 2008.10.02  
US 2009087982 A1, 2009.04.02  
US 2009116137 A1, 2009.05.07  
US 2013078797 A1, 2013.03.28  
US 2013292806 A1, 2013.11.07  
US 2015262938 A1, 2015.09.17  
US 2014327141 A1, 2014.11.06  
WO 2009146423 A1, 2009.12.03  
KR 20160123793 A, 2016.10.26

审查员 刘鑫晶

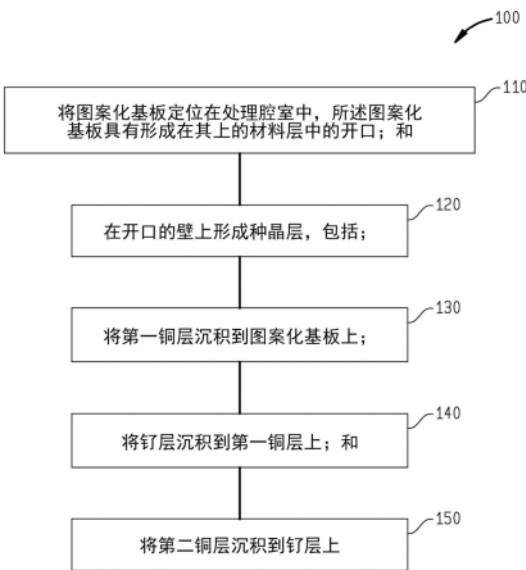
权利要求书2页 说明书5页 附图4页

(54) 发明名称

用于铜互连件的种晶层

(57) 摘要

本文描述用于形成具有改进的抗迁移性质的铜种晶层的方法。在一个实施方式中,一种方法包括:在特征中形成第一铜层;在特征中的第一铜层上形成钉层,和在特征中的钉层上形成第二铜层。钉层实质上将在其下方的铜层锁定在特征中的适当位置中,从而防止其大量的物理迁移。



1. 一种形成互连结构的方法,包括:

将基板定位在第一处理腔室中,所述基板包括图案化表面,所述图案化表面具有形成在其材料层中的开口;和

在所述开口的壁上形成种晶层,包括:

在所述开口的所述壁上形成第一铜层;

在所述第一铜层上形成钎层;和

在所述钎层上形成第二铜层,

其中所述图案化表面进一步包括设置在所述材料层上的阻挡层,

其中在第二处理腔室中沉积所述阻挡层,并且其中所述第一处理腔室和所述第二处理腔室由传送腔室连接在一起,并且

其中在所述第一处理腔室中形成所述第一铜层、所述钎层和所述第二铜层,而不从所述第一处理腔室中移除所述基板。

2. 如权利要求1所述的方法,其中形成所述钎层包括顺序地重复将所述基板暴露于钎前驱物且将所述基板暴露于含氢前驱物。

3. 如权利要求1所述的方法,其中使用PVD工艺、CVD工艺、ALD工艺或以上项的组合中的至少一种来沉积所述第一铜层和所述第二铜层。

4. 如权利要求1所述的方法,其中所述种晶层中的铜与钎的比率在99.9:1与4:1之间。

5. 如权利要求1所述的方法,其中所述钎层的厚度在1埃与20埃之间。

6. 如权利要求1所述的方法,其中所述阻挡层包括选自以下组成的群组中的材料:钽、氮化钽、钨、钛、钛钨、氮化钛、氮化钨、钛铜和以上项的组合,并且其中所述第一铜层形成在所述阻挡层上。

7. 如权利要求1所述的方法,其中形成所述第一铜层包括顺序地重复将所述基板暴露于铜前驱物且将所述基板暴露于氢前驱物。

8. 如权利要求7所述的方法,其中沉积所述第二铜层包括顺序地重复将所述基板暴露于所述铜前驱物且将所述基板暴露于所述氢前驱物。

9. 一种形成半导体装置的方法,包括:

在图案化基板上沉积第一铜层,所述图案化基板包括其中形成有开口的材料层和设置在所述材料层上的阻挡层;

在所述第一铜层上沉积钎层;和

在所述钎层上沉积第二铜层,

其中用于形成所述阻挡层、所述第一铜层、所述钎层和所述第二铜层的处理腔室由传送腔室连接在一起,并且

其中在第一处理腔室中形成所述第一铜层、所述钎层和所述第二铜层,而不从所述第一处理腔室中移除所述图案化基板。

10. 如权利要求9所述的方法,其中所述材料层包括介电层。

11. 如权利要求10所述的方法,其中所述阻挡层包括选自以下组成的群组中的材料:钽、氮化钽、钨、钛、钛钨、氮化钛、氮化钨、钛铜和以上项的组合。

12. 如权利要求11所述的方法,其中沉积所述第一铜层和所述第二铜层包括将所述图案化基板顺序地暴露于包含含铜有机金属的第一反应性前驱物和包含氢的第二反应性前

驱物。

13. 如权利要求12所述的方法,其中沉积所述钌层包括将所述图案化基板和沉积在其上的所述第一铜层顺序地暴露于包含含钌有机金属的第三反应性前驱物和包含氢的第四反应性前驱物。

14. 如权利要求9所述的方法,其中沉积所述第一铜层和所述第二铜层包括PVD工艺,并且其中沉积所述钌层包括将所述图案化基板顺序地暴露于包含含钌有机金属的第一反应性前驱物和包含氢的第二反应性前驱物。

15. 一种使用权利要求9所述的方法制造的装置,包括:

所述基板,具有图案化表面和设置在上面的材料层,所述材料层包括暴露所述基板的多个开口;和

所述阻挡层,形成在所述材料层的所述开口的壁和所述基板的暴露部分上;和

种晶层,设置在所述开口中设置的所述阻挡层上,所述种晶层包括:

所述第一铜层;

所述钌层,设置在所述第一铜层上;和

所述第二铜层,设置在所述钌层上。

16. 如权利要求15所述的装置,其中所述钌层的厚度在1埃与20埃之间。

17. 如权利要求15所述的装置,其中所述材料层包括介电材料,其中所述阻挡层插入在所述种晶层与所述开口的所述壁之间,并且其中所述阻挡层包括选自以下组成的群组中的材料:钽、氮化钽、钨、钛、钛钨、氮化钛、氮化钨、钛铜和以上项的组合。

## 用于铜互连件的种晶层

### 技术领域

[0001] 本文所述的实施方式总体涉及半导体装置制造的领域,并且更特别地涉及形成用于铜互连件的种晶层的方法。

### 背景技术

[0002] 随着下一代装置的电路密度增大且晶体管尺寸继续缩小,接线互连件的电阻和导电性开始主导装置性能的大部分装置性能指标,包括功耗、电阻-电容(RC)延迟和可靠性。铜是用于先进USLI和VSLI技术中的接线互连件的一种材料,因为铜一般呈现相对低电阻率和高导电性。通常,在将块体铜电镀到铜种晶层上之前或在块体铜回流到铜种晶层中之前,通过将铜种晶层沉积到形成在基板材料表面中的开口中来形成铜互连件。

[0003] 典型地,铜种晶层携带所需电流用于后续的电镀工艺或用作润湿层以促进铜回流到形成在基板材料表面中的开口中。铜种晶层在开口的壁或基部上的覆盖物中的间隙将导致互连结构的块体铜材料中的不期望的空隙。块体铜材料中的空隙或覆盖间隙造成铜结构的电迁移失败,这可能会使得所得装置无用或能力降低。铜种晶层覆盖间隙的起因包括铜附聚或不连续的沉积中的一者或两者。铜附聚在沉积的铜通过将铜从周围区域拉走而在一些区域中聚结成更厚的覆盖物时发生。在开口的壁上的不连续的沉积典型地是由于针对一些开口几何形状的铜种晶物理气相沉积(PVD)工艺所固有的阴影效应。

[0004] 沉积在铜种晶层上的导电衬里,诸如金属衬里,填充开口的壁或基部上的种晶层的覆盖物中的间隙,这减少了在后续的电镀工艺期间的块体铜材料中的空隙。然而,设置在铜种晶层与块体铜层之间的导电衬里非期望地在铜种晶层和块体铜层之间形成界面衬里/铜层。此界面层非期望地降低总铜线宽度,并且因此非期望地增大后续形成的铜互连件的线电阻率。

[0005] 因此,本领域中需要的是改进的铜种晶层和形成改进的铜种晶层的方法。

### 发明内容

[0006] 本公开内容大体上描述了形成钎掺杂的种晶层的方法。

[0007] 在一个实施方式中,提供一种形成互连结构的方法。方法包括:将图案化基板定位在第一处理腔室中,图案化基板具有形成在其材料层中的开口;和在开口的壁上形成种晶层。在开口的壁上形成种晶层包括:形成第一铜层;在第一铜层上形成钎层;和在钎层上形成第二铜层。

[0008] 在另一实施方式中,一种形成装置的方法包括:在图案化基板上沉积第一铜层,图案化基板包括其中形成有开口的材料层和设置在材料层上的阻挡层;在第一铜层上沉积钎层;和在钎层上沉积第二铜层。在一些实施方式中,方法进一步包括使用电沉积工艺、回流间隙填充工艺或以上项的组合来将铜层沉积到开口中。

[0009] 在另一实施方式中,一种形成铜互连件的方法包括:将图案化基板定位在处理腔室中,图案化基板具有形成在其材料层中的开口;和在开口的壁上形成种晶层。在开口的壁

上形成种晶层包括:在图案化基板上沉积第一铜层;在第一铜层上沉积钎层;和在钎层上沉积第二铜层。沉积第一铜层包括将图案化基板顺序地暴露于包含含铜有机金属的第一反应性前驱物和包含氢的第二反应性前驱物。沉积钎层包括将第一铜层顺序地暴露于包含含钎有机金属的第三反应性前驱物和包含氢的第四反应性前驱物。沉积第二铜层包括将钎层顺序地暴露于第一反应性前驱物和第二反应性前驱物。

[0010] 在一些实施方式中,本文所述的方法进一步包括使用电沉积工艺、回流间隙填充工艺或以上项的组合来将铜层沉积到开口中。

[0011] 在另一实施方式中,一种装置包括:基板,具有图案化表面,图案化表面具有形成在其材料层中的多个开口;和种晶层,设置在开口的壁上。在此,种晶层包括:第一铜层;钎层,设置在第一铜层上;和第二铜层,设置在钎层上。

### 附图说明

[0012] 为了可详细地理解本公开内容的上述特征所用方式,上文简要地概述的本公开内容的更特定的描述可以参考实施方式,实施方式中的一些示出在随附附图中。然而,将注意,随附图式附图仅示出了本公开内容的典型实施方式,并且因此不应视为限制本公开内容的范围,因为本公开内容可允许其他等效实施方式。

[0013] 图1是根据一个实施方式的阐述形成钎参杂的铜种晶层的方法的流程图。

[0014] 图2A-2E示出了根据一个实施方式的图1中阐述的方法的元件。

[0015] 为了促进理解,已经尽可能地使用相同的附图标记标示各图共有的相同元件。将构想,一个实施方式的元件和特征可有益地并入在其他实施方式中,不再赘述。

### 具体实施方式

[0016] 本公开内容的实施方式总体描述形成铜互连结构、特别地形成钎参杂的铜种晶层的方法,钎参杂的铜种晶层包括多个铜层和设置在铜层之间的至少一个钎层。本文所述的方法可在物理气相沉积(PVD)处理腔室、化学气相沉积(CVD)处理腔室、原子层沉积(ALD)处理腔室或以上项的组合中执行。在一个实施方式中,PVD、CVD和ALD处理腔室分别是**ENDURA®**PVD处理腔室、**PRODUCER®**CVD处理腔室和**OLYMPIA®**ALD处理腔室,它们均可得自加利福尼亚州圣克拉拉市的应用材料公司(Applied Materials, Inc., Santa Clara, California)。

[0017] 根据本文所述的方法形成的钎参杂的种晶层使得能够在互连开口的壁上覆盖连续的种晶层并促进减小衬里厚度。在本文中,钎参杂的种晶层包括沉积在第一铜层与第二铜层之间的至少一个钎层。典型地,使用PVD工艺、CVD工艺或ALD工艺来沉积第一铜层和第二铜层,并且使用CVD工艺或ALD工艺来沉积钎层。铜和钎一般彼此不可混溶,因此钎层有效地将第一层和第二层的铜钉扎在其间形成的晶界处,并如期望地将铜锁定在特征中的适当位置处,从而防止其电迁移。将铜钉扎在形成在铜层与钎层之间的晶界处防止铜层中的铜移动以形成非期望的铜附聚体。此外,使用本文所述的方法防止铜电迁移允许通过防止与其相关的装置故障来增大电路密度且提高可靠性。

[0018] 使用本文提供的实施方案抑制铜附聚的益处进一步包括使得能够减小设置在具有其中形成有开口的介电层上的衬里层的厚度。衬里层的厚度减小增大后续形成的互连件

的块体铜体积。块体铜体积的这种增加有利地降低了开口中的线电阻。钉扎铜层有利地消除了互连特征开口的壁上的覆盖间隙。消除由铜迁移引起的覆盖间隙有利地消除了或减少了在后续的电沉积或回流/间隙填充工艺期间在铜互连件的块体铜材料中形成的空隙。有益地,钌比其他掺杂剂(诸如钴或锰)更慢地扩散到铜中,使得通过在种晶层中使用钌,块体铜层的线电阻不会被不利地影响。此外,根据所述实施方式形成的钌掺杂的种晶层提供相对薄且连续的表面,以促进后续的铜回流/间隙填充工艺。

[0019] 图1是根据一个实施方式的阐述形成钌掺杂的铜种晶层的方法的流程图。图2A-2E示出了图1中阐述的方法的元件。

[0020] 在动作110处,方法100包括将图案化基板定位在处理腔室中。图2A中示出了图案化基板200,图案化基板包括基板201、形成在基板201上的材料层209、形成在材料层209中的一个或多个开口205,以及设置在材料层209的开口205上并衬于其中的阻挡层206。在本文中,材料层209包括一个或多个介电层,诸如第一介电层202和第二介电层204。典型地,一个或多个介电层202、204由选自以下组成的群组中的材料形成:氧化硅、SiN、SiOC、SiC、低k聚合物(诸如聚酰胺)和以上项的组合。

[0021] 在一些实施方式中,材料层209进一步包括设置在第一介电层202与第二介电层204之间的蚀刻停止层203。设置在材料层209上的阻挡层206防止铜原子从后续沉积的铜层扩散到周围的介电层202、204中。典型地,阻挡层206包括金属、金属氮化物、金属合金或以上项的组合中的一种或多种。在一些实施方式中,阻挡层206选自以下组成的群组:钼、氮化钼、钨、钛、钛钨、氮化钛、氮化钨、钛铜和以上项的组合。在一些实施方式中,阻挡层包括氮化钼。阻挡层206使用任何合适的方法沉积,诸如化学气相沉积(CVD)、物理气相沉积(PVD)、原子层沉积(ALD)或以上项的组合。

[0022] 在活动120处,方法100包括在阻挡层206上形成种晶层207。图2B示出了沉积在图案化基板200的阻挡层206上的种晶层207。图2E是图2B的一部分的近视图。

[0023] 在活动130处,方法100包括在图案化基板200的阻挡层206上沉积第一铜层207a。使用原子层沉积(ALD)工艺沉积在此处的第一铜层207a,包括将图案化基板200顺序地暴露于包含含铜有机金属的第一反应性前驱物和包含含氢气体的第二反应性前驱物以形成铜膜。含铜有机金属气体的示例包括双(二乙基氨基-2-正丁氧基)铜(Cu(DEAB)2)、双(乙基甲基氨基-2-正丁氧基)铜、双(二甲基氨基-2-丙氧基)铜(Cu(DMAP)2)、双(二甲基氨基-2-正丁氧基)铜(Cu(DMAB)2)、双(二甲基氨基-2-乙氧基)铜、双(乙基甲基氨基-2-丙氧基)铜(Cu(EMAP)2)、双(二乙基氨基-2-乙氧基)铜、双(乙基甲基氨基-2-甲基-2-正丁氧基)铜、双(二甲基氨基-2-甲基-2-丙氧基)铜、双(二乙基氨基-2-丙氧基)铜(Cu(DEAP)2)、双(2-甲氧基乙氧基)铜、双(2,2,6,6-四甲基-3,5-庚二酮)铜、双(2,2,6,6-四甲基-3,5-庚烷酮亚胺)铜、双(2-甲氧基-2-丙氧基)铜和2,2,6,6-四甲基-3,5-庚二酮铜(TMVS),以及以上项的组合。含氢前驱物的示例包括H<sub>2</sub>、NH<sub>3</sub>和以上项的组合。在一些实施方案中,使用惰性气体,诸如氩,在第一前驱物和第二前驱物的交替暴露之间净化处理空间。

[0024] 在一些实施方式中,在第一铜层207a的沉积期间,处理腔室维持在约1托至约30托的压力下,并且图案化基板维持在约50℃至约400℃的温度下。第一反应性前驱物和第二反应性前驱物的流率对于经配置以处理300mm直径基板的处理腔室来说典型地是在约3000sccm与约9000sccm之间,并且针对不同大小的基板而适当地缩放。在一些实施方式中,

处理腔室是等离子体增强处理腔室,其中设置在处理腔室中的电极耦合到等离子体电源。等离子体电源提供约100W至1000W之间,诸如在13.56MHz的频率下约400W,以将前驱物点燃并维持为处理等离子体。在一些实施方式中,第一铜层207a具有大于约99%的铜纯度。在其他实施方式中,使用物理气相沉积(PVD)或化学气相沉积(CVD)工艺来沉积第一铜层。例如,在一个实施方式中,使用PVD工艺沉积第一铜层207a,其中靶是纯铜靶或铜合金靶,诸如包含在约0.1%与约3%Al之间的Cu-Al靶或包含约0.1%至约3%Mn的Cu-Mn靶。在该实施方式中,靶耦合到在约20kW与约40kW之间的DC功率,并且基板耦合到在约50W与约1500W之间的AC偏置功率。在另一实施方式中,使用CVD或PVD工艺沉积第一铜层207a。

[0025] 在动作140处,方法100包括在第一铜层207a上沉积钌层207b。在此,在与用于沉积第一铜层207a相同的处理腔室中沉积钌层207b。典型地,在沉积第一铜层207a和沉积钌层之间,使用惰性气体(诸如氩)净化处理腔室。在一些实施方式中,使用ALD工艺沉积钌层207b,ALD工艺包括交替地将其上沉积有第一铜层207a的图案化基板200顺序地暴露于包含含钌有机金属的第三反应性前驱物,并然后是包含氢(诸如氢气)的第四反应性前驱物。含钌有机金属化合物的示例包括甲基-环己二钌三羰基环己二胺、三羰基钌、丁二烯三羰基钌、二甲基丁二烯三羰基钌、具有 $\text{Ru}(\text{CO})_3$ 的改性二胺和以上项的组合。

[0026] 典型地,在钌层207b的沉积期间,处理腔室维持在约1托至约50托的压力下,并且图案化基板维持在约100°C至约400°C的温度下。第三反应性前驱物和第四反应性前驱物的流率对于经配置以处理300mm直径基板的ALD处理腔室来说在约3000sccm与约9000sccm之间,并且针对不同大小的基板而适当地缩放。在一些实施方式中,设置在处理腔室中的电极耦合到等离子体电源,等离子体电源提供约100W和1000W之间,例如在13.56MHz的频率下约400W,其点燃并维持设置在其中的前驱物气体的处理等离子体。在一些实施方案中,使用惰性气体,诸如氩,在第三前驱物和第四前驱物的交替暴露之间净化处理空间。在其他实施方式中,使用CVD工艺沉积和/或在与用于形成第一铜层207a的处理腔室不同的处理腔室中沉积钌层207b。在其他实施方式中,使用PVD工艺沉积钌层207b。

[0027] 在动作150处,方法100包括在钌层207b上沉积第二铜层207c。在一些实施方式中,在活动130处,将第二铜层207c沉积在与用于形成第一铜层207a相同的处理腔室中,并且在活动140处,形成钌层207b。在一些实施方式中,在活动130处,使用与用于形成第一铜层207a相同的工艺沉积第二铜层207c。典型地,在沉积钌层207b与第二铜层207c之间,用惰性气体(诸如氩)来净化ALD处理腔室。在其他实施方式中,使用PVD工艺或CVD工艺在与用于形成第一铜层207a和/或钌层207b的腔室不同的腔室中沉积第二铜层207c。在一些实施方式中,用于形成阻挡层206、铜层207a、207c和/或钌层207b的处理腔室通过维持在次大气压下的传送腔室在真空或受控环境下连接在一起以防止沉积层在其上形成后续层之前表面氧化。

[0028] 在本文中,阻挡层206具有在约0.5nm与约20nm之间的第一厚度T(1),诸如在约1nm与约5nm之间,例如约2nm。第一铜层207a具有在约0.5nm与约20nm之间的第二厚度T(2),诸如在约0.5nm与约10nm之间,诸如在约0.5nm与约5nm之间,例如约4nm。钌层207b具有在约1埃(Å)与约20 Å之间的第三厚度T(3),诸如在约1 Å与约15 Å之间,诸如在约1 Å与约10 Å之间。第二铜层207c具有在约0.5nm与约200nm之间的第四厚度T(4),诸如在约1nm与

约20nm之间,或在约1nm与约5nm之间,例如约2nm。典型地,种晶层207中的铜与钌的比率在约99.9:1与约4:1之间,其中相应的铜层和钌层207a、207b和207c的厚度T(2)、T(3)和T(4)经调整以增大或减小种晶层中的钌的浓度。

[0029] 在一些实施方式中,形成种晶层207包括在沉积第二且最终的铜层207c之前顺序地沉积多个第一铜层207a和钌层207b。

[0030] 图2D和2E进一步示出了铜互连件的形成。图2D示出了使用电镀工艺或铜回流/间隙填充工艺(例如,热辅助的回流工艺)沉积在种晶层上的块体铜层208。然后,使用块体膜去除工艺(诸如化学机械平坦化(CMP))从基板的表面去除块体铜层208,以形成铜互连结构,诸如图2D中所示的互连结构。

[0031] 本文所述的方法的益处包括在种晶层的形成期间抑制铜附聚,减少其连续的覆盖所需的最小种晶层厚度,改进较薄的种晶层的回流填充,以及改进在其上形成的铜互连件的线和/或通孔电阻。此外,除了抑制铜附聚之外,本文的实施方案的益处包括抑制铜电迁移,其通过防止与之相关的装置故障而允许增大电路密度和改进可靠性和/或使用寿命。

[0032] 虽然前述内容涉及本公开内容的实施方式,但是也可在不脱离本公开内容的基本范围的情况下设计本公开内容的其他和进一步实施方式,并且本公开内容的范围是由随附的权利要求书确定。



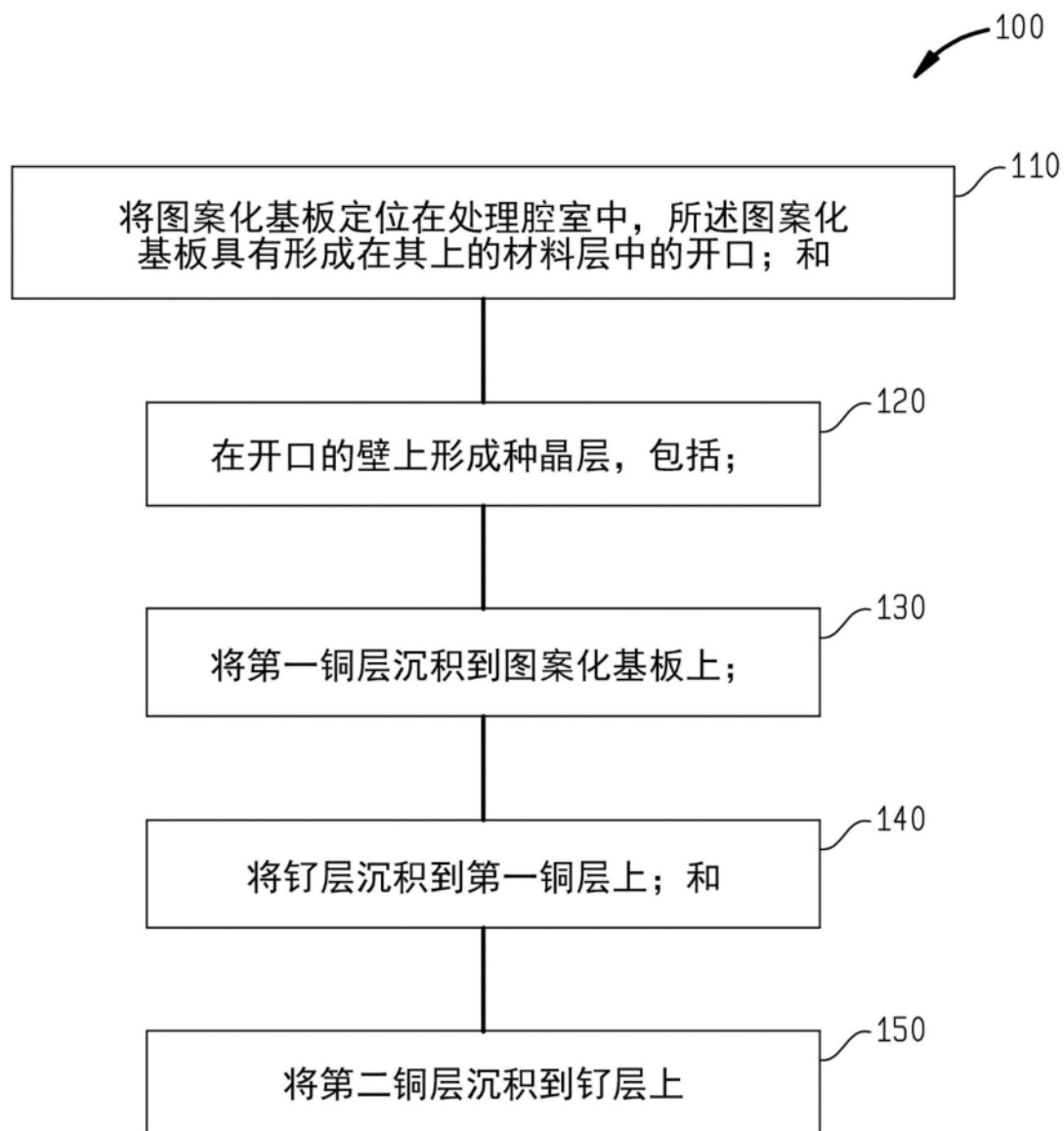


图1

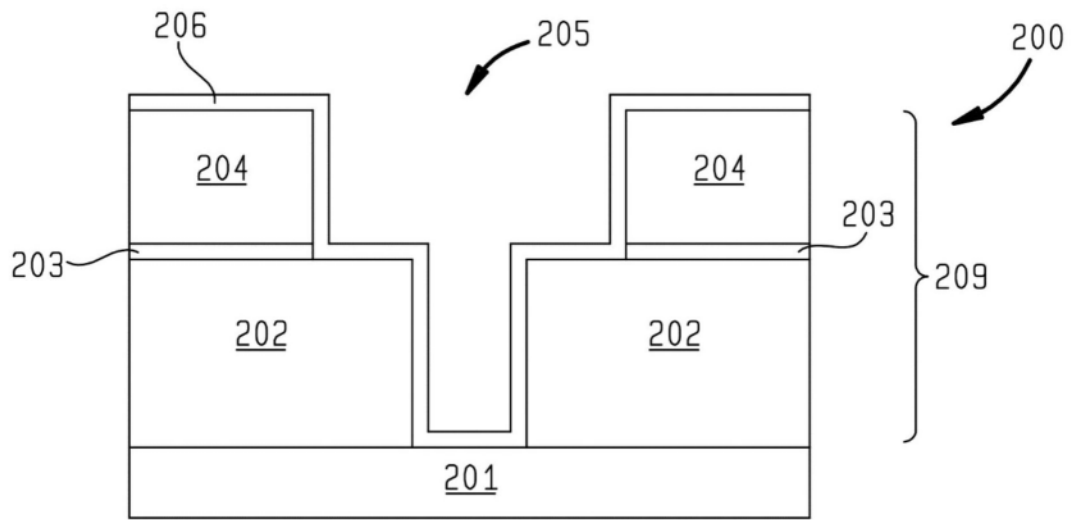


图2A

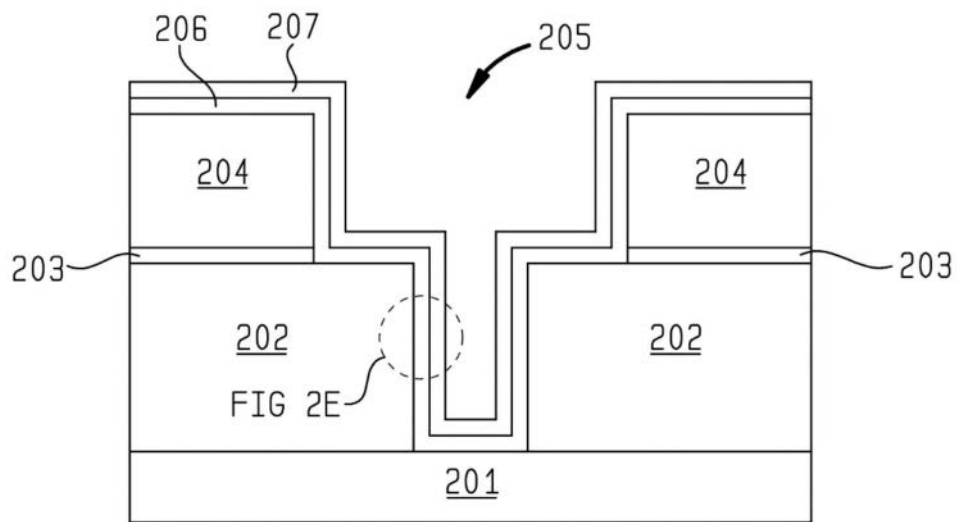


图2B

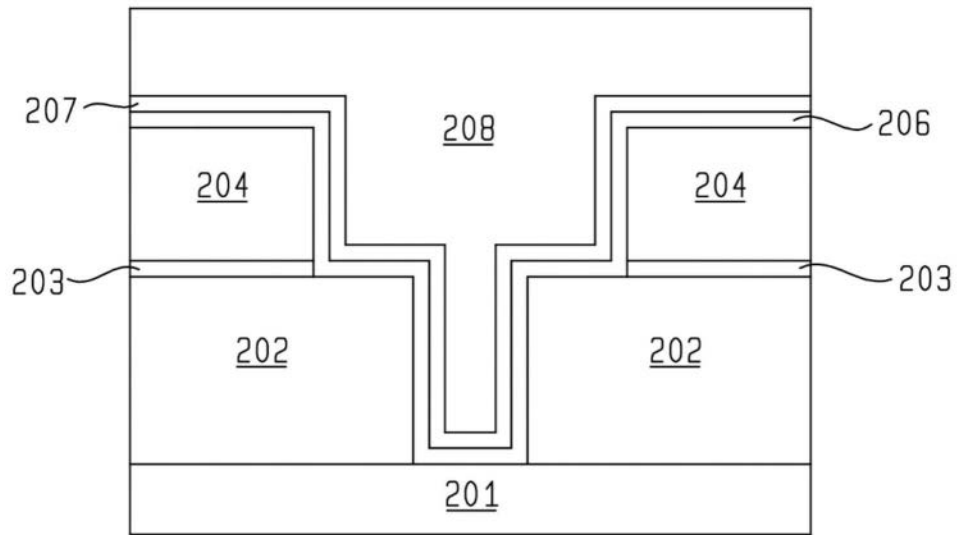


图2C

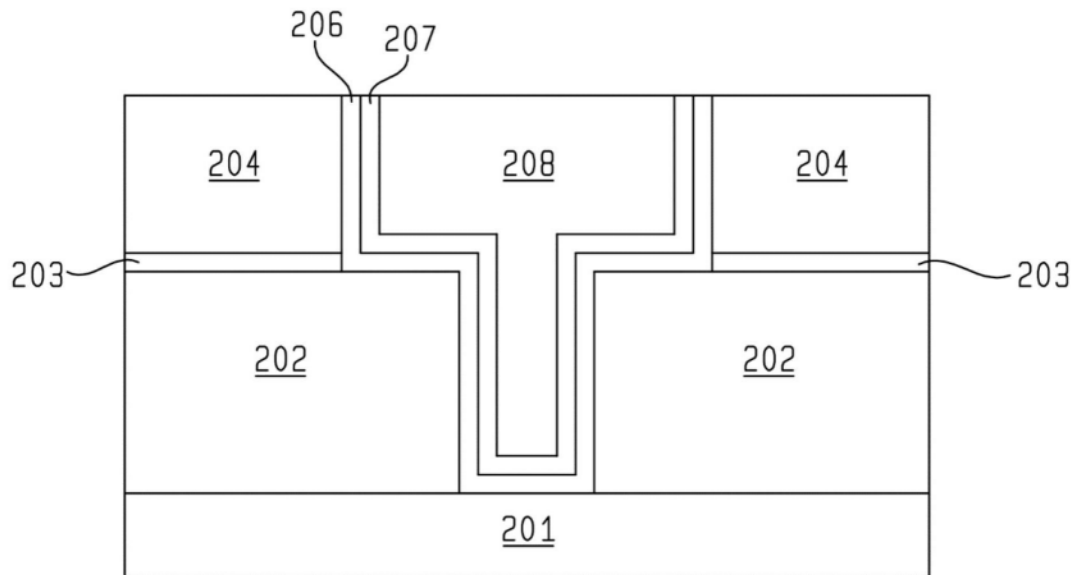


图2D

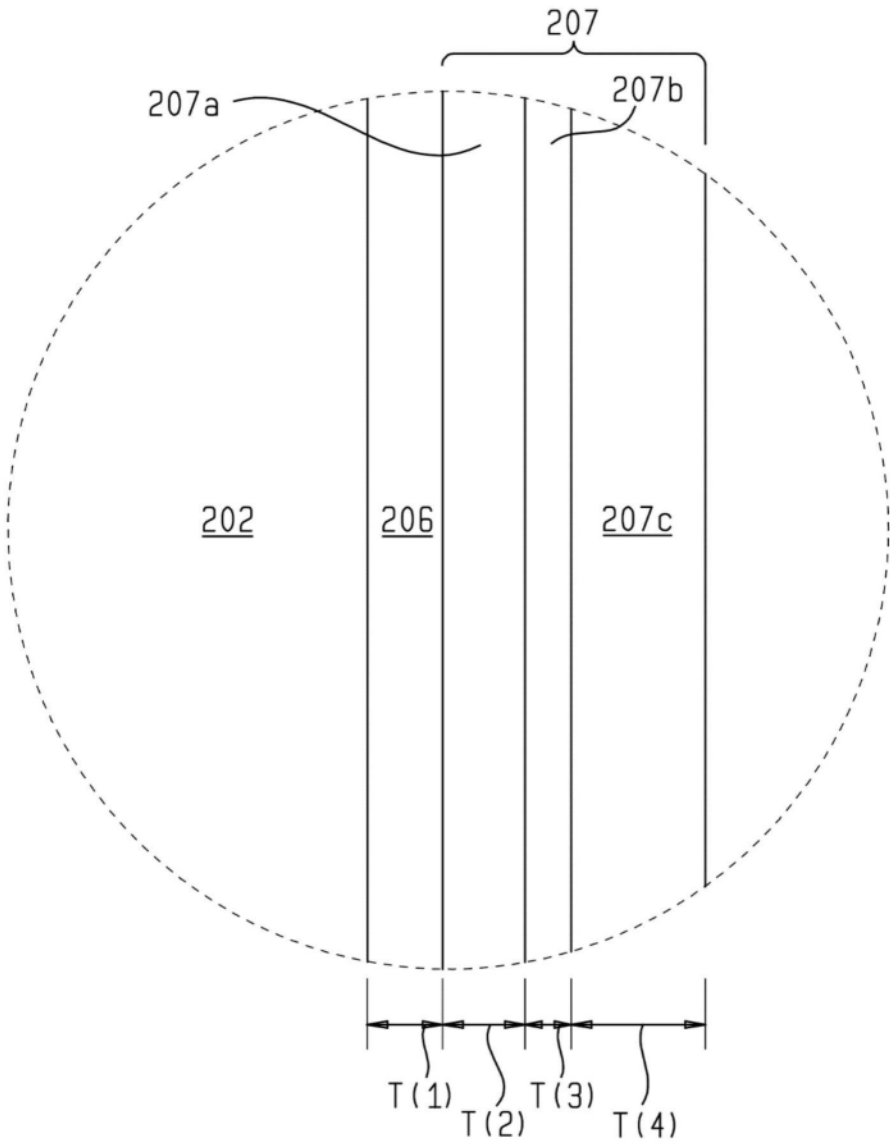


图2E