



(12) 发明专利申请

(10) 申请公布号 CN 104113286 A

(43) 申请公布日 2014. 10. 22

(21) 申请号 201410328115. 3

(22) 申请日 2014. 07. 10

(71) 申请人 大唐移动通信设备有限公司
地址 100083 北京市海淀区学院路 29 号

(72) 发明人 艾宝强 杨世民 李昕

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 刘醒晗

(51) Int. Cl.

H03F 1/07(2006. 01)

H03F 1/42(2006. 01)

H03F 3/20(2006. 01)

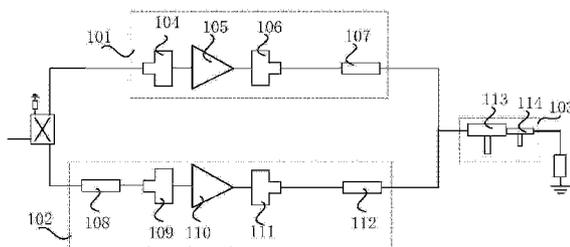
权利要求书1页 说明书5页 附图1页

(54) 发明名称

一种 Doherty 功率放大电路

(57) 摘要

本发明实施例涉及移动通信技术领域, 尤其涉及一种 Doherty 功率放大电路, 用以解决传统功率放大电路结构由于存在四分之一波长阻抗变换线导致带宽有限的问题。本发明实施例的方法包括: 主功率放大器支路包括主功率放大器、主功率放大器的输入匹配电路和输出匹配电路, 以及位于主功率放大器的输出匹配电路与功率合成器之间的第一补偿电路; 其中, 主功率放大器的输出匹配电路使用主功率放大器支路所允许的最小相位。由于主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位, 从而使主支路上不需要使用 $\lambda/4$ 阻抗变换线, 进而提高了系统带宽。



1. 一种多尔蒂 Doherty 功率放大电路,其特征在于,包括主功率放大器支路和辅功率放大器支路,所述主功率放大器支路和所述辅功率放大器支路的输出端连接有功率合成器,其中:

所述主功率放大器支路包括主功率放大器、所述主功率放大器的输入匹配电路和输出匹配电路,以及位于所述主功率放大器的输出匹配电路与所述功率合成器之间的第一补偿电路;其中,所述主功率放大器的输出匹配电路使用所述主功率放大器支路所允许的最小相位;和/或

所述辅功率放大器支路包括辅功率放大器、所述辅功率放大器的输入匹配电路和输出匹配电路、位于所述辅功率放大器输入端的第二补偿电路,以及位于所述辅功率放大器的输出匹配电路与所述功率合成器之间的第三补偿电路;其中,所述主功率放大器的输出匹配电路用于将所述主功率放大器呈现出的阻抗匹配到第一负载;所述辅功率放大器的输出匹配电路用于将所述辅功率放大器呈现出的阻抗匹配到第二负载,其中,所述第一负载与所述第二负载的比值等于所述辅功率放大器的最大输出功率与所述主放大器的最大输出功率的比值;所述第二负载不等于所述第一负载。

2. 如权利要求 1 所述的电路,其特征在于,所述第一负载和所述第二负载均小于 50 欧姆。

3. 如权利要求 1 所述的电路,其特征在于,所述第一补偿电路的长度由所述主功率放大器支路的输出匹配电路的相位、所述第一负载及主功率放大器的阻抗分布特性确定。

4. 如权利要求 1 所述的电路,其特征在于,所述功率合成器为多级微带线与微带线枝节电路的组合。

5. 如权利要求 1-4 中任一项所述的电路,其特征在于,所述主功率放大器为 GaN 放大器,所述辅功率放大器为 GaN 放大器。

一种 Doherty 功率放大电路

技术领域

[0001] 本发明涉及移动通信技术领域,尤其涉及一种 Doherty 功率放大电路。

背景技术

[0002] 随着通信技术的不断发展,目前呈现 2G、3G 和 4G 通信制式共存现状,无论从设备供应商还是网络运营商都期望实现能够同时支持多频段、多制式工作的通信设备,以便降低设备生产和网络运营维护成本。此外,从节能减排和绿色通信的角度出发,在支持多频段、多制式工作的同时,还要求通信设备要高效率。功率放大器作为通信设备中受带宽限制最严重的高耗能部件,不可避免的面临宽带、高效率的设计挑战。

[0003] 现有放大器多采用传统多尔蒂 (Doherty) 电路结构来实现。如图 1 所示,传统 Doherty 电路包括两个支路:包括主功率放大器支路和辅功率放大器支路。从图 1 中可以看出传统 Doherty 电路结构中存在一条或多条四分之一波长 ($\lambda/4$) 阻抗变换线。由于 $\lambda/4$ 阻抗变换线具有一些与它的频率特性相关的限制,而这些限制在一定程度上会降低工作频率的带宽。

[0004] 综上所述,目前传统 Doherty 电路结构由于存在 $\lambda/4$ 阻抗变换线导致带宽有限,亟需解决方案。

发明内容

[0005] 本发明实施例提供一种 Doherty 功率放大电路,用以解决传统 Doherty 电路结构由于存在 $\lambda/4$ 阻抗变换线导致带宽有限的问题。

[0006] 本发明实施例提供一种 Doherty 功率放大电路,包括:主功率放大器支路和辅功率放大器支路,主功率放大器支路和辅功率放大器支路的输出端连接有功率合成器,其中:

[0007] 主功率放大器支路包括主功率放大器、主功率放大器的输入匹配电路和输出匹配电路,以及位于主功率放大器的输出匹配电路与功率合成器之间的第一补偿电路;其中,主功率放大器的输出匹配电路使用主功率放大器支路所允许的最小相位;和/或

[0008] 辅功率放大器支路包括辅功率放大器、辅功率放大器的输入匹配电路和输出匹配电路、位于辅功率放大器输入端的第二补偿电路,以及位于辅功率放大器的输出匹配电路与功率合成器之间的第三补偿电路;其中,主功率放大器的输出匹配电路用于将主功率放大器呈现出的阻抗匹配到第一负载;辅功率放大器的输出匹配电路用于将辅功率放大器呈现出的阻抗匹配到第二负载,其中,第一负载与第二负载的比值等于辅功率放大器的最大输出功率与主功率放大器的最大输出功率的比值;第二负载不等于第一负载。

[0009] 较佳的,第一负载和第二负载均小于 50 欧姆。

[0010] 较佳的,第一补偿电路的长度由主功率放大器支路的输出匹配电路的相位、第一负载及主功率放大器的阻抗分布特性确定。

[0011] 较佳的,功率合成器为多级微带线与微带线枝节电路的组合。

[0012] 较佳的,主功率放大器为 GaN 放大器,辅功率放大器为 GaN 放大器。

[0013] 本发明实施例提供一种 Doherty 功率放大电路,主功率放大器支路包括主功率放大器、主功率放大器的输入匹配电路和输出匹配电路,以及位于主功率放大器的输出匹配电路与功率合成器之间的第一补偿电路;其中,主功率放大器的输出匹配电路使用主功率放大器支路所允许的最小相位。由于主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位,从而使主支路上不需要使用 $\lambda/4$ 阻抗变换线,进而提高了系统带宽。

附图说明

[0014] 图 1 为现有技术提供的传统 Doherty 电路结构;

[0015] 图 2 为本发明实施例一提供的一种 Doherty 功率放大电路;

[0016] 图 3 为本发明实施例二提供的一种 Doherty 功率放大电路。

具体实施方式

[0017] 本发明实施例提供一种 Doherty 功率放大电路,主功率放大器支路包括主功率放大器、主功率放大器的输入匹配电路和输出匹配电路,以及位于主功率放大器的输出匹配电路与功率合成器之间的第一补偿电路;其中,主功率放大器的输出匹配电路使用主功率放大器支路所允许的最小相位。由于主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位,从而使主支路上不需要使用 $\lambda/4$ 阻抗变换线,进而提高了系统带宽。

[0018] 为了使本发明的目的、技术方案及有益效果更佳清楚明白,以下结合附图及实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0019] 如图 2 所示,本发明实施例一提供一种 Doherty 功率放大电路,包括:主功率放大器支路 101 和辅功率放大器支路 102,主功率放大器支路 101 和辅功率放大器支路 102 的输出端连接有功率合成器 103,其中:

[0020] 主功率放大器支路 101 包括主功率放大器 105、主功率放大器 105 的输入匹配电路 104 和输出匹配电路 106,以及位于主功率放大器 105 的输出匹配电路 106 与功率合成器 103 之间的第一补偿电路 107;其中,主功率放大器 105 的输出匹配电路 106 使用主功率放大器支路所允许的最小相位;和/或

[0021] 辅功率放大器支路 102 包括辅功率放大器 110、辅功率放大器 110 的输入匹配电路 109 和输出匹配电路 111、位于辅功率放大器 110 输入端的第二补偿电路 108,以及位于辅功率放大器 110 的输出匹配电路 111 与功率合成器 103 之间的第三补偿电路 112;其中,主功率放大器 110 输出匹配电路 111 用于将主功率放大器呈现出的阻抗匹配为第一负载;辅功率放大器 110 输出匹配电路 111 用于将辅功率放大器 110 呈现出的阻抗匹配为第二负载,其中,第一负载与第二负载的比值等于辅功率放大器的最大输出功率与主放大器的最大输出功率的比值;第二负载不等于第一负载。

[0022] 本领域技术人员可知,主功率放大器支路的输出匹配电路的相位由功率放大器的固有属性和所选的负载值一起确定,本发明实施例所设计的主功率放大电路的输出匹配电

路所采用的相位为放大器本身固有属性和优选的负载值所允许的最小相位。主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位,通过将主功率放大器支路的相位减到最小的方式,避免了主功率放大器支路上使用四分之一波长阻抗变换线;消除了四分之一波长阻抗变换线所带来的窄带效应,很大程度上提高了电路的带宽。

[0023] 本领域技术人员可知,将辅功率放大器的最大输出功率与主放大器的最大输出功率的比值设定为第一参数。依据第一参数对辅功率放大器的功率放大器的第二负载进行匹配,使第一负载与第二负载的比值等于辅功率放大器的最大输出功率与主放大器的最大输出功率的比值;即第一参数等于第一负载与第二负载的比值;本领域技术人员可知,由于功率放大电路的固有属性,所以导致第一参数不为 1 时,第一负载不等于第二负载时,且第一负载与第二负载的比值等于辅功率放大器的最大输出功率与主放大器的最大输出功率的比值,进而使辅功率放大器支路上不需要使用四分之一波长的阻抗变换线,从而消除了由四分之一波长的阻抗变换线给辅功率放大器支路所带来的窄带效应,进一步增加了功率放大电路的带宽。

[0024] 较佳的,第一负载和第二负载均小于 50 欧姆。

[0025] 本领域技术人员可知,功率放大器的负载通常比较小,假设常规功率放大器的负载为 2 欧姆,则当第一负载为 50 欧姆时,即主功率放大器的输入匹配电路和输出匹配电路将主功率放大器的负载匹配为 50 欧姆时,阻抗变换比为 25;本发明实施例中第一负载小于 50 欧姆,假设第一负载为 20 欧姆,则此时的阻抗变换比为 10。显而易见,第一负载减小,很大程度上降低了阻抗变换比,进一步提升带宽性能。

[0026] 本领域技术人员可知,传统功率放大器的所呈现的阻抗达到 50 欧姆时,会对电路带宽带来很大影响。因此本发明实施例所提供的方法是通过主功率放大器的输入匹配电路将主功率放大器呈现的阻抗匹配到小于 50 欧姆的范围内;主功率放大器的输出匹配电路用于将主功率放大器所呈现的负载匹配到第一负载;第一负载小于 50 欧姆,且第一负载越小,主功率放大器的输入匹配电路和输出匹配电路的阻抗变换比越小,进一步提高了带宽。另外,主功率放大器的输入匹配电路和输出匹配电路的阻抗变换比越小,主功率放大器的输入匹配电路和输出匹配电路的插损也越小,进一步提高了功率放大器的效率。

[0027] 通过辅功率放大器的输入匹配电路将辅功率放大器呈现的阻抗匹配到小于 50 欧姆的范围内;辅功率放大器的输出匹配电路用于将辅功率放大器所呈现的负载匹配到第二负载;第二负载小于 50 欧姆,且第二负载越小,辅功率放大器的输入匹配电路和输出匹配电路的阻抗变换比越小,进一步提高了带宽。另外,辅功率放大器的输入匹配电路和输出匹配电路的阻抗变换比越小,辅功率放大器的输入匹配电路和输出匹配电路的插损也越小,进一步提高了功率放大器的效率。

[0028] 较佳的,第一补偿电路 107 的长度由主功率放大器支路的输出匹配电路相位、第一负载及主功率放大器的阻抗分布特性确定。

[0029] 主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位;主功率放大器的输入匹配电路和输出匹配电路用于将主功率放大器所呈现的阻抗匹配为第一负载;第一负载小于 50 欧姆,且第一负载越小,主功率放大器的输入匹配电路和输出匹配电路的阻抗变换比越小。主功率放大器支路的输出匹配电路相位越小,以及第一负载越小,从而可使第一补偿电路的长度越短。主功率放大器的阻抗分布特性与第一补偿电路有

着密切的联系,本领域技术人员可知,补偿电路的长度越短反射系数线段越短,说明阻抗随频率的色散作用越弱,进一步可加大带宽。因此,主功率放大器支路使用的相位越小,且第一负载越小,且主功率放大器的阻抗随频率的色散作用越弱,则第一补偿电路长度越短,进一步可加大主功率放大器支路的带宽。

[0030] 较佳的,功率合成器 103 为多级微带线 113 与微带线枝节 114 电路的组合。

[0031] 位于主功率放大器支路的输出端和辅功率放大器支路的输出端的功率合成器,采用多级微带线与微带线枝节电路的组合的形式,从而避免使用四分之一波长阻抗变换线,进一步提升了电路的带宽。

[0032] 较佳的,主功率放大器 105 为 GaN 放大器,辅功率放大器 110 为 GaN 放大器。

[0033] 本领域技术人员可知,GaN 放大器功率密度高、寄生参数小、输出阻抗高,进一步提升了电路的带宽。

[0034] 基于相同构思,现结合图 3 具体描述本发明所提供的实施例三,具体介绍本发明实施例所提供的最优电路各个参数选择方案。

[0035] 现假设第一参数为 a ,第一负载为 Z_1 ,第二负载为 Z_2 ,其中,第一参数、第一负载、第二负载的含义见以上本发明实施例的描述。

[0036] 较佳的,主功率放大器和辅功率放大器均采用 GaN 放大器;功率密度高、寄生参数小、输出阻抗高,进一步提升了电路的带宽。

[0037] 较佳的, Z_1 与 Z_2 均小于 50 欧姆;减小了主功率放大器支路的阻抗变换比,提升带宽性能。

[0038] 较佳的,主功率放大器支路的输出匹配电路采用最小相位技术,相位减小,相应的去除了主功率放大器支路的四分之一波长阻抗变换线,增加了主功率放大器支路的带宽。

[0039] 由于 Z_1 减小,且主功率放大器支路的输出匹配电路采用最小相位技术,进而缩短了第一补偿电路的长度,从而减小了频率色散效应,提升功率放大器效率。

[0040] 较佳的, $Z_2 = Z_1/a$;且 Z_1 不等于 Z_2 ;进而消除了辅功率放大器支路的四分之一波长阻抗变换线,增加了辅功率放大器支路的带宽。

[0041] 传统的功率合成器采用的是四分之一波长阻抗变换线,而本发明实施例所提供的方法中功率合成器使用多级微带线与微带线枝节电路的组合,进而消除四分之一波长阻抗变换线,增加了电路的带宽。

[0042] 本发明实施例所提供的方法中,其它组件有以下较佳性能,进一步提升电路效率,增加电路带宽。

[0043] 较佳的,为了实现最大功率传输,主功率放大支路上的第一补偿电路的特性阻抗也为 Z_1 ,辅功率放大支路上的第三补偿电路的特性阻抗为 Z_2 , $Z_2 = Z_1/a$ 。辅功率放大支路上的第二补偿电路的特性阻抗为 Z_3 , Z_3 可根据实际情况进行调整,可与现有技术保持一致,为 50 欧姆,也可小于 50 欧姆。

[0044] 如图 3 所示, $(Z_1@0\text{dB})$ 表示为了在 0dB 回退功率的情况下,保证主功率放大器的最大功率传输,第一补偿电路的特性阻抗为 Z_1 ; $[Z_1/(1+a)@-20\log(1+a)\text{dB}]$ 表示在 $[-20\log(1+a)\text{dB}]$ 回退功率的情况下,借助功率合成器,将系统负载 50 欧姆匹配至 $[Z_1/(1+a)]$ 欧姆,适当选取第一补偿电路的长度,以提高主功率放大器的效率。

[0045] 如图 3 所示, $(Z_1/a@0\text{dB})$ 表示为了在 0dB 回退功率的情况下,保证辅功率放大器的

最大功率传输,第三补偿电路的特性阻抗为 Z_1/a ; $[\infty @ -20\log(1+a)]$ 表示在 $-20\log(1+a)$ dB 回退功率的情况下,适当选取第三补偿电路的长度,将辅功率放大器所呈现的阻抗匹配到无穷大,实现辅功率放大器支路的开路效果,减小主功率放大器支路的功率泄露,保证高效率。

[0046] 如图 3 所示, $[Z_1/(1+a)@0\text{dB}]$ 表示在 0dB 回退功率的情况下,功率合成器将系统负载 50 欧姆匹配到 $Z_1/(1+a)$ 欧姆,以便于实现对主功率放大器和辅功率放大器进行最大功率的合成; $[Z_1/(1+a)@-20\log(1+a)\text{dB}]$ 表示在 $-20\log(1+a)$ dB 回退功率的情况下,将系统负载 50 欧姆匹配到 $Z_1/(1+a)$ 欧姆,以提升主功率放大器在大回退时的效率。

[0047] 第二补偿电路的特性阻抗为 Z_3 , Z_3 可根据实际情况进行调整,可小于 50 欧姆,也可与传统电路设计保持一致,仍然选择 50 欧姆,也用于对准主功率放大器支路和辅功率放大器支路的相位。

[0048] 从上述内容可以看出:本发明实施例提供一种 Doherty 功率放大电路,主功率放大器支路包括主功率放大器、主功率放大器的输入匹配电路和输出匹配电路,以及位于主功率放大器的输出匹配电路与功率合成器之间的第一补偿电路;其中,主功率放大器的输出匹配电路使用主功率放大器支路所允许的最小相位。由于主功率放大器支路的输出匹配电路使用主功率放大器支路所允许的最小相位,从而使主支路上不需要使用 $\lambda/4$ 阻抗变换线,进而提高了系统带宽。

[0049] 本领域内的技术人员应明白,本发明的实施例可提供为产品。因此,本发明可采用完全硬件实施例实施例的形式。

[0050] 尽管已描述了本发明的优选实施例,但本领域内的技术人员一旦得知了基本创造性概念,则可对这些实施例作出另外的变更和修改。所以,所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

[0051] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

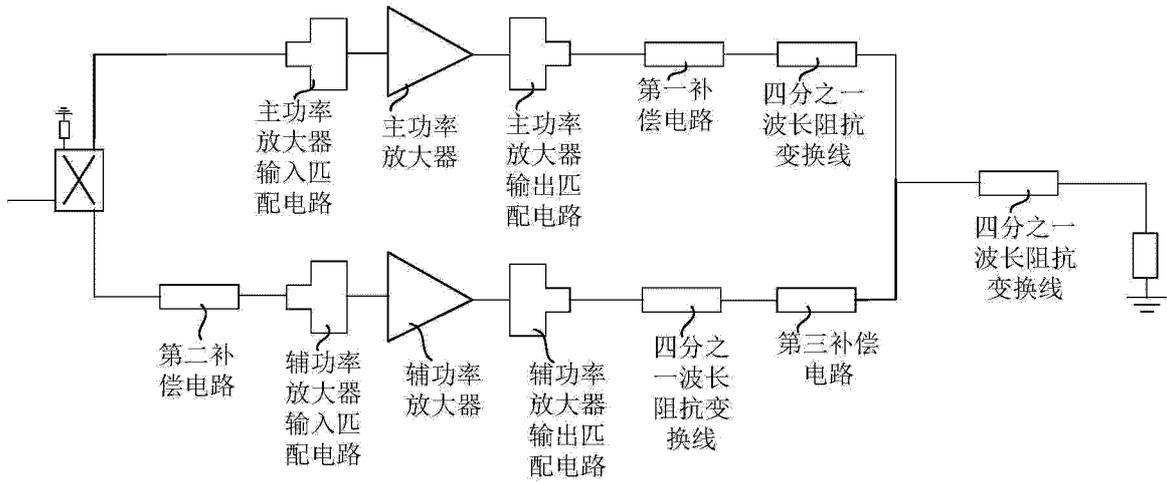


图 1

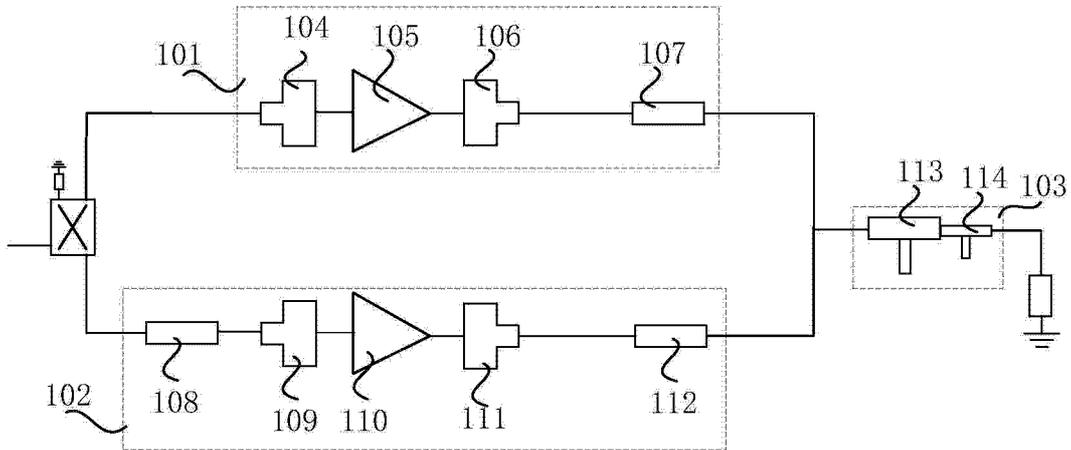


图 2

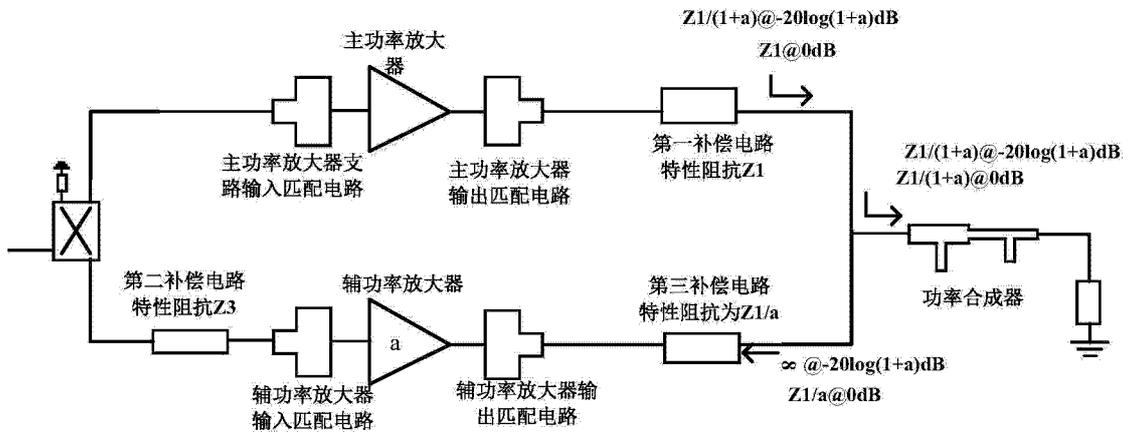


图 3