

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：95119359

※ 申請日期：95/06/01

※IPC 分類：H01L 23/12 H05K 3/46
(2006.01)

一、發明名稱：(中文/英文)

佈線板及其製造方法

WIRING BOARD AND METHOD FOR MANUFACTURING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

新光電氣工業股份有限公司

SHINKO ELECTRIC INDUSTRIES CO., LTD. (新光電氣工業株式会社)

代表人：(中文/英文)

黑岩護 / Mamoru KUROIWA (黑岩護)

住居所或營業所地址：(中文/英文)

日本國長野縣長野市小島田町 80 番地

80, OSHIMADA-MACHI, NAGANO-SHI, NAGANO 381-2287, JAPAN

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 1 人)

姓 名：(中文/英文)

山野孝治 / Takaharu YAMANO

國 籍：(中文/英文)

日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2005/06/02；2005-162547

2.

3.

4.

5.

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種佈線板，包括：半導體晶片；半導體晶片嵌置於其中之絕緣層；連接至該半導體晶片之佈線；以及加強絕緣層用之加強層，該等加強層係分別形成於絕緣層之正面側上和絕緣層之背面側上。

六、英文發明摘要：

A wiring board includes : a semiconductor chip ; an insulating layer in which the semiconductor chip is embedded ; a wiring connected to the semiconductor chip ; and reinforcing layers for reinforcing the insulating layer, the reinforcing layers respectively formed on a front face side of the insulating layer and a rear face side of the insulating layer.

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

100	佈線板	102	電極
103	加強層	105	佈線區段
105a	通孔插塞	105b	圖案佈線
106	絕緣層	108	佈線區段
108a	通孔插塞	108b	圖案佈線
109	焊料連接區段	110	半導體晶片
110A	底填補層	111	鉤狀凸塊
113	佈線區段	113a	通孔插塞
113b	圖案佈線	114	加強層
116	佈線區段	116a	通孔插塞
116b	圖案佈線	117	焊料抗蝕劑層
118	電極	119	焊料抗蝕劑層
120	焊料球		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

本案請求基於日本專利申請案第 2005-162547 號，申請日 2005 年 6 月 2 日之國外優先權，該案全文內容以引用方式併入此處。

【發明所屬之技術領域】

本發明係關於一種佈線板及其製造方法，更特別係關於一種結合半導體晶片之佈線板及製造該佈線板之方法。

【先前技術】

今日使用諸如半導體晶片等半導體裝置之電子裝置之效能已經逐漸改良。要求當半導體晶片安裝於電路板上的高密度，當安裝半導體晶片時電路板的微縮化與節省空間。

如此，已經提出一種稱作為結合晶片之電路板的其中嵌置半導體晶片之電路板，和各種結合半導體晶片於電路板的結構。前述結合晶片之電路板具有連接至半導體晶片的佈線，連接區段係形成為佈線板係連接至其它裝置或母板等（例如參照 JP-A-2004-327624、JP-A-2001-352007、JP-A-2003-142628）。

但當欲實現結合晶片之電路板的厚度小而密度高時，偶爾發生佈線板的翹曲問題。為了處理翹曲，例如具有指定厚度的板，諸如核心板須層合至半導體晶片的嵌置層，來遏止翹曲。但於此種層合結構中，發生幾乎未能實現佈線板的小型厚度和高密度的問題。

近年來，因以高速操作的半導體晶片產生大量熱量，故

有其中結合半導體晶片的佈線板由於產熱而可能發生翹曲。

如前文說明，難以縮小佈線板厚度，而同時遏止佈線板的翹曲。特別是當半導體晶片大量產熱時，更難以減少翹曲。

【發明內容】

鑑於前文情況而從事本發明之研究，提供一種新穎且有用的佈線板及其製造方法。

於本發明之實施例中，實現其中結合半導體晶片的佈線板之小型厚度，且遏止該佈線板的翹曲。

於若干實作中，本發明之一種佈線板包含：

半導體晶片；

半導體晶片嵌置於其中之絕緣層；

連接至該半導體晶片之佈線；以及

加強絕緣層用之加強層，該等加強層係分別形成於絕緣層之正面側上和絕緣層之背面側上。

根據本發明，可實現其中結合半導體晶片的佈線板之小型厚度，且遏止該佈線板的翹曲。

此外，當加強層係由預浸物材料製成時，容易形成加強層，且加強層較佳具有高度剛性。

於本發明之佈線板中，形成於絕緣層背面側上的加強層中之一加強層具有一開口部，

以及一欲連接至佈線之電極係形成於該開口部。

如此，容易於背面側上實現與半導體晶片的電連接。

於本發明之佈線板中，一欲連接至佈線之電極係形成於絕緣層正面側上的加強層中之另一加強層上方。

如此，容易於正面側上實現與半導體晶片的電連接。

本發明之佈線板進一步包含：

用來加強絕緣層之一額外加強層，該額外加強層係嵌置於絕緣層中。

如此，進一步改良佈線板之剛硬性。

本發明之佈線板進一步包含：

該半導體晶片輻射散熱用之一熱輻射區段。

如此，可實現半導體晶片之散熱。

於本發明之佈線板中，熱輻射區段包括形成於半導體晶片上的金屬層、和連接至該金屬層之熱輻射通孔插塞。

如此，可有效輻射半導體晶片之熱量。

於若干實作中，本發明之一種佈線板之製造方法包含：

於一支持板上形成第一加強層，該第一加強層加強一絕緣層；

於第一加強層上形成絕緣層和佈線，一半導體晶片係嵌置於該絕緣層，而該佈線係連接至該半導體晶片；

於絕緣層上形成第二加強層，該第二加強層可加強該絕緣層；以及

去除支持板。

根據本發明，可實現其中結合半導體晶片的佈線板之小型厚度，且遏止該佈線板的翹曲。

本發明之佈線板之製造方法進一步包含：

形成欲嵌置於絕緣層之第三加強層，該第三加強層可加強該絕緣層。

如此，進一步改良佈線板之剛硬性。

本發明之佈線板之製造方法進一步包含：

於半導體晶片上形成熱輻射區段，該熱輻射區段輻射該半導體晶片之熱量。

如此可實現半導體晶片之散熱。

於本發明之佈線板之製造方法中，第一加強層係形成為比第二加強層更厚。

如此，可有效遏止該佈線板的翹曲。

根據本發明，可實現其中結合半導體晶片的佈線板之小型厚度，且遏止該佈線板的翹曲。

【實施方式】

根據本發明之實施例之佈線板為其中結合半導體晶片之佈線板。佈線板包括：半導體晶片；半導體晶片嵌置於其中之絕緣層；連接至該半導體晶片之佈線；以及加強絕緣層用之加強層，該等加強層係分別形成於絕緣層之正面側上和絕緣層之背面側上。

如此，可組成之翹曲度較少的佈線板，平坦度高，且符合細微組配之佈線。此外，經由部分置換尋常積層（絕緣層），可符合加強層，因此尋常積層可施用至加強層。因此，容易以高可靠度形成佈線板，且可實現小型厚度。

現在，將參照附圖說明本發明之實施例如後。

[第一實施例]

圖 1 為剖面圖，示意顯示根據本發明之第一實施例之佈線板 100。參考圖 1，根據本發明之佈線板具有有半導體晶片 110 嵌置於其中之絕緣層 106，絕緣層係由諸如環氧樹脂之積層樹脂材料所組成。加強絕緣層 106 用之加強層 103 和 114 分別係形成為與絕緣層 106 之兩面接觸。

半導體晶片 110 係連接至佈線區段(說明如下)，且透過佈線區段而連接至形成於加強層 103 該側(該圖之底側，容後詳述)之電極 102、或連接至形成於加強層 114 該側(該圖之頂側，容後詳述)之電極 118。例如，電極 102 或電極 118 係連接至母板或其它裝置、或連接裝置。

於半導體晶片 110 之電極襯墊(未顯示於附圖)中，形成例如由金所製成之鈎狀凸塊 111。鈎狀凸塊 111 例如係經由焊料連接區段 109，而連接至嵌置於絕緣層 106 的佈線區段 108。此外，於半導體晶片 110 底側，可形成底填補層 110A。

於根據本實施例之佈線板 100 中，佈線區段 105、佈線區段 113、和佈線區段 116 係以銅形成，因而除了佈線區段 108，可積層此等佈線區段。

佈線區段 105 包括通孔插塞 105a 和圖案佈線 105b。通孔插塞 105a 係形成於加強層 103 的開口部。於加強層 103 上，形成連接至通孔插塞 105a 的圖案佈線 105b。

於佈線區段 105 上，形成連接至佈線區段 105 的佈線區段 108，且係嵌置於絕緣層 106。

佈線區段 108 包括形成於圖案佈線 105b 上的通孔插塞

108a、和連接至通孔插塞 108a 的圖案佈線 108b。如前文說明，半導體晶片 110 係經由焊料連接區段 109 和鈎狀凸塊 111，而連接至圖案佈線 108b。

此外，於佈線區段 108 上，嵌置連接至佈線區段 108 的佈線區段 113，且係形成於絕緣層 106。佈線區段 113 包括形成於圖案佈線 108b 上的通孔插塞 113a、和連接至通孔插塞 113a 的圖案佈線 113b。

此外，於佈線區段 113 上，形成連接至佈線區段 113 的佈線區段 116。佈線區段 116 包括形成於圖案佈線 113b 上的通孔插塞 116a、和連接至通孔插塞 116a 的圖案佈線 116b。

通孔插塞 116a 係形成於從絕緣層 106 該側而形成至加強層 114 的開口部，而圖案佈線 116b 係形成於加強層 114 上。

於加強層 103 的開口部，形成連接至通孔插塞 105a 的電極 102。於圖案佈線 116b 上，分別形成電極 118。如此，欲連接的物件容易分別經由底側和頂側而電連接至半導體晶片。

此外，焊料抗蝕劑層 119 和 117 分別係形成為可覆蓋加強層 103 和加強層 114。於焊料抗蝕劑層上，形成暴露出電極的開口部。

此外，視需要例如焊料球 120 形成於電極 102。焊料球可形成於電極 118。

於本實施例之佈線板 100 中，形成其中嵌置半導體晶片

110 之絕緣層 106 或佈線區段，因而夾置於加強層 103 與加強層 114 間。因此，可形成有半導體晶片結合於其中的佈線板之翹曲減少，且平坦度高，又可符合細微形成佈線的佈線板。

舉例言之，加強層 103 和 114 較佳係經由使用預浸物材料形成。預浸物材料係稱作為有機芯材，或偶爾簡稱為芯材，而當形成多層佈線板(積層板)時，可用作為芯板材料。

舉例言之，預浸物材料具有結構為環氧型樹脂材料浸漬玻璃纖維，及固化；顯示剛硬度高於尋常積層樹脂材料的剛硬度之剛性。例如積層樹脂材料之彈性模量(楊氏模量)約為 5 GPa 至 8 GPa。比較上，預浸物材料的彈性模量為 20 GPa 或以上，預浸物材料具有高度剛性。結果，可減少佈線板的翹曲。

加強層 103 和 114 的形成材料非僅限於預浸物材料，例如，可採用具有高度剛性的模塑樹脂。此外，作為形成加強層 103 和 114 之材料，可使用諸如金屬之材料。當使用諸如金屬的導電材料時，較佳係加入佈線區段與加強層的絕緣結構。

此外，根據本實施例之佈線板可根據尋常積層方法形成，而可縮小佈線板厚度。

現在，將說明根據使用圖 2A 至圖 2V 之程序製造佈線板之方法。

首先，圖 2A 所示之方法中，準備支持板 101，其係以導電材質例如銅製成，具有厚度 200 微米。

然後，於圖 2B 所示方法中，藉微影術方法形成抗蝕劑圖案(未顯示於附圖)於支持板 101 上，形成電極 102，其具有例如金層 102a、鎳層 102b、和銅層 102c，以抗蝕劑圖案作為遮罩，藉電解鍍覆積層的結構。於電解鍍覆中，因支持板 101 係作為路徑，電流經由該路徑供應，支持板 101 較佳係由導電材料製成，更佳係由具有低電阻之材料，例如銅。

然後，於圖 2C 所示之方法中，預浸物材料製成的加強層 103 係形成於支持板 101，因而覆蓋電極 102。於加強層 103 形成後，例如藉雷射形成通孔 103A，而暴露電極 102。

於圖 2D 所示方法中，視需要進行去除污物處理，來去除通孔的殘餘物料，來進行加強層 103 之表面處理，以及然後，於加強層 103 表面上藉無電鍍覆處理形成銅晶種層 104 和電極 102 表面。

然後，於圖 2E 所示之方法中，藉微影術方法，形成抗蝕劑圖案(未顯示於附圖)。然後，通孔插塞 105a 形成於通孔 103A，連接至通孔插塞 105a 的圖案佈線 105b，係使用抗蝕劑圖案作為遮罩，藉銅電解鍍覆來形成佈線區段 105。

於佈線區段 105 形成後，抗蝕劑圖案經分離，來藉蝕刻，去除暴露的額外晶種層。

然後，於圖 2F 所示之方法中，例如由熱固性環氧樹脂所製成的絕緣層 106 (積層)形成於加強層 103 上，而覆

蓋佈線區段 105。此外，於絕緣層中，藉雷射形成通孔 106A，故暴露出圖案佈線 105b 部分。

隨後，於圖 2G 所示之方法中，以圖 2D 所示方法之相同方式，視需要進行除污處理，來去除通孔之殘餘物料，以及進行絕緣層 106 的表面處理，以及然後，銅晶種層 107 藉無電鍍覆法，形成於絕緣層 106 表面上、和圖案佈線 105b 的暴露面上。

然後，於圖 2H 所示之方法中，以圖 2E 所示方法之相同方式，形成抗蝕劑圖案(未顯示於附圖)。然後，通孔插塞 108a 形成於通孔 106A，連接至通孔插塞 108a 的圖案佈線 108b 係使用抗蝕劑圖案作為遮罩，藉銅電解鍍覆而形成於絕緣層 106 上，來形成佈線區段 108。

於佈線區段 108 形成後，抗蝕劑圖案從晶種層撕離，來藉蝕刻去除暴露出的額外晶種層。

然後，於圖 2I 所示之方法中，例如由熱固性環氧樹脂所製成的絕緣層(積層) 106a 係形成於絕緣層 106 上，藉此覆蓋佈線區段 108。因絕緣層 106a 實質上係與絕緣層 106 完全一體成形，故於圖 2I 之後，絕緣層 106 係指包括絕緣層 106a 之一層。

隨後，於圖 2J 所示之方法中，開口部 106B 例如藉雷射形成於絕緣層 106 上，來暴露圖案佈線 108b 之一部分。

然後，於圖 2K 所示之方法中，視需要進行除污處理，來去除開口部的殘餘材料，進行絕緣層 106 的表面處理，以及然後，焊料連接區段 109 例如藉電解鍍覆法，形成於

開口部 106B。

然後，於圖 2L 所示之方法中，例如由金製成的、具有鈎狀凸塊 111 之半導體晶片 110 係安裝於佈線區段 108 上，讓鈎狀凸塊 111 與焊料連接區段 109 相對應。此種情況下，若有所需，較佳進行焊料連接區段 109 的再流處理，來令人滿意地達成焊料連接區段 109 電連接至鈎狀凸塊 111。進一步，底填補層 110A 較佳視需要形成於半導體晶片 110 與絕緣層 106 間。

然後，於圖 2M 所示之方法中，例如熱固性環氧樹脂製成的絕緣層（積層）106b 係形成於絕緣層 106 上，藉此覆蓋半導體晶片 110。因絕緣層 106b 實質上完全與絕緣層 106 一體成形，故於圖 2M 之後，絕緣層 106 係指包括絕緣層 106b 之層。

隨後，於圖 2N 所示之方法中，通孔 106C 例如藉雷射形成於絕緣層 106 上，來暴露圖案佈線 108b 之一部分。

然後，視需要進行除污處理，來去除通孔的殘餘材料，進行絕緣層 106 的表面處理，以及然後，藉無電鍍覆法，形成銅晶種層 112 形成於絕緣層 106 和圖案佈線 108b 表面上。

於圖 2O 所示之方法中，以如同圖 2H 所示之相同方式，藉微影術方法，形成抗蝕劑圖案（未顯示於附圖）。然後，通孔插塞 113a 形成於通孔 106C，連接至通孔插塞 113a 的圖案佈線 113b，係使用抗蝕劑圖案作為遮罩，藉銅電解鍍覆形成於絕緣層 106 上，來形成佈線區段 113。

於佈線區段 113 形成後，抗蝕劑圖案從晶種層分離，來藉蝕刻，去除暴露的額外晶種層。

然後，於圖 2P 所示之方法中，例如由熱固性環氧樹脂所製成的絕緣層(積層) 106c 形成於絕緣層 106 上，而覆蓋佈線區段 113。因絕緣層 106c 實質上係完全與絕緣層 106 一體成形，故於圖 2P 後，絕緣層 106 係指包括絕緣層 106c 之一層。

此外，例如由預浸物材料製成的加強層 114 係形成於絕緣層 106c 上。於形成加強層 114 後，通孔 114A 例如係藉雷射形成於加強層 114 和絕緣層 106，來暴露出圖案佈線 113b。

然後，於圖 2Q 所示之方法中，視需要進行除污處理，來去除通孔之殘餘物料，以及進行絕緣層 106 和加強層 114 的表面處理，以及然後，銅晶種層 115 藉無電鍍覆法，形成於通孔內壁表面上、加強層 114 表面上、和圖案佈線 113b 的暴露面上。

然後，於圖 2R 所示之方法中，以圖 20 所示方法之相同方式，形成抗蝕劑圖案(未顯示於附圖)。然後，通孔插塞 116a 形成於通孔 114A，連接至通孔插塞 116a 的圖案佈線 116b 係使用抗蝕劑圖案作為遮罩，藉銅電解鍍覆而形成於加強層 114 上，來形成佈線區段 116。

於佈線區段 116 形成後，抗蝕劑圖案從晶種層撕離，來藉蝕刻去除暴露出的額外晶種層。

然後，於圖 2S 所示之方法中，形成具有開口部 117A(圖

案佈線 116b 部分暴露出)之焊料抗蝕劑層 117，來覆蓋加強層 114。

然後，於圖 2T 所示之方法中，例如由鎳/金製成的電極 118 係形成於從開口部 117A 暴露出的圖案佈線 116b 上。

然後，於圖 2U 所示之方法中，例如藉濕蝕刻法去除。然後，於圖 2V 所示之方法中，形成具有開口部 119A (電極 102 從其中暴露出)之焊料抗蝕劑層 119，來覆蓋加強層 103。

隨後，形成焊料球 120 於電極 102，故形成圖 1 所示佈線板 100。

因使用無芯結構(支持板被去除的結構)，來將尋常積層方法應用於前述製造方法，故可實現輕薄短小的佈線板，可藉加強層 103 和 114 而減少翹曲。如此，可形成具有細小形成之佈線區段和小型厚度的佈線板。

進一步地，較佳形成加強層 103 比加強層 114 更厚，原因在於於佈線板之製造過程中熱應力時間朝向下層增加。舉例言之，絕緣層 106 係經由積層熱固性樹脂材料而形成。於前述實施例中，雖然刪除其說明，但每次積層熱固性樹脂材料時，較佳提供熱固處理。因此，因熱應力時間係於佈線板下(底層側)加強層增加，故下加強層較佳係形成為比上(頂層側)加強層更厚，來減少翹曲。

至於佈線板 100 之厚度實例，例如當加強層 103 厚度係設定為 80 微米，而加強層 114 厚度係設定為 40 微米時，可形成具有總厚度 440 微米之佈線板。

須瞭解積層佈線非僅限於實施例之數目，而可有各種變化和形式。

此外，於本實施例中，例如由銅製成的支持板 101 藉蝕刻去除。但另外，例如經由製備於其上施用黏著離型帶的支持板 101，支持板 101 可設有離型層於欲接觸加強層 103 之該側上。較佳離型層之黏著強度可藉加熱而降低。於此種情況下，如圖 2U 所示，於從加強層 103 去除支持板 101 之步驟中，經由例如使用烤爐加熱整個佈線板，而從離型層撕離加強層 103。

[第二實施例]

第一實施例所述之佈線板可形成為如後文說明之翹曲減少的結構。

圖 3 示意顯示根據第二實施例之佈線板 100A 之剖面圖。附圖中，前文已經說明之零組件標示以相同的元件符號，且將刪除其說明。

參考圖 3，於根據本實施例之佈線板 100A 中加強絕緣層 106 之加強層 121 係嵌置於絕緣層 106 內，且係形成於加強層 103 與加強層 114 間。

此外，於加強層 121 中，形成通孔插塞 113a 貫穿其中的開口部 121A。藉此方式，除了第一實施例所示結構外，加強層進一步加至絕緣層 106，故佈線板的剛硬性進一步改良，更加提高遏止佈線板翹曲的效果。

進一步地，當製造根據本實施例之佈線板 100A 時，於第一實施例所述製造方法中，於圖 2L 所述處理程序後，

可增加加強層 121 之形成程序。隨後之處理係與第一實施例之處理相同。如此，可製造佈線板 100A。

此外，加強層 121 例如係由類似加強層 103 和 114 之預浸物材料製成，但也可經由使用模塑樹脂或金屬材料製成。

[第三實施例]

近年來，發生高速操作的半導體晶片產生大量熱量，故偶爾於其中結合半導體晶片的佈線板中發生翹曲的問題。

如此，當輻射半導體晶片的熱量用之熱輻射區段係加至第一實施例或第二實施例所示之佈線板時，期望減少因產熱造成半導體晶片受損或操作不完美，且減少因產熱造成的佈線板翹曲。

圖 4 為剖面圖，示意顯示根據本發明之第三實施例之佈線板 100B。於附圖中，前述零組件係標示以相同的元件符號，且刪除其說明。

參考圖 4，於根據本實施例之佈線板 100B 中，熱輻射區段 200 係形成用來輻射(冷卻)半導體晶片 110 之熱量。熱輻射區段 200 包括形成於半導體晶片 110 上的金屬層 201、連接至金屬層 201 且係形成為豎立於金屬層 201 上的熱輻射通孔插塞 202、以及形成於熱輻射通孔插塞 202 上而由例如鎳/金製成的電極 203。

金屬層具有鉻/銅或鈦/銅結構，且係形成於半導體晶片 110 之裝置面的背側上。此外，例如由銅製成的熱輻射通孔插塞 202，其係連接至金屬層 201 且係形成為豎立於金

屬層 201 上；且允許其側面接觸絕緣層 106、加強層 114 和焊料抗蝕劑層 117。

如前文說明，因形成金屬層 201 和熱輻射通孔插塞 202，故於半導體晶片 110 產生的熱可被有效輻射。如此，可有效遏止因熱造成半導體晶片的故障、或操作不完美、或佈線板的翹曲。

此外，電極 203 係形成於從形成於焊料抗蝕劑層 117 的開口部暴露出的熱輻射通孔插塞 202 上。舉例言之，於電極 203 上，可視需要形成焊料球。如此，電極可連接至欲連接至佈線板諸如主機板的物件上。例如，當熱輻射通孔插塞 202 係連接至欲經由電極 203 連接的物件時，可更有效輻射熱，來有效排放於半導體晶片產生的熱至欲連接的物件。

現在，將根據參照圖 5A 至圖 5J 之程序，說明佈線板 100B 之製造方法。附圖中，前文已經說明之零組件標示以相同的元件符號，而將刪除其說明。未說明之零組件係與第一實施例相同。

圖 5A 所示處理程序係與第一實施例所述圖 2M 所示之製法之程序相對應。換言之，進行第一實施例之圖 2A 至 2M 所示方法，來獲得圖 5A 所示狀態。但於本實施例中，於半導體晶片 110 安裝於佈線區段上之前，具有例如鉻/銅或鈦/銅製成之結構的金屬層 201 係藉濺鍍法，形成於半導體晶片 110 之裝置面的背側上。

然後，於圖 5B 所示方法(與第一實施例之圖 2N 所示方

法相對應之方法)中，通孔 106C 係形成於絕緣層 106 上，到達金屬層 201 之通孔 106D 例如係藉雷射形成。

此種情況下，金屬層作為雷射的阻障層，來防止形成於半導體晶片上的裝置免於因雷射而受損。換言之，金屬層 201 促成熱輻射，且於佈線板之製法中，用作為半導體晶片之裝置之保護層。此外，金屬層可有效改良於隨後處理程序形成於通孔的熱輻射通孔插塞與半導體晶片間的黏著力。

然後，視需要進行除污處理，來去除通孔的殘餘物料，且進行絕緣層 106 的表面處理。然後，銅晶種層 112 藉無電鍍覆法，形成於絕緣層 106 表面上，包括通孔之內壁面、圖案佈線 108b 之表面、和金屬層 201 表面。

然後，於圖 5C 所示方法(與第一實施例之圖 20 所示方法相對應之方法)中，形成佈線區段 113，熱輻射通孔插塞 202A 係形成於通孔 106D。

於圖 5D 所示方法(與第一實施例之圖 2P 所示方法相對應之方法)中，絕緣層 106c 係以第一實施例之相同方式形成，來形成例如由預浸物材料所製成之加強層 114 於絕緣層 106c 上。進一步地，藉雷射形成通孔 114A 和形成通孔 114B 於預浸物材料 114 上。

然後，於圖 5E 所示方法(與第一實施例之圖 2Q 所示方法相對應之方法)中，視需要進行除污處理，來去除通孔之殘餘物料，以及進行絕緣層 106 和加強層 114 的表面處理。然後，銅晶種層 115 形成於通孔 114A 和 114B 之內壁

面、加強層 114 表面、圖案佈線 113b 表面、和熱輻射通孔插塞 202A 表面上。

然後，於圖 5F 所示方法(與第一實施例之圖 2R 所示方法相對應之方法)中，藉銅電解鍍覆法形成佈線區段 116，形成熱輻射通孔插塞 202B，俾積層於熱輻射通孔插塞 202A 上。如此，形成包括熱輻射通孔插塞 202A 和 202B 的熱輻射通孔插塞 202。

在佈線區段 116 和熱輻射通孔插塞 202 形成之後，將抗蝕劑圖案撕離以藉由蝕刻處理程序去除暴露出的多餘晶種層。

於圖 5G 至圖 5J 所示隨後處理中，進行與第一實施例之圖 2S 至圖 2V 相對應之處理程序，因而形成佈線板 100B。

於本實施例中，佈線板可以第一實施例之相同方式形成，但圖 5G 所示處理程序除外，熱輻射通孔插塞 202 從其中暴露出的開口部 117B 係形成於焊料抗蝕劑層 117 上；於圖 5H 所示處理程序中，當形成電極 118 時，電極 203 係形成於熱輻射通孔插塞 202 上。

於根據本發明之實施例之製造方法中，可形成半導體晶片之熱輻射區段，而比較第一實施例之製造方法，並未增加製程數目。

此外，須瞭解熱輻射區段之結構並非限於本實施例，例如可對其材料(金屬材料種類)或其結構(熱輻射通孔插塞數目、其位置等)做出多項修改和變化。

較佳實施例係如前文說明，但本發明非僅限於前述特定

實施例，而可於申請專利範圍之範圍內做出多種修改及變化。

根據本發明，可實現其中結合半導體晶片的佈線板之小型厚度，且遏止該佈線板的翹曲。

熟諳技藝人士顯然易知，可未悖離本發明之精髓和範圍，對本發明之較佳具體實施例做出多種修改和變化。如此，預期本發明涵蓋符合隨附之申請專利範圍及其相當範圍之全部修改與變化。

【圖式簡單說明】

圖 1 為略圖，顯示根據第一實施例之佈線板。

圖 2A 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 1 號)。

圖 2B 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 2 號)。

圖 2C 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 3 號)。

圖 2D 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 4 號)。

圖 2E 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 5 號)。

圖 2F 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 6 號)。

圖 2G 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 7 號)。

圖 2H 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 8 號)。

圖 2I 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 9 號)。

圖 2J 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 10 號)。

圖 2K 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 11 號)。

圖 2L 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 12 號)。

圖 2M 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 13 號)。

圖 2N 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 14 號)。

圖 2O 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 15 號)。

圖 2P 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 16 號)。

圖 2Q 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 17 號)。

圖 2R 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 18 號)。

圖 2S 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 19 號)。

圖 2T 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 20 號)。

圖 2U 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 21 號)。

圖 2V 為略圖，顯示根據製造程序製造圖 1 所示佈線板之方法(第 22 號)。

圖 3 為略圖，顯示根據第二實施例之佈線板。

圖 4 為略圖，顯示根據第三實施例之佈線板。

圖 5A 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 1 號)。

圖 5B 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 2 號)。

圖 5C 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 3 號)。

圖 5D 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 4 號)。

圖 5E 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 5 號)。

圖 5F 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 6 號)。

圖 5G 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 7 號)。

圖 5H 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 8 號)。

圖 5I 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 9 號)。

圖 5J 為略圖，顯示根據製造程序製造圖 4 所示佈線板之方法(第 10 號)。

【主要元件符號說明】

100	佈線板
100A	佈線板
100B	佈線板
102	電極
102a	金層
102b	鎳層
102c	銅層
103	加強層
103A	通孔
104	晶種層
105	佈線區段
105a	通孔插塞
105b	圖案佈線
106	絕緣層
106a	絕緣層
106A	通孔
106b	絕緣層
106B	開口部
106c	絕緣層

106C	通孔
106D	通孔
107	晶種層
108	佈線區段
108a	通孔插塞
108b	圖案佈線
109	焊料連接區段
110	半導體晶片
110A	底填補層
111	鉤狀凸塊
112	晶種層
113	佈線區段
113a	通孔插塞
113b	圖案佈線
114	加強層
114A	通孔
114B	通孔
115	晶種層
116	佈線區段
116a	通孔插塞
116b	圖案佈線
117	焊料抗蝕劑層
117B	開口部
118	電極

- 119 焊料抗蝕劑層
- 119A 開口部
- 120 焊料球
- 121 加強層
- 121A 開口部
- 200 熱輻射區段
- 201 金屬層
- 202 熱輻射通孔插塞
- 203 電極

十、申請專利範圍：

1. 一種佈線板，包含：

半導體晶片；

半導體晶片嵌置於其中之絕緣層；

連接至該半導體晶片之佈線；以及

加強絕緣層用之加強層，該等加強層係分別形成於絕緣層之正面側上和絕緣層之背面側上及係藉由該絕緣層而與該半導體晶片隔開，

其中該半導體晶片嵌置於該絕緣層中，使得該絕緣層圍繞且直接地在該半導體晶片之曝露表面上。

2. 如申請專利範圍第 1 項之佈線板，其中該等加強層係由預浸物材料製成。

3. 如申請專利範圍第 1 項之佈線板，其中該形成於絕緣層背面側上的加強層中之一加強層具有一開口部，

以及一欲連接至佈線之電極係形成於該開口部。

4. 如申請專利範圍第 1 項之佈線板，其中一欲連接至佈線之電極係形成於絕緣層正面側上的加強層中之另一加強層上方。

5. 如申請專利範圍第 1 項之佈線板，進一步包含：

用來加強絕緣層之一額外加強層，該額外加強層係嵌置於絕緣層中。

6. 如申請專利範圍第 1 項之佈線板，進一步包含：

該半導體晶片輻射散熱用之一熱輻射區段。

7. 如申請專利範圍第 6 項之佈線板，其中該熱輻射區段

包括形成於半導體晶片上的金屬層、和連接至該金屬層之熱輻射通孔插塞。

8. 如申請專利範圍第 1 項之佈線板，其中該形成於絕緣層背面側上之加強層中之一加強層係形成為比形成於絕緣層正面側上之加強層中之另一加強層更厚。

9. 一種佈線板之製造方法，該方法包含：

於一支持板上形成第一加強層，該第一加強層加強一絕緣層；

於第一加強層上形成絕緣層和佈線，一半導體晶片係嵌置於該絕緣層，使得該絕緣層圍繞且直接地在該半導體晶片之曝露表面上，而該佈線係連接至該半導體晶片；

於絕緣層上形成第二加強層，該第二加強層可加強該絕緣層；以及

去除支持板，

其中該第一加強層及該第二加強層藉由該絕緣層而與該半導體晶片隔開。

10. 如申請專利範圍第 9 項之佈線板之製造方法，進一步包含：

形成欲嵌置於絕緣層之第三加強層，該第三加強層加強該絕緣層。

11. 如申請專利範圍第 9 項之佈線板之製造方法，進一步包含：

於半導體晶片上形成熱輻射區段，該熱輻射區段輻射該半導體晶片之熱量。

12. 如申請專利範圍第 9 項之佈線板之製造方法，其中該第一加強層係形成為比第二加強層更厚。

圖 1

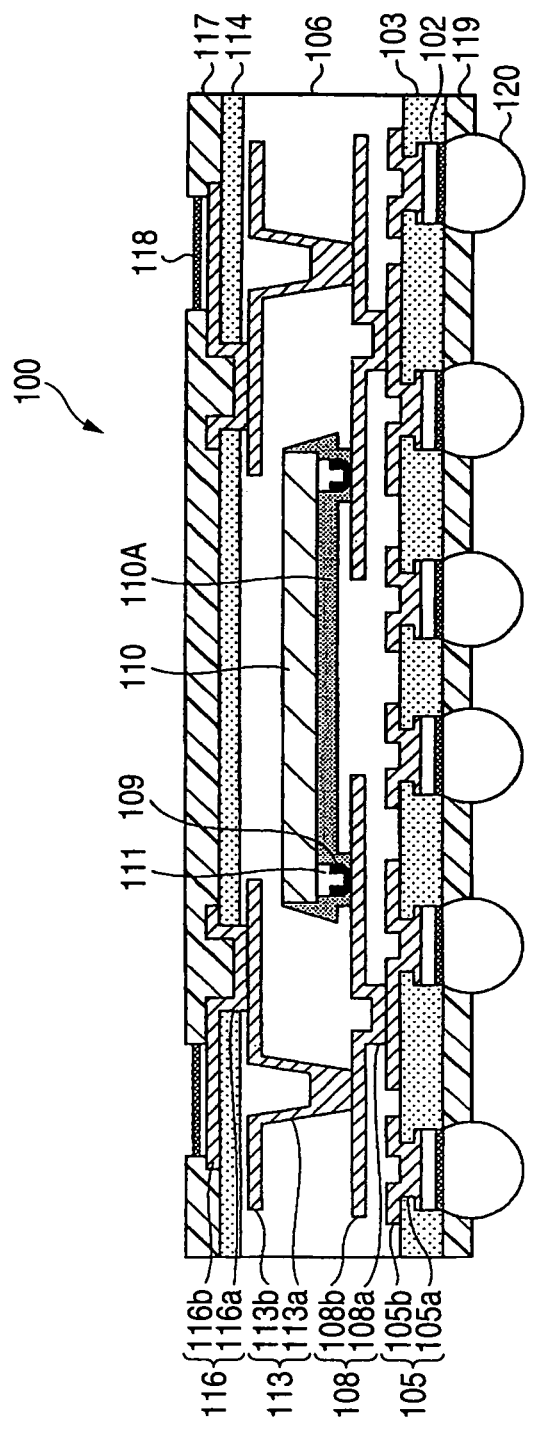


圖 2A

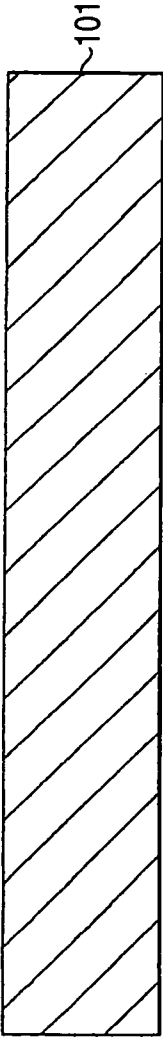
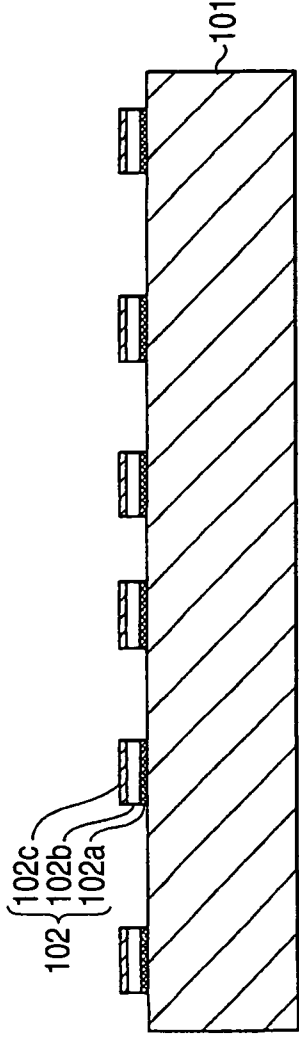


圖 2B



2C



2D



圖 2E

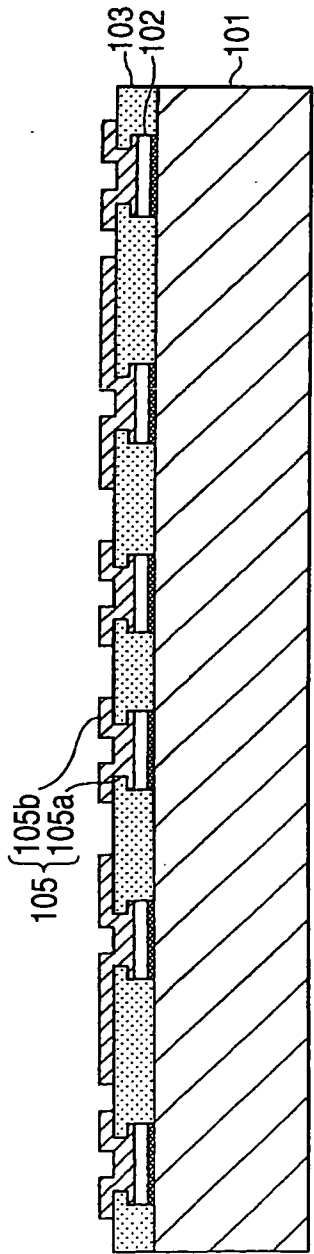


圖 2F

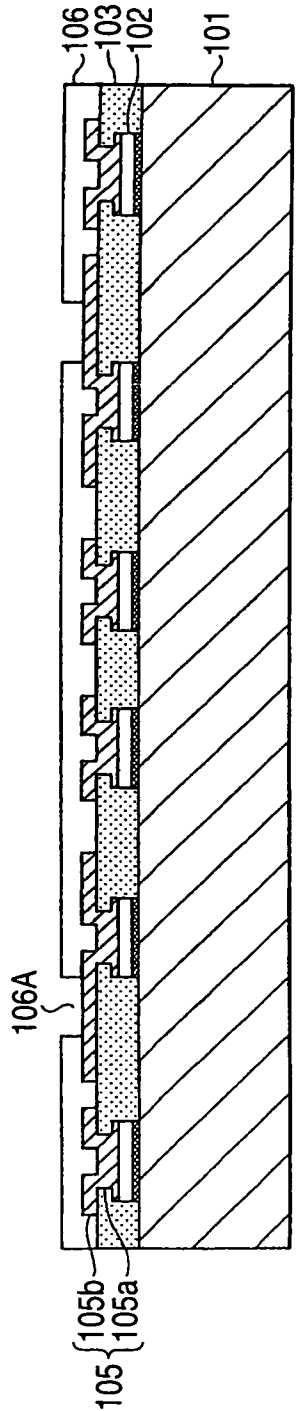


圖 2G

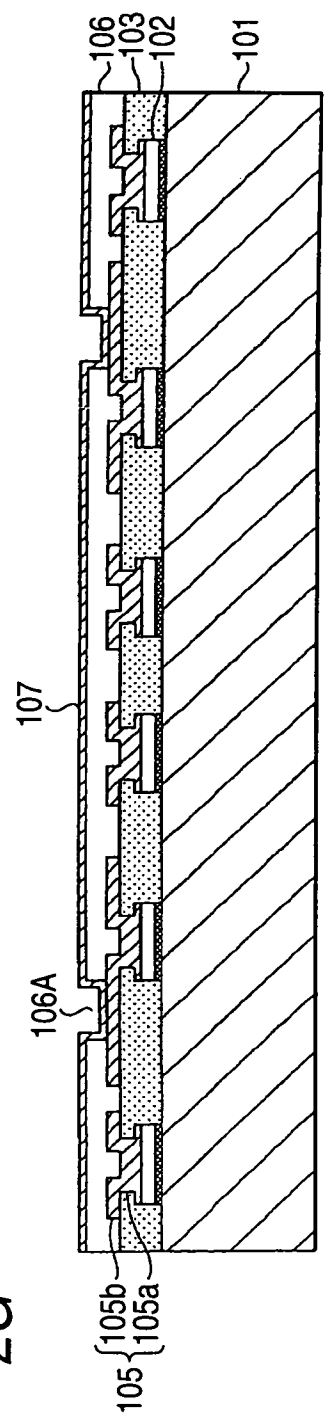


圖 2H

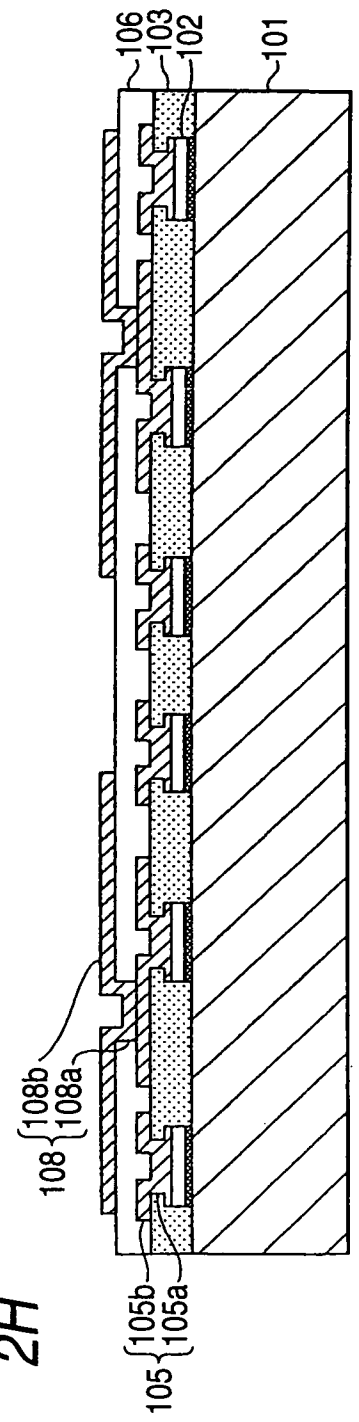


圖 2I

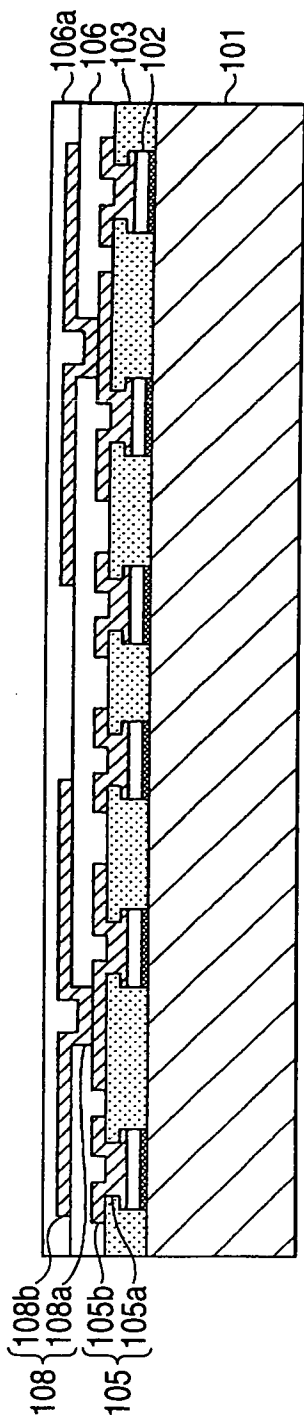


圖 2J

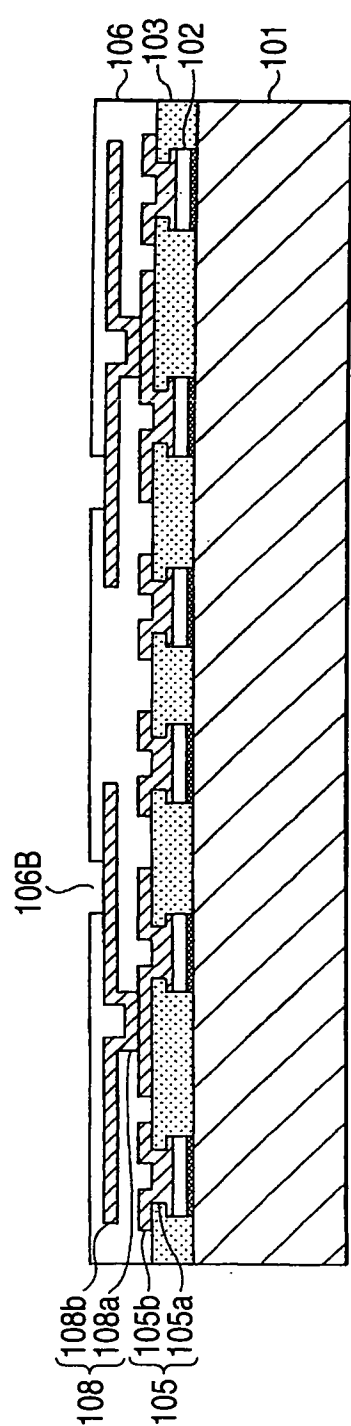


圖 2K

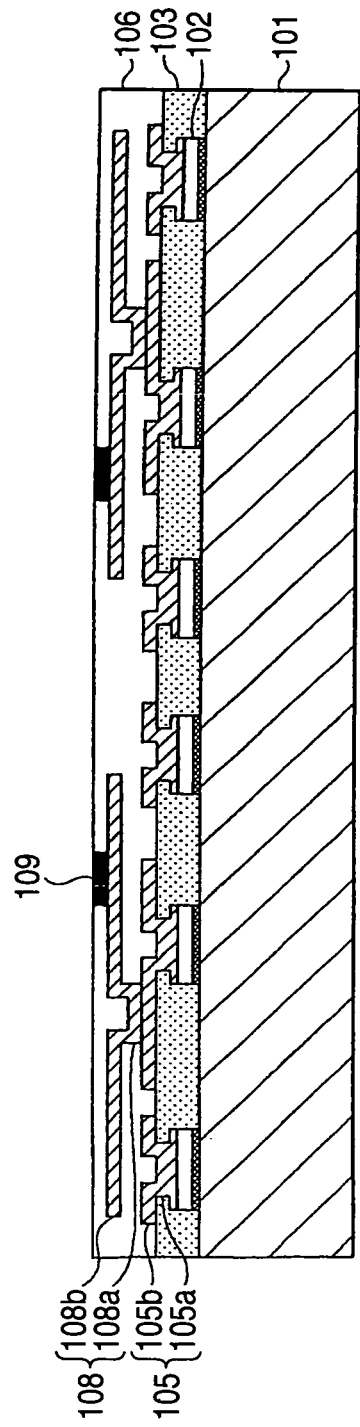


圖 2L

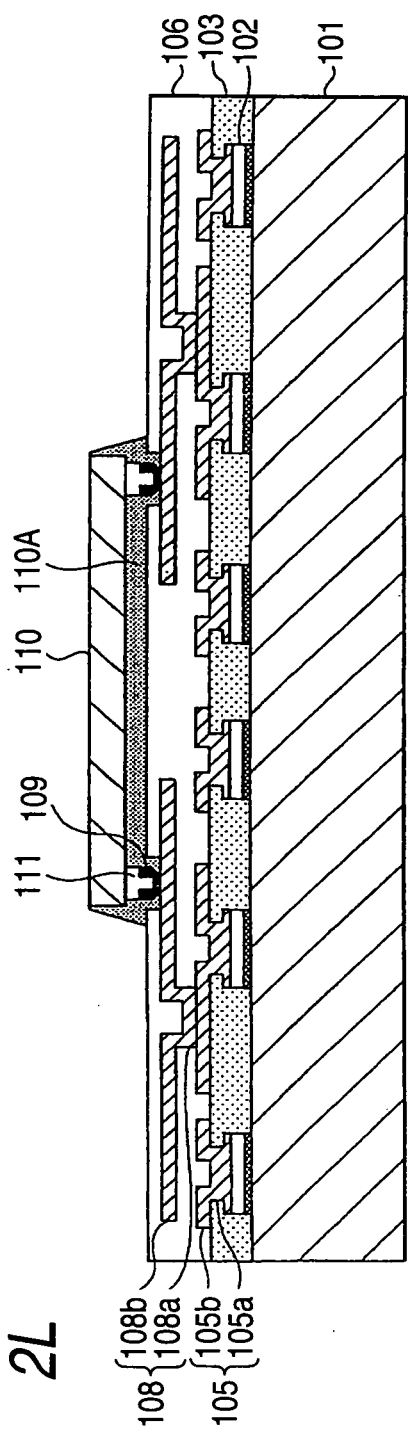


圖 2M

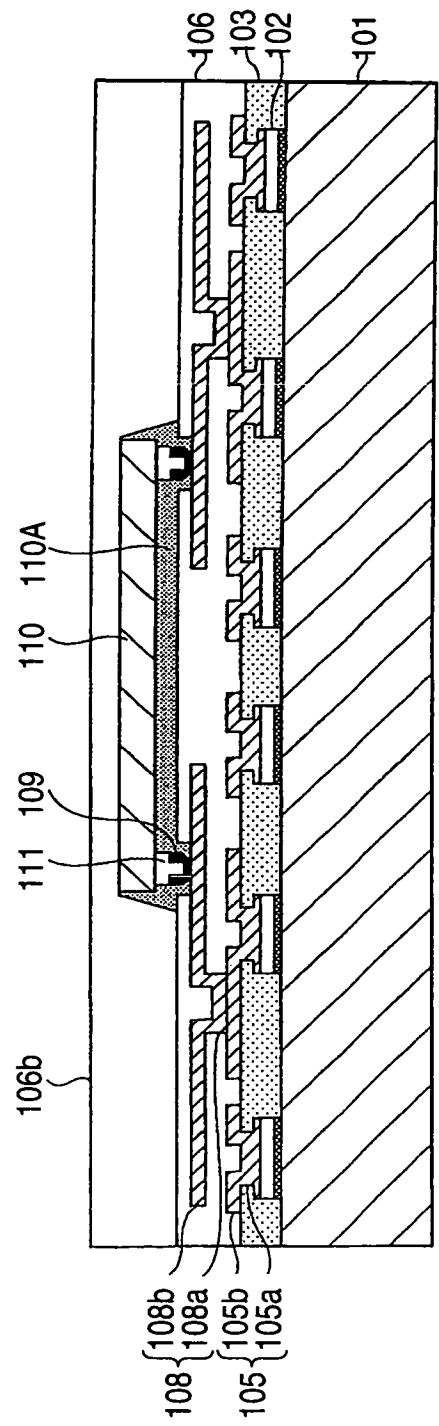


圖 2N

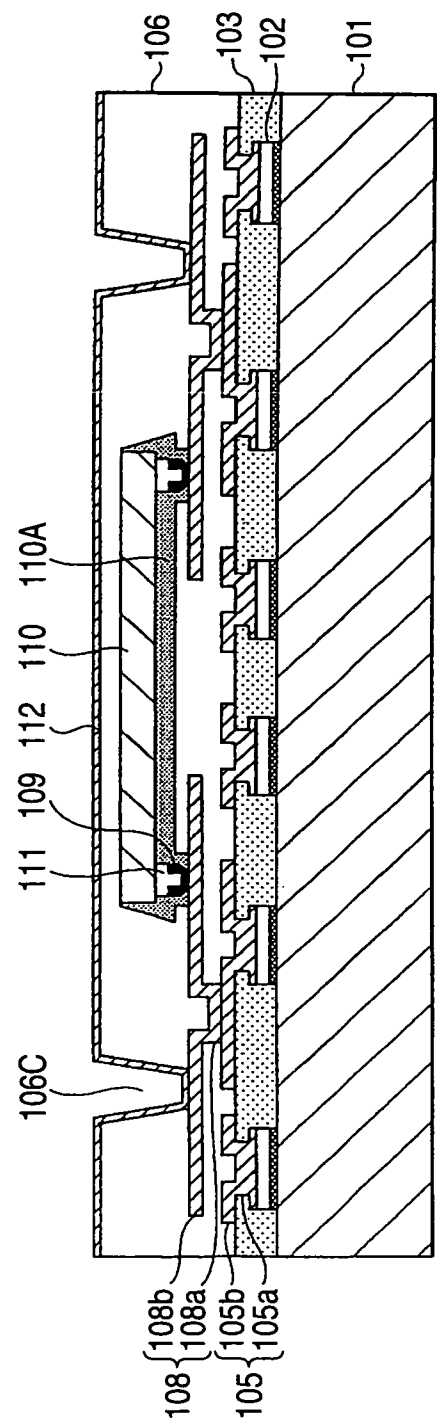


圖 20

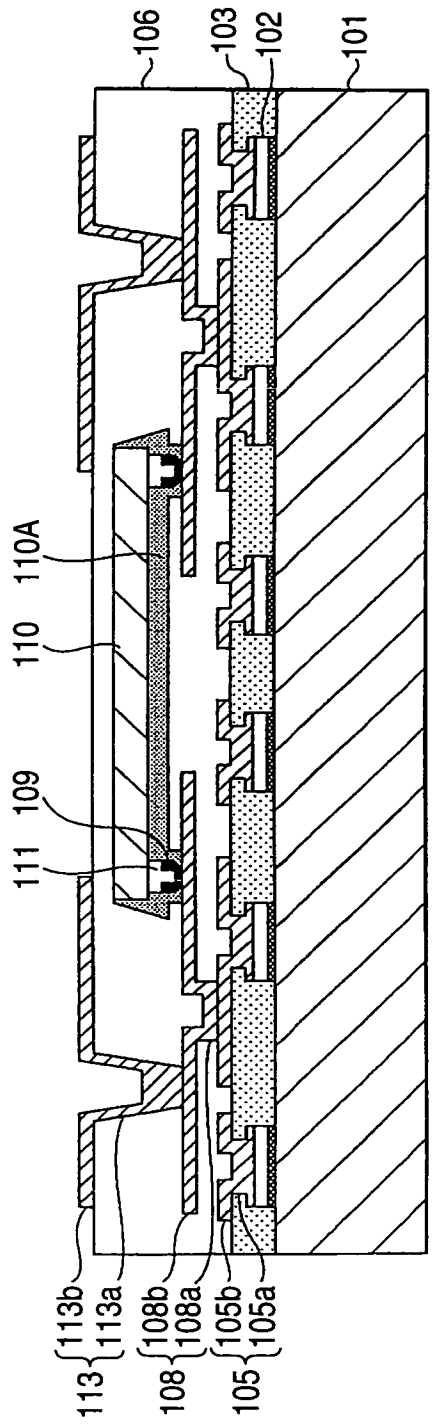


圖 2P

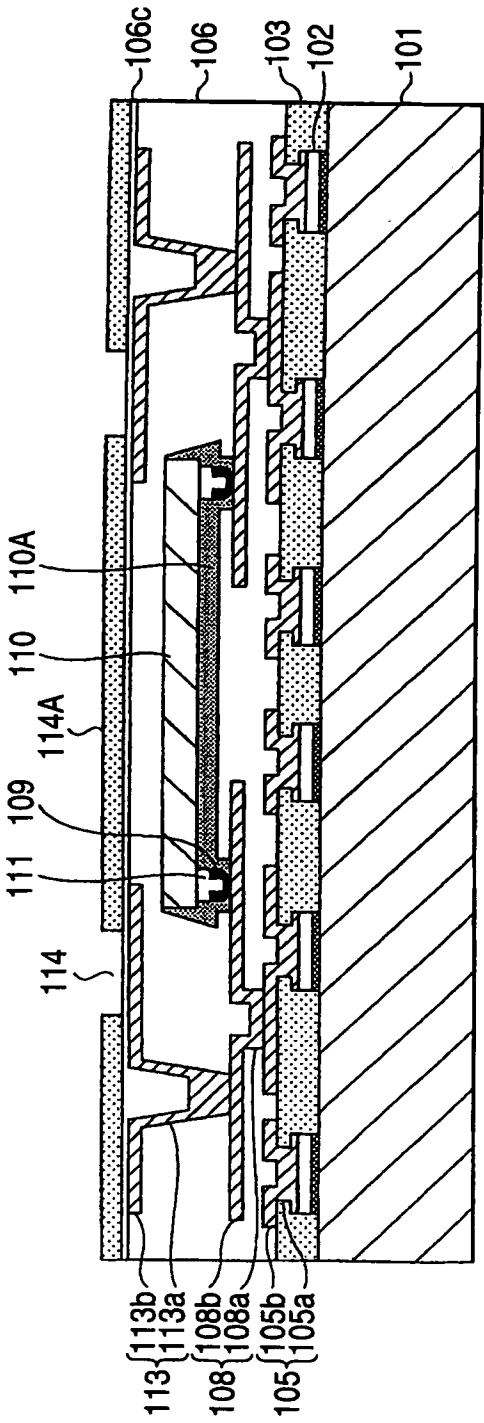
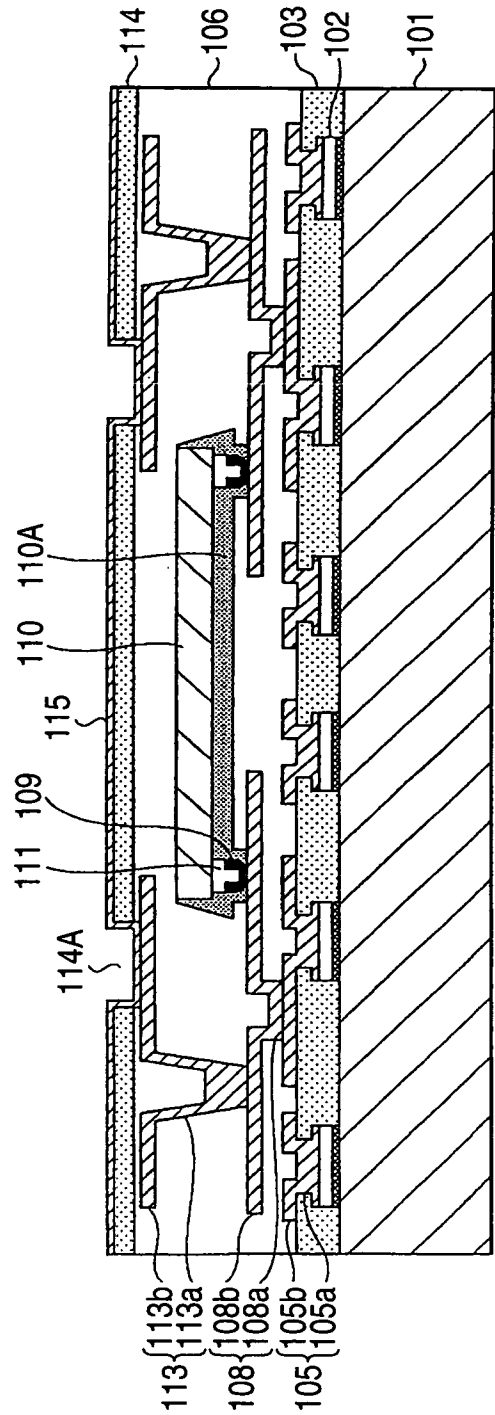
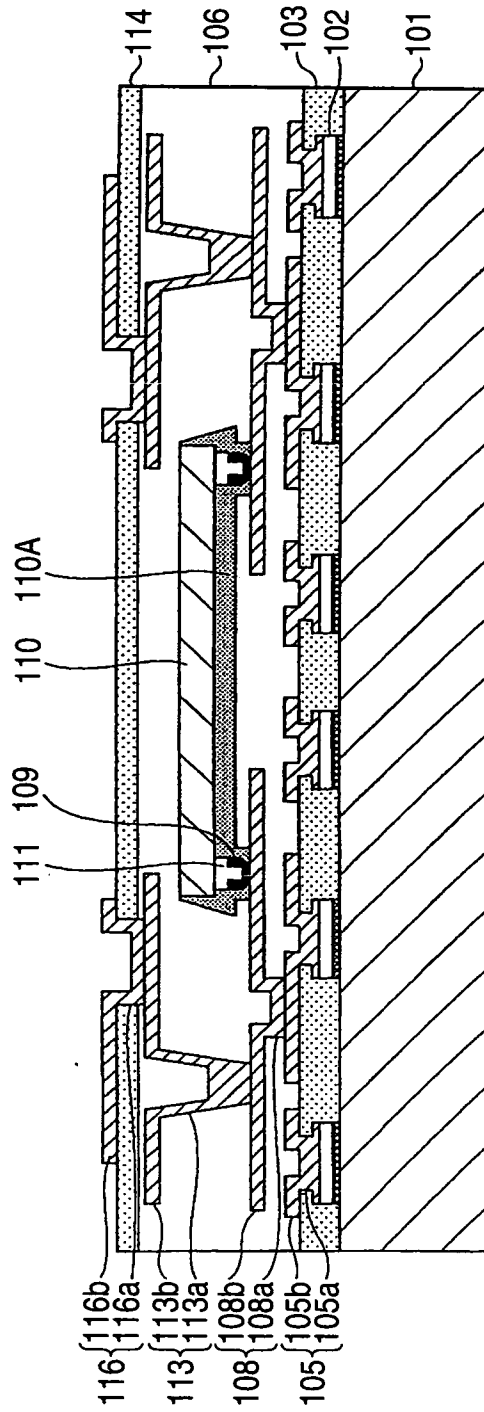


圖 2Q





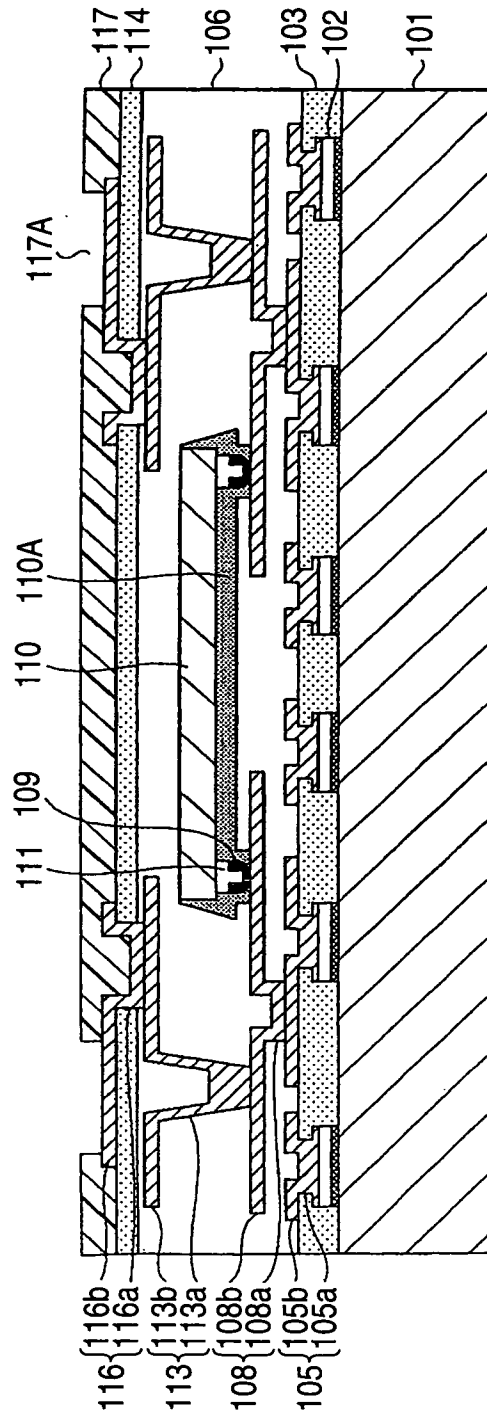


圖 2T

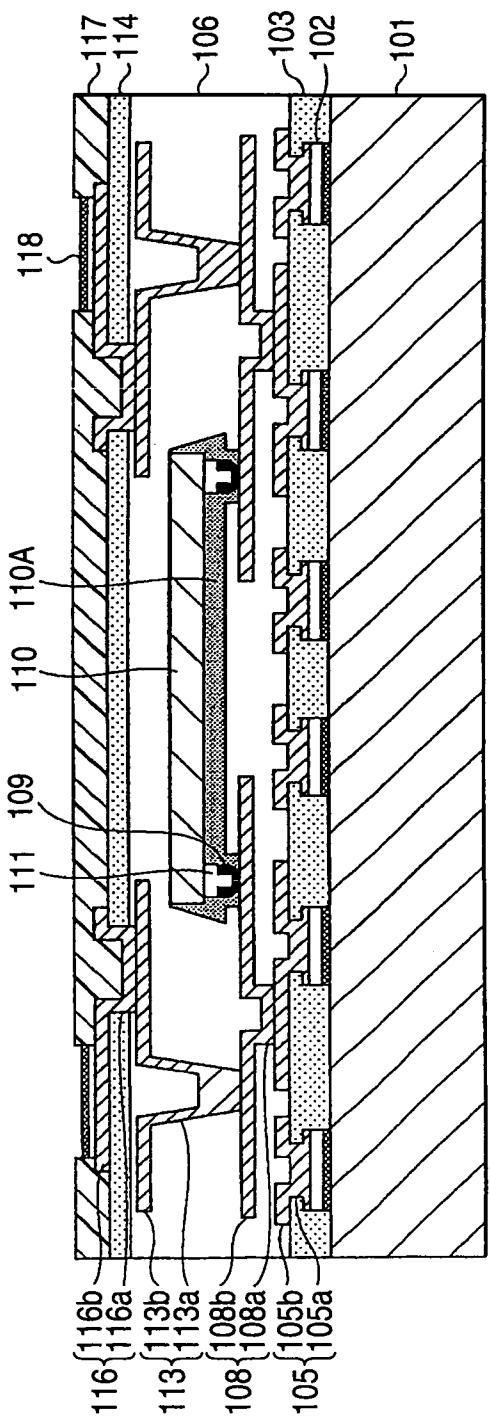


圖 2U

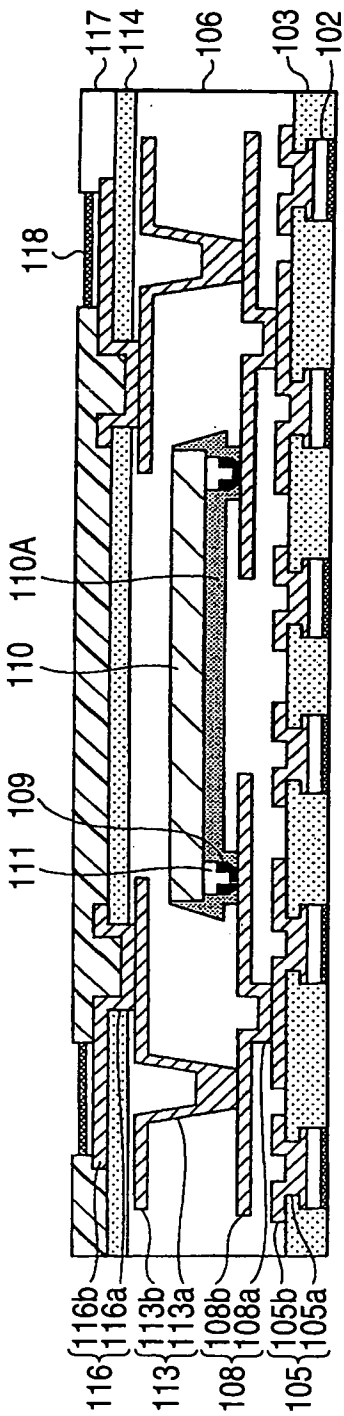


圖 2V

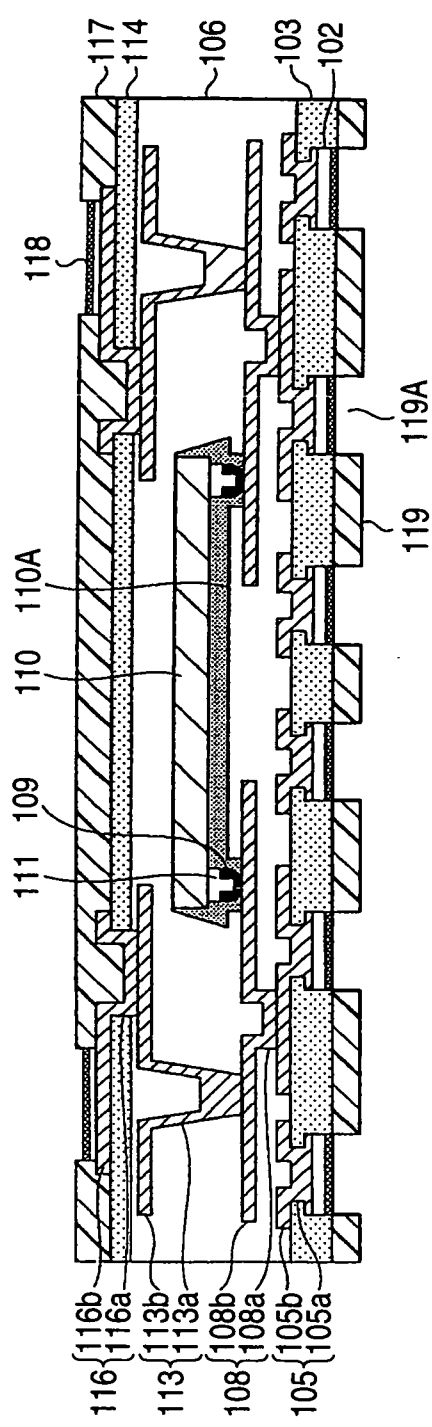


圖 3

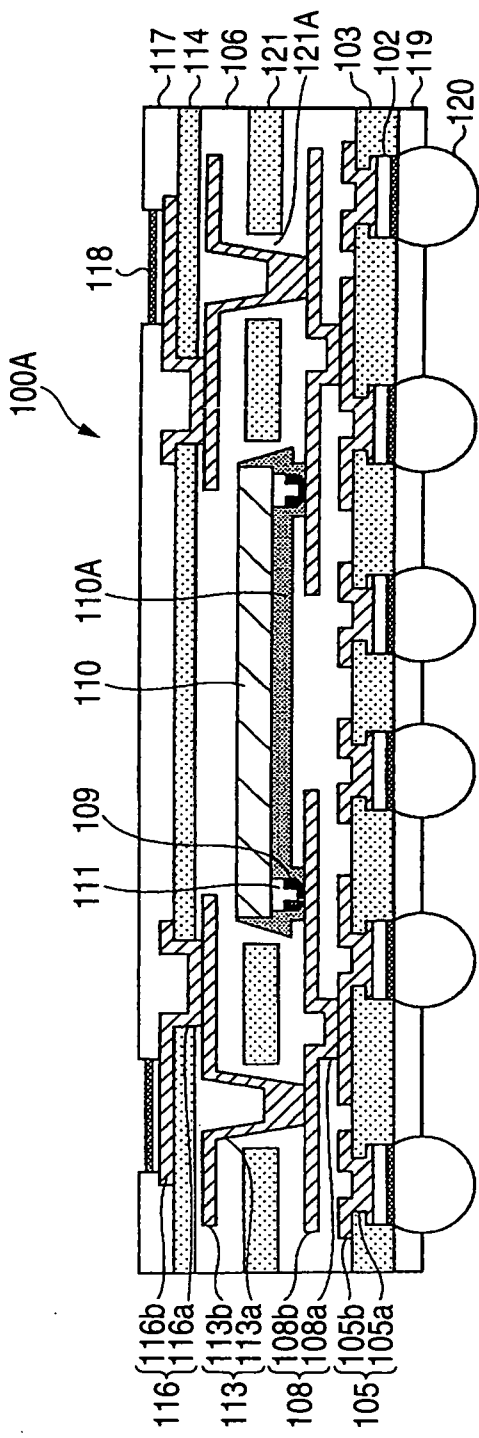


圖 4

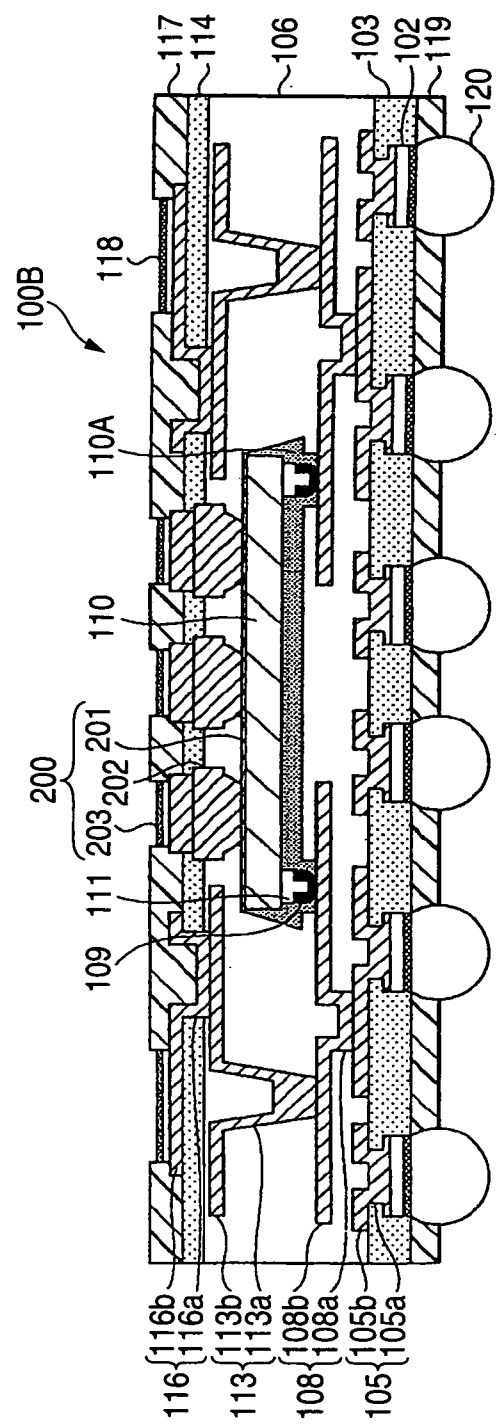


圖 5A

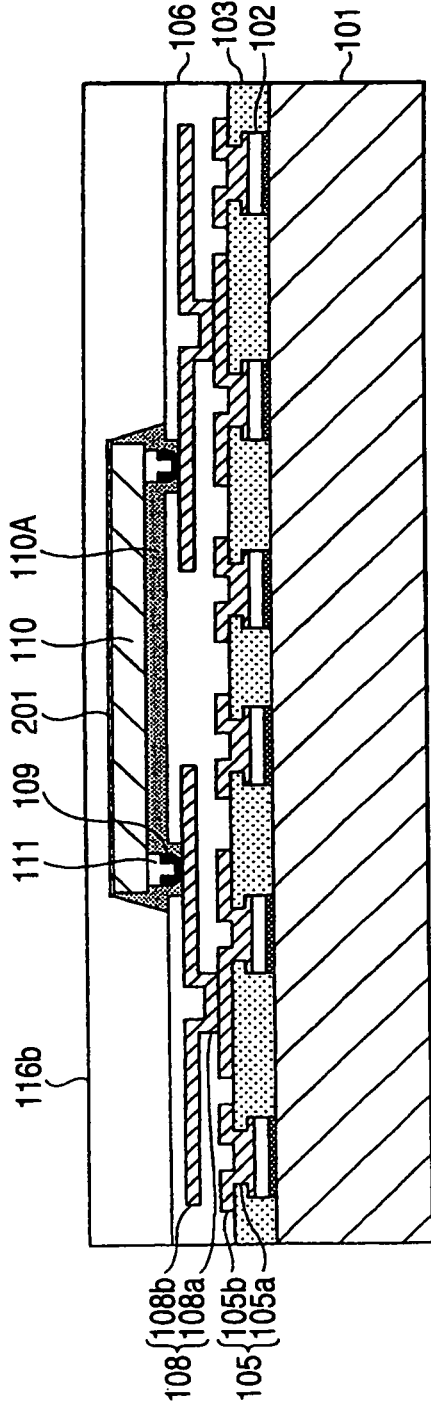


圖 5C

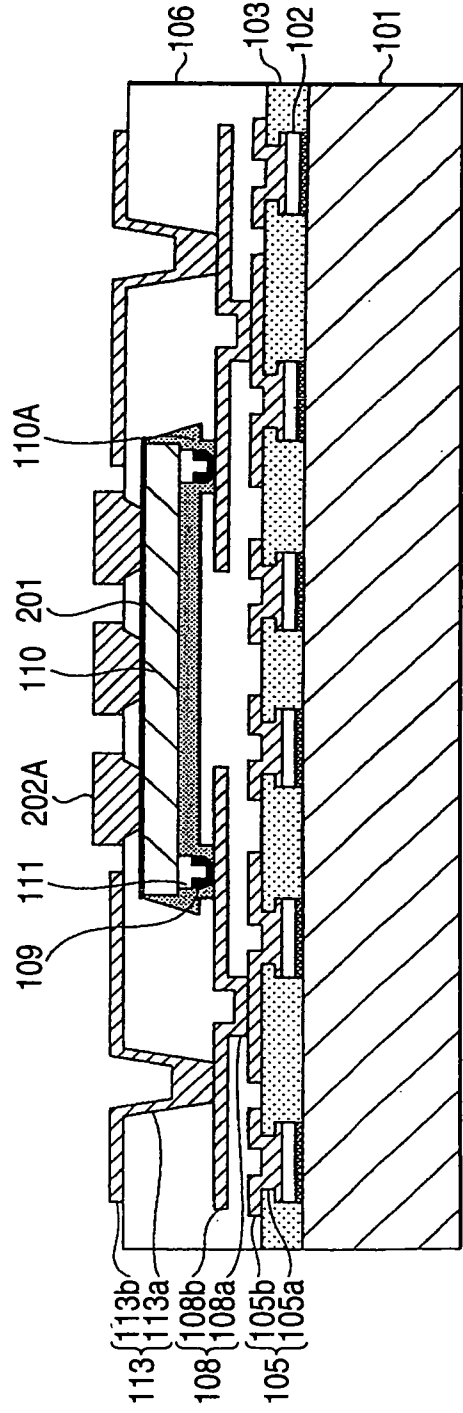


圖 5D

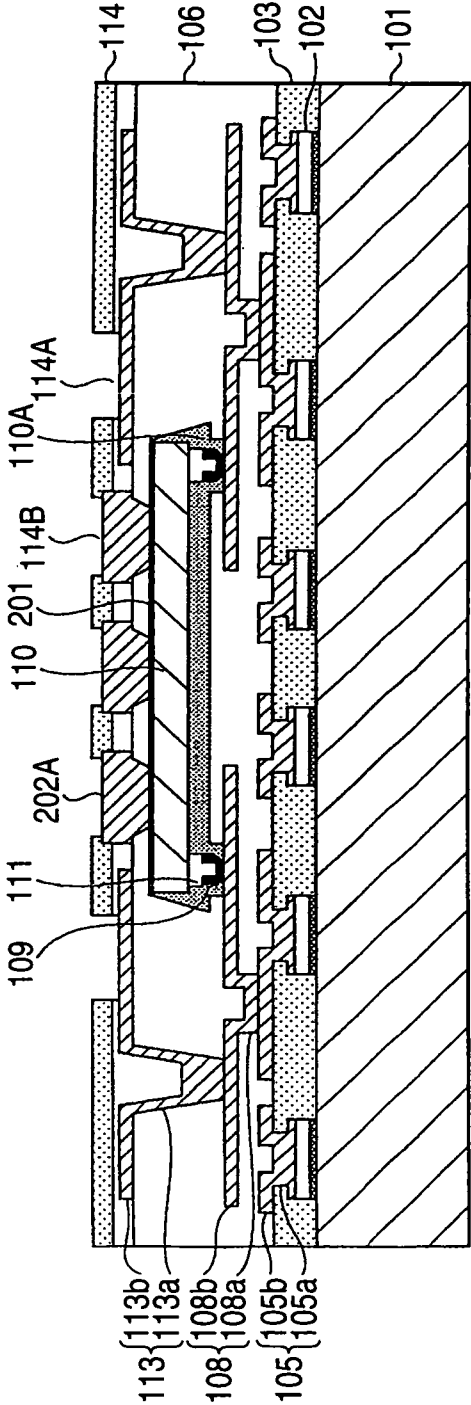
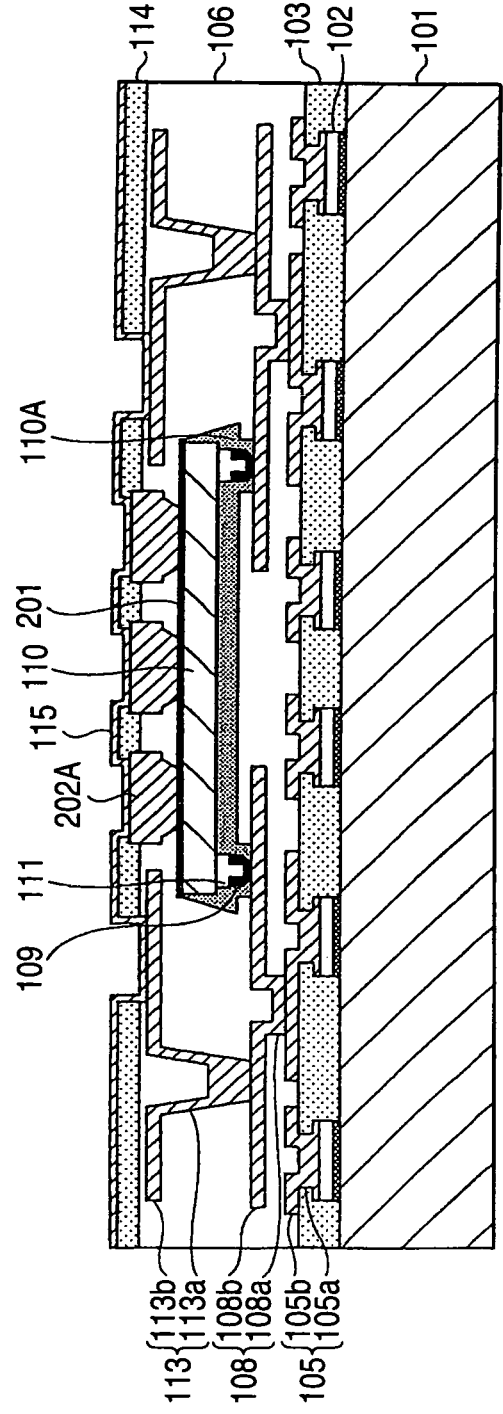
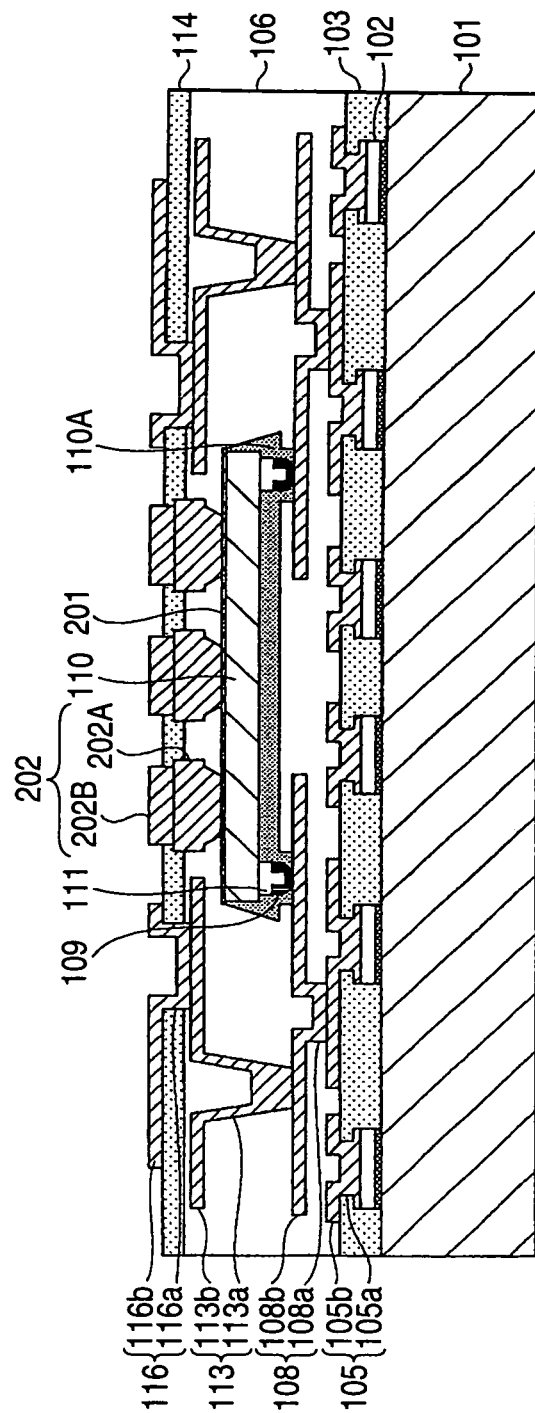


圖 5E



5F



5G

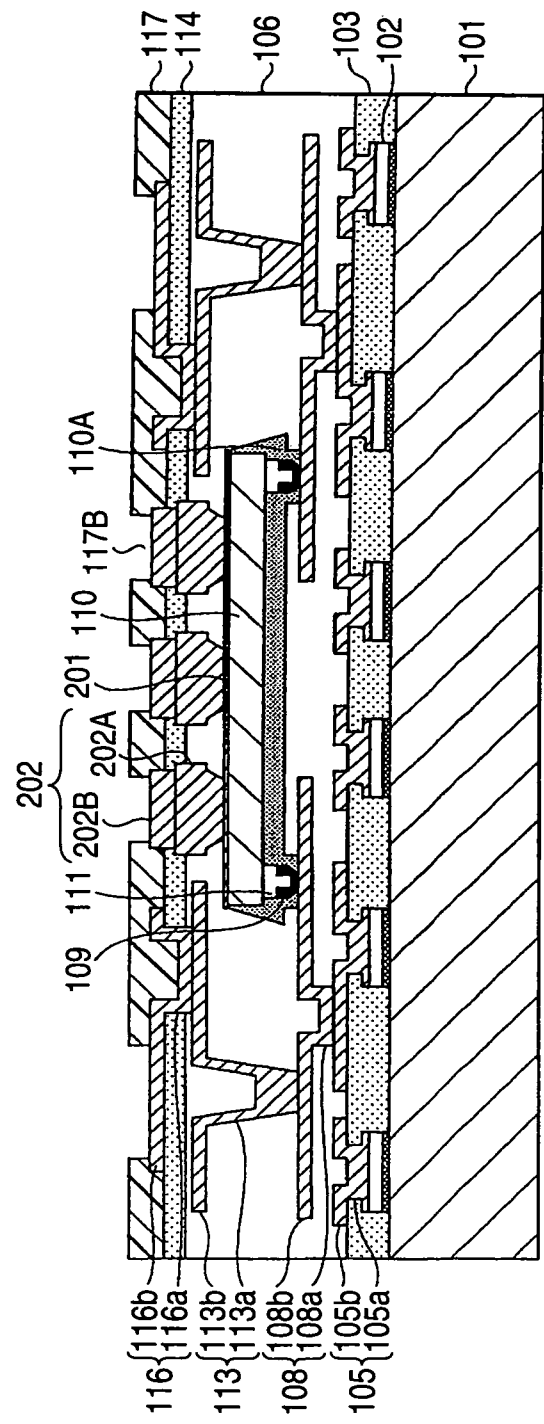


圖 5H

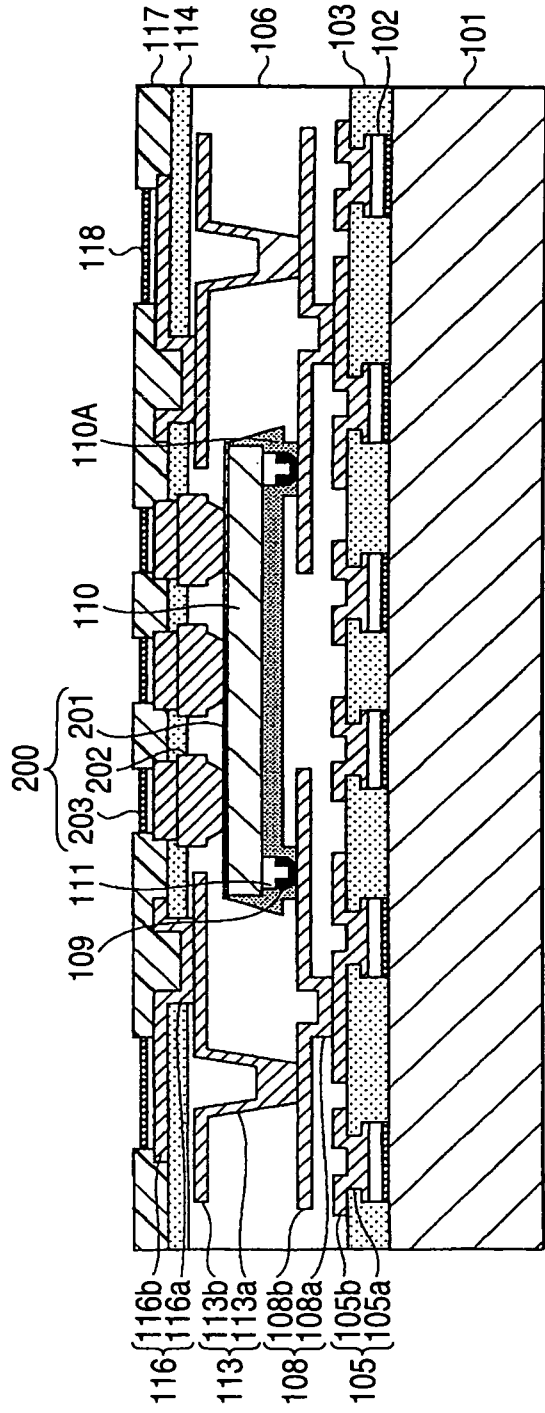


圖 51

