(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 694 32 697 T2** 2004.03.25

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 656 579 B1**
(21) Deutsches Aktenzeichen: **694 32 697.6**
(96) Europäisches Aktenzeichen: **94 308 628.0**
(96) Europäischer Anmeldetag: **23.11.1994**
(97) Erstveröffentlichung durch das EPA: **07.06.1995**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **21.05.2003**
(47) Veröffentlichungstag im Patentblatt: **25.03.2004**

(51) Int Cl.[7]: **G06F 1/32**

(30) Unionspriorität:
160931 **01.12.1993** **US**

(73) Patentinhaber:
Advanced Micro Devices, Inc., Sunnyvale, Calif., US

(74) Vertreter:
Patentanwälte von Kreisler, Selting, Werner et col., 50667 Köln

(84) Benannte Vertragsstaaten:
BE, DE, DK, ES, FR, GB, GR, IE, IT, LU, NL, PT, SE

(72) Erfinder:
O'Brien, Rita, Austin, Texas 78749, US

(54) Bezeichnung: **Stromverwaltung für Rechnersystem und Verfahren hierfür**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die Erfindung betrifft Computersysteme und insbesondere in Computersystemen verwendete Energiemanagementtechniken.

[0002] Electronic Design, Band 32, Nr. 220, Oktober 1984, Seiten 185–191 mit dem Titel "Advanced clock controller cuts power needs, size of static CMOS Systems" beschreibt einen CMOS-Taktsignalgeber (den 82C85) mit dem Merkmalen des Oberbegriffs des beigefügten Anspruchs 1.

[0003] JP-A-03 077113 (2. April 1991), US-A-4 758 945 (19. Juli 1988) und JP-A-56 147220 (16. November 1981) offenbaren ebenfalls relevanten Stand der Technik.

[0004] Ein andauerndes Entwicklungsziel der Hersteller besteht in der Verringerung des Energieverbrauchs von Computersystemen. Die Verringerung des Energieverbrauchs verringert üblicherweise die Wärmeerzeugung des Systems, wodurch die Zuverlässigkeit erhöht und die Kosten verringert werden. Außerdem ist die Energiereduzierung besonders wichtig bei der Maximierung der Betriebslebensdauer batteriebetriebener tragbarer Computersysteme.

[0005] Zur Verringerung des Energieverbrauchs von Computersystemen wurden verschiedene Techniken entwickelt. Diese Techniken umfassen die Integration der Schaltungsanordnung und den Einbau einer verbesserten Schaltungsanordnung und verbesserter Energiemanagementeinheiten (PMUs). Eine bestimmte Energiereduzierungstechnik umfaßt die Fähigkeit des Stoppens der Taktsignale, die inaktive Schaltungsbereiche wie den Mikroprozessor, einen Systemspeicher und eine Plattensteuereinrichtung ansteuern. Ein eine derartige Technik verwendendes System weist üblicherweise eine Energiemanagementeinheit auf, die erkennt oder voraussagt, wann der Mikroprozessor, der Systemspeicher und die Plattensteuereinrichtung inaktiv sind, und dementsprechend die Taktsignale zu geeigneten Zeiten stoppt. Durch Ausschalten "unbenutzter" Signale, die inaktive Schaltungsbereiche ansteuern, wird der Gesamtenergieverbrauch des Systems verringert. Eine ähnliche Technik umfaßt das Abziehen der dem Mikroprozessor, dem Systemspeicher und der Plattensteuereinrichtung zugeführten Energie, wenn diese inaktiv sind.

[0006] Trotzdem ziehen herkömmliche Computersysteme während der Energiemanagementmodi keine Energie von den Systemoszillatoren ab. Dementsprechend wird in herkömmlichen Computersystemen Energie verschwendet, wenn Energie an die Systemoszillatoren angelegt wird, wenn die entsprechenden Taktsignale ungenutzt sind.

[0007] Die Erfindung ist in den angefügten Ansprüchen definiert.

[0008] Die oben umrissenen Probleme werden zum großen Teil von einem Computersystem gelöst, welches eine Systemoszillatoransteuertechnik gemäß der vorliegenden Erfindung verwendet. In einem Ausführungsbeispiel wird zur Steuerung des Abzugs und Wiederanlegens von Energie an den Systemoszillator Digitalhardware verwendet. Speziell ein Ausgangssignal einer Energiemanagementeinheit ist zum Ausschalten des externen Systemoszillators vorgesehen, wenn das Computersystem sich in einem Energiebewahrungsaufhebungszustand befindet, und zum Einschalten des externen Systemoszillators vorgesehen, wenn das Computersystem einen Bereitschaftszustand wiederaufnimmt. Um die Wartezeit des Ausgangssignals zu steuern, wenn die Energiemanagementeinheit in den Aufhebungszustand eintritt und ihn verläßt, sind Zähler vorgesehen. Diese Wartezeit gibt den dem Systemoszillator zugeordneten Mikroprozessortakt- und/oder anderen Taktsignalen Zeit zur Sperrung vor der Oszillatorabschaltung und gibt dem Oszillator Zeit zur Stabilisierung vor dem erneuten Start des Taktsignals. Infolgedessen kann der Energieverbrauch des Computersystems verringert werden, während die eigentliche Takterzeugung für das Computersystem beibehalten wird.

[0009] Allgemein ausgedrückt, erwägt die vorliegende Erfindung ein Computersystem mit einem Oszillator zur Erzeugung eines Referenzeitsteuersignals, einem mit dem Oszillator gekoppelten Taktgeber, der imstande ist, ein Taktsignal zu erzeugen, und einem Systemmonitorzum Überwachen eines Schaltungsbereichs des Computersystems, der imstande ist, ein Aufhebungszustandssignal zu erzeugen, welches angibt, ob der Schaltungsbereich inaktiv ist. Ferner ist eine Taktsteuereinheit vorgesehen, die mit dem Taktgeber und dem Systemmonitor gekoppelt ist, wobei die Taktsteuereinheit in der Lage ist, das Taktsignal in Reaktion auf eine Aktivierung des Aufhebungszustandssignal zu stoppen, und imstande ist, das Taktsignal in Reaktion auf eine Deaktivierung des Aufhebungszustandssignal erneut zu starten. Schließlich weist das Computersystem eine Oszillatorenergiesteuereinheit auf, die mit dem Oszillator und dem Systemmonitor gekoppelt ist, wobei die Oszillatorenergiesteuereinheit imstande ist, dem Oszillatorzugeführte Energie in Reaktion auf eine Aktivierung des Aufhebungszustandssignals abzuziehen.

[0010] Die vorliegende Erfindung erwägt ferner eine Energiemanagementeinheit, die mit einem Computersystem verbindbar ist, welches einen Oszillator zur Lieferung eines Zeitsteuerungsreferenzsignals aufweist. Die Energiemanagementeinheit weist einen Systemmonitor zum Überwachen eines Schaltungsbereichs des Computersystems, der imstande ist, ein Aufhebungszustandssignal zu erzeugen, welches angibt, ob der Schaltungsbereich inaktiv ist, eine mit dem Systemmonitor gekoppelte Taktsteuereinheit, wobei die Taktsteuereinheit imstande ist, in Reaktion auf eine Aktivierung des Aufhebungszustandssignals ein Taktaufhebungssignal zu erzeugen, und eine mit dem Systemmonitor gekoppelte Oszillatorenergiesteuereinheit auf. Die Oszillatorenergiesteuereinheit ist imstande, ein Oszillatoransteuersignal zur Steuerung des Anlegens von Energie an den Oszillator in

Reaktion auf das Aufhebungszustandssignal zu erzeugen.

[0011] Schließlich erwägt die vorliegende Erfindung ein Energiemanagementverfahren zum Abziehen und Anlegen von Energie von einem bzw. an einen Systemoszillator in einem Computersystem, mit den folgenden Schritten: Überwachen eines Schaltungsbereichs des Computersystems, Eintreten in einen Aufhebungszustand, falls der Schaltungsbereich inaktiv ist, Stoppen eines Taktsignals in Reaktion auf den Schritt des Eintretens in den Aufhebungszustand und Abziehen von Energie von dem Systemoszillator in Reaktion auf den Schritt des Eintretens in den Aufhebungszustand.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0012] Andere Aufgaben und Vorteile der Erfindung werden deutlich bei der Lektüre der folgenden ausführlichen Beschreibung und unter Bezugnahme auf die beigefügten Zeichnungen, welche zeigen:

[0013] **Fig.** 1 ein Blockdiagramm eines Computersystems mit einer Energiemanagementeinheit, die eine Systemoszillatoransteuertechnik gemäß der vorliegenden Erfindung implementiert;

[0014] **Fig.** 2 ein Zeitsteuerungsdiagramm, das die internen Energiemanagementstatusse der Energiemanagementeinheit und entsprechenden Ausgangssteuersignale darstellt;

[0015] **Fig.** 3 ein schematisches Diagramm, das eine Ansteuerschaltung zum Abziehen und erneuten Anlegen von Energie an den Systemoszillator darstellt.

[0016] Zwar ist die Erfindung empfänglich für verschiedene Modifizierungen und alternative Formen, aber bestimmte Ausführungsformen derselben sind in den Zeichnungen als Beispiel gezeigt und werden nachfolgend im einzelnen beschrieben. Es sei jedoch darauf hingewiesen, daß die Zeichnungen und die ausführliche Beschreibung dazu die Erfindung nicht auf die bestimmte offenbarte Form beschränken sollen, sondern daß die Erfindung im Gegenteil sämtliche Modifizierungen, Äquivalente und Alternativen, die von Geist und Umfang der vorliegenden Erfindung gemäß der Definition durch die angefügten Ansprüche umfaßt werden, abdeckt.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0017] Wie nunmehr aus den Zeichnungen hervorgeht, ist **Fig.** 1 ein Blockdiagramm eines Computersystems **100**, das eine Systemoszillatoransteuertechnik gemäß der vorliegenden Erfindung implementiert. Das Computersystem **100** weist einen Mikroprozessor (CPU) **102**, eine Systemspeichersteuereinrichtung **104** und eine Plattensteuereinrichtung **106** auf, die jeweils mit einem Taktgeber **108** gekoppelt sind. Das Computersystem **100** weist ferner eine Energiemanagementeinheit (PMU) **110** und einen mit einem Taktgeber **108** gekoppelten Systemoszillator **112** auf.

[0018] Der Systemoszillator **112** ist eine Oszillatorschaltung, die in dem bevorzugten Ausführungsbeispiel ein Kristallelement aufweist und ein Oszillatorreferenzsignal mit einer vorbestimmten Frequenz erzeugt. Das Oszillatorreferenzsignal wird dem Taktgeber **108** zugeführt. Unter Verwendung des Oszillatorreferenzsignals erzeugt der Taktgeber 108 ein CPU-Taktsignal, das dem Mikroprozessor **102** zugeführt wird, und ein Systemtaktsignal, das u. a. der Systemspeichersteuereinrichtung **104** und der Plattensteuereinrichtung **106** zugeführt wird. Es sei darauf hingewiesen, daß das CPU-Taktsignal eine andere Frequenz als das Systemtaktsignal haben kann. In einem Ausführungsbeispiel hat das CPU-Taktsignal beispielsweise eine Maximalfrequenz von 80 MHz und das Systemtaktsignal eine Maximalfrequenz von 40 MHz.

[0019] Die Energiemanagementeinheit **110** weist einen Systemmonitor **120** auf, der mit einer Oszillatorenergiesteuereinheit **122** und mit einer Taktsteuereinheit **124** gekoppelt ist. Mit der Oszillatorenergiesteuereinheit **122** ist ein Zähler **126** gekoppelt, und mit der Taktsteuereinheit **124** sind zwei Zähler **128** und **130** gekoppelt.

[0020] Im Betrieb erzeugt der Systemoszillator **112** ein Oszillatorreferenzsignal mit einer vorbestimmten Frequenz von z. B. 80 MHz. Der Taktgeber **108** verwendet dieses Oszillatorreferenzsignal zur Erzeugung des CPU-Taktsignals und des Systemtaktsignals.

[0021] Nachdem das Computersystem **100** betriebsbereit ist, überwacht der Systemmonitor **120** verschiedene Untersysteme des Computersystems **100**, wie beispielsweise u. a. den Mikroprozessor **102**, die Systemspeichersteuereinrichtung **104** und die Plattensteuereinrichtung **106**. In einem Ausführungsbeispiel erkennt der Systemmonitor **120** die Aktivität des Mikroprozessors und anderer Systemperipheriegeräte durch Erkennen von Signalaktivität auf dem CPU-Lokal-Bus und/oder einem Peripheriegerät-Bus. In der Energiemanagementeinheit **110** könnten viele verschiedene bestimmte Implementierungen des Systemmonitors **120** verwendet werden, und in zahlreichen Veröffentlichungen sind Systemmonitorbeispiele des bekannten Standes der Technik beschrieben. Ein Beispiel eines Systemmonitors beispielsweise, der inaktive Schaltungsbereiche eines Computersystems erkennt, ist im U.S.-Patent Nr. 5 167 024, erteilt an Smith et al. am 24. November 1992, beschrieben.

[0022] Wenn der Systemmonitor **120** bestimmt, daß der Mikroprozessor **102**, die Systemspeichersteuereinrichtung **104** und die Plattensteuereinrichtung **106** inaktiv sind, tritt der Systemmonitor **120** in einen Aufhebungszustand ein, in dem ein hierbei als Aufhebungszustandssignal identifiziertes Signal aktiviert ist. Das Aufhebungszustandssignal wird der Oszillatorenergiesteuereinheit **122** und der Taktsteuerein-

heit 124 zugeführt. Wie nachfolgend ausführlicher beschrieben, aktiviert die Oszillatorenergiesteuereinheit **122** in Reaktion darauf ein als das OSCGATE-Signal identifiziertes Steuersignal, welches ein Abziehen der Energie von dem Systemoszillator bewirkt, und die Taktsteuereinheit **124** aktiviert ein als das Taktaufhebungssignal identifiziertes Steuersignal, das bewirkt, daß der Taktgeber **108** das CPU-Taktsignal und das Systemtaktsignal stoppt.

[0023] **Fig.** 2 ist ein Zeitsteuerungsdiagramm, das die Zeitsteuerungsbeziehung zwischen den internen Statussen des Systemmonitors **120** und den Taktaufhebungs- und OSCGATE-Signalen darstellt. Wie aus den **Fig.** 1 und 2 zusammen hervorgeht, bewirkt die Taktsteuereinheit **124**, daß der Zähler **128** beginnt, für einen Zeitraum von 30 Mikrosekunden zu zählen, wenn der Systemmonitor **120** in den Aufhebungszustand eintritt und das Aufhebungszustandssignal aktiviert. Wenn der Zeitraum von 30 Mikrosekunden verstrichen ist, aktiviert die Taktsteuereinheit **124** das Taktaufhebungssignal, das den Taktgeber **108** veranlaßt, das CPU-Taktsignal und das Systemtaktsignal zu stoppen.

[0024] In ähnlicher Weise veranlaßt die Energiesteuereinheit **122** den Zähler **126**, mit dem Zählen für einen Zeitraum von 150 Mikrosekunden zu beginnen, und zwar in Reaktion auf den Eintritt des Systemmonitors **120** in den Aufhebungszustand. Nachdem die 150 Mikrosekunden verstrichen sind, aktiviert die Oszillatorenergiesteuereinheit **122** das OSCGATE-Signal, welches das Abziehen von Energie von dem Systemoszillator **112** bewirkt. Dementsprechend wird das Oszillatorreferenzsignal nicht mehr erzeugt.

[0025] Die Energiemanagementeinheit **110** bleibt im Aufhebungszustand, bis der Systemmonitor **120** bestimmt, daß das CPU-Taktsignal und/oder das Systemtaktsignal erneut gestartet werden muß. Wenn eine derartige Feststellung von dem Systemmonitor **120** getroffen worden ist, tritt der Systemmonitor **120** in einen Bereitschaftszustand ein. Dementsprechend wird das Aufhebungszustandssignal deaktiviert, und in Reaktion darauf deaktiviert die Oszillatorenergiesteuereinheit **122** das OSCGATE-Signal. Wenn das OSCGATE-Signal deaktiviert ist, wird wieder Energie an den Systemoszillator **112** angelegt, wodurch die Erzeugung des Oszillatorreferenzsignals ermöglicht wird.

[0026] Außerdem bewirkt die Taktsteuereinheit **124** ebenfalls in Reaktion auf die Deaktivierung des Aufhebungszustandssignals, daß der Zähler **130** beginnt, für einen Zeitraum von 20 Millisekunden zu zählen. Wenn der Zeitraum von 20 Millisekunden verstrichen ist, deaktiviert die Taktsteuereinheit **124** das Taktaufhebungssignal, wodurch der Taktgeber **108** veranlaßt wird, das CPU-Taktsignal und das Systemtaktsignal erneut zu starten. Es sei darauf hingewiesen, daß dieser Zeitraum von 20 Millisekunden, wie er von dem Zähler **130** gesteuert ist, eine Stabilisierung des Oszillatorreferenzsignals vor dem Versuch des erneuten Startens der CPU- und Systemtaktsignale ermöglicht.

[0027] **Fig.** 3 stellt eine Energieansteuerschaltung dar, die das Abziehen von Energie von und erneute Anlegen von Energie an einen Systemoszillator **112** in Reaktion auf das OSCGATE-Signal ermöglicht. Wie in der Figur dargestellt, ist ein FET-Schalttransistor **150** mit einer Energiequelle VCC und dem Systemoszillator **112** gekoppelt. Das OSCGATE-Signal wird an das Gate des Transistors **150** angelegt. Es sei darauf hingewiesen, daß diese Schaltkreisanordnung im Ausführungsbeispiel von **Fig.** 1 in den Systemoszillator **112** eingebaut ist.

[0028] Infolge des oben beschriebenen Computersystems kann der Gesamtenergieverbrauch des Computersystems verringert werden. Außerdem werden die CPU- und Systemtaktsignale gestoppt, bevor Energie von dem Systemoszillator abgezogen wird, um die richtige Erzeugung der Taktsignale beizubehalten und das System auf das Abschalten vorzubereiten. Außerdem wird wieder Energie an den Systemoszillator **112** angelegt, bevor die Taktsignale erneut gestartet werden, um dem Oszillatorreferenzsignal Zeit zur Stabilisierung zu lassen.

[0029] Es sei darauf hingewiesen, daß die oben beschriebene Systemoszillatoransteuertechnik in Verbindung mit einer Vielzahl verschiedener anderer Energiemanagementtechniken verwendet werden kann.

[0030] Ist erst das Verständnis für die obige Offenbarung gänzlich gegeben, sind für den Fachmann zahlreiche Veränderungen und Modifizierungen ersichtlich. Die folgenden Ansprüche sind so auszulegen, daß sie sämtliche derartigen Veränderungen und Modifizierungen umfassen.

Patentansprüche

1. Energiemanagementeinheit (**110**), die mit einem Computersystem (**100**) verbindbar ist, welches einen Oszillator (**112**) aufweist, wobei die Energiemanagementeinheit (**110**) aufweist:

– einen zum Erzeugen eines Aufhebungszustandssignals ausgebildeten Systemmonitor (**120**);

– eine mit dem Systemmonitor (**120**) gekoppelte Taktsteuereinheit (**124**), die ein Taktaufhebungssignal in Reaktion auf das Aktivieren des Aufhebungszustandssignals aktiviert und das Taktaufhebungssignal in Reaktion auf das Deaktivieren des Aufhebungszustandssignals deaktiviert;

– eine mit dem Systemmonitor (**120**) gekoppelte Oszillatorenergiesteuerschaltung (**122**), die ein Oszillatoransteuersignal zum Steuern des Anlegens von Energie an den Oszillator (**112**) erzeugt, wobei die Oszillatorenergiesteuereinheit (**122**) das Oszillatoransteuersignal in Reaktion auf das Aktivieren des Aufhebungszustandssignals aktiviert und das Oszillatoransteuersignal in Reaktion auf das Deaktivieren des Aufhebungszustandssignals deaktiviert;

dadurch gekennzeichnet, daß

– der Systemmonitor (**120**) einen Schaltungsbereich

des Computersystems (**100**) überwacht und das Aufhebungszustandssignal erzeugt, welches angibt, ob der Schaltungsbereich inaktiv ist;
– und ferner dadurch gekennzeichnet, daß die Energiemanagementeinheit (**110**) ferner aufweist:
– einen mit der Taktsteuereinheit (**124**) gekoppelten ersten Zähler (**130**), der einen ersten vorbestimmten Zeitraum nach dem Deaktivieren des Aufhebungszustandssignals zählt, wobei die Taktsteuereinheit (**124**) ausgebildet ist, das Taktaufhebungssignal für den ersten vorbestimmten Zeitraum nach dem Deaktivieren des Aufhebungszustandssignals zu deaktivieren; und
– einen mit der Oszillatorenergiesteuereinheit (**122**) gekoppelten zweiten Zähler (**126**), der einen zweiten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals zählt, wobei die Oszillatorenergiesteuereinheit (**122**) ausgebildet ist, das Oszillatoransteuersignal zu aktivieren, um Energie vom Oszillator (**112**) für den zweiten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals abzuziehen.

2. Energiemanagementeinheit nach Anspruch 1, ferner mit einem mit der Taktsteuereinheit (**124**) gekoppelten dritten Zähler (**128**), der einen dritten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals zählt, wobei die Taktsteuereinheit (**124**) ausgebildet ist, das Taktaufhebungssignal für den dritten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals zu aktivieren.

3. Energiemanagementeinheit nach Anspruch 1 oder Anspruch 2, bei der die Taktsteuereinheit (**124**) das Taktaufhebungssignal an einen Ausgangsanschluß der Energiemanagementeinheit (**110**) liefert, um das Starten und das Stoppen eines Taktsignals zu steuern.

4. Computersystem (**100**) mit einem Oszillator (**112**), einem mit dem Oszillator (**112**) gekoppelten Taktgenerator (**108**) und einer Energiemanagementeinheit (**110**) nach Anspruch 1, 2 oder 3.

5. Energiemanagementverfahren für ein Computersystem (**110**) mit einem Systemoszillator (**112**), wobei das Verfahren die folgenden Schritte aufweist:
– Überwachen eines Schaltungsbereichs des Computersystems (**110**);
– Aktivieren eines Aufhebungszustandssignals, wenn der Schaltungsbereich inaktiv ist;
– Aktivieren eines Taktaufhebungssignals in Reaktion auf den Schritt des Aktivierens des Aufhebungszustandssignals;
– Warten über einen zweiten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals, wobei der zweite vorbestimmte Zeitraum von einem zweiten Zähler (**126**) gesteuert wird;
– Abziehen von Energie von dem Systemoszillator (**112**) durch Aktivieren eines Oszillatoransteuersignals für den zweiten vorbestimmten Zeitraum nach dem Aktivieren des Aufhebungszustandssignals;
– Deaktivieren des Aufhebungszustandssignals, wenn der Schaltungsbereich nicht inaktiv ist;
– erneutes Anlegen von Energie an den Systemoszillator (**112**) durch Deaktivieren des Oszillatoransteuersignals in Reaktion auf den Schritt des Deaktivierens des Aufhebungszustandssignals; und
– Deaktivieren des Taktaufhebungssignals in Reaktion auf den Schritt des Deaktivierens des Aufhebungszustandssignals, wobei der Schritt des Deaktivierens des Taktaufhebungssignals für einen ersten vorbestimmten Zeitraum nach dem Schritt des Deaktivierens des Aufhebungszustandssignals ausgeführt wird, wobei der erste vorbestimmte Zeitraum durch einen ersten Zähler (**130**) gesteuert wird.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

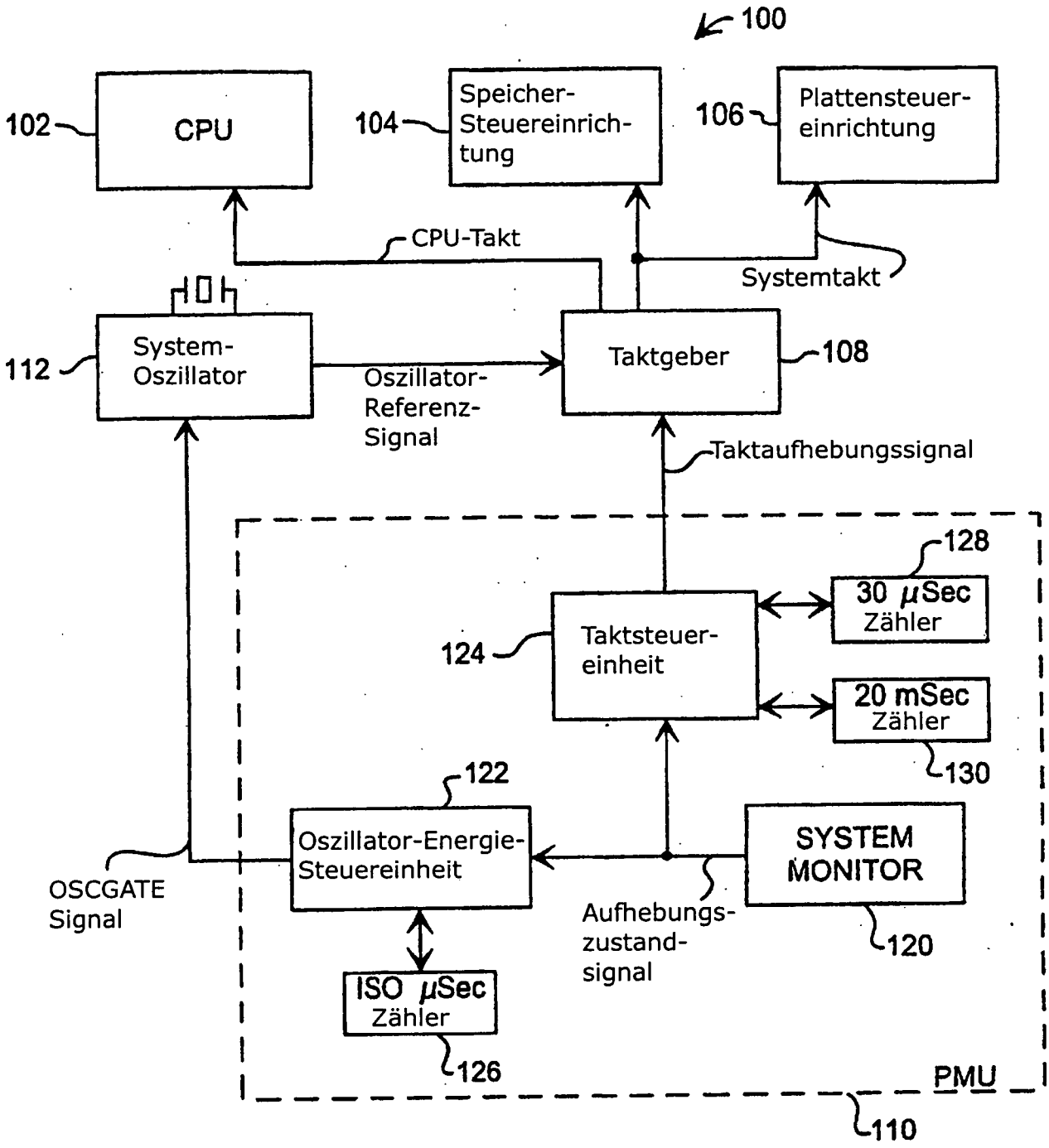


FIG. 1

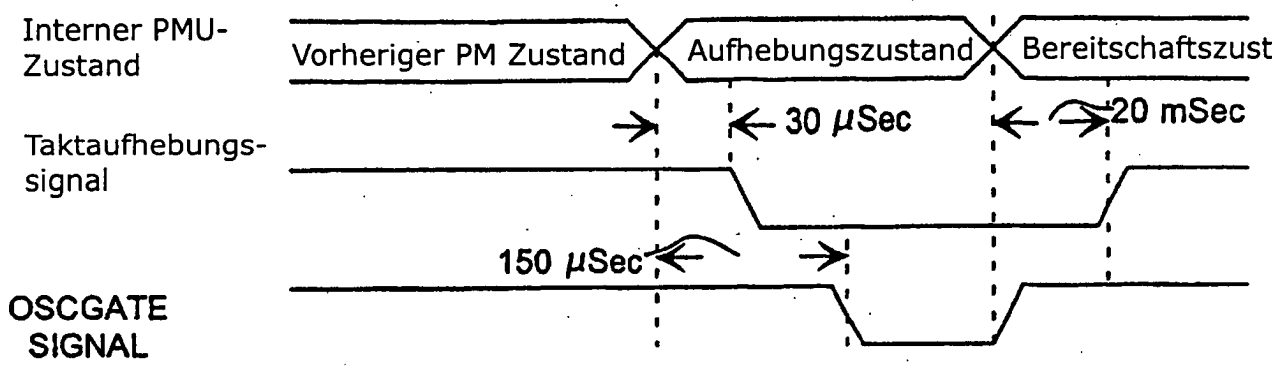

Interner PMU-Zustand
Vorheriger PM Zustand
Aufhebungszustand
Bereitschaftszust
30 µSec
20 mSec
Taktaufhebungs-signal
150 µSec
OSCGATE SIGNAL

FIG. 2

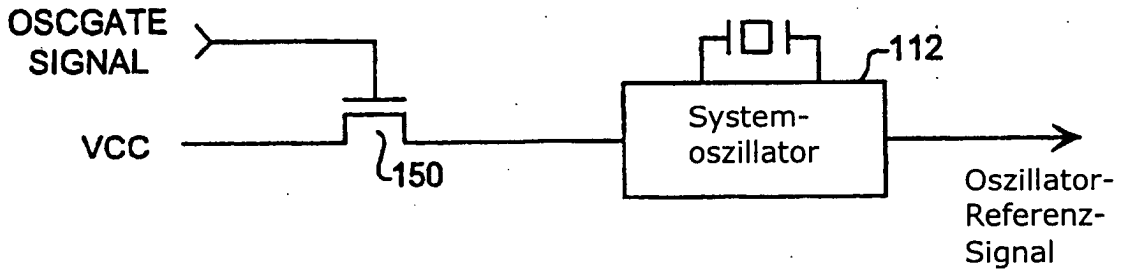

OSCGATE SIGNAL
VCC
150
112
System-oszillator
Oszillator-Referenz-Signal

FIG. 3