

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2018年7月5日(05.07.2018)



(10) 国際公開番号

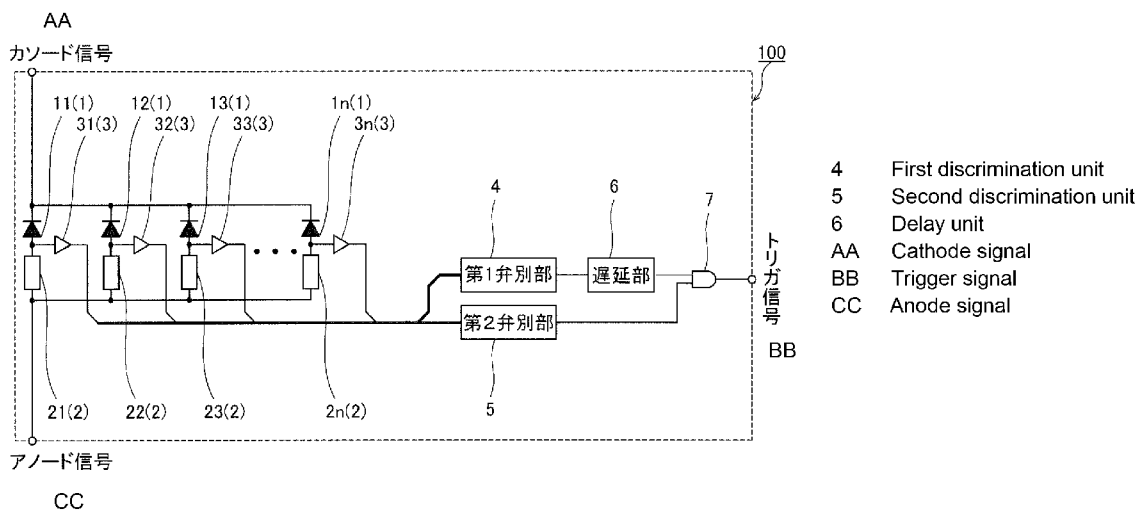
WO 2018/123112 A1

- (51) 国際特許分類:  
G01T 1/17 (2006.01) G01T 1/161 (2006.01)  
G01J 1/42 (2006.01) G01T 1/20 (2006.01)  
G01J 1/44 (2006.01)
- (21) 国際出願番号: PCT/JP2017/024202
- (22) 国際出願日: 2017年6月30日(30.06.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2016-252571 2016年12月27日(27.12.2016) JP
- (71) 出願人: 株式会社島津製作所 (SHIMADZU CORPORATION) [JP/JP]; 〒6048511 京都府京都市中京区西ノ京桑原町1番地 Kyoto (JP).
- (72) 発明者: 古宮 哲夫 (FURUMIYA, Tetsuo); 〒6048511 京都府京都市中京区西ノ京桑原町1番地 株式会社島津製作所内 Kyoto (JP).
- (74) 代理人: 宮園 博一 (MIYAZONO, Hirokazu); 〒5320011 大阪府大阪市淀川区西中島5丁目13番9号 新大阪MTビル1号館 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: PHOTODETECTOR

(54) 発明の名称: 光検出器

[図3]



(57) Abstract: This photodetector (100) is provided with a first discrimination unit (4) for discriminating a first signal outputted from a plurality of photoelectric conversion elements (1), a second discrimination unit (5) for discriminating a second signal based on the signal outputted from the plurality of photoelectric conversion elements, and a trigger signal generating unit (7) for generating a trigger signal indicating incidence of light to be detected, on the basis of a discrimination result of the first discrimination unit and the second discrimination unit.



WO 2018/123112 A1

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

---

(57) 要約: この光検出器 (100) は、複数の光電変換素子 (1) から出力される第1信号を弁別する第1弁別部 (4) と、複数の光電変換素子から出力される信号に基づいた第2信号を弁別する第2弁別部 (5) と、第1弁別部および第2弁別部の弁別結果に基づいて、検出対象となる光が入射したことをあらわすトリガ信号を生成するトリガ信号生成部 (7) とを備える。

## 明 細 書

**発明の名称**：光検出器

**技術分野**

[0001] 本発明は、光検出器に関し、特に、ガイガーモードにより動作する光電変換素子を含む光検出器に関する。

**背景技術**

[0002] 従来、ガイガーモードにより動作する光電変換素子を含む光検出器が知られている。このような光検出器は、たとえば、特開2012-60012号公報に開示されている。

[0003] 特開2012-60012号公報には、降伏電圧以上の電圧が印加されるガイガーモードにより動作する複数のアバランシェフォトダイオード（光電変換素子）のアレイ（SiPM: Silicon Photomultipliers）と、アバランシェフォトダイオードの各々からの出力信号をそれぞれ矩形パルス（二値化された信号）に変換する複数の弁別部と、複数の弁別部によって生成された矩形パルスを加算して出力する加算部とを備える、光検出器が開示されている。この光検出器は、矩形パルスを加算して得られる加算信号（電流）が3単位（アバランシェフォトダイオードに3つの光子が入射した状態）以上になった場合に、光が入射したことをあらわすトリガ信号を出力するように構成されている。一方、暗電流などのノイズに起因して、アバランシェフォトダイオードから比較的小さい信号が出力された場合には、トリガ信号が出力（誤検出）されない。これにより、光が入射したことを精度よく検出することが可能になる。

**先行技術文献**

**特許文献**

[0004] 特許文献1：特開2012-60012号公報

**発明の概要**

**発明が解決しようとする課題**

[0005] しかしながら、特開2012-60012号公報の光検出器では、矩形パルスを加算して得られる加算信号（電流）が3単位以上になった場合に光が入射したことをあらわすトリガ信号を出力するので、トリガ信号の出力は、光子が3つ以上入射するまで出力されない。このため、トリガ信号は、実際に1つ目の光子が入射したタイミングからずれて出力される。したがって、特開2012-60012号公報の光検出器では、光（光子）の入射した正確な時間を精度よく検出することができないという問題点がある。

[0006] この発明は、上記のような課題を解決するためになされたものであり、この発明の1つの目的は、誤検出を抑制しながら、光の入射した正確な時間を精度よく検出することが可能な光検出器を提供することである。

### 課題を解決するための手段

[0007] 上記目的を達成するために、この発明の一の局面における光検出器は、降伏電圧以上の電圧が印加されるガイガーモードにより動作するとともに、光が入射することにより信号を出力する複数の光電変換素子と、第1のしきい値に基づいて、複数の光電変換素子から出力される信号に基づいた第1信号を弁別する第1弁別部と、第1のしきい値よりも大きい第2のしきい値に基づいて、複数の光電変換素子から出力される信号に基づいた第2信号を弁別する第2弁別部と、第1弁別部が、第1信号が第1のしきい値よりも大きいと弁別し、かつ、第2弁別部が、第2信号が第2のしきい値よりも大きいと弁別した場合に、検出対象となる光が入射したことをあらわすトリガ信号を生成するトリガ信号生成部とを備える。

[0008] この発明の一の局面による光検出器では、上記のように、第1弁別部が、第1信号が第1のしきい値よりも大きいと弁別し、かつ、第2弁別部が、第2信号が第2のしきい値よりも大きいと弁別した場合に、検出対象となる光が入射したことをあらわすトリガ信号を生成するトリガ信号生成部が設けられている。これにより、比較的大きな第2のしきい値に基づいて光電変換素子から出力される信号を弁別することにより、ノイズ（比較的小さな信号）に起因する誤検出を抑制することができる。また、第1信号が第1のしきい

値よりも大きいと弁別したタイミングは、光子の入射した時間を略正確に反映する。その結果、第1弁別部による信号および第2弁別部による信号に基づいて、検出対象となる光が入射したことをあらわすトリガ信号を生成することによって、誤検出を抑制しながら、光の入射した正確な時間を精度よく検出することができる。

[0009] 上記一の局面による光検出器において、好ましくは、第1弁別部とトリガ信号生成部との間に設けられるとともに、第1弁別部からトリガ信号生成部に伝達される信号を遅延させるための遅延部をさらに備える。ここで、第2のしきい値が第1のしきい値よりも大きいので、光電変換素子から出力される信号に基づいた第2信号が第2のしきい値に達する時間は、光電変換素子から出力される第1信号が第1のしきい値に達する時間よりも長くなる（遅れる）。そこで、第1弁別部とトリガ信号生成部との間に第1弁別部からトリガ信号生成部に伝達される信号を遅延させるための遅延部を設けることによって、第1信号がHigh（Hレベル）になったタイミングを、第2信号がHigh（Hレベル）になったタイミングよりも遅らせることができる。その結果、光が入射した正確な時間の検出と誤検出の抑制とをより精度よく両立させることができる。

[0010] 上記一の局面による光検出器において、好ましくは、第2弁別部は、複数の光電変換素子から各々出力される第1信号を加算した信号である第2信号の値が、第2のしきい値よりも大きいか否かを弁別するように構成されている。ここで、第1信号は、1つの光子の入射に対応する信号またはノイズに起因する弱い信号を含む。そして、光検出器に対して実際に光子が入射する場合には、同時期に複数の光子が入射する。これにより、第1信号は同時期に複数（連続して）生じるので、第2信号は連続的に大きくなる。一方、ノイズは、複数の光電変換素子において散発的に起こるので、第2信号は比較的小さいままである。そこで、複数の光電変換素子から各々出力される第1信号を加算した信号である第2信号の値が、第2のしきい値よりも大きいか否かを弁別するように構成することによって、光が入射したことを正確に検

出すことができる。

[0011] 上記一の局面による光検出器において、好ましくは、複数の光電変換素子の各々と第1弁別部との間と、複数の光電変換素子の各々と第2弁別部との間とのうち、少なくとも一方に設けられるとともに、複数の光電変換素子から各々出力される信号を二値化する二値化回路をさらに備える。ここで、二値化された信号(デジタル信号)は、二値化されていない信号(アナログ信号)に比べて、比較的処理負担が少ない。そこで、少なくとも複数の光電変換素子の各々と第1弁別部との間、または、複数の光電変換素子の各々と第2弁別部との間の一方に二値化回路を設けることによって、光が入射したことを検出する処理時間を短縮することができる。

[0012] この場合、好ましくは、二値化回路は、複数の光電変換素子の各々と第1弁別部との間と、複数の光電変換素子の各々と第2弁別部との間との両方に設けられる。このように構成すれば、二値化回路が、複数の光電変換素子の各々と第1弁別部との間のみ設けられている場合と比べて、光が入射したことを検出する処理時間をより短縮することができる。

[0013] 上記一の局面による光検出器において、好ましくは、第1弁別部および第2弁別部は、アナログ信号からなる第1信号および第2信号を弁別するように構成されている。このように構成すれば、光電変換素子から出力される信号をデジタル化(二値化)するための回路を別個に設ける必要がないので、光検出器の装置構成を簡素化することができる。

[0014] この場合、好ましくは、光電変換素子と第1弁別部および第2弁別部との間に設けられるとともに、第1弁別部および第2弁別部に伝達される信号と同じ信号を複製する信号複製部をさらに含み、信号複製部により複製された信号により、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量(入射したガンマ線のエネルギーと対応する値)の少なくとも一方をあらゆる信号を送出するように構成されている。ここで、複数の光検出器のうちの一の光検出器の外部に出力される信号により、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量の少なくとも一方を

取得する場合、光電変換素子の寄生容量と後段回路および他の光検出器などが意図しないローパスフィルタ（LPF）を構成するため、一の光検出器の外部に出力される信号が劣化する場合がある。そこで、信号複製部により複製されるとともに光電変換素子の寄生容量と後段回路および他の光検出器などが形成するローパスフィルタ（LPF）とから絶縁された信号により、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量の少なくとも一方を他の光検出器から絶縁して取得するように構成することによって、信号の劣化を抑制しながら、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量の少なくとも一方を取得することができる。すなわち、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量の少なくとも一方を、精度よく取得することができる。

[0015] 上記一の局面による光検出器において、好ましくは、光電変換素子と、第1弁別部と、第2弁別部と、トリガ信号生成部との組を含むチャンネルが複数設けられており、チャンネルごとに出力される、トリガ信号が入力されるORゲートと、チャンネルごとに出力される、光が入射した光電変換素子の位置および光電変換素子に入射した光の総量の少なくとも一方をあらゆる信号が入力される抵抗器群とをさらに備える。このように構成すれば、チャンネルごとに出力されるトリガ信号と、位置および光の総量の少なくとも一方をあらゆる信号とをまとめることができるので、後段の回路（たとえば、光の入射タイミングや光の総量、入射位置を計算する回路）における処理負担を軽減することができる。

[0016] 上記一の局面による光検出器において、好ましくは、光検出器は、陽電子放射断層撮影装置に用いられる。このように構成すれば、電子・陽電子対消滅により放出されるガンマ線に基づく光の入射した正確な時間をより精度よく検出することができる。

### 発明の効果

[0017] 本発明によれば、上記のように、誤検出を抑制しながら、光の入射した正確な時間を精度よく検出することができる。

## 図面の簡単な説明

[0018] [図1]本発明の第1、第2実施形態による陽電子放射断層撮影装置を説明する図である。

[図2]本発明の第1実施形態による光検出器を多チャンネル構成にした全体構成を示すブロック図である。

[図3]本発明の第1実施形態による光検出器の構成を示す図である。

[図4]本発明の第1実施形態による第1弁別部の構成を示す図である。

[図5]本発明の第1実施形態による第2弁別部の構成を示す図である。

[図6]本発明の第1実施形態によるトリガ信号生成部の構成を示す図である。

[図7]本発明の第1実施形態によるトリガ信号の生成を説明するためのタイムチャートである。

[図8]本発明の第1実施形態による光検出器の光子検出確率が40%となる場合におけるトリガ精度の第1のしきい値に対する依存性を示すグラフである。

[図9]本発明の第2実施形態による光検出器を多チャンネル構成にした全体構成を示すブロック図である。

[図10]本発明の第2実施形態による光検出器の構成を示す図である。

[図11]本発明の第2実施形態によるトリガ信号の生成を説明するためのタイムチャートである。

[図12]本発明の第3実施形態による光検出器の構成を示す図である。

[図13]本発明の第1実施形態の変形例による第2弁別部を示す図である。

[図14]本発明の第1実施形態の変形例による光検出器を示す図である。

[図15]本発明の第1実施形態の変形例による光検出器を示す図である。

[図16]本発明の第1実施形態の変形例による光検出器を示す図である。

## 発明を実施するための形態

[0019] 以下、本発明を具体化した実施形態を図面に基づいて説明する。

[0020] [第1実施形態]

(全体構成)

まず、図1を参照して、本発明の第1実施形態による光検出器100の構成について説明する。第1実施形態では、光検出器100を陽電子放射断層撮影装置(PET装置)103に用いる例について説明する。

[0021] 図1(a)に示すように、陽電子放射断層撮影装置103は、陽電子放出核種により標識された薬剤を用いて、被検体(人体など)の内部の画像を撮影する装置である。具体的には、陽電子放射断層撮影装置103は、薬剤の電子と陽電子との対消滅によって生じる一对のガンマ線(放射線)を検出することによって、薬剤の対消滅が生じた位置を取得するように構成されている。そして、陽電子放射断層撮影装置103は、薬剤の対消滅が生じた位置を複数取得することによって、被検体の内部の画像を形成する(撮影する)ように構成されている。そして、形成された画像は、がん細胞の有無などの画像診断に用いられる。

[0022] また、陽電子放射断層撮影装置103に用いられる光検出器100は、仰臥位の被検体を撮影するように構成されている。具体的には、光検出器100は、アレイ状に集積された光検出器アレイ101(図1(b)参照)を構成している。また、光検出器100は、被検体の体軸(頭部から脚部に伸びる軸)に向けられた状態で、被検体の周囲を取り囲むように複数配置されている。また、光検出器100は、図示しない被検体の体軸の伸びる方向(紙面奥方向)にも同様の構成で複数配置されている。ここで、薬剤の対消滅により発生するガンマ線は $511\text{ keV}$ の放射線であり、光検出器100での直接的な検出ができない。そこで、被検体と光検出器100(光検出器アレイ101)との間に、シンチレータアレイ102を設ける。これにより、図1(b)に示すように、シンチレータアレイ102に含まれるシンチレータ素子Sにガンマ線が入射すると、シンチレータ素子S内の蛍光体がガンマ線により発光し、シンチレーション光が発生する。そして、光検出器100は、このガンマ線により発光したシンチレーション光を検出するように構成されている。なお、ここでは、光検出器アレイ101とシンチレータアレイ1

02とは、2行2列の光検出器100に対して5行5列のシンチレータ素子Sが設けられる最小単位が複数集積されることにより構成されている。

[0023] 次に、図2～図8を参照して、本発明の第1実施形態による光検出器100の構成について説明する。

[0024] 図2に示すように、第1実施形態による光検出器100は、光検出器アレイ101に含まれ、マトリクス状に配置されている。この光検出器100のマトリクス（光検出器アレイ101）は、たとえば、8行8列の総数64となるように構成されている。また、光検出器アレイ101は、マルチチャンネルORゲートE1と、抵抗器群E2と、位置・エネルギー取得部E3とを備える。複数の光検出器100は、1つが1つのチャンネルに相当し、各チャンネルの中に多数の光電変換素子1（後述、図3参照）を含んでいる。また、光検出器100の各々からは、2本の信号線（トリガ信号線L1およびアノード信号線L2）が伸びている。第1の信号線であるトリガ信号線L1は、光検出器100の各々から出力されるトリガ信号SigTrigをマルチチャンネルORゲートE1に伝達する。また、第2の信号線であるアノード信号線L2は、光検出器100の各々から出力されるアノード信号SigAnを抵抗器群E2に伝達する。なお、光検出器100の各々は、たとえば、SiPM（Silicon Photomultipliers；シリコンフォトマルチプライヤー）によりそれぞれ構成される。また、図2中において信号線が太線で示される部分は、バス配線であり、複数の信号線が、接続されることなくそれぞれ独立かつ並列して伸びていることをあらわしている。

[0025] マルチチャンネルORゲートE1は、複数の光検出器100の各々から出力される後述するトリガ信号SigTrigがそれぞれ入力される。そして、光検出器100の各々から出力されたトリガ信号SigTrigは、マルチチャンネルORゲートE1から、単一の加算トリガ信号SigSumTrigとして出力される。

[0026] 抵抗器群E2は、受信した複数の光検出器100の各々から出力されるア

ノード信号  $SigAn$  の電流や電圧を調整し、位置・エネルギー取得部 E 3 に出力する。

[0027] 位置・エネルギー取得部 E 3 は、抵抗器群 E 2 から出力された信号（光検出器 100 から出力されたアノード信号  $SigAn$ ）に基づいて、光を検出した位置（一の光検出器 100 に対応する位置）、検出された光の総量を算出する。ここで、検出された光の総量は、シンチレータアレイ 102 に入射したガンマ線のエネルギーと対応している。したがって、算出された光の総量に基づいて、入射したガンマ線のエネルギーを算出することができる。そして、算出された位置に関する位置信号  $SigPos$  および光の総量（入射したガンマ線のエネルギー）に関するエネルギー信号  $SigEn$  が、位置・エネルギー取得部 E 3 から出力される。

[0028] （光検出器の構成）

次に、図 3 を参照して、一の光検出器 100 の構成について説明する。なお、複数の光検出器 100 の構成は、互いに同様である。

[0029] 光検出器 100 は、図 3 に示すように、降伏電圧以上の電圧が印加されるガイガーモードにより動作するとともに、光が入射することにより信号を出力する光電変換素子 1 を含む。光電変換素子 1 は、たとえば、アバランシェフォトダイオード（APD: Avalanche Photodiode）を含む。光電変換素子 1 は、 $p-n$  接合に逆バイアスが印加された半導体であり、平常時は暗電流を除いて電流が流れない。ここで、光電変換素子 1 に光子が入射すると、光子により電子・正孔対が生じて電流が流れる。ガイガーモードは、降伏電圧を超えた電圧を印加することにより、連鎖的な電子・正孔対の生成が起きるので、電流の急激な増大であるガイガー放電が生じる。これにより、入射した 1 つの光子（微弱な光）に対して  $S/N$  比がよい電流が流れるので、高精度な光子の検出をすることが可能である。

[0030] また、光電変換素子 1 は、複数（光電変換素子 11、12、13、…、1n: n 個）設けられている。複数の光電変換素子 1 は、互いに並列に接続されている。

[0031] また、光検出器100は、クエンチング素子2（ $2_1 \sim 2_n$ ）を含む。クエンチング素子2は、複数の光電変換素子1にそれぞれ直列に接続されている。ここで、光電変換素子1から電流が流れ出すと、電流により、対応するクエンチング素子2（ $2_1 \sim 2_n$ のいずれか）に電圧が生じる。この場合に、クエンチング素子2は、対応する光電変換素子1に印加される電圧を降伏電圧未満に低下させる。これにより、光電変換素子1におけるガイガー放電が止まる。その結果、光電変換素子1には、再度降伏電圧以上の電圧が印加される。すなわち、光電変換素子1は、光子の入射を検出可能な状態に戻される。なお、クエンチング素子2は、抵抗やトランジスタなどにより構成されている。

[0032] また、光検出器100は、二値化回路3を含む。二値化回路3は、複数の光電変換素子1のアノード側とクエンチング素子2との間に接続されている。また、二値化回路3は、光電変換素子1の各々と、後述する第1弁別部4との間、かつ、複数の光電変換素子1の各々と、後述する第2弁別部5との間に設けられている。すなわち、二値化回路3は、複数の光電変換素子1の各々と第1弁別部との間と、複数の光電変換素子1の各々と第2弁別部との間との両方に設けられている。具体的には、1つの光電変換素子1と第1弁別部との間と、1つの光電変換素子1と第2弁別部との間に、共通の1つの二値化回路3が設けられている。

[0033] 二値化回路3は、光電変換素子1における光子の入射に基づく電圧の信号を受信すると、High（Hレベル、On）の信号パルスを出力する。具体的には、二値化回路3は、光電変換素子1から受信する電圧の信号が二値しきい値 $ThBin$ より上回っている期間にHigh（Hレベル、On）の信号 $SigBin$ を出力し、二値しきい値 $ThBin$ より下回っている期間にLow（Lレベル、Off）の信号 $SigBin$ を出力するように構成されている。すなわち、二値化回路3からは、矩形状の信号（パルス）が出力される。なお、二値化回路3は、たとえば、インバータによって構成されている。

[0034] また、光検出器100は、第1のしきい値 $Th_1$ に基づいて、複数の光電変換素子1から出力される信号に基づいた第1信号 $Sig_1$ を弁別する第1弁別部4を含む。具体的には、第1弁別部4は、図4に示すように、複数の二値化回路3（ $3_1 \sim 3_n$ ）から出力される信号 $Sig_{Bin}$ の集積である第1信号 $Sig_1$ が入力されるORゲートにより構成されている。また、第1弁別部4は、第1信号 $Sig_1$ が第1のしきい値 $Th_1$ を上回った場合に、 $High$ の信号を出力する。第1のしきい値 $Th_1$ は、いずれかの二値化回路3から $High$ の信号が出力された際、 $High$ のタイミング信号 $Sig_{Tim}$ を出力し、いずれの二値化回路3からも $High$ の信号が出力されていない場合は、 $Low$ のタイミング信号 $Sig_{Tim}$ を出力するように設定されている。すなわち、第1弁別部4は、ORゲートにより構成されているので、複数の二値化回路3から出力される信号のいずれかが $High$ である期間に、 $High$ のタイミング信号 $Sig_{Tim}$ を出力し、それ以外の期間に $Low$ のタイミング信号 $Sig_{Tim}$ を出力（弁別）する。したがって、第1弁別部4から出力されるタイミング信号 $Sig_{Tim}$ は、矩形状の信号（パルス）となる。

[0035] また、光検出器100は、第1のしきい値 $Th_1$ よりも大きい第2のしきい値 $Th_2$ に基づいて、光電変換素子1から出力される信号に基づいた第2信号 $Sig_2$ を弁別する第2弁別部5を含む。具体的には、第2弁別部5は、複数の二値化回路3（ $3_1 \sim 3_n$ ）から出力される信号 $Sig_{Bin}$ の集積である第2信号 $Sig_2$ の値が、第2のしきい値 $Th_2$ よりも大きいか否かを弁別するように構成されている。なお、第1弁別部4と第2弁別部5とは、共通する複数の二値化回路3（ $3_1 \sim 3_n$ ）の組から出力される信号 $Sig_{Bin}$ が集積されて入力されるため、第1信号 $Sig_1$ と第2信号 $Sig_2$ とは同一の信号である。

[0036] 図5に示すように、第2弁別部5は、複数の二値化回路3（ $3_1 \sim 3_n$ ）の各々から出力される信号 $Sig_{Bin}$ を集積し、第2のしきい値 $Th_2$ を上回る期間に $High$ のレベル信号 $Sig_{Lev}$ を出力するとともに、第2

のしきい値  $T_{h2}$  を下回る期間に  $Low$  のレベル信号  $Sig_{Lev}$  を出力するように構成されている。第2のしきい値  $T_{h2}$  は、たとえば、二値化回路3のそれぞれから出力される  $High$  の信号  $Sig_{Bin}$  の5つ分に相当する値に設定されている。この場合、第2弁別部5は、5つ以上の二値化回路3から  $High$  の信号が出力されている期間（それぞれの矩形波の  $High$  の期間が5つ以上重なり合う期間）に、第2信号  $Sig_2$  が第2のしきい値を上回るので、 $High$  のレベル信号  $Sig_{Lev}$  を出力する。また、第2弁別部5は、それ以外の期間に、第2信号  $Sig_2$  が第2のしきい値に満たないので、 $Low$  のレベル信号  $Sig_{Lev}$  を出力する。第2弁別部5は、複数の二値化回路3（ $3_1 \sim 3_n$ ）に対応するように、複数の抵抗  $5_1$ （ $5_{11}$ 、 $5_{12}$ 、 $5_{13}$ 、…、 $5_{1n}$ ）を含む。そして、電圧加算器52は、複数の二値化回路3（ $3_1 \sim 3_n$ ）の各々から抵抗  $5_1$  を介して入力される二値化された信号  $Sig_{Bin}$  を加算するとともに、増幅して出力する。

[0037] また、第2弁別部5は、抵抗  $5_3$  を含む。抵抗  $5_3$  は、電圧加算器52と並列に接続されており、電圧加算器52による増幅度を調整する。

[0038] また、第2弁別部5は、比較器（CMP）54を含む。比較器54は、電圧加算器52から出力される加算された信号の電圧と第2のしきい値  $T_{h2}$  の電圧とを比較し、加算された信号の電圧が第2のしきい値  $T_{h2}$  の電圧を上回る場合に、 $High$  のレベル信号  $Sig_{Lev}$  を出力し、それ以外の場合に、 $Low$  のレベル信号  $Sig_{Lev}$  を出力する。

[0039] 以上のように、第2のしきい値  $T_{h2}$  としてノイズと信号とを弁別するための適切な値（たとえば、光子5個から10個の入射に相当する値）を設定することにより、ノイズに起因する信号と、光子の入射による信号とを弁別し、適切に信号処理を行うことが可能になる。ここで、第2のしきい値  $T_{h2}$  を大きく設定し過ぎた場合には、シンチレーション光による信号が第2のしきい値  $T_{h2}$  に満たなくなり、シンチレーション光の検出を取り逃す可能性が生じる。また、第2のしきい値  $T_{h2}$  を小さく設定し過ぎた場合には、同時期に発生した複数のノイズによる信号が第2のしきい値  $T_{h2}$  を上回っ

てしまい、シンチレーション光とノイズとの弁別ができなくなる。そのため、たとえば、第2のしきい値 $Th_2$ を光子5個から10個の入射に相当する値に設定する。これにより、第2弁別部5は、ノイズによる第2信号 $Sig_2$ には反応(Highを出力)しない。また、第2弁別部5は、第2信号 $Sig_2$ が、同時期に(比較的短い期間内に連続的に)複数の光子が入射したことに対応する第2のしきい値を上回る信号を受信している期間に、Highのレベル信号 $SigLev$ を出力する。なお、第2弁別部5から出力されるレベル信号 $SigLev$ は、矩形形状の信号(パルス)となる。

[0040] なお、加算回路である電圧加算器52から出力される信号に上限値を設けてもよい。上限値は、第2のしきい値 $Th_2$ よりも大きい必要がある。また、ノイズの発生は偶発的であるため、複数の光電変換素子1から同時期にノイズが発生する確率は、光検出器100に含まれる光電変換素子1の数が多くなるにつれて高くなる。そのため、第2のしきい値は、光検出器100のサイズ(含まれる光電変換素子1の数に対応)等に合わせて適切な値に設定される。

[0041] また、図3に示すように、光検出器100は、第1弁別部4とトリガ信号生成部7(後述)との間に設けられるとともに、第1弁別部4からトリガ信号生成部7に伝達されるタイミング信号 $SigTim$ を遅延させるための遅延部6を含む。

[0042] 遅延部6は、第1弁別部4から入力されるタイミング信号 $SigTim$ を遅延させて出力するように構成されている。その結果、遅延部6は、タイミング信号 $SigTim$ のHighおよびLowの切り替わりタイミングを遅らせた遅延タイミング信号 $SigDelTim$ を出力する。このとき、遅延タイミング信号 $SigDelTim$ は、レベル信号 $SigLev$ の出力よりわずかに(たとえば、数ナノ秒~数十ナノ秒程度)遅らせて出力される。詳しくは、図7のタイミングチャートに基づいて後に説明する。また、遅延部6は、たとえば、ディレイ回路により構成されている。

[0043] ここで、第1実施形態による光検出器100は、第1弁別部4が、第1信

号  $Sig1$  が第1のしきい値  $Th1$  よりも大きいと弁別し、かつ、第2弁別部5が、第2信号  $Sig2$  が第2のしきい値  $Th2$  よりも大きいと弁別した場合に、検出対象となる光が入射したことをあらわすトリガ信号  $SigTrig$  を生成するトリガ信号生成部7を含む。

[0044] 図6に示すように、トリガ信号生成部7は、ANDゲートにより構成されている。また、トリガ信号生成部7には、第1弁別部4から出力されるタイミング信号  $SigTim$  が遅延部6により遅延された遅延タイミング信号  $SigDelTim$  と、第2弁別部5から出力されるレベル信号  $SigLev$  とが入力される。そして、トリガ信号生成部7は、遅延タイミング信号  $SigDelTim$  とレベル信号  $SigLev$  とが共に  $High$  である期間に  $High$  のトリガ信号  $SigTrig$  を生成し、それ以外の期間に  $Low$  のトリガ信号  $SigTrig$  を生成するように構成されている。そして、トリガ信号生成部により生成されたトリガ信号  $SigTrig$  は、マルチチャンネルORゲートE1（図2参照）に出力される。

[0045] （第1実施形態のトリガ信号のタイミングチャート）

次に、図7を参照して、第1実施形態による光検出器100（トリガ信号生成部7）のトリガ信号  $SigTrig$  生成について、説明する。図7は、光検出器100上の各箇所から出力される信号を時間軸に沿って表したものである。チャートの左側は、信号の出力された箇所を示している。また、最上部のチャートは、光検出器100に入射した光（信号）を示す。

[0046] まず、暗電流などのノイズに起因して、光電変換素子11からパルスP1（三角パルス）が出力されたとする。そして、時間  $T1 \sim T2$  の間において、パルスP1の大きさが、二値化回路3の二値しきい値  $ThBin$  よりも大きくなるので、二値化回路3から  $High$  の矩形パルスR1が出力される。そして、 $High$  の矩形パルスR1が第1弁別部4に入力される。ここで、第1弁別部4は、ORゲートにより構成されている（すなわち、第1弁別部4の第1のしきい値  $Th1$  は、二値しきい値  $ThBin$  と同じ値となる）ので、時間  $T1 \sim T2$  の間において、第1弁別部4から、 $High$  の矩形パル

スが出力される。一方、暗電流などのノイズの発生は散発的であるので、同時期に複数（連続して）生じる可能性は低い。このため、第2弁別部5に入力する第1信号S i g 1（第2信号S i g 2）は、加算されない（または、加算されたとしても比較的小さい）ので、第2信号S i g 2は、第2のしきい値T h 2を超えることがない。すなわち、第2弁別部5からは、L o wの信号が出力される。

[0047] 次に、期間 $\tau$ において、光検出器100に光が入射したとする。この場合、光電変換素子11、12、 $\dots$ 、1nのうちの複数の光電変換素子1から、それぞれ、パルスP2、P3、 $\dots$ が出力される。この複数のパルスP2、P3、 $\dots$ の出力は、連続して生じる。具体的には、まず、時間T3において、第1弁別部4に入力される第1信号S i g 1が第1のしきい値T h 1を上回るので、光子の入射タイミングをあらわすタイミング信号S i g T i mがH i g hになる。この時点では、第2弁別部5の第2信号S i g 2は、第2のしきい値T h 2よりも小さいので、第2弁別部5からは、L o wのレベル信号S i g L e vが出力される。

[0048] 次に、パルスP3 $\dots$ が連続して出力されることにより、時間T4において、第2弁別部5の第2信号S i g 2が第2のしきい値を上回る。これにより、第2弁別部5から出力されるレベル信号S i g L e vがH i g hになる。その後、時間T5以降において、光の入射がピークになった後、光の入射が徐々に減少する。そして、時間T6において、第2弁別部5の第2信号S i g 2が第2のしきい値T h 2を下回るので、第2弁別部5から出力されるレベル信号S i g L e vがL o wになる。そして、時間T7において、第1弁別部4に入力される第1信号S i g 1がなくなる（第1のしきい値T h 1を下回る）ので、第1弁別部4から出力されるタイミング信号S i g T i mがL o wになる。

[0049] 第1弁別部4から出力されるタイミング信号S i g T i mは、遅延部6に入力される。これにより、遅延部6から、タイミング信号S i g T i mが遅延された遅延タイミング信号S i g D e l T i mが出力される。

[0050] ここで、タイミング信号  $SigTim$  は、1つの光子の入射により  $High$  の信号を出力する。このため、信号の立ち上がりまでにかかる時間が、光子の入射が生じてから電流が生じるまでの時間に対応し、ほぼ一定値に決まっている。一方で、レベル信号  $SigLev$  は、5つの光子の連続的な入射により  $High$  の信号を出力する。しかしながら、1つ目の光子が入射してから2、3、…、5つ目の光子が入射するまでの時間にばらつきが生じるため、信号の立ち上がりにかかるまでにかかる時間は長くなるとともに比較的不確かな値となる。したがって、遅延部6により、タイミング信号  $SigTim$  をレベル信号  $SigLev$  よりも遅らせる。具体的には、レベル信号  $SigLev$  の立ち上がりタイミング（時刻  $T4$ ）よりも遅延タイミング信号  $SigDelTim$  の立ち上がりタイミング（時刻  $T5$ ）の方が遅れている。なお、実際にガンマ線の入射に起因するシンチレーション光（光子の束）の入射があれば、たとえば、数百～数万の光電変換素子1から信号が出力される。

[0051] そして、トリガ信号生成部7は、遅延タイミング信号  $SigDelTim$  とレベル信号  $SigLev$  とのANDを取ったトリガ信号  $SigTrig$  を生成する。図7では、遅延タイミング信号  $SigDelTim$  とレベル信号  $SigLev$  とが両方  $High$  となる時間  $T5$  において、トリガ信号  $SigTrig$  が  $High$  となる。そして、レベル信号  $SigLev$  が  $Low$  となる時間  $T6$  において、トリガ信号  $SigTrig$  が  $Low$  となる。

[0052] このように、トリガ信号  $SigTrig$  は、複数の光電変換素子1にシンチレーション光が入射する場合（レベル信号  $SigLev$  が  $High$  となる場合）のみに、 $High$  ( $On$ ) になる。これにより、ノイズによる信号と光の入射による信号とを区別することができる。また、トリガ信号  $SigTrig$  は、立ち上がりのタイミングが遅延タイミング信号  $SigDelTim$  と時刻  $T5$  で揃っている。ここで、遅延タイミング信号  $SigDelTim$  のタイミング信号  $SigTim$  からの略一定の値となる遅延時間（ディレイ回路遅延時間）、および、後段の回路により略一定の値となる遅延時間（

伝播遅延時間)をあらかじめ計測しておく。これにより、既知の遅延時間をトリガ信号  $SigTrig$  が High となった時間から差し引くことによって、トリガ信号  $SigTrig$  の立ち上がり (High となる) タイミングを、タイミング信号  $SigTim$  の立ち上がりタイミングに揃えることができる。すなわち、最初に光子が光検出器 100 に入射した時間を略正確に取得 (算出) することができる。上記の構成により、簡単な読み出し回路からトリガ信号  $SigTrig$  の生成の高い精度を得ることができる。

[0053] また、光電変換素子 1 は意図しない疑似的なコンデンサ (寄生容量) を構成する。そのため、光検出器 100 のアノード信号  $SigAn$  においては寄生容量と後段の回路 (抵抗器群 E 2 および位置・エネルギー取得部 E 3) とが意図しないローパスフィルタ (LPF) を構成する。さらに、他の光検出器 100 の寄生容量もローパスフィルタに影響するため、光検出器 100 の数が増えると信号の高周波成分が著しくなくなり劣化してしまう。ここで、トリガ信号  $SigTrig$  は光検出器 100 内で生成する (他の光検出器 100 から絶縁される) ので、他の光検出器 100 の寄生容量の影響や他の光検出器 100 から生じるノイズの影響を低減することができる。なお、光電変換素子 1 の信号は二値化回路 3 を介して第 1 弁別部 4 および第 2 弁別部 5 に入力されるのでトリガ信号  $SigTrig$  は光検出器 100 内においてもそれぞれの光電変換素子 1 の寄生容量の影響を軽減することができる。

[0054] また、光が入射した正確な時間から、薬剤の対消滅 (電子・陽電子対消滅) によるガンマ線の情報を正確に取得することができる。その結果、陽電子放射断層撮影装置 103 は、薬剤の対消滅が生じた位置を正確に取得することができる。

[0055] (トリガ信号の精度)

次に、図 8 に基づいて、トリガ精度のしきい値 (特に、値の小さな第 1 のしきい値  $Th1$ ) に対する依存性について説明する。図 8 のグラフは、複数の光子が光検出器 100 に入射した場合に検出される確率が、1 つの光子あたり 40% として計算したシミュレーションの結果である。簡略化のために

、複数の格子の入射が同時に起こった場合を考えている。また、グラフの横軸は、トリガがHighになるしきい値の大きさを検出された光子の数に換算した値である。また、グラフの縦軸は、トリガ信号のジッターの半値全幅を入射光子の数に換算した値であり、光子の検出数のばらつきに対応している。上記したように、光電変換素子1の数が増えるにつれて、同時刻にノイズが発生する確率も増加する。そのため、しきい値の値を大きくするほど、光子の検出数にゆらぎ（誤差）が生じやすくなる。

[0056] 上記のように、トリガ精度の高い1つの光子の検出に相当する第1のしきい値 $T_{h1}$ により、光子の検出タイミングを取得するので、光子の入射したタイミング情報が正確に得られる。これにより、ガンマ線の入射した時刻を正確に検出することができる。

[0057] (第1実施形態の効果)

第1実施形態では、以下のような効果を得ることができる。

[0058] 第1実施形態では、上記のように、第1弁別部4が、第1信号 $S_{ig1}$ が第1のしきい値 $T_{h1}$ よりも大きいと弁別し、かつ、第2弁別部5が、第2信号 $S_{ig2}$ が第2のしきい値 $T_{h2}$ よりも大きいと弁別した場合に、検出対象となる光が入射したことをあらわすトリガ信号 $S_{igTrig}$ を生成するトリガ信号生成部7を設ける。これにより、比較的大きな第2のしきい値 $T_{h2}$ に基づいて光電変換素子1から出力される信号を弁別することにより、ノイズ（比較的小きな信号）に起因する誤検出を抑制することができる。また、第1信号 $S_{ig1}$ が第1のしきい値 $T_{h1}$ よりも大きいと弁別したタイミングは、光の入射した時間を略正確に反映する。その結果、第1弁別部4によるタイミング信号 $S_{igTrig}$ および第2弁別部5によるレベル信号 $S_{igLev}$ に基づいて、検出対象となる光が入射したことをあらわすトリガ信号 $S_{igTrig}$ を生成することによって、誤検出を抑制しながら、光の入射した正確な時間を精度よく検出することができる。

[0059] また、第1実施形態では、上記のように、光検出器100に、第1弁別部4とトリガ信号生成部7との間に、第1弁別部4からトリガ信号生成部7に

伝達されるタイミング信号  $SigTrig$  を遅延させるための遅延部 6 を設ける。ここで、第 2 のしきい値  $Th2$  が第 1 のしきい値  $Th1$  よりも大きいので、光電変換素子 1 から出力される信号に基づいた第 2 信号  $Sig2$  が第 2 のしきい値  $Th2$  に達する時間は、光電変換素子 1 から出力される第 1 信号  $Sig1$  が第 1 のしきい値  $Th1$  に達する時間よりも長くなる（遅れる）。そこで、第 1 弁別部 4 とトリガ信号生成部 7 との間に第 1 弁別部 4 からトリガ信号生成部 7 に伝達されるタイミング信号  $SigTrig$  を遅延させるための遅延部 6 を設けることによって、第 1 信号  $Sig1$  が High になったタイミングを、第 2 信号  $Sig2$  が High になったタイミングよりも遅らせることができる。その結果、光が入射した正確な時間の検出と誤検出の抑制とをより精度よく両立させることができる。

[0060] また、第 1 実施形態では、上記のように、第 2 弁別部 5 は、複数の光電変換素子 1 から各々出力される第 1 信号  $Sig1$  を加算した信号である第 2 信号  $Sig2$  の値が、第 2 のしきい値  $Th2$  よりも大きいか否かを弁別するように構成されている。ここで、第 1 信号  $Sig1$  は、1 つの光子の入射に対応する信号またはノイズに起因する信号を含む。そして、光検出器 100 に対して実際に光子が入射する場合には、同時期に複数の光子が入射する。これにより、第 1 信号  $Sig1$  は同時期に複数（連続して）生じるので、第 2 信号  $Sig2$  は連続的に大きくなる。一方、ノイズは、複数の光電変換素子 1 において散発的に起こるので、第 2 信号  $Sig2$  は比較的小さいままである。そこで、複数の光電変換素子 1 から各々出力される第 1 信号  $Sig1$  を加算した信号である第 2 信号  $Sig2$  の値が、第 2 のしきい値  $Th2$  よりも大きいか否かを弁別するように構成することによって、光が入射したことを正確に検出することができる。

[0061] また、第 1 実施形態では、上記のように、光検出器 100 は、複数の光電変換素子 1 の各々と第 1 弁別部 4 との間と、複数の光電変換素子 1 の各々と第 2 弁別部 5 との間とのうち、少なくとも複数の光電変換素子 1 の各々と第 1 弁別部 4 との間に設けられるとともに、複数の光電変換素子 1 から各々出

力される信号を二値化する二値化回路3を設ける。これにより、二値化された信号(デジタル信号)である二値化信号S i g B i nは、二値化されていない信号(アナログ信号)に比べて、比較的処理負担が少ない。そこで、少なくとも複数の光電変換素子1の各々と第1弁別部4との間に二値化回路3を設けることによって、光が入射したことを検出する処理時間を短縮することができる。

[0062] また、第1実施形態では、上記のように、共通の二値化回路3は、複数の光電変換素子1の各々と第1弁別部4との間と、複数の光電変換素子1の各々と第2弁別部との間との両方に設けられる。これにより、二値化回路3が、複数の光電変換素子1の各々と第1弁別部4との間のみ設けられている場合と比べて、光が入射したことを検出する処理時間をより短縮することができる。

[0063] また、第1実施形態では、上記のように、光検出器100は、陽電子放射断層撮影装置(PET装置)101に用いられる。これにより、電子・陽電子対消滅により放出されるガンマ線に基づく光の入射した正確な時間をより精度よく検出することができる。

[0064] [第2実施形態]

次に、図9～図11を参照して、本発明の第2実施形態による光検出器200の構成について説明する。第2実施形態では、上記第1実施形態とは異なり、光検出器200は、二値化回路3が設けられていない。また、第2実施形態では、上記第1実施形態とは異なり、光検出器200は、信号複製部8が設けられている。なお、第1実施形態と同様の構成は、同じ符号を付して説明を省略する。

[0065] 図9に示すように、第2実施形態による光検出器200は、第1実施形態と同様に、マトリクス状(8行8列)に配置され、マルチチャンネルORゲートE1と、抵抗器群E2と、位置・エネルギー取得部E3とを備える。光検出器200から出力される検出信号(スロウ信号S i g S l o w)は、スロウ信号線L20を介して、抵抗器群E2に入力される。スロウ信号S i g

Slowは、信号複製部8（後述、図10参照）によってアノードSignal信号が複製された信号である。

[0066] 図10に示すように、光検出器200は、複数の光電変換素子1と、光電変換素子1（11～1n）にそれぞれ直列に接続される複数のクエンチング素子2（21～2n）と、信号複製部8と、第1弁別部40と、第2弁別部50と、トリガ信号生成部70とを含む。

[0067] 第1弁別部40および第2弁別部50は、信号複製部8のアナログ信号出力の第1信号Sig11および第2信号Sig12を弁別するように構成されている。信号複製部8は、光電変換素子1と第1弁別部40および第2弁別部50との間に共通して設けられるとともに、光電変換素子1が出力するアノード信号Signalと同じ信号を複製する。また、光検出器200は、信号複製部8により複製されたスロウ信号SigSlowにより、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量を取得するように構成されている。具体的には、信号複製部8は、第1弁別部40に第1信号Sig11と、第2弁別部50に第2信号Sig12と、抵抗器群E2にスロウ信号SigSlowとを出力する。なお、第1信号Sig11、第2信号Sig12およびスロウ信号SigSlowは、光電変換素子1の各々から出力される信号の集積であるアノード信号Signalを複製した同一の信号である。

[0068] また、信号複製部8によって、光電変換素子1の各々から出力される信号（アノード信号Signal）を複製して出力することにより、光電変換素子1nの寄生容量と後段の回路（抵抗器群E2および位置・エネルギー取得部E3）とを絶縁し、光電変換素子1nの寄生容量と後段回路とで構成されるローパスフィルタの形成を避けることができる。そして、複製信号は、他の光検出器200の光電変換素子1nからも同様に絶縁されているため、他の光検出器200の光電変換素子1nの寄生容量の影響を受けない。その結果、他の光検出器200との相互影響が軽減され、信号の劣化を抑制することが可能になる。

[0069] 具体的には、信号複製部8を設けずに（複数の）光検出器200から出力されるアノード信号SigAnをエネルギーおよび位置の取得のために直接的に用いると、光検出器200自身の光電変換素子1の寄生容量（意図しないコンデンサの形成）の影響を受け、アノード信号SigAnに劣化（高周波成分のなまり）が生じる。この場合、トリガ信号SigTrigを生成するために出力される信号（第1弁別部40および第2弁別部50の各々に出力される信号）も同様の劣化の影響を受けた状態となるので、最終的にトリガ信号生成部70から出力されるトリガ信号SigTrigにも劣化が生じてしまう。また、トリガ信号生成部70にアノード信号SigAnを直接的に用いると、（トリガ信号生成部70の回路の入力インピーダンスが0ではないため）同様に光電変換素子1nによる寄生容量の影響を受けて信号の劣化が起こってしまう。

[0070] そのため、信号複製部8は、光電変換素子1のアノード側から出力されるアノード信号SigAnを複製し、アノード信号SigAnと同等の信号を、抵抗器群E2（図9参照）に接続される信号線、第1弁別部40に接続される信号線および第2弁別部50に接続される信号線に各々出力する。抵抗器群E2に出力される信号は、スロウ信号SigSlowである。そして、第1実施形態と同様に、位置・エネルギー取得部E3は、抵抗器群E2から出力された信号（光検出器200の各々から出力されたスロウ信号SigSlow）に基づいて、光を検出した光検出器200の位置、および、検出された光の総量（入射したガンマ線のエネルギー）を算出する。そして、算出された位置に関する信号およびエネルギーに関する信号が、位置・エネルギー取得部E3から出力される。また、第1弁別部40および第2弁別部50に出力される信号は、トリガ信号SigTrigを生成するために用いられる。

[0071] ここで、信号複製部8からトリガ信号SigTrig生成のために第1弁別部40および第2弁別部50に各々出力される2つの複製信号、および、位置・エネルギー取得のために後段の回路に出力される複製信号の各々は、

光電変換素子 1 n の寄生容量と光電変換素子 1 n、後段の回路および他の光検出器 2 0 0 が形成する意図しないローパスフィルタ ( L P F ) とから絶縁されている。すなわち、トリガ信号 S i g T r i g およびスロウ信号 S i g S l o w に対して寄生容量やローパスフィルタの影響 ( 劣化 ) が生じることを、信号複製部 8 で複製し絶縁された信号を用いることにより抑制する。また、トリガ信号 S i g T r i g とスロウ信号 S i g S l o w とが互いに絶縁されるため、トリガ信号 S i g T r i g とスロウ信号 S i g S l o w とが互いに影響し合うことも抑制することができる。なお、複数の光検出器 2 0 0 を接続する場合に、各々のトリガ信号生成部 7 0 を接続しても ( 各々のトリガ信号 S i f T r i g をまとめても )、トリガ信号 S i g T r i g は二値化されているため ( 各々の光検出器 2 0 0 が有する光電変換素子 1 n から多重に絶縁されるため )、信号に現れる影響は軽微となり問題がない。また、信号複製部 8 が後段の回路 ( マルチチャンネル O R ゲート E 1、抵抗器群 E 2 および位置・エネルギー取得部 E 3 ) の駆動を行うため、複数の光検出器 2 0 0 のスロウ信号 S i g S l o w を接続しても ( 各々のスロウ信号 S i g S l o w をまとめても )、影響は軽微となり問題がない。

[0072] また、測定 ( 計測 ) に直接用いないアノード信号 S i g A n を出力する端子については、アノード信号 S i g A n を出力する端子が寄生容量の影響を受けてローパスフィルタを形成しないように、低インピーダンスとなる電源または接地電位 ( グラウンド : G N D ) に接続するように構成する。アノード信号 S i g A n の劣化が生じると、たとえアノード信号 S i g A n を複製して用いたとしても、複製される信号は劣化された状態となるため、アノード信号 S i g A n に対して劣化を起こさない状態で信号の複製を行う必要がある。

[0073] 第 1 弁別部 4 0 は、入力される第 1 信号 S i g 1 1 が第 1 のしきい値 T h 1 を上回る期間に、 H i g h のタイミング信号 S i g T i m を出力し、第 1 のしきい値 T h 1 を下回る期間に、 L o w のタイミング信号 S i g T i m を出力する。第 2 弁別部 5 0 は、入力される第 2 信号 S i g 1 2 が第 2 のしき

い値  $T_{h2}$  を上回る期間に、 $High$  のレベル信号  $SigLev$  を出力し、第2のしきい値  $T_{h2}$  を下回る期間に、 $Low$  のレベル信号  $SigLev$  を出力する。

[0074] 遅延部60は、第1弁別部40から出力されたタイミング信号  $SigTim$  を遅らせて、遅延タイミング信号  $SigDelTim$  を出力する。ここで、遅延タイミング信号  $SigDelTim$  の立ち上がりタイミング ( $High$  となるタイミング) は、レベル信号  $SigLev$  の立ち上がりタイミングよりも遅らせる。そして、トリガ信号生成部70は、入力される遅延タイミング信号  $SigDelTim$  とレベル信号  $SigLev$  とが両方とも  $High$  となった場合に、 $High$  のトリガ信号  $SigTrig$  を出力し、それ以外の場合に、 $Low$  のトリガ信号  $SigTrig$  を出力する。これにより、ノイズによる信号と光の入射による信号とを区別することができる。

[0075] (第2実施形態のトリガ信号のタイミングチャート)

次に、図11を参照して、第2実施形態による光検出器200 (トリガ信号生成部70) のトリガ信号  $SigTrig$  生成について、説明する。

[0076] まず、暗電流などのノイズに起因して、光電変換素子1から1つの光電変換素子1の信号に対応する1つのパルス  $P0$  が信号複製部8に出力され、信号複製部8によりパルス  $P0$  の複製された信号が第1弁別部40および第2弁別部50に入力されたとする。すなわち、第1弁別部40に1つの光電変換素子1の信号に対応する信号 (パルス  $P0$  の複製信号) が第1信号  $Sig11$  として入力されたとする。この場合、時間  $T_{21} \sim T_{22}$  の間において、第1信号  $Sig11$  (パルス  $P0$  の複製信号) が、第1弁別部40の第1のしきい値  $T_{h1}$  よりも大きくなるので、第1弁別部40から矩形パルス  $R0$  である  $High$  のタイミング信号  $SigTim$  が出力される。一方で、第2弁別部50にも同様に1つの光電変換素子1の信号に対応する信号 (パルス  $P0$  の複製信号) が第2信号  $Sig12$  として入力される。この場合、第2弁別部50に入力する第2信号  $Sig12$  (パルス  $P0$  の複製信号) は、複数のパルスが加算された場合に対応する第2のしきい値  $T_{h2}$  を超えるこ

とがない。すなわち、第2弁別部50からは、Highのレベル信号SigLevは出力されず、Lowのレベル信号SigLevが出力される。

[0077] 次に、期間 $\tau_0$ において、光検出器200に光が入射したとする。この場合、光電変換素子11、12、 $\dots$ 、1nのうちの複数の光電変換素子1から、パルスの出力が連続して生じる。そのため、第2信号Sig12（第1信号Sig11）は比較的大きくなる。具体的には、まず、時間T23において、第1弁別部40に入力される第1信号Sig11が第1のしきい値Th1を上回るので、光子の入射タイミングをあらわすタイミング信号SigTimがHighになる。この時点では、第2弁別部50の第2信号Sig12は、第2のしきい値Th2よりも小さいので、第2弁別部5からは、Lowのレベル信号SigLevが出力される。

[0078] 次に、時間T24において、第2弁別部50の第2信号Sig12が第2のしきい値Th2を上回る。これにより、第2弁別部50から出力されるレベル信号SigLevがHighになる。その後、時間T25以降において、光の入射がピークになった後、光の入射が徐々に減少する。そして、時間T26において、第2弁別部50の第2信号Sig12が第2のしきい値Th2を下回るので、第2弁別部5から出力されるレベル信号SigLevがLowになる。そして、時間T27において、第1弁別部40に入力される第1信号Sig11がなくなる（第1のしきい値Th1を下回る）ので、第1弁別部40から出力されるタイミング信号SigTimがLowになる。

[0079] ここで、第1弁別部40から出力されるタイミング信号SigTimは、遅延部60に入力される。これにより、遅延部60から、タイミング信号SigTimが遅延された遅延タイミング信号SigDelTimが出力される。

[0080] そして、トリガ信号生成部70は、遅延タイミング信号SigDelTimとレベル信号SigLevとのANDを取ったトリガ信号SigTrigを生成する。図11では、遅延タイミング信号SigDelTimとレベル信号SigLevとが両方Highとなる時間T25において、トリガ信号

SigTrigがHighとなる。そして、レベル信号SigLevがLowとなる時間T26において、トリガ信号SigTrigがLowとなる。このように、トリガ信号SigTrigは、立ち上がりのタイミングが光子の正確な入射時間を反映している遅延タイミング信号SigDelTrigと揃っている。また、トリガ信号SigTrigは、ノイズではない光子の入射をあらわすレベル信号SigLevがHighの場合に、Highとなる。

[0081] なお、第2実施形態のその他の構成は、第1実施形態と同様である。

[0082] (第2実施形態の効果)

第2実施形態では、上記のように、第1弁別部40および第2弁別部50は、アナログ信号からなる第1信号Sig11および第2信号Sig12を弁別するように構成されている。これにより、光電変換素子1から出力される信号をデジタル化(二値化)するための回路を別に設ける必要がないので、光検出器200の装置構成を簡素化することができる。

[0083] また、第2実施形態では、上記のように、光検出器200は、光電変換素子1と第1弁別部40および第2弁別部50との間に設けられるとともに、光電変換素子1から出力されるアノード信号SigAnと同じ信号を複製する信号複製部8を含む。そして、信号複製部8により複製されたスロウ信号SigSlowにより、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量を取得する。ここで、複数の光検出器200のうちの一の光検出器200の外部に出力される複製されていないアノード信号SigAnにより、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量の少なくとも一方を取得する場合、光電変換素子1の寄生容量と後段回路および他の光検出器200などが意図しないローパスフィルタ(LPF)を構成するため、一の光検出器200の外部に出力される信号が劣化する場合がある。そこで、信号複製部8により複製されるとともに光電変換素子1の寄生容量と後段回路および他の光検出器200などが形成するローパスフィルタ(LPF)とから絶縁されたスロウ信号SigSl

owにより、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量の少なくとも一方を取得するように構成することによって、信号の劣化を抑制しながら、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量を取得することができる。すなわち、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量（入射したガンマ線のエネルギー）を、精度よく取得することができる。

[0084] なお、第2実施形態のその他の効果は、第1実施形態と同様である。

[0085] [第3実施形態]

次に、図12を参照して、本発明の第3実施形態による光検出器300の構成について説明する。なお、第1実施形態と同様の構成は、同じ符号を付して説明を省略する。

[0086] 図12(a)に示すように、光検出器素子301が1行m列のマトリクス状に配置されている。このため、光検出器素子301のX方向の位置をあらわすために0, 1, 2..., 1-1のいずれかの番号と、Y方向の位置をあらわすために0, 1, 2..., m-1のいずれかの番号とが付されている。ここで、光検出器300は、4つ(2行2列)の区画に対応する(0, 0)、(0, 1)、(1, 0)および(1, 1)((X, Y))に位置する光検出器素子301を備えている。なお、たとえば、1-1=7かつm-1=7とした場合に、光検出器素子301は8行8列のマトリクス状に配置されていることになる。

[0087] ここで、光検出器300は、複数の光電変換素子1および光電変換素子1にそれぞれ直列に接続されたクエンチング素子2と、第1弁別部4と、第2弁別部5と、遅延部6と、トリガ信号生成部7との組がそれぞれ設けられた1つのチャンネルに対応する光検出器素子301が4つ設けられている。具体的には、一の光検出器素子301は、たとえば、第1実施形態による一の光検出器100と同等となるように構成されている。また、図12(b)に示すように、チャンネルに対応する光検出器素子301ごとに出力される、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総

量をあらわすアノード信号  $SigAn$  が入力される抵抗器群  $E20$  (図示省略) と、チャンネルに対応する光検出器素子  $301$  ごとに出力される、トリガ信号  $SigTrig$  が入力されるマルチチャンネル OR ゲート  $E10$  (図示省略) とをさらに備える。なお、マルチチャンネル OR ゲート  $E10$  は、特許請求の範囲の「OR ゲート」の一例である。

[0088] マルチチャンネル OR ゲート  $E10$  は、接続された光検出器素子  $301$  から出力される複数のトリガ信号  $SigTrig(0, 0)$ 、 $(0, 1)$ 、 $(1, 0)$  および  $(1, 1)$  を統合し、単一のトリガ信号  $SigTrig$  として出力する。また、抵抗器群  $E20$  は、接続された光検出器素子  $301$  から出力されるアノード信号  $SigAn$  を、光検出器素子  $301$  の位置に応じて出力する。具体的には、たとえば、 $(0, 0)$  に位置する光検出器素子  $301$  の信号は、信号  $SigA$  ( $X=0$  に対応) および信号  $SigB$  ( $Y=0$  に対応) として出力される。また、 $(0, 1)$  に位置する光検出器素子  $301$  の信号は、信号  $SigA$  ( $X=0$  に対応) および信号  $SigD$  ( $Y=1$  に対応) として出力される。すなわち、抵抗器群  $E20$  は、 $X$  方向および  $Y$  方向の座標の情報と対応する信号を出力するように構成されている。これにより、後段の回路において、どの位置の光検出器素子  $301$  から信号が出力されたのかを取得することができる。

[0089] 上記の 4 つ (2 行 2 列) の光検出器素子  $301$  の集まりに対応する光検出器  $300$  の構成は、他の光検出器素子  $301$  に対しても個別に (4 つごとに) 行われる。このように、トリガ信号  $SigTrig$  およびアノード信号  $SigAn$  を 1 行  $m$  列の光検出器素子  $301$  の全て (たとえば、64) に対して 1 つにまとめて処理する場合と比較して、少ない単位である 4 つごとにまとめるので、後段の回路 (たとえば、光の入射タイミングや光の総量、入射位置を計算する回路) における処理負担が少なくなる。なお、複数の光検出器  $300$  のそれぞれが備える抵抗器群  $E20$  において出力された上記信号  $SigA \sim D$  の各々が入力され、光の入射した光検出器素子  $301$  をあらわす (特定する) 位置信号と光検出器素子  $301$  に入射した光の総量 (入射した

ガンマ線のエネルギー)をあらわすエネルギー信号とを出力する図示しない位置・エネルギー取得部を設けてもよい。

[0090] なお、第3実施形態のその他の構成は、第1実施形態と同様である。

[0091] (第3実施形態の効果)

第3実施形態では、上記のように、光電変換素子1と、第1弁別部4と、第2弁別部5と、トリガ信号生成部7との組を含むチャンネルに対応する光検出器素子301が複数設けられており、チャンネルに対応する光検出器素子301ごとに出力される、トリガ信号SigTrigが入力されるマルチチャンネルORゲートE10(ORゲート)と、チャンネルに対応する光検出器素子301ごとに出力される、光が入射した光電変換素子1の位置および光電変換素子1に入射した光の総量(入射したガンマ線のエネルギー)をあらわすアノード信号SigAnが入力される抵抗器群E20とをさらに備える。これにより、チャンネルごとに出力されるトリガ信号SigTrigと、位置およびエネルギーの少なくとも一方をあらわすアノード信号SigAnとをまとめることができるので、後段の回路(たとえば、光の入射タイミングや総量、入射位置を計算する回路)における処理負担を軽減することができる。

[0092] なお、第3実施形態のその他の効果は、第1実施形態と同様である。

[0093] [変形例]

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更(変形例)が含まれる。

[0094] たとえば、上記第1および第2実施形態では、遅延部6が、第1弁別部4とトリガ信号生成部7との間に設けられる例を示したが、本発明はこれに限られない。たとえば、遅延部6を、第1弁別部4の内部に設けてもよい。

[0095] また、上記第1および第2実施形態では、光検出器100(200)が8行8列(合計64個)のマトリクス状に構成されている例を示したが、本発

明はこれに限られない。本発明では、たとえば、光検出器100(200, 300)が、64個以外の数の分、設けられていてもよいし、光検出器100(200)が、マトリクス状以外の状態(1列状など)で配置されていてもよい。

[0096] また、上記第1および第2実施形態では、光検出器アレイ101とシンチレータアレイ102とが、2行2列の光検出器100に対して5行5列のシンチレータ素子Sが設けられる最小単位が複数集積されることにより構成されている例を示したが、本発明はこれに限られない。本発明では、たとえば、光検出器100(200)とシンチレータ素子Sとの対応関係の数はいくつでもよい(たとえば、3行3列の光検出器100(200)に対して4行4列のシンチレータ素子Sが設けられるなど)。また、1つの光検出器100に対して1つシンチレータ素子Sが設けられる構成としてもよい。また、光検出器100(200)の含まれる光検出器アレイ101全体に対して1つのシンチレータ素子Sが設けられるように構成してもよい。また、光検出器100(200)とシンチレータ素子Sとの決まった対応関係がなくてもよい。

[0097] また、上記第1および第2実施形態では、遅延部6(60)によるタイミング信号SigTimに対する遅延時間を一定値としたが、本発明はこれに限られない。たとえば、光検出器100(200)ごとに、調整されていてもよい。

[0098] また、上記第1および第2実施形態では、第1のしきい値Th1が、1個の光が入射した信号に相当する値に調整されている例を示したが、本発明はこれに限られない。たとえば、第1のしきい値Th1が、1個以外の数の光が入射した信号に相当する値に調整されていてもよい。

[0099] また、上記第1および第2実施形態では、第2のしきい値Th2が、5個から10個の光が入射した信号に相当する値に調整されている例を示したが、本発明はこれに限られない。たとえば、第1のしきい値Th1が、5個から10個以外の数の光が入射した信号に相当する値に調整されていてもよい。

- 。
- [0100] また、上記第1および第2実施形態では、第1のしきい値 $T_{h1}$ および第2のしきい値 $T_{h2}$ が、全ての光検出器100(200)において同じに設定されている例を示したが、本発明はこれに限られない。たとえば、第1のしきい値 $T_{h1}$ および第2のしきい値 $T_{h2}$ を光検出器100(200)ごとに調整してもよい。
- [0101] また、上記第1および第2実施形態では、第1弁別部4(40)が、ORゲートにより構成されている例を示したが、本発明はこれに限られない。たとえば、第1弁別部4(40)を、第2弁別部5(50)と同様に、電圧加算器52等により構成してもよい。なお、回路の応答速度、および、回路の小型化の観点において、ORゲートの方が有利である。
- [0102] また、上記第1および第2実施形態では、光電変換素子1のアノード側から出力されるアノード信号 $S_{igA_n}$ に基づいて、位置・エネルギーを取得する例を示したが、本発明はこれに限られない。たとえば、第1弁別部4(40)または第2弁別部5(50)から出力される信号に基づいて、それぞれのしきい値を超えた時間の長さおよび時間差から位置・エネルギーを取得してもよい。また、光電変換素子1のカソード側から出力されるカソード信号に基づいて、位置・エネルギーを取得するように構成してもよい。具体的には、マルチチャンネルORゲートE1、抵抗器群E2および位置・エネルギー取得部E3をカソード信号側に接続するように構成してもよい。この場合、光電変換素子に接続されるクエンチング素子2や、二値化回路3、第1弁別部4(40)、第2弁別部5(50)、遅延部6(60)およびトリガ信号生成部7(70)、信号複製部8等のトリガ信号 $S_{igTrig}$ の生成に寄与する回路についても同様に、光電変換素子1のカソード側に接続される。
- [0103] また、上記第1実施形態では、第2弁別部5を、図5に示すような、二値化回路3または光電変換素子1から出力される電圧の信号を電圧加算器52を用いて加算して弁別する構成の例を示したが、本発明はこれに限られない

。本発明では、図13に示すような、第2弁別部150を、スイッチ55と、電流源56、電流電圧変換器57および比較器58により構成してもよい。なお、スイッチ55は、二値化回路3または光電変換素子1の各々と接続されるスイッチの集まりであり、対応する光電変換素子1において光の検出があった場合に、Onになり、電流の信号を流す。電流電圧変換器57は、光電変換素子1から出力される電流の信号を、電圧の信号に変換する。そして、比較器58により、第2のしきい値Th2を上回る電圧の入力があった場合にのみ、Highのレベル信号SigLevが出力される。

[0104] また、上記第1および第2実施形態では、光検出器100(200)が陽電子放射断層撮影装置に用いられる例を示したが、本発明はこれに限られない。本発明では、たとえば、ガンマカメラ、分光分析、製造部品の検査、測距装置やその他計測・探査目的など、光を検出するための用途に光検出器100(200)を用いてもよい。

[0105] また、上記第1実施形態では、共通の二値化回路3が複数の光電変換素子1の各々と第1弁別部4および第2弁別部5との間に設けられる例を示したが、本発明はこれに限られない。本発明では、図14に示す光検出器400のように、光電変換素子1の各々と第1弁別部4との間にのみ二値化回路3Aを設けてもよい。この場合、二値化回路3により信号を二値化する過程でわずかに信号が遅れる。そのため、二値化回路3を第1弁別部にのみ設けた場合は、第2弁別部によるレベル信号SigLevと比較して信号の立ち上がり早い第1弁別部から出力されるタイミング信号SigTimのみ二値化の過程でわずかに遅れる。これにより、レベル信号SigLevとタイミング信号SigTimとの立ち上がりの時間差を縮小することができる。また、図15に示す光検出器500のように、光電変換素子1の各々と第2弁別部5との間にのみ二値化回路3Bを設けてもよい。また、図16に示す光検出器600のように、光電変換素子1の各々と第2弁別部5との間、および、光電変換素子1の各々と第2弁別部5との間に個別の二値化回路3Cおよび3Dをそれぞれを設けてもよい。なお、図14～図16の光検出器40

0, 500, 600構成は、同じ二値化回路3から出力された信号S i g B i nが入力される、光電変換素子1の各々と第2弁別部5との間、および、光電変換素子1の各々と第2弁別部5との間に共通の二値化回路3を設ける場合とは異なり、第1信号と第2信号は異なるものとなる。

[0106] また、上記第3実施形態では、光検出器素子301が2行2列の4つごとにトリガ信号S i g T r i gと、位置および入射した光の総量（入射したガンマ線のエネルギー）をあらわす信号であるアノード信号S i g A nとがまとめられる例を示したが、本発明はこれに限られない。本発明でトリガ信号S i g T r i gと、アノード信号S i g A nとがまとめられる単位は4つでなくともよい。また、マトリクス状にまとめる場合に限らず、列や行ごとの1次元の光検出器素子301の並びをまとめてもよい。

[0107] また、上記第3実施形態では、一の光検出器素子301が、第1実施形態による一の光検出器100と同等となるように構成されている例を示したが、本発明はこれに限られない。本発明では、一の光検出器素子301が、第2実施形態による一の光検出器200と同等となるように構成されていてもよい。

## 符号の説明

- [0108] 1 光電変換素子  
3、3A、3B、3C 二値化回路  
4、40 第1弁別部  
5、50 第2弁別部  
6、60 遅延部  
7、70 トリガ信号生成部  
8 信号複製部  
100、200、300、400、500、600 光検出器  
103 陽電子放射断層撮影装置（PET装置）  
301 光検出器素子（チャンネル）  
E1、E10 マルチチャンネルORゲート（ORゲート）

E 2、E 2 0 抵抗器群

## 請求の範囲

- [請求項1] 降伏電圧以上の電圧が印加されるガイガーモードにより動作するとともに、光が入射することにより信号を出力する複数の光電変換素子と、
- 第1のしきい値に基づいて、複数の前記光電変換素子から出力される信号に基づいた第1信号を弁別する第1弁別部と、
- 前記第1のしきい値よりも大きい第2のしきい値に基づいて、複数の前記光電変換素子から出力される信号に基づいた第2信号を弁別する第2弁別部と、
- 前記第1弁別部が、前記第1信号が前記第1のしきい値よりも大きいと判別し、かつ、前記第2弁別部が、前記第2信号が前記第2のしきい値よりも大きいと判別した場合に、検出対象となる光が入射したことをあらわすトリガ信号を生成するトリガ信号生成部とを備える、光検出器。
- [請求項2] 前記第1弁別部と前記トリガ信号生成部との間に設けられるとともに、前記第1弁別部から前記トリガ信号生成部に伝達される信号を遅延させるための遅延部をさらに備える、請求項1に記載の光検出器。
- [請求項3] 前記第2弁別部は、複数の前記光電変換素子から各々出力される前記第1信号を加算した信号である前記第2信号の値が、前記第2のしきい値よりも大きいか否かを弁別するように構成されている、請求項1に記載の光検出器。
- [請求項4] 複数の前記光電変換素子の各々と前記第1弁別部との間と、複数の前記光電変換素子の各々と前記第2弁別部との間とのうち、少なくとも一方に設けられるとともに、複数の前記光電変換素子から各々出力される信号を二値化する二値化回路をさらに備える、請求項1～3のいずれか1項に記載の光検出器。
- [請求項5] 前記二値化回路は、複数の前記光電変換素子の各々と前記第1弁別部との間と、複数の前記光電変換素子の各々と前記第2弁別部との間

との両方に設けられる、請求項 4 に記載の光検出器。

[請求項6] 前記第 1 弁別部および前記第 2 弁別部は、アナログ信号からなる前記第 1 信号および前記第 2 信号を弁別するように構成されている、請求項 1 ～ 3 のいずれか 1 項に記載の光検出器。

[請求項7] 前記光電変換素子と前記第 1 弁別部および前記第 2 弁別部との間に設けられるとともに、前記光電変換素子から出力される信号と同じ信号を複製する信号複製部をさらに備え、

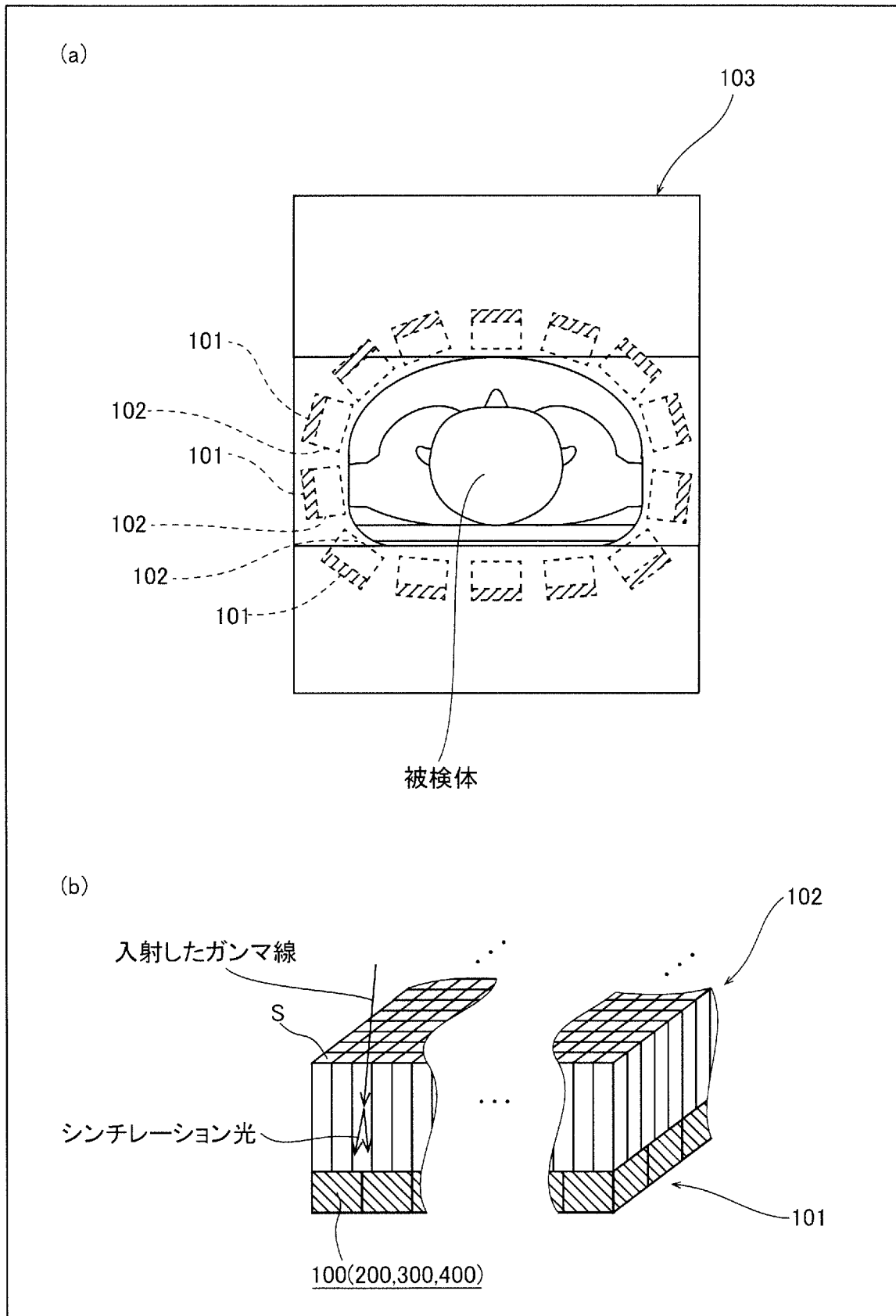
前記信号複製部により複製された信号により、光が入射した前記光電変換素子の位置および前記光電変換素子に入射した光の総量の少なくとも一方をあらわす信号を出力するように構成されている、請求項 6 に記載の光検出器。

[請求項8] 前記光電変換素子と、前記第 1 弁別部と、前記第 2 弁別部と、前記トリガ信号生成部との組を含むチャンネルが複数設けられており、

前記チャンネルごとに出力される、前記トリガ信号が入力される OR ゲートと、前記チャンネルごとに出力される、光が入射した前記光電変換素子の位置および前記光電変換素子に入射した光の総量の少なくとも一方をあらわす信号が入力される抵抗器群とをさらに備える、請求項 1 ～ 3 のいずれか 1 項に記載の光検出器。

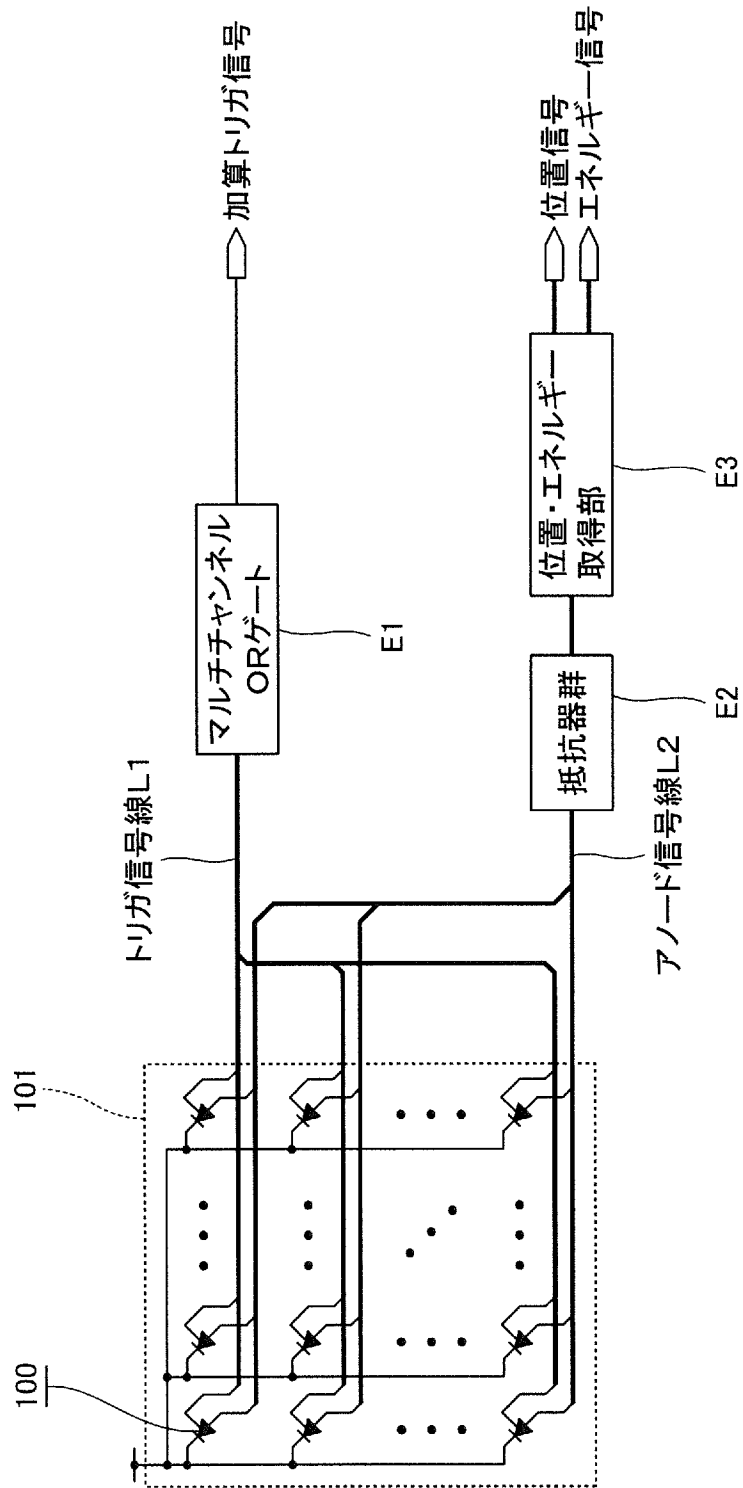
[請求項9] 陽電子放射断層撮影装置に用いられる、請求項 1 ～ 3 のいずれか 1 項に記載の光検出器。

[図1]

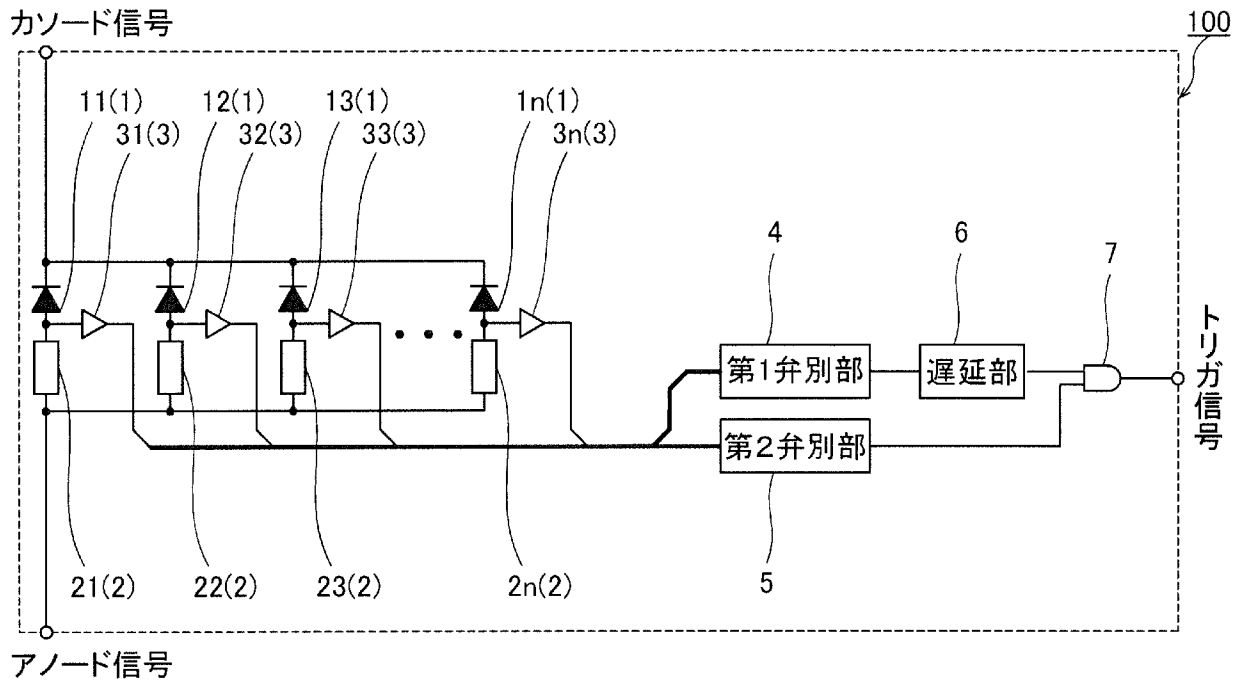


[図2]

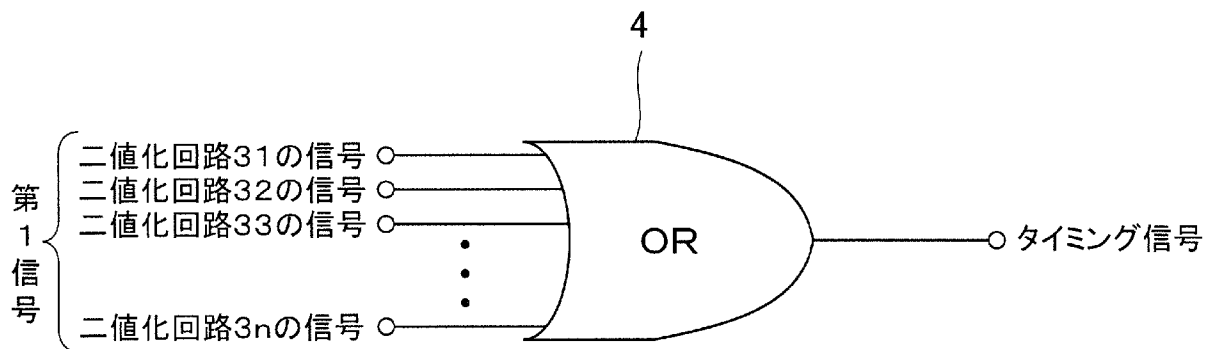
## 第1実施形態



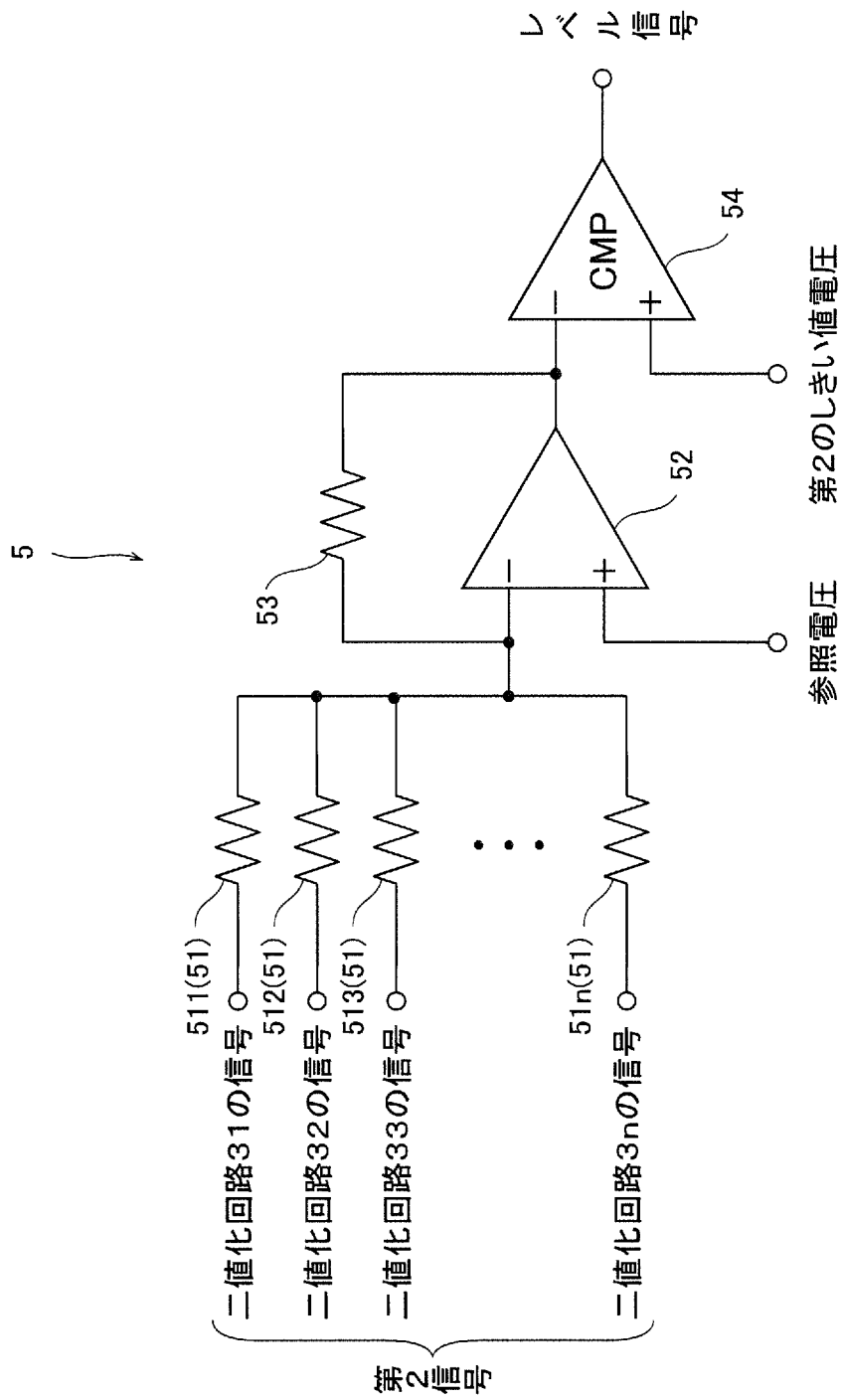
[図3]



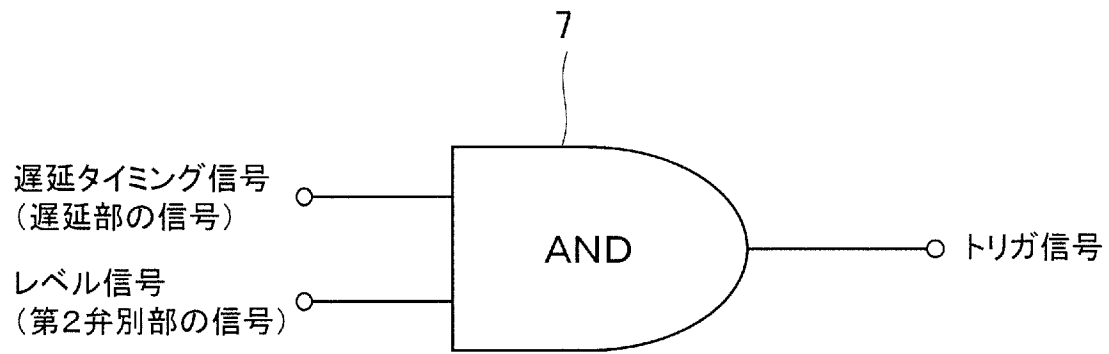
[図4]



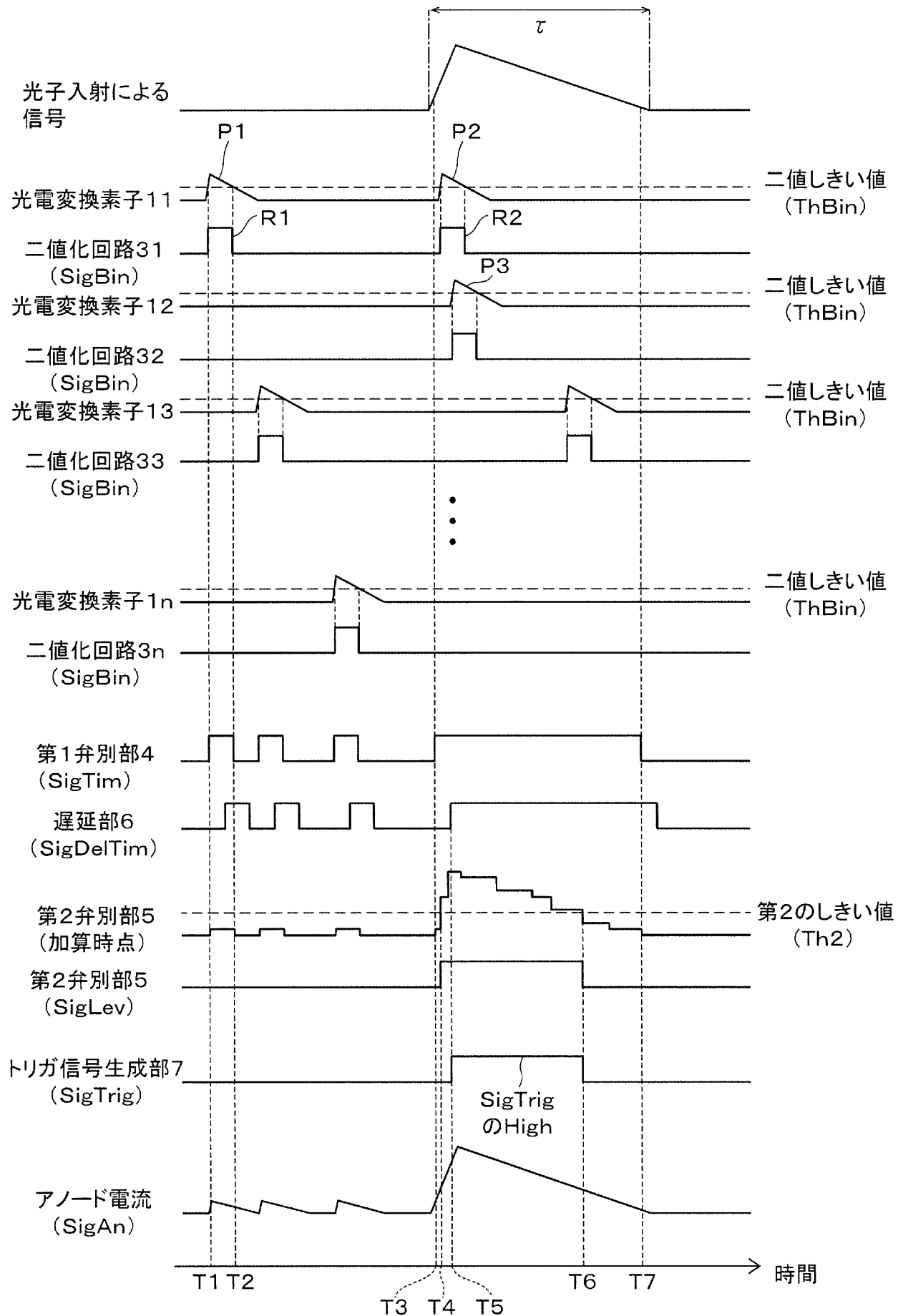
[図5]



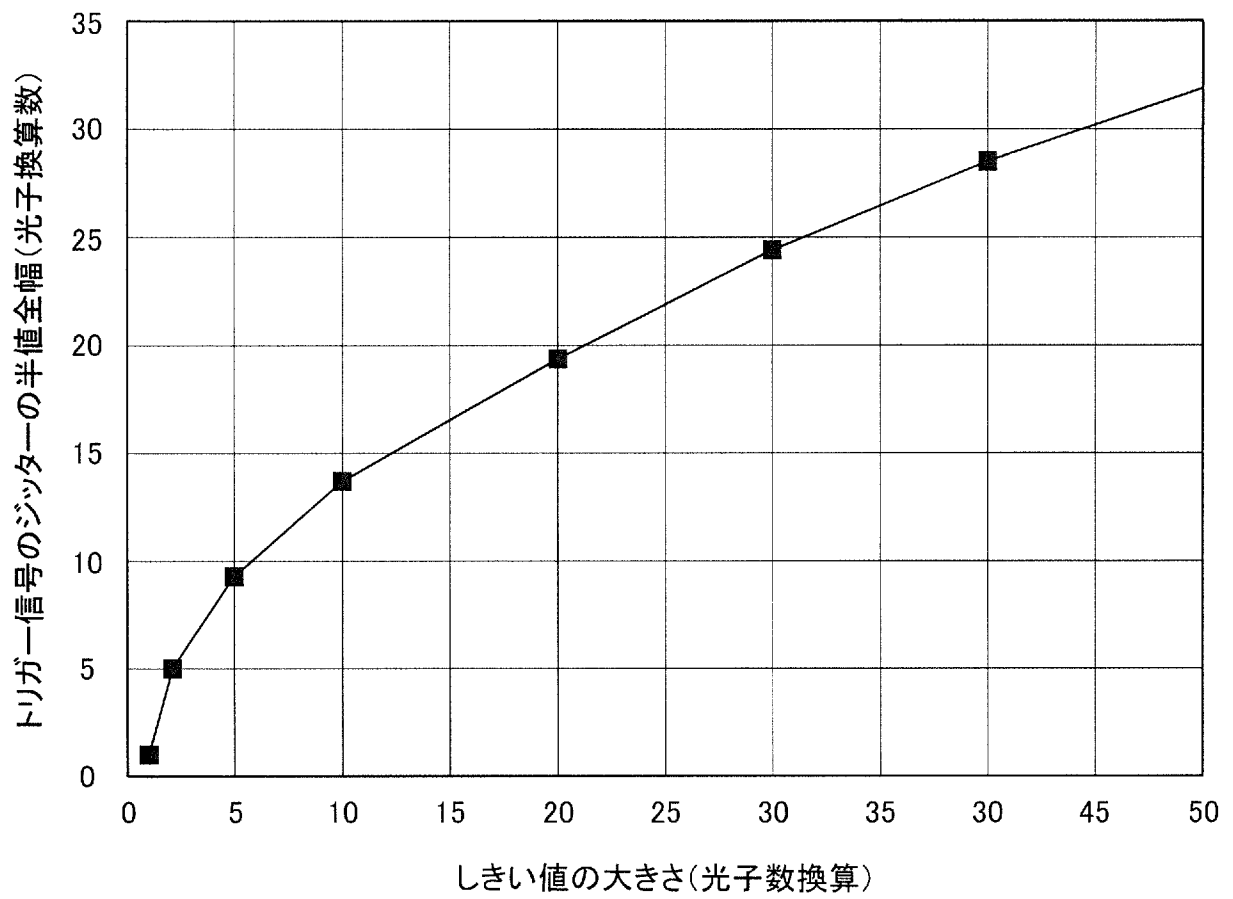
[図6]



[図7]

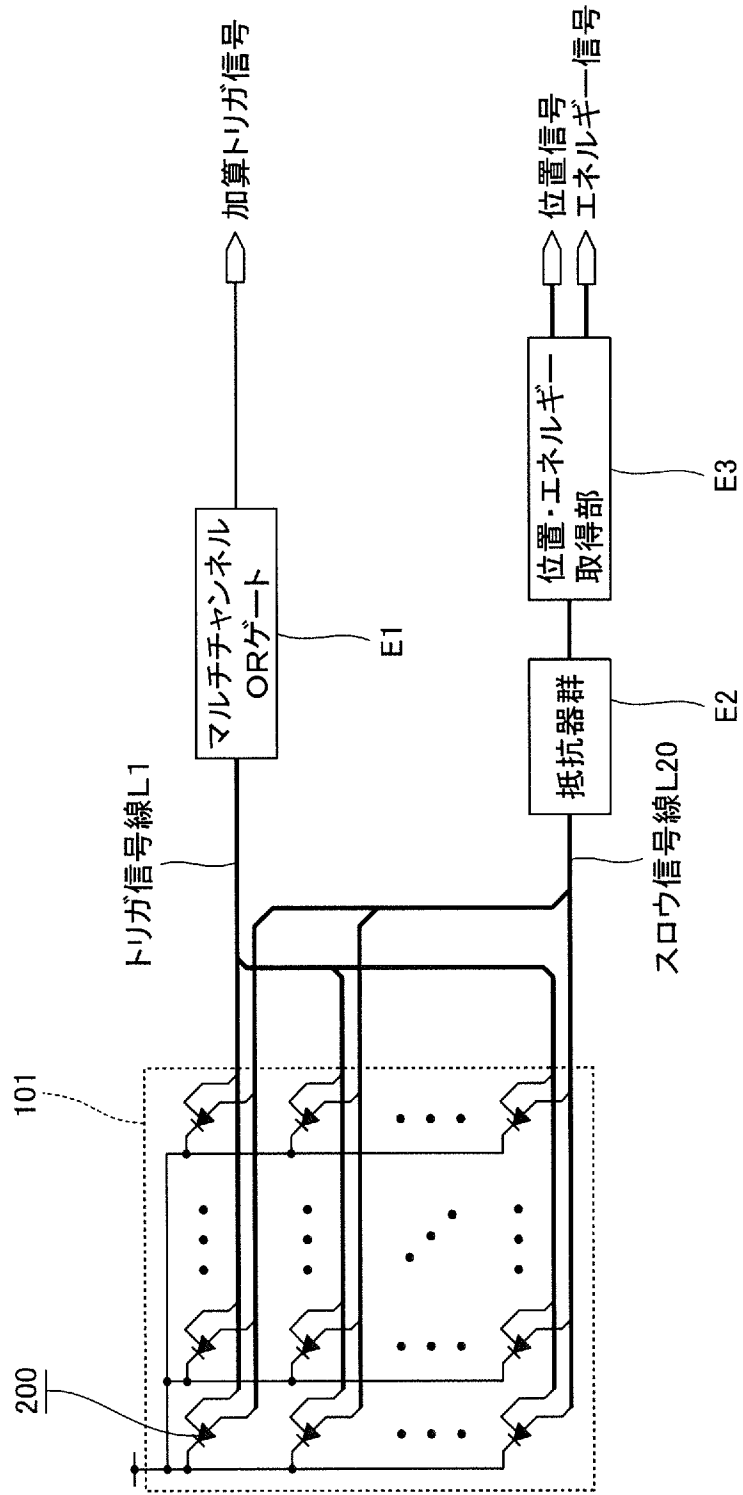


[図8]



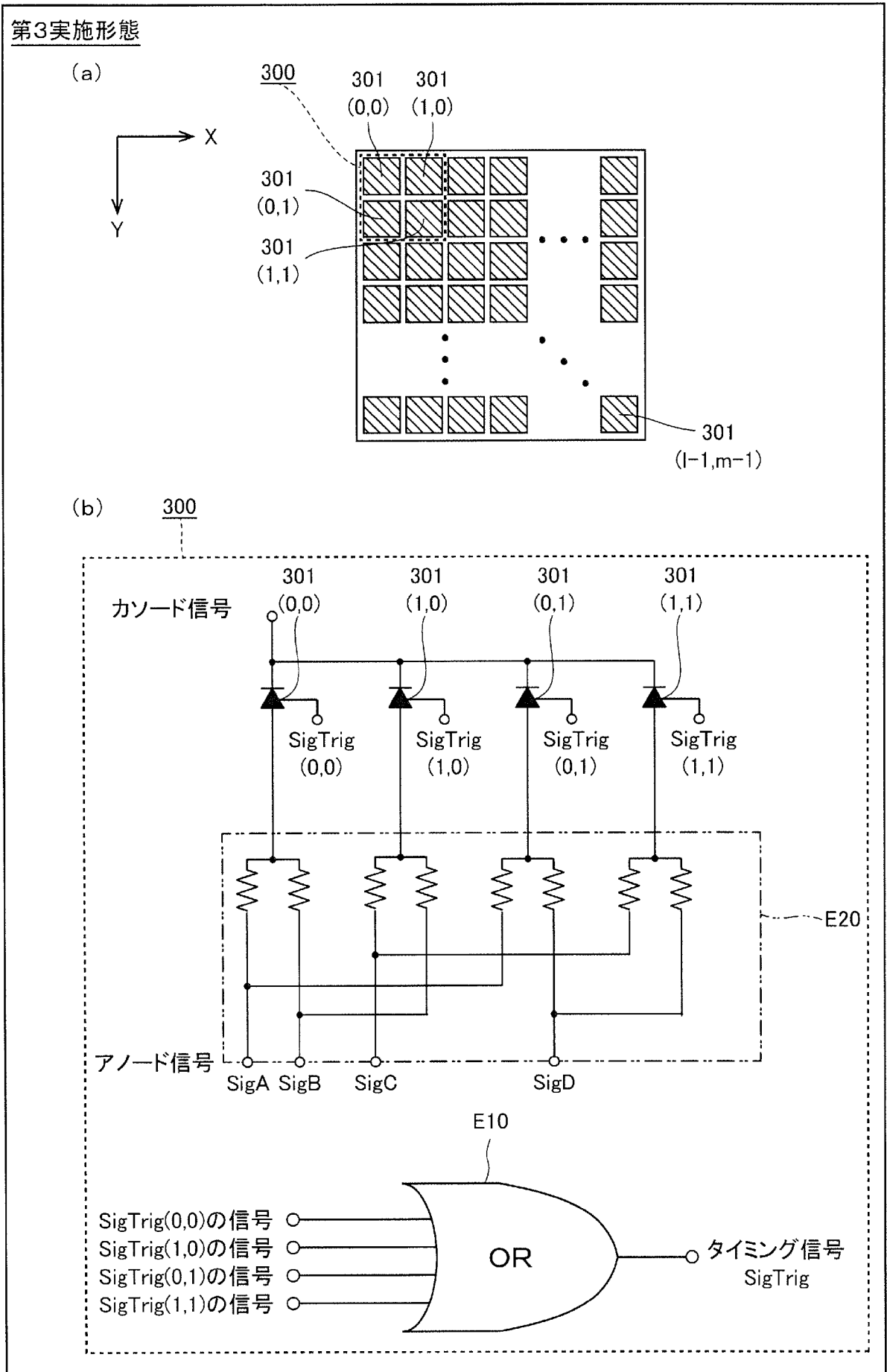
[図9]

## 第2実施形態

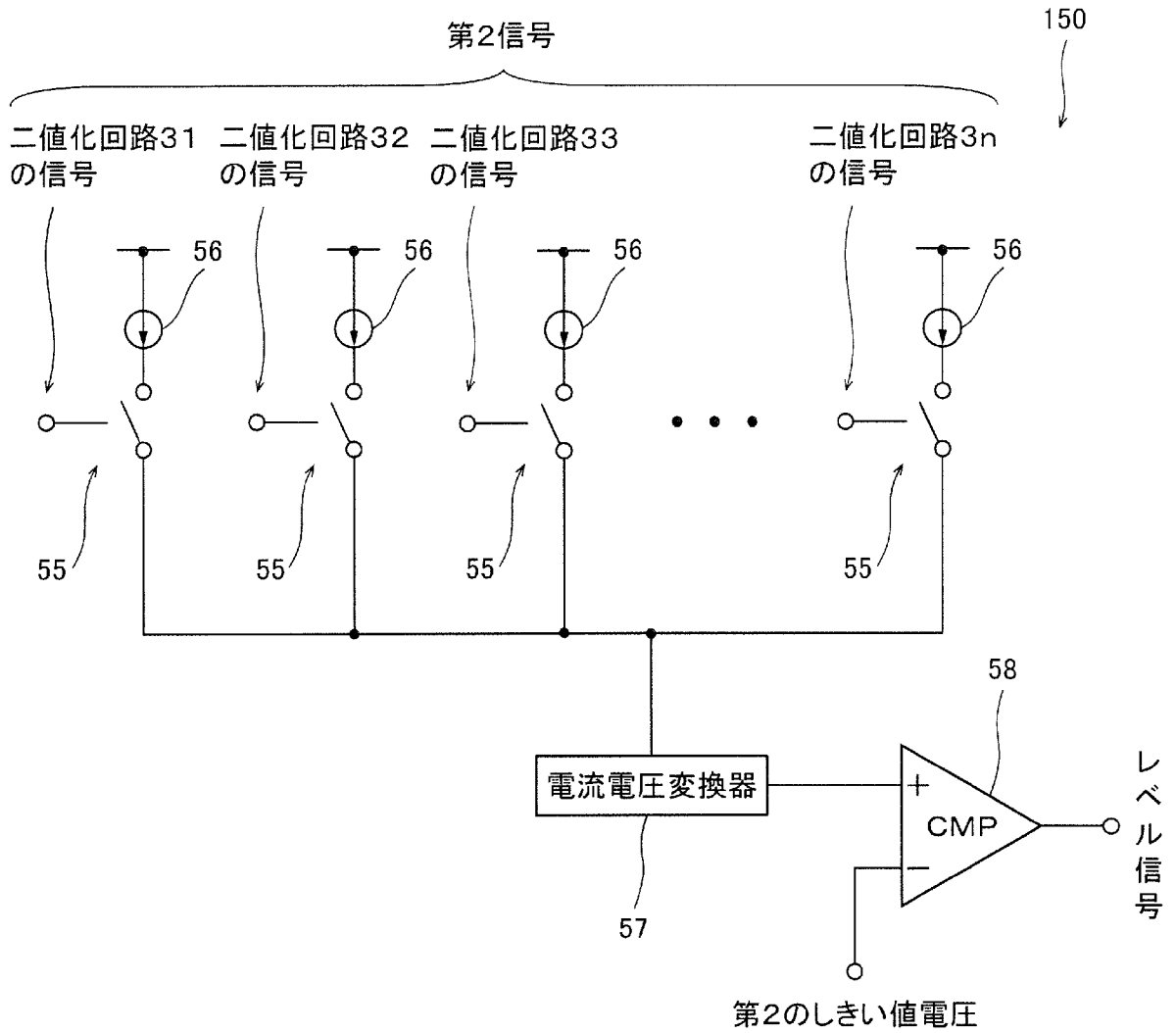




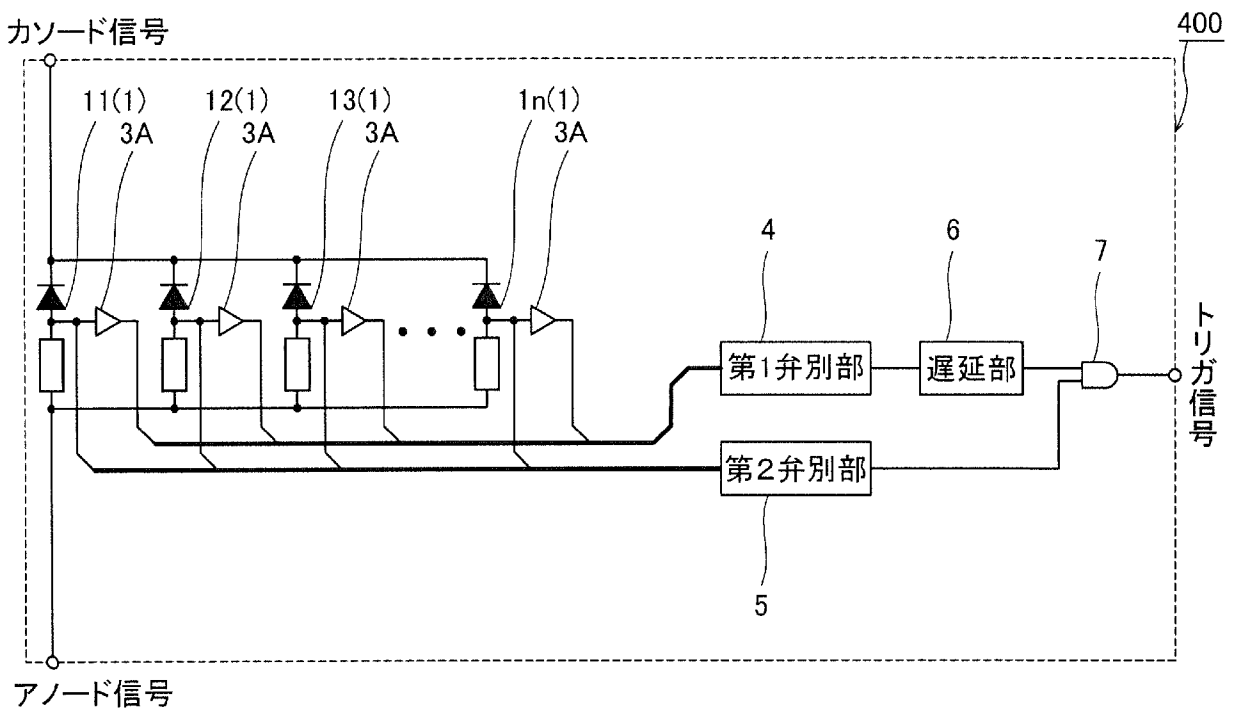
[図12]



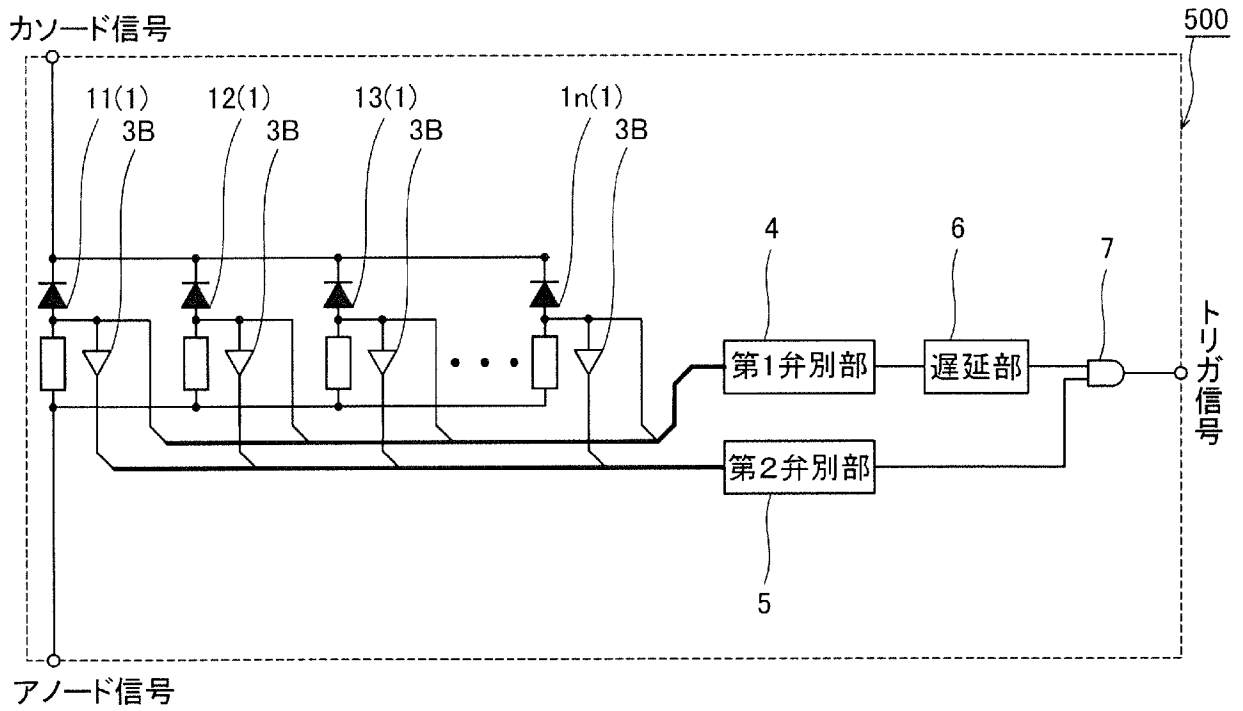
[図13]



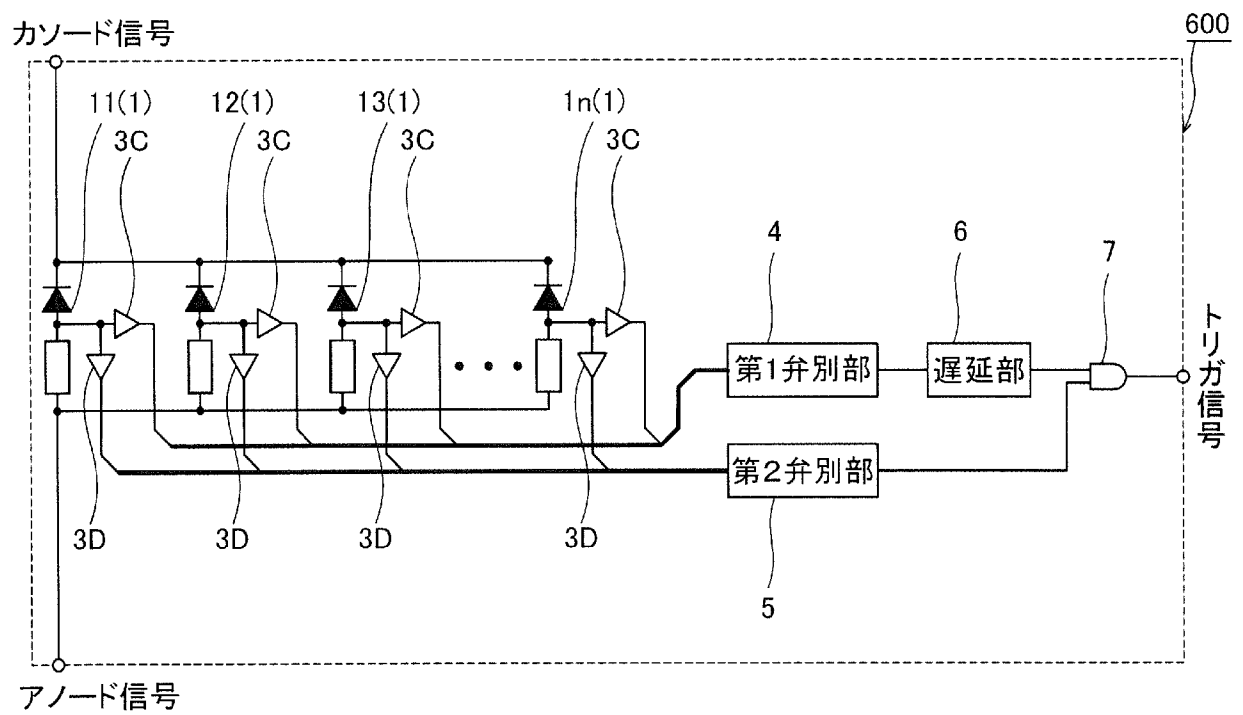
[図14]



[図15]



[図16]



**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2017/024202

**A. CLASSIFICATION OF SUBJECT MATTER**  
G01T1/17(2006.01)i, G01J1/42(2006.01)i, G01J1/44(2006.01)i, G01T1/161(2006.01)i, G01T1/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
G01T1/00-7/12, G01J1/00-1/60, G01J11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2002-116256 A (Toshiba Corp.), 19 April 2002 (19.04.2002), paragraphs [0001], [0018] to [0040], [0043], [0050], [0057]; fig. 1 to 5 & US 2004/0031926 A1 paragraphs [0003] to [0004], [0033] to [0044], [0055] to [0056], [0059], [0066], [0073]; fig. 1 to 5 & WO 2002/029438 A1 & EP 1331493 A1 & CN 1471644 A & KR 10-2003-0072328 A	1, 6-7, 9 2-5, 8
X A	US 2015/0001399 A1 (GENERAL ELECTRIC CO.), 01 January 2015 (01.01.2015), paragraphs [0001] to [0003], [0010] to [0013], [0031] to [0041], [0055]; fig. 1 to 4 (Family: none)	1-2, 6-7, 9 3-5, 8

Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 September 2017 (08.09.17)	Date of mailing of the international search report 19 September 2017 (19.09.17)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2017/024202

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-85340 A (Toshiba Corp.), 12 May 2014 (12.05.2014), entire text; all drawings & US 2014/0110567 A1 entire text; all drawings & WO 2014/061818 A1 & CN 104321667 A	1-9
A	JP 2015-232541 A (Canon Inc.), 24 December 2015 (24.12.2015), entire text; all drawings & US 2015/0331116 A1 entire text; all drawings & EP 2944257 A1 & CN 105078486 A	1-9
A	JP 2012-60012 A (Toyota Central Research and Development Laboratories, Inc.), 22 March 2012 (22.03.2012), entire text; all drawings (Family: none)	1-9

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G01T1/17(2006.01)i, G01J1/42(2006.01)i, G01J1/44(2006.01)i, G01T1/161(2006.01)i, G01T1/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G01T1/00-7/12, G01J1/00-1/60, G01J11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2002-116256 A (株式会社東芝) 2002.04.19, 段落[0001], [0018]-[0040], [0043], [0050], [0057], 図 1-5 & US 2004/0031926 A1, 段落[0003]-[0004], [0033]-[0044], [0055]-[0056], [0059], [0066], [0073], 図 1-5 & WO 2002/029438 A1 & EP 1331493 A1 & CN 1471644 A & KR 10-2003-0072328 A	1, 6-7, 9 2-5, 8

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 08.09.2017	国際調査報告の発送日 19.09.2017
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 右田 純生 電話番号 03-3581-1101 内線 3224
	2G 8355

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	US 2015/0001399 A1 (GENERAL ELECTRIC COMPANY) 2015. 01. 01, 段落[0001]-[0003], [0010]-[0013], [0031]-[0041], [0055], 図 1-4 (ファミリーなし)	1-2, 6-7, 9 3-5, 8
A	JP 2014-85340 A (株式会社東芝) 2014. 05. 12, 全文, 全図 & US 2014/0110567 A1, 全文, 全図 & WO 2014/061818 A1 & CN 104321667 A	1-9
A	JP 2015-232541 A (キヤノン株式会社) 2015. 12. 24, 全文, 全図 & US 2015/0331116 A1, 全文, 全図 & EP 2944257 A1 & CN 105078486 A	1-9
A	JP 2012-60012 A (株式会社豊田中央研究所) 2012. 03. 22, 全文, 全図 (ファミリーなし)	1-9