



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0132335  
(43) 공개일자 2015년11월25일

- (51) 국제특허분류(Int. C1.)  
*H03F 1/52* (2006.01) *H01L 27/02* (2006.01)  
*H02H 9/04* (2006.01) *H03F 1/22* (2006.01)  
*H03F 3/193* (2006.01)
- (52) CPC특허분류  
*H03F 1/523* (2013.01)  
*H01L 27/0255* (2013.01)
- (21) 출원번호 10-2015-7028876
- (22) 출원일자(국제) 2014년03월10일  
심사청구일자 없음
- (85) 번역문제출일자 2015년10월13일
- (86) 국제출원번호 PCT/US2014/022816
- (87) 국제공개번호 WO 2014/150280  
국제공개일자 2014년09월25일
- (30) 우선권주장  
13/841,239 2013년03월15일 미국(US)

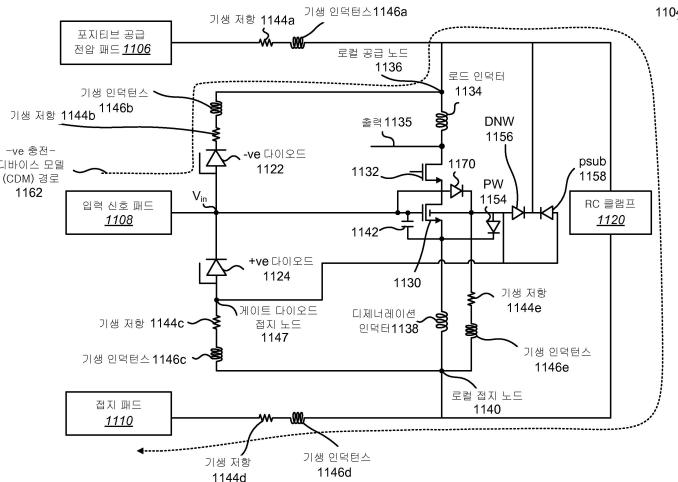
- (71) 출원인  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
구emes, 프라사드 스리나바사 시바  
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
(뒷면에 계속)
- (74) 대리인  
특허법인 남엔드남

전체 청구항 수 : 총 26 항

(54) 발명의 명칭 라디오 주파수 접적 회로(RFIC) 충전-디바이스 모델(CDM) 보호

**(57) 요 약**

장치가 설명된다. 장치는 입력 디바이스를 포함한다. 장치는 또한 포지티브 공급 전압 패드를 포함한다. 장치는 입력 신호 패드를 더 포함한다. 장치는 또한 접지 패드를 포함한다. 장치는 정전기 방전으로부터 입력 디바이스를 보호하는 충전-디바이스 모델 보호 회로를 더 포함한다. 충전-디바이스 모델 보호 회로는 de-Q 회로 및 캐스코드 디바이스 중 적어도 하나를 포함한다.

**대 표 도 - 도11**

(52) CPC특허분류  
*H02H 9/046* (2013.01)  
*H03F 1/223* (2013.01)  
*H03F 3/193* (2013.01)  
*H03F 2200/489* (2013.01)

(72) 발명자  
**숀보레, 데바브라타 브이**  
미국 92121 캘리포니아주 샌 디에고 모어하우스 드  
라이브 5775

---

**윌리, 유진 로버트**  
미국 92121 캘리포니아주 샌 디에고 모어하우스 드  
라이브 5775

## 명세서

### 청구범위

#### 청구항 1

장치로서,

입력 디바이스;

포지티브(positive) 공급 전압 페드;

입력 신호 페드;

접지 페드; 및

정전기 방전으로부터 상기 입력 디바이스를 보호하는 충전-디바이스 모델(charged-device model) 보호 회로를 포함하고,

상기 충전-디바이스 모델 보호 회로는 de-Q 회로 및 캐스코드 디바이스 중 적어도 하나를 포함하고, 상기 캐스코드 디바이스는 트리거 전압에 의해 트리거되는,

장치.

#### 청구항 2

제 1 항에 있어서,

상기 충전-디바이스 모델 보호 회로는 de-Q 회로를 포함하고, 상기 de-Q 회로는 직렬의 저항기 및 다이오드를 포함하고, 상기 입력 디바이스는 n-채널 트랜지스터를 포함하고, 상기 저항기는 상기 n-채널 트랜지스터의 소스에 커플링되고, 상기 다이오드의 캐소드는 상기 n-채널 트랜지스터의 게이트에 커플링되는,

장치.

#### 청구항 3

제 2 항에 있어서,

상기 de-Q 회로는 상기 n-채널 트랜지스터의 기생 경로를 통한 전류를 제한해서, 상기 n-채널 트랜지스터의 상기 게이트와 상기 n-채널 트랜지스터의 상기 소스 사이의 전압 증강(buildup)을 감소시키는,

장치.

#### 청구항 4

제 2 항에 있어서,

상기 de-Q 회로는 상기 접지 페드와 상기 입력 신호 페드 사이에 커플링된 +ve 다이오드를 통해 정전기 방전을 지향하는,

장치.

#### 청구항 5

제 2 항에 있어서,

상기 de-Q 회로는 상기 n-채널 트랜지스터의 상기 게이트로부터 상기 n-채널 트랜지스터의 상기 소스로의 전압을 상기 장치상의 상기 입력 신호 페드와 로컬 접지 노드 사이의 전압 차보다 작게 유지하는,

장치.

#### 청구항 6

제 1 항에 있어서,

상기 충전-디바이스 모델 보호 회로는 캐스코드 디바이스를 포함하고, 상기 캐스코드 디바이스는 -ve 정전기 방전 동안 상기 입력 디바이스를 턴 온하는,  
장치.

### 청구항 7

제 6 항에 있어서,

상기 캐스코드는 제 1 n-채널 트랜지스터를 포함하고, 상기 제 1 n-채널 트랜지스터의 게이트는 RC 클램프 트리거 전압에 커플링되고, 그리고 상기 제 1 n-채널 트랜지스터의 소스는 상기 입력 디바이스의 드레인에 커플링되는,

장치.

### 청구항 8

제 7 항에 있어서,

상기 입력 디바이스를 턴 온하는 것은 상기 입력 디바이스의 소스 전위를 증가시켜, 상기 입력 디바이스의 게이트-투-소스를 보호하는,

장치.

### 청구항 9

정전기 방전 보호를 위한 방법으로서,

접지 패드에서 +ve 전압 펠스를 검출하는 단계;

상기 접지 패드 및 입력 신호 패드 사이에 커플링된 +ve 다이오드를 통해 전류를 전도시키는 단계;

입력 디바이스와 상기 접지 패드 사이에 커플링된 디제너레이션 인덕터(degeneration inductor) 양단 전압 강하를 생성하는 단계;

de-Q 회로를 사용하여 상기 입력 디바이스의 소스로부터 상기 입력 디바이스의 게이트로 통과하는 전류를 제한하는 단계; 및

상기 입력 디바이스의 게이트로부터 상기 입력 디바이스의 소스로의 전압을 상기 입력 디바이스에 대한 고장 포인트 아래로 유지하는 단계

를 포함하는,

정전기 방전 보호를 위한 방법.

### 청구항 10

제 9 항에 있어서,

상기 de-Q 회로는 직렬의 저항기 및 다이오드를 포함하고, 상기 입력 디바이스는 n-채널 트랜지스터를 포함하고, 상기 저항기는 상기 n-채널 트랜지스터의 소스에 커플링되고, 상기 다이오드의 캐소드는 상기 n-채널 트랜지스터의 게이트에 커플링되는,

정전기 방전 보호를 위한 방법.

### 청구항 11

제 10 항에 있어서,

상기 de-Q 회로는 상기 n-채널 트랜지스터의 기생 경로를 통해 전류를 제한하여, 상기 n-채널 트랜지스터의 게이트와 상기 n-채널 트랜지스터의 소스 사이의 전압 증강을 감소시키는,

정전기 방전 보호를 위한 방법.

### 청구항 12

제 10 항에 있어서,  
상기 de-Q 회로는 정전기 방전을 상기 +ve 다이오드를 통해 지향시키는,  
정전기 방전 보호를 위한 방법.

### 청구항 13

제 10 항에 있어서,  
상기 de-Q 회로는 상기 n-채널 트랜지스터의 게이트로부터 상기 n-채널 트랜지스터의 소스로의 전압을 상기 입력 신호 패드와 로컬 접지 노드 사이의 전압 차보다 작게 유지하는,  
정전기 방전 보호를 위한 방법.

### 청구항 14

정전기 방전 보호를 위한 방법으로서,  
입력 신호 패드에서 -ve 전압 펄스를 검출하는 단계;  
상기 입력 신호 패드와 로컬 공급 노드 사이에 커플링된 -ve 다이오드를 통해 전류를 전도시키는 단계;  
-ve 전류를 RC 클램프를 통해 접지 패드로 지향하는 단계;  
상기 RC 클램프로부터의 RC 클램프 트리거 전압을 사용하여 캐스코드 디바이스를 턴 온하는 단계;  
상기 캐스코드 디바이스를 사용하여 입력 디바이스를 턴 온하는 단계; 및  
상기 입력 디바이스에 대한 고장 포인트 아래로 상기 입력 디바이스의 게이트로부터 상기 입력 디바이스의 소스로의 전압을 유지하는 단계  
정전기 방전 보호를 위한 방법.

### 청구항 15

제 14 항에 있어서,  
상기 캐스코드 디바이스는 캐스코드 디바이스를 포함하고, 상기 캐스코드 디바이스는 -ve 정전기 방전 동안 상기 입력 디바이스를 턴 온하는,  
정전기 방전 보호를 위한 방법.

### 청구항 16

제 15 항에 있어서,  
상기 캐스코드는 제 1 n-채널 트랜지스터를 포함하고, 상기 제 1 n-채널 트랜지스터의 게이트는 상기 RC 클램프 트리거 전압에 커플링되고, 상기 제 1 n-채널 트랜지스터의 소스는 상기 입력 디바이스의 드레인에 커플링되는,  
정전기 방전 보호를 위한 방법.

### 청구항 17

제 15 항에 있어서,  
상기 입력 디바이스를 턴 온하는 것은 상기 입력 디바이스의 소스 전위를 증가시켜, 상기 입력 디바이스의 게이트-튜-소스를 보호하는,  
정전기 방전 보호를 위한 방법.

### 청구항 18

정전기 방전 보호를 위한 장치로서,

접지 패드에서 +ve 전압 펄스를 검출하기 위한 수단;  
 상기 접지 패드와 입력 신호 패드 사이에 커플링된 +ve 다이오드를 통해 전류를 전도시키기 위한 수단;  
 입력 디바이스와 상기 접지 패드 사이에 커플링된 디제너레이션 인터터 양단에 전압 강하를 생성하기 위한 수단;  
 상기 입력 디바이스의 소스로부터 상기 입력 디바이스의 게이트로 통과하는 전류를 제한하기 위한 수단; 및  
 상기 입력 디바이스의 게이트로부터 상기 입력 디바이스의 소스로의 전압을 상기 입력 디바이스에 대한 고장 포  
 인트 아래로 유지하기 위한 수단  
 을 포함하는,  
 정전기 방전 보호를 위한 장치.

### **청구항 19**

제 18 항에 있어서,

상기 입력 디바이스의 상기 소스로부터 상기 입력 디바이스의 상기 게이트로 통과하는 전류를 제한하기 위한 수  
 단은 de-Q 회로를 포함하고, 상기 de-Q 회로는 직렬의 저항기 및 다이오드를 포함하고, 상기 입력 디바이스는  
 n-채널 트랜지스터를 포함하고, 상기 저항기는 상기 n-채널 트랜지스터의 소스에 커플링되고, 상기 다이오드의  
 캐소드는 상기 n-채널 트랜지스터의 게이트에 커플링되는,

정전기 방전 보호를 위한 장치.

### **청구항 20**

제 19 항에 있어서,

상기 de-Q 회로는 상기 n-채널 트랜지스터의 기생 경로를 통한 전류를 제한하여, 상기 n-채널 트랜지스터의 게  
 이트와 상기 n-채널 트랜지스터의 소스 사이의 전압 증강을 감소시키는,  
 정전기 방전 보호를 위한 장치.

### **청구항 21**

제 19 항에 있어서,

상기 de-Q 회로는 상기 정전기 방전을 +ve 다이오드를 통해 지향하는,  
 정전기 방전 보호를 위한 장치.

### **청구항 22**

제 19 항에 있어서,

상기 de-Q 회로는 상기 n-채널 트랜지스터의 게이트로부터 상기 n-채널 트랜지스터의 소스로의 전압을 상기 입  
 력 신호 패드와 로컬 접지 노드 사이의 전압 차보다 작게 유지하는,  
 정전기 방전 보호를 위한 장치.

### **청구항 23**

정전기 방전 보호를 위한 장치로서,

입력 신호 패드에서 -ve 전압 펄스를 검출하기 위한 수단;  
 상기 입력 신호 패드와 로컬 공급 노드 사이에 커플링된 -ve 다이오드를 통해 전류를 전도시키기 위한 수단;  
 -ve 전류를 RC 클램프를 통해 접지 패드로 지향하기 위한 수단;  
 상기 RC 클램프로부터의 RC 클램프 트리거 전압을 사용하여 캐스코드 디바이스를 턴 온하기 위한 수단;  
 상기 캐스코드 디바이스를 사용하여 입력 디바이스를 턴 온하기 위한 수단; 및

상기 입력 디바이스의 게이트로부터 상기 입력 디바이스의 소스로의 전압을 상기 입력 디바이스에 대한 고장 포인트 아래로 유지하기 위한 수단

을 포함하는,

정전기 방전 보호를 위한 장치.

#### 청구항 24

제 23 항에 있어서,

상기 캐스코드 디바이스는 캐스코드 디바이스를 포함하고, 상기 캐스코드 디바이스는 -ve 정전기 방전 동안 상기 입력 디바이스를 턴 온하는,

정전기 방전 보호를 위한 장치.

#### 청구항 25

제 24 항에 있어서,

상기 캐스코드는 제 1 n-채널 트랜지스터를 포함하고, 상기 제 1 n-채널 트랜지스터의 게이트는 상기 RC 클램프 트리거 전압에 커플링되고, 상기 제 1 n-채널 트랜지스터의 소스는 상기 입력 디바이스의 드레인에 커플링되는,

정전기 방전 보호를 위한 장치.

#### 청구항 26

제 24 항에 있어서,

상기 입력 디바이스를 턴 온하는 것은 상기 입력 디바이스의 소스 전위를 증가시켜, 상기 입력 디바이스의 게이트-투-소스를 보호하는,

정전기 방전 보호를 위한 장치.

### 발명의 설명

#### 기술 분야

[0001] 본 개시는 2013년 3월 15일 출원된 미국 정식 출원 번호 13/841,239에 대한 우선권을 주장하고, 상기 정식 출원의 내용은 모든 목적들을 위해 그 전체가 인용에 의해 본원에 포함된다.

[0002] 본 개시는 일반적으로 통신 시스템들을 위한 무선 디바이스들에 관한 것이다. 보다 구체적으로, 본 개시는 라디오 주파수 집적 회로(RFIC: radio frequency integrated circuit) 충전-디바이스 모델(CDM: charged-device model) 보호를 위한 시스템들 및 방법들에 관한 것이다.

#### 배경 기술

[0003] 전자 디바이스들(셀룰러 전화들, 무선 모뎀들, 컴퓨터들, 디지털 뮤직 플레이어들, 글로벌 포지셔닝 시스템 유닛들, 개인용 휴대 정보 단말기, 게이밍 디바이스들, 등)은 일상 생활의 일부가 되어가고 있다. 작은 컴퓨팅 디바이스들은 현재 자동차로부터 가정용 자물쇠들까지 모든 것에 배치된다. 전자 디바이스들의 복잡성은 최근 몇년 내에서 크게 증가하였다. 예를 들어, 많은 전자 디바이스들은 디바이스를 제어하는 것을 돋는 하나 또는 그 초과의 프로세서들뿐 아니라, 프로세서 및 디바이스의 다른 부분들을 지원하기 위한 다수의 디지털 회로들을 가진다.

[0004] 증폭기들은 보통 신호 증폭을 제공하기 위하여 다양한 전자 디바이스들에 사용된다. 상이한 타입들의 증폭기들은 상이한 사용자들을 위해 이용 가능하다. 예를 들어, 셀룰러 전화 같은 무선 통신 디바이스는 양방향 통신을 위한 송신기 및 수신기를 포함할 수 있다. 수신기는 저잡음 증폭기(LNA)를 활용할 수 있고, 송신기는 전력 증폭기(PA)를 활용할 수 있고 수신기 및 송신기 둘 다는 가변 이득 증폭기(VGA)들을 활용할 수 있다.

[0005] 증폭기들은 다양한 집적 회로(IC) 프로세스들로 제조될 수 있다. 서브-미크론 상보 금속 산화물 반도체(CMOS) 제조 프로세스들은 보통 비용을 감소시키고 집적화를 개선하기 위하여 무선 디바이스들 및 다른 전자 디

바이스들의 라디오 주파수(RF) 회로들을 위해 사용된다. 그러나, 서브-미크론 CMOS 프로세스들로 제조된 트랜지스터들은 통상적으로 작은 물리적 치수들을 가지며 정전기 방전(ESD)으로 인해 스트레스 및 아마도 고장에 보다 민감하다. ESD는 정적 전기 및/또는 다른 소스들로부터 발생할 수 있는 갑작스러운 크고 순간적인 전기 전하이다. 성능에 최소로 영향을 주면서 ESD를 효과적으로 방지하는 것이 바람직하다.

### 발명의 내용

[0006] 장치가 개시된다. 장치는 입력 디바이스, 포지티브 공급 전압 패드, 입력 신호 패드, 접지 패드 및 충전-디바이스 모델 보호 회로를 포함한다. 충전-디바이스 모델 보호 회로는 정전기 방전으로부터 입력 디바이스를 보호한다. 충전-디바이스 모델 보호 회로는 de-Q 회로 및 캐스코드 디바이스 중 적어도 하나를 포함한다. 캐스코드 디바이스는 트리거 전압에 의해 트리거된다.

[0007] 충전-디바이스 모델 보호 회로는 de-Q 회로를 포함할 수 있다. de-Q 회로는 저항기 및 다이오드를 포함할 수 있다. 입력 디바이스는 n-채널 트랜지스터를 포함할 수 있다. 저항기는 n-채널 트랜지스터의 소스에 커플링될 수 있다. 다이오드의 캐소드는 n-채널 트랜지스터의 게이트에 커플링될 수 있다.

[0008] de-Q 회로는 n-채널 트랜지스터의 기생 경로를 통해 전류를 제한할 수 있어서, n-채널 트랜지스터의 게이트와 n-채널 트랜지스터의 소스 사이에 전압 증강을 감소시킨다. de-Q 회로는 접지 패드와 입력 신호 패드 사이에 커플링된 +ve 다이오드를 통해 정전기 방전을 저항할 수 있다. de-Q 회로는 n-채널 트랜지스터의 게이트로부터 n-채널 트랜지스터의 소스로의 전압을 장치 상의 입력 신호 패드와 로컬 접지 노드 사이의 전압 차보다 작게 유지할 수 있다.

[0009] 충전-디바이스 모델 보호 회로는 캐스코드 디바이스를 포함한다. 캐스코드 디바이스는 -ve 정전기 방전 동안 입력 디바이스를 턴 온할 수 있다. 캐스코드는 제 1 n-채널 트랜지스터를 포함할 수 있다. 제 1 n-채널 트랜지스터의 게이트는 RC 클램프 트리거 전압에 커플링될 수 있다. 제 1 n-채널 트랜지스터의 소스는 입력 디바이스의 드레인에 커플링될 수 있다. 입력 디바이스를 턴 온하는 것은 입력 디바이스의 소스 전위를 증가시킬 수 있어서, 입력 디바이스의 게이트-투-소스를 보호한다.

[0010] 정전기 방전 보호를 위한 방법이 또한 설명된다. +ve 전압 펄스는 접지 패드에서 검출된다. 전류는 접지 패드와 입력 신호 패드 사이에 커플링된 +ve 다이오드를 통해 전도된다. 전압 강하는 입력 디바이스와 접지 패드 사이에 커플링된 디제너레이션(degeneration) 인덕터 양단에 생성된다. 입력 디바이스의 소스로부터 입력 디바이스의 게이트로 통과하는 전류는 de-Q 회로를 사용하여 제한된다. 입력 디바이스의 게이트로부터 입력 디바이스의 소스로의 전압은 입력 디바이스에 대한 고장 포인트 아래로 유지된다.

[0011] 정전기 방전 보호를 위한 방법이 설명된다. -ve 전압 펄스는 입력 신호 패드에서 검출된다. 전류는 입력 신호 패드와 로컬 공급 노드 사이에 커플링된 -ve 다이오드를 통해 전도된다. -ve 전류는 RC 클램프를 통해 접지 패드로 지향된다. 캐스코드 디바이스는 RC 클램프로부터의 RC 클램프 트리거 전압을 사용하여 턴 온된다. 입력 디바이스는 캐스코드 디바이스를 사용하여 턴 온된다. 입력 디바이스에 대한 고장 포인트 아래로 입력 디바이스의 게이트로부터 입력 디바이스의 소스로의 전압이 유지된다.

[0012] 정전기 방전 보호를 위한 장치가 또한 설명된다. 장치는 접지 패드에서 +ve 전압 펄스를 검출하기 위한 수단을 포함한다. 장치는 또한 접지 패드와 입력 신호 패드 사이에 커플링된 +ve 다이오드를 통해 전류를 전도하기 위한 수단을 포함한다. 장치는 입력 디바이스와 접지 패드 사이에 커플링된 디제너레이션 인덕터 양단에 전압 강하를 생성하기 위한 수단을 더 포함한다. 장치는 또한 입력 디바이스의 소스로부터 입력 디바이스의 게이트로 통과하는 전류를 제한하기 위한 수단을 포함한다. 장치는 입력 디바이스에 대한 고장 포인트 아래로 입력 디바이스의 게이트로부터 입력 디바이스의 소스로의 전압을 유지하기 위한 수단을 더 포함한다.

[0013] 정전기 방전 보호를 위한 장치가 설명된다. 장치는 입력 신호 패드에서 -ve 전압 펄스를 검출하기 위한 수단을 포함한다. 장치는 또한 입력 신호 패드와 로컬 공급 노드 사이에 커플링된 -ve 다이오드를 통해 전류를 전도시키기 위한 수단을 포함한다. 장치는 RC 클램프를 통해 접지 패드로 -ve 전류를 지향하기 위한 수단을 더 포함한다. 장치는 또한 RC 클램프로부터의 RC 클램프 트리거 전압을 사용하여 캐스코드 디바이스를 턴 온하기 위한 수단을 포함한다. 장치는 캐스코드 디바이스를 사용하여 입력 디바이스를 턴 온하기 위한 수단을 더 포함한다. 장치는 또한 입력 디바이스에 대한 고장 포인트 아래로 입력 디바이스의 게이트로부터 입력 디바이스의 소스로의 전압을 유지하기 위한 수단을 포함한다.

### 도면의 간단한 설명

[0014]

[0014] 도 1은 본 시스템들 및 방법들에 사용하기 위한 무선 디바이스를 도시한다.

[0015] 도 2는 de-Q 회로를 포함하는 라디오 주파수 집적 회로(RFIC) 수신기의 저잡음 증폭기(LNA)의 간략화된 회로도이다.

[0016] 도 3은 de-Q 회로를 포함하는 라디오 주파수 집적 회로(RFIC) 수신기의 저잡음 증폭기(LNA)의 보다 상세한 회로도이다.

[0017] 도 4는 +ve 충전-디바이스 모델(CDM) 테스트 동안 전형적 충전-디바이스 모델(CDM) 보호 회로 및 de-Q 회로를 포함하는 충전-디바이스 모델(CDM) 보호 회로에 대한 +ve 충전-디바이스 모델(CDM) 전압들을 도시하는 그래프이다.

[0018] 도 5는 정전기 방전(ESD) 보호를 제공하기 위한 방법의 흐름도이다.

[0019] 도 6은 G1 캐스코드를 포함하는 라디오 주파수 집적 회로(RFIC)의 회로도이다.

[0020] 도 7은 G1 캐스코드를 포함하는 라디오 주파수 집적 회로(RFIC)의 보다 상세한 회로도이다.

[0021] 도 8은 전형적 충전-디바이스 모델(CDM) 보호 회로 및 G1 캐스코드 디바이스를 포함하는 충전-디바이스 모델(CDM) 보호 회로에 대한 -ve 충전-디바이스 모델(CDM) 전압들을 도시하는 그래프이다.

[0022] 도 9는 정전기 방전(ESD) 보호를 제공하기 위한 다른 방법의 흐름도이다.

[0023] 도 10은 de-Q 회로 및 G1 캐스코드 디바이스 둘 다를 포함하는 라디오 주파수 집적 회로(RFIC)의 회로도이다.

[0024] 도 11은 순방향 기반 다이오드를 포함하는 라디오 주파수 집적 회로(RFIC)의 보다 상세한 회로도이다.

[0025] 도 12는 무선 디바이스 내에 포함될 수 있는 특정 컴포넌트들을 예시한다.

### 발명을 실시하기 위한 구체적인 내용

[0015]

[0026] 도 1은 본 시스템들 및 방법들에 사용하기 위한 무선 디바이스(102)를 도시한다. 무선 디바이스(102)는 진보된 충전-디바이스 모델(CDM) 보호 회로(112)를 포함하는 라디오 주파수 집적 회로(RFIC)(104)를 포함할 수 있다. 진보된 충전-디바이스 모델(CDM) 보호 회로(112)는 성능을 절충(예를 들어, 품질 저하 입력 매치, 잡음 지수(NF) 또는 선형성을 회피함으로써)함이 없이 라디오 주파수 집적 회로(RFIC)(104)가 충전-디바이스 모델(CDM) 테스팅을 통과하게 할 수 있다.

[0016]

[0027] 무선 디바이스(102)는 무선 통신 디바이스 또는 기지국일 수 있다. 무선 통신 디바이스는 또한 단말, 액세스 단말, 사용자 장비(UE), 가입자 유닛, 국, 등으로 지칭될 수 있고 이들의 기능성 중 몇몇 또는 모두를 포함할 수 있다. 무선 통신 디바이스는 셀룰러 폰, 개인 휴대 정보 단말기(PDA), 무선 디바이스, 무선 모뎀, 핸드헬드 디바이스, 램프 컴퓨터, PC 카드, 커넥트 플래시, 외부 또는 내부 모뎀, 와이어라인(wireline) 폰, 등 일 수 있다. 무선 통신 디바이스는 이동식이거나 고정식일 수 있다. 무선 통신 디바이스는 임의의 주어진 순간에 다운링크 및/또는 업링크 중 영, 하나 또는 다수의 기지국들과 통신할 수 있다. 다운링크(또는 순방향 링크)는 기지국으로부터 무선 통신 디바이스로의 통신 링크를 지칭하고, 업링크(또는 역방향 링크)는 무선 통신 디바이스로부터 기지국으로의 통신 링크를 지칭한다. 업링크 및 다운링크는 통신 링크 또는 통신 링크에 사용된 캐리어들을 지칭할 수 있다.

[0017]

[0028] 무선 통신 디바이스는 기지국들 같은 다른 무선 디바이스들(102)을 포함하는 무선 통신 시스템에서 동작 할 수 있다. 기지국은 하나 또는 그 초과의 무선 통신 디바이스들과 통신하는 국이다. 기지국은 또한 액세스 포인트, 브로드캐스트 송신기, 노드 B, 이별브드 노드 B, 등으로서 지칭될 수 있고, 이들의 기능성의 몇몇 또는 모두를 포함할 수 있다. 각각의 기지국은 특정 지리적 영역에 대한 통신 커버리지를 제공한다. 기지국은 하나 또는 그 초과의 무선 통신 디바이스들에 대한 통신 커버리지를 제공할 수 있다. 용어 "셀"은 텀(term)이 사용되는 환경에 따라, 기지국 및/또는 이의 커버리지 영역을 지칭할 수 있다.

[0018]

[0029] 무선 통신 시스템(예를 들어, 다중-액세스 시스템)의 통신들은 무선 링크를 통한 송신들을 통해 달성될 수 있다. 그런 통신 링크는 단일-입력 및 단일-출력(SISO) 또는 다중-입력 및 다중-출력(MIMO) 시스템을 통해 설정될 수 있다. 다중-입력 및 다중-출력(MIMO) 시스템은 데이터 송신을 위해 다수의 전송 안테나들(NT) 및 다수의 수신 안테나들(NR)을 각각 갖춘 송신기(들) 및 수신기(들)를 포함한다. SISO 시스템들은 다중-입력 및 다중-출력(MIMO) 시스템의 특정 예들이다. 다중-입력 및 다중-출력(MIMO) 시스템은, 만약 다중 전송 및 수신 안

테나들에 의해 생성된 부가적인 차원수들이 활용되면 개선된 성능(예를 들어, 보다 높은 처리량, 보다 큰 능력 또는 개선된 신뢰성)을 제공할 수 있다.

[0019] 무선 통신 시스템은 단일-입력 및 다중-출력(SIMO) 및 다중-입력 및 다중-출력(MIMO) 둘 다를 활용할 수 있다. 무선 통신 시스템은 이용 가능한 시스템 자원들(예를 들어, 대역폭 및 전송 전력)을 공유함으로써 다수의 무선 통신 디바이스들과의 통신을 지원할 수 있는 다중-액세스 시스템일 수 있다. 그런 다중-액세스 시스템들의 예들은 CDMA(코드 분할 다중 액세스) 시스템들, W-CDMA(광대역 코드 분할 다중 액세스) 시스템들, TDMA(시분할 다중 액세스) 시스템들, FDMA(주파수 분할 다중 액세스) 시스템들, OFDMA(직교 주파수 분할 다중 액세스) 시스템들, SC-FDMA(단일-캐리어 주파수 분할 다중 액세스) 시스템들, 3GPP(3세대 파트너쉽 프로젝트) LTE(롱 텁 에볼루션) 시스템들 및 SDMA(공간 분할 다중 액세스) 시스템들을 포함한다.

[0020] 무선 디바이스(102)는 라디오 주파수 집적 회로(RFIC)(104)를 포함할 수 있다. 라디오 주파수 집적 회로(RFIC)(104)는 입력 디바이스(128) 같은 라디오 주파수(RF) 컴포넌트들을 포함할 수 있다. 입력 디바이스(128)의 일 예는 증폭기이다. 증폭기는 저잡음 증폭기(LNA), 직접 증폭기(LNA) 또는 전력 증폭기(PA)일 수 있다. 입력 디바이스(128)(저잡음 증폭기(LNA) 같은)는 내부 매칭을 가질 수 있다. 라디오 주파수 집적 회로(RFIC)(104) 상의 증폭기는 라디오 주파수 집적 회로(RFIC)(104) 외부의 디바이스들(무선 디바이스(102) 상의 모뎀 또는 안테나 같은)로부터 입력 신호들을 수신할 수 있다. 따라서, 입력 디바이스(128)는 집적 회로(IC) 핀들에 커플링된 입력들을 가질 수 있다. 일 구성에서, 입력 디바이스(128)는 다수의 IC 핀들(예를 들어, 포지티브 공급 전압 패드(106), 입력 신호 패드(108) 및 접지 패드(110))에 커플링될 수 있다. 이들 IC 핀들은 IC 핀들에 커플링된 회로들(예를 들어, 입력 디바이스(128))을 손상시킬 수 있는 정전기 방전(ESD)에 민감할 수 있다.

[0021] 정전기 방전(ESD)에 의한 입력 디바이스(128)에 대한 손상을 회피하기 위하여, 라디오 주파수 집적 회로(RFIC)(104)는 충전-디바이스 모델(CDM) 보호 회로(112)를 포함할 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)는 +ve 충전-디바이스 모델(CDM) 테스팅 및 -ve 충전-디바이스 모델(CDM) 테스팅 동안 보호를 제공할 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)는 RC 클램프(120), +ve 다이오드(124) 및 -ve 다이오드(122)를 포함할 수 있다. 본원에 사용된 모든 다이오드들은 게이티드 다이오드들 또는 얇은 트렌치 절연(STI) 다이오드들일 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)는 또한 de-Q 회로(114) 및 G1 캐스코드 디바이스(126)를 포함할 수 있다. de-Q 회로(114)는 전류 제한 회로일 수 있다.

[0033] 충전-디바이스 모델(CDM) 테스팅의 초기 셋업 동안, 이 경우 라디오 주파수 집적 회로(RFIC)(104)인 피시험 디바이스(DUT)는 특정 전압으로 충전된 절연 필드 플레이트상에 놓여진다. 통상적으로, 이 전압은 +500 볼트(V) 또는 -500 V이고, 이는 라디오 주파수 집적 회로(RFIC)(104)가 자동화 어셈블리 동안 생성된 정전기 방전(ESD) 이벤트들의 대부분에 대해 강건한 것을 보장한다. 라디오 주파수 집적 회로(RFIC)(104)의 접지면은 또한 필드 플레이트와 동일한 테스트 전압을 요구하고, 라디오 주파수 집적 회로(RFIC)(104)와 필드 플레이트 사이에 저장된 전하가 없다. 테스팅 위상 동안, 라디오 주파수 집적 회로(RFIC)(104) 상 핀들 중 하나는 접지에 단락된다. 그 순간, 단락된 핀과 접지면 사이의 전위 차는 테스트 전압과 동일하고, 이는 라디오 주파수 집적 회로(RFIC)(104) 상 낮은 전력 디바이스들을 손상시킬 수 있다. 저잡음 증폭기(LNA)에 대한 입력들은, 공통 소스 구성으로, 트랜지스터 게이트가 입력 패드에 커플링되는 반면 소스가 접지 패드에 커플링되기 때문에, 특히 취약하다. 따라서, 전위는 게이트-산화물에 걸쳐 빠르게 발생하고, 이는 트랜지스터를 손상시킬 수 있다. 따라서, 부가적인 정전기 방전(ESD) 회로는 그런 손상을 방지하고 방전 전류에 대한 낮은 임피던스 경로를 가능하게 하기 위해 요구될 수 있다.

[0034] +ve 충전-디바이스 모델(CDM) 테스팅시, 정전기 방전(ESD) 전류 경로는 접지 패드(110)로부터 입력 신호 패드(108)로이다. -ve 충전-디바이스 모델(CDM) 테스팅시, 정전기 방전(ESD) 전류 경로는 입력 신호 패드(108)로부터 네거티브로 충전된 접지 패드(110)로이다. 통상적인 라디오 주파수 집적 회로(RFIC)(104) 칩 크기들 및 충전-디바이스 모델(CDM) 테스터들에 대해, 대략 5 암페어(A)의 피크 방전 전류는 +/- 500 V 테스트 동안 예상된다. 충전-디바이스 모델(CDM) 보호 회로(112)의 다이오드(122, 124)는 피크 충전-디바이스 모델(CDM) 테스팅의 5 A에 대해 대략 3 V의 전압을 클램핑할 수 있다.

[0035] 전류 이해시, 정전기 방전(ESD) 피크의 저항은 0.5 오옴(즉, 5A의 전류에 대해 2.5V의 전압 강하) 미만으로 유지된다. 따라서, 입력 디바이스(128)에 걸린 총 전압(예를 들어, 입력 디바이스(128) 트랜지스터의 게이트로부터 소스로)은 대략 5.5V(입력 디바이스(128)의 브레이크다운은 사용된 기술에 따름)일 수 있다. +ve 정전기 방전(ESD) 경로의 저항을 0.5 오옴 아래로 유지하고 +ve 다이오드(124)의 크기를 적당하게

결정함으로써, +ve 500V 충전-디바이스 모델(CDM) 테스트는 쉽게 통과될 수 있다. 마찬가지로, -ve 정전기 방전(ESD) 경로의 저항을 0.5 오ーム 아래로 유지하고 RC 클램프(120) 및 -ve 다이오드(122)의 크기를 적당하게 결정하는 둘 다를 수행함으로써, -ve 500V 충전-디바이스 모델(CDM) 테스트는 쉽게 통과될 수 있다.

[0025] [0036] +ve 충전-디바이스 모델(CDM) 테스팅 동안 충전-디바이스 모델(CDM) 보호 회로(112)를 추가로 개선하기 위하여, 충전-디바이스 모델(CDM) 보호 회로(112)는 de-Q 회로(114)를 포함할 수 있다. de-Q 회로(114)는 저항기(116) 및 다이오드(118)를 포함할 수 있다. 수신기 성능에 무시 가능한 영향을 갖는 다이오드(118)는 정상 동작 동안 역방향 바이어스될 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)의 설계로 인해, 공진은 +ve 충전-디바이스 모델(CDM) 테스팅 동안 입력 디바이스(128)의 게이트-소스 캐패시턴스와 소스 디제너레이션 인덕턴스 사이에서 발생할 수 있고, 이는 예상된 +ve 충전-디바이스 모델(CDM) 전압들보다 낮은 전압들(라디오 주파수 접적 회로(RFIC)(104)가 +ve 충전-디바이스 모델(CDM) 테스트를 실패하게 함)에서 입력 디바이스(128)의 고장들을 유발한다. de-Q 회로(114)는 이런 공진이 발생하는 것을 방지할 수 있다. de-Q 회로(114)는 도 2에 관련하여 하기에 추가적으로 상세히 논의된다.

[0026] [0037] -ve 충전-디바이스 모델(CDM) 테스팅 동안 충전-디바이스 모델(CDM) 보호 회로(112)를 추가로 개선하기 위하여, 충전-디바이스 모델(CDM) 보호 회로(112)는 또한 G1 캐스코드 디바이스(126)를 포함할 수 있다. -ve 충전-디바이스 모델(CDM) 테스트 동안, 충전-디바이스 모델(CDM) 방전이 -ve 다이오드(122), RC 클램프(120) 및 기생 인덕턴스를 통해 흘러야만 하기 때문에, +ve 충전-디바이스 모델(CDM) 테스트 동안보다 입력 디바이스(128)의 게이트 및 소스 양단에 보다 큰 전압들이 만들어진다. 이런 증가된 전압은 -ve 충전-디바이스 모델(CDM) 테스트 동안 입력 디바이스(128)가 고장나게 할 수 있다(따라서 라디오 주파수 접적 회로(RFIC)(104)가 -ve 충전-디바이스 모델(CDM) 테스트를 실패하게 함). G1 캐스코드 디바이스(126)는 RC 클램프(120)로부터의 RC 클램프 트리거 전압에 의해 트리거될 수 있다. G1 캐스코드 디바이스(126)가 트리거될 때, G1 캐스코드 디바이스(126)는 입력 디바이스(128)의 드레인을 전압(Vdd)에 직접 커플링하고, 따라서 입력 디바이스(128)를 포화가 될 것이고, 따라서 -ve 충전-디바이스 모델(CDM) 테스트 동안 부가적인 보호를 제공한다. G1 캐스코드 디바이스(126)는 도 6에 관련하여 하기 부가로 상세히 논의된다.

[0027] [0038] 도 2는 de-Q 회로(214)를 포함하는 라디오 주파수 접적 회로(RFIC)(204) 수신기의 저잡음 증폭기(LNA)의 간략화된 회로도이다. 도 2의 라디오 주파수 접적 회로(RFIC)(204)는 도 1의 라디오 주파수 접적 회로(RFIC)(104)의 일 구성일 수 있다. 라디오 주파수 접적 회로(RFIC)(204)는 수신기 저잡음 증폭기(LNA)일 수 있다. 도 2의 라디오 주파수 접적 회로(RFIC)(204)는 라디오 주파수 접적 회로(RFIC)(204)에서 발생할 수 있는 기생 모델들을 포함하지 않는다. 라디오 주파수 접적 회로(RFIC)(204)는 증폭기(228)(즉, 입력 디바이스(128)), 포지티브 공급 전압 패드(206), 입력 신호 패드(208), 접지 패드(210), +ve 다이오드(224), -ve 다이오드(222), RC 클램프(220), 로드 인덕터(234) 및 디제너레이션 인덕터(238)를 포함할 수 있다. 증폭기(228)는 제 1 n-채널 트랜지스터(230) 및 제 2 n-채널 트랜지스터(232)를 포함할 수 있다. 몇몇 구성들에서, 제 2 n-채널 트랜지스터(232)는 메인 캐스코드 디바이스로서 지칭될 수 있다.

[0028] [0039] 제 2 n-채널 트랜지스터(232)의 드레인은 로드 인덕터(234)를 통해 로컬 공급 노드(236)에 커플링될 수 있다. 로드 인덕터(234)와 제 2 n-채널 트랜지스터(232)의 드레인 사이에는 하향 변환기에 제공될 수 있는 라디오 주파수 접적 회로(RFIC)(204)의 출력(235)이 있다. 로컬 공급 노드(236)는 포지티브 공급 전압 패드(206)에 커플링될 수 있다. -ve 다이오드(222)의 캐소드는 로컬 공급 노드(236)에 커플링될 수 있다. -ve 다이오드(222)의 애노드는 입력 신호 패드(208)에 커플링될 수 있다. 접지 패드(210)는 로컬 접지 노드(240)에 커플링될 수 있다. +ve 다이오드(224)의 애노드는 또한 로컬 접지 노드(240)에 커플링될 수 있다. +ve 다이오드(224)의 캐소드는 입력 신호 패드(208)에 커플링될 수 있다. 입력 신호 패드(208)는 또한 제 1 n-채널 트랜지스터(230)의 게이트에 커플링될 수 있다.

[0029] [0040] 제 1 n-채널 트랜지스터(230)의 드레인은 제 2 n-채널 트랜지스터(232)의 소스에 커플링될 수 있다. 제 2 n-채널 트랜지스터(232)의 게이트는 DC 바이어스 회로(도시되지 않음)에 커플링될 수 있다. 제 1 n-채널 트랜지스터(230)의 소스는 디제너레이션 인덕터(238)를 통해 로컬 접지 노드(240)에 커플링될 수 있다. RC 클램프(220)는 로컬 공급 노드(236)와 로컬 접지 노드(240) 사이에 커플링될 수 있다. 제 1 n-채널 트랜지스터(230)의 바디는 또한 기생 다이오드(PW)(254)의 애노드에 커플링될 수 있다. 기생 다이오드(PW)(254)의 캐소드는 제 1 n-채널 트랜지스터(230)의 소스에 커플링될 수 있다.

[0030] [0041] de-Q 회로(214)는 직렬의 저항기(216) 및 다이오드(218)를 포함할 수 있다. 다이오드(218)는 게이티드 다이오드 또는 얇은 트렌치 절연(STI) 다이오드일 수 있다. 수신기 성능에 무시 가능한 영향을 갖는 다이오드

(218)는 정상 동작 동안 역방향 바이어스될 수 있다. 저항기(216)는 제 1 n-채널 트랜지스터(230)의 소스와 다이오드(218)의 애노드 사이에 커플링될 수 있다. 다이오드(218)의 캐소드는 제 1 n-채널 트랜지스터(230)의 게이트에 커플링된다. 라디오 주파수 접적 회로(RFIC)(204)에 고유의 기생들(기생 캐페시턴스, 기생 저항들 및 기생 인더턴스들 같은)은 도 3에 예시되고 간략화를 위해 도 2에서 배제된다. de-Q 회로(214)의 기능은 도 3과 관련하여 하기에 논의된다.

[0031] [0042] 도 3은 de-Q 회로(314)를 포함하는 라디오 주파수 접적 회로(RFIC)(304) 수신기의 저잡음 증폭기(LNA)의 보다 상세한 회로도이다. 구체적으로, 도 3의 라디오 주파수 접적 회로(RFIC)(304)는 접적 회로에 고유한 기생들을 포함한다. 라디오 주파수 접적 회로(RFIC)(304)는 수신기 저잡음 증폭기(LNA)일 수 있다. 라디오 주파수 접적 회로(RFIC)(304)는 증폭기(328)(즉, 도 1에 도시된 바와 같은 입력 디바이스(128)), 포지티브 공급 전압 패드(306), 입력 신호 패드(308), 접지 패드(310), +ve 다이오드(324), -ve 다이오드(322), RC 클램프(320), 로드 인더터(334) 및 디제너레이션 인더터(338)를 포함할 수 있다. 증폭기(328)는 제 1 n-채널 트랜지스터(330) 및 제 2 n-채널 트랜지스터(332)를 포함할 수 있다. 몇몇 구성들에서, 제 2 n-채널 트랜지스터(332)는 메인 캐스코드 디바이스로서 지칭될 수 있다. 도 3에 예시된 기생들은 단지 모델들이고 라디오 주파수 접적 회로(RFIC)(304) 내의 실제 컴포넌트들을 나타내지 않는다. +ve 충전-디바이스 모델(CDM) 테스트 전압에 대한 메인 충전-디바이스 모델(CDM) 전류 방전 경로(348)는 접지 패드(310)로부터 입력 신호 패드(308)로 예시된다.

[0032] [0043] 로드 인더터(334)는 제 2 n-채널 트랜지스터(332)의 드레인과 로컬 공급 노드(336) 사이에 커플링될 수 있다. 로드 인더터(334)와 제 2 n-채널 트랜지스터(332)의 드레인 사이에는 하향 변환기에 제공될 수 있는 라디오 주파수 접적 회로(RFIC)(304)의 출력(335)이 있다. 로컬 공급 노드(336)는 기생 저항(344a) 및 기생 인더턴스(346a)를 포함하는 커플링 와이어를 통해 포지티브 공급 전압 패드(306)에 커플링될 수 있다. 접적 회로 내 패시브 컴포넌트(예를 들어, 인더터들)들에 의해 점유된 다이 영역이 통상적으로 액티브 컴포넌트들(예를 들어, 트랜지스터들)의 다이 면적보다 훨씬 크기 때문에, 라디오 주파수 접적 회로(RFIC)(304) 상의 컴포넌트들을 커플링하기 위해 사용된 와이어들은 상당한 기생 저항(344) 및 상당한 기생 인더턴스(346)를 포함할 수 있다(커플링 와이어들의 길이에 따라).

[0033] [0044] -ve 다이오드(322)의 캐소드는 기생 인더턴스(346b) 및 기생 저항(344b)을 포함하는 커플링 와이어를 통하여 로컬 공급 노드(336)에 커플링될 수 있다. -ve 다이오드(322)의 애노드는 입력 신호 패드(308)에 커플링될 수 있다. 입력 신호 패드(308)에서의 전압은 전압(Vin)으로서 지칭될 수 있다. 입력 신호 패드(308)는 또한 +ve 다이오드(324)의 캐소드에 커플링될 수 있다. +ve 다이오드(324)의 애노드는 기생 저항(344c) 및 기생 인더턴스(346c)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(340)에 커플링될 수 있다. +ve 다이오드(324)의 애노드에서 노드는 다이오드 접지 노드(347)로서 지칭될 수 있다. 로컬 접지 노드(340)에서 전압은 Vgnd로서 지칭될 수 있다.

[0034] [0045] 접지 패드(310)는 기생 저항(344d) 및 기생 인더턴스(346d)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(340)에 커플링될 수 있다. 디제너레이션 인더터(338)는 로컬 접지 노드(340)와 제 1 n-채널 트랜지스터(330)의 소스 사이에 커플링될 수 있다. 입력 신호 패드(308)는 또한 제 1 n-채널 트랜지스터(330)의 게이트에 커플링될 수 있다. 제 1 n-채널 트랜지스터(330)의 바디는 또한 기생 다이오드(PW)(354)의 애노드에 커플링될 수 있다. 기생 다이오드(PW)(354)의 캐소드는 제 1 n-채널 트랜지스터(330)의 소스에 커플링될 수 있다. 이 다이오드(354)는 p-타입 바디와 n+ 소스 사이에 형성된 p-n 접합을 나타낸다. 제 1 n-채널 트랜지스터(330)는 깊은 n-웰에 배치될 수 있다. 이 시나리오에서, 제 1 n-채널 트랜지스터(330)의 바디는 기생 다이오드(DNW)(356)의 애노드에 커플링될 수 있다. 기생 다이오드(DNW)(356)의 캐소드는 로컬 공급 노드(336)에 커플링될 수 있다. 여기서, 기생 다이오드(DNW)(356)는 p-타입 바디와 n-타입 n-웰 사이에 형성된 p-n 접합 다이오드를 나타낸다. 제 1 n-채널 트랜지스터(330)의 바디는 기생 저항(344e) 및 기생 인더턴스(346e)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(340)에 커플링될 수 있다.

[0035] [0046] 기생 다이오드(psub)(358)의 애노드는 다이오드 접지 노드(347)에 커플링될 수 있다. 기생 다이오드(psub)(358)의 캐소드는 기생 다이오드(DNW)(356)의 캐소드에 커플링될 수 있다. 여기서, 기생 다이오드(psub)(358)는 p-타입 기판과 깊은 n-웰 사이에 형성된 p-n 접합 다이오드를 나타낸다.

[0036] [0047] 제 1 n-채널 트랜지스터(330)의 드레인은 제 2 n-채널 트랜지스터(332)의 소스에 커플링될 수 있다. 제 1 n-채널 트랜지스터(330)의 소스는 디제너레이션 인더터(338)에 커플링될 수 있다. RC 클램프(320)는 로컬 공급 노드(336)와 로컬 접지 노드(340) 사이에 커플링될 수 있다. 게이트-소스 캐페시턴스를 나타내는 기생 캐페시턴스(Cgs)(342)는 제 1 n-채널 트랜지스터(330)의 게이트와 제 1 n-채널 트랜지스터(330)의 소스 사이에서 발

생할 수 있다. de-Q 회로(314) 없이, 디제너레이션 인덕터(338) 및 기생 캐패시턴스(Cgs)(342)는 공진할 수 있고, 이는 입력 신호 패드(308)에서의 전압(Vin)과 로컬 접지 노드(340)에서의 전압(Vgnd) 사이의 전위 증강보다 기생 캐패시턴스(Cgs)(342) 양단에 보다 높은 전압을 생성하고, 이는 예상된 +ve 충전-디바이스 모델(CDM) 전압들보다 낮은 전압들에서 입력 디바이스(128)의 고장들을 유발한다.

[0048] de-Q 회로(314)는 직렬의 저항기(316) 및 다이오드(318)를 포함할 수 있다. 수신기 성능에 대해 무시 가능한 영향을 갖는 다이오드(318)는 정상 동작 동안 역방향 바이어스될 수 있다. 저항기(316)는 제 1 n-채널 트랜지스터(330)의 소스와 다이오드(318)의 애노드 사이에 커플링될 수 있다. 다이오드(318)의 캐소드는 제 1 n-채널 트랜지스터(330)의 게이트에 커플링될 수 있다. 저항기(316) 및 다이오드(318)의 주 목적은 소스가 낮은 임피던스 노드로서 되게 함으로써 기생 캐패시턴스(Cgs)(342)와 디제너레이션 인더티(338) 사이에서 공진을 감소시키는 것이다. 통상적으로, 종래 기술은 +ve 충전-디바이스 모델(CDM) 경로의 저항을 제한하도록 가르친다. 이것은 입력 디바이스(128)(예를 들어, 제 1 n-채널 트랜지스터(330))의 게이트-투-소스 전압을 제한하도록 수행된다. 따라서, 종래 기술은 제 1 n-채널 트랜지스터(330)의 게이트와 소스 사이에 저항기(316)를 부가하는 것을 회피하는 것을 가르친다. 제 1 n-채널 트랜지스터(330)의 소스와 게이트 사이에 다이오드만을 두는 것은 상당한 전류가 통과하게 허용할 것이고, 이는 보다 큰 다이오드가 전류를 다룰 것을 필요하게 만든다. 저항을 부가하는 것은 전류를 제한하고, 따라서 성능에 무시 가능한 영향을 가진 매우 작은 다이오드(318)의 사용을 가능하게 한다.

[0049] 제 1 n-채널 트랜지스터(330)의 게이트 투 소스는 디제너레이션 인더터(338)와 직렬의 캐페시터(342)로서 모델링될 수 있다. 정전기 방전(ESD) 이벤트 동안, 디제너레이션 인더터(338)와 직렬의 캐페시터(342)는 공진할 수 있고, 이는  $V_{in}$  및 로컬 접지 노드(340) 사이의 전압 차( $V_{in}-V_{gnd}$ ) 보다 높은 제 1 n-채널 트랜지스터(330)의 게이트-투-소스로부터 전압( $V_{gs}$ )을 증강시킨다. 이런 보다 높은 전압은 제 1 n-채널 트랜지스터(330)가 고장나게 할 수 있다.

[0050] de-Q 회로(314)는 기생 경로(제 1 n-채널 트랜지스터(330)의 소스로부터 기생 캐패시턴스(Cgs)(342)를 통해 제 1 n-채널 트랜지스터(330)의 게이트로)를 통해 전류를 제한하고, 이는 보다 작은 다이오드(318)의 사용이 기생 캐패시턴스(Cgs)(342)를 최소화하게 한다. 전류가 de-Q 회로(314)를 통해 이동할 수 없기 때문에, de-Q 회로(314)(저항기(316) 포함)는 제 1 n-채널 트랜지스터(330)의 게이트로부터 제 1 n-채널 트랜지스터(330)의 소스로의 전압(Vgs)(및 전류가 실제 정전기 방전(ESD) 보호 경로(즉, +ve 다이오드(324)를 통해 진행하게 함)을 감소시키고, 이에 의해 전압(Vgs)이 Vin-Vgnd 아래로 유지된다. 이것은 도 4에 예시된다. 전압(Vgs)을 Vin-Vgnd 아래로 유지하는 것은 +ve 충전-디바이스 모델(CDM) 경로로 인한 제 1 n-채널 트랜지스터(330)의 고장들을 회피시킨다.

[0051] 도 4는 +ve 충전-디바이스 모델(CDM) 테스트 동안, 전형적 충전-디바이스 모델(CDM) 보호 회로 및 de-Q 회로(114)를 포함하는 충전-디바이스 모델(CDM) 보호 회로(112)에 대한 +ve 충전-디바이스 모델(CDM) 전압들을 예시하는 그래프이다. 전형적 충전-디바이스 모델(CDM) 보호 회로에서, +ve 충전-디바이스 모델(CDN) 테스팅 동안, 전압( $V_{gs}$ )(450a)은  $V_{in}-V_{gnd}$ (452a)보다 훨씬 많이 스윙하고, 이는 제 1 n-채널 트랜지스터(330)의 고장을 초래한다. de-Q 회로(114)를 포함하는 충전-디바이스 모델(CDM) 보호 회로(112)에서, 충전-디바이스 모델(CDM) 테스팅 동안, 전압( $V_{gs}$ )(450b)은 항상  $V_{in}-V_{gnd}$ (452b)보다 작고(따라서 브레이크다운 전압보다 작음), 이는 제 1 n-채널 트랜지스터(330)의 고장을 방지한다.

[0052] 도 5는 정전기 방전(ESD) 보호를 제공하기 위한 방법(500)의 흐름도이다. 구체적으로, 방법(500)은 +ve 충전-디바이스 모델(CDM) 테스팅 동안 정전기 방전(ESD) 보호를 제공할 수 있다. 방법(500)은 충전-디바이스 모델(CDM) 보호 회로(112)를 포함하는 라디오 주파수 접적 회로(RFIC)(104)에 의해 수행될 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)는 de-Q 회로(114)를 포함할 수 있다. de-Q 회로(114)는 저항기(116) 및 다이오드(118)를 포함할 수 있다.

[0053] 라디오 주파수 접적 회로(RFIC)(104)는 접지 패드(110)와 입력 패드(108) 사이의 +ve 충전-디바이스 모델(CDM) 전압 차를 검출(502)할 수 있다. 라디오 주파수 접적 회로(RFIC)(104)는 접지 패드(110)와 입력 신호 패드(108) 사이에 커플링된 +ve 다이오드(124)를 통해 전류를 전도(504)시킬 수 있다. 라디오 주파수 접적 회로(RFIC)(104)는 입력 디바이스(128)와 접지 패드(110) 사이에 커플링된 디제너레이션 인덕터(338) 양단 전압 강하를 생성(506)할 수 있다. 접지 패드(110)와 입력 패드(108) 사이의 전위 차는 기생 캐პ시턴스(Cgs)(342)와 디제너레이션 인덕터(338) 사이에 공진을 생성할 수 있다. 공진은 소스 노드에 큰 스윙을 생성할 수 있다. 라디오 주파수 접적 회로(RFIC)(104)는 de-0 회로(114)를 사용하여 입력 디바이스(128)의 소스로부터 입력 디바이스

이스(128)의 게이트로 통과하는 전류를 제한함으로써 공진을 감소(508)시켜 제한할 수 있다. 라디오 주파수 집적 회로(RFIC)(104)는 입력 디바이스(128)의 고장 포인트 아래(즉, 대략 7V)로 입력 디바이스(128)의 게이트로부터 입력 디바이스(128)의 소스로의 전압(Vgs)을 유지(510)할 수 있다.

[0043] [0054] 도 6은 G1 캐스코드 디바이스(626)를 포함하는 라디오 주파수 집적 회로(RFIC)(604)의 회로도이다. 도 6의 라디오 주파수 집적 회로(RFIC)(604)는 도 1의 라디오 주파수 집적 회로(RFIC)(104)의 일 구성일 수 있다. 라디오 주파수 집적 회로(RFIC)(604)는 수신기 저잡음 증폭기(LNA)일 수 있다. 도 6의 라디오 주파수 집적 회로(RFIC)(604)는 집적 회로에서 발생할 수 있는 기생들의 모델들을 포함하지 않는다. 라디오 주파수 집적 회로(RFIC)(604)는 또한 증폭기(628)(즉, 입력 디바이스(128)), 포지티브 공급 전압 패드(606), 입력 신호 패드(608), 접지 패드(610), +ve 다이오드(624), -ve 다이오드(622), RC 클램프(620), 로드 인덕터(634) 및 디제너레이션 인덕터(638)를 포함할 수 있다. 증폭기(628)는 제 1 n-채널 트랜지스터(630) 및 제 2 n-채널 트랜지스터(632)를 포함할 수 있다. 제 2 n-채널 트랜지스터(632)는 메인 캐스코드 디바이스로서 지칭될 수 있다.

[0044] [0055] 제 2 n-채널 트랜지스터(630)의 드레인은 로드 인덕터(634)에 커플링될 수 있다. 로드 인덕터(634)와 제 2 n-채널 트랜지스터(632)의 드레인 사이에 하향 변환기에 제공될 수 있는, 라디오 주파수 집적 회로(RFIC)(604)의 출력(635)이 있다. 로드 인덕터(634)는 로컬 공급 노드(636)에 커플링될 수 있다. 포지티브 공급 전압 패드(606)는 또한 로컬 공급 노드(636)에 커플링될 수 있다. -ve 다이오드(622)의 캐소드는 추가로 로컬 공급 노드(636)에 커플링될 수 있다. -ve 다이오드(622)의 애노드는 입력 신호 패드(608)에 커플링될 수 있다. 입력 신호 패드(608)는 또한 +ve 다이오드(624)의 캐소드에 커플링될 수 있다. +ve 다이오드(624)의 애노드는 로컬 접지 노드(640)에 커플링될 수 있다. 접지 패드(610)는 또한 로컬 접지 노드(640)에 커플링될 수 있다. 입력 신호 패드(608)는 추가로 제 1 n-채널 트랜지스터(630)의 게이트에 커플링될 수 있다. 디제너레이션 인덕터(638)는 제 1 n-채널 트랜지스터(630)의 소스와 로컬 접지 패드(640) 사이에 커플링될 수 있다.

[0045] [0056] 제 1 n-채널 트랜지스터(630)의 드레인은 제 2 n-채널 트랜지스터(632)의 소스에 커플링될 수 있다. 제 2 n-채널 트랜지스터(632)의 게이트는 DC 바이어싱 전압에 커플링될 수 있다. RC 클램프(620)는 로컬 공급 노드(636)와 로컬 접지 노드(640) 사이에 커플링될 수 있다.

[0046] [0057] G1 캐스코드 디바이스(626)의 드레인은 로컬 공급 노드(636)에 커플링될 수 있다(G1 캐스코드 디바이스(626)는 n-채널 트랜지스터일 수 있음). G1 캐스코드 디바이스(626)의 소스는 제 2 n-채널 트랜지스터(632)의 소스에 커플링될 수 있다. G1 캐스코드 디바이스(626)의 게이트는 RC 클램프(620)에 의해 제공된 RC 클램프 트리거 전압(660)에 커플링될 수 있다. +ve 충전-디바이스 모델(CDM) 테스트 동안 라디오 주파수 집적 회로(RFIC)(604)의 G1 캐스코드 디바이스(626)의 기능은 도 7에 관하여 하기 논의된다.

[0047] [0058] -ve 충전-디바이스 모델(CDM) 테스팅 동안, 제 1 n-채널 트랜지스터(630)의 게이트는 제 1 n-채널 트랜지스터(630)의 드레인 및 소스보다 높은 전위에 있다. 제 1 n-채널 트랜지스터(630)의 드레인 및 소스는 결국 로컬 접지 노드(640)를 통해 충전된다(RC 클램프(620)를 통해 오는 전류를 사용함). G1 캐스코드 디바이스(626)를 부가함으로써, 다른 방전 경로가 생성되고, 이는 메인 디바이스(제 1 n-채널 트랜지스터(630)) 자체를 통해 진행한다. G1 캐스코드 디바이스(626)가 로컬 공급 노드(636)와 동일한 전위까지 제 1 n-채널 트랜지스터(630)의 드레인을 끌어당기기 때문에, 제 1 n-채널 트랜지스터(630)의 드레인 전압은 제 1 n-채널 트랜지스터(630)의 게이트의 전위에서 떨어진 단지 하나의 다이오드(-ve 다이오드(622)) 강하이다. 따라서, 제 1 n-채널 트랜지스터(630)는 순방향 바이어스되고, 이는 로컬 접지 노드(640)를 충전하기 위한 부가 경로를 생성하고 제 1 n-채널 트랜지스터(630)에 대한 게이트 투 드레인 전압 및 게이트 투 소스 전압을 감소시키는 것 둘 다를 수행하고, 따라서 충전-디바이스 모델(CDM) 성능이 개선된다. 다른 말로, G1 캐스코드 디바이스(626)는, RC 클램프 트리거 전압(660)이 높을 때 로컬 공급 노드(636)와 로컬 접지 노드(640) 사이에 낮은 임피던스를 생성할 수 있는 임의의 회로일 수 있다. 따라서, n-채널 트랜지스터가 G1 캐스코드 디바이스(626)로서 도시되지만, 다른 회로는 또한 G1 캐스코드 디바이스(626)를 구현하기 위하여 사용될 수 있다.

[0048] [0059] 도 7은 G1 캐스코드를 포함하는 라디오 주파수 집적 회로(RFIC)(704)의 보다 상세한 회로도이다. 구체적으로, 도 7의 라디오 주파수 집적 회로(RFIC)(704)는 집적 회로에 고유한 기생들을 포함한다. 라디오 주파수 집적 회로(RFIC)(704)는 수신기 저잡음 증폭기(LNA)일 수 있다. 라디오 주파수 집적 회로(RFIC)(704)는 증폭기(728)(즉, 입력 디바이스(128)), 포지티브 공급 전압 패드(706), 입력 신호 패드(708), 접지 패드(710), +ve 다이오드(724), -ve 다이오드(722), RC 클램프(720), G1 캐스코드 디바이스(726), 로드 인덕터(734) 및 디제너레이션 인덕터(738)를 포함할 수 있다. 증폭기(728)는 제 1 n-채널 트랜지스터(730) 및 제 2 n-채널 트랜지스터(732)를 포함할 수 있다. 제 2 n-채널 트랜지스터(732)는 메인 캐소드 디바이스로서 지칭될 수 있다. 도 7

에 예시된 기생들은 단지 모델들이고 라디오 주파수 접적 회로(RFIC)(704) 내의 실제 컴포넌트들을 나타내지 않는다. -ve 충전-디바이스 모델(CDM) 경로(762)는 입력 신호 패드(708)로부터 접지 패드(710)로 예시된다.

[0049] [0060] 로드 인덕터(734)는 제 2 n-채널 트랜지스터(732)의 드레인과 로컬 공급 노드(736) 사이에 커플링될 수 있다. 로드 인덕터(734)와 제 2 n-채널 트랜지스터(732)의 드레인 사이에는 하향 변환기에 제공될 수 있는 라디오 주파수 접적 회로(RFIC)(704)의 출력(735)이 있다. 로컬 공급 노드(736)는 기생 저항(744a) 및 기생 인덕턴스(746a)를 포함하는 커플링 와이어를 통해 포지티브 공급 전압 패드(706)에 커플링될 수 있다. 접적 회로의 패시브 컴포넌트들(예를 들어 인덕터들)이 통상적으로 액티브 컴포넌트들(예를 들어, 트랜지스터들)보다 많이 크기 때문에, 라디오 주파수 접적 회로(RFIC)(704) 상에 컴포넌트들을 커플링하기 위하여 사용된 와이어들은 상당한 기생 저항 및 상당한 기생 캐패시턴스를 포함할 수 있다(커플링 와이어들의 길이에 따라).

[0050] [0061] -ve 다이오드(722)의 캐소드는 기생 인덕턴스(746b) 및 기생 저항(744b)을 포함하는 커플링 와이어를 통해 로컬 공급 노드(736)에 커플링될 수 있다. -ve 다이오드(722)의 애노드는 입력 신호 패드(708)에 커플링될 수 있다. 입력 신호 패드(708)에서 전압은 전압(Vin)일 수 있다. 입력 신호 패드(708)는 +ve 다이오드(724)의 캐소드에 또한 커플링될 수 있다. +ve 다이오드(724)의 애노드는 기생 저항(744c) 및 기생 인덕턴스(746c)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(740)에 커플링될 수 있다. +ve 다이오드(724)의 애노드 전압은 다이오드 접지(747)로서 지칭될 수 있다. 로컬 접지 노드(740)의 전압은 Vgnd로 지칭될 수 있다.

[0051] [0062] 접지 패드(710)는 기생 저항(744d) 및 기생 인덕턴스(746d)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(740)에 커플링될 수 있다. 디제너레이션 인덕터(738)는 로컬 접지 노드(740)와 제 1 n-채널 트랜지스터(730)의 소스 사이에 커플링될 수 있다. 입력 신호 패드(708)는 또한 제 1 n-채널 트랜지스터(730)의 게이트에 커플링될 수 있다. 제 1 n-채널 트랜지스터(730)의 바디는 기생 다이오드(DNW)(756)의 애노드에 커플링될 수 있다. 기생 다이오드(DNW)(756)의 캐소드는 로컬 공급 노드(736)에 커플링될 수 있다. 제 1 n-채널 트랜지스터(730)의 바디는 기생 저항(744e) 및 기생 인덕턴스(746e)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(740)에 커플링될 수 있다.

[0052] [0063] 여기서, 기생 다이오드(DNW)(756)는 p-타입 바디와 n-타입 n웰 사이에 형성된 p-n 접합 다이오드를 나타낸다. 기생 다이오드(psub)(358)는 p-타입 기판과 깊은 n웰 사이에 형성된 p-n 접합 다이오드를 나타낸다.

[0053] [0064] +ve 다이오드(724)의 애노드는 기생 다이오드(psub)(758)의 애노드에 커플링될 수 있다. 기생 다이오드(psub)(758)의 캐소드는 기생 다이오드(DNW)(756)의 캐소드에 커플링될 수 있다.

[0054] [0065] 제 1 n-채널 트랜지스터(730)의 드레인은 제 2 n-채널 트랜지스터(732)의 소스에 커플링될 수 있다. RC 클램프(720)는 로컬 공급 노드(736)와 로컬 접지 노드(740) 사이에 커플링될 수 있다. 기생 캐패시턴스(Cgs)(742)는 제 1 n-채널 트랜지스터(730)의 소스와 제 1 n-채널 트랜지스터(730)의 게이트 사이에서 발생할 수 있다.

[0055] [0066] G1 캐스코드 디바이스(726)의 게이트는 RC 클램프(720)로부터 RC 클램프 트리거 전압(760)에 커플링될 수 있다. G1 캐스코드 디바이스(726)의 소스는 제 2 n-채널 트랜지스터(732)의 소스에 커플링될 수 있다. G1 캐스코드 디바이스(726)의 드레인은 로컬 공급 노드(736)에 커플링될 수 있다.

[0056] [0067] -ve 충전-디바이스 모델(CDM) 이벤트에서, 충전-디바이스 모델(CDM) 방전 전류가 -ve 다이오드(722), RC 클램프(720) 및 기생 인덕턴스(746)를 통해 흐를 필요가 있기 때문에, 제 1 n-채널 트랜지스터(730)의 게이트와 소스 사이의 전압은 +ve 충전-디바이스 모델(CDM) 이벤트 동안 보다 큰 값들로 증가한다. 디제너레이션 인덕터(738)를 통한 전류는 작고; 결과적으로 디제너레이션 인덕터(738) 양단 전압 강하는 많지 않다. 대신, 전체 전압(또는 그 대부분)은 기생 캐패시턴스(Cgs)(742) 양단에 나타나고, 이는 증폭기(728)가 고장나게 한다.

[0057] [0068] 메인 캐스코드(즉, 제 2 n-채널 트랜지스터(732))의 게이트가 RC 클램프 트리거 전압(760)에 커플링되면, -ve 충전-디바이스 모델(CDM) 이벤트는 증폭기(728)를 턴 온 할 수 있고, 이는 제 1 n-채널 트랜지스터(730)의 소스 전위를 증가시키고, 이에 의해 제 1 n-채널 트랜지스터(730)의 게이트-투-소스를 보호한다. 이 구현에서, 로드 인덕터(734)는 전류를 제한한다.

[0058] [0069] G1 캐스코드 디바이스(726)의 게이트가 RC 클램프 트리거 전압(760)에 커플링되면, -ve 충전-디바이스 모델(CDM) 이벤트는 증폭기(728)를 턴 온 할 수 있고, 이는 제 1 n-채널 트랜지스터(730)의 소스 전위를 증가시키고, 이에 의해 제 1 n-채널 트랜지스터(730)의 게이트-투-소스를 보호한다. G1 캐스코드 디바이스(726)가 메

인 캐스코드 대신 사용되기 때문에, 전류는 로드 인덕터(734)에 의해 제한되지 않고, 이는 충전-디바이스 모델(CDM) 성능의 실질적인 개선을 유도한다. 충전-디바이스 모델(CDM) 성능은 순방향 기반 다이오드들에서 본 개선들보다 우수할 수 있다. 따라서, G1 캐스코드 디바이스(726)는 28 나노미터(nm) 및 보다 낮은 기술적 노드들에 대한 바람직한 옵션이다.

[0059] [0070] 도 8은 전형적 충전-디바이스 모델(CDM) 보호 회로 및 G1 캐스코드 디바이스(126)를 포함하는 충전-디바이스 모델(CDM) 보호 회로(112)에 대한 -ve 충전-디바이스 모델(CDM) 전압들을 예시하는 그래프이다. 전형적 충전-디바이스 모델(CDM) 보호 회로에서, -ve 충전-디바이스 모델(CDM) 테스팅 동안, 전압(Vgs)(866a)은 거의 Vin-Vgnd(864a) 만큼 높게 스윙하고, 이는 제 1 n-채널 트랜지스터(730)의 고장을 초래한다. G1 캐스코드 디바이스(726)를 포함하는 충전-디바이스 모델(CDM) 보호 회로(112)에서, -ve 충전-디바이스 모델(CDM) 테스팅 동안, 전압(Vgs)(866b)은 Vin-Vgnd(864b)보다 훨씬 낮고, 이는 제 1 n-채널 트랜지스터(730)의 고장을 방지한다.

[0060] [0071] 도 9는 정전기 방전(ESD) 보호를 제공하기 위한 다른 방법(900)의 흐름도이다. 구체적으로, 방법(900)은 -ve 충전-디바이스 모델(CDM) 테스팅 동안 정전기 방전(ESD) 보호를 제공할 수 있다. 방법(900)은 충전-디바이스 모델(CDM) 보호 회로(112)를 포함하는 라디오 주파수 접속 회로(RFIC)(104)에 의해 수행될 수 있다. 충전-디바이스 모델(CDM) 보호 회로(112)는 G1 캐스코드 디바이스(126)를 포함할 수 있다.

[0061] [0072] 라디오 주파수 접속 회로(RFIC)(104)는 입력 신호 패드(108)에서 -ve 충전-디바이스 모델(CDM) 전압 펄스를 검출(902)할 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 입력 신호 패드(108)와 로컬 공급 노드(736) 사이에 커플링된 -ve 다이오드(122)를 통해 전류를 전도(904)시킬 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 -ve 충전-디바이스 모델(CDM) 전류를 RC 클램프(720)를 통해 접지 패드(110)로 지향(906)할 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 RC 클램프(720)로부터 RC 클램프 트리거 전압(760)을 사용하여 캐스코드 디바이스를 턴 온(908)할 수 있다. 캐스코드 디바이스는 메인 캐스코드 또는 G1 캐스코드 디바이스(726)일 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 캐스코드 디바이스를 사용하여 입력 디바이스(128)를 턴 온(910)할 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 입력 디바이스(128)에 대한 고장 포인트 아래로 입력 디바이스(128)의 게이트로부터 입력 디바이스(128)의 소스로의 전압을 유지(912)할 수 있다.

[0062] [0073] 도 10은 de-Q 회로(1014) 및 G1 캐스코드 디바이스(1026) 둘 다를 포함하는 라디오 주파수 접속 회로(RFIC)(1004)의 회로도이다. 도 10의 라디오 주파수 접속 회로(RFIC)(1004)는 도 1의 라디오 주파수 접속 회로(RFIC)(104)의 일 구성일 수 있다. 도 10의 라디오 주파수 접속 회로(RFIC)(1004)는 접속 회로에서 발생할 수 있는 기생 모델들을 포함하지 않는다. 라디오 주파수 접속 회로(RFIC)(1004)는 수신기 저잡음 증폭기(LNA)일 수 있다. 라디오 주파수 접속 회로(RFIC)(104)는 또한 증폭기(1028)(즉, 입력 디바이스(128)), 포지티브 공급 전압 패드(1006), 입력 신호 패드(1008), 접지 패드(1010), +ve 다이오드(1024), -ve 다이오드(1022), RC 클램프(1020), 로드 인덕터(1034) 및 디제너레이션 인덕터(1038)를 포함할 수 있다. 증폭기(1028)는 제 1 n-채널 트랜지스터(1030) 및 제 2 n-채널 트랜지스터(1032)를 포함할 수 있다. 제 2 n-채널 트랜지스터(1032)는 메인 캐스코드 디바이스로서 지정될 수 있다.

[0063] [0074] 로드 인덕터(1034)는 제 2 n-채널 트랜지스터(1032)의 드레인과 로컬 공급 노드(1036) 사이에 커플링될 수 있다. 로드 인덕터(1034)와 제 2 n-채널 트랜지스터(1032)의 드레인 사이에 하향 변환기에 제공될 수 있는 라디오 주파수 접속 회로(RFIC)(1004)의 출력(1035)이 있다. 포지티브 공급 전압 패드(1006)는 또한 로컬 공급 노드(1036)에 커플링될 수 있다. -ve 다이오드(1022)의 캐소드는 또한 로컬 공급 노드(1036)에 커플링될 수 있다. -ve 다이오드(1022)의 애노드는 입력 신호 패드(1008)에 커플링될 수 있다. 입력 신호 패드(1008)는 또한 +ve 다이오드(1024)의 캐소드에 커플링될 수 있다. +ve 다이오드(1024)의 애노드는 로컬 접지 노드(1040)에 커플링될 수 있다. 입력 신호 패드(1008)는 제 1 n-채널 트랜지스터(1030)의 게이트에 추가로 커플링될 수 있다. 접지 패드(1010)는 또한 로컬 접지 노드(1040)에 커플링될 수 있다. 디제너레이션 인덕터(1038)는 제 1 n-채널 트랜지스터(1030)의 소스와 로컬 접지 노드(1040) 사이에 커플링될 수 있다.

[0064] [0075] 제 1 n-채널 트랜지스터(1030)의 드레인은 제 2 n-채널 트랜지스터(1032)의 소스에 커플링될 수 있다. RC 클램프(1020)는 로컬 공급 노드(1036)와 로컬 접지 노드(1040) 사이에 커플링될 수 있다. de-Q 회로(1014)는 직렬의 저항기(1016) 및 다이오드(1018)를 포함할 수 있다. 수신기 성능에 무시 가능한 영향을 갖는 다이오드(1018)는 정상 동작 동안 역방향 바이어스될 수 있다. 저항기(1016)는 제 1 n-채널 트랜지스터(1030)의 소스와 다이오드(1018)의 애노드 사이에 커플링될 수 있다. 다이오드(1018)의 캐소드는 제 1 n-채널 트랜지스터(1030)의 게이트에 커플링될 수 있다.

[0065]

[0076] G1 캐스코드 디바이스(1026)의 드레인은 로컬 공급 노드(1036)에 커플링될 수 있다(G1 캐스코드 디바이스(1026)는 n-채널 트랜지스터일 수 있음). G1 캐스코드 디바이스(1026)의 소스는 메인 캐스코드의 소스에 커플링될 수 있다. G1 캐스코드 디바이스(1026)의 게이트는 RC 클램프(1020)에 의해 제공된 RC 클램프 트리거 전압(1060)에 커플링될 수 있다. RC 클램프 트리거 전압(1060)은 또한 메인 캐스코드의 게이트(즉, 제 2 n-채널 트랜지스터(1032)의 게이트)에 커플링될 수 있다. -ve 충전-디바이스 모델(CDM) 테스트 동안 라디오 주파수 접적 회로(RFIC)(1004)의 G1 캐스코드(1026)의 기능은 도 6에 관련하여 상기 논의된 기능과 동일하다. +ve 충전-디바이스 모델(CDM) 테스트 동안 de-Q 회로(1014)의 기능은 도 3에 관련하여 상기 논의된 기능과 동일하다.

[0066]

[0077] 도 11은 순방향 바이스 다이오드(1170)를 포함하는 라디오 주파수 접적 회로(RFIC)(1104)의 보다 상세한 회로도이다. 구체적으로, 도 11의 라디오 주파수 접적 회로(RFIC)(1104)는 접적 회로에 고유한 기생들을 포함한다. 라디오 주파수 접적 회로(RFIC)(1104)는 수신기 저잡음 증폭기(LNA)일 수 있다. 라디오 주파수 접적 회로(RFIC)(1104)는 증폭기(즉, 입력 디바이스(128)), 포지티브 공급 전압 패드(1106), 입력 신호 패드(1108), 접지 패드(1110), +ve 다이오드(1124), -ve 다이오드(1122), RC 클램프(1120), 순방향 바이어스 다이오드(1170), 로드 인덕터(1134) 및 디제너레이션 인덕터(1138)를 포함할 수 있다. 증폭기는 제 1 n-채널 트랜지스터(1130) 및 제 2 n-채널 트랜지스터(1132)를 포함할 수 있다. 제 2 n-채널 트랜지스터(1132)는 메인 캐스코드 디바이스로서 지칭될 수 있다. 도 11에 예시된 기생들은 단지 모델들이고 라디오 주파수 접적 회로(RFIC)(1104) 내의 실제 컴포넌트들을 나타내지 않는다. -ve 충전-디바이스 모델(CDM) 경로(1162)는 입력 신호 패드(1108)로부터 접지 패드(1110)로 예시된다.

[0067]

[0078] 로드 인덕터(1134)는 제 2 n-채널 트랜지스터(1132)의 드레인과 로컬 공급 노드(1136) 사이에 커플링될 수 있다. 로드 인덕터(1134)와 제 2 n-채널 트랜지스터(1132)의 드레인 사이에 하향 변환기에 제공될 수 있는 라디오 주파수 접적 회로(RFIC)(1104)의 출력(1135)이 있다. 로컬 공급 노드(1136)는 기생 저항(1144a) 및 기생 인덕턴스(1146a)를 포함하는 커플링 와이어를 통해 포지티브 공급 전압 패드(1106)에 커플링될 수 있다. 접적 회로의 패시브 컴포넌트들(예를 들어, 인덕터들)이 통상적으로 액티브 컴포넌트들(예를 들어, 트랜지스터들) 보다 훨씬 크기 때문에, 라디오 주파수 접적 회로(RFIC)(1104) 상의 컴포넌트들을 커플링하기 위해 사용된 와이어들은 상당한 기생 저항 및 상당한 기생 캐패시턴스를 포함할 수 있다(커플링 와이어들의 길이에 따라).

[0068]

[0079] -ve 다이오드(1122)의 캐소드는 기생 인덕턴스(1146b) 및 기생 저항(1144b)을 포함하는 커플링 와이어를 통해 로컬 공급 노드(1136)에 커플링될 수 있다. -ve 다이오드(1122)의 애노드는 입력 신호 패드(1108)에 커플링될 수 있다. 입력 신호 패드(1108)의 전압은 전압(Vin)일 수 있다. 입력 신호 패드(1108)는 또한 +ve 다이오드(1124)의 캐소드에 커플링될 수 있다. +ve 다이오드(1124)의 애노드는 기생 저항(1144c) 및 기생 인덕턴스(1146c)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(1140)에 커플링될 수 있다. +ve 다이오드(1124)의 애노드 전압은 다이오드 접지 노드(1147)로서 지칭될 수 있다. 로컬 접지 노드(1140)의 전압은 Vgnd로서 지칭될 수 있다.

[0069]

[0080] 접지 패드(1110)는 기생 저항(1144d) 및 기생 인덕턴스(1146d)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(1140)에 커플링될 수 있다. 디제너레이션 인덕터(1138)는 로컬 그라운드 노드(1140) 및 제 1 n-채널 트랜지스터(1130)의 소스 사이에 커플링될 수 있다. 입력 신호 패드(1108)는 또한 제 1 n-채널 트랜지스터(1130)의 게이트에 커플링될 수 있다. 제 1 n-채널 트랜지스터(1130)의 바디는 기생 다이오드(DNW)(1156)의 애노드에 커플링될 수 있다. 기생 다이오드(DNW)(1156)의 캐소드는 로컬 공급 노드(1136)에 커플링될 수 있다. 제 1 n-채널 트랜지스터(1130)의 바디는 또한 기생 다이오드(PW)(1154)의 애노드에 커플링될 수 있다. 기생 다이오드(PW)(1154)의 캐소드는 제 1 n-채널 트랜지스터(1130)의 소스에 커플링될 수 있다. 제 1 n-채널 트랜지스터(1130)의 바디는 기생 저항(1144e) 및 기생 인덕턴스(1146e)를 포함하는 커플링 와이어를 통해 로컬 접지 노드(1140)에 커플링될 수 있다.

[0070]

[0081] +ve 다이오드(1124)의 애노드는 기생 다이오드(psub)(1158)의 애노드에 커플링될 수 있다. 기생 다이오드(psub)(1158)의 캐소드는 기생 다이오드(DNW)(1156)의 캐소드에 커플링될 수 있다.

[0071]

[0082] 제 1 n-채널 트랜지스터(1130)의 드레인은 제 2 n-채널 트랜지스터(1132)의 소스에 커플링될 수 있다. RC 클램프(1120)는 로컬 공급 노드(1136) 및 로컬 접지 노드(1140) 사이에 커플링될 수 있다. 기생 캐패시턴스(Cgs)(1142)는 제 1 n-채널 트랜지스터(1130)의 소스와 제 1 n-채널 트랜지스터(1130)의 게이트 사이에서 발생할 수 있다. 순방향 바이어스 다이오드(1170)의 애노드는 입력 신호 패드(1108)에 커플링될 수 있다. 순방향 바이어스 다이오드(1170)의 캐소드는 제 1 n-채널 트랜지스터(1130)의 바디에 커플링될 수 있다.

[0072]

[0083] 순방향 바이어스 다이오드(1170)는 제 1 n-채널 트랜지스터(1130)의 게이트와 제 1 n-채널 트랜지스터

(1130)의 바디 사이의 전압을 클램핑하도록 다른 방식으로 제공할 수 있다. 이것은 제 1 n-채널 트랜지스터(1130)의 브레이크다운에 대해 부가 보호를 제공한다. -ve 충전-디바이스 모델(CDM) 이벤트 동안, 입력 신호 패드(1108)(및 따라서 제 1 n-채널 트랜지스터(1130)의 게이트)는 접지 전위에 있는 반면, 접지 패드(1110)는 -ve의 전압으로 충전된다. 로컬 접지 노드(1140)에 단락된 제 1 n-채널 트랜지스터(1130)의 바디는 또한 보다 낮은 전위에 있다. 따라서, 다이오드(1170)는 순방향 바이어스되고, 이는 로컬 접지 노드(1140)를 빠르게 최대한 충전하는 것을 돋고, 이에 의해 제 1 n-채널 트랜지스터(1130)의 게이트와 확산 구역들 사이의 전위 차를 감소시킨다. 게이트와 확산 구역들 사이의 전위 차를 감소시키는 것은 또한 PW 다이오드(1154)가 순방향 바이어스되게 하고, 이는 또한 제 1 n-채널 트랜지스터(1130)의 소스를 최대한 충전한다.

[0073] [0084] 도 12는 무선 디바이스(1201) 내에 포함될 수 있는 특정 컴포넌트들을 예시한다. 도 12의 무선 디바이스(1201)는 도 1의 무선 디바이스(102)의 일 구성일 수 있다. 무선 디바이스(1201)는 또한 액세스 포인트, 브로드캐스트 송신기, 노드B, 이별브드 노드B, 기지국, 액세스 단말, 이동국, 사용자 장비(UE), 등으로서 지칭될 수 있고 이들의 기능성 일부 또는 전부를 포함할 수 있다. 무선 디바이스(1201)는 프로세서(1203)를 포함한다. 프로세서(1203)는 범용 단일 또는 다중-칩 마이크로프로세서(예를 들어, ARM), 특수 목적 마이크로프로세서(예를 들어, 디지털 신호 프로세서(DSP)), 마이크로제어기, 프로그램 가능 게이트 어레이, 등일 수 있다. 프로세서(1203)는 중앙 프로세싱 유닛(CPU)으로서 지칭될 수 있다. 단지 단일 프로세서(1203)만이 도 12의 무선 디바이스(1201)에 도시되지만, 대안 구성에서, 프로세서들의 결합(예를 들어, ARM 및 DSP)은 사용될 수 있다.

[0074] [0085] 무선 디바이스(1201)는 또한 메모리(1205)를 포함한다. 메모리(1205)는 전자 정보를 저장할 수 있는 임의의 전자 컴포넌트일 수 있다. 메모리(1205)는 랜덤 액세스 메모리(RAM), 판독 전용 메모리(ROM), 자기 디스크 스토리지 매체들, 광학 스토리지 매체들, RAM 내 플래시 메모리 디바이스들, 프로세스와 함께 포함된 온-보드 메모리, EPROM 메모리, EEPROM 메모리, 레지스터들, 및 이들의 결합들을 포함하는 기타 등등으로서 실현될 수 있다.

[0075] [0086] 데이터(1209a) 및 명령들(1207a)은 메모리(1205)에 저장될 수 있다. 명령들(1207a)은 본원에 개시된 방법들을 구현하기 위하여 프로세서(1203)에 의해 실행 가능할 수 있다. 명령들(1207a)을 실행하는 것은 메모리(1205)에 저장된 데이터(1209a)의 사용을 수반할 수 있다. 프로세서(1203)가 명령들(1207a)을 실행할 때, 명령들(1207b)의 다양한 부분들은 프로세서(1203)에 로딩될 수 있고, 데이터(1209b)의 다양한 부분들은 프로세서(1203)에 로딩될 수 있다.

[0076] [0087] 무선 디바이스(1201)는 또한 무선 디바이스(1201)에 및 무선 디바이스(1201)로부터 신호들의 송신 및 수신을 허용할 송신기(1211) 및 수신기(1213)를 포함할 수 있다. 송신기(1211) 및 수신기(1213)는 집합적으로 트랜시버(1215)로서 지칭될 수 있다. 안테나(1217)는 트랜시버(1215)에 전기적으로 커플링될 수 있다. 무선 디바이스(1201)는 또한 다수의 송신기들, 다수의 수신기들, 다수의 트랜시버들 및/또는 다수의 안테나들(도시되지 않음)을 포함할 수 있다.

[0077] [0088] 무선 디바이스(1201)는 디지털 신호 프로세서(DSP)(1221)를 포함할 수 있다. 무선 디바이스(1201)는 또한 통신 인터페이스(1223)를 포함할 수 있다. 통신 인터페이스(1223)는 사용자가 무선 디바이스(1201)와 상호 작용하게 할 수 있다.

[0078] [0089] 무선 디바이스(1201)의 다양한 컴포넌트들은 전력 버스, 제어 신호 버스, 상태 신호 버스, 데이터 버스, 등을 포함할 수 있는 하나 또는 그 초과의 버스들에 의해 함께 커플링될 수 있다. 명확화를 위하여, 다양한 버스들은 도 12에서 버스 시스템(1219)로서 예시된다.

[0079] [0090] 용어 "결정하는"은 다양한 동작들을 포함하고, 그러므로 "결정하는"은 계산, 컴퓨팅, 프로세싱, 유도, 조사, 검색(예를 들어, 테이블, 데이터베이스 또는 다른 데이터 구조 검색), 확인 등을 포함할 수 있다. 또한, "결정하는"은 수신(예를 들어, 정보 수신), 액세싱(예를 들어, 메모리의 데이터 액세싱) 등을 포함할 수 있다. 또한, "결정하는"은 해결, 선택, 선정, 설정 등을 포함할 수 있다.

[0080] [0091] 어구 "에 기초하여"는 명시적으로 다르게 특정되지 않으면 "에만 기초하여"를 의미하지 않는다. 다른 말로, 어구 "에 기초하여"는 "에만 기초하여" 및 "적어도 기초하여" 둘 다를 설명한다.

[0081] [0092] 용어 "프로세서"는 범용 프로세서, 중앙 프로세싱 유닛(CPU), 마이크로프로세서, 디지털 신호 프로세서(DSP), 제어기, 마이크로제어기, 상태 머신 등을 포함하도록 널리 해석되어야 한다. 몇몇 상황들하에서, "프로세서"는 주문형 집적 회로(ASIC), 프로그램 가능 논리 디바이스(PLD), 필드 프로그램 가능 게이트 어레이(FPGA) 등을 지칭할 수 있다. 용어 "프로세서"는 프로세싱 디바이스들의 결합, 예를 들어 DSP 및 마이크로프로세서의

결합, 복수의 마이크로프로세서들, DSP 코어와 함께 하나 또는 그 초과의 마이크로프로세서들, 또는 임의의 다른 그런 구성을 지칭할 수 있다.

[0082] [0093] 용어 "메모리"는 전자 정보를 저장할 수 있는 임의의 전자 컴포넌트를 넓게 포함하도록 해석되어야 한다. 용어 메모리는 다양한 타입들의 프로세서-판독가능 매체들, 이를테면 랜덤 액세스 메모리(RAM), 판독-전용 메모리(ROM), 비휘발성 랜덤 액세스 메모리(NVRAM), 프로그램 가능 판독 전용 메모리(PROM), 소거 가능 프로그램 가능 판독 전용 메모리(EPROM), 전기 소거 가능 PROM(EEPROM), 플래시 메모리, 자기 또는 광학 데이터 스토리지, 레지스터들 등을 지칭할 수 있다. 메모리는, 프로세서가 메모리로부터 정보를 판독하고 및/또는 메모리에 정보를 기록할 수 있으면 프로세서와 전자 통신하는 것으로 말해진다. 프로세서에 일체형인 메모리는 프로세서와 전자 통신한다.

[0083] [0094] 용어 "명령"들 및 "코드"는 임의의 타입의 컴퓨터 판독가능 명령문(들)을 포함하도록 널리 해석되어야 한다. 예를 들어, 용어 "명령들" 및 "코드"는 하나 또는 그 초과의 프로그램들, 루틴들, 서브-루틴들, 기능들, 절차들 등을 지칭할 수 있다. "명령들" 및 "코드"는 단일 컴퓨터 판독가능 명령문 또는 많은 컴퓨터 판독가능 명령문들을 포함할 수 있다.

[0084] [0095] 본원에 설명된 기능들은 하드웨어에 의해 실행된 소프트웨어 또는 펌웨어로 구현될 수 있다. 기능들은 컴퓨터 판독가능 매체상에 하나 또는 그 초과의 명령들로서 저장될 수 있다. 용어 "컴퓨터-판독가능 매체" 또는 "컴퓨터-프로그램 물건"은 컴퓨터 또는 프로세서에 의해 액세스될 수 있는 임의의 유형의 스토리지 매체를 지칭한다. 제한이 아닌 예로서, 컴퓨터-판독가능 매체는 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 스토리지, 자기 디스크 스토리지 또는 다른 자기 스토리지 디바이스들, 또는 명령들 또는 데이터 구조들의 형태로 원해진 프로그램 코드를 운반 또는 저장하기 위하여 사용될 수 있거나 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 본원에 사용된 것과 같은 디스크(disk 및 disc)는 콤팩트 디스크(CD: compact disc), 레이저 디스크(laser disc), 광 디스크(optical disc), 디지털 다기능 디스크(DVD: digital versatile disc), 플로피 디스크(floppy disk) 및 블루레이® 디스크(blu-ray disc)를 포함하며, 여기서 디스크(disk)들은 보통 데이터를 자기적으로 재생하는 한편, 디스크(disc)들은 보통 데이터를 레이저들에 의해 광학적으로 재생한다. 컴퓨터-판독가능 매체가 유형이고 비일시적일 있다는 것이 주의되어야 한다. 용어 "컴퓨터-프로그램 물건"은 컴퓨팅 디바이스 또는 프로세서에 의해 실행, 프로세싱 또는 컴퓨팅될 수 있는 코드 또는 명령들(예를 들어, "프로그램")과 결합하는 컴퓨팅 디바이스 또는 프로세서를 지칭한다. 본원에 사용된 바와 같이, 용어 "코드"는 컴퓨팅 디바이스 또는 프로세서에 의해 실행 가능 소프트웨어, 명령들, 코드 또는 데이터를 지칭할 수 있다.

[0085] [0096] 소프트웨어 또는 명령들은 또한 전송 매체를 통해 전송될 수 있다. 예를 들어, 소프트웨어가 동축 케이블, 광섬유 케이블, 꼬임 쌍선, 디지털가입자 회선(DSL), 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들을 이용하여 웹사이트, 서버 또는 다른 원격 소스로부터 송신된다면, 동축 케이블, 광섬유 케이블, 꼬임 쌍선, DSL, 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들이 전송 매체의 정의에 포함된다.

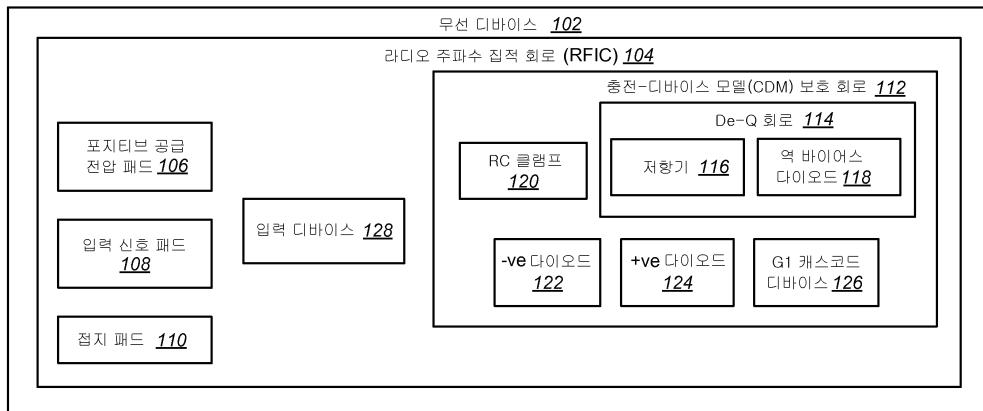
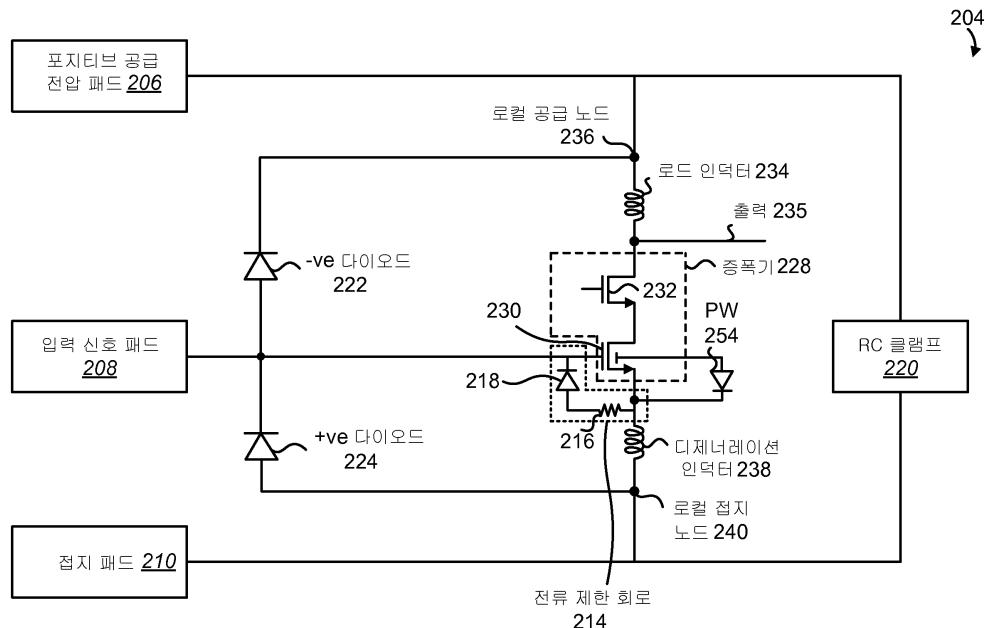
[0086] [0097] 본원에 개시된 방법들은 설명된 방법을 달성하기 위한 하나 또는 그 초과의 단계들 또는 동작들을 포함한다. 방법 단계들 및/또는 동작들은 청구항들의 범위에서 벗어남이 없이 서로 상호교환될 수 있다. 다른 말로, 단계들 또는 동작들의 특정 순서가 설명된 방법의 적당한 동작을 위해 요구되지 않으면, 특정 단계들 및/또는 동작들의 순서 및/또는 사용은 청구항들의 범위에서 벗어남이 없이 수정될 수 있다.

[0087] [0098] 추가로, 도 5 및 도 9에 의해 예시된 것들과 같은, 본원에 설명된 방법들 및 기술들을 수행하기 위한 모듈들 및/또는 다른 적당한 수단이 다운로드될 수 있고 및/또는 그렇지 않으면 디바이스에 의해 얻어질 수 있다는 것이 인식되어야 한다. 예를 들어, 디바이스는 본원에 설명된 방법들을 수행하기 위한 수단의 전달을 가능하게 할 서버에 커플링될 수 있다. 대안적으로, 본원에 설명된 다양한 방법들은 스토리지 수단(예를 들어, 랜덤 액세스 메모리(RAM), 판독 전용 메모리(ROM), 물리 스토리지 매체 이를테면 콤팩트 디스크(CD) 또는 플로피 디스크, 등)을 통해 제공될 수 있어서, 디바이스는 스토리지 수단을 디바이스에 커플링하거나 제공시 다양한 방법들을 얻을 수 있다. 게다가, 본원에 설명된 방법들 및 기술들을 디바이스에 제공하기 위한 임의의 다른 적당한 기술은 활용될 수 있다.

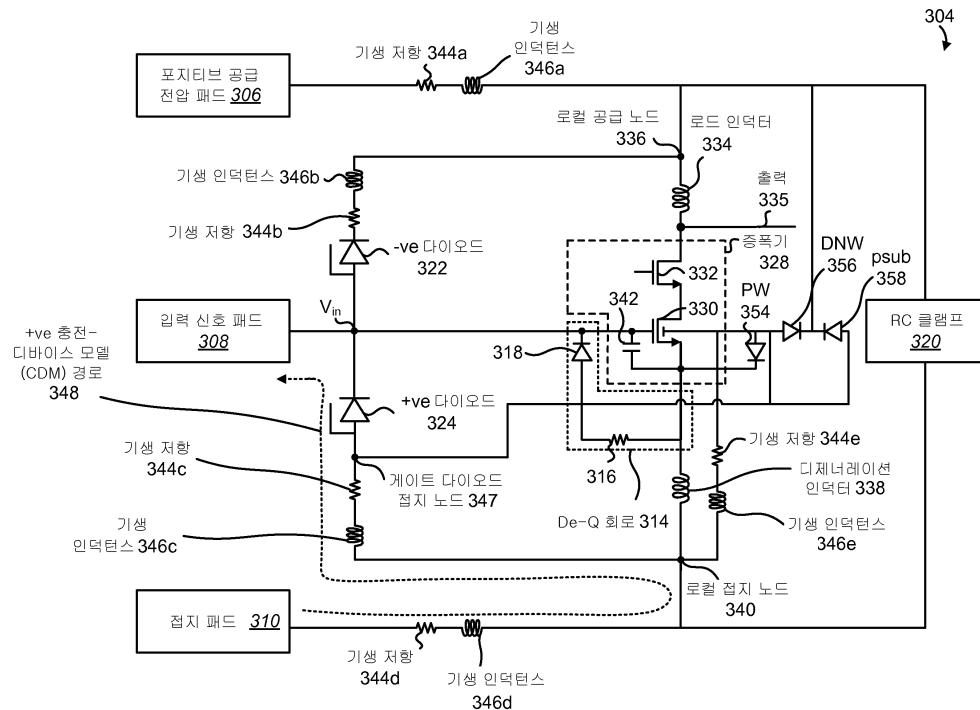
[0088] [0099] 청구항들이 상기 예시된 정확한 구성 및 컴포넌트들로 제한되지 않는 것이 이해될 것이다. 다양한 수정들, 변화들 및 변형들은 청구항들의 범위에서 벗어남이 없이 본원에 설명된 시스템들, 방법들 및 장치의 어레인지먼트, 동작 및 상세들에서 이루어질 수 있다.

[0089]

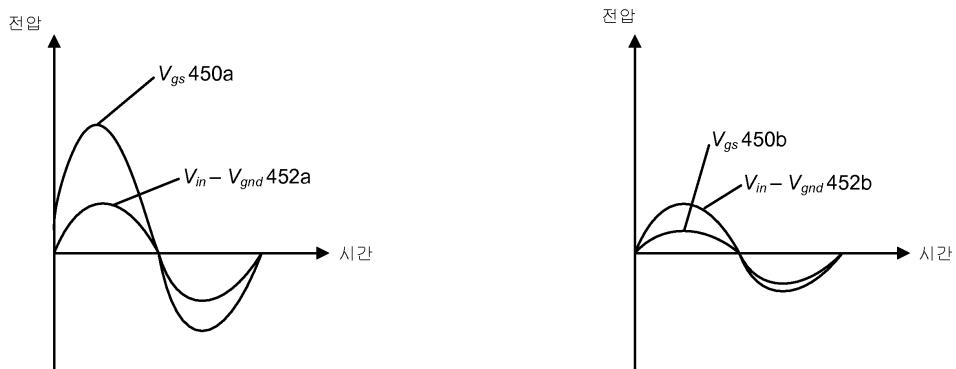
[00100] 청구된 바는 하기와 같다.

**도면****도면1****도면2**

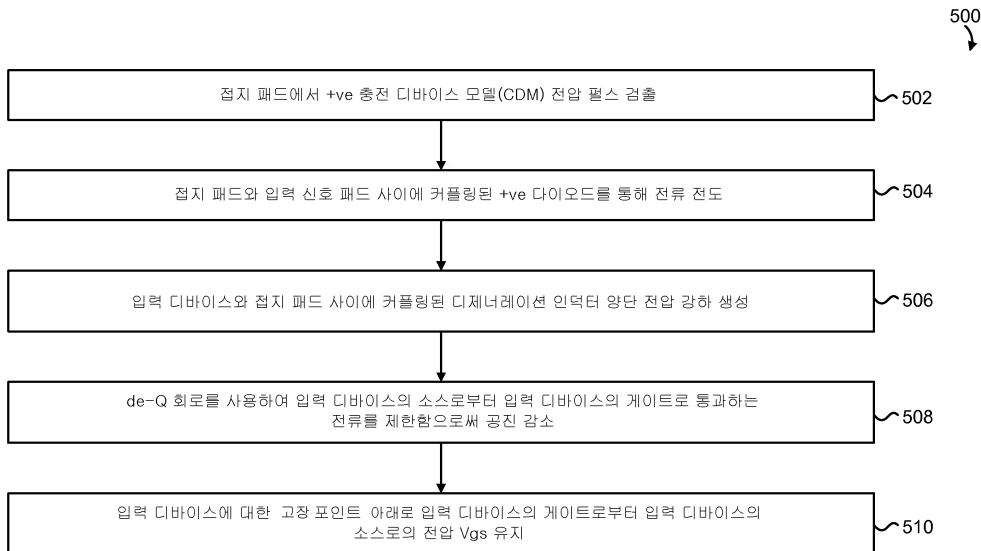
## 도면3



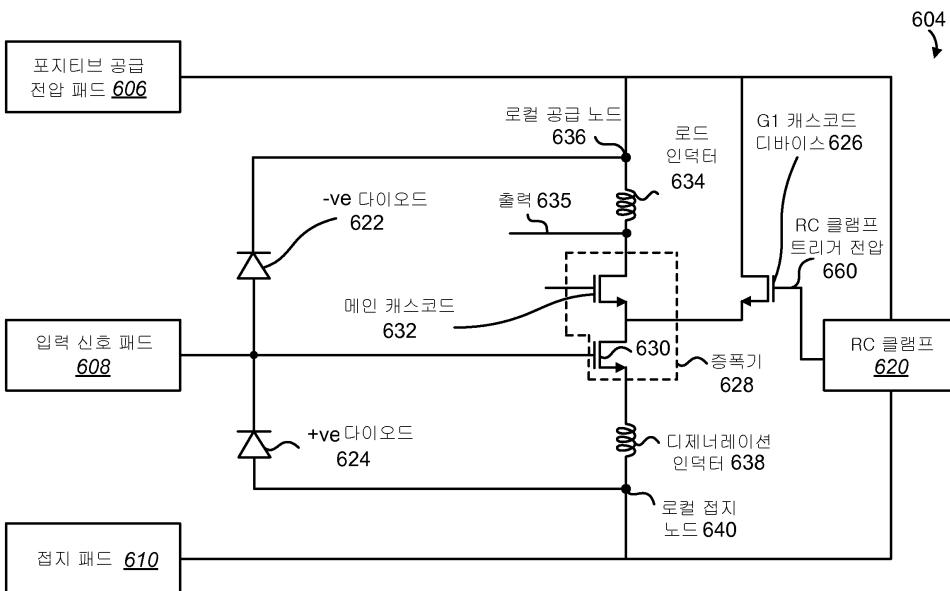
## 도면4



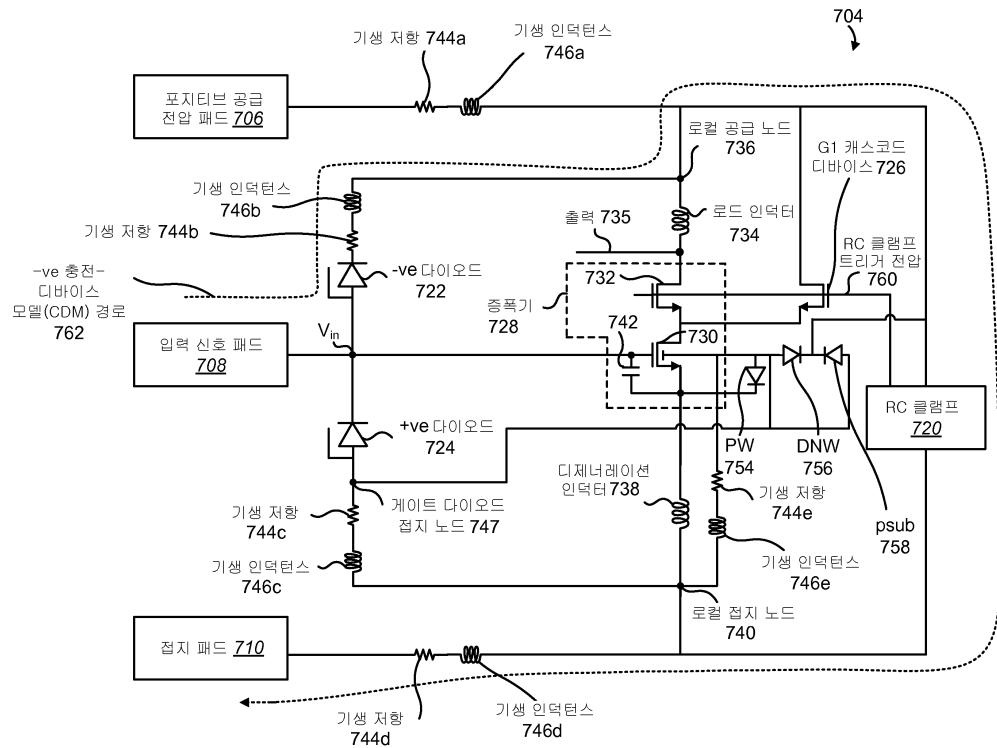
## 도면5



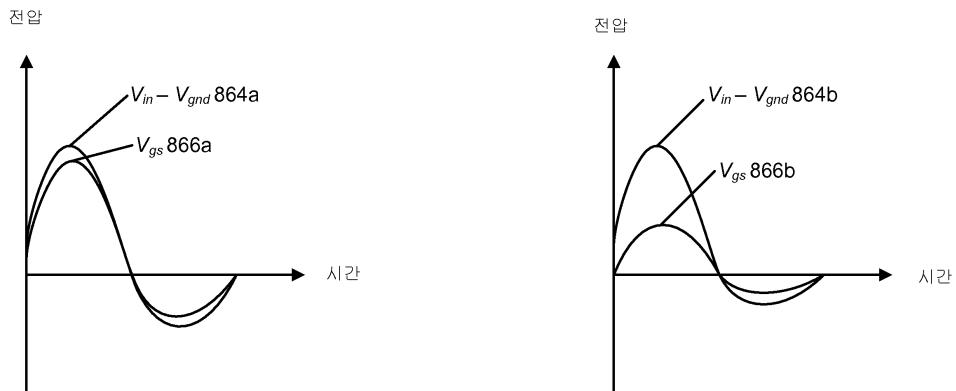
## 도면6



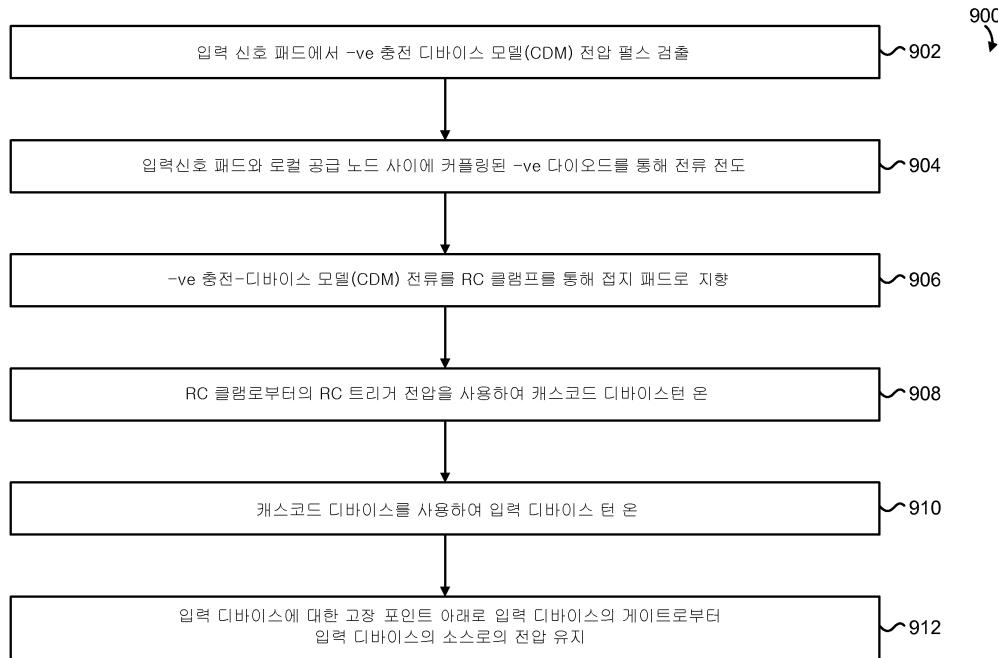
## 도면7



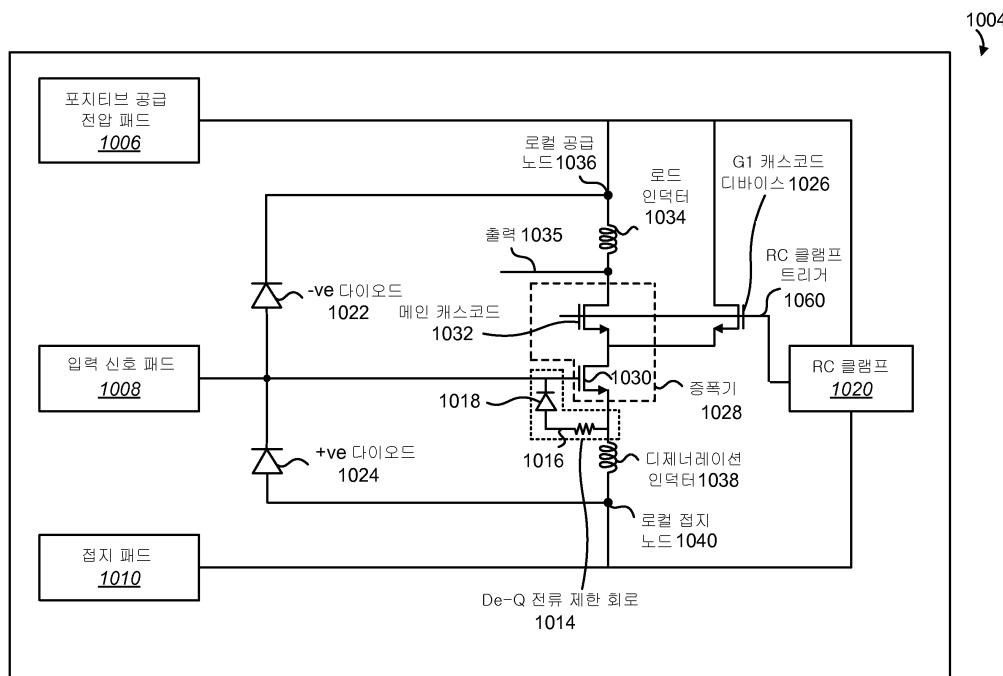
## 도면8



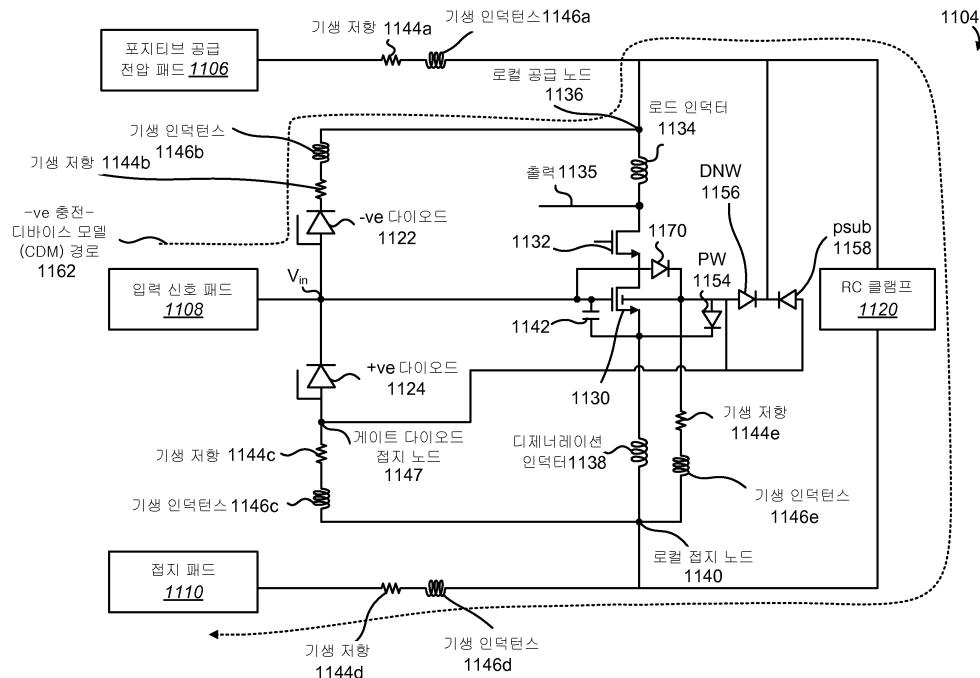
## 도면9



## 도면10



## 도면11



## 도면12

