

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-188378

(P2009-188378A)

(43) 公開日 平成21年8月20日(2009.8.20)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/265 (2006.01)	H O 1 L 21/265 6 O 2 B	
	H O 1 L 21/265 T	
	H O 1 L 21/265 6 O 1 A	
	H O 1 L 21/265 6 O 2 Z	

審査請求 未請求 請求項の数 15 O L 外国語出願 (全 41 頁)

(21) 出願番号	特願2008-287019 (P2008-287019)	(71) 出願人	390040660
(22) 出願日	平成20年11月7日 (2008.11.7)		アプライド マテリアルズ インコーポレ
(31) 優先権主張番号	60/986, 550		イテッド
(32) 優先日	平成19年11月8日 (2007.11.8)		APPLIED MATERIALS, I
(33) 優先権主張国	米国 (US)		NCORPORATED
(31) 優先権主張番号	12/203, 696		アメリカ合衆国 カリフォルニア州 95
(32) 優先日	平成20年9月3日 (2008.9.3)		054 サンタ クララ パウアーズ ア
(33) 優先権主張国	米国 (US)		ベニュー 3050
(特許庁注：以下のものは登録商標)		(74) 代理人	100088155
1. フロッピー			弁理士 長谷川 芳樹
		(74) 代理人	100094318
			弁理士 山田 行一
		(74) 代理人	100107456
			弁理士 池田 成人

最終頁に続く

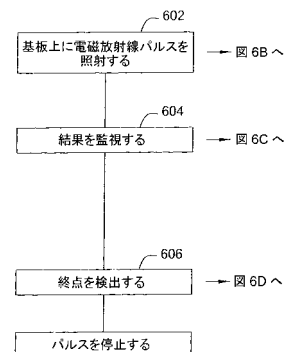
(54) 【発明の名称】 パルス列アニーリング方法および装置

(57) 【要約】 (修正有)

【課題】基板の所望の領域上でアニーリングプロセスを実行するために使用される装置および方法を開示する。

【解決手段】1つの実施形態では、電磁エネルギーのパルスはフラッシュランプまたはレーザ装置を使用して基板に送出される。パルスは約1 n s e cから約1 0 m s e cの長さであってもよく、各パルスは基板材料を融解するのに必要なエネルギーより少ないエネルギーを有する。パルスの間隔は一般的に、各パルスにより与えられるエネルギーを完全に放散させるのに十分な長である。このようにして、各パルスはマイクロアニーリング周期を終了する。パルスは1回で基板全体にまたは同時に基板の一部に送出されてもよい。別の実施形態は放射アセンブリに電力を供給するための装置および基板上のパルスの効果を検出するための装置を提供する。

【選択図】図 6 A



【特許請求の範囲】

【請求項 1】

基板を処理する装置であって、
本体部分と、
前記本体部分に結合された基板支持体と、
前記本体部分に結合された放射線アセンブリ内に配置された電磁放射線源と、
前記放射線アセンブリに結合された 1 つ以上の電源と、
前記基板支持体の方向に電磁エネルギーの少なくとも 30 のパルスを誘導するために前記電源に結合された制御装置であって、各パルスが少なくとも 0.2 J/cm^2 のエネルギー密度を有する、制御装置と、
を備える装置。

10

【請求項 2】

前記電磁放射線源が 1 つ以上のレーザを備える、請求項 1 に記載の装置。

【請求項 3】

前記制御装置が前記電源から前記電磁放射線源への電力パルスを生成するように構成されている、請求項 1 に記載の装置。

【請求項 4】

前記制御装置が前記基板支持体の方向に電磁エネルギーの少なくとも 100 のパルスを誘導する、請求項 1 に記載の装置。

20

【請求項 5】

前記制御装置が前記放射線アセンブリと前記本体部分との間に配置される光スイッチを操作するように構成されている、請求項 1 に記載の装置。

【請求項 6】

基板支持体上に前記基板を配置するステップと、
前記基板に向かって電磁エネルギーの少なくとも 30 のパルスを誘導するステップと、を
備え、
各パルスが少なくとも 0.2 J/cm^2 のエネルギー密度を有する、
基板をアニーリングする方法。

【請求項 7】

各パルスの継続時間が 1 nsec から 10 msec の間である、請求項 6 に記載の装置

30

【請求項 8】

各パルスが同一エネルギーおよび継続時間を有する、請求項 6 に記載の装置。

【請求項 9】

電磁エネルギーの前記パルスが 1 つ以上のレーザにより生成される、請求項 9 に記載の方法。

【請求項 10】

前記パルスが光スイッチを使用して電磁放射線の連続ビームを遮断することにより生成される、請求項 6 に記載の方法。

【請求項 11】

前記制御装置がスイッチを備える、請求項 1 に記載の装置。

40

【請求項 12】

前記スイッチが前記放射線アセンブリと前記基板支持体の間に配置された光スイッチである、請求項 11 に記載の装置。

【請求項 13】

電磁エネルギーの少なくとも 100 のパルスが前記基板に向かって誘導される、請求項 6 に記載の方法。

【請求項 14】

前記基板が複数の部分を備え、電磁エネルギーの少なくとも 100 のパルスが少なくとも各部分に送出され、各パルスが 0.2 J/cm^2 のエネルギー密度を有する、請求項 6 に記

50

載の方法。

【請求項 15】

各パルスが前記基板を部分的にアニーリングする、請求項 6 に記載の方法。

【発明の詳細な説明】

【発明の分野】

【0001】

[0001]本発明の実施形態は一般的に半導体デバイスの製造方法に関する。より具体的には、本発明は基板を熱的に処理する方法に関する。

【発明の背景】

【0002】

[0002]半導体デバイスに対する市場はムーアの法則の足跡を追従し続けている。45 ナノメートル (nm) の現在のデバイス形状は、将来の性能要件に合致するために、20 nm およびそれを超えて縮小すると予測されている。このようなサイズ変更を実現するために、ドーブ源およびドレイン接合の技術は微細な結晶格子内の単一原子の配置および運動に焦点を当てなければならない。例えば、幾つかの将来のデバイス設計は、100 より少ない数の原子を備えるチャネル領域を考慮する。このようは精細な要件により、数個の原子半径内にドーパント原子の配置を制御することが必要とされる。

【0003】

[0003]ドーパント原子の配置は、現在は、シリコン基板のソースおよびドレイン領域にドーパントを埋め込み、次に基板をアニーリングするプロセスにより制御されている。ドーパントを使用して、シリコンマトリクスにおける導電率を向上し、結晶構造体に損傷を誘発し、または層間の拡散を制御してもよい。ホウ素 (B)、リン (P)、ヒ素 (As)、コバルト (Co)、インジウム (In) およびアンチモン (Sb) などの原子は、導電率向上のために使用されてもよい。シリコン (Si)、ゲルマニウム (Ge) およびアルゴン (Ar) は結晶の損傷を誘発するために使用されてもよい。拡散制御のために、炭素 (C)、フッ素 (F) および窒素 (N) が通常使用される。アニーリングの間に、基板は典型的には、基板内に画定される複数の IC デバイスにおいて様々な化学的および物理的反応が発生するように、高温に加熱される。アニーリングは、予めアモルファスを作製している基板の領域からより多くの結晶構造を再生成し、および基板の結晶格子にこれらの原子を組み込むことによりドーパントを「活性化する」する。結晶格子および活性化ドーパントを整列させることにより、ドーブ領域の抵抗は低下する。アニーリングなどの熱プロセスは短時間内に基板に比較的大量の熱エネルギーを導入し、およびその後、熱プロセスを終了するために基板を急速に冷却することを含む。以前から広く使用されてきた熱プロセスの例は、急速加熱処理 (RTP) およびインパルス (スパイク) アニーリングを含む。広く使用されているが、このようなプロセスは、極めて低速度でウェハの温度を上昇させ、且つあまりに長い間上昇した温度にウェハを曝露させるため、理想的ではない。これらの問題は、ウェハサイズの増加、切換速度の増加および / または特徴部サイズの減少によりさらに厳しくなる。

【0004】

[0004]一般的に、従来の熱プロセスは、所定の熱処理手順に従って制御された状態において基板を加熱する。これらの熱処理手順は基本的に半導体基板に対する目標温度、温度変化速度 (すなわち温度の上昇および降下速度)、および熱処理システムが特定の温度を維持する時間から成る。例えば、熱処理手順は、基板が、室温から 1200 またはそれ以上の最高温度に加熱されることを必要とすることもあり、60 秒間またはそれ以上に急上昇する各最高温度付近の処理時間を必要とすることもある。

【0005】

[0005]アニーリングドーブ基板に対する全てのプロセスの目的は、基板内の原子の十分な運動を生成することにより、ドーパント原子が基板全体に広く拡散することなく、ドーパント原子が結晶格子位置を占有するようにし、およびシリコン原子が結晶パターンに再整列するようにすることである。このような広い拡散は、ドーパントの濃度を低下しおよ

10

20

30

40

50

びドーパントをより大きい領域の基板全体に分散することにより、ドーパ領域の電気性能を低下する。これらの目的を達成するために、上昇および降下の温度の傾斜速度は高いことが望ましい。言い換えると、可能な限り短時間で、低温から高温に、逆の場合も同様に、基板の温度を調節できることが好ましい。現在のアニーリングプロセスは一般的に、濃度の3～4 nm / デケード (10%の変化) の濃度の急峻性を保持することが可能である。しかしながら、接合深さが100オングストローム未満に縮小すると、2 nm / デケード未満の将来の急峻性が注目される。

【0006】

[0006]高温の傾斜速度に対する必要性は、急速加熱処理 (RTP) の開発につながった。但し、この場合における典型的な温度の上昇速度は、従来の炉の5～15 / 分と比較すると、200～400 / 秒の範囲である。典型的な降下速度は80～150 / 秒の範囲である。ICデバイスは基板の最上部の数ミクロン内にのみ存在するが、RTPは基板全体を加熱する。これは、基板の加熱および冷却速度を制限する。さらに、基板全体が高い温度に達している、熱は周囲の空間または構造体中に放散するのみである。結果的に、現在における最新技術のRTPシステムは400 / 秒の上昇速度および150 / 秒の降下速度を達成するために苦心している。

【0007】

[0007]インパルスおよびスパイクアニーリングは、温度上昇をさらに加速するために利用される。エネルギーは、単一インパルス中の極めて短時間内に基板の一部に送出される。しかしながら、実質的なアニーリングをもたらすのに十分なエネルギーを送出するために、大きなエネルギー密度が必要とされる。例えば、インパルスアニーリングは、約2 J / cm²を上回るエネルギー密度が基板に送出されることを必要とすることもある。単一の短い継続時間のパルスで基板を実質的にアニーリングするのに十分なエネルギーを送出することは、多くの場合、基板の表面に著しい損傷をもたらす。さらに、基板に極めて短いインパルスのエネルギーを送出することは、均一性の問題につながる場合がある。さらに、ドーパントを活性化するために必要とされるエネルギーは、結晶格子を整列させるために必要とされるエネルギーとは大幅に異なることもある。最終的に、デバイスの寸法を縮小することは、さらにインパルスおよびスパイクアニーリングによって接合領域を超えるドーパントの過剰拡散につながる。

【0008】

[0008]これまでに、2つまたはそれ以上のエネルギーのパルスを使用して基板をアニーリングすることが試られてきた。この場合、第1エネルギーのパルスはドーパントを活性化するために必要なエネルギーを近似し、および後続のパルスは、結晶格子を整列させる目的で基板の目標の熱履歴を達成するための強度またはパルス継続時間のいずれかにおいて個々に調節されるように設計されてもよい。このような努力の成果は限定された成功例のみ報告している。様々な量のエネルギーを送出すると同時に、結晶格子の組織化を推進するパルスは、第1インパルスにおいて達成されるドーパントの活性化を取り消すように作用する場合がある、と考えられる。インパルスにより送出されるエネルギーの様々なモードは、結晶格子内の様々なモードの運動を励振することにより、一般的に結晶欠陥を除去すると同時に、幾つかのドーパント原子をそれらの活性化された位置から取り除いてもよい。処理の均一性を達成することもまた難しい。

【0009】

[0009]従来のRTP型プロセスにおいて生じる問題の幾つかを解決するために、様々な走査型レーザアニーリング技術が基板の表面をアニーリングするために使用されてきた。一般的に、これらの技術は基板の表面上で小さな領域に対して一定のエネルギー束を送出し、その間、小さな領域に送出されるエネルギーに対して、基板は移動または走査される。各領域に対して一定のエネルギー束を送出したとしても、アニーリング領域は異なる熱履歴を有するため、均一な処理の達成は困難である。最初に処理される領域は、鋭いスパイクの後に長い加熱を備える熱履歴を有し、最後に処理される領域は長い加熱の後に鋭いスパイクを備える熱履歴を有し、中間に処理される領域は加熱 / スパイク / 加熱の履歴を有する

10

20

30

40

50

。基板表面の端から端までの走査領域の重複を最小にする厳格な均一性の要件および複雑性は、これら種類のプロセスが基板表面上に形成される次世代の接触レベルのデバイスの熱処理に対して有効ではない。

【 0 0 1 0 】

[0010]さらに、半導体デバイス内の様々な素子のサイズが、デバイス速度を増加する必要性に伴って減少すると、急速な加熱および冷却を可能にする標準的な従来のアニーリング技術は有効ではない。60個の原子を備えるチャネル領域を用いる将来世代のデバイスでは、物体内の分子移動エネルギーの統計的処理に一般的に基づいている、温度および温度勾配の旧来の概念は、エネルギーが移送されるべき範囲内に勾配があることから、適用しない。旧来のRTPおよびレーザアニーリングプロセスは、基板の損傷を除去し、所望のドーパント分散を達成するために、わずか約1秒間の間に約1150～1350間に基板の温度を上昇する。1つのプロセスステップでは、これらの従来の方法は、比較的高温に基板を加熱する必要がある、次に比較的短時間でこれを冷却する必要がある。所望のドーパント分散がこれらの小さいデバイス領域内に維持されることを保証するために、最高アニーリング温度(RTPプロセスに対して典型的に約1150～1200である)と、約0.02から約1秒間未満におけるドーパント原子の連続的な拡散を防止する温度(例えば<750)と間で急速に基板を加熱および冷却する方法を考案する必要がある。これらの高速度で基板を加熱および冷却することは一般的に、基板が基板自体を冷却するために約0.5秒間を費やすことから、標準的な熱処理プロセスでは不可能である。より急速な冷却を誘発するために、冷却媒体を適用することが必要であり、これは次に、目標の温度に基板を加熱するために大量のエネルギーを必要とする。冷却媒体がない場合であっても、従来の技術を使用して基板の温度を高レベルに維持するために必要とされるエネルギーは膨大である。1回で基板の一部のみを処理することは、エネルギー供給量を低減するが、基板内に応力を生成して基板を破壊する。

【 0 0 1 1 】

[0011]上述の観点から、小型デバイスのアニーリングを可能にする十分なエネルギー送出制御を有する半導体の基板をアニーリングする方法およびその方法を実行可能な装置に対する必要性が存在する。これは、性能向上につながる、小型デバイスの製造についての必要な制御を達成することになる。

【 発明の概要 】

【 0 0 1 2 】

[0012]本発明は一般的に基板のパルス化アニーリングに対する装置および方法を提供する。より具体的には、本発明の実施形態は基板を処理するための装置を提供し、この装置には、本体部分、本体部分に結合される基板支持体、放射アセンブリ内に配置される複数の電磁放射源、本体部分に結合される放射アセンブリ、放射アセンブリに結合される1つ以上の電源、電源に結合される制御装置、および基板からの音波放出を検出するように構成された検出器を備える。

【 0 0 1 3 】

[0013]本発明の他の実施形態は基板をアニーリングする方法を提供し、この方法には、基板支持体上に基板を配置するステップと、基板に向かって電磁エネルギーの少なくとも100のパルスを誘導するステップと、および電磁エネルギーの各パルスが基板に入射するとき、基板により生成される音波を検出するステップと、を備える。

【 0 0 1 4 】

[0014]本発明の他の実施形態は基板をアニーリングするプロセスを提供し、このプロセスでは、処理チャンバ内で基板支持体上に基板を位置合わせするステップと、および基板の表面に複数の電磁エネルギーパルスを送出することを備え、この場合において、複数の各電磁パルスは総エネルギーおよびパルス継続時間を有し、およびパルス継続時間内に送出される複数の各電磁パルスの総エネルギーは、基板の表面上または内部に配置された材料を、その材料の融解点を上回る温度に加熱するには十分ではない。

【 0 0 1 5 】

[0015]本発明の実施形態はさらに、表側および裏側を有する基板を処理する方法を提供し、この方法には、処理チャンバ内で基板支持体上に基板を位置合わせするステップと、基板支持体の温度を基板の融解温度を下回る温度に制御するステップと、基板の第1面に電磁エネルギーの第1パルス（この第1パルスは第1総エネルギーおよび第1継続時間を有する）を送出するステップと、基板の第1面に衝突する電磁エネルギーの第1パルスに応じて基板の第2面に到達するエネルギー量を検出するステップと、第2面に到達するエネルギーを検出することに基づいて第2電磁エネルギーのパルスについての第2の所望の総エネルギーおよび第2継続時間を選択するステップと、および基板の第1面に電磁エネルギーの第2パルスを送出するステップと、を備える。

【0016】

[0016]本発明の実施形態はさらに、処理チャンバ内で基板をアニーリングする方法を提供し、この方法には、基板支持体上で基板を位置合わせするステップと、基板支持体の温度を基板の融解温度を下回る温度に制御するステップと、第1の複数の電磁エネルギーパルスを誘導するステップと（各パルスは、基板の第1面において、約1ナノ秒間（ $nsec$ ）から約10ミリ秒間（ $msec$ ）のパルス継続時間および基板材料を融解するのに必要とされるより低いエネルギー密度を有する）、基板の第1面に衝突する第1の複数の電磁エネルギーパルスの各々に応じて基板の第2面に到達するエネルギー量を検出するステップと、基板の第2面に到達するエネルギー量に基づいて後続の電磁エネルギーパルスに対する出力レベルを選択するステップと、選択された出力レベルの第2の複数の電磁エネルギーパルス（各パルスは、基板の第1部分に対して、約20 $nsec$ から約10 $msec$ のパルス継続時間を有する）を基板の第1部分に誘導するステップと、選択された出力レベルの第3の複数の電磁エネルギーパルス（各パルスは、基板の第2部分に対して、約20 $nsec$ から約10 $msec$ のパルス継続時間を有する）を基板の第2部分に誘導するステップと、基板からの第2の音響応答を監視することにより終点を検出するステップと、を備える。

【0017】

[0017]本発明の実施形態はさらに、本体部分の第1端に結合される基板ホルダおよび本体部分の第2端に結合される放射アセンブリを備える基板を処理するための装置を提供する。基板ホルダは本体部分と実質的に半径方向に整列して基板を保持し、および基板のバルク温度を制御するように構成されている。本体部分は表面仕上げされるか、または丸くされてもよく、反射ライナにより内部を被覆されている。本体部分は、電磁エネルギーを制御および誘導するために、反射体および屈折体などの内部構造体を含んでもよい。放射アセンブリは本体部分の第2端に結合され、レンズを使用して放射アセンブリから電磁エネルギーを本体部分に誘導する。放射アセンブリは複数のフラッシュランプ（各ランプは凹形反射体内に配置される）を収容するように構成された、レンズの反対側の湾曲部分を有する。放射アセンブリは反射ライナにより内部をライニングされている。

【0018】

[0018]本発明の実施形態はさらに、本体部分の第1端に結合された基板ホルダを備える基板を処理するための別の装置を提供し、本体部分は表面仕上げされるか、または丸くされてもよく、反射ライナにより内部を被覆されている。本体部分は、電磁エネルギーを制御および誘導するために、反射体および屈折体などの内部構造体を含んでもよい。フラッシュランプは照射領域を横断するようにおよび照射領域の1つ以上の側部を貫通するように配置されてもよい。反射受板は本体部分の照射領域に対して密閉可能に配置される。

【0019】

[0019]本発明の実施形態はさらに、フラッシュランプ装置を制御する装置および方法を提供し、このフラッシュランプ装置には、電源、充電回路、点灯回路、回路を個別に開閉する充電回路および点灯回路の各々内のスイッチ、充電回路を介して充電および点灯回路を介して放電するように構成された1つ以上のキャパシタ、スイッチ動作を制御する制御装置、フラッシュランプに送出される電力を平衡化するための出力分散デバイス、および電力分散デバイスにおいて各フラッシュランプに結合される個別の点灯リードを備える。制御装置はまた、電源の出力を変化させることにより充電を制御してもよい。加えて、レ

10

20

30

40

50

ジスタおよびインダクタなどの素子は、フラッシュランプに伝達される電力のプロファイルを調節するために点灯回路内に含まれてもよい。

【 0 0 2 0 】

[0020]本発明の上述の特徴を詳細に理解できるように、上述に簡単に概要が示される本発明のより具体的な説明が実施形態を参照してなされてもよく、その実施形態のうちの幾つかは添付図面に図示される。しかし添付図面は本発明の典型的な実施形態のみを図示し、したがって本発明の範囲を限定すると考えるべきでなく、本発明に関しては、他の同等の有効な実施形態を認めてもよいことは留意されるべきである。

【詳細な説明】

【 0 0 2 1 】

[0035]本発明は一般的に、基板上に1つ以上の半導体デバイスを形成する間に実行される、アニーリングプロセス中に送出されるエネルギーを制御する装置および方法を提供する。一般的に、本発明の方法を使用して、基板表面に十分なエネルギーを送出することにより基板全体または選択された基板の領域をアニーリングすることにより、埋込みプロセス中に誘発される損傷を除去し、および基板の表面内に所望のドーパント分散を提供してもよい。ドーパントの拡散および半導体デバイスの望ましい領域からの損傷の除去を制御する必要性は、デバイスのサイズが縮小するに伴い、重要性が増している。これは特に、チャネル領域が約500オングストローム()またはそれ未満の寸法を有する、45nmおよびより小さいノードにおいて明らかである。アニーリングプロセスは一般的に、ドーパントの制御された拡散を可能にするために、エネルギーの一連の連続パルスにおいて十分なエネルギーを送出するステップと、および半導体デバイスの所望の領域内で短い距離にわたって基板から損傷を除去するステップと、を含む。1つの例では、短い距離は、約1つの格子面から数十の格子面の間である。1つの実施形態では、単一パルス中に送出されるエネルギー量は、単一格子平面の一部のみである平均拡散深さを提供するのに十分であるのみであり、その結果アニーリングプロセスは、所望の量のドーパント拡散または格子の損傷の補正を達成するために、複数のパルスを必要とする。したがって、各パルスは基板の一部内で完全なマイクロアニーリングプロセスを達成すると考えられてもよい。1つの実施形態では、連続パルスの数は約30から100,000パルスの間で変動してもよく、これらは各々約1ナノ秒間(nsec)から約10ミリ秒間(msec)のパルス継続時間を有する。他の実施形態では各パルスの継続時間は、約1msecから約10msec、または好ましくは10msec未満、例えば約1nsecから約10ミリ秒間(μsec)、さらに好ましくは約100nsec未満であってもよい。幾つかの実施形態では、各パルスの継続時間は約1nsecから約10nsecの間、例えば約1nsecあってもよい。

【 0 0 2 2 】

[0036]各マイクロアニーリングプロセスは、基板の一部をある期間アニーリング温度に加熱するステップと、および次にアニーリングエネルギーが基板内で完全に放散することを可能にするステップと、を特徴とする。与えられたエネルギーは、エネルギーが放散された後に実質的に凍結されるアニーリング領域内の原子の運動を励振する。アニーリング領域の真下の領域は実質的に純粋な整列結晶である。パルスからのエネルギーが基板を介して伝搬すると、整列領域に最も近い格子間原子(ドーパントまたはシリコン)は、格子位置に押し込まれる。隣接の格子位置に整列しない他の原子は、非整列領域に向かって上方に、整列領域から離れて拡散し、占有する最近傍の利用可能な格子位置を見出す。加えて、ドーパント原子は、基板の表面に近い高濃度範囲から、基板の中のより深いより低濃度範囲に拡散する。各連続するパルスは、基板の表面に向かってアニーリング領域の下方の整列領域から上向きに整列領域に広がり、ドーパント濃度プロファイルをなだらかにする。このプロセスはエピタキシャル結晶成長と呼ばれるが、この理由は、アニーリングの2、3から数十の格子平面を達成するエネルギーの各パルスを用いて、層ごとに進行するプロセスであるからである。

【 0 0 2 3 】

[0037]一般的に、ここで使用されている用語の「基板」は、幾つかの天然の導電能力を有する任意の材料または電気を伝導する能力を提供するよう改質できる材料から形成される、物体を指す。典型的な基板材料は、シリコン（Si）およびゲルマニウム（Ge）ならびに半導体特性を呈する他の化合物等の、半導体を含むがこれらに制限されない。このような半導体化合物は一般的にIII-V化合物群およびII-VI化合物群を含む。各々のIII

V半導体化合物群はガリウムヒ素（GaAs）、リン化ガリウム（GaP）および窒化ガリウム（GaN）を含むがこれらに限定されない。一般的に、用語の「半導体基板」はバルク半導体基板、ならびにこれら基板上に配置される堆積層を有する基板を含む。このために、本発明の方法により処理される幾つかの半導体基板における堆積層はホモエピタキシャル（例えば（例えばシリコンの上にシリコン）またはヘテロエピタキシャル（例えばシリコンの上にGaAs）成長のいずれかにより形成される。例えば、本発明の方法は、ヘテロエピタキシャル方法により形成されるガリウムヒ素および窒化ガリウム基板において使用されてもよい。同様に、本発明の方法はまた、絶縁基板上に形成される比較的薄い結晶のシリコン層（例えば、SOI（silicon on insulator）基板）上の薄膜トランジスタ（TFT）等の、集積デバイスを形成するために適用される。加えて、本発明の方法は、太陽電池などの光電デバイスを製造するために使用されてもよい。このようなデバイスは、導電性、半導電性または絶縁性の材料の層を備えてもよく、様々な材料除去プロセスを使用してパターン化されてもよい。導電材料は一般的に金属を備える。絶縁材料は一般的に、金属の酸化物または半導体またはドーパ半導体材料を含んでもよい。

10

20

【0024】

[0038]本発明の1つの実施形態では、連続的に送出されるエネルギー量は基板のある一定の所望の領域をアニーリングするために基板の表面に誘導され、先行技術での処理ステップ（例えば、埋込みプロセスからの結晶損傷）から生じる不要な損傷を除去し、基板の様々な領域でドーパントをさらに均一に分散し、選択されるプロファイルによりドーパントを制御可能に分散し、および/または基板の様々な領域を活性化する。連続的にエネルギーを送出するプロセスは、基板の曝露領域内のドーパント原子の温度および拡散の改善された制御によって、曝露領域内のドーパントのより均一な分散を可能にする。これにより、少量のエネルギーの送出は、1）基板の一部内でのドーパント原子の分散に対する改善された均一性およびより優れた制御、2）先行技術での処理ステップにおいて生じる欠陥の除去、および3）デバイスの事前に活性化された領域に対するより優れた制御、を可能にする。

30

【0025】

[0039]図1Aは本発明の1つの実施形態の等角図を図示し、この実施形態では、エネルギー源20が基板10の画定された領域またはアニーリング領域12上にある一定量のエネルギーを投射することにより、アニーリング領域12内のある一定の所望の領域を優先的にアニーリングするようになっている。1つの実施形態では、図1Aに示されるとおり、アニーリング領域12などの基板の1つのみまたはそれ以上の画定された領域は任意の所定の時間にエネルギー源20からの放射線に曝露される。本発明の1つの態様では、基板10の単一範囲はエネルギー源20から送出される所望のエネルギー量に連続的に曝露され、基板の所望の領域の優先的なアニーリングを引き起こす。1つの例では、電磁放射源の出力に対して基板を平行移動する（例えば、従来のX/Yステージ、精密ステージ）ことにより、および/または基板に対して放射源の出力を平行移動することにより、基板の表面の1つの範囲が順次曝露される。典型的には、個別の精密ステージ（図示せず）の一部であってもよい、1つ以上の従来の電気アクチュエータ17（例えば、リニアモータ、リードスクリューおよびサーボモータ）を使用して、基板10の運動および位置を制御してもよい。基板10および熱交換デバイス15を支持し、位置合わせするために使用される従来の精密ステージは、カリフォルニア州ローナートパークのParker Hannifin Corporationから購入されてもよい。別の実施形態では、基板10の全体表面は一回で全て連続的に曝露される（例えば、アニーリング領域12の全体が連続的に曝

40

50

露される)。

【0026】

[0040] 1つの態様では、アニーリング領域12およびその領域に送出される放射線は、ダイ13(例えば40の「ダイ」が図1に示される)および基板の表面に形成される半導体デバイス(例えばメモリチップ)のサイズに整合するようなサイズとされる。1つの態様では、アニーリング領域12の境界は、各ダイ13の境界を画定する「切溝」または「けがき」線10A内に嵌まり込むように整列され、サイズ調節される。1つの実施形態では、アニーリングプロセスを実行する前に、基板の表面上に典型的に見られる整列マークおよび他の従来技術を使用して、基板をエネルギー源20の出力に整列することにより、アニーリング領域12をダイ13に適切に整列できるようにする。アニーリング領域12が、けがき線または切溝線等のダイ13の間の自然に発生する未使用の空間/境界内でのみ重なり合うように、アニーリング領域12を連続して配置することは、デバイスが基板上に形成される範囲内のエネルギーを重ね合わせる必要を低減し、これにより重なり合うアニーリング領域間のプロセス結果における変動を低減する。したがって、連続的に配置されるアニーリング領域12間に送出されるエネルギーの重ね合わせは最小化されるので、基板の重要領域を処理するためにエネルギー源20から送出されるエネルギーへの曝露量の変動に起因するプロセス変動の量は最小化される。1つの例では、連続的に配置されるアニーリング領域12の各々のサイズは、約33mm×約22mmの矩形の領域である(例えば、726平方ミリメートル(mm^2)の面積)。1つの態様では、基板の表面上に形成される連続的に配置されるアニーリング領域12の各々の面積は約4 mm^2 (例えば、2mm×2mm)から約1000 mm^2 (例えば25mm×40mm)である。

【0027】

[0041] エネルギー源20は一般的に、基板表面のある一定の所望の範囲を優先的にアニーリングするために電磁エネルギーを送出するようになっている。電磁エネルギーの典型的な発生源は、光放射源(例えば、レーザ、フラッシュランプ)、電子ビーム源、イオンビーム源および/またはマイクロ波エネルギー源を含むが、これらに限定されない。1つの態様では、基板10は、1つ以上の適切な波長の放射線を放出するレーザから複数のパルスのエネルギーに所望の期間曝露される。1つの態様では、エネルギー源20からの複数のパルスのエネルギーを調節することにより、アニーリング領域12全体にわたって送出されるエネルギー量および/またはパルス期間内に送出されるエネルギー量を最適化して、基板表面上の領域を融解しないようにするが、アニーリングされる領域内の大部分のドーパントを制御可能に拡散し、且つアニーリングされる領域内の大きい量の損傷を、一度で、1つの格子平面または格子平面の小さなグループから除去することを制御して可能にするのみの十分なエネルギーを送出するようにする。各パルスはマイクロアニーリング周期を完了し、高濃度範囲から低濃度範囲までの幾つかのドーパント拡散をもたらす、および非整列のアニーリング領域の底部近くの整列結晶の幾つかの格子平面のエピタキシャル成長をもたらす。1つの態様では、エネルギー源20の波長を調節して、放射線の大部分が基板10上に配置されたシリコン層により吸収されるようにする。シリコンを含む基板上で実行されるアニーリングプロセスでは、放射線の波長は約800nm未満であってもよく、深紫外線(UV)、赤外線(IR)または他の望ましい波長で送出されてもよい。1つの実施形態では、エネルギー源20は、レーザなどの高強度の光源であり、これは、約500nmから約11マイクロメートルの波長で放射線を送出するようになっている。別の実施形態では、エネルギー源20は、キセノン、アルゴンまたはクリプトン放電ランプ等の、複数の発光ランプを特徴とするフラッシュランプ配列である。幾つかの実施形態ではタングステンハロゲンランプもまた使用されるが、これらは、フィラメントを加熱および冷却する必要性によって、必要とされる短いパルスを生成するには十分に高速に点灯および消灯できないため、一般的に普及していない。したがって、タングステンハロゲンランプは、使用されるとき、パルスを管理するシャッタと共に使用されなければならない。また、タングステンハロゲンランプは一般的により低いエネルギー密度を送出し、したがってより多くのランプが必要とされる。全ての場合において、アニーリングプロセスにおいて使用されるエネルギーバ

ルスは一般的に、約 1 nsec から約 10 msec の程度の比較的短期間パルスで発生する。

【0028】

[0042] 図1Bは図1Aの装置の概略側面図である。電源102はエネルギー源20に結合されている。エネルギー源20は、上述のような光源であってもよいエネルギー発生器104および光学アセンブリ108を備える。エネルギー発生器104はエネルギーを発生し、そのエネルギーを光学アセンブリ108に誘導するように構成され、この光学アセンブリにおいて、次に、基板10に送出するために所望とおりエネルギーを整形する。光学アセンブリ108は一般的にレンズ、フィルタ、ミラー等を備え、これらはエネルギー発生器104により発生されたエネルギーを集束、偏光、偏光解消、濾波または可干渉性の調節を行うように構成され、アニーリング領域12に均一列のエネルギーを送出する目的を有する。

10

【0029】

[0043] エネルギーのパルスを送出するために、スイッチ106が提供されてもよい。スイッチ106は $1 \mu \text{sec}$ またはそれ未満で開閉される高速シャッタであってもよい。あるいは、スイッチ106は、しきい値強度の光がこれに衝突すると $1 \mu \text{sec}$ 未満以内に透明になる不透明結晶等の、光学スイッチであってもよい。幾つかの実施形態では、スイッチはポッケルスセルであってもよい。幾つかの実施形態では、光学スイッチは 1nsec 未満以内に状態を変えるように構成されてもよい。光学スイッチは、基板に誘導される電磁エネルギーの連続ビームを遮断することによりパルスを生成する。スイッチは制御装置21により操作され、エネルギー発生器104の外側に設置されてもよく、例えば、エネルギー発生器104の出口範囲に結合または固定されてもよく、またはエネルギー発生器104の内部に設置されてもよい。代替の実施形態では、エネルギー発生器は電気的手段により切り替えられてもよい。制御装置21は、必要に応じて、電源102をオンおよびオフに切り替えるように構成されてもよく、または、制御装置21により駆動される回路によって電源102により充電され、およびエネルギー発生器104に放電するキャパシタ110が提供されてもよい。エネルギー発生器104は、キャパシタ110により提供される電気量がある一定の電力しきい値まで低下すると、エネルギーを生成することを停止するため、キャパシタによる電気切換は自己切換式である。キャパシタ110が電源102により再充電されると、次にエネルギー発生器104に放電して、エネルギーの別のパルスを生成することができる。幾つかの実施形態では、電気スイッチは 1nsec 未満で出力のオンまたはオフを切り替えるように構成されてもよい。

20

30

【0030】

[0044] 1つの実施形態では、アニーリングプロセスは活性化アニーリングステップとその後の連続パルスアニーリングプロセスとを含み、これにより所望のデバイス特徴を提供する。1つの実施形態では、活性化ステップは約1分の期間に約400 から約800の温度に基板を加熱することを含んでもよい。別の実施形態では、活性化ステップは基板を事前加熱することを備える。

【0031】

アニーリングプロセス中の基板の温度制御

[0045] 1つの実施形態では、図1に図示されるとおり、基板10の表面を熱交換デバイス15の基板支持体面16に熱接触させて配置することによって、熱プロセス中に基板の温度を制御することが望ましい。熱交換デバイス15は一般的に、アニーリング処理に先立ってまたは処理中に、基板を加熱および/または冷却するように適合される。この構成では、カリフォルニア州サンタクララの Applied Materials, Inc. から市販されている従来の基板ヒータなどの熱交換デバイス15が、基板のアニーリングされる領域の処理後の特性を改善するために使用されてもよい。一般的に、基板10は、熱交換デバイス15を含む、処理チャンバ(図示せず)の密封処理環境(図示せず)内に配置されている。基板が処理中に存在する処理環境は排気されてもよく、または所望の処理に適したガスを含んでもよい。例えば、本発明の実施形態は、チャンバに提供されるある一定のガスを必要とする、堆積または埋込みプロセスにおいて使用されてもよい。ガ

40

50

スは、堆積プロセスに対する前駆体などの反応性、または、従来の熱プロセスにおいて通常使用される不活性ガスなどの非反応性であってもよい。

【0032】

[0046] 1つの実施形態では、アニーリング処理を実行する前に基板を予熱し、これにより必要とされるアニーリングエネルギーの増分を最小にしてもよい。これは、基板の迅速な加熱および冷却によって誘発される応力を低減し、また基板のアニーリング範囲内の欠陥密度を最小にできる場合がある。1つの態様では、熱交換デバイス15は、基板支持体面16上に配置された基板を加熱するように適合された、抵抗加熱素子15Aおよび温度制御装置15Cを含む。温度制御装置15Cは、制御装置21と通信する(以下に説明されている)。1つの態様では、約20 から約750 の温度に基板を予熱することが望ましい。基板がシリコンを含有する材料から形成されている1つの態様では、基板を約20 から約500 の間の温度に予熱することが望ましい。

10

【0033】

[0047] 別の実施形態では、アニーリングプロセス中に基板にエネルギーを加えることによって、処理中の基板を冷却して相互拡散を低減することが望ましい。基板の融解の徐々な進行を必要とするプロセスにおいては、その後の冷却により再成長速度を増加してもよく、これにより、図8に関して説明されているとおり、処理中に様々な領域の非結晶化を増加できる。1つの構成では、熱交換デバイス15は、基板支持体面16上に配置される基板を冷却するように適合された、1つ以上の流体チャネル15Bおよび超低温冷却器15Dを含む。1つの態様では、制御装置21と通信する従来の超低温冷却器15Dが、1つ以上の流体チャネル15Bを介して冷却流体を送出するように適合されている。1つの実施形態では、約-240 から約20 の温度に基板を冷却することが望ましい。

20

【0034】

[0048] 制御装置21(図1A)は一般的に、ここに説明されている熱プロセス技術の制御および自動化を促進するように設計されており、典型的に中央処理装置(CPU)(図示せず)、メモリ(図示せず)およびサポート回路(またはI/O)(図示せず)を含んでもよい。CPUは、様々なプロセスおよびハードウェア(例えば従来の電磁放射線検出器、モータ、レーザハードウェア)を制御するため、およびプロセスを監視(例えば基板温度、基板支持体温度、パルス化レーザからのエネルギー量、検出器信号)するために、工業環境において使用される任意の形式のコンピュータプロセッサの1つであってもよい。メモリ(図示せず)は、CPUに接続され、およびランダムアクセスメモリ(RAM)、読み出し専用メモリ(ROM)、フロッピーディスク、ハードディスクまたはローカルまたはリモートである任意の他の形式のデジタル記憶装置等の、1つ以上の容易に利用可能なメモリであってもよい。ソフトウェア命令およびデータはCPUに命令を与えるためにコード化されてメモリ内に格納される。サポート回路(図示せず)もまた従来の方法でプロセッサをサポートするためにCPUに接続される。サポート回路は従来のキャッシュ、電源、クロック回路、入力/出力回路、サブシステム等を含んでもよい。制御装置により読み取り可能であるプログラム(またはコンピュータ命令)は、いずれのタスクが基板に関して実行可能であるかどうかを決定する。好ましくは、プログラムは制御装置により読み取り可能なソフトウェアであり、基板位置、各電磁パルスで送出されるエネルギー量、1つ以上の電磁パルスのタイミング、各パルスに対する時間の関数としての強度および波長、基板の様々な領域の温度、およびこれらの任意の組み合わせを監視および制御するためのコードを含む。

30

40

【0035】

選択的加熱

[0049] 形成されるデバイスの様々な領域間の相互拡散を最小にし、基板材料内の欠陥を除去し、基板の様々な領域内のドーパントをさらに均一に分散するために、基板の様々な領域上で1つ以上の処理ステップを実行して、それら領域が、アニーリングプロセス中にエネルギー源から送出されるエネルギーに曝露されると優先的に融解されるようにしてもよい。アニーリングプロセスの間において、基板の第1領域および第2領域の両方がほぼ同一

50

量のエネルギーに曝露されるとき、第 1 領域の特性を改質して、第 1 領域が第 2 領域より優先的に融解されるようにするプロセスは、以後は、これらの 2 つの領域間に融解点コントラストを生成すると説明される。一般的に、基板の所望の領域を優先的に融解するように改質できる基板の特性は、基板の所望の領域内に 1 つ以上の元素を埋め込み、注入および/または同時堆積するステップと、基板の所望の領域に物理的損傷を生成するステップと、および基板の所望の領域に融解点コントラストを生成するように形成されるデバイス構造を最適化するステップと、を含む。これらの改質プロセスの各々は順番に再検討される。

【 0 0 3 6 】

[0050] 図 2 A ~ 図 2 C は本発明の 1 つの実施形態を組み込んでいるデバイス製造シーケンスの各々の段階における電子デバイス 2 0 0 の断面図を図示している。図 2 A は、M O S デバイスのソースおよびドレイン領域などの、2 つのドーブ領域 2 0 1 (例えばドーブ領域 2 0 1 A ~ 2 0 1 B)、ゲート 2 1 5 およびゲート酸化層 2 1 6 を有する基板 1 0 の表面 2 0 5 に形成される典型的な電子デバイス 2 0 0 の側面図を図示している。ドーブ領域 2 0 1 A ~ 2 0 1 B は一般的に、基板 1 0 の表面 2 0 5 に所望のドーバント材料を埋め込むことにより形成される。一般的に、典型的な n 型ドーバント (ドナー型の種) はヒ素 (A s)、リン (P) およびアンチモン (S b) を含んでもよく、典型的な p 型ドーバント (アクセプタ型の種) はホウ素 (B)、アルミニウム (A l) およびインジウム (I n) を含んでもよく、これらは、ドーブ領域 2 0 1 A ~ 2 0 1 B を形成するために半導体基板 1 0 に導入される。図 3 A は、ドーブ領域 2 0 1 A を通って延びる表面 2 0 5 から基板 1 0 内への経路 2 0 3 に沿って、ドーバント材料の濃度 (例えば曲線 C₁) を深さの関数として示す例を図示している。ドーブ領域 2 0 1 A は、埋込みプロセス後に接合部の深さ D₁ を有し、これは、ドーバントの濃度が無視できる量まで低下する点として定義されてもよい。図 2 A ~ 図 2 E は単に、本発明の様々な態様の幾つかを図示することを目的としており、ここに説明されている本発明の様々な実施形態を使用して形成されてもよい、デバイスの種類、構造体の種類またはデバイスの領域を制限することを意図するものではないことに留意すべきである。1 つの例では、ドーブ領域 2 0 1 (例えば M O S デバイスにおけるソースまたはドレイン領域) は、ここに説明されている本発明の範囲から逸脱することなく、ゲート 2 1 5 (例えば M O S デバイスのゲート) の位置に対して上方または下方にあってもよい。半導体デバイスのサイズが減少すると、基板 1 0 の表面 2 0 5 上に形成される電子デバイス 2 0 0 の構造素子の位置および形状は、デバイスの製造性またはデバイスの性能を向上するために変化させてもよい。また、図 2 A ~ 2 E に示される単一のドーブ領域 2 0 1 A のみの改質は、本明細書に記載される本発明の範囲を制限することを意図するものではなく、単に、半導体デバイスを製造するために本発明の実施形態が使用される方法を図示することに留意すべきである。

【 0 0 3 7 】

[0051] 図 2 B は処理ステップ中の図 2 A に示される電子デバイス 2 0 0 の側面図を図示しており、このステップは、この場合は単一ドーブ領域 2 0 1 A を含む領域である、基板 1 0 の個別の領域 (例えば、改質される範囲 2 1 0) の特性を選択的に改質することにより、融解点コントラストを生成するように適合される。改質プロセスを実行した後に、融解点コントラストは改質された範囲 2 1 0 と無改質の範囲 2 1 1 との間に生成される。1 つの実施形態では、改質プロセスは、基板の表面上に材料を堆積するときに、その材料を層に追加するステップを含み、この場合、組み込まれる材料は基板材料との合金を形成して、改質される範囲 2 1 0 内の領域 2 0 2 の融解点を下げるように適合される。1 つの態様では、組み込まれる材料は、エピタキシャル層堆積プロセス中に堆積される層に追加される。

【 0 0 3 8 】

[0052] 別の実施形態では、改質プロセスは、基板材料との合金を形成するように適合された材料を埋め込む (図 2 B の「A」参照) ことにより、改質される領域 2 1 0 内で領域 2 0 2 の融解点を下げるステップを含む。1 つの態様では、改質プロセスは図 2 B に示さ

れるとおり、深さ D_2 に合金材料を埋め込むように適合される。図3Bは、ドーパント材料の濃度（例えば曲線 C_1 ）および埋め込まれた合金材料の濃度（例えば曲線 C_2 ）を、経路203に沿って表面205から基板10を通る深さの関数として図示している。1つの態様では、基板10はシリコン含有材料から形成され、使用されてもよい埋込み合金材料は、例えばゲルマニウム（Ge）、ヒ素（As）、ガリウム（Ga）、炭素（C）、スズ（Sn）およびアンチモン（Sb）を含む。一般的に、合金材料は、基板の基材が存在する状態で加熱されるとき、改質される範囲210内の領域202の融解点を無改質の範囲211と比較して低下させる、任意の材料であってもよい。1つの態様では、シリコン基板の領域を1%から約20%のゲルマニウムを添加することにより改質して、改質される範囲と無改質の範囲との間の融解点を低下させる。これらの濃度のゲルマニウムの添加により、改質された範囲の融解点を無改質の範囲に比べて約300 下げると考えられている。1つの態様では、シリコン基板に形成される領域202はゲルマニウム（Ge）および炭素（C）を含み、これにより $Si_x Ge_y C_z$ 合金を形成して、無改質の範囲211に比べて領域202の融解点を下げる。別の態様では、シリコン基板の領域は約1%以下のヒ素の添加により改質され、改質される範囲と無改質の範囲の間の融解点を低下させる。他の重要な合金は、ケイ化コバルト（ $Co_x Si_y$ 、ただし y は一般的に約0.3 x より大きく約3 x 未満である）、ケイ化ニッケル（ $Ni_x Si_y$ 、ただし y は一般的に約0.3 x より大きく約3 x 未満である）およびケイ化ニッケルゲルマニウム（ $Ni_x Ge_y Si_z$ 、ただし y および z は一般的に約0.3 x より大きく約3 x 未満である）ならびに他のシリサイドおよび同様の材料を含むが、これら材料に限定されない。

10

20

【0039】

[0053]別の実施形態では、改質プロセスは、様々な改質される範囲（例えば改質される範囲210）内の基板10の材料に幾つかの損傷を与えて、基板の結晶構造体を損傷させることにより、これらの領域をより非結晶化するステップを含む。単一の水晶シリコン基板に損傷を与える等の、基板の結晶構造体の損傷を誘発することにより、基板の原子の結合構造の変化によって無傷の領域に比べてこの領域の融解点が低下し、その結果、2つの領域間の熱力学的特性の相違を誘発する。1つの態様では、図2Bにおける改質される範囲210への損傷は、基板の表面に損傷を生成できる投射物を用いて基板10の表面205（図2Bの「A」参照）に衝撃を加えることにより実行される。1つの態様では、投射物体はシリコン（Si）原子であり、このシリコンはシリコン含有基板に埋め込まれ、改質される範囲210内の領域202への損傷を誘発する。別の態様では、基板材料への損傷は、埋込みプロセスを使用して、アルゴン（Ar）、クリプトン（Kr）、キセノン（Xe）またはさらに窒素（ N_2 ）等のガス原子を用いて表面に衝撃を加えるか、または、イオンビームまたはバイアスプラズマ（*biased plasma*）によって生成され、改質される範囲210の領域202への損傷を誘発する。1つの態様では、改質プロセスは、図2Bに示されるとおり、深さ D_2 まで誘発された損傷を有する領域202を生成するように適合される。約 5×10^{14} から約 $1 \times 10^{16} / cm^2$ の転位または空位密度が、改質される範囲210と無改質の範囲211との間の融解点コントラストを生成するには有用である場合があると考えられている。1つの態様では、図3Bは、表面205から基板10を通る経路203に沿った、深さの関数としてドーパント材料の濃度（例えば曲線 C_1 ）および欠陥密度（例えば曲線 C_2 ）の例を図示している。

30

40

【0040】

[0054]図2A～図2Bは、ドーピングプロセス後に改質プロセスが実行されるプロセスシーケンスを図示しており、このプロセスシーケンスは本明細書に記載される本発明の範囲を制限することを意図するものではない。例えば、1つの実施形態では、図2Aに説明されているドーピングプロセスを実行する前に、図2Bに説明されている改質プロセスを実行することが望ましい。

【0041】

[0055]図2Cは、図2Bに示された電子デバイス200の側面図を図示しており、この電子デバイスはレーザからの光放射源などのエネルギー源から放射される放射線「B」に曝

50

露される。このステップ中に、基板 10 全体にわたって配置された改質される範囲（例えば、改質される範囲 210）および無改質の範囲（例えば 211）は、ある一定量のエネルギーに曝露され、放射線「B」のパルスが加えられた後に改質される範囲 210 内の領域 202 を選択的に融解および再凝固させるが、無改質の範囲 211 は凝固状態を維持する。エネルギー量、すなわちエネルギー密度および放射線「B」が加えられる期間を設定することにより、領域 202 の所望の深さと、領域 202 を生成するために使用される材料と、電子デバイス 200 を形成するために使用される他の材料と、形成される電子デバイス 200 内の構成要素の熱伝導特性とを知ること、領域 202 を優先的に融解することができる。図 2C および 3C に示されるとおり、放射線「B」に曝露されると、領域 202 の再融解および凝固により、ドーパント原子（例えば曲線 C_1 ）および合金化原子（例えば曲線 C_2 ）の濃度は領域 202 内により均一に再分散されるようになる。また、領域 202 と基板バルク材料 221 との間のドーパント濃度は、鮮明に画定される境界（すなわち「アブラプト（hyper-abrupt）」接合）を有し、その結果、基板バルク材料 211 への不要な拡散を最小にする。上述の実施形態では、基板 10 内に損傷が誘発されて融解点コントラストを改善し、好ましくは、再凝固後の欠陥の濃度（例えば曲線 C_2 ）は無視できるレベルまで低下する。

【0042】

表面特性の改質

[0056] 1 つの実施形態では、基板 10 の様々な領域 202 全体にわたる表面の特性を変化させて、1 つ以上の望ましい領域間の熱コントラストを生成する。1 つの態様では、所望の領域における基板の表面の放射率を変化させて、処理中の基板表面により吸収されるエネルギー量を変更する。この場合、より高い放射率を有する領域は、エネルギー源 20 から受けるエネルギーをより多く吸収できる。基板の表面の融解を含むアニーリングプロセスを実行するとき、基板の表面で得られる処理温度は極めて高く（例えば、シリコンの場合約 1414）、放射熱伝達が主な熱損失メカニズムであるため、放射率の変化は熱コントラストに劇的な効果を与えることができる。したがって、基板表面の様々な領域の放射率の変化は、基板の様々な領域により到達される最高温度に著しい影響を有する場合がある。低い放射率を備える領域は、例えば、アニーリング処理中に融解点より高く温度が上がる場合があるが、同一のエネルギー量を吸収する高い放射率を備える領域は、融解点を大幅に下回る温度を維持する場合がある。この結果、基板表面は、放射源の波長における熱質量当たりの放射率はほぼ同一であるが全体的な放射率が異なる、領域を有してもよい。様々な表面の放射率または熱コントラストを変化させることは、基板表面に低いまたは高い放射率の被覆の選択的な堆積および/または基板の表面を改質すること（例えば、表面の酸化、表面の粗面処理）によって達成されてもよい。

【0043】

[0057] 1 つの実施形態では、1 つ以上の領域の基板の表面反射率を変化させて、基板 10 がエネルギー源からのエネルギーに曝露されるときに吸収されるエネルギー量を変更する。基板表面の反射率を変化させることにより、基板の表面および下方における領域内の基板により吸収されるエネルギー量および得られる最大温度は、反射率によって異なる。この場合、より低い反射率を有する表面は、より高い反射率を有する別の領域より高い温度に達する。基板表面の反射率を変化させることは、基板表面に低反射率被覆または高反射率被覆を選択的に堆積および/または基板表面を改質すること（例えば、表面の酸化、粗面処理）によって達成されてもよい。高吸収性（非反射性）被覆は、アニーリングプロセス中に優先して加熱されることを目的としている領域に選択的に適用されてもよい。

【0044】

[0058] 図 2D は、被覆 225 を選択的に堆積または均一に堆積して、基板 10 の表面 205 内の他の領域とは異なる放射率および/または反射率を有する層を残し、その後を選択的に除去される、1 つの実施形態を図示している。この場合、被覆 225 の下方のドープ領域 201A 内の熱流（ Q_1 ）は、基板 10 の他の領域内で吸収されるエネルギー（ Q_2 ）に対して、被覆 225 の特性に基づいて調節できる。このようにして、熱損失（ Q_3 ）

または被覆 2 2 5 から反射される熱は他の領域から失われる熱 (Q_4) に対して変化することができる。1つの態様では、炭素を含有する被覆が、CVD、PVDまたは他の堆積プロセスを使用して基板表面上に堆積される。

【0045】

[0059] 図 2 E は基板表面の光学特性 (例えば放射率、反射率) を変化させる被覆 2 2 6 が、基板表面全体にわたり、例えば図 2 A に示されるデバイス上に堆積され、次に材料のある一定量が除去されて異なる光学特性を有する領域を生成する、1つの実施形態を図示している。例えば、図 2 E に示されるとおり、被覆 2 2 6 はゲート 2 1 5 の表面から除去され、その後に被覆 2 2 6 の表面を残し、ゲート 2 1 5 の表面は入射放射線「B」に曝露される。この場合、被覆 2 2 6 およびゲート 2 1 5 の表面は、異なる放射率および/または異なる反射率等の、異なる光学特性を有する。異なる光学特性を有する領域を曝露または生成するために使用される除去プロセスは、ウェットエッチングまたは化学機械研磨 (CMP) プロセスなどの従来の材料除去プロセスの使用により実行される。この場合、被覆 2 2 6 の下方のドーピング領域 2 0 1 A ~ 2 0 1 B 内の吸収および熱流 (Q_1) は、基板のゲート 2 1 5 領域における吸収および熱流 (Q_2) に対して被覆 2 2 6 の特性に基づいて調節される。この方法では、被覆 2 2 6 から失われるまたは反射される熱 (Q_3) はゲート 2 1 5 領域から失われるまたは反射される熱 (Q_4) に対して変化させることができる。

10

【0046】

[0060] 1つの実施形態では、被覆 2 2 6 は望ましい厚さの 1つ以上の堆積層を含み、これらの層自体またはそれらの組み合わせのいずれかが入射放射線の 1つ以上の波長に曝露される基板の様々な領域の光学特性 (例えば、放射率、吸収率、反射率) を変更させる。1つの実施形態では、被覆 2 2 6 は層を含み、これらの層自体またはそれらの組み合わせのいずれかが入射放射線「B」の 1つ以上の波長を優先的に吸収する。1つの態様では、被覆 2 2 6 は、ケイフッ化ガラス (FSG)、非晶質の炭素、二酸化ケイ素、炭化ケイ素、炭化ケイ素ゲルマニウム合金 (SiCGe)、窒素を含有する二酸化ケイ素 (SiCN) 等の誘電材料、またはカリフォルニア州サンタクララの Applied Materials, Inc. から市販されているプロセスにより作られる BLOCKTM 誘電材料、または化学気相堆積 (CVD) プロセスまたは原子層堆積 (ALD) プロセスを使用して基板表面に堆積される炭素を含有する被覆を含む。1つの態様では、被覆 2 2 6 は、チタン (Ti)、窒化チタン (TiN)、タンタル (Ta)、コバルト (Co) またはルテニウム (Ru) 等の金属を含むが、これらに限定されない。

20

30

【0047】

[0061] ここに説明されている様々な実施形態を相互に組み合わせて使用することにより、さらにプロセスの適用領域をさらに拡大してもよいことに留意すべきである。例えば、ある一定の画定された領域のドーピングに関して選択的に堆積される吸収被覆を使用し、アニーリングプロセスのプロセス適用領域を拡大してもよい。

【0048】

優先的な加熱を達成するためのエネルギー源の出力調節

[0062] 上述のとおり、エネルギー源 2 0 は一般的に、基板 1 0 のある一定の所望の領域を優先的に融解するために電磁エネルギーを送出するようになっている。典型的な電磁エネルギー源は光放射源 (例えばレーザ (UV、IR 他) の波長)、電子ビーム源、イオンビーム源および/またはマイクロ波エネルギー源を含むがこれらに限定されない。本発明の 1つの実施形態では、エネルギー源 2 0 は、融解点に基板の所望の領域を選択的に加熱するために、レーザなどの光放射を送出するようになっている。

40

【0049】

[0063] 1つの態様では、基板 1 0 は 1つ以上の適切な波長の放射線を放出するレーザからのエネルギーのパルスに曝露され、放出される放射線は所望のエネルギー密度 (W/cm^2) および/またはパルス継続時間を有して、ある一定の所望の領域の優先的な融解を促す。シリコンを含有する基板上で実行されるレーザアニーリングプロセスでは、放射線の波

50

長は典型的には約 800 nm 未満である。いずれの場合も、アニーリングプロセスは一般的に、約 1 秒間またはそれ未満等の比較的短い時間で基板の所定の領域上でなされる。アニーリングプロセスにおいて使用される所望の波長およびパルスプロファイルは、基板の材料特性を考慮してレーザアニーリングプロセスの光学的および熱的モデリングに基づいて決定されてもよい。

【0050】

[0064] 図 4 A ~ 図 4 D は、エネルギー源 20 からアニーリング領域 12 に送出されるエネルギーのパルスの様々な属性 (図 1) は、時間の関数として調節され、これにより改善された熱コントラストおよびアニーリングプロセスの結果が得られる。1つの実施形態では、レーザパルスの形状を時間の関数として変化させ、および/または送出されるエネルギーの波長を変化させることによって、融解を目的とする基板の領域への熱入力を強化し、他の領域への熱入力を最小にとどめることが望ましい。1つの態様ではまた、基板に送出されるエネルギーを変化させることが望ましい場合がある。

【0051】

[0065] 図 4 A は、エネルギー源 20 から基板 10 に送出される (図 1 参照)、電磁放射線の単一パルス (例えばパルス 401) の時間に対する送出されてもよいエネルギーのグラフを図示している。図 4 A に図示されるパルスは一般的に、全体パルス継続時間 (t_1) の間に一定のエネルギー量 (E_1) を送出する矩形パルスである。

【0052】

[0066] 1つの態様では、パルス 401 の形状は基板 10 に送出されるとき、時間の関数として変化してもよい。図 4 B は、1つのエネルギー源 20 から異なる形状を有する基板 10 に送出されてもよい、電磁放射線の2つのパルス 401 A、401 B のグラフを図示している。この例では、各パルスは、各曲線の下面積により表わされるものと同一の総エネルギー出力を含んでもよいが、別のパルスに対比して1つのパルスに基板 10 の領域を曝露させる効果は、アニーリングプロセス中に生成される融解点コントラストを改善する場合がある。したがって、各パルスで送出される形状、ピーク出力レベルおよび/またはエネルギー量を調節することにより、アニーリングプロセスが改善されてもよい。1つの態様では、パルスはガウス形である。

【0053】

[0067] 図 4 C は、台形の形状である電磁放射線パルス (例えばパルス 401) を図示している。この場合、パルス 401 の2つの異なるセグメント (例えば 402 および 404) では、送出されるエネルギーは時間の関数として変化する。図 4 C は、時間に対してエネルギーが線形に変化している、パルス 401 のプロファイルまたは形状を図示しているが、これは、パルスで送出されるエネルギーの時間変化が、例えば2次、3次または4次形状の曲線を有する場合もあるため、本発明の範囲を制限することを意図するものではない。別の態様では、時間の関数としてパルスで送出されるエネルギーのプロファイルまたは形状は2次、3次または指数関数曲線であってもよい。別の実施形態では、処理中において、異なる形状 (例えば、矩形および三角形の変調パルス、正弦波および矩形の変調パルス、矩形、三角形および正弦波の変調パルス等) を有するパルスを使用して、所望のアニーリング結果を得ることが有利な場合もある。

【0054】

[0068] デバイスの様々な領域の特性に応じて、電磁放射線の送出パルスの形状を調節することにより、アニーリング処理結果を改善してもよい。図 4 B を参照すると、例えば、状況によっては、すなわちアニーリングプロセス中に加熱される基板の様々な領域が、低熱伝導率を有する範囲によりデバイスの他の領域から熱的に分離されている状況では、パルス 401 B と類似の形状を有するパルスの使用が有利な場合もある。長い継続時間を有するパルスが有利なことも。この理由は、基板のより高い熱伝導性を有する材料領域は、伝導により熱を放散するためのより多くの時間を有し、一方で、アニーリングされる領域が熱的により十分に分離され、この結果、それらアニーリングされる領域においてより高い温度が発生するためである。この場合、パルスの継続時間、ピーク出力レベルおよび総

10

20

30

40

50

エネルギー出力を適切に選択して、アニーリングを目的としない範囲が低温に維持されるようにする。パルスの形状を調節するプロセスもまた、変化する放射率を有する表面を使用して融解点コントラストを生成する場合に有利である。

【0055】

[0069] 図4Cを参照すると、1つの実施形態では、セグメント402の傾斜、パルス401の形状、セグメント403の形状、出力レベルにおける時間（エネルギーレベル E_1 におけるセグメント403）、セグメント404の傾斜および/またはセグメント404の形状はアニーリングプロセスを制御するために調節される。粒子およびプロセス結果が変動する問題に起因して、アニーリングされる領域内の材料が処理中に蒸発することは一般的に望ましくないことに留意されるべきである。したがって、エネルギーのパルス形状を調節することにより、領域を過熱して材料の蒸発を引き起こすことなく、アニーリングされる領域の温度を急速に目標温度にすることが望ましい。1つの実施形態では、図4Gに示されるとおり、複数のセグメント（すなわちセグメント402、403A、403B、403Cおよび404）を有するように調節されたパルス形状401を使用することにより、アニーリング領域を急速に目標温度にし、その後所望の期間（例えば、 t_1 ）にわたり材料をその温度に保持すると同時に、アニーリング領域内での材料の蒸発を防止する。時間の長さ、セグメントの形状およびパルスセグメントの各々の継続期間は、サイズ、融解深さおよびアニーリング領域内に含まれる材料が変化するに伴い、変化してもよい。

【0056】

[0070] 別の態様では、放射エネルギーの複数の波長を組み合わせることで基板の所望の領域へのエネルギー移送を改善することにより、熱コントラストの改善を達成し、および/またはアニーリングプロセス結果を改善してもよい。1つの態様では、組み合わせられる波長の各々により送出されるエネルギー量を変更して、熱コントラストを改善し、およびアニーリングプロセス結果を改善する。図4Dはパルス401が2つの波長を含む1つの例を図示しており、このパルスはユニット当たり異なるエネルギー量を基板10に送出して、熱コントラストを改善し、および/またはアニーリングプロセス結果を改善してもよい。この例では、周波数 F_1 がパルス時間内に一定レベルで基板に加えられ、別の周波数 F_2 は、パルス期間中のある期間内にピークに達する部分を除いて、期間の大部分の間は一定レベルで基板10に加えられる。

【0057】

[0071] 図4Eは2つの異なる周波数 F_3 および F_4 でエネルギーを送出する2つの連続セグメントを有するパルス401のグラフを図示している。したがって、基板の様々な領域は異なる波長において異なる割合でエネルギーを吸収してもよいことから、図4Dおよび4Eに示されるとおり、可変エネルギー量を送出できる複数の波長を含むパルスを使用することは、望ましいアニーリング処理結果を得るのに有利である場合もある。

【0058】

[0072] 1つの実施形態では、2つまたはそれ以上の電磁放射線のパルスを異なる時間で基板の領域に送出することにより、基板表面上の領域の温度を容易に制御できる。図4Fは、基板の表面上のある一定の領域を選択的に加熱するために、時間的に離れた変化する間隔すなわち周期（ t ）で送出される、2つのパルス401Aおよび401Bのグラフを図示している。この構成では、後続のパルス間の周期（ t ）を調節することにより、基板表面上の領域が到達するピーク温度を容易に制御できる。例えば、パルス間の周期（ t ）すなわち周波数を低下することにより、第1パルス401Aにおいて送出される熱は、第2パルス401Bが送出される前に放散する時間はより少なくなり、これにより、基板において達成されるピーク温度を、パルス間の周期が増加する場合より高くすることができる。この方法で周期を調節することにより、エネルギーおよび温度を容易に制御できる。1つの態様においては、各パルス単独では、基板を目標温度に到達させるのに十分なエネルギーを含まないが、パルスの組み合わせにより、領域202を目標温度に到達させることを保証することが望ましいこともある。2つまたはそれ以上のパルス等の、複数のパルスを送出するこのプロセスは、エネルギーの単一パルスを送出することに対する、基板材料の受

ける熱衝撃を低減する傾向がある。熱衝撃は基板の損傷につながり、基板に対して実行される後続の処理ステップにおいて欠陥を生成する粒子を発生させる可能性がある。

【0059】

[0073] 図4Fを参照すると、1つの実施形態では、レーザなどの2つまたはそれ以上のエネルギー源を連続的に操作して、時間の関数として基板の表面の熱プロファイルを形成する。例えば、1つのレーザまたはレーザの配列はパルス401Aを送出して、基板の表面を時間 T_1 の間に温度 T_0 に上昇させてもよい。 t_1 に先立ってまたは終了時に、第2パルス401Bが第2レーザからまたは連係して動作する複数のレーザから送出され、これにより、基板温度を時間 t_2 の間に温度 T_1 にする。このように、熱プロファイルは複数のレーザから送出されるエネルギーの連続パルスを制御することにより形成することができる。このプロセスは、ドーパント拡散およびドーパント拡散の方向を制御する用途等の、熱プロセスの利点を有するが、これらに限定されない。

【0060】

電磁放射線パルス

[0074] シリコンを含有する基板または熱処理を必要とする別の材料から構成される基板の表面に十分な電磁放射線を送出する目的で、以下のプロセス制御が使用されてもよい。

【0061】

[0075] 1つの実施形態では、レーザなどの2つまたはそれ以上の電磁エネルギー源を連続的に操作して、熱処理される表面の熱プロファイルを形成する。この場合、レーザはパルス間のエネルギー変化を補正するような方法で操作される。1つの態様では、図1Aに概略的に図示されるエネルギー源20は、光放射源（例えばレーザまたはフラッシュランプ）、電子ビーム源、イオンビーム源および/またはマイクロ波エネルギー源等の、2つまたはそれ以上の電磁エネルギー源を含むが、これらに限定されない。パルスレーザなどのデバイスからのパルス間のエネルギーは、各パルスの百分率変化を有する場合がある。パルスエネルギーの変化は基板の熱プロセスでは許容されない場合がある。このパルス変化を補正するために、1つ以上のレーザは、基板の温度を上昇させるパルスを送出する。次に、送出されるパルスと、送出中のパルスのエネルギーおよび立ち上がり時間とを監視するように適合された電子制御装置（例えば図1の制御装置21）を使用して、熱プロファイル（例えば、時間の関数として基板の領域の温度）を「トリミング」または調節するのに必要なエネルギー量を計算して、それがプロセス目標内にあり、第2のより小さいレーザまたは一連のより小さいレーザに命令を与えて、熱処理を完了するために最後のエネルギーを送出するようにする。電子制御装置は一般的に、1つ以上の従来の放射線検出器を使用して、基板に送出されるパルスのエネルギーおよび/または波長を監視する。小さいレーザはまたパルス出力エネルギーのピーク間の変化を有してもよく、表面処理の開始時における最初のパルス（またはそれ以上のパルス）に比べてパルス当たり極めてに少ないエネルギーを送出するため、この誤差は一般的にプロセス制限内にある。このように、電子制御装置は、パルスにより送出されるエネルギーに変化を補償するように適合され、これにより、熱プロセス中に所望のエネルギーレベルが送出されることを保証する。

【0062】

[0076] 1つの態様では、上述の2つまたはそれ以上のエネルギー源はまた、色周波数の帯域幅、複数の波長、単一またはそれ以上の時間および空間レーザモード、および偏光状態を有するレーザ光のうちの単一色（波長）を使用して実現されてもよい。

【0063】

[0077] 1つ以上のレーザの出力は、基板表面に送出するための正確な空間および時間エネルギープロファイルを有していないことが多い。したがって、レーザの出力を形成するためにマイクロレンズを使用するシステムは、基板表面における均一な空間エネルギー分布を生成するために使用される。マイクロレンズのガラスの種類および形状を選択して、基板表面にパルスレーザエネルギーを送出するために必要な光学系列における熱レンズ効果を補償してもよい。

【0064】

[0078] スペックルとして知られている基板表面におけるパルスエネルギーの高周波数変化は、入射エネルギーの建設的および破壊的位相干渉の隣接領域により生成される。スペックルの補償は、１）基板における位相を急激に変化させるための表面音波デバイスが、この急激な変化が１つ以上のレーザパルスの熱処理時間より大幅に速くなるようにするステップと、２）レーザパルスのパルスを照射するステップと、３）レーザパルスの偏光を変化させ、例えば直線偏光されるが、非平行状態において偏光状態（ e ベクトル）を有する、複数の同時または遅延パルスを送出するステップと、を含んでもよい。

【 0 0 6 5 】

電磁放射線の送出

[0079] 図 5 は、１つの実施形態における処理チャンバの領域の断面図であり、この実施形態では、エネルギー源 20 がある一定のエネルギー量を背面 501 から基板 10 のアニーリング領域 12 に送出して、アニーリング領域 12 内のある一定の所望の領域を優先的に融解するようになっている。１つの態様では、アニーリング領域 12 などの基板の１つ以上の画定された領域が任意の所定の時間においてエネルギー源 20 からの放射線に曝露される。１つの態様では、基板 10 の複数の範囲がエネルギー源 20 から背面 501 を通して送出される所望のエネルギー量に連続的に曝露されて、基板の所望の領域の優先的な融解を引き起こす。１つの態様では、アニーリング領域 12 のサイズは、基板 10 の上面 502 上に形成されるダイ（例えば図 1 A のアイテム # 13）または半導体デバイスのサイズと一致するようなサイズに調整される。１つの態様では、アニーリング領域 12 の境界は、各ダイの境界を画定する「切溝」または「けがき」線 10 A 内に嵌まり込むように整列され、サイズ調節される。したがって、連続的に配置されたアニーリング領域 12 間の重複を最小にできることから、エネルギー源 20 からのエネルギーへの曝露量の変化に起因するプロセス変化の量は最小化される。１つの例では、アニーリング領域 12 は約 33 mm × 約 22 mm のサイズである矩形領域である。

【 0 0 6 6 】

[0080] １つの実施形態では、基板 10 は、基板 10 の背面 501 がエネルギー源 20 から送出されるエネルギーを受け入れることを可能にする開口 512 を有する、基板支持体 510 上に形成される基板支持領域 511 に位置合わせされる。基板 10 の背面に放射線を誘導する必要性が支持体 510 に開口を設けることを必要とする。本発明の他の実施形態はリング型基板支持体を必要としない。図 5 を参照すると、エネルギー源 20 から放出される放射線「B」は放出されるエネルギーの一部を吸収するように適合された領域 503 を加熱する。エネルギー源 20 は、基板表面のある一定の望ましい領域を優先的に融解するように電磁エネルギーを送出するようになってよい。この実施形態では、電磁エネルギーの典型的な発生源は、光放射源（例えばレーザ）および／またはマイクロ波、赤外線または近赤外線または UV エネルギー源を含むが、これらに限定されない。１つの態様では、基板 10 は所望の期間内に１つ以上の適切な波長で放射線を放出するレーザからのエネルギーのパルスに曝露される。１つの態様では、エネルギー源 20 からのエネルギーのパルスを調節することにより、アニーリング領域 12 全体にわたり送出されるエネルギー量および／またはパルス期間内に送出されるエネルギー量を最適化して、ある一定の範囲の所望の熱処理を達成する。１つの態様では、レーザ波長を調節して、放射線の大部分が基板 10 上に配置されたシリコン層により吸収されるようにする。シリコンを含有する基板上で実行されるレーザアニーリングプロセスでは、放射線の波長は典型的には約 900 nm より長い、深紫外線（UV）、赤外線（IR）または他の望ましい波長で送出されてもよい。いずれの場合でも、アニーリングプロセスは一般的に、約 1 秒間またはそれ未満等の、比較的短期間内に基板の所定の領域でなされる。

【 0 0 6 7 】

[0081] １つの態様では、エネルギー源 20 からの放出放射線の波長を選択することにより、基板が形成されるバルク材料が、入射する放出放射線への曝露により加熱される上面 502 近傍の範囲に比べて入射放射線に対してより透過性であるようにする。１つの態様では、加熱される領域は、ドーパント材料や埋込みプロセス中に生成される結晶損傷（例え

10

20

30

40

50

ば、結晶欠陥、フレンケル欠陥、空間)を有する材料等の、基板の背面を通して送出されるエネルギーを吸収する材料を含む。一般的に、ドーパント材料は、ホウ素、リンまたは半導体処理に使用される他の通常使用されるドーパント材料であってもよい。1つの実施形態では、基板が形成されるバルク材料集合体はシリコン含有材料であり、放出放射線の波長は約1マイクロメートルより長い。別の態様では、エネルギー20は9.4から10.6マイクロメートル付近に中心を有する主波長域を放出するように適合されたCO₂レーザを含む。さらに別の態様では、エネルギー20は、一般的に約750nmから約1mmである、赤外線領域において波長を送出するようになっている。

【0068】

[0082] 1つの実施形態では、吸収被覆(図示せず)が基板10上のアニーリング領域12全体にわたって配置され、基板の背面を通して送出される入射放射線が基板を通過する前に吸収され得るようにする。1つの態様では、吸収被覆は、チタン、窒化チタン、タンタルまたは他の適切な金属材料等の、金属である。別の態様では、吸収被覆は、炭化ケイ素材料、非晶質の炭素材料またはドーパダイヤモンド様炭素等の炭素を含有する材料または半導体デバイス製造に通常使用される他の適切な材料である。

【0069】

[0083] 1つの態様では、光の2つの波長が基板の所望する領域に送出される。このとき、光の第1波長は所望のアニーリング領域に見られるドーパントまたは他のイオン化結晶の損傷から基板内に自由キャリア(例えば、電子または正孔)を発生するために使用され、発生した自由キャリアは第2波長の基板の背面を通して送出されるエネルギーを吸収する。1つの態様では、第1波長は、「緑色の光」の波長(例えば約490nmから約570nm)および/またはより短い波長である。1つの実施形態では、第1波長は、図5に示される、エネルギー20から基板の反対側にある、第2のエネルギー520から基板の所望の領域に、望ましい出力密度(W/cm²)で送出される。別の実施形態では、2つの波長(例えば、第1および第2波長)は、エネルギー20から基板の背面を通して送出される。さらに別の実施形態では、望ましい出力密度(W/cm²)の2つの波長(例えば、第1および第2波長)は、電磁エネルギーの2つの別個のエネルギー(図示せず)から基板の背面を通して送出される。

【0070】

パルス列アニーリング

[0084] 次世代デバイスの製造の課題に対応するために、複数の電磁放射線のパルスを使用するアニーリングプロセスまたはパルス列アニーリングは幾つかのプロセスにおいて有用である。電磁放射線の複数の同一パルスは基板に送出され、各パルスは、1ミリ秒間(ms)以下の時間で基板表面の幾つかの原子層を準融解温度に近い温度(例えば、シリコン基板では約1300)まで加熱する単一マイクロアニーリングプロセスを達成し、その後、与えられたエネルギーが結晶格子内で完全に消散し、影響を受けた格子層の温度が制御された予熱温度近くより低い温度に戻ることを可能にする。予熱温度は、基板が第1パルスの送出の直前において維持される温度であり、約400から約800の間である。各マイクロアニーリングサイクルでは、結晶格子に結合されないシリコンおよびドーパント原子は、原子半径の数分の1程度で移動する。格子に結合されるシリコンおよびドーパント原子は、それらが送出されるパルスから十分なエネルギーを受けないことから、一般的に移動しない。この方法では、各マイクロアニーリングサイクルは、所望の格子位置に個々の格子間原子およびドーパント原子を移動する。格子間原子またはドーパントが格子位置を満たすため、そのように位置を特定されない他の格子間原子またはドーパントは、結晶格子内の望ましい位置を見つけるまで、基板全体を通して拡散する。この方法では、パルス列アニーリング(以下「PTA」)を使用して、結晶格子内の格子間原子またはドーパントの原子の位置を制御でき、および過剰拡散を生じることなく、前の処理ステップ(例えば埋込みプロセス)の間に形成される格子欠陥を制御可能に修復することができる。このように、PTAは原子の長さ程度で半導体デバイス内の原子の運動を制御するために使用することができるプロセスである。

10

20

30

40

50

【 0 0 7 1 】

[0085] 図 6 A は本発明の 1 つの実施形態によるプロセスを図示したフローチャートである。図 6 B ~ 図 6 D はプロセス 6 0 0 の様々な段階における対象基板の特性を図示している。1 つの実施形態では、基板は、基板表面に複数の電磁エネルギーのパルスを送出することによりアニーリングされてもよく、各パルスは基板の少なくとも一部においてマイクロアニーリングプロセスを実行するように構成される。エネルギー放出は、レーザ、フラッシュランプおよび UV およびマイクロ波源を含む、前述のエネルギー源の任意の集積により発生されてもよい。幾つかの実施形態では、エネルギー放出は上述のとおり短い継続時間のパルスの形を取り、各パルスの継続時間は約 1 n s e c から約 1 0 m s e c の範囲である。各パルスは一般的に、例えば約 1 0 m W から 1 0 W の間の、少なくとも 1 0 ミリワット (m W) の出力レベルで約 0 . 2 J / c m ² から約 1 0 0 J / c m ² のエネルギー密度で送出する。1 つの実施形態では、例えば、各パルスにより送出されるエネルギー密度は約 0 . 5 J / c m ² である。パルスに使用される光の波長を選択して、基板の結晶格子内の原子に最適な運動を引き起こすことができる。本発明の幾つかの実施形態において、エネルギーのパルスは、赤外線スペクトル内にある波長で送出される。他の実施形態は、UV スペクトル内の光または異なるスペクトルからの波長を組み合わせた光を使用する。

【 0 0 7 2 】

[0086] 理論により拘束されないことを意図して、P T A は、電磁放射線の複数のパルスを送出することにより基板内の原子の運動の原子レベルの制御を可能にすると考えられ、この場合、各パルスは完全なマイクロアニーリングサイクルを実行する。基板の表面に送出される、または表面により吸収される電磁放射線の各パルスは、基板表面または表面近傍に存在する原子にエネルギーを提供する。送出されるエネルギーは原子の運動を含み、幾つかの原子は格子内で位置を変える。原子を移動させるか、またはさせないかのいずれであっても、入射エネルギーは全ての方向に、例えば基板の表面全体にわたり横方向に、および基板に垂直方向に、基板材料を通して伝達される。各パルスで送出されるエネルギーは一般的に音波を生成し、この音波は、基板を通して伝搬するエネルギーの波の特性を検出するように構成された、音波 (例えば音声) 検出器または光音波検出器等の検出器により検出できる。検出される特性は振幅、周波数および位相を含んでもよい。信号のフーリエ解析により、フィードバック制御に使用される高温測定方法と同様の監視プロセスを生み出してもよい。生の信号は、図 1 A および 1 B の制御装置 2 1 などの制御装置に提供されてもよく、制御装置は制御信号を発生して基板に送出されるエネルギーを調節するように構成されてもよい。制御装置は各パルスへの電力入力、またはパルスの周波数または継続時間を調節してもよい。

【 0 0 7 3 】

[0087] 本発明の実施形態は、基板の表面に電磁放射線のパルスを与えることにより結晶格子内に個々の原子の僅かな運動を優先的に引き起こす方法を提供する。上述のとおり、放射線は、基板表面の複数の領域に送出されるか、または基板の表面全体に同時に送出されてもよい。放射線の波長および強度は結晶格子内の個々の原子を対象にするように選択されてもよい。例えば、ドーパされた単一結晶シリコン基板は大部分のシリコン原子の結晶格子を有し、幾つかのドーパント原子は格子間位置または結晶格子位置にある。幾つかの場合には、ドーパント濃度およびドーパントを埋め込むプロセスからの損傷結晶の濃度は過剰であってもよい。1 つの実施形態では、電磁放射線のパルスは、格子の 1 つの平面から別の平面にドーパント原子運動の増分を引き起こすことにより、ドーパントおよび損傷結晶の局所的な濃度変化を補正するように設計されてもよい。強度および波長は、ドーパント原子の深さおよび所望の運動量に応じて調節されてもよい。使用されるエネルギーの波長は一般的に、例えば、約 3 c m のマイクロ波から、可視波長を通り、例えば約 1 5 0 ナノメートル (n m) の深紫外線の範囲であってもよい。約 3 0 0 n m から約 1 1 0 0 n m の範囲の波長は、例えば約 8 0 0 n m 未満の波長等の、レーザ用途において使用されてもよい。より長い波長の効果は、基板の表面を照射する緑色の光を備えるキャリア放射線を提供することにより強化されてもよい。電磁放射線のパルスはまた、同様の方式で基板

表面上に形成されるシリコン格子内のシリコン原子運動の増分を引き起こすように設計されてもよい。このような放射線の複数のパルスを送出することは、送出されるパルスの数に応じた程度の原子の制御可能な運動をもたらす。したがって、埋込みプロセスから表面損傷および範囲の末端損傷などの結晶格子の損傷を選択的に修復するステップと、および格子内のドーパント原子の局所的な濃度および分布を選択的に調節することが可能になる。

【 0 0 7 4 】

[0088]ステップ 6 0 2 では、レーザまたはフラッシュランプ放射などの電磁放射線のパルスを使用して基板を照射してもよい。パルスは 1 0 n s e c から約 2 0 m s e c 間の継続時間を有してもよい。基板表面に入射する各パルスにより結晶格子の振動が発生し、この振動が基板を通して伝搬する。パルスの間隔が十分長い場合、振動エネルギーは結晶格子内で放散され、熱として放射される。基板の表面に約 $0.2 \text{ J} / \text{cm}^2$ から約 $100 \text{ J} / \text{cm}^2$ の間のエネルギー送出するパルスにより結晶格子内に与えられる振動エネルギーは、熱として放散し、パルスの終了後に約 1 マイクロ秒間 ($\mu \text{ s e c}$) 以内に放射されてもよい。パルスの間隔が個々のパルスにより送出される熱を放散するのに必要とされる時間より短い場合、格子内に熱が蓄積され、格子の温度が上昇する。この状態は標準的な急速熱アニーリングまたはスパイクアニーリングに近く、この状態では、基板は基板の融解点を下回る温度まで加熱されるが、格子原子の拡散および再配列を可能にするには十分高い。従来の熱アニーリングプロセスでは、所望の拡散長さが極めて小さい（例えば僅か数ナノメートル）場合、原子の平均拡散長を制御するのに苦労している。現在の従来の急速熱アニーリング（RTA）システムは、約 2.5 秒間より長い期間にわたってエネルギーを送出できるのみである、ランプおよびサポート回路を使用する。熱伝達時間、すなわち熱が基板の前面から背面に拡散するのに要する時間は 2 0 m s e c 程度である。したがって、従来の RTA チャンバは、送出されるエネルギーが基板全体を加熱して、基板の全ての範囲内のドーパントおよび他の原子の不要な拡散を引き起こすことから、45 nm または 32 nm およびより小さいノードデバイスに対しては拡散プロセスを適当に制御することができない。また、送出されるパルスの間隔が十分長い場合、各パルスの相加効果が基板温度を上昇させず、その結果、各パルスの熱効果は、パルスの継続時間および強度に応じて、基板の表面のすぐ下の範囲、例えば、表面から約 100 オングストロームまたはそれより下までの範囲に局所化される、と考えられている。各パルスは同一エネルギーを送出することが好ましいが、幾つかの実施形態では、例えば所望のパターンを増加または減少する等の所定の方法に従って変化するエネルギーを有するパルスを送出することが有利な場合がある。

【 0 0 7 5 】

[0089]幾つかの実施形態では、1 0 n s e c のパルスに続いて、基板表面にエネルギーが送出されない（例えば「休止」時間）1 m s e c またはそれ以上の間隔があってもよい。図 10 に示されるとおり、1 つの実施形態では、一連のパルス 1 0 0 0 が送出されることが望ましい。この実施形態では、大きさ E_1 および継続時間 t_1 を有する電磁エネルギーの単一パルスまたはパルス 1 0 0 1 が基板表面に送出され、続いて、基板表面にエネルギーが送出されない継続時間 t_2 を有する「休止」期間 1 0 0 2 があり、その後次のパルス 1 0 0 1 が受け取られる。1 つの実施形態では、継続時間 t_1 は、約 1 m s e c から約 1 0 m s e c の間であり、継続時間 t_2 は約 1 m s から 2 0 m s の間である。1 つの実施形態では、アニーリングプロセスの間に送出される各パルス 1 0 0 1 は同一パルス継続時間内に同一量の総エネルギーを送出する。図 10 を参照すると、エネルギー 1 0 0 1 の単一パルスは方形波パルスとして示されるが、この形状は、本明細書に記載される本発明の範囲を制限することを意図するものではない。なぜなら、送出されるエネルギーの形状は三角形、ガウス形、または任意の他の望ましい形状であり得るからである。

【 0 0 7 6 】

[0090]温度または温度勾配の従来の定義は、小数の格子平面または原子のみが短いエネルギーパルスにより影響を受けることから、45 nm および 32 nm デバイスノードに対しては所望のアニーリングの深さにおけるそれら温度の意味を失うことに留意すべきである

。本発明による電磁放射線のパルスを受ける基板の表面近傍の局所的な温度は、結晶格子内の小数の原子の振動により生じるとき、300 から1400 に瞬間的に上昇する場合がある。他の実施形態では、フラッシュランプからの光パルスが使用されてもよく、ここでは、約 0.2 J/cm^2 から約 100 J/cm^2 の間のエネルギーパルスが約 10 ns から約 10 msec の期間内に送出されてもよい。

【0077】

[0091]図6Bはドーブ領域113を有する基板を図示している。埋込みの直後およびアニーリングの前には、ドーブ領域113はドーバント原子またはイオン650の埋め込み層を有する。この層は、イオンを埋め込むプロセスにより生成され、一般的に結晶格子内の原子分布を生成し、原子の最高濃度が基板の表面近傍にあり、基板内のより深い部分の濃度はより低くなる。層650は領域113内の最高ドーバント濃度の位置を表す。領域113は埋込みに先立って非晶質化されている場合、埋込層650のすぐ上および下の領域113の層は非晶質状態であってもよい。領域113が埋込みに先立って非晶質化されていない場合、領域113のすぐ下の層は実質的に整列結晶格子であるのに対して、埋込層650のすぐ上の領域113の層は結晶格子構造を通るドーバント原子の強制的な通過により生じる多数の結晶欠陥を呈する。いずれの場合でも、アニーリングの目的は、領域113の結晶構造体を再整列し、結晶格子の正規の位置に領域113全体にわたってドーバント原子を分散し、領域113の格子構造を再結晶化または整列することである。このようなアニーリングはドーバント原子を活性化し、領域113に適切に電子または正孔を供給し、格子欠陥から生じる領域113の抵抗を低下させる。

【0078】

[0092]幾つかの実施形態では、複数のパルスを使用して結晶格子内において所望の効果をj得る。10から100, 000の数の複数のパルスを使用して、ほぼ単一の格子平面またはほぼ1つの原子間距離から、多数の格子または多数の原子間距離までの範囲の原子の運動を発生してもよい。1つの実施形態では、約30から約100, 000のパルスの間の少なくとも30のパルスを使用して基板をアニーリングする。別の実施形態では、約50から約100, 000のパルスの間の少なくとも50のパルスを使用して基板をアニーリングする。別の実施形態では、約70から約100, 000のパルスの間の少なくとも70のパルスを使用して基板をアニーリングする。別の実施形態では、約100から約100, 000のパルスの間の少なくとも100のパルスを使用して基板をアニーリングする。別の実施形態では、約10, 000から約70, 000パルスの間の約50, 000のパルスを使用して基板をアニーリングする。パルスの数は一般的に、アニーリングプロセスがj終点(それ以上アニーリングが実施されない点)に到達することから、約100, 000未満である。上述のとおり、各パルスは完全なマイクロアニーリングサイクルを達成する。各パルスは単に、個々の格子平面の分離距離より短い距離で幾つかのドーバントまたはシリコン原子の運動を引き起こすのに十分強力であり、この結果、活性化の僅かな増分または結晶修復をもたらせてもよい。パルスエネルギーを基板内で完全に放散させることにより、次のパルスの照射の前に原子の運動を停止させる。この方法でパルスの数を調節することにより、結晶格子内の原子の拡散および再配列の制御が可能になる。

【0079】

[0093]基板の表面における入射電磁放射線の効果は格子内の原子に運動エネルギーを与えることであり、放射線は基板を通して伝達される。本発明の別の実施形態は、格子振動の音響結果を検出することにより、基板上の放射線の効果を監視することを提供する。図6Cおよび図6Aのステップ604は、基板100から放射する音波652により表わされる、基板の音響応答を監視することを図示している。音響応答は、振動エネルギーが基板において吸収される度合いを表示し、これはドーバントおよび格子間に位置する原子の運動に関する幾つかの情報を提供する。格子秩序が増加すると、格子欠陥は減少し、原子の再分散は減少し、基板の音響応答は、入射エネルギーを吸収する傾向からより多くのエネルギーを伝達する傾向に変化する場合がある。このように、終点はステップ606において検出されてもよく、この終点を超えるとほとんどアニーリングが発生しない。1つの実施形態

では、処理チャンバ内に音波検出器 6 5 4 を配置することにより、電磁放射線パルスが格子内に音波を生成するとき、基板の音響応答の音を測定する。この場合、音波検出器 6 5 4 を基板の表面に隣接して位置合わせして、電磁エネルギーパルスの送出により生成される音波を検出するようにしてもよい。

【 0 0 8 0 】

[0094] 別の実施形態では、図 6 E に概略的に図示されるとおり、チャンバ内に光音波検出器を配置して、入射電磁パルスにより基板の表面から反射する光ビーム上に誘発される音波を測定してもよい。幾つかの実施形態では、音響応答は、パルスが送出される基板の同一表面から測定されてもよく、幾つかの実施形態では、基板がウェハである場合、基板の異なる面（例えば、反対側）上で測定されてもよい。図 6 E は、1 つの実施形態に従って電磁エネルギーパルスが基板表面に送出されるとき、基板 1 0 0 上の音響応答を検出するのに使用される光音波検出器を図示している。放射源 6 5 6 は、基板 1 0 0 のデバイス側に向かって低出力電磁エネルギー 6 6 0 A を放射し、検出器 6 5 8 は反射された放射線 6 6 0 B を受け取る。基板 1 0 0 により受け取られる電磁パルスは基板 1 0 0 の表面の短い継続時間の変位をもたらし、これは次に、反射エネルギー 6 6 0 B に影響を与える。次にこの反射光を検出器 6 5 8 により検出し、分析し、アニーリングの進行に伴い受け取られたエネルギーに対する基板 1 0 0 の応答の変化量を監視するために分析してもよい。結晶構造が変化するとき、基板の音響応答が変化し、終点は図 6 A のステップ 6 0 6 において検出されてもよい。図 6 F は基板の背面から音響効果を監視する光音波検出器の代替の実施形態である。同様に検出器を採用して、任意の表面または側面および任意の好適な角度からの基板の反射率、透過率または吸収率の変化を検出してもよい。

10

20

【 0 0 8 1 】

[0095] 他の実施形態では、前処理プロセスステップにおいて低エネルギーパルスを使用して、所望の格子修復およびドーパントの再構成を達成するのに必要なエネルギー量を決定するのに役立ててもよい。このプロセスシーケンスは図 7 A ~ 図 7 E に図示される。ステップ 7 0 2 では、低エネルギーパルスは図 7 B に図示されるとおり、基板の表面上に誘導される。パルス 7 5 0 の強度は、基板 1 0 0 のドーパ領域 1 1 3 をアニーリングするのに必要な強度よりかなり小さい強度であってもよい。パルス 7 5 0 は、基板における音響応答を生成し、この応答はステップ 7 0 4 において監視され、記録されてもよい。音波検出器 7 5 2 は、図 7 C に図示されるとおり、基板からの音響応答を記録するように配置されてもよい。ステップ 7 0 6 では、音響応答の解析は、アイテム 7 5 4 により図 7 C において概略的に表わされているアナライザにより実行されてもよい。アナライザ 7 5 4 はコンピュータを備えてもよく、このコンピュータは音波信号を受け取り、信号を検査し、解析し（すなわち信号の意味のあるパターンを強調する）、また受け取ったエネルギーが所望の範囲内にない場合、以後のパルスのエネルギーの制御またはオペレータへの警告などの幾つかの出力を提供するように構成される。パルス 7 5 0 は基板 1 0 0 をアニーリングしないが、音響応答は、アニーリングに必要とされるエネルギーパルスの正確な特性を示す検出可能な特徴を有する。上述のとおり、より大きい結晶の非整列またはより深い領域の非整列を有する基板は、より大きな入射エネルギーを吸収および放散し、より大きな結晶の整列を有する基板はより大きな入射エネルギーを伝達し、様々な音響応答を生み出す。解析により、ステップ 7 0 8 において送出されるパルス 7 5 6 に最適な強度および数（図 7 D）を明らかにして、所望の結果を達成することができる。ステップ 7 1 0 において、第 2 グループのパルスの送出が監視され、任意選択的に終点検出 7 1 2 により達成されてもよい。終点が図 6 A および 7 A において到達された後、領域 1 1 3 は最適にアニーリングされ、埋込み層 6 5 0 はドーパントが結晶格子に組み込まれると消滅する。

30

40

【 0 0 8 2 】

フラッシュランプ装置

[0096] 図 8 A は本発明の 1 つの実施形態による装置を図示している。八角形の外壁 8 0 2 を有する本体部分 8 0 0 が設けられている。本体部分 8 0 0 の第 1 端 8 1 0 は基板ホルダ 8 0 4 に結合されている。基板ホルダ 8 0 4 は、基板の装着および取外しを可能にする

50

ように構成される、ヒンジ形蓋をまたは基板を交換するための側面開口を備えてもよく、どちらも図 8 A または 8 B には示されていない。基板は基板ホルダ 8 0 4 を使用して所定の位置に保持されてもよく、このホルダは静電手段、真空手段、クランプ、ベルヌーイチャッキング、空気浮上、ピン支承、または音響手段により操作されてもよい（これらは図示されていない）。図 8 B を参照すると、反射ライナ 8 0 6 が本体部分 8 0 0 の外壁 8 0 2 の内面上に配置されてもよい。好ましくは、基板ホルダ 8 0 4 は、本体部分 8 0 0 と実質的に半径方向に整列する位置に基板 8 0 8 を保持するように構成され、これにより基板 8 0 8 の最も均一な照射を支援する。基板ホルダ 8 0 4 は任意の向きまたは状態に基板 8 0 8 を保持するように構成されてもよく、これには、実質的に平らな向きまたは凸状または凹状の湾曲部などの変形された向きを含む。基板ホルダ 8 0 4 はまた、処理中に基板 8 0 8 に熱エネルギーを送出することにより、基板 8 0 8 のバルク温度を制御するように構成されてもよい。このような熱エネルギーは、基板の背面に接触する基板ホルダ 8 0 4 の表面を加熱または冷却することにより送われてもよい。加熱または冷却は、基板ホルダを通して加熱または冷却流体を循環する等の、当業者には公知の手段により達成されてもよい。バックグラウンドまたはバルク熱エネルギーはまた、加熱ランプ、冷却ガス等々の任意の従来の非接触手段により送われてもよい。例えば、基板 8 0 8 は、基板 8 0 8 と基板ホルダ 8 0 4 との間が接触しないように、基板 8 0 8 にクッションを提供する冷却ガスを用いて、静電力または空気圧または真空によって所定の位置に保持されてもよい。基板 8 0 8 は個別にまたは基板ホルダ 8 0 4 と組み合わせて、例えば磁氣的結合または機械的回転によって、回転エネルギーを受けてもよい。

10

20

【0083】

[0097]再度図 8 A を参照すると、放射アセンブリ 8 1 2 は本体部分 8 0 0 の第 2 端 8 1 4 に結合されている。放射アセンブリ 8 1 2 は、フラッシュランプから広帯域アニーリング電磁エネルギーを本体部分 8 0 0 に誘導し、次にエネルギーを基板 8 0 8 上に誘導するようにして、複数のフラッシュランプを収容して構成される。図 8 C を参照すると、放射アセンブリ 8 1 2 の側面図が図示されており、トラフ反射体 8 1 8 内に収容された複数のフラッシュランプ 8 1 6 が示される。トラフ反射体 8 1 8 は放射アセンブリ 8 1 2 の後面 8 2 0 に沿って並べられている。後面 8 2 0 は、放射アセンブリ 8 1 2 の側壁 8 2 4 から延びる線が交わる点 8 2 2 に中心を置く円弧を近似するように構成される。放射アセンブリ 8 1 2 は、側壁 8 2 4、後面 8 2 0、およびトラフ反射体 8 1 8 を覆う反射ライナ 8 2 6 を有してもよい。放射アセンブリ 8 1 2 はまた、レンズ開口 8 3 0 内に配置されるレンズ 8 2 8 を有して、放射アセンブリ 8 1 2 から、電磁エネルギーを本体部分 8 0 0 を通して基板 8 0 8 上に誘導してもよい。レンズ 8 2 8 は、平坦または凸状または凹状の表面を有する、単レンズまたは複合レンズであってもよい。レンズ 8 2 8 はまたフレネルレンズであってもよく、また網目状、縞状または切子面状であってもよい。レンズ 8 2 8 は、放射アセンブリ 8 1 2 のレンズ開口 8 3 0 と本体部分 8 0 0 の第 2 端 8 1 4 との間の接合部を占有する。幾つかの実施形態では、2 つ以上のレンズが使用されてもよい。他の実施形態では、放射アセンブリ 8 1 2 はフラッシュボックスであってもよい。

30

【0084】

[0098]図 8 D はレンズ開口 8 3 0（図 8 C）を通して見られる放射アセンブリ 8 1 2 を図示している。フラッシュランプ 8 1 6 およびトラフ反射体 8 1 8 は放射アセンブリ 8 1 2 の後面 8 2 0 上に見ることができる。この透視図はまた後面 8 2 0 の円弧の形を図示している。図 8 E は本発明の 1 つの実施形態による 1 つのトラフ反射体およびフラッシュランプアセンブリの等角図である。フラッシュランプ 8 1 6 は円柱形状であってもよく、トラフ反射体 8 1 8 内に配置されてもよい。散乱によるエネルギー損失を最小にするために、トラフ反射体 8 1 8 の断面を放物線状にしてもよい。フラッシュランプ 8 1 6 は電極 8 3 2 により電力を供給され、支持体 8 5 0 によりトラフ反射体から間隔を空けている。各フラッシュランプは別個の電源により電力を供給されてもよく、フラッシュランプ群をまとめて、単一電源により電力を供給してもよい。反射ライナ 8 2 6 は、放射された光がトラフ反射体 8 1 8 内に反射し、レンズ 8 2 8 に向かって放射アセンブリ 8 1 2 内に戻るのを

40

50

容易にする。図 8 F は本発明の別の実施形態によるトラフ反射体 8 5 2 の等角図である。トラフ反射体 8 5 2 は一般的に、トラフの中心の下方の突出部 8 5 4 を除いて、図 8 E のトラフ反射体 8 1 8 と同一の構成要素を特徴とする。突出部はフラッシュランプ 8 1 6 から発散する光をランプから離れる方向に反射するように送り、これにより、反射光がランプ 8 1 6 を通って逆に進まないようにするのに役立つ。1 つの実施形態では、突出部 8 5 4 は伸開線を形成し、内旋状の放物線プロファイルを有するトラフ反射体 8 5 2 をもたらず。他の実施形態では、トラフ 8 5 2 は特定の方向に反射光を誘導するように構成される内旋状の不規則プロファイルを有してもよい。

【 0 0 8 5 】

[0100] 図 8 C を再度参照すると、放射アセンブリ 8 1 2 に結合されて、フラッシュランプ 8 1 6 に電力を供給する電力システムが示される。充電回路 8 3 6 および点灯回路 8 3 8 に結合されたキャパシタ 8 3 4 が示される。このように、キャパシタはスイッチ 8 4 0 を使用して充電および放電できる。電源 8 4 2 はキャパシタ 8 3 4 を充電するために示され、制御装置 8 4 4 はスイッチを操作するために示される。スイッチ 8 4 0 はキャパシタ 8 3 4 を充電および放電するために制御装置 8 4 4 により操作されてもよい。フラッシュランプ 8 1 6 は点灯リード 8 4 8 により電力を供給される。点灯リード 8 4 8 の長さが異なるためにフラッシュランプ 8 1 6 への不均一な電力送出および最適ではないフラッシュタイミングをもたらし場合があることから、分電装置 8 4 6 を通して放電キャパシタ 8 3 4 を放電するのが有利である。分電装置 8 4 6 は、必要に応じて、点灯リード 8 4 8 を通してフラッシュランプ 8 1 6 に送出される電力を平衡化する。簡略化するために、単一組の充電およびファイヤリング回路が図示されるが、上述のとおり、複数の回路を使用して 1 つ以上のフラッシュランプ 8 1 6 を放電してもよい。より多くの回路を使用することはフラッシュランプ 8 1 6 に対してファイヤリングパターンの最適化を容易にし、毎回全てのランプを点灯することなく装置の操作を可能にすることによりフラッシュランプの耐用年数を延ばす。同様に、複数のキャパシタを並列に使用して大きな電荷を充電および放電することを可能にしてもよく、複数の回路を追加して採用することにより、フラッシュランプに使用するパルス列を生成してもよい。最終的に、点灯回路に選択的にインダクタ（図示せず）を含むことにより、フラッシュランプ 8 1 6 を通して放電される電力パルスの形状を調節してもよい。小電流でフラッシュランプを事前にイオン化するための回路（図示せず）を使用して、放射アセンブリのフラッシュランプの出力を調節してもよい。

【 0 0 8 6 】

[0101] 1 つの実施形態では、複数のフラッシュランプが放射アセンブリ 8 1 2 などの放射アセンブリ内に配置される。幾つかの実施形態では、複数のフラッシュランプは 2 つのフラッシュランプ群を備え、各群は図 8 D に示される実施形態と同様に構成される。1 つの実施形態では、2 つのフラッシュランプ群を備え、各群は図 8 D に示される実施形態と同様に構成される。1 つの実施形態では、複数のフラッシュランプは 2 つのフラッシュランプ群を備え、フラッシュランプの各群は 1 8 のフラッシュランプを備える。幾つかの実施形態では、複数のフラッシュランプは、図 8 C の 1 つのランプからレンズ 8 2 8 に引かれた線が別のランプに影響を与えないように、千鳥構成を備える群に構成されてもよい。別の実施形態では、フラッシュランプは高密度の平坦な線形配列を備えてもよい。フラッシュランプは放物線状の反射体トラフ、内旋状の放物線状の反射体トラフ、内旋状の不規則な反射体トラフ、またはこれらの任意の組み合わせで配置されてもよい。他の実施形態では、3 つ以上のフラッシュランプ群が使用されてもよい。

【 0 0 8 7 】

[0102] 図 9 A はフラッシュランプ装置 9 0 0 の代替の実施形態を図示している。本体部分 9 0 2 は一端に基板ホルダ 9 0 4 を、他端に放射領域を備えている。放射領域 9 0 6 は本体部分 9 0 2 の内部範囲の全体にわたり配置されたフラッシュランプ 9 0 8 を特徴とする。各フラッシュランプ 9 0 8 は本体部分 9 0 2 の少なくとも 1 つの側面（例えば 2 つが示される）を貫通するように構成される。本体部分 9 0 2 の断面は、六角形、八角形、正方形または任意の有利な形状であってもよい。フラッシュランプは本体部分 9 0 2 の側面

の各対につき 1 つ配置されてもよく、または側面の各対につき 2 つ以上のフラッシュランプが配置されてもよい。フラッシュランプ 908 は、本体部分内での間隔の不一致を回避するために、本体部分 902 の長さに沿って長手方向に間隔を空けてもよい。代替として、フラッシュランプ 908 は間隔の不一致を回避するために、放射領域 906 の一部の範囲にのみに及ぶように構成されてもよい。受板 910 および基板ホルダ 904 は本体部分 902 に密着して結合され、フラッシュランプ 908 からのエネルギーに曝露されるとき、基板または装置材料とのアーク放電または不要な反応を招く恐れのある、大気ガスの侵入を防止する。同様の電力回路および基板ホルダは、図 8A ~ 8F に図示されるとおり、代替の実施形態において提供されてもよい。図 9B は装置 900 の透視図を示している。基板ホルダ 904 の密封部分はフラッシュランプ 908 の内部配置を図示するために除去されている。上述の実施形態と同様に、本体部分 902 の内側面、受板 910 および基板ホルダ 904 の露出面は反射性材料に覆われている。フラッシュランプ 908 の任意の配置を使用して本体部分 902 にエネルギーを送出してもよいことに留意すべきである。

10

20

30

40

50

【0088】

[0103] 図 8A ~ 図 9B に図示されるフラッシュランプ装置は、反射ライナに装着できる任意の有利な材料から構成されてもよい。例えば、本体部分 800 および 902 の外面、および放射アセンブリ 812 (トラフ反射体 818 を含む) の外面および受板 910 はニッケルなどの金属から構成されてもよい。これらの要素の内面に配置されている反射性ライニングは、銀などの反射性金属またはクロロフルオロカーボンポリマまたは同様の材料などの反射性ポリマであってもよい。壁面は、強制的な流れまたは自然対流を用いた、冷却フィンを備えるまたは備えない、冷却流体であってもよい。さらに、フラッシュランプはまた、ジャケットとフラッシュランプとの間の環状領域を通る強制的な流れにより流体冷却されてもよい。フラッシュランプ管はランプにより放射されるスペクトルの不要な部分を除去するためにドーピングされてもよい。例えば、管は、放出される放射線に対して UV コンポーネントを除去するために、 Ce^{3+} または Ce^{4+} 等のセリウムイオンをドーピングされてもよい。

【0089】

[0104] 動作において、電磁エネルギーが伝搬する空間の組成を制御することが有利である。高真空は有利であるが維持するのは困難であり、装置に大気ガスの漏出をもたらす場合がある。銀の内部ライニングを特徴とする実施形態では、大気ガス中の微量の硫黄化合物は反射性の銀のライニングを劣化させることになる。代替として、装置は、窒素またはアルゴンなどの、非反応性ガスで満たされてもよい。このようなガスは光源からのエネルギーを吸収することを可能な限り回避するように選択されなければならない。加えて、ガスは、装置の内側でのアーク放電の可能性を最小化するために、基板上で材料と反応してはならず、容易にイオン化されてはならない。装置へのガス送出を特徴とする実施形態では、ガス送出システムが提供されるが図には示されていない。

【0090】

[0105] 幾つかの実施形態では、様々な波長の光を送出して結晶格子内のかなり多くの原子を励起することが有利である。2 つのレーザからの電磁パルスを組み合わせて、基板格子に対する特定の調節を達成するのに有利な任意のパターンを形成してもよい。例えば、パルスは交互にされてもよくまたはグループとして交互にされてもよい。2 つの異なるレーザからのパルスはまた、基板の様々なゾーンに同時に照射されてもよい。レーザはまた、任意の有利な配置でフラッシュランプに組み合わせられてもよい。マイクロ波から、赤外線および可視光線を通り、UV までの放射線の波長が使用されてもよい。

【0091】

[0106] 幾つかの実施形態では、複数の放射源の群を使用して電磁放射線を送出することが有利である場合もある。1 つの実施形態では、2 つの群のフラッシュランプが使用されてもよい。複数の放射源の群を同時に起動して、全ての放射源から単一パルスを発生するか、または放射源を任意の有利なパターンで起動してもよい。例えば、2 つの放射源または 2 つの放射源の群を特徴とする実施形態は、交互のパターンで 2 つの放射源または 2 つ

の放射源の群を起動することを含んでもよい。このような構成は、電力送出回路の充電および放電を簡略化してもよい。

【0092】

実施例

[0107] 200 オングストローム接合層の P T A 処理は、有用な結果を生み出すことが予測されるであろう。250 e V のエネルギーで 10^{15} ドーパント原子の分量を埋め込んだ後に、532 nm レーザ光の1000のパルスがパルス列で送出されてもよい。各パルスが 0.3 J/cm^2 のエネルギー密度、約1 msec の継続時間で、および20 msec の休止継続時間により分離されて送出されると、アニーリング後の接合部のシート抵抗率は約400 Ω/cm^2 未満であると予測される。500 e V の埋込みエネルギーと同じ事例では、アニーリング後に、一般的に200 Ω/cm^2 未満のシートの抵抗率を得ることが予測される。

10

【0093】

[0108] 例えば、250 e V のエネルギーでオクタデカボラン前駆体から 2×10^{15} のホウ素原子の分量を埋め込んだ後、P T A 処理は、1秒間当たり5パルスで、基板に送出される30～20ナノ秒、532 nm のレーザ光のパルスで実行され、各パルスは 0.234 J/cm^2 の密度で約150ミリジュール (mJ) のエネルギーを保有し、P T A 処理の後に5370 Ω/cm^2 の抵抗率をもたらす。1000パルス後、抵抗率は428 Ω/cm^2 に低下し、38, 100パルス後は、401 Ω/cm^2 に低下する。各々が 0.258 J/cm^2 の密度で約65 mJ のエネルギーを送出するパルスを使用する同様のアニーリングプロセスは、30パルス後に461 Ω/cm^2 、1, 000パルス後に391 Ω/cm^2 および100, 000パルス後に333 Ω/cm^2 の抵抗率を達成した。

20

【0094】

[0109] 上述の内容は本発明の実施形態に関するが、本発明の他のおよびさらなる実施形態が本発明の基本的範囲から逸脱することなく考案されてもよい。例えば、上記説明は一般的に半導体基板を含むが、例えばフォトリソグラフィ基板などの他の種類の基板が、これらの装置および方法を使用して処理されてもよい。

【図面の簡単な説明】

【0095】

【図1A】本発明の1つの実施形態を図示する等角図である。

30

【図1B】図1Aの装置の概略側面図である。

【図2A】本発明の1つの実施形態によるデバイスの断面図である。

【図2B】本発明の1つの実施形態によるデバイスの断面図である。

【図2C】本発明の1つの実施形態によるデバイスの断面図である。

【図2D】本発明の1つの実施形態によるデバイスの断面図である。

【図2E】本発明の1つの実施形態によるデバイスの断面図である。

【図3A】本発明の実施形態によるドーパントおよび結晶欠陥の濃度対深さのグラフである。

【図3B】本発明の実施形態によるドーパントおよび結晶欠陥の濃度対深さのグラフである。

40

【図3C】本発明の実施形態によるドーパントおよび結晶欠陥の濃度対深さのグラフである。

【図4A】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4B】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4C】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4D】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4E】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4F】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図4G】本発明の実施形態を図示するエネルギーパルスのグラフである。

【図5】本発明の実施形態によるシステムの概要図である。

50

【図 6 A】本発明の実施形態によるフローチャートである。

【図 6 B】本発明の実施形態による、図 6 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 6 C】本発明の実施形態による、図 6 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 6 D】本発明の実施形態による、図 6 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 6 E】本発明の実施形態により構成される装置を示している。

【図 6 F】本発明の実施形態により構成される装置を示している。

【図 7 A】本発明の実施形態によるフローチャートである。

【図 7 B】本発明の実施形態による、図 7 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 7 C】本発明の実施形態による、図 7 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 7 D】本発明の実施形態による、図 7 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 7 E】本発明の実施形態による、図 7 A に示されるプロセスの段階における状態を概略的に示している、基板の断面図である。

【図 8 A】本発明の実施形態による装置の図である。

【図 8 B】本発明の実施形態による装置の図である。

【図 8 C】本発明の実施形態による装置の図である。

【図 8 D】本発明の実施形態による装置の図である。

【図 8 E】本発明の実施形態による装置の図である。

【図 8 F】本発明の実施形態による装置の図である。

【図 9 A】本発明の実施形態による別の装置の図である。

【図 9 B】本発明の実施形態による別の装置の図である。

【図 10】本発明の実施形態によるエネルギーパルスを示すグラフである

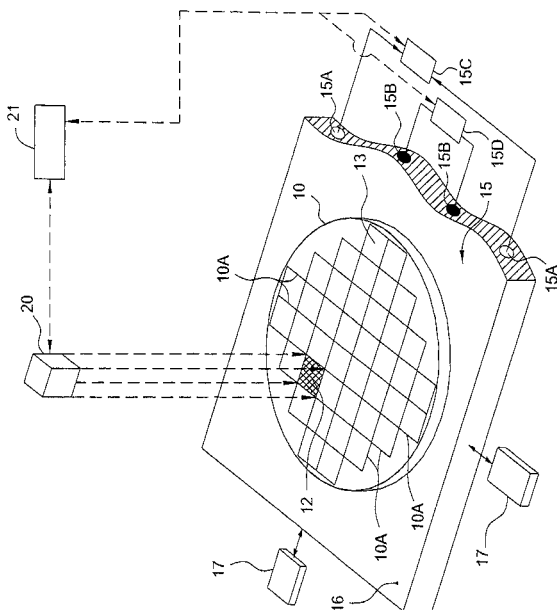
【符号の説明】

【0096】

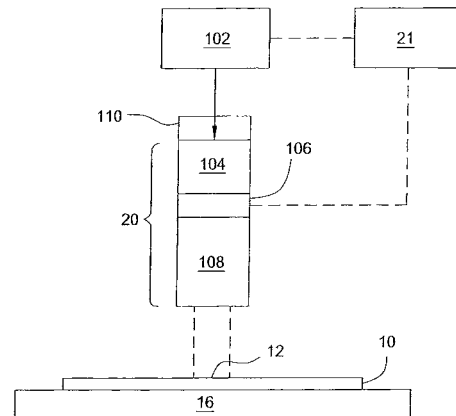
A ... ステップ、B , ‘ ‘ B ’ ’ ... 放射線、C₁ ... 曲線、C₂ ... 曲線、D₁ ... 接合深さ、D₂ ... 深さ、E₁ ... エネルギー、E₁ ... 大きさ、F₁ ... 周波数、F₂ ... 周波数、F₃ ... 周波数、F₄ ... 周波数、Q₁ ... 熱流、Q₂ ... 吸収されるエネルギー、Q₃ ... 熱損失、Q₄ ... 熱損失、t ... 期間、T₁ ... 温度、t₁ ... 継続時間、t₂ ... 時間、T₀ ... 温度、10 ... 基板、10A ... 線、12 ... アニリング領域、13 ... ダイ、15 ... 熱交換デバイス、15A ... 抵抗加熱素子、15B ... 流体チャネル、15C ... 温度制御装置、15D ... 超低温冷却器、16 ... 基板支持体面、17 ... 従来の電気アクチュエータ、20 ... エネルギー源、21 ... 制御装置、100 ... 基板、102 ... 電源、104 ... エネルギー発生器、106 ... スイッチ、108 ... 光学アセンブリ、110 ... キャパシタ、113 ... 領域、200 ... 電子デバイス、201 ... ドープ領域、201A ... ドープ領域、201B ... ドープ領域、202 ... 領域、203 ... 経路、205 ... 表面、210 ... 改質範囲、211 ... 非改質範囲、215 ... ゲート、216 ... ゲート酸化層、221 ... 基板バルク材料、225 ... 被覆、226 ... 被覆、401 ... パルス、401A ... パルス、401B ... パルス、402 ... セグメント、402B ... パルス、403 ... セグメント、403A ... セグメント、403B ... セグメント、403C ... セグメント、404 ... セグメント、501 ... 背面、502 ... 上面、503 ... 領域、510 ... 支持体、511 ... 基板支持体領域、512 ... 開口、520 ... 放射源、600 ... プロセス、602 ... ステップ、604 ... ステップ、606 ... ステップ、650 ... 層、652 ... 音波、654 ... 音波検出器、656 ... 放射源、658 ... 検出器、660A ... 低出力電磁エネルギー、660B ... 反射される放射線、702 ... ステップ、704 ... ステップ、706 ... ステップ、708 ... ステップ、710 ... ステップ、712 ... ステップ、750 ... パルス、752 ... 音波検出器、754 ... アナライザ、756 ... パルス、800 ... 本体部分、802 ... 外壁、804 ...

基板ホルダ、806...反射ライナ、808...基板、810...第1端、812...放射アセンブリ、814...第2端、816...フラッシュランプ、818...トラフ反射体、820...後面、822...点、824...側壁、826...反射ライナ、828...レンズ、830...レンズ開口、832...電極、834...キャパシタ、836...充電回路、838...点灯回路、840...スイッチ、842...電源、844...制御装置、846...分電装置、848...リード、850...支持体、852...トラフ反射体、854...突出部、900...装置、902...本体部分、904...基板ホルダ、906...放射領域、908...フラッシュランプ、910...受板、1000...一連のパルス、1001...パルス、1002...休止期間

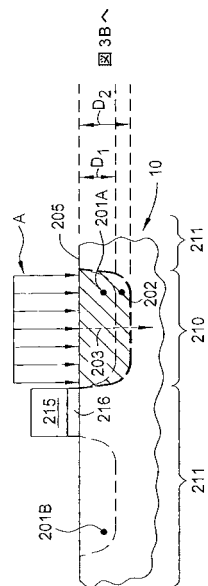
【図1A】



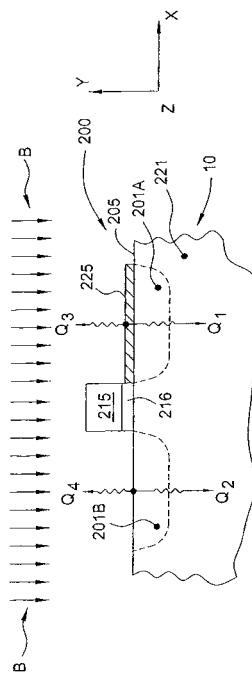
【図1B】



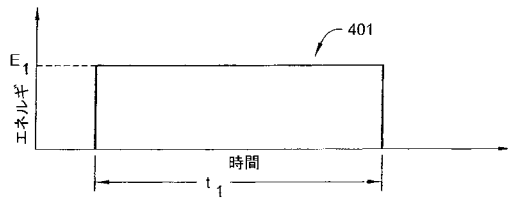
【 図 2 B 】



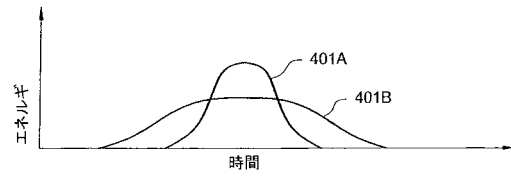
【 図 2 D 】



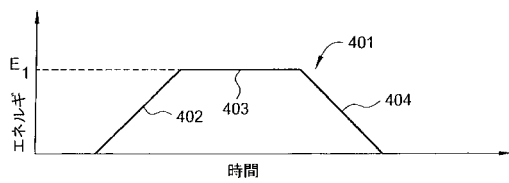
【図 4 A】



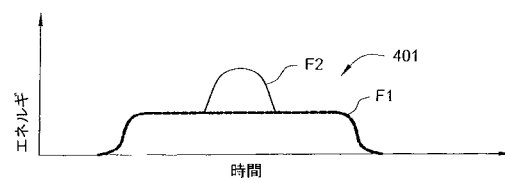
【図 4 B】



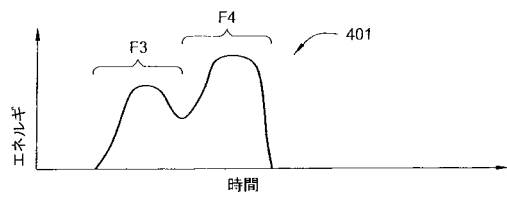
【図 4 C】



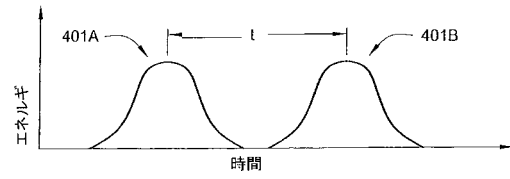
【図 4 D】



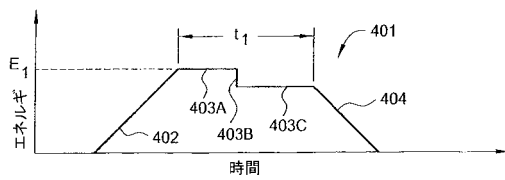
【図 4 E】



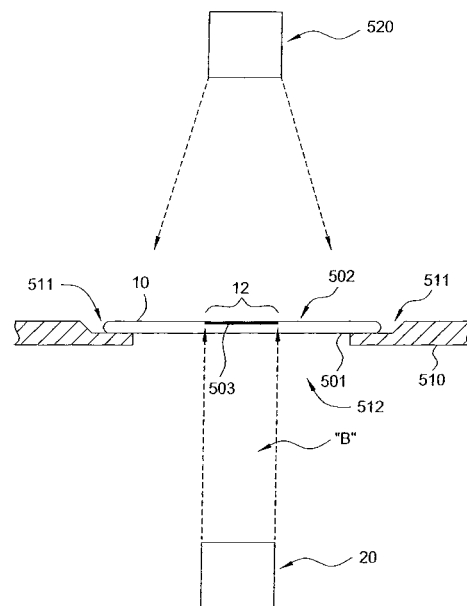
【図 4 F】



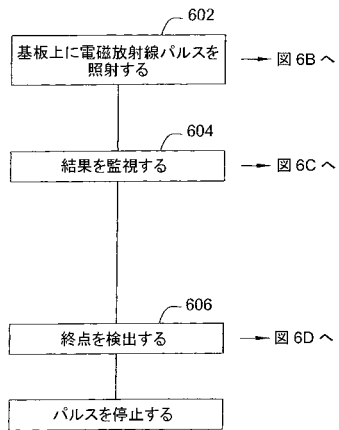
【図 4 G】



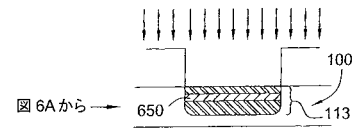
【図 5】



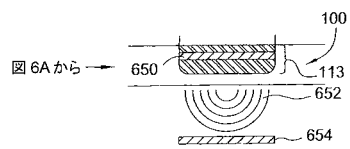
【図 6 A】



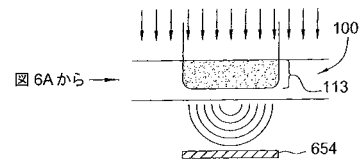
【図 6 B】



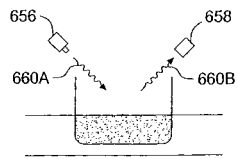
【図 6 C】



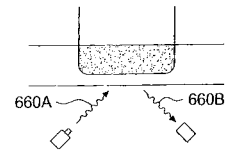
【図 6 D】



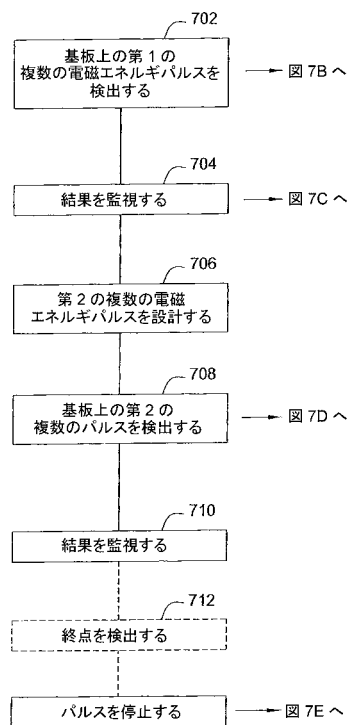
【図 6 E】



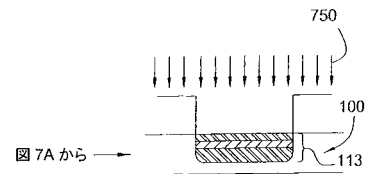
【図 6 F】



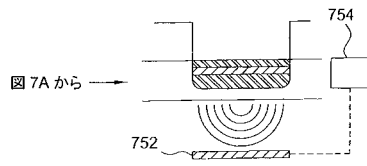
【図 7 A】



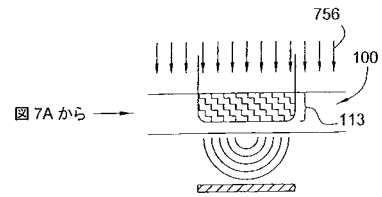
【図 7 B】



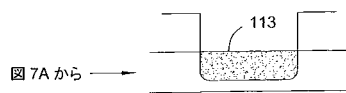
【図 7 C】



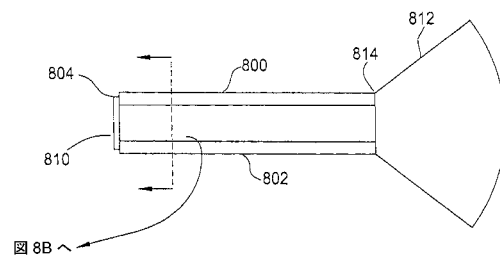
【図 7 D】



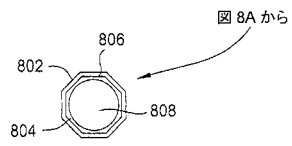
【図 7 E】



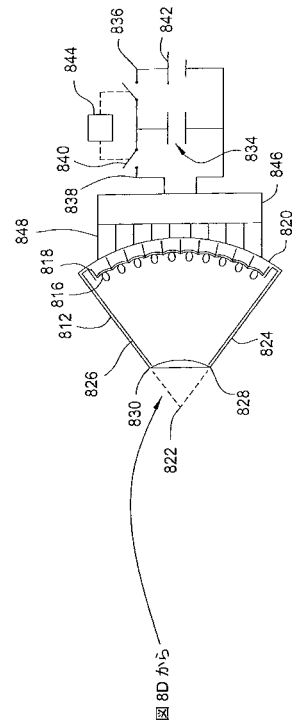
【図 8 A】



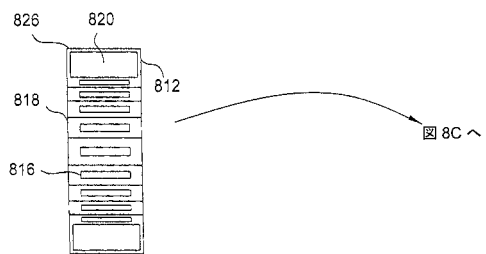
【図 8 B】



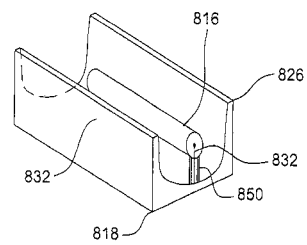
【図 8 C】



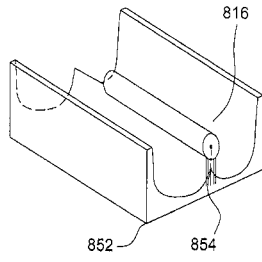
【図 8 D】



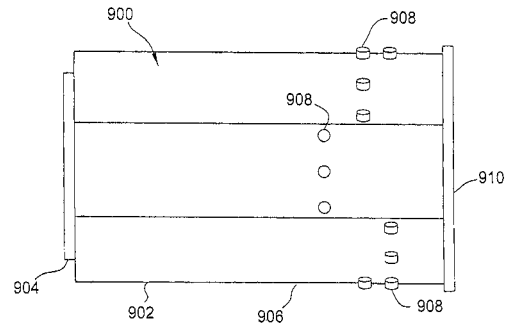
【図 8 E】



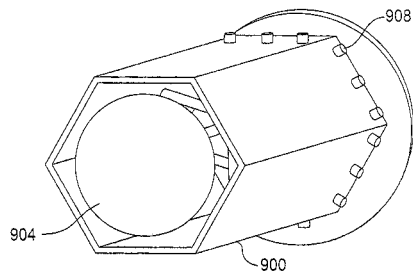
【図 8 F】



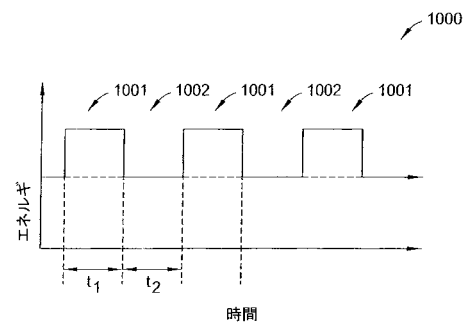
【図 9 A】



【図 9 B】



【図 10】



フロントページの続き

(72)発明者 スティーブン モファット

アメリカ合衆国, ジェイイー3 1エルエル チャンネル アイランド, ジャージー, セン
ト ローレンス, ミルブルック, シーフィールド コーチ ハウス

(72)発明者 ジョセフ マイケル ラニッシュ

アメリカ合衆国, カリフォルニア州, サン ホゼ, ウッドリーフ コート 3751

【外国語明細書】
2009188378000001.pdf