



(21)申請案號：105131477 (22)申請日：中華民國 105 (2016) 年 09 月 30 日

(51)Int. Cl. : C23C16/455 (2006.01) C23C16/458 (2006.01)
 C23C16/505 (2006.01) H01J37/32 (2006.01)
 H01L21/02 (2006.01) H01L21/3065(2006.01)
 H01L21/311 (2006.01) H01L21/67 (2006.01)

(30)優先權：2015/10/02 美國 62/236,643
 2016/09/28 美國 15/279,058

(71)申請人：應用材料股份有限公司(美國) APPLIED MATERIALS, INC. (US)
 美國

(72)發明人：安格維 恩卡 AGARWAL, ANKUR (IN)

(74)代理人：李世章；彭國洋

申請實體審查：無 申請專利範圍項數：20 項 圖式數：5 共 24 頁

(54)名稱

原子層次解析度與電漿處理控制的方法

METHODS FOR ATOMIC LEVEL RESOLUTION AND PLASMA PROCESSING CONTROL

(57)摘要

茲提供處理基板的方法和設備。在一些實施例中，處理基板的方法包括：(a)在處理容積內的第一電極與第二電極間提供處理氣體，處理氣體包含聚合物形成氣體和蝕刻氣體，其中第一電極在第二電極對面；(b)從第一 RF 電源施加第一電壓波形至第二電極，以由處理氣體形成電漿，其中電漿具有第一離子能量而直接在基板的介電層頂上沉積聚合物層；及(c)將第一電壓波形調整成第二電壓波形，使電漿的離子能量從第一離子能量提高至第二離子能量，其中電漿在第二離子能量下將停止沉積聚合物層，並開始蝕刻聚合物層和介電層。

Methods and apparatus for processing substrates are provided. In some embodiments, methods of processing substrates includes: (a) providing a process gas comprising a polymer-forming gas and an etching gas between a first electrode and a second electrode within the processing volume, wherein the first electrode is opposite the second electrode; (b) applying a first voltage waveform from a first RF power source to the second electrode to form a plasma from the process gas, wherein the plasma has a first ion energy to deposit a polymer layer directly atop a dielectric layer of the substrate; and (c) adjusting the first voltage waveform to a second voltage waveform to increase an ion energy of the plasma from the first ion energy to a second ion energy, wherein the plasma at the second ion energy ceases to deposit the polymer layer and proceeds to etch the polymer layer and the dielectric layer.

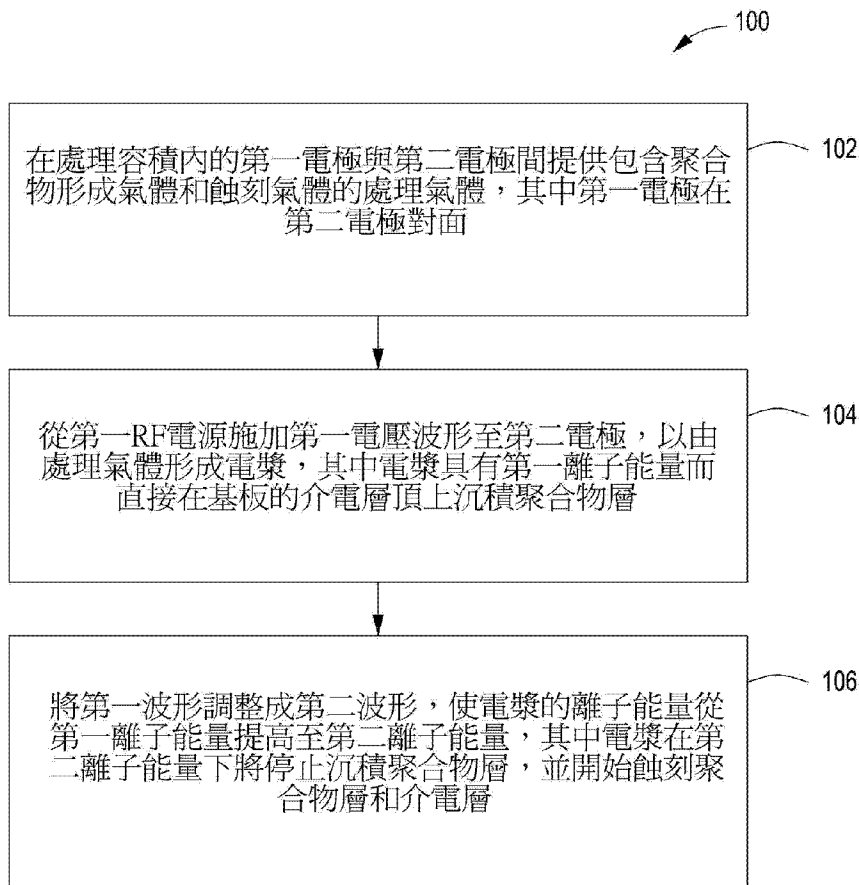
指定代表圖：

符號簡單說明：

100 . . . 方法

102、104、

106 . . . 步驟



第1圖



201720952

E 申請日: 105/09/30

I IPC分類: G23B 16/455 (2006.01)

G23B 16/458 (2006.01)

G23B 16/505 (2006.01)

H01J 37/32 (2006.01)

H01J 21/02 (2006.01)

H01J 21/3065 (2006.01)

H01J 21/311 (2006.01)

H01J 21/67 (2006.01)

【發明摘要】**【中文發明名稱】** 原子層次解析度與電漿處理控制的方法**【英文發明名稱】** METHODS FOR ATOMIC LEVEL RESOLUTION AND

PLASMA PROCESSING CONTROL

【中文】

茲提供處理基板的方法和設備。在一些實施例中，處理基板的方法包括：(a) 在處理容積內的第一電極與第二電極間提供處理氣體，處理氣體包含聚合物形成氣體和蝕刻氣體，其中第一電極在第二電極對面；(b) 從第一 RF 電源施加第一電壓波形至第二電極，以由處理氣體形成電漿，其中電漿具有第一離子能量而直接在基板的介電層頂上沉積聚合物層；及(c) 將第一電壓波形調整成第二電壓波形，使電漿的離子能量從第一離子能量提高至第二離子能量，其中電漿在第二離子能量下將停止沉積聚合物層，並開始蝕刻聚合物層和介電層。

【英文】

Methods and apparatus for processing substrates are provided. In some embodiments, methods of processing substrates includes: (a) providing a process gas comprising a polymer-forming gas and an etching gas between a first electrode and a second electrode within the processing volume, wherein the first electrode is opposite the second electrode; (b) applying a first voltage waveform from a first RF power source to the second electrode to form a plasma from the process gas, wherein the plasma has a first ion energy to deposit a polymer layer directly atop a dielectric layer of the substrate; and (c) adjusting the first voltage waveform to a

second voltage waveform to increase an ion energy of the plasma from the first ion energy to a second ion energy, wherein the plasma at the second ion energy ceases to deposit the polymer layer and proceeds to etch the polymer layer and the dielectric layer.

【指定代表圖】第(1)圖。

【代表圖之符號簡單說明】

100 方法

102、104、106 步驟

【特徵化學式】

無

【發明說明書】

【中文發明名稱】原子層次解析度與電漿處理控制的方法

【英文發明名稱】METHODS FOR ATOMIC LEVEL RESOLUTION AND
PLASMA PROCESSING CONTROL

【技術領域】

【0001】 本發明的實施例大體係關於處理基板的方法。

【先前技術】

【0002】 在電漿處理基板期間，用於連續按比例縮小特徵結構的製程為原子層蝕刻。傳統上，原子層蝕刻係利用處理方案進行，處理方案依靠切換氣體混合物來達成適用鈍化（官能化、吸附、沉積）的電漿化學組成和適用後續蝕刻製程的電漿化學組成。

【0003】 通常，基板先曝露於最低限度蝕刻電漿，以鈍化上層。鈍化製程期間，電漿的離子能量應小於用於蝕刻鈍化頂層的閾值。接著，使鈍化層曝露於蝕刻電漿，以移除鈍化頂層。蝕刻製程期間，電漿的離子能量應小於用於濺射未鈍化基板的閾值。然因在鈍化及蝕刻製程間需清除處理腔室的先前氣體混合物，是以此方案苦於處理速度緩慢。故本發明人提供處理基板的改善方法，以顯著更高速度達成原子層蝕刻。

【0004】 因此，本發明人已開發處理基板的改善方法。

【發明內容】

【0005】 本文提供處理基板的方法和設備。在一些實施例中，在基板處理腔室的處理容積內處理基板的方法包

括：(a)在處理容積內的第一電極與第二電極間提供處理氣體，處理氣體包含聚合物形成氣體和蝕刻氣體，其中第一電極在第二電極對面；(b)從第一RF電源施加第一電壓波形至第二電極，以由處理氣體形成電漿，其中電漿具有第一離子能量而直接在基板的介電層頂上沉積聚合物層；及(c)將第一電壓波形調整成第二電壓波形，使電漿的離子能量從第一離子能量提高至第二離子能量，其中電漿在第二離子能量下將停止沉積聚合物層，並開始蝕刻聚合物層和介電層。

【0006】 在一些實施例中，基板處理設備包括：基板處理腔室，具有基板處理容積；基板支撐基座，設在基板處理容積內；第一電極，設在基板支撐基座內；第二電極，設在基板處理容積中且在第一電極對面；第一波形調整器，耦接至第一電極；第一RF電源，耦接至第一波形調整器；第二波形調整器，耦接至第二電極；及第二RF電源，耦接至第二波形調整器。

【0007】 在一些實施例中，處理基板的方法包括：(a)提供基板至基板處理腔室，基板處理腔室包含第一電極和設在第一電極對面的第二電極；(b)提供處理氣體至基板處理腔室，其中處理氣體包含聚合物形成氣體和蝕刻氣體；(c)從第一RF電源施加第一電壓波形至第二電極，以由處理氣體形成電漿，其中第一RF電源經由第一波形調整器耦接至第二電極，其中電漿具有第一離子能量而直接在基板的介電層頂上沉積聚合物層；及(d)將第一電壓波

形調整成第二電壓波形，使電漿的離子能量從第一離子能量提高至第二離子能量，其中電漿在第二離子能量下將停止沉積聚合物層，並開始蝕刻聚合物層和介電層。

【0008】 本發明的其他和進一步實施例將描述於後。

【圖式簡單說明】

【0009】 為讓本發明的上述概要特徵更明顯易懂，可配合參考實施例說明，部分實施例乃圖示在附圖。然應注意所附圖式僅說明本發明典型實施例，故不宜視為限定本發明範疇，因為本發明可接納其他等效實施例。

【0010】 第1圖圖示根據本發明一些實施例，處理基板的方法流程圖。

【0011】 第2A圖至第2B圖圖示根據本發明一些實施例，處理基板的階段。

【0012】 第3圖圖示根據本發明一些實施例，基板處理系統的示意圖。

【0013】 第4圖圖示可用於第3圖所示處理系統的射頻（RF）偏壓部件實施例。

【0014】 第5A圖至第5C圖圖示可用於第1圖所示方法、具不同相位差的示例性波形。

【0015】 為助於理解，儘可能以相同的元件符號代表各圖中共同的相似元件。圖式未按比例繪製，且可簡化以清楚呈現。某一實施例的元件和特徵結構當可有益地併入其他實施例，在此不另外詳述。

【實施方式】

【0016】 本文提供處理基板的方法。本發明方法有利於以顯著更高速度促進原子層蝕刻介電材料。本發明的方法實施例有利於提供鈍化及原子層蝕刻，同時利用出自單一氣體混合物的預定電漿化學組成。因此，本文所述方法不需引入多個氣體混合物即可進行原子層蝕刻，且不需清除處理腔室的氣體便能進行原子層蝕刻。本文提供方法可透過控制電漿的離子能量分佈（IED）來選擇鈍化狀態（regime）或蝕刻狀態。

【0017】 第1圖圖示根據本發明一些實施例，處理基板的方法100的流程圖。方法100將參照第2A圖至第2B圖所示結構描述。本發明的方法100可在能兼行蝕刻及沉積的單一處理腔室中進行。此類適合處理腔室可為獨立的處理腔室或叢集工具的零件。或者，本文所述方法可在不同腔室中進行，腔室亦可為獨立或叢集工具的零件。

【0018】 下述第3圖圖示根據本發明一些實施例，適於處理基板的設備300。設備300可包含控制器350和處理腔室302，處理腔室具有排氣系統320，用以自處理腔室302的內部移除過量處理氣體、處理副產物等。示例性處理腔室可包括DPS[®]、ENABLER[®]、ADVANTEDGE[™]、AVATAR[™]或其他處理腔室，以上可取自位於美國加州聖克拉拉的應用材料公司。其他適合處理腔室亦可使用。

【0019】 處理腔室302具有內部容積305，內部容積可包括處理容積304。處理容積304例如可界定在基板支撐

基座 308 與一或更多氣體入口（例如噴淋頭 314 及 / 或設在預定位置的噴嘴）之間，基板支撐基座設在處理腔室 302 內，以於處理期間支撐基板 310。在一些實施例中，基板支撐基座 308 包括可將基板 310 保持或支撐在基板支撐基座 308 的表面的機構，例如靜電夾盤、真空夾盤、基板固定夾等（未圖示）。在一些實施例中，基板支撐基座 308 可包括用於控制基板溫度（例如加熱及 / 或冷卻裝置，未圖示）及 / 或用於控制物種通量及 / 或鄰近基板表面的離子能量的機構。

【0020】 例如，在一些實施例中，基板支撐基座 308 可包括 RF 偏壓電極 340。RF 偏壓電極 340 可經由一或更多各自的波形調整器（所示第一偏壓波形調整器 336）耦接至一或更多 RF 偏壓電源（第 3 圖所示 RF 電源 338），波形調整器能調整供應到電氣設備的各種電壓波形。特定言之，各波形調整器可將 RF 波形修改或調整成非正弦波形（例如如第 5A 圖至第 5C 圖所示）。在一些實施例中，如第 4 圖所示，RF 偏壓電極 340 可經由第二偏壓波形調整器 404（及 / 或偏壓脈衝調整器）耦接至第二 RF 偏壓電源（例如 RF 電源 402）。一或更多偏壓電源能以約 2 兆赫至約 60 兆赫的頻率產生至多 1200 瓦（W），例如約 2 兆赫或約 13.56 兆赫或約 60 兆赫。一或更多偏壓電源可提供連續或脈衝功率。一或更多偏壓電源可在連續波（CW）或脈衝模式下操作。一或更多偏壓電源可以在約 10% 及

約90%之間的工作循環（例如在特定循環中，供電時間與斷電時間總計的供電時間百分比）操作。

【0021】 回溯第3圖，在一些實施例中，設備300可採用電容耦合RF功率來進行電漿處理，但設備亦可或替代地可使用感應耦合RF功率來進行電漿處理。例如，處理腔室302可具有由介電材料製成的頂棚342和噴淋頭314，噴淋頭為至少部分導電以提供RF電極，或者可提供個別的RF電極。噴淋頭314（或其他RF電極）可經由一或更多各自的波形調整器（所示第一源波形調整器346）耦接至一或更多RF電源（所示RF電源348）。在一些實施例中，如第4圖所示，噴淋頭314（或其他RF電極）可經由第二源波形調整器408（及/或源脈衝調整器）耦接至第二RF電源（例如RF電源406）。一或更多電漿源能以約2兆赫及/或約13.56兆赫的頻率或如27兆赫及/或60兆赫的高頻產生至多約3000瓦，或在一些實施例中為至多約5000瓦。在一些實施例中，各波形調整器亦可併入RF阻抗匹配網路電路，以可調減少各RF電源與處理腔室內電漿間的阻抗失配造成的反射RF功率。或者，可提供個別的RF阻抗匹配網路電路。

【0022】 方法100一般始於步驟102：提供包含聚合物形成氣體和蝕刻氣體的處理氣體至基板處理腔室（例如第3圖所示處理腔室302）的處理容積（例如第3圖所示內部容積305）。處理氣體可由噴淋頭314引入處理容積。處理容積設在第一電極（例如第3圖的RF偏壓電極340）

與第二電極（例如上述噴淋頭314或個別RF電極）之間。在一些實施例中，處理容積內的壓力為約20毫托耳至約200毫托耳。處理氣體組成可視特定待蝕刻材料與所用聚合物形成氣體而異。

【0023】 在一些實施例中，聚合物形成氣體包含氟碳氣體。在一些實施例中，氟碳氣體可為四氟化碳（ CF_4 ）、三氟化甲烷（ CHF_3 ）、八氟環丁烷（ C_4F_8 ）、六氟丁二烯（ C_4F_6 ）、三氟化氮（ NF_3 ）、六氟化硫（ SF_6 ）等。

【0024】 在一些實施例中，蝕刻氣體包含稀有氣體，例如氬、氦等。在一些實施例中，處理氣體可進一步包含含氧氣體，例如氧（ O_2 ），以達成預定輪廓和對底層的選擇性。

【0025】 接著，在步驟104中，從第一RF電源（例如RF電源348）施加具第一電壓波形（第一波形）的RF能量至第二電極，以由處理氣體形成電漿。電漿係在處理腔室的處理容積內形成。如第2A圖所示，電漿具有第一離子能量206，用以直接在基板200的介電層202頂上沉積聚合物層204。在一些實施例中，電漿的第一離子能量206為約0.1電子伏特（eV）至約100 eV。基板200可為任何適用半導體製造製程的基板。例如，基板200可包含一或更多介電材料、矽（Si）、金屬等。此外，基板200可包括額外材料層，或可具有一或更多完整或部分完整結構形成於基板200內或上。基板200包含介電層

202，例如氧化矽、低介電常數材料（例如介電常數小於氧化矽或小於約3.9的材料）等。

【0026】 在一些實施例中，從第二RF電源（例如RF電源338）施加RF能量至第一電極，以形成電漿。在一些實施例中，第二RF電源提供約50瓦至約2000瓦的功率至第一電極。在一些實施例中，出自第二RF電源的RF能量具有第一波形。

【0027】 接著，在步驟106中，將第一波形調整成第二電壓波形（第二波形），使電漿的離子能量從第一離子能量206提高至第二離子能量208。如第2B圖所示，電漿在第二離子能量208下將停止沉積聚合物層204，並開始蝕刻聚合物層204和介電層202。在一些實施例中，電漿的第二離子能量為約50 eV至約3000 eV。

【0028】 在一些實施例中，將第一波形調整成第二波形包含除了改變修改波形形狀，還改變波形相位。第5A圖至第5C圖圖示具不同相位的示例性修改波形。在一些實施例中，如第5A圖所示，具相位A的第一波形501用於直接在介電層202頂上沉積聚合物層204。第一波形與第二波形間的相位變化以致從聚合物沉積狀態轉變成蝕刻狀態取決於處理氣體組成。在一些實施例中，視處理氣體組成而定，將第一波形501調整成如第5B圖所示具相位B的第二波形502或如第5C圖所示具相位C的第三電壓波形503將提高電漿的離子能量而蝕刻聚合物層204和介電層202。例如，以13兆赫施加150瓦功率形成及具270

度相位的第一波形提供聚合物沉積所需的離子能量。將相位調整成180度、同時維持實質相同功率和處理氣體組成可提高離子能量而充分蝕刻聚合物層和底下介電材料。在一些實施例中，重複步驟104-106，直到蝕刻介電層202達預定厚度為止。

【0029】 回溯第3圖，基板310可經由處理腔室302的壁面的開口312進入處理腔室302。可利用流量閥318或其他機構來選擇性提供經由開口312進出腔室內部的出入口，以選擇性密封開口312。基板支撐基座308可耦接至升降機構334，例如馬達、致動器等，以控制基板支撐基座308在適於經由開口312傳送基板進出腔室的較低位置（如圖示）與適於處理的可選較高位置間的位置。處理位置可就特定製程選擇以最大化製程均勻度。處於至少一較高處理位置時，基板支撐基座308可設在開口312上方，以提供對稱處理區域。

【0030】 一或更多氣體入口（例如噴淋頭314）可耦接至氣體供應器316，以由質量流量控制器317提供一或更多處理氣體至處理腔室302的處理容積304。此外，一或更多閥319可提供以控制一或更多處理氣體流量。質量流量控制器317和一或更多閥319可個別或結合使用，以依預定流率、恆定流率或脈衝提供處理氣體（如上所述）。

【0031】 儘管第3圖繪示噴淋頭314，但亦可提供額外或替代氣體入口，例如噴嘴或入口，噴嘴或入口設在處理腔室302的頂棚中或側壁上或其他適於提供氣體至處理

腔室 302 的位置，例如處理腔室基底、基板支撐基座周圍等。

【0032】排氣系統 320 一般包括泵送氣室 324 和一或更多導管，導管耦接泵送氣室 324 與處理腔室 302 的內部容積 305（通常為處理容積 304）。

【0033】真空泵 328 可經由泵送口 326 耦接至泵送氣室 324，以由一或更多排氣口（圖示兩個排氣口 322）將排氣抽出處理腔室。真空泵 328 可流體耦接至排氣出口 332，使排氣循徑流到適當排氣處置裝備。閥 330（例如閘閥等）可設在泵送氣室 324 中，以助於控制排氣流率及真空泵 328 的操作。儘管圖示 z 方向運動閘閥，但任何適合的製程相容閥皆可用於控制排氣流量。

【0034】為協助控制上述處理腔室 302，控制器 350 可為任一通用電腦處理器類型，電腦處理器可用於工業設定來控制各種腔室和子處理器。CPU 352 的記憶體或電腦可讀取媒體 356 可為一或更多容易取得的記憶體，例如隨機存取記憶體（RAM）、唯讀記憶體（ROM）、軟碟、硬碟或任何其他類型的本端或遠端數位儲存器。支援電路 354 耦接至 CPU 352，以藉由習知方式支援處理器。該等電路包括快取記憶體儲存器、電源、時脈電路、輸入/輸出電路和次系統等。

【0035】本發明所述方法可通常儲存於記憶體 356 中當作軟體常式 358，由 CPU 352 執行時，軟體常式將促使處理腔室 302 進行本發明製程。軟體常式 358 亦可由第

二 CPU (未圖示) 儲存及 / 或執行，第二 CPU 遠離受 CPU 352 控制的硬體。本發明的部分或所有方法亦可於硬體進行。因此，本發明可以軟體施行及利用電腦系統於硬體執行，做為如特定應用積體電路或其他硬體施行類型，或做為軟體與硬體組合。軟體常式 358 可在基板 310 置於基板支撐基座 308 上後執行。由 CPU 352 執行時，軟體常式 358 將通用電腦轉換成專用電腦 (控制器) 350，以控制腔室操作而進行所述方法。

【0036】 儘管以上係針對本發明實施例說明，但在不脫離本發明基本範圍的情況下，當可策劃本發明的其他和進一步實施例。

【符號說明】

【0037】

100 方法

102、104、106 步驟

200 基板

202 介電層

204 聚合物層

206、208 離子能量

300 設備

302 處理腔室

304 處理容積

305 內部容積

308 基板支撐基座

- 3 1 0 基板
- 3 1 2 開口
- 3 1 4 噴淋頭
- 3 1 6 氣體供應器
- 3 1 7 質量流量控制器
- 3 1 8 流量閥
- 3 1 9 、 3 3 0 閥
- 3 2 0 排氣系統
- 3 2 2 排氣口
- 3 2 4 泵送氣室
- 3 2 6 泵送口
- 3 2 8 真空泵
- 3 3 2 排氣出口
- 3 3 4 升降機構
- 3 3 6 、 3 4 6 波形調整器
- 3 3 8 、 3 4 8 R F 電源
- 3 4 0 R F 偏壓電極
- 3 4 2 頂棚
- 3 5 0 控制器
- 3 5 2 C P U
- 3 5 4 支援電路
- 3 5 6 記憶體
- 3 5 8 軟體常式
- 4 0 2 、 4 0 6 R F 電源

404、408 波形調整器

501、502、503 波形

A、B、C 相位

【生物材料寄存】

【0038】 國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

【0039】 國外寄存資訊(請依寄存國家、機構、日期、號碼順序註

記)

無

【序列表】(請換頁單獨記載)

無

【發明申請專利範圍】

【第1項】 一種在一基板處理腔室的一處理容積內處理一基板的方法，該方法包含下列步驟：

(a) 在該處理容積內的一第一電極與一第二電極間提供一處理氣體，該處理氣體包含一聚合物形成氣體和一蝕刻氣體，其中該第一電極在該第二電極對面；

(b) 從一第一RF電源施加一第一電壓波形至該第二電極，以由該處理氣體形成一電漿，其中該電漿具有一第一離子能量而直接在該基板的一介電層頂上沉積一聚合物層；及

(c) 將該第一電壓波形調整成一第二電壓波形，使該電漿的一離子能量從該第一離子能量提高至一第二離子能量，其中該電漿在該第二離子能量下將停止沉積該聚合物層，並開始蝕刻該聚合物層和該介電層。

【第2項】 如請求項1所述之方法，其中該聚合物形成氣體包含一氟碳氣體。

【第3項】 如請求項2所述之方法，其中該蝕刻氣體包含一稀有氣體。

【第4項】 如請求項1所述之方法，其中該處理氣體進一步包含一含氧氣體。

【第5項】 如請求項1至4中任一項所述之方法，其中該電漿的該第一離子能量為約0.1 eV至約100 eV。

- 【第6項】 如請求項 1 至 4 中任一項所述之方法，其中該電漿的該第二離子能量為約 50 eV 至約 3000 eV。
- 【第7項】 如請求項 1 至 4 中任一項所述之方法，其中該第二電極設在一基板支撐基座內。
- 【第8項】 如請求項 1 至 4 中任一項所述之方法，進一步包含從一第二 RF 電源施加一能量至該第一電極。
- 【第9項】 如請求項 8 所述之方法，其中該第二 RF 電源提供約 50 瓦至約 2000 瓦的功率至該第一電極。
- 【第10項】 如請求項 1 至 4 中任一項所述之方法，進一步包含以下步驟：重複該等步驟 (b)-(c)，以蝕刻該介電層達一預定厚度。
- 【第11項】 如請求項 1 至 4 中任一項所述之方法，其中將該第一電壓波形調整成該第二電壓波形之步驟包含以下步驟：利用一波形調整器，改變該第一電壓波形與該第二電壓波形間的一波形形狀和相位，該波形調整器耦接於該第一 RF 電源與該第二電極之間。
- 【第12項】 如請求項 1 至 4 中任一項所述之方法，其中該處理容積內的一壓力為約 20 毫托耳至約 200 毫托耳。
- 【第13項】 一種基板處理設備，包含：
- 一基板處理腔室，具有一基板處理容積；
 - 一基板支撐基座，設在該基板處理容積內；

一第一電極，設在該基板支撐基座內；

一第二電極，設在該基板處理容積中且在該第一電極對面；

一第一波形調整器，耦接至該第一電極；

一第一 RF 電源，耦接至該第一波形調整器；

一第二波形調整器，耦接至該第二電極；及

一第二 RF 電源，耦接至該第二波形調整器。

【第 14 項】 如請求項 13 所述之基板處理設備，其中該基板支撐基座可在一較低位置與一可選較高位置間移動。

【第 15 項】 如請求項 13 至 14 中任一項所述之基板處理設備，進一步包含：

一第一脈衝調整器，耦接至該第一電極；及

一第三 RF 電源，耦接至該第一脈衝調整器。

【第 16 項】 如請求項 13 至 14 中任一項所述之基板處理設備，進一步包含：

一第二脈衝調整器，耦接至該第二電極；及

一第四 RF 電源，耦接至該第二脈衝調整器。

【第 17 項】 一種處理基板的方法，包含下列步驟：

(a) 提供一基板至一基板處理腔室，該基板處理腔室包含一第一電極和一第二電極，該第二電極設在該第一電極對面；

(b) 提供一處理氣體至該基板處理腔室，其中該處理氣體包含一聚合物形成氣體和一蝕刻氣體；

(c) 從一第一 RF 電源施加一第一電壓波形至該第二電極，以由該處理氣體形成一電漿，其中該第一 RF 電源經由一第一波形調整器耦接至該第二電極，其中該電漿具有一第一離子能量而直接在該基板的一介電層頂上沉積一聚合物層；及

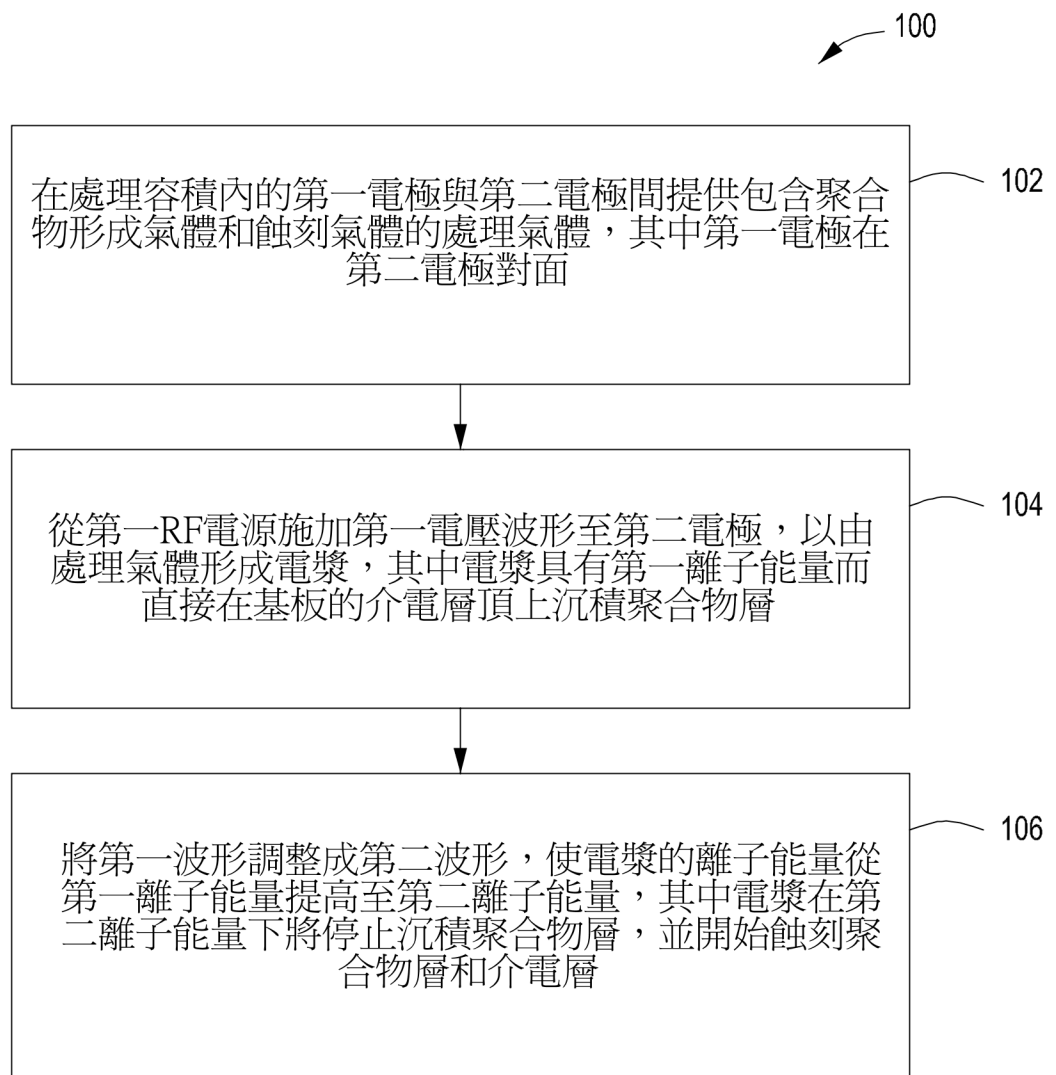
(d) 將該第一電壓波形調整成一第二電壓波形，使該電漿的一離子能量從該第一離子能量提高至一第二離子能量，其中該電漿在該第二離子能量下將停止沉積該聚合物層，並開始蝕刻該聚合物層和該介電層。

【第 18 項】 如請求項 17 所述之方法，其中該電漿的該第一離子能量為約 0.1 eV 至約 100 eV，並且其中該電漿的該第二離子能量為約 50 eV 至約 3000 eV。

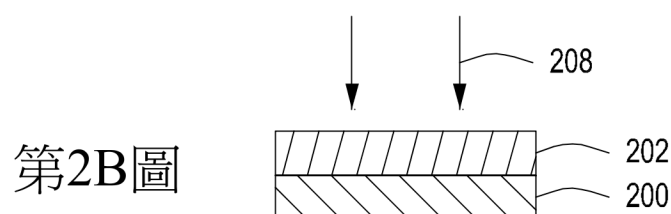
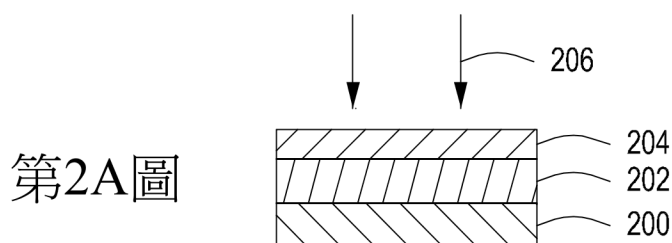
【第 19 項】 如請求項 17 至 18 中任一項所述之方法，進一步包含以下步驟：重複該等步驟 (c)-(d)，以蝕刻該介電層達一預定厚度。

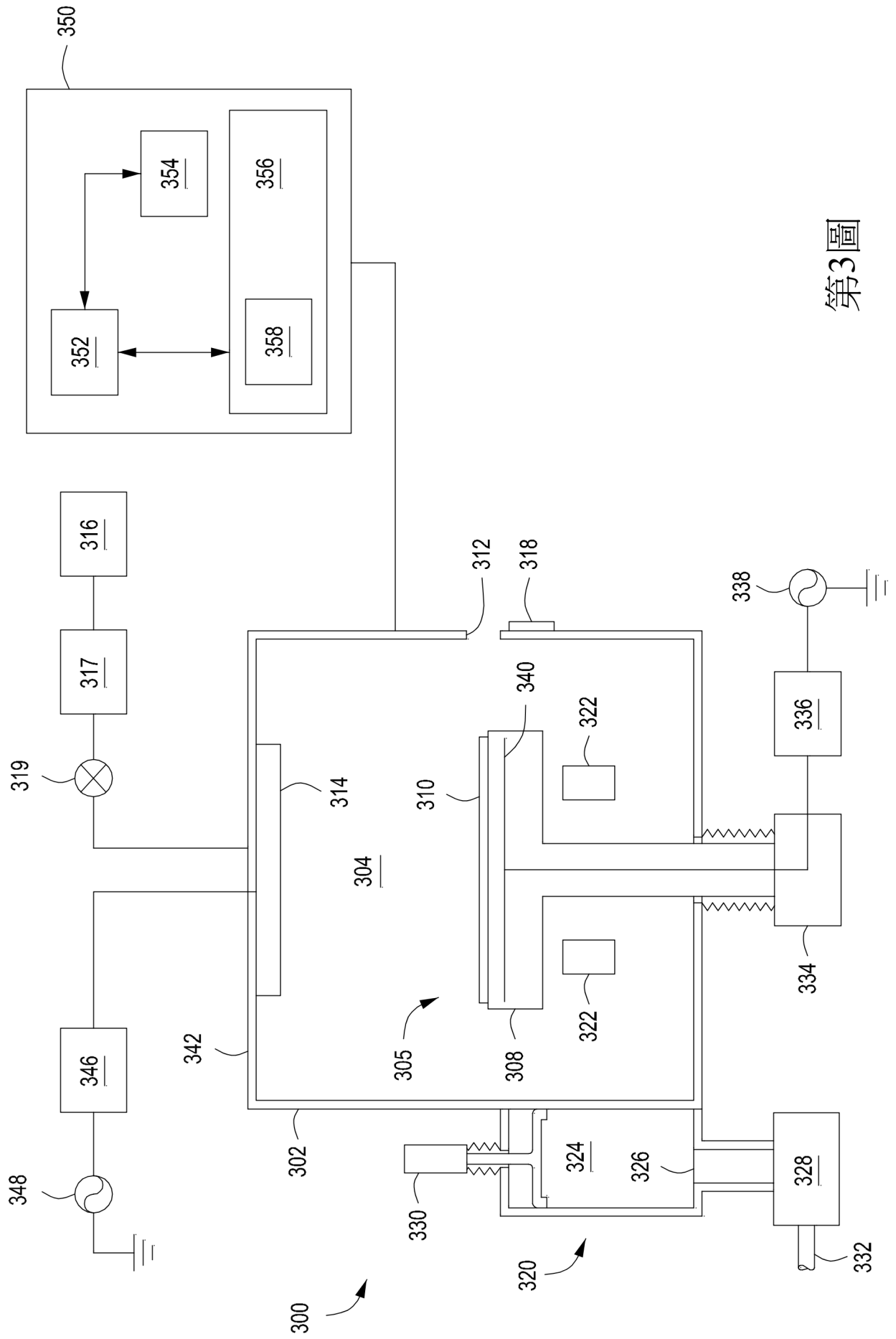
【第 20 項】 如請求項 17 至 18 中任一項所述之方法，其中將該第一電壓波形調整成該第二波形之步驟包含以下步驟：改變該第一電壓波形與該第二波形間的一波形形狀和相位。

【發明圖式】

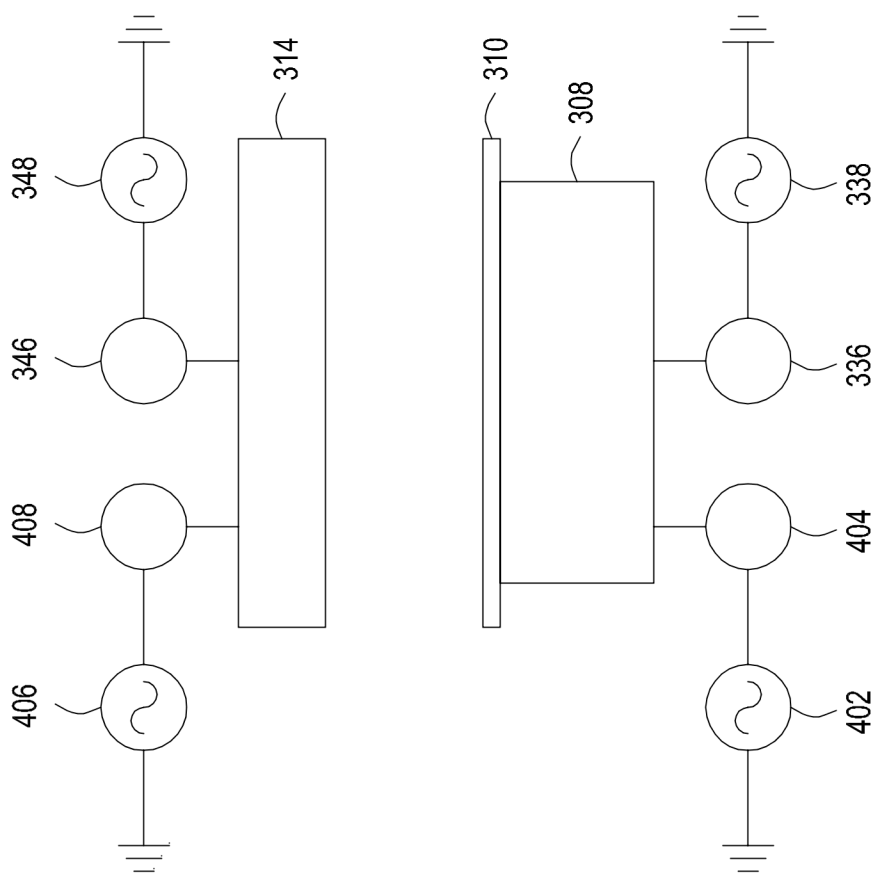


第1圖

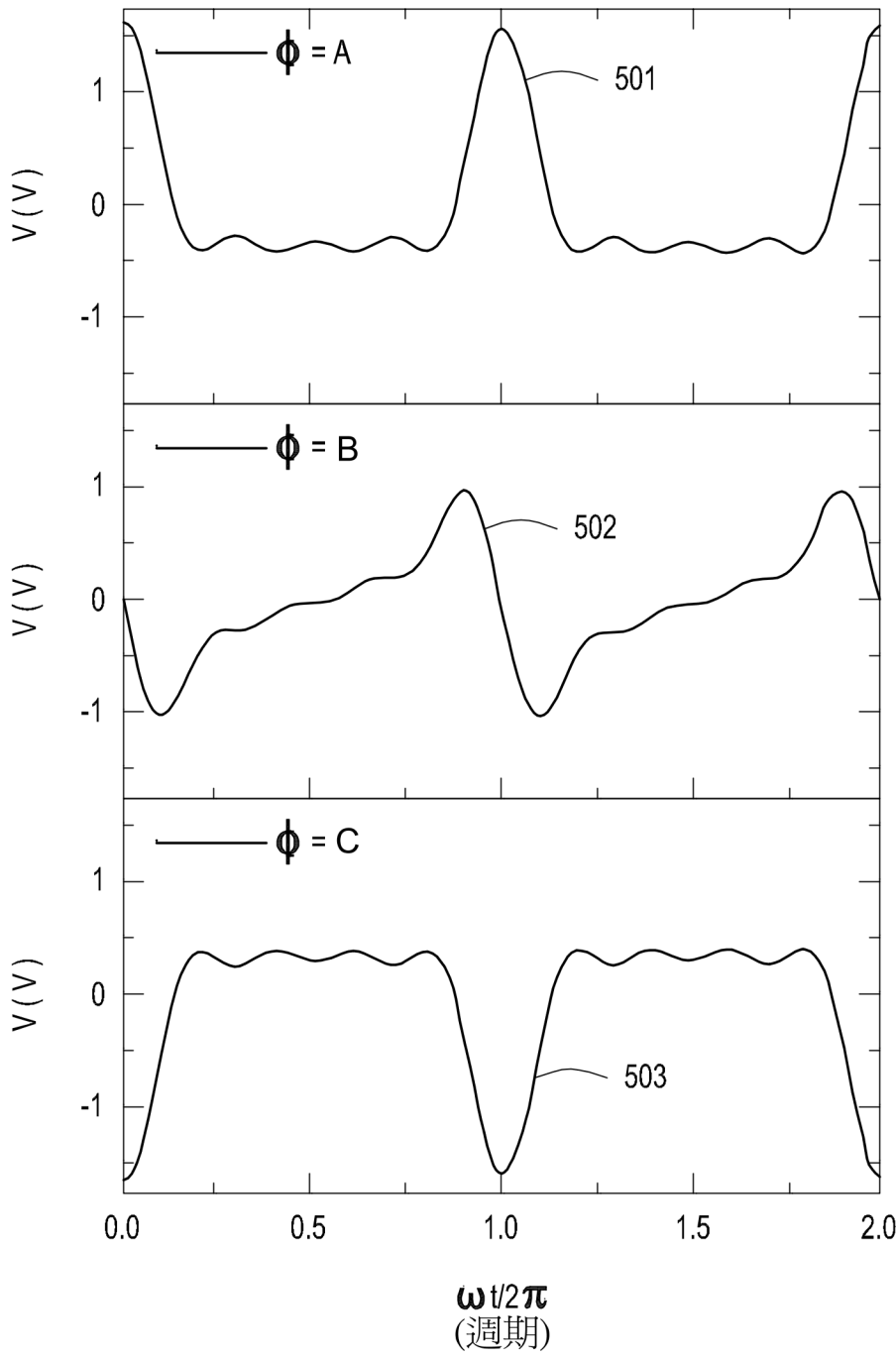




第3圖



第4圖



第5A圖

第5B圖

第5C圖