

POLSKA  
RZECZPOSPOLITA  
LUDOWA



URZĄD  
PATENTOWY  
PRL

# OPIS PATENTOWY

130 994

Patent dodatkowy  
do patentu —

Zgłoszono: 80 03 29 (P. 223 111)

Pierwszeństwo: —

Zgłoszenie ogłoszono: 81 10 02

Opis patentowy opublikowano: 1985 12 30

CZYTELNIJA

Urzędu Patentowego  
Polskiej Rzeczypospolitej Ludowej

Int. Cl.<sup>3</sup> G01R 23/10  
H04J 13/00

Twórca wynalazku: Jerzy Miłek

Uprawniony z patentu: Instytut Łączności, Warszawa (Polska)

## SPOSÓB I UKŁAD DO POMIARU CZĘSTOTLIWOŚCI I OKRESU SYGNAŁU ANALOGOWEGO, REPREZENTOWANEGO PRZEZ SYGNAŁ CYFROWY, ZWŁASZCZA PRZEZ CYFROWY SYGNAŁ PCM

Wynalazek dotyczy sposobu i układu do pomiaru częstotliwości i okresu sygnału analogowego, reprezentowanego przez sygnał cyfrowy, zwłaszcza przez cyfrowy sygnał PCM (modulacja impulsowo-kodowa) i znajduje główne zastosowanie w technice pomiarowej telekomunikacyjnych kanałów czasowych.

Przygotowanie sygnału analogowego do przesyłania go kanałem cyfrowym, zrealizowanym w systemie zwielokrotnienia czasowego, polega na przetworzeniu tego sygnału analogowego na sygnał cyfrowy. Podczas procesu przetwarzania przyporządkowuje się okresowo pobieranym z sygnału analogowego próbkami elementy kodu binarnego, z których dla każdej próbki tworzy się słowo kodowe. Kodowaniu podlega polaryzacja i amplituda próbki. W procesie zwielokrotnienia czasowego kanałów analogowych, ze zbioru słów kodowych, reprezentujących próbki, kolejno pobierane z każdego wejściowego sygnału analogowego, tworzy się najpierw binarny sygnał zbiorczy, a następnie zbiorczy sygnał liniowy, który przesyła się do miejsca przeznaczenia. Opisane procesy są sterowane za pomocą odpowiednich zegarów, przy czym razem ze zbiorczym sygnałem liniowym przesyłany jest tylko sygnał zegara liniowego.

Pomiar częstotliwości i okresu sygnału analogowego, przesyłanego w postaci zakodowanej, dotychczas realizowany był na analogowych wyjściach kanału przesyłowego, to jest po przetworzeniu sygnału cyfrowego na sygnał analogowy. Wyjścia analogowe dostępne są w krotnicach, zlokalizowanych w centralach elektronicznych, a tym samym nie było możliwe badanie sygnału analogowego wzdłuż cyfrowej drogi przesyłowej.

W literaturze technicznej, np. F. Błocki, J. Miłek, A. Tadeusiak, J. Trechciński "Wielokrotne systemy czasowe", Państwowe Wydawnictwo Naukowe, Warszawa 1978 r., opisany jest na stronie 274 układ do badania krotnicy nadawczej PCM, pozwalający na badanie sygnału cy-

frowego również poza centralą elektroniczną. Wykorzystanie części odbiorczej opisanego układu, zawierającej transkoder odbiorczy oraz układ do identyfikacji ramki i wydzielania pożądanej szczeliny czasowej, oraz połączenie tej części odbiorczej z precyzyjnym przetwornikiem cyfrowo-analogowym, pozwala odtworzyć sygnał analogowy i umożliwia wykonanie pomiaru częstotliwości i okresu tego sygnału za pomocą znanych mierników. W przedstawionym układzie pomiarowym odbywa się wydzielanie ze zbiorczego sygnału liniowego PCM binarnego sygnału zbiorczego i sygnału zegara liniowego, następnie proces fazowania ramki i odtworzenia sygnałów zegarowych, po czym ze zbiorczego sygnału binarnego wydzielana jest kanałowa szczelina czasowa, w której występują elementy sygnału binarnego, reprezentujące próbki badanego sygnału analogowego. Wydzielony sygnał binarny poddaje się ekspansji cyfrowej i przetwarza na sygnał analogowy, który następnie filtruje się, wzmacnia i wprowadza do miernika częstotliwości i okresu.

Niedogodnością tych znanych metod pomiarowych jest brak możliwości wykonania pomiaru częstotliwości i okresu sygnału analogowego, reprezentowanego przez sygnał cyfrowy, przy wykorzystaniu do pomiaru tylko sygnału cyfrowego. Każdorazowe przetwarzanie sygnału cyfrowego na sygnał analogowy wymaga zastosowania skomplikowanych środków technicznych w postaci precyzyjnego przetwornika cyfrowo-analogowego wraz z dodatkowym wyposażeniem takim, jak ekspander, filtry, wzmacniacz. Ponadto pomiar obciążony jest dodatkowym błędem, którego źródłem są zniekształcenia, występujące podczas przetwarzania cyfrowo-analogowego. Sygnał analogowy jest także bardziej wrażliwy na zakłócenia, niż sygnał cyfrowy.

Celem wynalazku jest usunięcie niedogodności, występujących przy pomiarze znanymi metodami częstotliwości i okresu sygnału analogowego, reprezentowanego przez sygnał cyfrowy. Cel ten osiągnięto przez wyeliminowanie z procesu pomiarowego procesu przetwarzania sygnału cyfrowego na sygnał analogowy.

Istota sposobu według wynalazku polega na tym, że stosuje się detektor, do którego wejść doprowadza się binarny sygnał zbiorczy oraz sygnał zegara liniowego jak również sygnał zegara cyfrowego, pozwalający określić położenie elementów sygnału binarnego, reprezentujących polaryzację próbek oraz sygnał zegara kanałowego, pozwalający określić położenie szczeliny czasowej w ramce oraz momenty próbkowania sygnału analogowego, i że za pomocą tego detektora wydziela się ze zbiorczego sygnału binarnego zbiór elementów, reprezentujących polaryzację kolejnych próbek badanego sygnału analogowego, po czym z tego zbioru elementów wybiera się tylko elementy, przyporządkowane momentom zmiany polaryzacji próbek i formuje się impulsy pomiarowe, dla których ustala się okres powtarzania, równy sumie dwóch kolejnych okresów powtarzania elementów sygnału, przyporządkowanych momentom zmiany polaryzacji próbek i występujących podczas tak ustalonego okresu powtarzania impulsów pomiarowych. Następnie mierzy się częstotliwość i okres powtarzania impulsów pomiarowych, a otrzymany wynik przedstawia się jako wynik pomiaru częstotliwości i okresu sygnału analogowego.

Do wydzielania z binarnego sygnału zbiorczego elementów tego sygnału, reprezentujących polaryzację kolejnych próbek badanego sygnału analogowego, w praktyce stosuje się kombinacyjny układ logiczny, zaś do formowania impulsów pomiarowych wykorzystuje się sekwencyjny układ logiczny. Natomiast pomiary częstotliwości i okresu powtarzania impulsów pomiarowych korzystnie jest wykonywać za pomocą liczącego miernika częstotliwości i okresu, gdyż łatwe jest wówczas uśrednianie wartości mierzonej częstotliwości i okresu i w konsekwencji zwiększenie dokładności pomiarów. Dalszą poprawę dokładności pomiarów można osiągnąć przez optymalizację okresu pomiarowego i wybór optymalnej częstotliwości wzorcowej w liczącym mierniku częstotliwości i okresu. W tym celu wybiera się okres pomiarowy, równy całkowitej wielokrotności okresu sygnału zegara kanałowego i jednocześnie równy sumie okresów powtarzania impulsów pomiarowych. W optymalnym okresie pomiarowym zlicza się następnie liczbę impulsów pomiarowych. Przy tej metodzie pomiarowej okres pomiarowy jest stały. W odmianie metody pomiarowej zlicza się liczbę impulsów wzorcowych o optymalnej częstotliwości, równej częstotliwości sygnału zegara kanałowego, w zmiennym okresie pomiarowym, równym całkowitej wielokrotności okresu powtarzania impulsów pomiarowych.

Istotę układu według wynalazku stanowi włączenie pomiędzy zespół odbiorczy, służący do wydzielania z kanału cyfrowego binarnego sygnału zbiorczego wraz z niezbędnymi sygnałami zegarowymi, i miernik częstotliwości i okresu, detektora, którego wejścia są z zespołu odbiorczego sterowane binarnym sygnałem zbiorczym, sygnałem zegara cyfrowego, służącym do ustalenia położenia elementów sygnału binarnego, reprezentujących tylko polaryzację próbek, sygnałem zegara kanałowego i sygnałem zegara liniowego, zaś wyjście detektora steruje pierwszym wejściem miernika częstotliwości i okresu, przy czym drugiej wejście tego miernika połączone jest z wyjściem zegara kanałowego zespołu odbiorczego.

Detektor według wynalazku zawiera pierwszą i drugą bramkę logiczną typu AND oraz przerzutnik typu D, przy czym jedno wejście <sup>pierwszej</sup>bramki logicznej sterowane jest z zespołu odbiorczego binarnym sygnałem zbiorczym, zaś jedno wejście drugiej bramki logicznej sterowane jest z zespołu odbiorczego sygnałem zegara liniowego, natomiast drugie wejścia pierwszej i drugiej bramki logicznej połączone są ze sobą i sterowane sygnałem zegara cyfrowego z zespołu odbiorczego, zaś trzecie wejścia pierwszej i drugiej bramki logicznej połączone są ze sobą i sterowane sygnałem zegara kanałowego z zespołu odbiorczego. Wyjście pierwszej bramki logicznej steruje wejściem informacyjnym przerzutnika, zaś wyjście drugiej bramki logicznej steruje wejściem taktującym przerzutnika. Wyjście przerzutnika, poprzez wyjście detektora połączone jest z wejściem miernika częstotliwości i okresu powtarzania impulsów pomiarowych, formowanych przez detektor. Funkcje tego miernika zadowalająco spełnia znany częstościomierz-czasomierz liczący, jednak błąd pomiaru częstotliwości i okresu sygnału analogowego, reprezentowanych przez częstotliwość i okres powtarzania impulsów pomiarowych, jest wówczas największy.

Lepsze rezultaty zapewnia miernik, który zawiera sieć logiczną, służącą do optymalizacji okresu pomiarowego oraz pierwszy i drugi licznik impulsów, arytmometr, układ do przedstawiania wyników pomiaru i generator impulsów o ustalonym czasie trwania, równym wstępnie wybranemu okresowi pomiarowemu, przy czym układ sieci logicznej sterowany jest sygnałami, doprowadzonymi z pierwszego i drugiego wejścia miernika oraz z generatora impulsów, zaś pierwsze i drugie wyjście sieci logicznej połączone jest z wejściem odpowiednio pierwszego i drugiego licznika impulsów, natomiast sygnały wyjściowe z obu liczników impulsów wprowadzane są do arytmometru, sterującego z kolei układem do przedstawiania wyników pomiaru. Ponadto do pierwszego licznika impulsów i do arytmometru wprowadzany jest sygnał z generatora impulsów o ustalonym czasie trwania. Sieć logiczna zawiera pierwszą, drugą i trzecią bramkę logiczną oraz przerzutnik typu R-S. Pierwsze wejście pierwszej bramki logicznej typu AND i pierwsze wejście drugiej bramki logicznej połączone są ze sobą i poprzez pierwsze wejście sieci logicznej z pierwszym wejściem miernika, zaś drugie wejście pierwszej bramki logicznej i drugie, zanegowane wejście drugiej bramki logicznej połączone są ze sobą i poprzez drugie wejście sieci logicznej z wyjściem generatora impulsów o ustalonym czasie trwania. Wyjście pierwszej bramki logicznej połączone jest z wejściem kasującym przerzutnika typu R-S i jednocześnie z drugim wyjściem sieci logicznej, a wyjście drugiej bramki logicznej połączone jest z wejściem ustawiającym przerzutnika, którego wyjście połączone jest z pierwszym wejściem trzeciej bramki logicznej typu AND, zaś drugie wejście trzeciej bramki logicznej, poprzez trzecie wejście sieci logicznej, sterowane jest sygnałem z drugiego wejścia miernika. Wyjście trzeciej bramki logicznej połączone jest z pierwszym wyjściem sieci logicznej. W przedstawionej odmianie miernika częstotliwości i okresu powtarzania impulsów pomiarowych okres pomiarowy jest praktycznie stały i jest to jednocześnie optymalny okres pomiarowy.

Inna odmiana miernika zawiera dzielnik częstotliwości, bramkę logiczną, licznik impulsów, arytmometr i układ do przedstawiania wyników pomiaru. W odmianie tej pierwsze wejście miernika połączone jest z wejściem dzielnika częstotliwości, którego pierwsze wyjście połączone jest z pierwszym wejściem bramki logicznej, zaś drugie wejście miernika połączone jest z drugim wejściem bramki logicznej. Pomędzy wyjście bramki logicznej i pierwsze wejście arytmometru włączony jest licznik impulsów. Drugie wejście arytmometru

połączone jest z drugim wyjściem dzielnika częstotliwości, zaś wyjście arytmometru połączone jest z wejściem układu do przedstawiania wyników pomiaru. W tej odmianie miernika okres pomiarowy nie jest stały, lecz równy całkowitej wielokrotności okresu powtarzania impulsów pomiarowych i również jest optymalny.

Przedmiot wynalazku jest bliżej objaśniony na podstawie przykładowych układów pomiarowych, przedstawionych na rysunku, na którym fig. 1 przedstawia ogólny schemat podstawowego układu pomiarowego, fig. 2 układ pomiarowy, w którym wykorzystano typowy częstotściomierz-czasomierz liczący, fig. 3 i 4 układy pomiarowe, zawierające mierniki specjalnie opracowane do realizacji wynalazku, natomiast fig. 5 ilustruje przebiegi czasowe sygnałów.

Przedstawione zostaną przykładowe układy, pozwalające na wykorzystanie wynalazku przy badaniu kanałów cyfrowych, zrealizowanych w systemie łączności wielokrotnej PCM-30 z wykorzystaniem modulacji impulsowej kodowej. W urządzeniach odbiorczych systemu PCM-30 liniowy sygnał zbiorczy przetwarzany jest na binarny sygnał zbiorczy w transkodерze odbiorczym i jednocześnie wydzielany jest sygnał zegara liniowego o częstotliwości 2048 kHz. Następnie binarny sygnał zbiorczy oraz sygnał zegara liniowego wprowadza się do układu fazowania ramki, w którym ustala się zgodność faz sygnałów zegarów odbiorczych ze strukturą odbieranej ramki. Sygnały zegarów odbiorczych uzyskuje się przez podział częstotliwości sygnału zegara liniowego. I tak za pomocą dzielnika częstotliwości i dekodera odtwarza się sygnał zegara cyfrowego służący do określania w binarnym sygnale zbiorczym pozycji tych elementów słów kodowych, które przyporządkowane są polaryzacji próbek sygnału analogowego, zaś za pomocą innego dzielnika częstotliwości i dekodera odtwarza się sygnał zegara kanałowego o częstotliwości 8 kHz, służący do określania w binarnym sygnale zbiorczym szeregów czasowych, w której występuje sygnał cyfrowy, reprezentujący badany sygnał analogowy.

Z wyjść urządzenia odbiorczego binarny sygnał zbiorczy oraz wydzielone impulsy sygnału zegara cyfrowego i zegara kanałowego, jak również sygnał zegara liniowego, wprowadza się do detektora DI. Funkcje urządzenia odbiorczego może spełniać również zespół odbiorczy ZO, używany do badania krotnie nadawczych PCM. Wreszcie detektor DI można dołączyć do odpowiednich wyjść w krotnicy nadawczej PCM, na których występuje binarny sygnał zbiorczy oraz odpowiednie sygnały zegarowe.

Na fig. 1 przedstawiony został układ pomiarowy, wyposażony w zespół odbiorczy ZO. Elementy binarnego sygnału zbiorczego  $I_b$  oraz sygnał zegara liniowego  $I_l$  doprowadzone są z transkodera odbiorczego 1 zespołu odbiorczego ZO odpowiednio do pierwszej i drugiej bramki logicznej typu AND 5, 6. Natomiast impulsy sygnału zegara cyfrowego  $I_p$  i zegara kanałowego  $I_k$  doprowadzone są z wyjść dekodерów 3, 4 tych impulsów do wzajemnie połączonych drugich i także połączonych trzecich wejść obu bramek 5, 6. Na wyjściu pierwszej bramki 5 występują impulsy  $I_a$ , reprezentujące elementy kolejnych słów kodowych, przyporządkowane polaryzacji próbek. Gdy próbka ma dodatnią polaryzację, wówczas na wyjściu bramki 5 występuje stan wysoki sygnału czyli jedynka logiczna, natomiast dla ujemnych próbek stan wyjścia bramki 5 jest niski, czyli występuje zero logiczne. Wyjście bramki 5 połączone jest z wejściem informacyjnym przerzutnika 7 typu D, który jest taktowany sygnałem z wyjścia drugiej bramki logicznej 6. Stan wyjścia przerzutnika 7 zmienia się tylko wtedy, gdy zmienia się wartość logiczna sygnałów, doprowadzonych do wejścia informacyjnego. Dzięki temu, gdy polaryzacja próbek zmienia się, to zmienia się też stan wyjścia przerzutnika. Tym samym przerzutnik formuje impulsy  $I_z$  pomiarowe, których wartość logiczna reprezentuje polaryzację sygnału analogowego zaś okres powtarzania tych impulsów reprezentuje z określoną dokładnością okres sygnału analogowego. Pomiar częstotliwości i okresu powtarzania impulsów  $I_z$  pomiarowych pozwala więc na określenie wartości częstotliwości i okresu sygnału analogowego.

Działanie detektora DI ilustrują przebiegi czasowe sygnałów, przedstawione na fig. 5. Pierwszy i ostatni przebieg przedstawiony został w normalnej skali czasu, natomiast pozostałe przebiegi, dla lepszej czytelności, przedstawiono w rozciągniętej skali czasu.

Fig. 2 ilustruje układ pomiarowy, w którym zastosowano pierwszą odmianę miernika częstotliwości i okresu w postaci liczącego częstotściomierza-czasomierza, współpracującego

z detektorem. Generator wzorcowy 8 i dekadowy dzielnik częstotliwości 9 tego miernika M służą do uformowania impulsu, wyznaczającego okres pomiarowy przy pomiarze częstotliwości. W okresie pomiarowym bramka 10 przepuszcza wejściowe impulsy  $I_z$  pomiarowe, które są zliczane przez licznik 11, a wynik zliczania jest przesyłany do układu 12 do przedstawiania wyników pomiaru.

Przy pomiarze okresu powtarzania impulsów  $I_z$  pomiarowych następuje zmiana ról generatora 8 i dzielnika 9. Za pomocą dzielnika 9 dzielona jest częstotliwość impulsów  $I_z$  pomiarowych i ustalany jest odpowiednio długi okres pomiarowy, zaś przez licznik 11 zliczane są impulsy z generatora wzorcowego 8, przechodzące w czasie okresu pomiarowego przez bramkę 10. Informacja o krotności podziału częstotliwości przez dzielnik 9 wykorzystywana jest w układzie 12 w celu właściwego umieszczenia przecinka dziesiętnego na wyświetlaczu optycznym. Opisany układ pomiarowy zapewnia zadowalającą dokładność pomiaru, jednak okres pomiarowy w mierniku M nie jest uzależniony od okresu impulsów pomiarowych, zaś częstotliwość wzorcowa nie jest uzależniona od częstotliwości zegara kanałowego, toteż w tym układzie dokładność pomiaru jest mała i rośnie ze wzrostem częstotliwości impulsów pomiarowych.

Na fig. 3 przedstawiony jest układ pomiarowy, w którym zastosowano drugą odmianę miernika M. Optymalizację okresu pomiarowego realizuje się w tym mierniku M za pomocą sieci logicznej SL, przez sprowadzenie wartości wstępnie ustalonego okresu pomiarowego, wyznaczonego przez czas trwania impulsów, wytwarzanych przez generator impulsów 21, do wartości, równej całkowitej wielokrotności okresu sygnału zegara kanałowego i jednocześnie równej sumie okresów powtarzania impulsów  $I_z$  pomiarowych. Licznik 18 miernika M zlicza całkowitą liczbę N okresów powtarzania impulsów  $I_z$  pomiarowych, zaś licznik 17 zlicza całkowitą liczbę L okresów sygnału zegara kanałowego o częstotliwości 8 kHz. Arytmometr 19 służy do obliczania uśrednionych wartości częstotliwości  $f$  i okresu powtarzania  $T$  impulsów  $I_z$  pomiarowych według wzorów:

$$f = \frac{N}{L} \cdot f_p$$

$$T = \frac{L}{N} \cdot T_p$$

gdzie:  $f_p$  oznacza częstotliwość próbkowania, równą 8 kHz, a  $T_p$  oznacza okres próbkowania równy 125  $\mu$ s. Wyniki obliczeń przedstawiane są za pomocą układu 20 jako wyniki pomiaru częstotliwości i okresu sygnału analogowego. Okres pomiarowy w tym mierniku jest stały, a dokładność pomiaru nie zależy od częstotliwości impulsów pomiarowych i jest znacznie większa niż w przykładzie przedstawionym na fig. 2.

Na fig. 4 przedstawiony jest układ pomiarowy, w którym zastosowano trzecią odmianę miernika M. Optymalizację okresu pomiarowego realizuje się w tym mierniku drogą podziału częstotliwości impulsów  $I_z$  pomiarowych przez liczbę całkowitą P. Okres pomiarowy nie jest więc stały, lecz równy całkowitej wielokrotności okresu powtarzania impulsów  $I_z$  pomiarowych. Licznik 24 zlicza całkowitą liczbę L okresów sygnału zegara kanałowego, przechodzących przez bramkę 23, otwieraną na odroinek czasu, równy okresowi pomiarowemu. Arytmometr 25, do którego z dzielnika 22 przesyłana jest wartość liczby całkowitej P, służy do obliczania uśrednionych wartości częstotliwości  $f$  i okresu powtarzania  $T$  impulsów  $I_z$  pomiarowych według wzorów:

$$f = \frac{P}{L} \cdot f_p$$

$$T = \frac{L}{P} \cdot T_p$$

gdzie:  $f_p$ ,  $T_p$  - oznacza odpowiednio częstotliwość i okres próbkowania. Wyniki obliczeń przedstawiane są za pomocą układu 26, jako wyniki pomiaru częstotliwości i okresu sygnału analogowego. Dokładność pomiaru, wykonanego tym miernikiem, jest duża i maleje ze wzrostem częstotliwości impulsów pomiarowych.

Druga i trzecia odmiana miernika M wymaga zastosowania arytmometru do obliczania wartości mierzonej częstotliwości. Przy pomiarach tylko okresu arytmometr może być pominięty,

jeżeli okres pomiarowy zostanie dobrany tak, aby liczby  $N$  albo  $P$  były liczbami typu  $2^s$ , gdzie  $s$  jest liczbą całkowitą. Wówczas układ 20 albo 26 do przedstawiania w postaci liczby wyników pomiaru można połączyć z równoległymi wyjściami licznika 17 albo 24, na których występuje binarna liczba zliczonych okresów próbkowania. Jeżeli przecinek tej liczby binarnej zostanie umieszczony między pozycją  $s + 3$  i  $s + 4$ , to wtedy ta liczba binarna reprezentować będzie okres sygnału analogowego w milisekundach.

Wynalazek może być wykorzystany w centrali elektronicznej, także tranzytowej, może też znaleźć zastosowanie przy badaniu sygnałów, występujących na wyjściu krotnicy nadawczej PCM lub na wejściu krotnicy odbiorczej PCM. Wejście zespołu odbiorczego o dużej impedancji wejściowej można także włączyć równolegle do traktu teletransmisyjnego PCM, którym przesyłany jest sygnał cyfrowy. W krotnicy nadawczej, w której dostępny jest binarny sygnał zbiorczy oraz odpowiednie sygnały zegarowe, układ pomiarowy według wynalazku można stosować z pominięciem zespołu odbiorczego.

### Z a s t r z e ż e n i a p a t e n t o w e

1. Sposób pomiaru częstotliwości i okresu sygnału analogowego, reprezentowanego przez sygnał cyfrowy, zwłaszcza przez cyfrowy sygnał PCM, polegający na wydzieleniu z kanału cyfrowego binarnego sygnału zbiorczego oraz sygnału zegara liniowego i na odtworzeniu sygnału zegara cyfrowego, umożliwiające określenie położenia elementów sygnału binarnego, reprezentujących tylko polaryzację próbek badanego sygnału analogowego, i odtworzeniu sygnału zegara kanałowego, umożliwiające określenie położenia szczeliny czasowej wybranego kanału, z n a m i e n n y t y m, że stosuje się detektor (DI), do wejść którego doprowadza się binarny sygnał zbiorczy ( $I_b$ ), sygnał ( $I_l$ ) zegara liniowego, sygnał ( $I_p$ ) zegara cyfrowego, umożliwiające określenie położenia elementów sygnału binarnego, reprezentujących tylko polaryzację próbek i sygnał ( $I_k$ ) zegara kanałowego i że za pomocą tego detektora (DI) wydziela się z binarnego sygnału zbiorczego ( $I_b$ ) zbiór elementów sygnału ( $I_g$ ), reprezentujących polaryzację kolejnych próbek badanego sygnału analogowego, po czym z tego zbioru elementów ( $I_g$ ) wybiera się tylko elementy, przyporządkowane momentom zmiany polaryzacji próbek, a następnie formuje się impulsy ( $I_z$ ) pomiarowe, dla których ustala się okres powtarzania równy sumie dwóch kolejnych okresów powtarzania elementów sygnału, przyporządkowanych momentom zmiany polaryzacji próbek i występujących podczas tego okresu powtarzania impulsów ( $I_z$ ) pomiarowych, po czym mierzy się częstotliwość i okres powtarzania impulsów ( $I_z$ ) pomiarowych i otrzymany wynik przedstawia się jako wynik pomiaru częstotliwości i okresu sygnału analogowego.

2. Sposób według zastrz. 1, z n a m i e n n y t y m, że w detektorze (DI) wydzielenie elementów sygnału ( $I_g$ ), reprezentujących polaryzację kolejnych próbek badanego sygnału analogowego, realizuje się za pomocą kombinacyjnego układu logicznego, natomiast formowanie impulsów ( $I_z$ ) pomiarowych realizuje się za pomocą sekwencyjnego układu logicznego.

3. Sposób według zastrz. 1, z n a m i e n n y t y m, że do pomiaru częstotliwości i okresu powtarzania impulsów ( $I_z$ ) pomiarowych wykorzystuje się liczący miernik częstotliwości i okresu.

4. Sposób według zastrz. 3, z n a m i e n n y t y m, że w układzie liczącego miernika częstotliwości i okresu uśrednia się wartości wielkości mierzonych.

5. Sposób według zastrz. 3 albo 4, z n a m i e n n y t y m, że w liczącym mierniku częstotliwości i okresu częstotliwość wzorcową wybiera się wielokrotnie większą od największej częstotliwości badanego sygnału analogowego, zaś okres pomiarowy ustala się wielokrotnie większy od najdłuższego okresu badanego sygnału analogowego.

6. Sposób według zastrz. 3 albo 4, z n a m i e n n y t y m, że w układzie liczącego miernika częstotliwości i okresu optymalizuje się okres pomiarowy i częstotliwość wzorcową przez ustalenie okresu pomiarowego, równego całkowitej wielokrotności okresu sygnału

zegara kanałowego i jednocześnie równego sumie okresów powtarzania impulsów ( $I_z$ ) pomiarowych, oraz przez wybór częstotliwości wzorcowej równej częstotliwości sygnału zegara kanałowego.

7. Sposób według zastrz. 3 albo 4, z n a m i e n n y t y m, że w układzie liczącego miernika częstotliwości i okresu zlicza się liczbę impulsów zegara kanałowego występujących w okresie pomiarowym, równym całkowitej wielokrotności okresu powtarzania impulsów ( $I_z$ ) pomiarowych.

8. Układ do pomiaru częstotliwości i okresu sygnału analogowego, reprezentowanego przez sygnał cyfrowy, zwłaszcza przez cyfrowy sygnał PCM, zawierający zespół odbiorczy, służący do wydzielania z kanału cyfrowego binarnego sygnału zbiorczego wraz z sygnałem zegara liniowego i odtwarzania sygnału zegara cyfrowego, pozwalającego na określenie położenia elementów sygnału binarnego, reprezentujących tylko polaryzację próbek badanego sygnału analogowego, oraz odtwarzania sygnału zegara kanałowego, jak również zawierający miernik częstotliwości i okresu, z n a m i e n n y t y m, że zawiera detektor (DI), włączony pomiędzy zespół (ZO) odbiorczy i miernik (M) częstotliwości i okresu powtarzania impulsów ( $I_z$ ) pomiarowych, formowanych przez ten detektor (DI), przy czym wyjścia zespołu (ZO) odbiorczego dla binarnego sygnału zbiorczego ( $I_b$ ), dla sygnału ( $I_p$ ) zegara cyfrowego, dla sygnału ( $I_k$ ) zegara kanałowego i dla sygnału ( $I_l$ ) zegara liniowego połączone są odpowiednio z pierwszym, drugim, trzecim i czwartym wejściem detektora (DI), natomiast wyjście detektora (DI) połączone jest z pierwszym wejściem miernika (M) częstotliwości i okresu powtarzania impulsów ( $I_z$ ) pomiarowych, zaś drugie wejście miernika (M) połączone jest z tym wyjściem zespołu (ZO) odbiorczego, z którego odprowadzany jest sygnał ( $I_k$ ) zegara kanałowego.

9. Układ według zastrz. 8, z n a m i e n n y t y m, że detektor (DI) zawiera pierwszą i drugą bramkę logiczną typu AND oraz przerzutnik typu D, przy czym pierwsze, drugie i trzecie wejście pierwszej bramki logicznej (5) połączone jest odpowiednio z pierwszym, drugim i trzecim wejściem detektora (DI) zaś wyjście tej bramki logicznej (5) połączone jest z wejściem informacyjnym przerzutnika (7), natomiast pierwsze, drugie i trzecie wejście drugiej bramki logicznej (6) połączone jest odpowiednio z drugim, trzecim i czwartym wejściem detektora (DI), a wyjście tej bramki logicznej (6) połączone jest z wejściem taktującym przerzutnika (7), zaś wyjście tego przerzutnika połączone jest z wyjściem detektora (DI).

10. Układ według zastrz. 8, z n a m i e n n y t y m, że funkcje miernika częstotliwości i okresu powtarzania impulsów ( $I_z$ ) pomiarowych spełnia częstotliciomierz-czasomierz liczący, zawierający co najmniej generator wzorcowy (8), dekadowy dzielnik częstotliwości (9), bramkę (10) licznika, licznik impulsów (11) i układ do przedstawiania wyników pomiaru (12).

11. Układ według zastrz. 8, z n a m i e n n y t y m, że miernik (M) zawiera sieć logiczną (SL), pierwszy i drugi licznik impulsów (17, 18), arytmometr (19), układ do przedstawiania wyników pomiaru (20) i generator (21) impulsów o ustalonym czasie trwania, równym wstępnie wybranemu okresowi pomiarowemu, przy czym układ sieci logicznej (SL) sterowany jest sygnałami, doprowadzonymi z pierwszego i drugiego wejścia miernika (M) oraz z generatora impulsów (21), zaś pierwsze i drugie wyjście sieci logicznej (SL) połączone jest z wejściem odpowiednio pierwszego i drugiego licznika impulsów (17, 18), natomiast sygnały wyjściowe z obu liczników impulsów wprowadzane są do arytmometru (19), sterującego z kolei układem do przedstawiania wyników pomiaru (20), przy czym do pierwszego licznika impulsów (17) i do arytmometru (19) wprowadzany jest również sygnał z generatora impulsów (21).

12. Układ według zastrz. 11, z n a m i e n n y t y m, że sieć logiczna (SL) zawiera pierwszą, drugą i trzecią bramkę logiczną oraz przerzutnik typu R-S, przy czym pierwsze wejście pierwszej bramki logicznej (13) typu AND i pierwsze wejście drugiej bramki logicznej (14) połączone są ze sobą i poprzez pierwsze wejście sieci logicznej (SL) z pierwszym wejściem miernika (M), zaś drugie wejście pierwszej bramki logicznej (13) i drugie, zane-

gowane wejście drugiej bramki logicznej (14) połączone są ze sobą i poprzez drugie wejście sieci logicznej (SL) z wyjściem generatora impulsów (21), natomiast wyjście pierwszej bramki logicznej (13) połączone jest z wejściem kasującym przerzutnika (15) typu R-S i jednocześnie z drugim wyjściem sieci logicznej (SL), a wyjście drugiej bramki logicznej (14) połączone jest z wejściem ustawiającym przerzutnika (15), którego wyjście połączone jest z pierwszym wejściem trzeciej bramki logicznej (16) typu AND, zaś drugie wejście trzeciej bramki logicznej (16) poprzez trzecie wejście sieci logicznej (SL) sterowane jest z drugiego wejścia miernika (M), natomiast wyjście trzeciej bramki logicznej (16) połączone jest z pierwszym wyjściem sieci logicznej (SL).

13. Układ według zastrz. 8, z n a m i e n n y t y m, że miernik (M) zawiera dzielnik częstotliwości (22), bramkę logiczną (23), licznik impulsów (24), arytmometr (25) i układ do przedstawiania wyników pomiaru (26), przy czym pierwsze wejście miernika (M) połączone jest z wejściem dzielnika częstotliwości (22), którego pierwsze wyjście połączone jest z pierwszym wejściem bramki logicznej (23), zaś drugie wejście miernika (M) połączone jest z drugim wejściem bramki logicznej (23), natomiast pomiędzy wyjście bramki logicznej (23) i pierwsze wejście arytmometru (25) włączony jest licznik impulsów (24), zaś drugie wyjście dzielnika częstotliwości (22) połączone jest z drugim wejściem arytmometru (25), którego wyjście połączone jest z wejściem układu do przedstawiania wyników pomiaru (26).

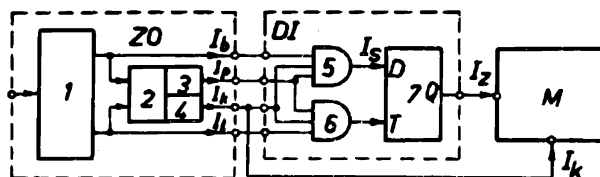


fig. 1

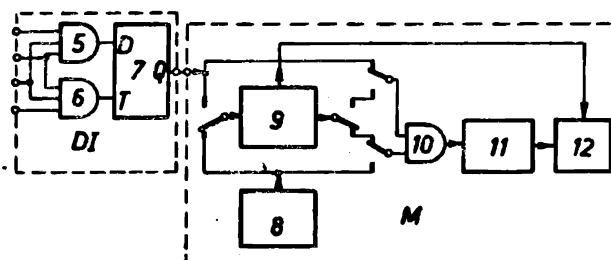


fig. 2.

