



(12) 发明专利

(10) 授权公告号 CN 103368563 B

(45) 授权公告日 2016. 08. 31

(21) 申请号 201210091248. 4

US 2005/0110589 A1, 2005. 05. 26,

(22) 申请日 2012. 03. 30

CN 101951259 A, 2011. 01. 19,

CN 1380749 A, 2002. 11. 20,

(73) 专利权人 安凯(广州)微电子技术有限公司
地址 510663 广东省广州市科学城科学大道
182 号创新大厦 C1 区 3 楼

审查员 马婷婷

(72) 发明人 陈志坚 胡胜发

(74) 专利代理机构 深圳中一专利商标事务所
44237

代理人 张全文

(51) Int. Cl.

H03L 7/08(2006. 01)

H03L 7/085(2006. 01)

H03L 7/099(2006. 01)

(56) 对比文件

CN 101807914 A, 2010. 08. 18,

JP 特開平 7-147538 A, 1995. 06. 06,

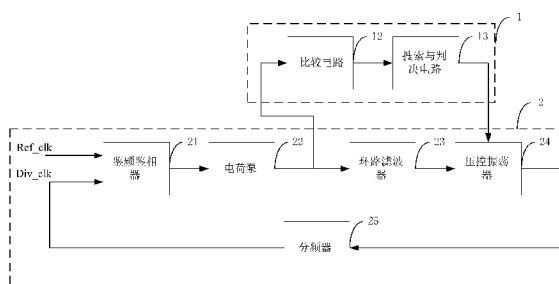
权利要求书2页 说明书5页 附图2页

(54) 发明名称

一种锁相环频率调谐装置及方法

(57) 摘要

本发明适用于锁相环领域,提供了一种锁相环频率调谐装置及方法;包括锁相环电路和频率自动调谐电路;锁相环电路包括依次连接的鉴频鉴相器、电荷泵、环路滤波器、压控振荡器和分频器;频率自动调谐电路包括:比较电路和搜索与判决电路;搜索与判决电路的输出端连接至压控振荡器的控制端;比较电路检测电荷泵对环路滤波器的充电电压,当充电电压大于第一参考电压时,调节压控振荡器的谐振电容提高压控振荡器的谐振频率;当充电电压小于第二参考电压时,调节压控振荡器的谐振电容降低所述压控振荡器的谐振频率。在本发明实施例中,采用一种基于模拟电路的判决方式来实现锁相环快速频率调谐,加速了锁相环的锁定时间、功耗小。



1. 一种锁相环频率调谐装置,包括锁相环电路和频率自动调谐电路;所述锁相环电路包括依次连接的鉴频鉴相器、电荷泵、环路滤波器、压控振荡器和分频器;其特征在于,所述频率自动调谐电路包括:

比较电路,其输入端连接至所述电荷泵与所述环路滤波器的连接端;以及搜索与判决电路,其输入端连接至所述比较电路的输出端,所述搜索与判决电路的输出端连接至所述压控振荡器的控制端;

所述比较电路检测所述电荷泵对所述环路滤波器的充电电压,当所述充电电压大于第一参考电压时,调节所述压控振荡器的谐振电容提高所述压控振荡器的谐振频率;当充电电压小于第二参考电压时,调节所述压控振荡器的谐振电容降低所述压控振荡器的谐振频率;

所述比较电路包括:第一MOS管、第二MOS管、第三MOS管、第四MOS管、第五MOS管、第六MOS管、第七MOS管、第八MOS管、第九MOS管、第十MOS管、第十一MOS管、第十二MOS管、第十三MOS管、第十四MOS管、第十五MOS管、第十六MOS管;

第一MOS管的栅极与第二MOS管的栅极连接,第一MOS管的源极连接电源电压,第二MOS管的源极连接电源电压;第三MOS管的漏极连接至第一MOS管的漏极和栅极,第三MOS管的栅极连接第一参考电压;第四MOS管的漏极连接至第二MOS管的漏极,第四MOS管的源极与第三MOS管的源极连接;第四MOS管的栅极连接充电电压;第五MOS管的栅极连接NMOS管的偏置电压,第五MOS管的源极接地,第五MOS管的漏极连接至第四MOS管的源极和第三MOS管的源极连接的连接端;

第六MOS管的栅极连接PMOS管的偏置电压,第六MOS管的源极连接电源电压,第七MOS管的栅极连接充电电压,第七MOS管的源极与第八MOS管的源极连接后与第六MOS管的漏极连接,第八MOS管的栅极连接第二参考电压,第九MOS管的漏极与第七MOS管的漏极,第九MOS管的源极接地,第九MOS管的栅极连接至第十MOS管的栅极和漏极,第十MOS管的漏极连接至第八MOS管的漏极,第十MOS管的源极连接至地;

第十一MOS管的栅极与第十二MOS管的栅极连接,第十一MOS管的源极连接电源电压,第十二MOS管的漏极连接至第十一MOS管的漏极,第十二MOS管的源极接地;

第十三MOS管的栅极与第十四MOS管的栅极连接,第十三MOS管的源极连接电源电压,第十四MOS管的漏极连接至第十三MOS管的漏极,第十四MOS管的源极接地;

第十五MOS管的栅极与第十六MOS管的栅极连接,第十五MOS管的源极连接电源电压,第十六MOS管的漏极连接至第十五MOS管的漏极,第十六MOS管的源极接地;

第十三MOS管的漏极和第十四MOS管的漏极连接端与第十五MOS管的栅极和第十六MOS管的栅极连接端连接。

2. 如权利要求1所述的锁相环频率调谐装置,其特征在于,所述比较电路包括:

第一比较器和第二比较器;

所述第一比较器的正相输入端与所述第二比较器的正相输入端连接后作为所述比较电路的输入端;

所述第一比较器的反相输入端连接所述第一参考电压,所述第二比较器的反相输入端连接所述第二参考电压;

所述第一比较器的输出端与所述第二比较器的输出端作为所述比较电路的输出端。

3.一种采用权利要求2所述的锁相环频率调谐装置进行锁相环频率调谐的方法,其特征在于,采用二进制搜索算法调整谐振电容的阵列输出,改变压控振荡器的电容阵列,调整压控振荡器的谐振频率。

4.如权利要求3所述的方法,其特征在于,当充电电压大于第一参考电压时,第一比较器输出为高电平,第二比较器输出为低电平,减小压控振荡器的谐振电容;当充电电压小于第二参考电压时,第一比较器输出为低电平,第二比较器输出为高电平;增大压控振荡器的谐振电容。

5.如权利要求3所述的方法,其特征在于,当充电电压大于第二参考电压且小于第一参考电压时,第一比较器输出为低电平,第二比较器输出为低电平。

一种锁相环频率调谐装置及方法

技术领域

[0001] 本发明属于锁相环领域,尤其涉及一种锁相环频率调谐装置及方法。

背景技术

[0002] 图1示出了现有技术提供的锁相环频率调谐装置的结构原理,锁相环频率调谐装置包括频率自动调谐电路1和锁相环电路2,其中,频率自动调谐电路1包括依次连接的计数器11、比较器12和搜索与判决电路13;锁相环电路2包括依次连接的鉴频鉴相器21、电荷泵22、环路滤波器23、压控振荡器24和分频器25;计数器11的输入端连接至鉴频鉴相器21的输入端,搜索与判决电路13的输出端连接至压控振荡器24的控制端。锁相环的频率调谐是基于数字计数器来实现频率判决。

[0003] 在锁相环电路2开始工作时,压控振荡器24输出的频率经过分频器25后,由计数器11对其计数N个时钟周期,然后与输入的参考时钟频率Ref_clk进行比较:当经过分频器25的频率Div_clk低于参考时钟频率Ref_clk时,则频率调谐电路提高压控振荡器24的谐振频率,当经过分频器25的频率Div_clk高于参考时钟频率Ref_clk时,频率调谐电路降低压控振荡器24的谐振频率。由于压控振荡器24输出的频率和参考时钟频率相近时,需要长时间才能得到正确的结果,因此非常耗时,电路也相当复杂,所以锁相环的锁定时间很长。

发明内容

[0004] 本发明实施例的目的在于提供一种锁相环频率调谐装置,旨在解决现有的锁相环频率调谐装置需要长时间才能得到正确的结果导致耗时、电路复杂以及锁相环的锁定时间长的问題。

[0005] 本发明实施例是这样实现的,一种锁相环频率调谐装置,包括锁相环电路和频率自动调谐电路;所述锁相环电路包括依次连接的鉴频鉴相器、电荷泵、环路滤波器、压控振荡器和分频器;所述频率自动调谐电路包括:

[0006] 比较电路,其输入端连接至所述电荷泵与所述环路滤波器的连接端;以及搜索与判决电路,其输入端连接至所述比较电路的输出端,所述搜索与判决电路的输出端连接至所述压控振荡器的控制端。

[0007] 所述比较电路检测所述电荷泵对所述环路滤波器的充电电压,当所述充电电压大于第一参考电压时,调节所述压控振荡器的谐振电容提高所述压控振荡器的谐振频率;当充电电压小于第二参考电压时,调节所述压控振荡器的谐振电容降低所述压控振荡器的谐振频率。

[0008] 更进一步地,所述比较电路包括:第一比较器和第二比较器;所述第一比较器的正相输入端与所述第二比较器的正相输入端连接后作为所述比较电路的输入端;所述第一比较器的反相输入端连接所述第一参考电压,所述第二比较器的反相输入端连接所述第二参考电压;所述第一比较器的输出端与所述第二比较器的输出端作为所述比较电路的输出端。

[0009] 更进一步地,所述比较电路包括:第一MOS管、第二MOS管、第三MOS管、第四MOS管、第五MOS管、第六MOS管、第七MOS管、第八MOS管、第九MOS管、第十MOS管、第十一MOS管、第十二MOS管、第十三MOS管、第十四MOS管、第十五MOS管、第十六MOS管;第一MOS管的栅极与第二MOS管的栅极连接,第一MOS管的源极连接电源电压VDD,第二MOS管的源极连接电源电压VDD;第三MOS管的漏极连接至第一MOS管的漏极和栅极,第三MOS管的栅极连接第一参考电压;第四MOS管的漏极连接至第二MOS管的漏极,第四MOS管的源极与第三MOS管的源极连接;第四MOS管的栅极连接充电电压;第五MOS管的栅极连接NMOS管的偏置电压VBN,第五MOS管的源极连接地VSS,第五MOS管的漏极连接至第四MOS管的源极和第三MOS管的源极连接的连接端;第六MOS管的栅极连接PMOS管的偏置电压VBP,第六MOS管的源极连接电源电压VDD,第七MOS管的栅极连接充电电压,第七MOS管的源极与第八MOS管的源极连接后与第六MOS管的漏极连接,第八MOS管的栅极连接第二参考电压,第九MOS管的漏极与第七MOS管的漏极,第九MOS管的源极连接地VSS,第九MOS管的栅极连接至第十MOS管的栅极和漏极,第十MOS管的漏极连接至第八MOS管的漏极,第十MOS管的源极连接至地VSS;第十一MOS管的栅极与第十二MOS管的栅极连接,第十一MOS管的源极连接电源电压VDD,第十二MOS管的漏极连接至第十一MOS管的漏极,第十二MOS管的源极连接地VSS;第十三MOS管的栅极与第十四MOS管的栅极连接,第十三MOS管的源极连接电源电压VDD,第十四MOS管的漏极连接至第十三MOS管的漏极,第十四MOS管的源极连接地VSS;第十五MOS管的栅极与第十六MOS管的栅极连接,第十五MOS管的源极连接电源电压VDD,第十六MOS管的漏极连接至第十五MOS管的漏极,第十六MOS管的源极连接地VSS;第十三MOS管的漏极与第十四MOS管的漏极连接端与第十五MOS管的栅极与第十六MOS管的栅极连接端连接。

[0010] 本发明实施例的目的还在于提供一种采用上述的锁相环频率调谐装置进行锁相环频率调谐的方法,包括下述步骤:

[0011] 检测电荷泵对环路滤波器的充电电压;

[0012] 当充电电压大于第一参考电压时,调节压控振荡器的谐振电容提高压控振荡器的谐振频率;

[0013] 当充电电压小于第二参考电压时,调节压控振荡器的谐振电容降低压控振荡器的谐振频率。

[0014] 更进一步地,采用二进制搜索算法调整谐振电容的阵列输出,改变压控振荡器的电容阵列,调整压控振荡器的谐振频率。

[0015] 更进一步地,当充电电压大于第一参考电压时, $F_DEC<1:0> = "10"$,第一比较器输出为高电平,第二比较器输出为低电平,减小压控振荡器的谐振电容;当充电电压小于第二参考电压时, $F_DEC<1:0> = "01"$,第一比较器输出为低电平,第二比较器输出为高电平;增大压控振荡器的谐振电容。

[0016] 更进一步地,当充电电压大于第二参考电压且小于第一参考电压时, $OUT_H=0$, $OUT_L=0$,即第一比较器输出为低电平,第二比较器输出为低电平。

[0017] 在本发明实施例中,采用一种基于模拟电路的判决方式来实现锁相环快速频率调谐,加速了锁相环的锁定时间、功耗小;具体地,采用模拟电路来检测压控振荡器的频率高低,进而调谐其振荡频率;且采用简单的比较器判决电路和数字搜索电路,结构简单,速度快。

附图说明

- [0018] 图1是现有技术提供的锁相环频率调谐装置的结构原理示意图；
[0019] 图2是本发明实施例提供的锁相环频率调谐装置的结构原理示意图；
[0020] 图3本发明实施例提供的比较电路的模块结构示意图；
[0021] 图4本发明实施例提供的比较电路的电路图。

具体实施方式

[0022] 为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。

[0023] 图2示出了本发明实施例提供的锁相环频率调谐装置的结构原理；为了便于说明，仅示出了与本发明实施例相关的部分，详述如下：

[0024] 锁相环频率调谐装置包括频率自动调谐电路1和锁相环电路2；其中，频率自动调谐电路1包括：比较电路12和搜索与判决电路13；锁相环电路2包括依次连接的鉴频鉴相器21、电荷泵22、环路滤波器23、压控振荡器24和分频器25；比较电路12的输入端连接至电荷泵22与环路滤波器23的连接端；搜索与判决电路13的输入端连接至比较电路12的输出端，搜索与判决电路13的输出端连接至压控振荡器24的控制端；比较电路12检测电荷泵22对环路滤波器23的充电电压VTUNE，当充电电压VTUNE大于第一参考电压时，调节压控振荡器24的谐振电容提高压控振荡器24的谐振频率；当充电电压VTUNE小于第二参考电压时，调节压控振荡器24的谐振电容降低压控振荡器24的谐振频率。

[0025] 图3示出了本发明实施例提供的比较电路12的模块结构；比较电路12包括：第一比较器121和第二比较器122；第一比较器121的正相输入端与第二比较器122的正相输入端连接后作为比较电路12的输入端；第一比较器121的反相输入端连接第一参考电压VREF1，第二比较器122的反相输入端连接第二参考电压VREF2；第一比较器121的输出端与第二比较器122的输出端作为比较电路12的输出端。

[0026] 在本发明实施例中，比较电路12检测电荷泵22对环路滤波器23的充电电压VTUNE，当充电电压VTUNE往高走时，表明压控振荡器24的频率较低，需要提高压控振荡器24的谐振频率；当充电电压VTUNE往低走时，表明压控振荡器24的频率较高，需要降低压控振荡器24的谐振频率。而提高和降低压控振荡器24的频率是通过二进制搜索算法来调节压控振荡器的谐振电容阵列来实现的。当锁相环启动后，先将模拟模块复位（复位时间为20个参考时钟Ref_clk周期，保证电容充电到600mV），然后启动模拟模块。当模拟模块输出发生变化时，编码和判决模块根据变化，判断并采用二进制搜索算法调整电容阵列输出，来相应改变压控振荡器的电容阵列，进而调整压控振荡器的谐振频率。

[0027] 在本发明实施例中，比较电路12的具体电路如图4所示；比较电路12包括：第一MOS管Q1、第二MOS管Q2、第三MOS管Q3、第四MOS管Q4、第五MOS管Q5、第六MOS管Q6、第七MOS管Q7、第八MOS管Q8、第九MOS管Q9、第十MOS管Q10、第十一MOS管Q11、第十二MOS管Q12、第十三MOS管Q13、第十四MOS管Q14、第十五MOS管Q15、第十六MOS管Q16；其中，第一MOS管Q1的栅极与第二MOS管Q2的栅极连接，第一MOS管Q1的源极连接电源电压VDD，第二MOS管Q2的源极连接电

源电压VDD;第三MOS管Q3的漏极连接至第一MOS管Q1的漏极和栅极,第三MOS管Q3的栅极连接第一参考电压VREF1;第四MOS管Q4的漏极连接至第二MOS管Q2的漏极,第四MOS管Q4的源极与第三MOS管Q3的源极连接;第四MOS管Q4的栅极连接充电电压VTUNE;第五MOS管Q5的栅极连接NMOS管的偏置电压VBN,第五MOS管Q5的源极连接地VSS,第五MOS管Q5的漏极连接至第四MOS管Q4的源极和第三MOS管Q3的源极连接的连接端;第六MOS管Q6的栅极连接PMOS管的偏置电压VBP,第六MOS管Q6的源极连接电源电压VDD,第七MOS管Q7的栅极连接充电电压VTUNE,第七MOS管Q7的源极与第八MOS管Q8的源极连接后与第六MOS管Q6的漏极连接,第八MOS管Q8的栅极连接第二参考电压VREF2,第九MOS管Q9的漏极与第七MOS管Q7的漏极连接,第九MOS管Q9的源极连接地VSS,第九MOS管Q9的栅极连接至第十MOS管Q10的栅极和漏极,第十MOS管Q10的漏极连接至第八MOS管Q8的漏极,第十MOS管Q10的源极连接至地VSS;第十一MOS管Q11的栅极与第十二MOS管Q12的栅极连接,第十一MOS管Q11的源极连接电源电压VDD,第十二MOS管Q12的漏极连接至第十一MOS管Q11的漏极,第十二MOS管Q12的源极连接地VSS;第十三MOS管Q13的栅极与第十四MOS管Q14的栅极连接,第十三MOS管Q13的源极连接电源电压VDD,第十四MOS管Q14的漏极连接至第十三MOS管Q13的漏极,第十四MOS管Q14的源极连接地VSS;第十五MOS管Q15的栅极与第十六MOS管Q16的栅极连接,第十五MOS管Q15的源极连接电源电压VDD,第十六MOS管Q16的漏极连接至第十五MOS管Q15的漏极,第十六MOS管Q16的源极连接地VSS;第十三MOS管Q13的漏极与第十四MOS管Q14的漏极连接端与第十五MOS管Q15的栅极与第十六MOS管Q16的栅极连接端连接。当充电电压VTUNE>第一参考电压VREF1时,OUT_H=1,OUT_L=0;当第二参考电压VREF2<充电电压VTUNE<第一参考电压VREF1时:OUT_H=0,OUT_L=0;当充电电压VTUNE<第二参考电压VREF2时:OUT_H=0,OUT_L=1。

[0028] 本发明实施例提供的锁相环频率调谐装置采用一种基于模拟电路的判决方式来实现锁相环快速频率调谐,加速锁相环的锁定时间。具体地,采用模拟电路来检测压控振荡器的频率高低,进而调谐其振荡频率;环路采用简单的比较器判决电路和数字搜索电路,结构简单,速度快。

[0029] 本发明实施例提供的目的还在于提供一种采用上述锁相环频率调谐装置进行锁相环频率调谐的方法,包括下述步骤:

[0030] 检测电荷泵对环路滤波器的充电电压VTUNE;

[0031] 当充电电压VTUNE大于第一参考电压VREF1时,调节压控振荡器的谐振电容提高压控振荡器的谐振频率;

[0032] 当充电电压VTUNE小于第二参考电压VREF2时,调节压控振荡器的谐振电容降低压控振荡器的谐振频率;具体地可以采用二进制搜索算法调整谐振电容的阵列输出,改变压控振荡器的电容阵列,调整压控振荡器的谐振频率。

[0033] 本发明实施例提供的锁相环频率调谐方法采用一种基于模拟电路判决方式的频率调谐电路来实现锁相环频率调谐,具有结构简单,速度快,功耗小,锁定时间短的特点。

[0034] 在本发明实施例中,当充电电压VTUNE大于第一参考电压时,F_DEC<1:0>="10",第一比较器121输出为高电平,第二比较器122输出为低电平,表示参考时钟快,当前电容阵列应减小,完成此次判断;减小压控振荡器的谐振电容;当充电电压VTUNE小于第二参考电压时,F_DEC<1:0>="01",第一比较器121输出为地电平,第二比较器122输出为高电平;表示参考时钟慢,当前电容阵列应增加,完成此次判断。增大压控振荡器的谐振电容。当充电

电压VTUNE大于第二参考电压且小于第一参考电压时,OUT_H=0,OUT_L=0,第一比较器121输出为低电平,第二比较器122输出为低电平。若延时40个参考时钟周期后判断,F_DEC<1:0>无变化,仍然为“00”,第一比较器121输出为低电平,第二比较器122输出为低电平,表示二进制电容阵列调整已完成,跳出二进制搜索,完成搜索过程。

[0035] 在本发明实施例中,采用一种基于模拟电路的判决方式来实现锁相环快速频率调谐,加速了锁相环的锁定时间、功耗小;具体地,采用模拟电路来检测压控振荡器的频率高低,进而调谐其振荡频率;且采用简单的比较器判决电路和数字搜索电路,结构简单,速度快。

[0036] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

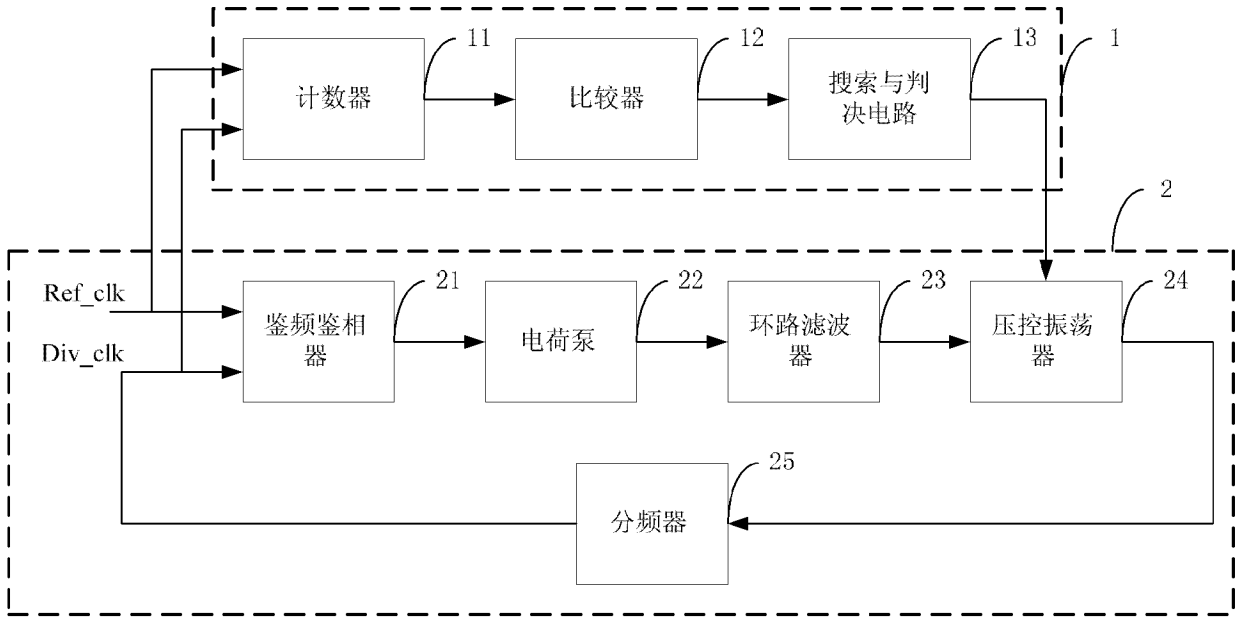


图1

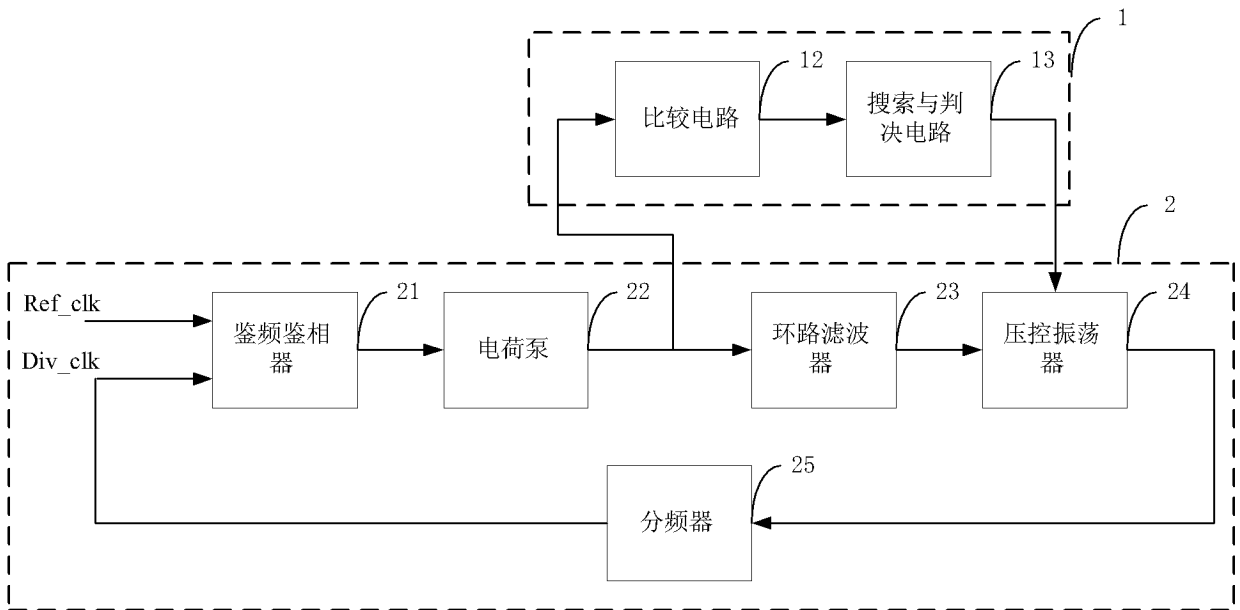


图2

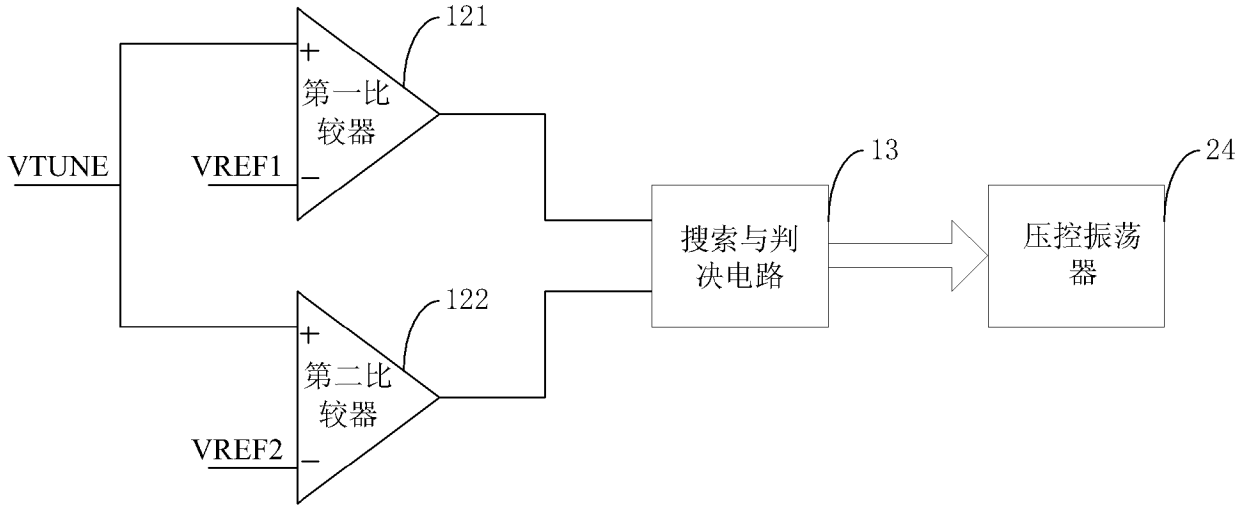


图3

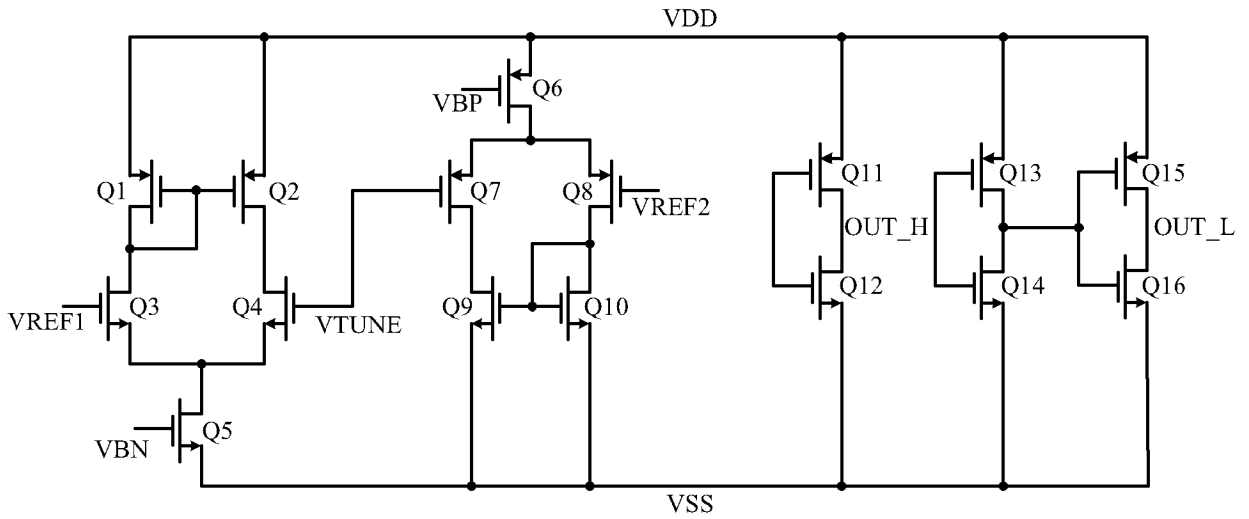


图4