



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년11월15일
(11) 등록번호 10-1330486
(24) 등록일자 2013년11월11일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01) G09G 5/39 (2006.01)
(21) 출원번호 10-2008-7012654
(22) 출원일자(국제) 2006년11월02일
심사청구일자 2011년11월02일
(85) 번역문제출일자 2008년05월27일
(65) 공개번호 10-2008-0070045
(43) 공개일자 2008년07월29일
(86) 국제출원번호 PCT/JP2006/322423
(87) 국제공개번호 WO 2007/060842
국제공개일자 2007년05월31일
(30) 우선권주장
JP-P-2005-00341410 2005년11월28일 일본(JP)
(56) 선행기술조사문헌
JP2002268600 A
KR1020020060604 A*
JP2002169503 A
US20030058195 A1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
재팬 디스플레이 웨스트 인코퍼레이티드
일본 아이치켄 치타군 히가시우라초 오아자 오가와 50 아자 카미후나키
(72) 발명자
데라니시, 야스유키
일본 108-0075 도쿄도 미나토구 고난 1-7-1 소니 가부시끼 가이샤내
나카지마, 요시하루
일본 108-0075 도쿄도 미나토구 고난 1-7-1 소니 가부시끼 가이샤내
(뒷면에 계속)
(74) 대리인
양영준, 장수길

전체 청구항 수 : 총 15 항

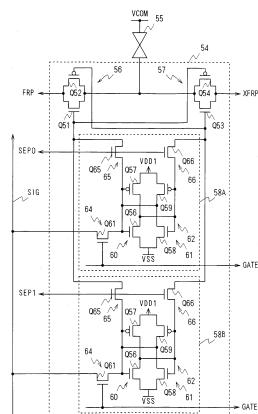
심사관 : 양성지

(54) 발명의 명칭 화상 표시 장치, 전자 기기, 휴대 기기 및 화상 표시 방법

(57) 요약

본 발명은, 예를 들면 다비트 메모리 방식에 의한 액정 표시 장치에 적용하여, 각 화소의 메모리부(62)에 입력 화상 데이터(SIG)를 기록하고, 이 메모리부(62)에 기록한 입력 화상 데이터(SIG)에 따른 시분할의 구동에 의해 계조를 표현한다.

대표도 - 도11



(72) 발명자

기다, 요시토시

일본 108-0075 도쿄도 미나토꾸 고난 1-7-1 소니
가부시키 가이샤내

나카니시, 다카유키

일본 108-0075 도쿄도 미나토꾸 고난 1-7-1 소니
가부시키 가이샤내

특허청구의 범위

청구항 1

매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 상기 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖는 화상 표시 장치로서,

상기 입력 화상 데이터가 다비트의 화상 데이터이고,

상기 화소는,

상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고,

상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하고,

상기 메모리부는,

상기 입력 화상 데이터의 각 비트의 논리값을 각각 취득하여 유지하는 복수의 1비트의 메모리와,

상기 복수의 메모리가 담당하는 상기 입력 화상 데이터의 비트 위치에 따른 기간에서, 상기 복수의 메모리의 기록을 각각 선택적으로 출력하는 메모리 출력용의 스위치 회로를 갖고,

상기 화소는,

상기 메모리 출력용의 스위치 회로의 출력 신호에 의해, 상기 화소의 전극에 인가하는 신호를 절환하는 구동 신호 절환용의 스위치 회로를 갖는 것을 특징으로 하는 화상 표시 장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 수평 구동부는,

상기 입력 화상 데이터를 시리얼 데이터에 의해 대응하는 신호선에 출력하고,

상기 수직 구동부는,

상기 시리얼 데이터에 동기하여 순차적으로 신호 레벨이 상승하는 복수의 게이트 신호를 출력하고,

상기 화소는,

상기 복수의 게이트 신호에 의해, 상기 시리얼 데이터의 각 비트의 논리값을 순차적으로 취득하여 상기 메모리부에 기록하는 것을 특징으로 하는 화상 표시 장치.

청구항 4

제1항에 있어서,

상기 화소는,

상기 입력 화상 데이터의 비트수에 비해 수가 적고, 표시에 이용되는 부위의 면적이 서로 다른 복수의 서브 화소를 갖고,

상기 메모리부에 유지한 상기 입력 화상 데이터가 대응하는 비트의 논리값에 따른 상기 서브 화소의 시분할의 구동에 의해, 상기 입력 화상 데이터에 따른 계조를 표현하는 것을 특징으로 하는 화상 표시 장치.

청구항 5

제1항에 있어서,

상기 화소는,

인접하는 라인 사이에서, 상기 시분할의 구동에 관련한 위상이 서로 다른 것을 특징으로 하는 화상 표시 장치.

청구항 6

제1항에 있어서,

상기 화소는,

상기 메모리부를 복수 계통 갖고,

상기 시분할의 구동에 이용되는 입력 화상 데이터를, 상기 복수 계통에서 절환하는 것을 특징으로 하는 화상 표시 장치.

청구항 7

제6항에 있어서,

상기 복수의 계통의 절환에 의한 화상의 표시가, 블랭킹에 의한 화상의 표시인 것을 특징으로 하는 화상 표시 장치.

청구항 8

제6항에 있어서,

상기 복수의 계통의 절환에 의한 화상의 표시가, 슈퍼임포즈에 의한 화상의 표시인 것을 특징으로 하는 화상 표시 장치.

청구항 9

제1항에 있어서,

상기 시분할의 구동이, 1프레임의 기간을 반복 주기로 한 표시인 것을 특징으로 하는 화상 표시 장치.

청구항 10

제1항에 있어서,

상기 시분할의 구동이, 복수의 프레임에 상기 입력 화상 데이터의 각 비트에 의한 구동을 분류한, 상기 복수 프레임의 기간을 반복 주기로 한 표시인 것을 특징으로 하는 화상 표시 장치.

청구항 11

제1항에 있어서,

상기 수평 구동부는,

상기 입력 화상 데이터를 디지털 아날로그 변환 처리하여 아날로그 신호를 출력하는 디지털 아날로그 변환부와,
선택 신호에 따라서, 상기 입력 화상 데이터 대신에, 상기 아날로그 신호를 상기 신호선에 출력하는 선택 회로를 갖고,

상기 화소는,

선택 신호에 따라서, 상기 시분할에 의한 구동 대신에, 상기 신호선에 출력되는 아날로그 신호에 의해 구동하여 계조를 표현하는 것을 특징으로 하는 화상 표시 장치.

청구항 12

제11항에 있어서,

상기 화소는,

상기 선택 신호에 따라서, 상기 시분할에 의한 구동을 정지하는 동작 정지용의 스위치 회로와,

상기 신호선에 출력되는 아날로그 신호를 선택적으로 입력하는 아날로그 신호용의 스위치 회로를 갖는 것을 특징으로 하는 화상 표시 장치.

청구항 13

제1항에 있어서,

상기 수평 구동부는,

상기 입력 화상 데이터를 디지털 아날로그 변환 처리하여 아날로그 신호를 출력하는 디지털 아날로그 변환부와,
선택 신호에 따라서, 상기 입력 화상 데이터 대신에, 상기 아날로그 신호를 상기 신호선에 출력하는 선택 회로를 갖고,

상기 표시부의 일부 영역의 화소는,

선택 신호에 따라서, 상기 시분할에 의한 구동 대신에 상기 신호선에 출력되는 아날로그 신호에 의해 구동하여 계조를 표현하는 것을 특징으로 하는 화상 표시 장치.

청구항 14

화상 취득 수단에 의해 입력 화상 데이터를 취득하고, 상기 입력 화상 데이터를 화상 표시부에 의해 표시하는 전자 기기로서,

상기 화상 표시부는,

매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 상기 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 상기 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖고,

상기 입력 화상 데이터가 다비트의 화상 데이터이며,

상기 화소는,

상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고,

상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하고,

상기 메모리부는,

상기 입력 화상 데이터의 각 비트의 논리값을 각각 취득하여 유지하는 복수의 1비트의 메모리와,

상기 복수의 메모리가 담당하는 상기 입력 화상 데이터의 비트 위치에 따른 기간에서, 상기 복수의 메모리의 기록을 각각 선택적으로 출력하는 메모리 출력용의 스위치 회로를 갖고,

상기 화소는,

상기 메모리 출력용의 스위치 회로의 출력 신호에 의해, 상기 화소의 전극에 인가하는 신호를 절환하는 구동 신호 절환용의 스위치 회로를 갖는 것을 특징으로 하는 전자 기기.

청구항 15

전지에 의해 동작하고, 화상 취득 수단에 의해 입력 화상 데이터를 취득하고, 상기 입력 화상 데이터를 화상 표시부에 의해 표시하는 휴대 기기로서,

상기 화상 표시부는,

매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 상기 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 상기 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖고,

상기 입력 화상 데이터가 다비트의 화상 데이터이며,

상기 화소는,

상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고,

상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하고,

상기 메모리부는,

상기 입력 화상 데이터의 각 비트의 논리값을 각각 취득하여 유지하는 복수의 1비트의 메모리와,

상기 복수의 메모리가 담당하는 상기 입력 화상 데이터의 비트 위치에 따른 기간에서, 상기 복수의 메모리의 기록을 각각 선택적으로 출력하는 메모리 출력용의 스위치 회로를 갖고,

상기 화소는,

상기 메모리 출력용의 스위치 회로의 출력 신호에 의해, 상기 화소의 전극에 인가하는 신호를 절환하는 구동 신호 절환용의 스위치 회로를 갖는 것을 특징으로 하는 휴대 기기.

청구항 16

매트릭스 형상으로 배치한 화소를 대응하는 입력 화상 데이터에 의해 구동하고, 상기 입력 화상 데이터에 의한 화상을 표시하는 화상 표시 방법으로서,

1개의 화소에 설치된 다비트에 의한 메모리부에, 대응하는 상기 입력 화상 데이터를 기록하는 화상 데이터 기록의 스텝과,

상기 메모리부의 각 비트에 따른 시간 간격에 의한 구동에 의해, 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하는 표시의 스텝

을 갖고,

상기 메모리부는,

상기 입력 화상 데이터의 각 비트의 논리값을 각각 취득하여 유지하는 복수의 1비트의 메모리와,

상기 복수의 메모리가 담당하는 상기 입력 화상 데이터의 비트 위치에 따른 기간에서, 상기 복수의 메모리의 기록을 각각 선택적으로 출력하는 메모리 출력용의 스위치 회로를 갖고,

상기 화소는,

상기 메모리 출력용의 스위치 회로의 출력 신호에 의해, 상기 화소의 전극에 인가하는 신호를 절환하는 구동 신호 절환용의 스위치 회로를 갖는 것을 특징으로 하는 화상 표시 방법.

명세서

기술분야

[0001] 본 발명은, 화상 표시 장치, 전자 기기, 휴대 기기 및 화상 표시 방법에 관한 것으로, 예를 들면 다비트 메모리 방식에 의한 액정 표시 장치에 적용할 수 있다. 본 발명은, 각 화소의 메모리부에 입력 화상 데이터를 기록하고, 이 메모리부에 기록한 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현함으로써, 다비트 메모리 방식에 의한 화상 표시에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시한다.

배경기술

[0002] 종래, 액정 표시 장치는, 일본 특개 2005-1641814호 공보 등에, 면적이 서로 다른 복수의 서브 화소에 의해 1개의 화소를 형성하고, 이들 복수의 서브 화소의 표시, 비표시의 제어에 의해, 표시에 이용되는 영역의 면적을 가변하여 각 화소의 계조를 가변하는 소위 면적 계조 방식이 제안된다. 또한 이 일본 특개 2005-1641814호 공보에서는, 1개의 서브 화소에 각각 1비트의 메모리를 설치하고, 이 메모리의 기록에 의해 대응하는 서브 화소의 표시, 비표시를 제어하고, 이에 의해 다비트에 의한 입력 화상 데이터의 계조를 표현하는 방법이 제안되어 있다. 또한 이하에서는, 이와 같이 1개의 화소에 다비트의 메모리를 설치하고, 이 다비트의 메모리의 기록에 의해 각 화소의 계조를 표현하는 방식을 다비트 메모리 방식이라고 부른다.

[0003] 즉 도 1은, 이 면적 계조 방식의 다비트 메모리 방식에 의한 화상 표시 장치를 도시하는 블록도이다. 이 화상

표시 장치(1)에서, 표시부(2)는, 반사형 액정 표시 패널 또는 투과형 액정 표시 패널이며, 적색, 녹색, 청색의 컬러 필터를 설정한 화소가 매트릭스 형상으로 배치하여 형성된다.

[0004] 여기서 도 2에 이 표시부(2)의 1개의 화소(2A)의 구성을 도시한 바와 같이, 각 화소(2A)는, 표시에 이용되는 부위인 전극(3A, 3B, 3C, 3D, 3E, 3F)의 면적이 1:2:4:8:16:32로 설정된 복수의 서브 화소(2AA~2AF)에 의해 형성된다. 여기서 각서브 화소(2AA~2AF)는, 이러한 전극(3A~3F)의 면적이 일정한 비례 관계로 설정되는 점을 제외하고 동일하게 형성되며, 도 3에 도시하는 화소 회로(4A~4F)에 의해 각각 전극(3A~3F)에 의한 액정 셀(5A~5F)을 구동한다.

[0005] 즉 화소 회로(4A~4F)는, 게이트 및 드레인이 각각 공통으로 접속된 N 채널 MOS(이하, NMOS라고 부름) 트랜지스터 Q1 및 P 채널 MOS(이하, PMOS라고 부름) 트랜지스터 Q2로 이루어지는 CMOS 인버터(6)와, 마찬가지로, 게이트 및 드레인이 각각 공통으로 접속된 NMOS 트랜지스터 Q3 및 PMOS 트랜지스터 Q4로 이루어지는 CMOS 인버터(7)가 플러스측 전원 라인 VDD와 마이너스측 전원 라인 VSS 사이에 병렬로 설치되고, 이들 CMOS 인버터(6, 7)가 루프 형상으로 접속되어 SRAM(Static Random Access Memory) 구성에 의한 메모리가 형성된다.

[0006] 화소 회로(4A~4F)는, NMOS 트랜지스터 Q5에 의해 이들 CMOS 인버터(6, 7)에 신호선 SIG를 접속하여, 신호선 SIG의 논리값을 메모리에 공급하는 스위치 회로(8)가 형성되고, 이에 의해 도 4에 도시한 바와 같이, 게이트 신호 GATE(도 4의 (B))에 의한 NMOS 트랜지스터 Q5의 제어에 의해, 신호선 SIG(도 4의 (A))에 의한 데이터를 메모리에 세트한다(도 4의 (C)). 또한 여기에서 V1은, 이 스위치 회로(8)에 의한 입력측인 인버터(6)의 입력측의 전위이다.

[0007] 화소 회로(4A~4F)는, 이와 같이 하여 메모리에 유지하여 이루어지는 데이터에 따라서, 액정 셀(5A)(5B~5F)의 공통 전극에 인가되는 공통 전압 VCOM(도 4의 (G))에 대하여, 동상의 구동 신호 FRP(도 4의 (D)) 또는 역상의 구동 신호 XFRP(도 4의 (E))를 선택하여 액정 셀(5A)(5B~5F)에 인가하고, 이에 의해 액정 셀(5A)(5B~5F)을 구동한다. 즉 화소 회로(4A~4F)는, NMOS 트랜지스터 Q6 및 PMOS 트랜지스터 Q7로 이루어지는 스위치 회로(9)를 인버터(7)의 출력에 의해 온 오프 제어하고, 이 스위치 회로(9)를 통하여 공통 전위 VCOM과 동상의 구동 신호 XFRP를 액정 셀(5A)(5B~5F)에 인가한다. 또한 마찬가지로의 NMOS 트랜지스터 Q8 및 PMOS 트랜지스터 Q9로 이루어지는 스위치 회로(10)를 인버터(6)의 출력에 의해 온 오프 제어하고, 이 스위치 회로(10)를 통하여 공통 전위 VCOM과 역상의 구동 신호 FRP를 액정 셀(5A)(5B~5F)에 인가한다.

[0008] 이에 의해 도 4에 도시한 바와 같이, 신호선 SIG의 전위를 절환한 경우, 계속되는 게이트 신호 GATE의 상승의 시점 t1로부터 액정 셀(5A)(5B~5F)에 인가되는 전압 V5(도 4의 (F))가 공통 전위 VCOM에 대하여 동상으로부터 역상으로 절환하여, 액정 셀(5A)(5B~5F)의 표시, 비표시를 절환할 수 있다. 또한 이 도 4에 도시하는 예는, 소위 노멀리 블랙에 의한 경우이다.

[0009] 화상 표시 장치(1)에서(도 1), 인터페이스(IF)(11)는, 각 화소의 계조를 순차적으로 나타내는 시리얼 데이터에 의한 화상 데이터 SDI, 이 화상 데이터 SDI에 동기한 시스템 로크 SCK, 수직 동기 신호에 동기한 타이밍 신호 SCS를, 이 화상 표시 장치(1)가 설치되는 기기의 구성으로부터 입력받는다. 인터페이스(11)는, 이 화상 데이터 SDI를 표시부(2)의 홀수 라인 및 짝수 라인에 대응하는 2계통으로 분리하고, 분리한 화상 데이터 DATA를 각각 수평 구동부(120 및 12E)에 출력한다. 또한 이 화상 데이터 DATA에 동기한 클럭 LSSCK를 생성하여 타이밍 제너레이터(14)에 출력한다. 또한 타이밍 신호 SCS에 의해, 수직 동기 신호에 동기한 타이밍에서 신호 레벨이 상승하는 리세트 신호 RST를 타이밍 제너레이터(14)에 출력한다.

[0010] 타이밍 제너레이터(14)는, 이들 클럭 LSSCK, 리세트 신호 RST로부터 수평 구동부(120, 12E), 수직 구동부(15)의 동작에 필요한 각종 타이밍 신호를 생성하여 출력한다.

[0011] 수평 구동부(120, 12E)는, 타이밍 제너레이터(14)로부터 출력되는 타이밍 신호에 의해 동작하고, 각각 표시부(2)의 홀수 라인 및 짝수 라인의 화소에 대해서, 인터페이스(11)로부터 출력되는 화상 데이터 DATA에 대응하도록 신호선 SIG의 논리 레벨을 설정한다.

[0012] 즉 도 5에 도시한 바와 같이, 수평 구동부(120, 12E)는, 수평 주사 기간의 개시의 타이밍에서 상승하는 타이밍 신호 HST를 시프트 레지스터(SR)(21A, 21B, ……)에 의해 순차적으로 라인 방향으로 전송하고, 각 시프트 레지스터(21A, 21B, ……)로부터 출력되는 타이밍 신호에 의해 화상 데이터 DATA를 샘플링 래치(SL)(22A, 22B, ……)에 의해 래치한다. 이에 의해 수평 구동부(120, 12E)는, 화상 데이터 DATA를 대응하는 신호선 SIG로 분류한다.

[0013] 제2 래치(23A, 23B, ……)는, 이들 샘플링 래치(22A, 22B, ……)에 의한 래치 결과를 각각 래치하여 출력하고,

이에 의해 각 신호선 SIG로 분류한 화상 데이터의 타이밍을 일치시켜서 출력한다. 패러렐 시리얼 변환 회로(PS)(24A, 24B, ……)는, 제2 래치(23A, 23B, ……)의 래치 결과 Lout를 구성하는 각 비트의 논리값을, 선택 신호 SERI에 의해 순차적으로 선택하여 출력함으로써, 각 신호선 SIG로 분류된 입력 화상 데이터를 시리얼 데이터로 변환하여 출력한다.

[0014] 즉 도 6 및 도 7에 도시한 바와 같이, 패러렐 시리얼 변환 회로(24A, 24B, ……)에서, 앤드 회로(25~30)는, 순차 순환적으로 신호 레벨이 상승하는 선택 신호 SERI0~SERI5(도 7의 (A0)~(A5))에 의해, 각각 래치 결과 Lout의 각 비트의 논리값 Lout0~Lout5를 게이트하고, 오아 회로(31)는, 이들 앤드 회로(25~30)의 출력 신호의 논리합 신호를 생성한다. 패러렐 시리얼 변환 회로(24A, 24B, ……)는, 이 오아 회로(31)의 출력 신호를 버퍼 회로(32)를 통하여 출력하고, 이에 의해 각 신호선 SIG로 분류한 화상 데이터를 1비트의 시리얼 데이터에 의해 각 신호선 SIG(도 7의 (B))에 출력한다.

[0015] 수직 구동부(15)(도 1)는, 이들 수평 구동부(120, 12E)에 의한 신호선 SIG의 구동에 대응하도록, 타이밍 제너레이터(14)에서 생성된 타이밍 신호에 의해 표시부(2)의 화소(2A)를 라인 단위로 선택하고, 또한 각 라인 내에서는, 서브 화소를 순차적으로 선택하는 게이트 신호 GATE0~GATE5에 출력한다.

[0016] 즉 도 8에 도시한 바와 같이, 수직 구동부(15)는, 수직 동기 신호에 동기하여 신호 레벨이 상승하는 타이밍 신호 VST(도 7의 (C))를 시프트 레지스터(SR)(41A, 41B, ……)에 의해 순차적으로 수직 방향으로 전송한다. 수직 구동부(15)는, 앤드 회로(42A0~42A5, 42B0~42B5, ……)에 의해, 순차 순환적으로 신호 레벨이 상승하는 선택 신호 ENB0~ENB5(도 7의 (D0)~(D5))를, 시프트 레지스터(41A, 41B, ……)의 출력 신호에 의해 게이트하여, 각 라인의 각 서브 화소를 순차적으로 선택하는 게이트 신호 GATE0~GATE5(도 7의 (E0)~(E5))를 생성하고, 이 게이트 신호 GATE0~GATE5를 버퍼 회로(43A0~43A5, 43B0~43B5, ……)를 통하여 표시부(2)에 출력한다.

[0017] 이들에 의해 이 도 1에 도시하는 예에 의한 화상 표시 장치(1)는, 수직 방향의 복수의 화소에 1개의 신호선을 시분할에 의해 분류하고, 나아가서는 1개의 화소를 구성하는 서브 화소에 시분할에 의해 1개의 신호선 SIG로 분류하여, 각 서브 화소의 표시, 비표시를 제어하여 원하는 화상을 표시한다. 또한 이러한 다비트 메모리 방식에 의한 화상 표시 장치는, 반사형 액정, 투과형 액정 대신에, 반사형 전극과 투과형 전극을 병용한 액정 셀을 이용하는 경우에 있어서도, 널리 적용할 수 있다.

[0018] 그러나 이 다비트 메모리 방식은, 1개의 화소를 구성하는 복수의 서브 화소 간에서 전극을 절연할 필요가 있고, 그 만큼, 표시에 이용되지 않는 쓸데없는 영역이 1개의 화소에 발생하고, 그 결과로서 1개의 화소에서의 투과율, 반사율이 저하하는 결점이 있다. 이에 의해 효율적으로 화상 표시할 수 없는 문제가 있다.

[0019] 또한 면적이 서로 다른 서브 화소를 온 오프 제어하여 계조를 표현하고 있음으로써, 각 화소의 휘도에 따라서 각 화소에서 표시에 관련한 영역의 무게 중심의 위치가 변화되고, 이에 의해 특정한 계조로 서브 화소의 배치에 의한 고정 패턴이 간파되는 결점이 있다. 또한 가장 면적이 적은 서브 화소의 가공 정밀도에 의해 해상도, 계조수가 제한되는 결점이 있고, 나아가서는 1개의 화소에 많은 반도체 소자를 설치하는 것이 필요하게 됨으로써, 해상도, 계조수가 제한되는 결점이 있다. 이에 의해 화질의 점에서 실용 상, 아직 불충분한 문제가 있다.

[0020] <발명의 개시>

[0021] 본 발명은 이상의 점을 고려하여 이루어진 것으로, 다비트 메모리 방식에서, 이들 결점을 일거에 해결하고, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있는 화상 표시 장치, 전자 기기, 휴대 기기 및 화상 표시 방법을 제안하고자 하는 것이다.

[0022] 이러한 과제를 해결하기 위해 본 발명은, 매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖는 화상 표시 장치에 적용하고, 상기 입력 화상 데이터가 다비트의 화상 데이터이며, 상기 화소는, 상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고, 상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현한다.

[0023] 본 발명의 구성에 의해, 매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖는 화상 표시 장치에 적용하고, 상기 입력 화상 데이터가 다비트의 화상 데이터이며, 상기 화소는, 상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고, 상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현한다.

리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하면, 다비트 메모리 방식에 의해 화상 표시하도록 하여, 면적 계조법에 의한 경우에 비해 대면적의 전극에 의해 화소를 작성할 수 있고, 이에 의해 전극 간의 쓸데 없는 영역을 저감하고, 나아가서는 고정 패턴의 발생을 방지할 수 있다. 또한 전극의 가공 정밀도에 의한 해상도, 계조수의 제한도 완화되고, 나아가서는 반도체 소자수도 적게 할 수 있어, 이들에 의해 다비트 메모리 방식에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0024] 또한 본 발명은, 화상 취득 수단에 의해 입력 화상 데이터를 취득하고, 상기 입력 화상 데이터를 화상 표시부에 의해 표시하는 전자 기기에 적용하고, 상기 화상 표시부는, 매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 상기 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖고, 상기 입력 화상 데이터가 다비트의 화상 데이터이며, 상기 화소는, 상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고, 상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현한다.

[0025] 이에 의해 본 발명의 구성에 따르면, 다비트 메모리 방식에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0026] 또한 본 발명은, 전지에 의해 동작하고, 화상 취득 수단에 의해 입력 화상 데이터를 취득하고, 상기 입력 화상 데이터를 화상 표시부에 의해 표시하는 휴대 기기에 적용하고, 상기 화상 표시부는, 매트릭스 형상으로 화소를 배치한 표시부와, 상기 표시부에 게이트 신호를 출력하는 수직 구동부와, 상기 입력 화상 데이터를 상기 표시부의 신호선으로 분류하여 출력하는 수평 구동부와, 상기 표시부, 상기 수평 구동부, 수직 구동부에 동작 기준용의 타이밍 신호를 출력하는 타이밍 제너레이터를 갖고, 상기 입력 화상 데이터가 다비트의 화상 데이터이며, 상기 화소는, 상기 신호선에 출력되는 상기 입력 화상 데이터를, 상기 게이트 신호에 의해 선택적으로 입력받아 유지하는 메모리부를 갖고, 상기 메모리부에 유지한 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현한다.

[0027] 이에 의해 본 발명의 구성에 따르면, 다비트 메모리 방식에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0028] 또한 본 발명은, 매트릭스 형상으로 배치한 화소를 대응하는 입력 화상 데이터에 의해 구동하고, 상기 입력 화상 데이터에 의한 화상을 표시하는 화상 표시 방법에 적용하고, 1개의 화소에 설치된 다비트에 의한 메모리부에, 대응하는 상기 입력 화상 데이터를 기록하는 화상 데이터 기록의 스텝과, 상기 메모리부의 각 비트에 따른 시간 간격에 의한 구동에 의해, 상기 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현하는 표시의 스텝을 갖는다.

[0029] 이에 의해 본 발명의 구성에 따르면, 다비트 메모리 방식에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0030] 본 발명에 따르면, 다비트 메모리 방식에 의한 화상 표시에서, 종래의 결점을 일거에 해결하고, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있는 전자 기기, 휴대 기기 및 화상 표시 방법을 제공할 수 있다.

산업상 이용 가능성

[0170] 본 발명은, 예를 들면 다비트 메모리 방식에 의한 액정 표시 장치에 적용할 수 있다.

도면의 간단한 설명

[0031] 도 1은 종래의 화상 표시 장치를 도시하는 블록도.

[0032] 도 2는 도 1의 화상 표시 장치의 화소의 구성을 도시하는 접속도.

[0033] 도 3은 도 2의 화소에서의 화소 회로의 구성을 도시하는 접속도.

[0034] 도 4는 도 3의 구성의 동작의 설명에 이용되는 타임 차트.

[0035] 도 5는 도 1의 화상 표시 장치에서의 수평 구동부를 도시하는 블록도.

[0036] 도 6은 도 5의 수평 구동부에서의 패러렐 시리얼 변환 회로를 도시하는 블록도.

[0037] 도 7은 도 5의 수평 구동부의 동작의 설명에 이용되는 타임 차트.

- [0038] 도 8은 도 1의 화상 표시 장치에서의 수직 구동부를 도시하는 블록도.
- [0039] 도 9는 본 발명의 실시예 1에 따른 화상 표시 장치를 도시하는 블록도.
- [0040] 도 10은 도 9의 화상 표시 장치에 적용되는 1개의 화소를 도시하는 접속도.
- [0041] 도 11은 도 10의 1개의 화소의 기본 구성을 도시하는 접속도.
- [0042] 도 12는 도 11의 화소의 동작의 설명에 이용되는 타임 차트.
- [0043] 도 13은 도 10의 구성의 등화 회로를 도시하는 접속도.
- [0044] 도 14는 도 12의 화소의 동작의 설명에 이용되는 타임 차트.
- [0045] 도 15는 본 발명의 실시예 2에 따른 화상 표시 장치에 적용되는 1개의 화소를 도시하는 접속도.
- [0046] 도 16은 본 발명의 실시예 3에 따른 화상 표시 장치에 적용되는 1개의 화소를 도시하는 접속도.
- [0047] 도 17은 본 발명의 실시예 4에 따른 화상 표시 장치에 적용되는 1개의 화소를 도시하는 접속도.
- [0048] 도 18은 본 발명의 실시예 5에 따른 화상 표시 장치에 적용되는 화소의 전극을 도시하는 평면도.
- [0049] 도 19는 도 18과는 상이한 예에 의한 화소의 전극을 도시하는 평면도.
- [0050] 도 20은 도 18, 도 19와는 상이한 예에 의해 화소의 전극을 도시하는 평면도.
- [0051] 도 21은 본 발명의 실시예 6에 따른 화소 회로를 도시하는 접속도.
- [0052] 도 22는 도 21과는 상이한 예에 의한 화소 회로를 도시하는 접속도.
- [0053] 도 23은 도 21, 도 22와는 상이한 예에 의한 화소 회로를 도시하는 접속도.
- [0054] 도 24는 본 발명의 실시예 7에 따른 각 화소의 구동의 설명에 이용되는 블록도.
- [0055] 도 25는 도 24의 각 화소의 구동의 설명에 이용되는 타임 차트.
- [0056] 도 26은 본 발명의 실시예 8에 따른 화상 표시 장치를 도시하는 블록도.
- [0057] 도 27은 도 26의 화상 표시 장치의 1개의 화소의 구성을 도시하는 접속도.
- [0058] 도 28은 도 27에 도시하는 구성에서, 많은 계통측에의 기입의 설명에 이용되는 접속도.
- [0059] 도 29는 블랭킹 표시를 도시하는 평면도.
- [0060] 도 30은 슈퍼임포즈에 의한 표시를 도시하는 평면도.
- [0061] 도 31은 본 발명의 실시예 9에 따른 화상 표시 장치를 도시하는 블록도.
- [0062] 도 32는 도 31의 화상 표시 장치에 의한 입체 표시의 설명에 이용되는 약선도.
- [0063] 도 33은 본 발명의 실시예 10에 따른 화상 표시 장치의 구성의 설명에 이용되는 타임 차트.
- [0064] 도 34는 본 발명의 실시예 11에 따른 화상 표시 장치를 도시하는 블록도.
- [0065] 도 35는 도 34의 화상 표시 장치에서의 화소의 구성을 도시하는 접속도.
- [0066] 도 36은 도 34의 화상 표시 장치에서의 수평 구동부의 구성을 도시하는 블록도.
- [0067] 도 37은 도 34의 화상 표시 장치에서의 수직 구동부의 구성을 도시하는 블록도.
- [0068] 도 38은 도 34의 화상 표시 장치에서의 다비트 메모리 방식에 의한 동작의 설명에 이용되는 타임 차트.
- [0069] 도 39는 도 34의 화상 표시 장치에서의 아날로그 신호 구동 시의 동작의 설명에 이용되는 타임 차트.
- [0070] 도 40은 도 34의 화상 표시 장치에서의 동작 전환 시의 설명에 이용되는 타임 차트.
- [0071] 도 41은 본 발명의 실시예 12에 따른 화상 표시 장치의 표시 화면을 도시하는 평면도.
- [0072] <발명을 실시하기 위한 최량의 형태>
- [0073] 이하, 적절히 도면을 참조하면서 본 발명의 실시예를 상세히 설명한다.

- [0074] (1) 실시예 1의 구성
- [0075] 도 9는 본 발명의 실시예 1에 따른 화상 표시 장치를 도시하는 블록도이다. 이 화상 표시 장치(51)는, 예를 들면 도시하지 않은 튜너부, 외부 기기 등으로부터 출력되는 비디오 데이터에 의한 화상을, 다비트 메모리 방식에 의해 표시부(52)에서 표시한다. 또한 이 도 9에 도시하는 화상 표시 장치(51)에서, 도 1에 대하여 기술한 화상 표시 장치(1)와 동일한 구성은, 대응하는 부호를 붙여서 나타내고, 중복된 설명은 생략한다.
- [0076] 여기에서 표시부(52)는, 반사형 액정 표시 패널 또는 투과형 액정 표시 패널이며, 적색, 녹색, 청색의 컬러 필터를 설치한 화소가 매트릭스 형상으로 배치하여 형성된다. 여기서 도 10에 이 표시부(52)의 1개의 화소(52A)의 구성을 도시한 바와 같이, 화소(52A)는, 대면적에 의한 1개의 전극(53)이 표시에 이용되는 부위에 배치되고, 이 전극(53)을 이용하여 액정 셀이 형성된다. 또한 각 화소(52A)는, 화소 회로(54)가 설치되고, 이 화소 회로(54)에 의한 전극(53)의 구동에 의해 계조가 표현된다.
- [0077] 여기서 2비트에 의해 계조를 표현하는 경우를 예로 들어 화소 회로(54)의 구성을 도 11에 도시한 바와 같이, 각 화소(52A)는, 도 12에 도시한 바와 같이, 예를 들면 프레임 주기에 의해 신호 레벨이 절환하는 공통 전압 VCOM(도 12의 (A))이 각액정 셀(55)의 공통 전극에 인가된다. 화소 회로(54)는, 소스 및 드레인이 각각 공통으로 접속된 NMOS 트랜지스터 Q51 및 PMOS 트랜지스터 Q52로 이루어지는 스위치 회로(56)를 통하여, 이 공통 전압 VCOM과 동상의 구동 신호 FRP(도 12의 (B))에 전극(53)이 접속되고, 또한 마찬가지로 소스 및 드레인이 각각 공통으로 접속된 NMOS 트랜지스터 Q53 및 PMOS 트랜지스터 Q54로 이루어지는 스위치 회로(57)를 통하여, 공통 전압 VCOM과 역상의 구동 신호 XFRP(도 12의 (C))에 전극(53)이 접속된다.
- [0078] 이에 의해 화소 회로(54)는, 이 스위치 회로(56, 57)를 상보적으로 온 오프 제어하여, 액정 셀(55)의 표시, 비 표시를 절환한다. 또한 화소 회로(54)는, 각각 화상 데이터의 각 비트의 표시를 담당하는 구동 회로(58A 및 58B)에 의해 시분할에 의해 이들 스위치 회로(56, 57)를 상보적으로 온 오프 제어하도록 하고, 이들 구동 회로(58A 및 58B)에 의한 시분할의 구동에 의해 계조를 표현한다. 보다 구체적으로, 구동 회로(58A 및 58B)가 담당하는 화상 데이터의 비트에 대응하도록, 이들 구동 회로(58A 및 58B)에 의한 스위치 회로(56, 57)의 구동 시간을 설정하고, 이에 의해 시분할에 의해 1개의 전극(53)에 의한 액정 셀(55)을 구동한다.
- [0079] 여기서 구동 회로(58A 및 58B)는, 담당하는 비트, 제어에 관련하는 신호가 서로 다른 점을 제외하고 동일하게 구성됨으로써, 이하에서는, 구동 회로(58A)에 대해서만 구성을 설명하고, 중복된 설명은 생략한다. 여기서 구동 회로(58A)는, 게이트 및 드레인이 각각 공통으로 접속된 NMOS 트랜지스터 Q56 및 PMOS 트랜지스터 Q57로 이루어지는 CMOS 인버터(60)와, 마찬가지로, 게이트 및 드레인이 각각 공통으로 접속된 NMOS 트랜지스터 Q58 및 PMOS 트랜지스터 Q59로 이루어지는 CMOS 인버터(61)가 플러스측 전원 라인 VDD1과 마이너스측 전원 라인 VSS 사이에 병렬로 설치되고, 이들 CMOS 인버터(60, 61)가 루프 형상으로 접속되어 SRAM 구성에 의한 메모리(62)가 형성된다.
- [0080] 또한 게이트 신호 GATE에 의해 온 오프 동작하여 신호선 SIG의 논리값을 이 메모리(62)에 기입하는 NMOS 트랜지스터 Q61에 의한 스위치 회로(64)가 설치되고, 선택 신호 SEP에 의해 이 메모리(62)의 출력을 스위치 회로(56, 57)에 선택적으로 출력하는 NMOS 트랜지스터 Q65, Q66에 의한 스위치 회로(65, 66)가 설치된다. 이들에 의해 이 화소 회로(54)는, 도 13에 도시하는 등화 회로에 의해 나타낼 수 있다.
- [0081] 각 화소 회로(54)는, 도 12의 (D1) 및 (D2)에 도시한 바와 같이, 각 구동 회로(58A, 58B)에 공급하는 선택 신호 SEP0, SEP1에서, 각각 신호 레벨이 상승하여 구동 회로(58A, 58B)에 각각 스위치 회로(56, 57)의 제어를 맡기는 기간 T0 및 T1의 비율이, 입력 화상 데이터의 각 비트에 대응하는 비율로 설정되고, 이에 의해 이 도 11의 예에서는 이 기간 T0 및 T1의 비율이 1:2로 설정된다. 또한 신호선 SIG로부터의 논리값의 입력은, 도 2를 이용하여 각 화소 회로(4A~4F)에 대하여 설명한 경우와 마찬가지로 하여, 시리얼 데이터에 의해 각 구동 회로(58A 및 58B)에 입력되고, 선택 신호 SEP0, SEP1에 의해 스위치 회로(56, 57)의 제어를 맡기는 기간이 짧은 측의 구동 회로(58A)에 화상 데이터의 하위측 비트의 논리값이 선택적으로 입력되고, 남은 구동 회로(58B)에 상위측 비트의 논리값이 선택적으로 입력된다.
- [0082] 이에 의해 화소 회로(54)는, 구동 회로(58A 및 58B)의 메모리(62)에 의해 구성되는 메모리부에 입력 화상 데이터를 기록하여 유지하고, 이 메모리부에 유지한 입력 화상 데이터에 따른 시분할의 구동에 의해, 시간 축방향의 적분 효과를 이용하여 2비트에 의한 입력 화상 데이터의 계조를 표현한다(도 12의 (E)).
- [0083] 이러한 계조 표현 원리에 의해, 화상 표시 장치(51)의 화소(52A)는(도 10), 6비트에 의한 계조를 표현할 수 있도록, 6개의 구동 회로(58A~58F)가 설치되고, 이 6개의 구동 회로(58A~58F)에 의한 스위치 회로(56, 57)의 제

어 시간이, 선택 신호 SEP0~SEP5에 의해, 각 구동 회로(58A~58F)가 표시를 담당하는 비트에 따라서 설정된다.

[0084] 즉 화상 표시 장치(51)에서(도 9), 타이밍 제너레이터(71)는, 도 14에 도시한 바와 같이, 공통 전압 VCOM, 구동 신호 FRP, XFRP(도 14의 (A)~(C))를 생성하여 출력한다. 또한 스위치 회로(56, 57)의 제어를 각 구동 회로(58A~58F)에 각각 맡기는 선택 신호 SEP0~SEP5(도 14의 (D1)~(D6))를, 1프레임의 기간 사이에서 순차적으로 선택적으로 상승시키도록 하고, 각각 선택 신호 SEP0~SEP5의 신호 레벨이 상승하고 있는 기간 T0~T5가, 하위측 비트로부터 상위측 비트를 향함에 따라서 2의 멍승으로 증대하도록 선택 신호 SEP0~SEP5를 생성한다. 이에 의해 이 예에서는, 가장 하위측 비트에 관련하는 선택 신호 SEP0에서, 신호 레벨이 상승하고 있는 기간 T0에 대하여, 이보다 상위측에 관련하는 SEP1~SEP5는, 신호 레벨이 상승하고 있는 기간 T1~T5가, 각각 2배, 4배, 8배, 16배, 32배의 기간으로 설정된다(도 14의 (E)). 또한 이 화상 표시 장치(51)는, 이들 타이밍 제너레이터(71), 수평 구동부(120, 12E) 등이 표시부(52)의 글래스 기판 상에 일체로 형성된다.

[0085] (2) 실시예 1의 동작

[0086] 이상의 구성에서, 이 화상 표시 장치(51)는(도 9), 인터페이스(11)를 통하여 입력되는 시리얼 데이터에 의한 화상 데이터 SDI가, 홀수 라인 및 짝수 라인으로 분리되어 각각 수평 구동부(120 및 12E)에 입력되고, 여기에서 표시부(52)의 각 신호선 SIG로 분류된 후(도 5), 1비트에 의한 시리얼 데이터로 변환되어 표시부(52)의 각 신호선 SIG에 출력된다(도 6). 또한 이 수평 구동부(120 및 12E)에 의한 신호선 SIG의 구동에 대응하도록, 수직 구동부(15)에 의해 게이트 신호 GATE가 생성되어 표시부(52)에 공급되고, 이에 의해 수평 구동부(120 및 12E)보다 신호선 SIG에 출력된 화상 데이터가 순차적으로 대응하는 화소에 입력되어 표시에 이용된다. 이에 의해 이 화상 표시 장치(51)에서는, 화상 데이터 SDI에 의한 화상이 표시부(52)에서 표시된다.

[0087] 표시부(52)의 각 화소(52A)에서는(도 10, 도 11 및 도 13), 대향 전극이 1개의 큰 전극(53)에 의해 형성되어 액정 셀(55)이 형성되고, 스위치 회로(56, 57)의 상보적인 온 오프 제어에 의해, 이 액정 셀(55)의 공통 전극에 인가하는 공통 전압 VCOM과 동상의 구동 신호 FRP와, 역상의 구동 신호 XFRP가 선택적으로 전극(53)에 인가된다. 이에 의해 노멀리 블랙에 의한 액정 셀(55)을 구성하는 경우에는, 스위치 회로(56, 57)의 제어에 의해 동상의 구동 신호 FRP를 전극(53)에 인가하여 화소(52A)를 비표시로 할 수 있는 데에 대해, 역상의 구동 신호 XFRP를 전극(53)에 인가하여 표시 상태로 할 수 있다.

[0088] 이 화상 표시 장치(51)는, 게이트 신호 GATE0~GATE5에 의한 제어에 의해, 비트 시리얼에 의해 신호선 SIG에 출력되는 화상 데이터의 논리값이, 각 비트마다, 구동 회로(58A~58F)에 설치된 메모리(62)에 순차적으로 기입된다. 또한 이 기입된 논리값에 의해 스위치 회로(56, 57)를 제어하도록 하고, 각 구동 회로(58A~58F)에 스위치 회로(56, 57)의 제어를 맡기는 기간이, 선택 신호 SEP0~SEP5에 의해, 각 구동 회로(58A~58F)가 구동을 담당하는 화상 데이터의 비트에 대응하도록 설정된다. 구체적으로, 상위 계층을 담당하는 구동 회로(58A~58F)가 됨에 따라서, 2의 멍승에 의해 구동을 담당하는 기간이 증대하도록 설정된다.

[0089] 이에 의해 이 화상 표시 장치(51)는, 입력 화상 데이터를 각 화소(52A)의 메모리부에 기록하고, 이 메모리부에 유지한 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현한다.

[0090] 즉 각 화소(52A)에서는, 이들 구동 회로(58A~58F)의 각 메모리(62)에 기록된 각 비트의 논리값에 따라서 표시, 비표시의 기간이 절환되고, 인간의 눈의 적분 효과에 의해, 화상 데이터 SDI의 비트수에 대응하는 계조를 표현할 수 있다. 이에 의해 이 화상 표시 장치(51)는, 다비트 메모리 방식에 의해 액정 셀(55)을 구동하고, 화상 데이터 SDI의 비트수에 대응하는 계조를 표현할 수 있고, 수평 구동부(120, 12E) 등에 아날로그 디지털 변환 회로 등을 설치할 필요가 없는 만큼, 전체적으로 간소한 구성에 의해 화상 표시할 수 있다. 또한 반드시 프레임마다 화상 데이터를 기입하지 않아도 되는 것 등에 의해, 소비 전력을 저감할 수 있다.

[0091] 이와 같이 하여 다비트 메모리 방식에 의해 화상 표시함에 대해, 이 화상 표시 장치(51)에서는, 1개의 전극(53)에 의해 1개의 화소(52A)를 구성하도록 하고, 이 전극(53)의 구동을 시분할에 의해 절환하여 계조를 표현하고 있음으로써, 도 1에 대하여 진술한 면적 계조 방식에 의한 다비트 메모리 방식과 같은, 서브 화소 간의 표시에 이용되지 않는 쓸데 없는 영역을 생략할 수 있고, 그 만큼, 1개의 화소에서의 투과율, 반사율의 저하를 방지하여, 효율적으로 화상 표시할 수 있다.

[0092] 또한 1개의 전극(53)에 의해 1개의 화소(52A)를 구성할 수 있음으로써, 면적 계조 방식에 의한 계조에 따른 무게 중심 위치의 변화를 방지할 수 있고, 이에 의해 고정 패턴의 발생을 방지할 수 있다. 또한 가장 면적이 작은 서브 화소의 가공 정밀도에 의한 해상도, 계조수의 제한도 회피할 수 있다. 또한 다비트 메모리 방식에 의한 경우와 같이, 동상 및 역상의 구동 신호의 절환에 관련한 스위치 회로를, 각 비트마다 설치하는 대신에, 각

비트에 할당된 메모리(62)의 출력을 선택적으로 스위치 회로(56, 57)에 출력하는 스위치 회로를 각 비트에 할당하면 됨으로써, 그 만큼, 반도체 소자수를 적게 하여 전체 구성을 간략화할 수 있고, 반도체 소자수에 의한 해상도, 계조수의 제한도 회피할 수 있다. 구체적으로는, 각 비트에서 4개의 트랜지스터 Q6~Q9(도 3)를 생략하고, 대신에 전체로서 스위치 회로(56, 57)를 구성하는 4개의 트랜지스터 Q51~54과, 각 비트에 2개의 트랜지스터 Q65, Q66을 설치하면 됨으로써, 이 실시예에 따른 6비트에 의한 계조의 표현에서는, 면적 계조 방식에 의한 다비트 메모리 방식에서는 54개의 트랜지스터가 필요하였던 것을, 46개로 저감할 수 있다.

[0093] 이에 의해 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0094] 또한 이에 의해 이 실시예에 따른 화상 표시 장치(51)에서는, 액정 셀에 인가하는 구동 신호의 펄스 폭의 제어에 의해 계조를 표현하게 되고, 이러한 방법에 의한 계조 표현에는, 종래, STN(Super Twisted Nematic) 액정의 펄스 폭 변조 방식에 의한 계조 표현 방법이 있다. 그러나 이 STN 액정의 펄스 폭 변조 방식은, 아날로그 방식에 의한 표시부의 구동인 데에 대해, 이 실시예에 따른 구동 방식은, 다비트 메모리 방식인 점에서 근본적으로 상위하게 된다.

[0095] (3) 실시예 1의 효과

[0096] 이상의 구성에 따르면, 입력 화상 데이터를 각 화소의 메모리부에 기록하고, 이 메모리부에 유지한 입력 화상 데이터에 따른 시분할의 구동에 의해 계조를 표현함으로써, 다비트 메모리 방식에 의한 화상 표시에서, 종래에 비해 효율적으로 고화질에 의해 화상 표시할 수 있다.

[0097] 보다 구체적으로, 입력 화상 데이터의 각 비트의 논리값을 각각 취득하여 기록하는 복수의 1비트의 메모리를 각 화소에 설치하고, 이 복수의 메모리가 담당하는 입력 화상 데이터의 비트 위치에 따른 기간에서, 이들 복수의 메모리의 기록을 각각 선택적으로 스위치 회로에 의해 출력하도록 하고, 이 스위치 회로의 출력 신호에 의해, 화소의 전극에 인가하는 신호를 전환함으로써, 종래에 비해 간소한 구성에 의해 고화질의 화상을 표시할 수 있다.

[0098] 또한 수평 구동부에서 비트 시리얼에 의한 시리얼 데이터에 의해 입력 화상 데이터를 신호선에 출력하도록 하고, 이 입력 화상 데이터의 각 비트의 논리값을 각 화소에서 메모리에 기록하여 표시에 이용함으로써, 신호선의 배선수를 저감하여, 표시부의 구성을 간략화할 수 있다.

[0099] (4) 실시예 2

[0100] 도 15는, 도 10과의 대비에 의해, 본 발명의 실시예 2에 따른 화상 표시 장치에 적용되는 표시부의 1화소를 도시하는 접속도이다. 이 실시예에 따른 화상 표시 장치는, 이 화소(82A)에 관련하는 전극(83)이 투명 전극과 반사 전극과의 병용에 의해 형성된다. 이 실시예에 따른 화상 표시 장치는, 이 화소의 구성이 서로 다른 점을 제외하고, 실시예 1의 화상 표시 장치(51)과 동일하게 구성된다.

[0101] 이 실시예에 따르면, 투명 전극과 반사 전극과의 병용에 의해 액정 셀의 전극을 작성하는 경우에도, 실시예 1과 마찬가지로의 효과를 얻을 수 있다.

[0102] (5) 실시예 3

[0103] 도 16은, 도 10과의 대비에 의해, 본 발명의 실시예 3에 따른 화상 표시 장치에 적용되는 표시부의 1화소를 도시하는 접속도이다. 이 실시예 3에서는, 면적 계조 방법과의 조합에 의해 계조를 표현한다. 이 때문에 이 실시예에서는, 액정 셀의 전극이 복수의 서브 전극에 의해 형성되고, 입력 화상 데이터의 각 비트에서, 표시에 이용되는 서브 전극의 면적과 구동 기간의 길이와의 승산값이, 각각 비트 위치에 대응하는 2의 멍승비의 관계로 되도록 설정된다.

[0104] 즉 화소(92A)는, 화상 데이터의 비트수보다 적은, 3개의 서브 전극(93A, 93B, 93C)에 의해 형성된다. 또한 이들 3개의 서브 전극(93A, 93B, 93C)은, 면적이 2의 멍승의 관계로 설정되어, 면적비가 1:2:4로 설정된다.

[0105] 또한 각 서브 전극(93A, 93B, 93C)에는, 각각 2비트에 의한 화소 회로(54A, 54B, 54C)가 설치되고, 각 화소 회로(54A, 54B, 54C)에서는, 각각 구동 회로(58A, 58B)에 스위치 회로(56, 57)의 제어를 맡기는 기간의 길이가 1:8의 관계로 설정되고, 이에 대응하도록 타이밍 제너레이터로부터 선택 신호 EP0, EP1이 공급된다.

[0106] 또한 가장 면적이 작은 서브 전극(93A)으로부터 면적이 큰 측의 서브 전극(93B 및 93C)에, 순차적으로, 입력 화상 데이터의 최하위 비트로부터 3비트가 할당되며, 또한 계속되는 상위측 3비트가 순차적으로 할당된다. 이 실시예에 따른 화상 표시 장치는, 이들 구성이 서로 다른 점을 제외하고, 전술한 실시예에 따른 화상 표시 장치와

동일하게 구성된다.

- [0107] 이 실시예에 따르면, 면적 계조 방법과의 조합에 의해 계조를 표현함으로써, 선택 신호 SEP의 종류를 적게 할 수 있고, 그 만큼, 배선을 간략화하여 레이아웃 효율을 향상하여, 실시예 1과 마찬가지로의 효과를 얻을 수 있다. 또한 면적 계조 방식과의 조합에 의해, 화소 설계의 자유도를 증대시킬 수 있다.
- [0108] (6) 실시예 4
- [0109] 도 17은, 도 16과의 대비에 의해, 본 발명의 실시예 4에 따른 화상 표시 장치에 적용되는 표시부의 1 화소를 도시하는 접속도이다. 이 실시예에 따른 화상 표시 장치는, 이 화소(102A)에 관련하는 서브 전극(103A, 103B, 103C)이 투명 전극과 반사 전극과의 병용에 의해 형성된다. 이 실시예에 따른 화상 표시 장치는, 이 화소의 구성이 서로 다른 점을 제외하고, 전술한 실시예에 따른 화상 표시 장치와 동일하게 구성된다.
- [0110] 이 실시예에 따르면, 투명 전극과 반사 전극과의 병용에 의해 액정 셀의 전극을 작성하는 경우에도, 실시예 3과 동일한 효과를 얻을 수 있다.
- [0111] (7) 실시예 5
- [0112] 도 18~도 20은, 실시예 3, 실시예4와는 상이한 다른 예에 의한 면적 계조 방법과의 조합에 의한 계조 표현 방법을 도시하는 평면도이다. 면적 계조 방법과의 조합에 의한 계조 표현은, 입력 화상 데이터의 각 비트에서, 표시에 이용되는 서브 전극의 면적과 구동 기간의 길이와의 승산값이, 각각 비트 위치에 대응하는 2의 멍승이 관계로 되도록 설정하면 되고, 여러 가지 조합이 생각되고, 도 18의 예에서는, 서브 전극의 면적비를 1:4:16으로 설정하고, 구동 기간의 길이비를 1:2로 설정한 경우이다. 또한 도 19는, 서브 전극의 면적비를 1:8로 설정하고, 구동 기간의 길이비를 1:2:4로 설정한 경우이며, 도 20은, 서브 전극의 면적비를 1:2로 설정하고, 구동 기간의 길이비를 1:4:8로 설정한 경우이다. 이 실시예에 따른 화상 표시 장치는, 이들 구성이 서로 다른 점을 제외하고, 전술한 실시예에 따른 화상 표시 장치와 동일하게 구성된다.
- [0113] 이 실시예와 같이, 서브 전극의 면적비, 구동 기간의 길이비를 여러 가지 변경하도록 해도, 실시예 3, 실시예 4와 마찬가지로의 효과를 얻을 수 있다.
- [0114] (8) 실시예 6
- [0115] 도 21~도 23은, 도 13과의 대비에 의해 액정 셀의 다른 구동 회로의 구성을 도시하는 접속도이다. 여기에서 액정 셀의 시분할에 의한 구동은, 여러 가지 구성을 적용할 수 있고, 도 21의 예에서는, 스위치 회로(57)의 구동 신호를 인버터(110)에 의해 반전하여 스위치 회로(56)를 구동하도록 하고, 구동 회로(118A, 118B)로부터의 출력을 1계통으로 하여, 스위치 회로(65)를 생략한 것이다. 또한 도 22는, 스위치 회로(56)의 구동 신호를 인버터(120)에 의해 반전하여 스위치 회로(57)를 구동하도록 하고, 구동 회로(128A, 128B)로부터의 출력을 1계통으로 하고, 스위치 회로(66)를 생략한 것이다. 또한 도 23은, 도 22에서의 스위치 회로(56, 57), 인버터(120)를 익스크루시브 오아 회로(131)로 치환하고, 아울러 화소 회로 내에서 구동 신호 FRP로부터 구동 신호 XFRP를 생성하는 것이다. 이 실시예에 따른 화상 표시 장치는, 이들 구성이 서로 다른 점을 제외하고, 전술한 실시예에 따른 화상 표시 장치와 동일하게 구성된다.
- [0116] 이들 실시예와 같이, 액정 셀의 구동 회로에 여러 가지 구성을 적용해도, 전술한 실시예와 마찬가지로의 효과를 얻을 수 있다.
- [0117] (9) 실시예 7
- [0118] 도 24는, 본 발명의 실시예 7에 따른 화상 표시 장치에 적용되는 표시부의 구성을 도시하는 평면도이다. 이 실시예에 따른 화상 표시 장치는, 이 표시부(142)에 따른 구성이 서로 다른 점을 제외하고, 전술한 실시예와 마찬가지로 구성된다.
- [0119] 여기에서 이 실시예에서는, 액정 셀의 시분할에 의한 구동을 제어하는 선택 신호 SEP0~SEPN(SEP00~SEPN0, SEP01~SEPN1, SEP02~SEPN2, ……)의 위상이, 인접하는 라인에서 서로 다르도록 설정하고, 이에 의해 플리커를 방지한다. 또한 여기에서 이 라인마다 위상을 서로 다르게 하는 방법은, 라인마다, 선택 신호 SEP0~SEPN의 구성을 반전시키도록 해도 되고, 또한 도 25에 도시한 바와 같이, 라인 마다 일정 위상씩, 선택 신호 SEP0~SEPN의 위상을 순차적으로 시프트시키도록 해도 되고, 이들을 조합하도록 하여도 된다. 또한 연속하는 프레임의 동일 라인에서, 이들 선택 신호 SEP0~SEPN의 위상을 서로 다르게 하도록 하여도 된다.
- [0120] 이 실시예와 같이, 액정 셀의 시분할에 의한 구동을 제어하는 선택 신호의 위상을 인접하는 라인에서 서로 다

르도록 설정함으로써, 플리커를 방지하여, 전술한 실시예와 마찬가지로의 효과를 얻을 수 있다.

[0121] (10) 실시예 8

[0122] 도 26은, 도 9와의 대비에 의해 본 발명의 실시예 8에 따른 화상 표시 장치를 도시하는 블록도이다. 이 화상 표시 장치(181)는, 예를 들면 휴대 전화, 전자 스틸 카메라, 비디오 카메라 등의 휴대 기기이며, 유저에 의한 조작에 응동하여 도시하지 않은 메모리에 기록한 프로그램을 실행함으로써 전체의 동작을 제어하는 컨트롤러(184)의 제어에 의해, 표시부(182)의 표시를 절환한다.

[0123] 여기서 표시부(182)는, 도 27에 도시한 바와 같이, 신호선 SIG에 출력되는 화상 데이터를 기록하여 스위치 회로(56, 57)를 구동하는 구동 회로(58AA, 58AB, ……)에 의한 제1 계통에 의한 구동 회로군(186A)과, 마찬가지로, 화상 데이터를 기록하여 스위치 회로(56, 57)를 구동하는 구동 회로(58BA, 58BB, ……)에 의한 제2 계통에 의한 구동 회로군(186B)과의 2계통에 의해 구동 회로가 설치되고, 이들 2계통의 구동 회로(58AA, 58AB, ……, 58BA, 58BB)의 출력에 의해 스위치 회로(56, 57)가 제어된다.

[0124] 이에 대응하여 타이밍 제너레이터(183)(도 26)는, 컨트롤러(184)의 제어에 의해, 이들 2계통의 구동 회로(58AA, 58AB, ……, 58BA, 58BB, ……)에 대응하도록 2계통에 의한 선택 신호 SEPOA~SEP5A, SEPOB~SEP5B를 선택적으로 출력하고, 이에 의해 이들 2계통에 의한 구동 회로(58AA, 58AB, ……, 58BA, 58BB, ……)에서, 스위치 회로(56, 57)의 제어를 절환한다.

[0125] 즉 유저에 의해 예를 들면 촬상 결과 등에 의한 동화상의 표시가 지시되면, 도 27에 도시한 바와 같이, 제1 계통에 관련한 구동 회로(58AA, 58AB, ……)에 의해 스위치 회로(56, 57)를 제어하도록 선택 신호 SEPOA~SEP5A, SEPOB~SEP5B를 출력한다. 또한 유저에 의해 전자 메일 등의 표시가 지시되면, 도 27과의 대비에 의해 도 28에 도시한 바와 같이, 제2 계통의 구동 회로(58BA, 58BB, ……)에 의해 스위치 회로(56, 57)를 제어하도록 선택 신호 SEPOA~SEP5A, SEPOB~SEP5B를 출력한다.

[0126] 또한 이에 의해 인터페이스(I/F)(185)는, 컨트롤러(184)의 제어에 의해, 비디오 데이터 SDI, 컨트롤러(184)에서 생성된 화상 데이터 DV로부터 이들 2계통의 구동 회로군(186A, 186B)에 관련한 화상 데이터 DATAA, DATAB를 시분할에 의해 출력한다. 또한 수직 구동부(186)는, 마찬가지로의 컨트롤러(184)의 제어에 의해, 이 화상 데이터 DATAA, DATAB의 출력에 대응하도록, 각 계통의 게이트 신호 GATEA, GATEB를 출력한다.

[0127] 이에 대하여 컨트롤러(184)는, 예를 들면 각 부의 동작의 감시에 의해 이상이 검출되면, 검출된 이상을 유저에게 권고하는 기호, 메시지 등을 표시하는 화상 데이터 DV를 생성한다. 또한 타이밍 제너레이터(183)의 제어에 의해, 도 29에 도시한 바와 같이, 이들 2계통의 구동 회로군(186A 및 186B) 중 한쪽의 계통에, 이 화상 데이터 DV(DATAA)를 저장한다. 또한 이 화상 데이터 DV의 계조를 반전한 화상 데이터 DV를 생성하고, 남은 다른쪽의 계통에, 이 계조를 반전한 화상 데이터 DV(DATAB)를 저장한다. 또한 이와 같이 하여 각 계통에 화상 데이터를 저장하면, 타이밍 제너레이터(183)의 제어에 의해 선택 신호 SEPA, SEPB를 복수 프레임 주기로 절환하여 출력하고, 이에 의해 2계통의 구동 회로에 의한 화상 표시를 복수 프레임 주기에 의해 절환하고, 이 권고 표시를 블랭킹에 의해 표시한다.

[0128] 또한 도 30에 도시한 바와 같이, 예를 들면 전지 잔량이 얼마 남지 않은 경우, 나아가서는 기록 매체의 빈 용량이 적어진 경우에는, 이들 2계통 중 1계통에서 비디오 데이터 SDI에 의한 화상을 표시하도록 하고, 이들 상황을 유저에게 경고하는 기호, 메시지 등을 표시하는 화상 데이터 DV를 생성하고, 남은 1계통에 이 화상 데이터 DV를 저장한다. 또한 이 화상 데이터 DV의 저장에 있어서는, 예를 들면 1개 또는 복수의 수직 블랭킹 기간에서 실행하도록 해도 되고, 나아가서는 1프레임의 기간만, 비디오 데이터 SDI의 기입을 중지하고, 이 중지한 기간에서 실행하도록 하여도 된다.

[0129] 이 경우, 컨트롤러(184)는, 이와 같이 하여 화상 데이터 DV를 남은 1계통에 저장하면, 프레임 주기에 의해 이들 2계통에서 표시를 절환하고, 이에 의해 동화상에 의한 화상 상에, 이 경고에 따른 문자, 기호 등을 슈퍼임포즈하여 표시한다.

[0130] 이 실시예에 따르면, 각 화소에, 화상 데이터를 기록하는 메모리부와, 이 메모리부의 기록에 의해 시분할로 액정 셀을 구동하는 구동부를 2계통 설치함으로써, 이들 2계통에서 표시를 절환하여 여러 가지 기능을 확보하도록 하여, 전술한 실시예와 마찬가지로의 효과를 얻을 수 있다.

[0131] (11) 실시예 9

[0132] 도 31은, 도 26과의 대비에 의해 본 발명의 실시예9에 따른 화상 표시 장치를 도시하는 블록도이다. 이 화상

표시 장치(191)는, 예를 들면 모니터 장치이며, 비디오 데이터 SDI를 입력받는다. 또한 여기에서 비디오 데이터 SDI는, 입체 표시에 이용되는 비디오 데이터이며, 우안용 및 좌안용의 화상 데이터가 프레임 주기에서 교대로 연속하는 비디오 데이터이다. 화상 표시 장치(191)는, 이 비디오 데이터 SDI에 관련한 구성이 서로 다른 점을 제외하고, 실시예 8에 대하여 전술한 화상 표시 장치(181)와 동일하게 구성된다. 화상 표시 장치(191)는, 이 입체 표시에 이용되는 비디오 데이터 SDI의 우안용 및 좌안용의 화상 데이터를 표시부(182)에 설치된 2계통의 구동 회로군(186A 및 186B)에 프레임 주기에서 교대로 저장하고, 또한 프레임 주기에서 이 2계통의 구동 회로군(186A 및 186B)에 기록한 화상 데이터에 의한 화상을 표시부(182)에서 교대로 표시한다.

[0133] 이 화상 표시 장치(191)는, 이 표시의 절환에 연동하여 컨트롤러(194)에 의해 시차 발생 기구(196)의 동작을 제어하고, 이에 의해 도 32에 도시한 바와 같이, 우안용의 표시 화상(182R) 및 좌안용의 표시 화상(182L)에 시차를 설정하고, 비디오 데이터 SDI에 의한 우안용 및 좌안용의 화상을 시청자에게 제공한다. 또한 이러한 시차 발생 기구(196)는, 예를 들면 광의 편향을 이용한 기구 등, 여러 가지 기구를 널리 적용할 수 있다.

[0134] 이 실시예에서는, 화상 데이터를 기록하는 메모리부와, 이 메모리부의 기록에 의해 시분할로 액정 셀을 구동하는 구동부를 2계통 설치하고, 입체 시에 이용하도록 하여, 전술한 실시예와 마찬가지로의 효과를 얻을 수 있다.

[0135] (12) 실시예 10

[0136] 여기서 전술한 실시예에서는, 각 액정 셀의 시분할에 의한 구동이 프레임 주기에서 실행되고 있지만, 이 구동의 주기를 복수 프레임에 설정해도 된다. 이와 같이 복수 프레임 주기에 의해 각 액정 셀을 시분할에 의해 구동한 경우, 각 신호선 SIG의 화상 데이터의 출력에 시간적인 여유가 발생한다. 이에 의해 이 실시예에서는, 이 시간적인 여유를 유효하게 이용하여, 적은 구동 회로에 보다 많은 계조를 표현한다.

[0137] 이에 의해 이 실시예에 따른 화상 표시 장치는, 표시부의 화소가 도 11에 도시하는 2비트의 계조에 대응하도록 구성되어, 4비트에 의한 계조를 표현한다. 또한 이 실시예에서는, 이 표시부와, 이 표시부에 관련되는 구성이 서로 다른 점을 제외하고, 실시예 1에 대하여 전술한 화상 표시부와 동일하게 구성됨으로써, 도 9의 구성을 이용하여 구성을 설명한다.

[0138] 여기서 도 33에 도시한 바와 같이, 이 실시예에서, 수평 구동부(120 및 12E)는, 연속하는 3프레임 중의 선두 프레임에서, 4비트에 의한 화상 데이터의 최하위 비트 B0, 이 최하위 비트 B0으로부터 2비트만큼 상위의 비트 B2를 비트 시리얼에 의해 신호선 SIG에 출력하고, 또한 계속되는 2프레임에서, 남은 비트 B1 및 B3을 비트 시리얼에 의해 신호선 SIG에 출력한다(도 33의 (A)).

[0139] 타이밍 제너레이터(71)는, 이 선두 프레임의 기간을 1:4의 기간으로 분할하고, 계속되는 2프레임의 기간에서는, 마찬가지로, 이 2프레임의 기간을 1:4의 기간으로 분할하도록, 선택 신호 SEP0, SEP1을 출력한다(도 33의 (B) 및 (C)). 또한 이 실시예에서는, 이 선두 프레임에서 출력한 선택 신호의 반복에 의해, 계속되는 2프레임의 기간을 1:4의 기간으로 분할한다.

[0140] 표시부(52)는, 이에 의해 선두 프레임에서 신호선 SIG에 출력되는 입력 화상 데이터의 각 비트 B0 및 B2를 각각 구동 회로(58A, 58B)에 취득하여 스위치 회로(56, 57)의 구동에 이용한다. 또한 계속되는 2프레임의 기간에서, 신호선 SIG에 출력되는 입력 화상 데이터의 각 비트 B1 및 B3를 각각 구동 회로(58A, 58B)에 취득하여 스위치 회로(56, 57)의 구동에 이용한다.

[0141] 이에 의해 이 실시예에서는, 연속하는 3프레임에서의 시분할 구동의 반복에 의해, 각 비트 B0~B3의 표시에 이용되는 기간을 1:2:4:8의 관계로 설정하여 원하는 화상을 표시한다.

[0142] 이 실시예와 같이, 복수 프레임에 의한 반복에 의해, 입력 화상 데이터에 따라서 시분할로 구동함으로써, 전체의 구성을 한층 더 간략화할 수 있다.

[0143] (13) 실시예 11

[0144] 도 34는, 도 9와의 대비에 의해 본 발명의 실시예 11에 따른 화상 표시 장치를 도시하는 블록도이다. 이 화상 표시 장치(201)는, 예를 들면 휴대 전화 등의 전지에 의해 동작하는 휴대 기기에 적용되어, 높은 계조가 필요한 경우에는, 아날로그 신호에 의한 구동에 의해 표시부(202)에서 화상을 표시한다. 이에 대하여 예를 들면 전자 메일과 같은 텍스트 표시 등의 높은 계조가 불필요한 경우, 나아가서는 대기 화면의 표시와 같이, 항시, 전력 소비의 표시인 경우, 비트수가 적은 다비트 메모리 방식에 의해 표시부(202)에서 화상 표시한다. 이 때문에 이 화상 표시 장치(201)는, 이 구동 방식의 절환에 대응하도록 표시부(202) 등이 구성된다. 또한 이 실시예에서,

전술한 실시예와 동일한 구성은, 대응하는 부호를 붙여서 나타내고, 중복된 설명은 생략한다.

- [0145] 여기서 도 35는, 이 표시부(202)의 1개의 화소의 구성을 도시하는 접속도이다. 이 화소(202A)는, 도 11에 대하여 전술한 2비트에 의한 다비트 메모리 방식에 의한 구성 외에, 아날로그 신호에 의한 구동에 이용되는 구성이 설치된다. 즉 이 화소(202A)는, 2비트에 의한 화소 회로(54A)에 의한 스위치 회로(56, 57)의 출력, NMOS 트랜지스터 Q200에 의한 디지털 구동 절환용의 스위치 회로(203)를 통하여 액정 셀(55)에 출력된다.
- [0146] 이 액정 셀(55)은, 축적 용량 CS1이 설치되고, 아날로그 구동 절환용의 게이트 신호 AGATE에 의해 온 오프 동작하는 NMOS 트랜지스터 Q201에 의한 스위치 회로(204)를 통하여, 신호선 SIG에 접속된다. 이에 의해 이 화소(202A)는, 아날로그 구동 절환용의 스위치 회로(204), 디지털 구동 절환용의 스위치 회로(203)를 각각 오프 상태, 온 상태로 설정하고, 다비트 메모리 방식에 의한 시분할 구동에 의해 액정 셀(55)을 구동한다. 또한 이와는 반대로, 아날로그 구동 절환용의 스위치 회로(204), 디지털 구동 절환용의 스위치 회로(203)를 각각 온 상태, 오프 상태로 설정하고, 신호선 SIG에 출력되는 구동 신호의 신호 레벨에 따른 계조에 의해 액정 셀(55)을 구동한다.
- [0147] 수평 구동부(2060, 206E)는, 각각 표시부(202)의 홀수 라인 및 짝수 라인의 신호선 SIG에, 아날로그 신호 구동에 관련한 구동 신호, 입력 화상 데이터를 선택적으로 출력한다. 즉 도 36에 도시한 바와 같이, 수평 구동부(2060, 206E)는, 수평 주사 기간의 개시의 타이밍에서 상승하는 타이밍 신호 HST를 시프트 레지스터(SR)(21A, 21B, …)에 의해 순차적으로 라인 방향에 전송하고, 각시프트 레지스터(21A, 21B, …)로부터 출력되는 타이밍 신호에 의해 샘플링 래치(SL)(22A, 22B, …)에 의해 화상 데이터 DATA를 래치하고, 이에 의해 화상 데이터 DATA를 대응하는 신호선 SIG로 분류한다.
- [0148] 또한 제2 래치(23A, 23B, …)에 의한 이들 샘플링 래치(22A, 22B, …)에 의한 래치 결과를 각각 래치하여 출력하고, 이에 의해 각 신호선 SIG로 분류한 화상 데이터의 타이밍을 일치시켜, 패러렐 시리얼 변환 회로(PS)(210A, 210B, …)는, 타이밍 제너레이터(205)로부터 출력되는 타이밍 신호 SERI에 의해, 제2 래치(23A, 23B, …)로부터 출력되는 6비트에 의한 화상 데이터의 하위측 2비트를 선택적으로 취득하여 시리얼 데이터로 변환한다.
- [0149] 수평 구동부(2060, 206E)는, 또한 디지털 아날로그 변환 회로(DAC)(211A, 211B, …)에 의해 제2 래치(23A, 213B, …)로부터 출력되는 6비트에 의한 화상 데이터를 디지털 아날로그 변환 처리하여 아날로그 신호 구동에 따른 구동 신호를 출력한다.
- [0150] 수평 구동부(2060, 206E)는, 타이밍 제너레이터(205)로부터 출력되는 선택 신호 SEL, XSEL에 의해 상보적으로 온 오프 동작하는 스위치 회로(213A 및 214A, 213B 및 214B, …)를 통하여, 패러렐 시리얼 변환 회로(210A, 210B, …)의 출력 데이터, 디지털 아날로그 변환 회로(211A, 211B, …)에 출력되는 아날로그 신호 구동에 관련한 구동 신호를 선택적으로 신호선 SIG에 출력한다.
- [0151] 도 37에 도시한 바와 같이, 수직 구동부(207)는, 수직 동기 신호에 동기하여 신호 레벨이 상승하는 타이밍 신호 VST를 시프트 레지스터(SR)(41A, 41B, …)에 의해 순차적으로 수직 방향으로 전송한다. 수직 구동부(207)는, 각각 앤드 회로(211A~211C)에서, 타이밍 제너레이터(205)로부터 출력되는 아날로그 신호 구동의 선택 신호 AENB, 다비트 메모리 방식의 구동에서 각각 하위측 비트 및 상위측 비트의 기입을 지시하는 선택 신호 DENB0, DENB1을, 시프트 레지스터(41A, 41B, …)의 출력 신호에 의해 게이트하고, 이에 의해 아날로그 신호 구동, 다비트 메모리 방식의 구동의 각 비트를 선택하는 게이트 신호 AGATE, DGATE0, DGATE1을 생성하고, 이 게이트 신호 AGATE, DGATE0, DGATE1을 각각 버퍼 회로(212A~212C)를 통하여 표시부(202)에 출력한다.
- [0152] 이들에 의해 이 화상 표시 장치(201)에서는, 도 38에 도시한 바와 같이, 선택 신호 레벨 SEL(도 38의 (A))을 H 레벨로 설정한 상태에서, 타이밍 신호 SERI0, SERI1(도 38의 (B) 및 (C))에 동기하여 제2 래치23A, 23B, …에서 래치되는 화상 데이터의 2비트 Lout0, Lout1이 교대로 신호선 SIG(도 38의 (D))에 출력된다. 또한 수직 구동부(207)로부터 각각 하위측 비트 및 상위측 비트의 기입을 지시하는 선택 신호 DENB0, DENB1(도 38의 (F) 및 (G))이, 시프트 레지스터(41A)로부터 출력되는 타이밍 신호 VST(도 38의 (E))에 의해 게이트되어, 게이트 신호 DGATE0, DGATE1(도 38의 (H) 및 (L))이 출력되고, 이 게이트 신호 DGATE0, DGATE1에 의해 각각 구동 회로(58A 및 58B)에, 신호선 SIG에 출력된 화상 데이터의 각 비트가 기록되고, 이 기록에 의해 액정 셀(55)이 구동된다.
- [0153] 이에 대하여 도 39에 도시한 바와 같이, 선택 신호 레벨 SEL(도 39의 (A))을 L레벨로 설정한 상태에서, 디지털 아날로그 변환 회로(211A, 211B, …)에 의한 구동 신호가 신호선 SIG에 출력되고(도 39의 (B)), 아날로그 신호

호 구동을 선택하는 선택 신호 AENB(도 39의 (D))가 시프트 레지스터(41A)로부터 출력되는 타이밍 신호VST(도 39의 (C))에 의해 게이트되고, 게이트 신호 AGATE(도 39의 (E))가 출력되고, 게이트 신호 AGATE에 의해 신호선 SIG에 출력되는 구동 신호에서 액정 셀(55)이 구동된다.

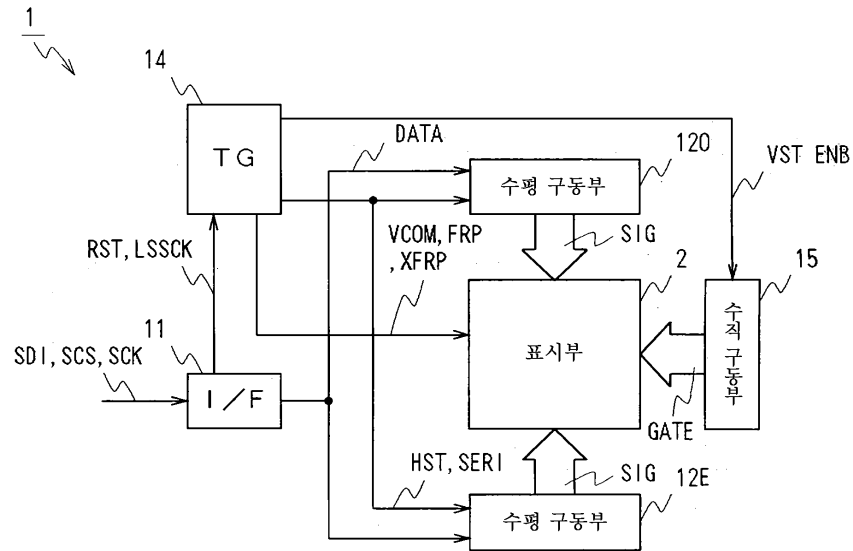
- [0154] 또한 도 40은, 도 38 및 도 39와의 대비에 의해, 시점 t1에서, 다비트 메모리 방식에 의한 구동으로부터, 아날로그 신호 구동에 구동을 전환한 경우를 나타내는 타임 차트이다.
- [0155] 이에 의해 타이밍 제너레이터(205)는, 컨트롤러(208)의 제어에 의해, 수평 구동부(2060, 206E), 수직 구동부(207), 표시부(202)에, 이들 동작에 필요한 각종 타이밍 신호를 생성하여 출력한다.
- [0156] 컨트롤러(208)는, 유저에 의한 조작에 응동하여 도시하지 않은 메모리에 기록한 프로그램을 실행함으로써 전체의 동작을 제어하는 제어 수단이며, 유저가 촬상 결과의 취득을 지시하면, 도시하지 않은 촬상부의 동작을 제어하여 촬상 결과를 취득한다. 컨트롤러(208)는, 이 촬상 결과에 의한 동화상, 정지 화상에 의한 비디오 데이터 SDI를 인터페이스(11)에 입력하고, 또한 아날로그 신호 구동에 의해 동작하도록 타이밍 제너레이터(205)의 동작을 제어한다. 또한 도시하지 않은 메모리에 이 촬상 결과를 기록하여 유지하고, 이 기록하여 유지한 촬상 결과의 표시가 유저에 의해 지시되면, 마찬가지로 하여 이 촬상 결과를 표시부(202)에서 표시한다. 이에 의해 컨트롤러(208)는, 높은 계조에 의한 표시가 필요한 경우에는, 아날로그 신호에 의한 구동에 의해 표시부(202)에서 화상을 표시하도록 전체의 동작을 제어한다.
- [0157] 이에 대하여 대기 화면 표시, 전자 메일의 표시에서는, 다비트 메모리 방식에 의해 표시하도록 타이밍 제너레이터(205)의 동작을 전환하고, 이에 의해 소비 전력을 저감한다.
- [0158] 이 실시예에 따르면, 별도로, 아날로그 신호 구동의 구성을 설치하여 표시를 전환함으로써, 소비 전력의 저감을 도모하면서, 고화질에 의해 화상 표시하도록 하여, 실시예 1과 마찬가지로의 효과를 얻을 수 있다.
- [0159] (14) 실시예 12
- [0160] 도 41은, 본 발명의 실시예 12에 따른 화상 표시 장치의 표시 화면을 도시하는 평면도이다. 이 실시예에 따른 화상 표시 장치는, 휴대 전화에 적용되어, 실시예 11에 대하여 설명한 화상 표시 장치(201)의 구성에서, 컨트롤러(208)에 의한 타이밍 제너레이터(205)의 제어에 의해, 표시 화면을 세로 방향으로 2개의 영역 ARA, ARB로 분할하고, 이 중의 화면 상부측의 영역 ARA를 파셜 표시 영역으로 설정한다.
- [0161] 여기서 파셜 표시 영역은, 이 기기의 상황을 상시 통지하는 것이 필요한 정보의 표시 영역이며, 예를 들면 전지의 잔량, 전계 강도 등의 정보가 표시된다.
- [0162] 이 실시예에서, 컨트롤러(208)는, 이 파셜 표시 영역 ARA를 전술한 다비트 메모리 방식에 의해 표시하도록 타이밍 제너레이터(205)의 동작을 설정한다. 또한 표시 중의 정보의 갱신이 필요하게 된 경우에만, 이 다비트 메모리 방식에 관련한 구동 회로에 기록한 화상 데이터를 갱신하여, 그 만큼 소비 전력을 저감한다.
- [0163] 이에 대하여 남은 영역 ARB에서는, 아날로그 신호 구동에 의해 화상 표시한다.
- [0164] 이 실시예에 따르면, 표시 화면의 일부에서 다비트 메모리 방식에 의해 화상 표시하고, 나머지를 아날로그 신호 구동에 의한 화상 표시함으로써, 소비 전력을 저감하여, 실시예 11과 마찬가지로의 효과를 얻을 수 있다. 또한 이 경우, 이 영역에 의한 표시 방식의 전환에 대응하도록, 표시부의 구성을 각각 각 영역에 전용된 구성으로 하도록 하여도 된다.
- [0165] (15) 다른 실시예
- [0166] 또한 전술한 실시예에서는, 다비트 메모리 방식에 의해, 2비트 또는 6비트의 입력 화상 데이터를 표시하는 경우에 대하여 설명했지만, 본 발명은 이에 한하지 않고, 여러 가지 비트수에 의한 화상 데이터를 표시하는 경우에도 널리 적용할 수 있다.
- [0167] 또한 전술한 실시예에서는, SRAM의 구성에 의해 각 구동 회로에 메모리를 설치하는 경우에 대하여 설명했지만, 본 발명은 이에 한하지 않고, 예를 들면 DRAM에 의한 메모리를 적용하는 경우 등, 여러 가지 구성을 널리 적용할 수 있다.
- [0168] 또한 전술한 실시예에서는, 각 6비트의 적색, 녹색, 청색의 색 데이터에 의한 입력 화상 데이터를 입력받아 화상 표시하는 경우에 대하여 설명했지만, 본 발명은 이에 한하지 않고, 4종류 이상의 색 데이터에 의해 컬러 화상을 표시하는 경우 등에도 널리 적용할 수 있다.

[0169]

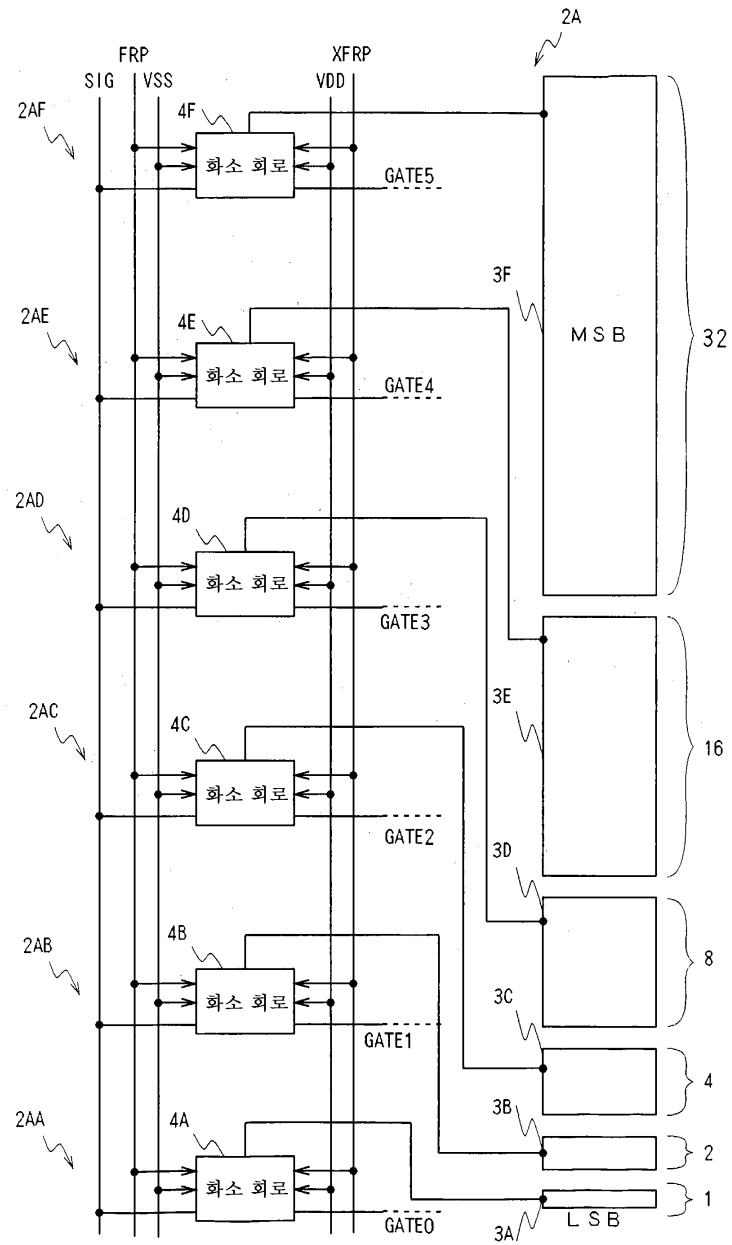
또한 전술한 실시예에서는, 글래스 기판 상에 표시부 등을 작성하여 이루어지는 액정 표시 장치에 본 발명을 적용하는 경우에 대하여 설명했지만, 본 발명은 이에 한하지 않고, EL(Electro Luminescence) 표시 장치 등, 여러 가지 표시 장치에 널리 적용할 수 있다.

도면

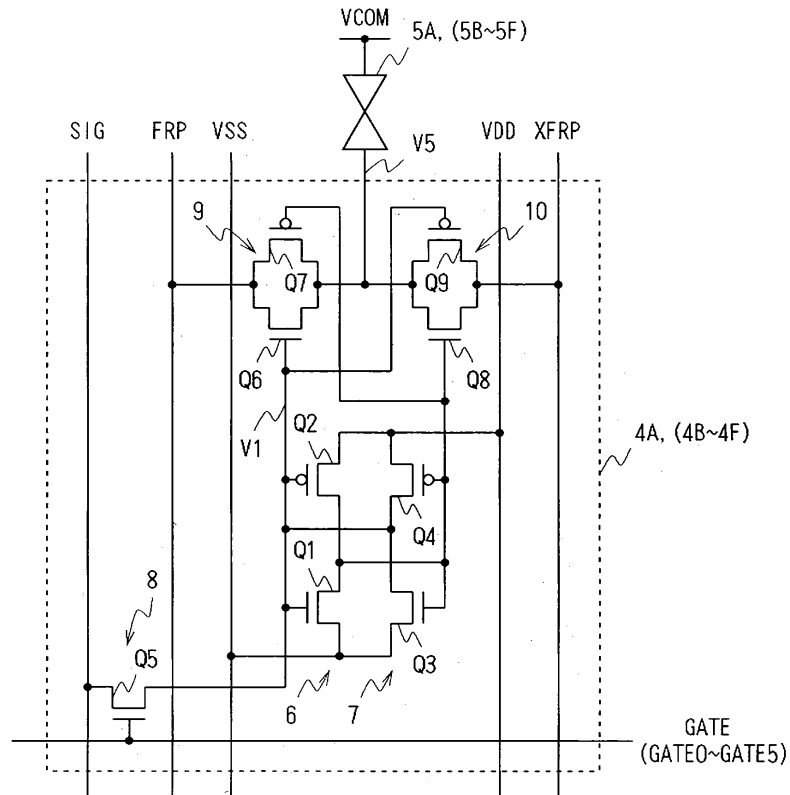
도면1



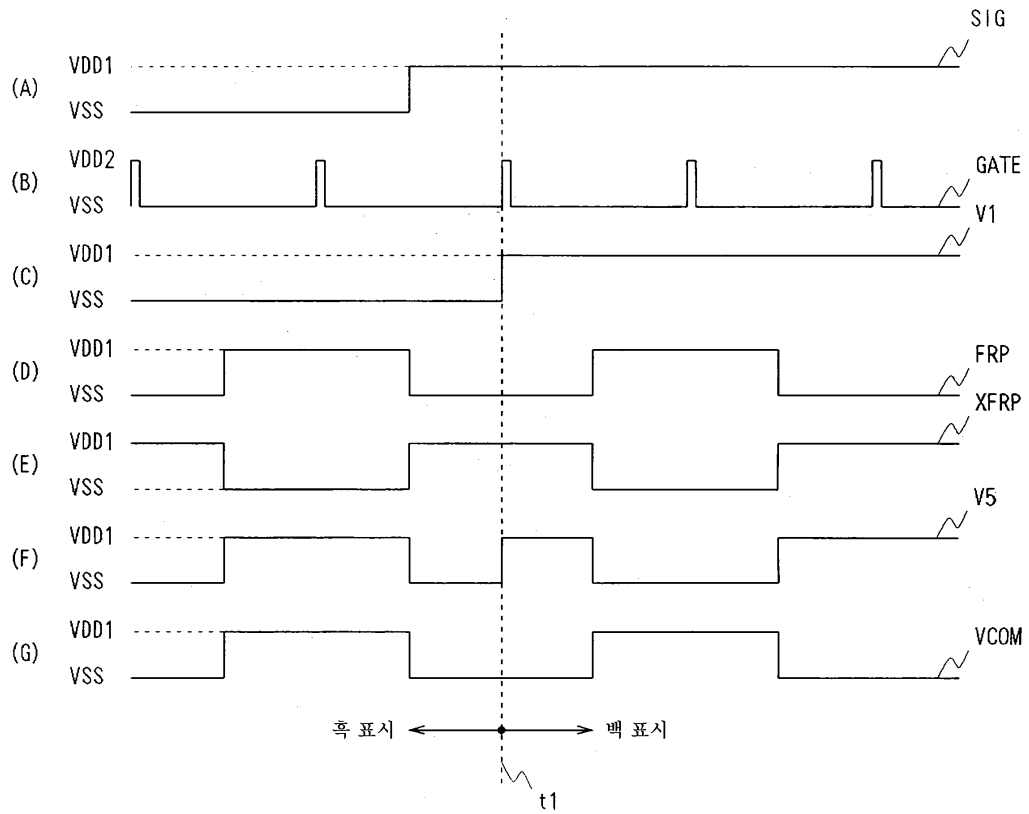
도면2



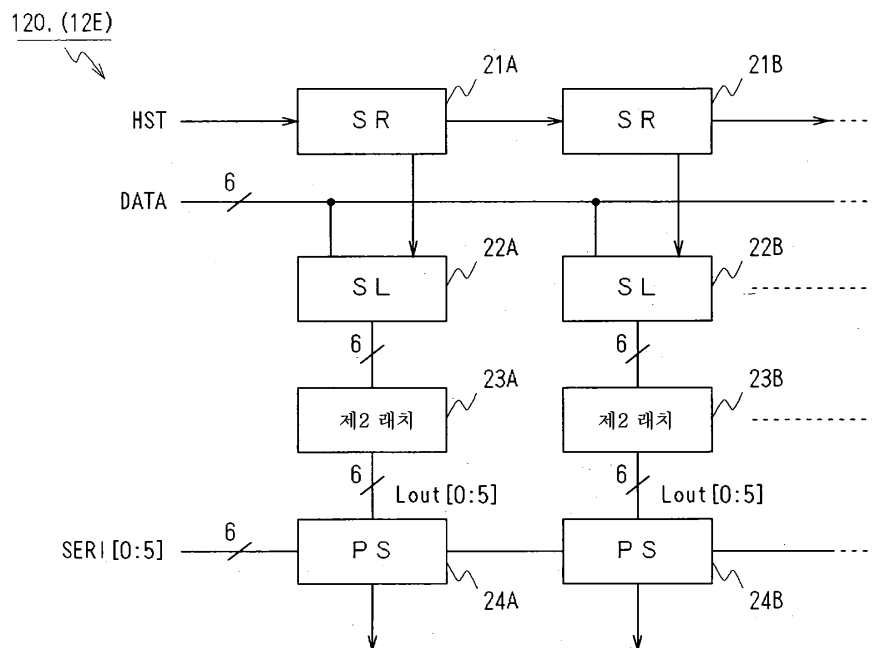
도면3



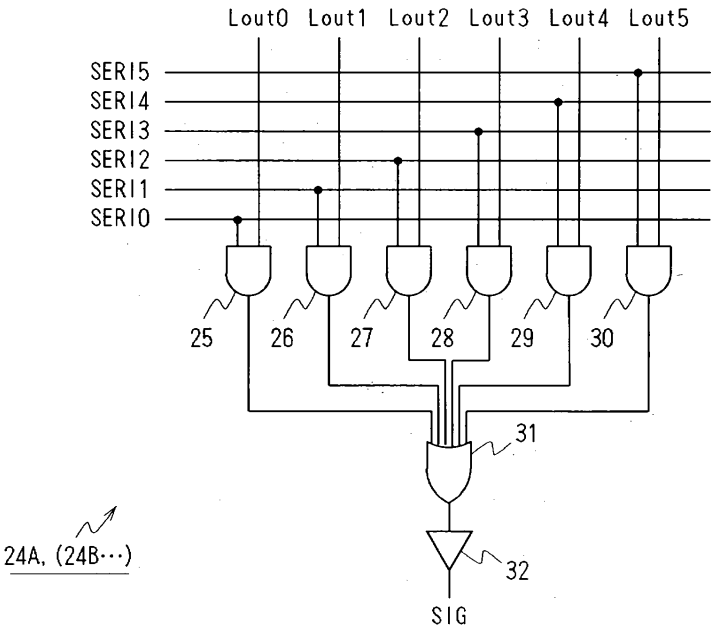
도면4



도면5

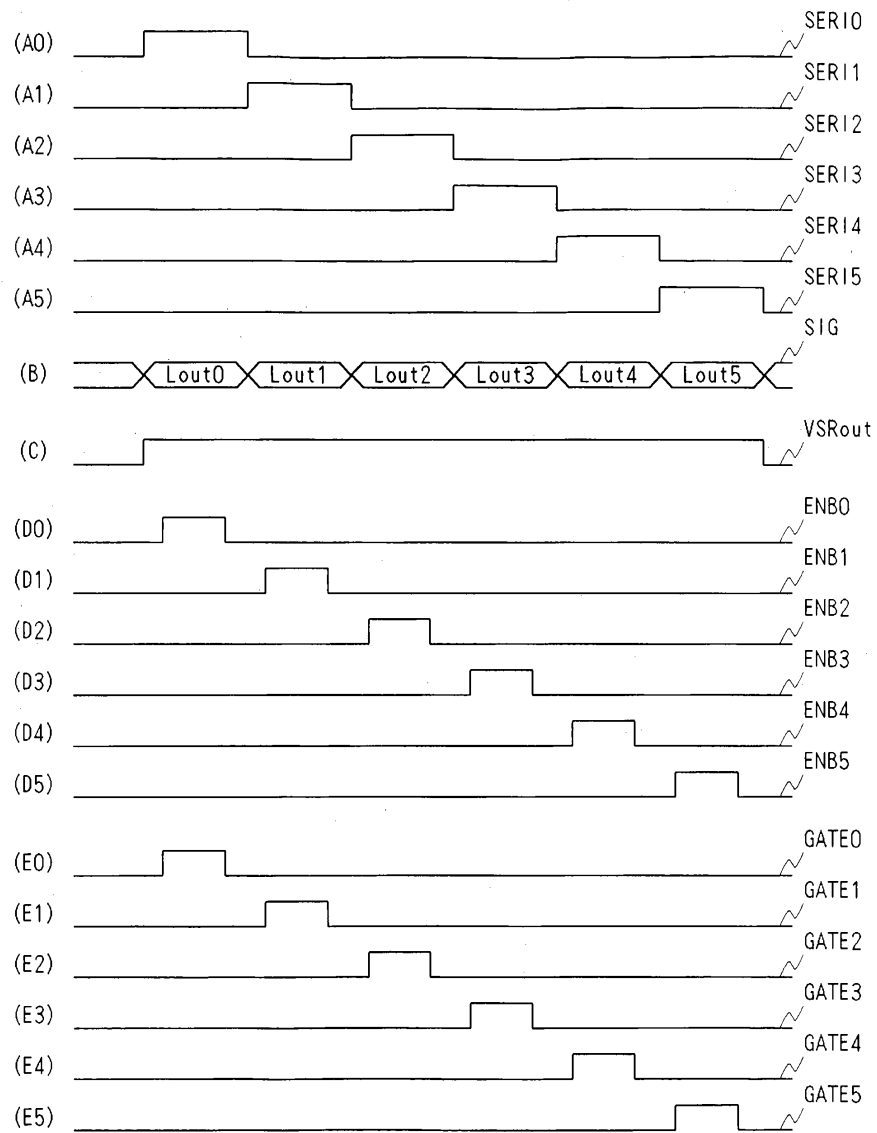


도면6

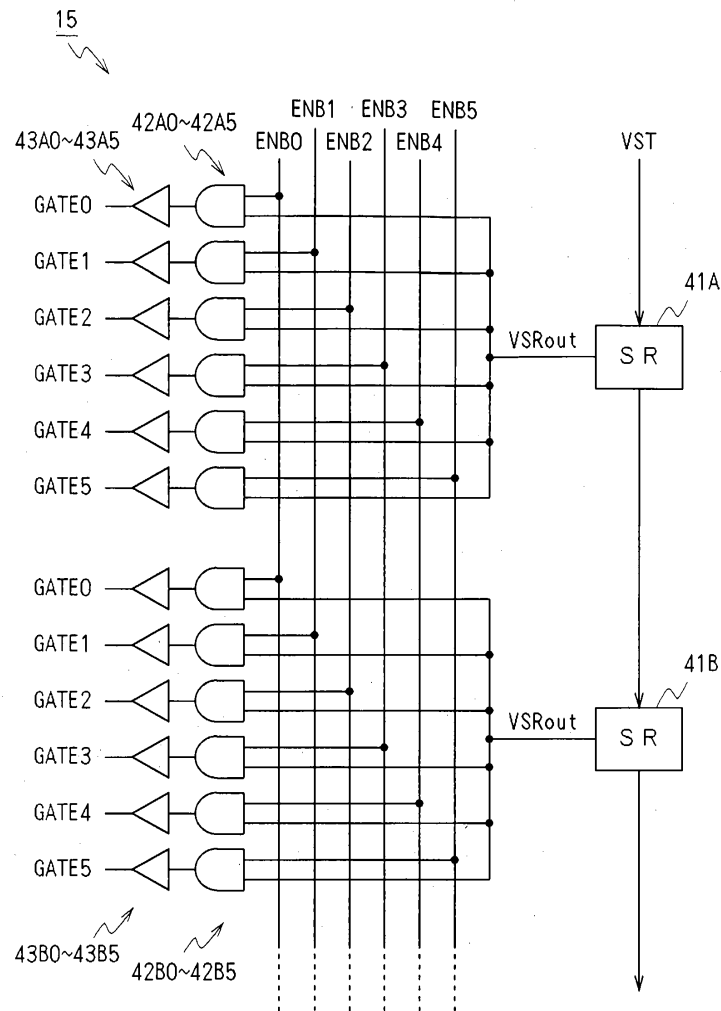


24A, (24B...)

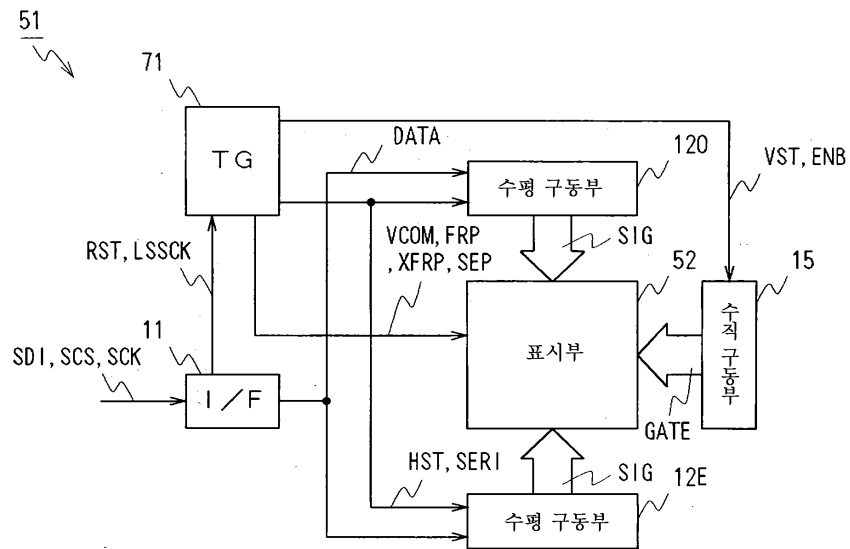
도면7



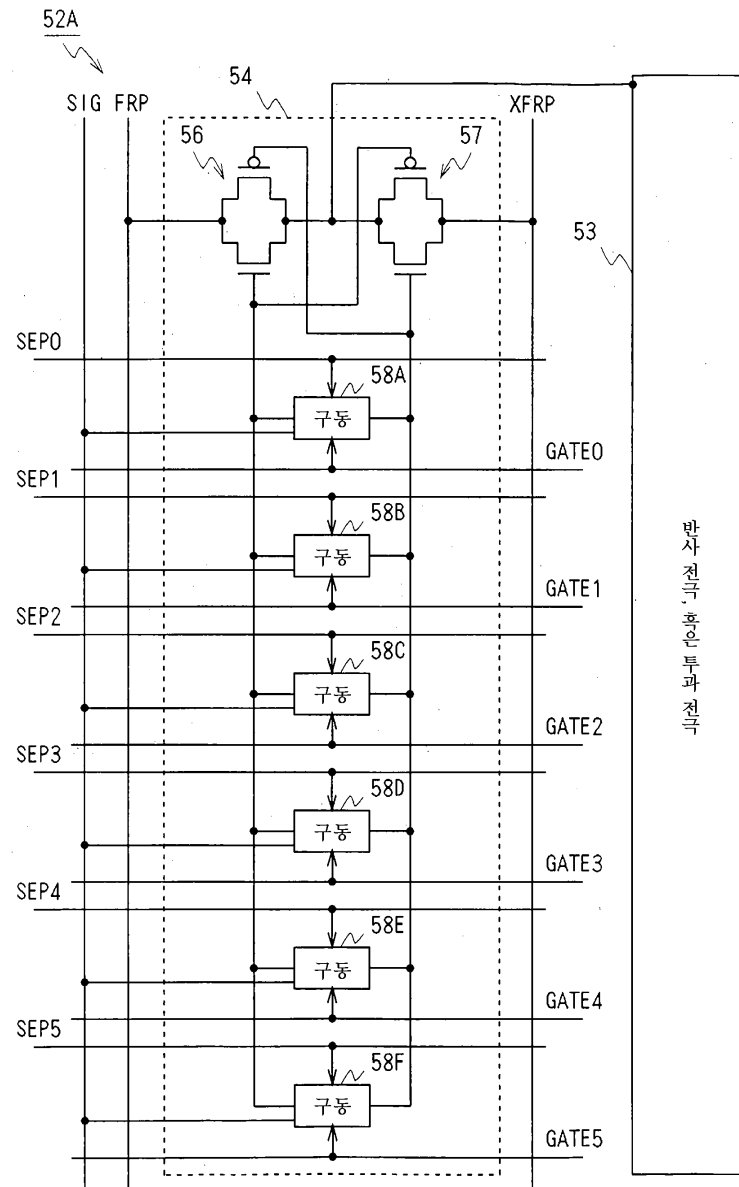
도면8



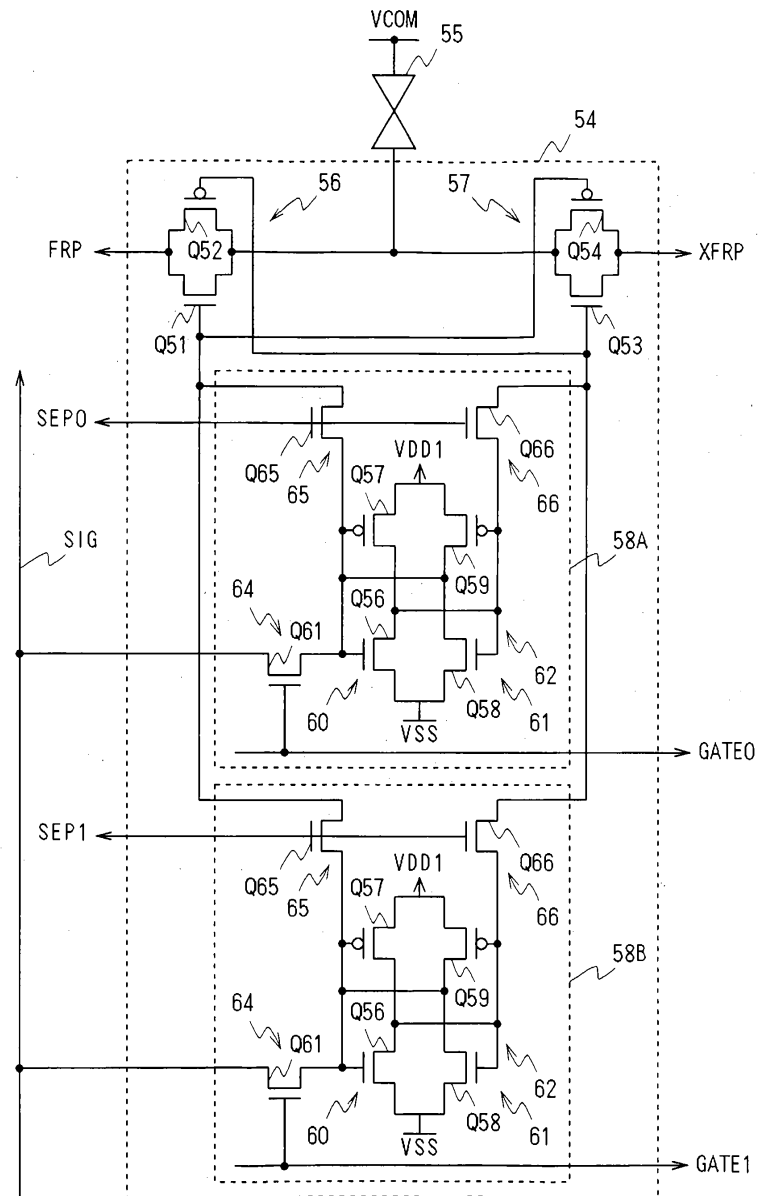
도면9



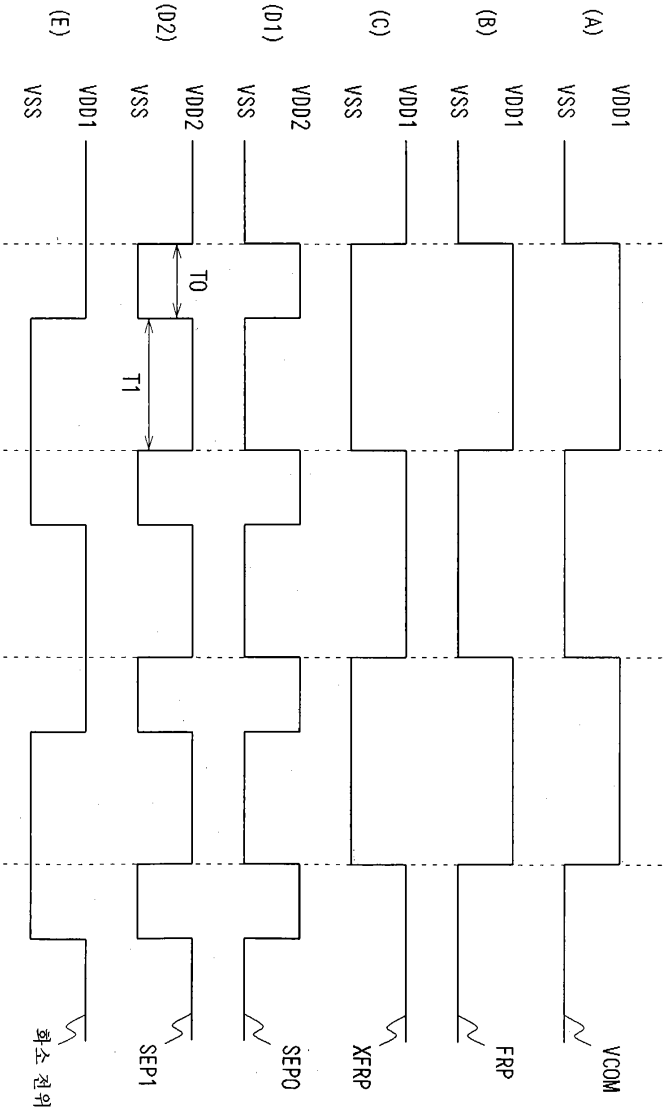
도면10



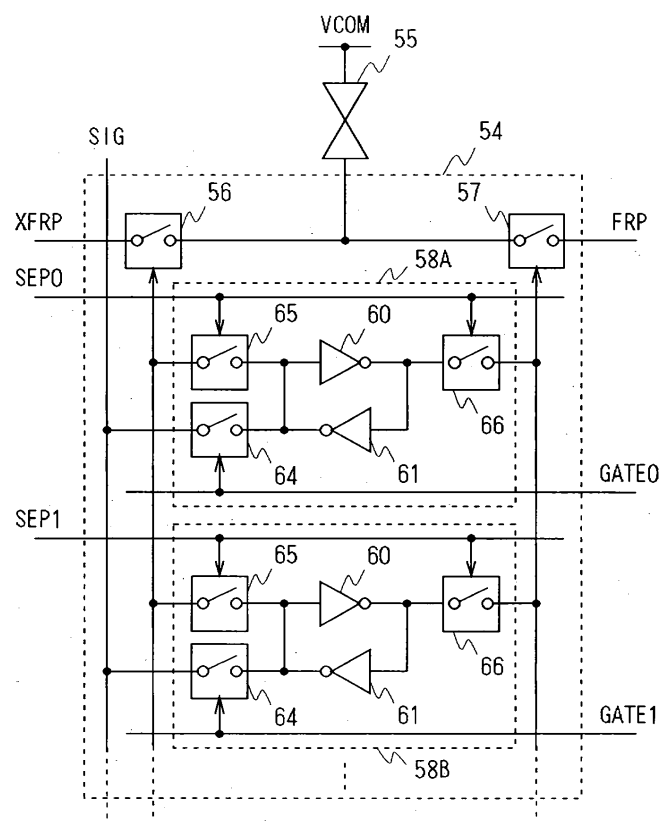
도면11



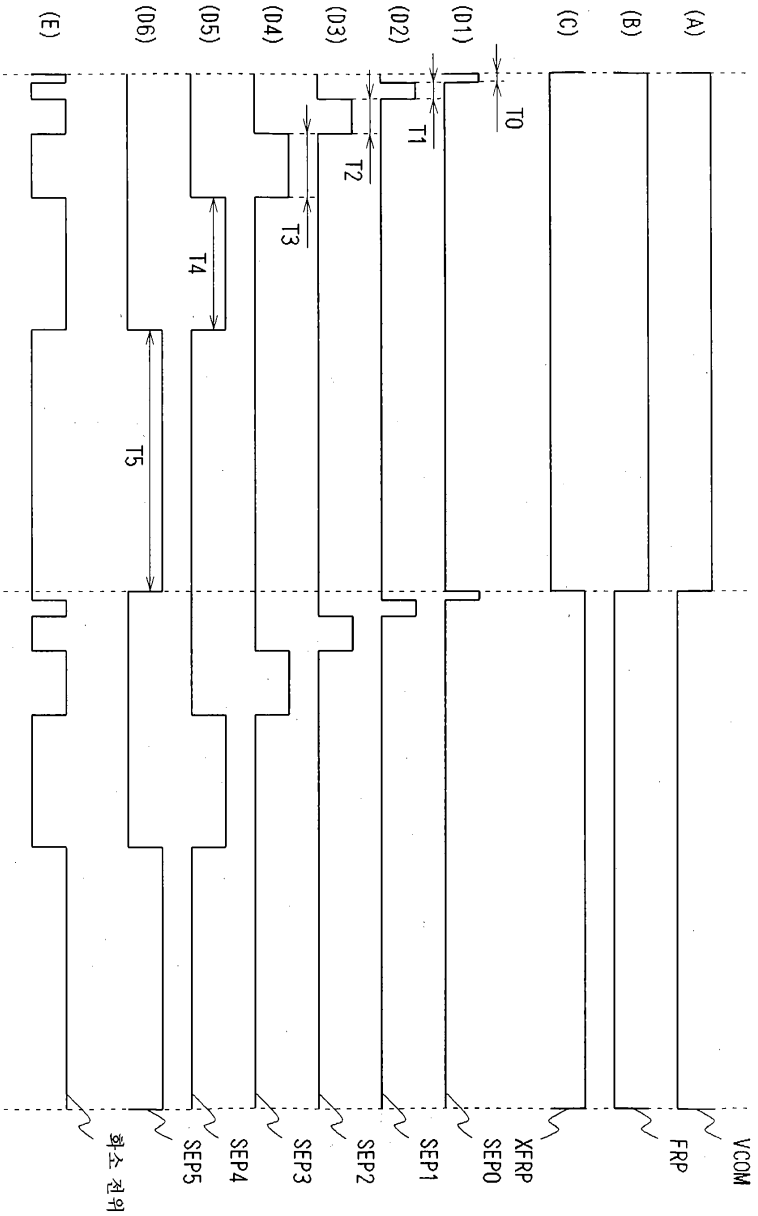
도면12



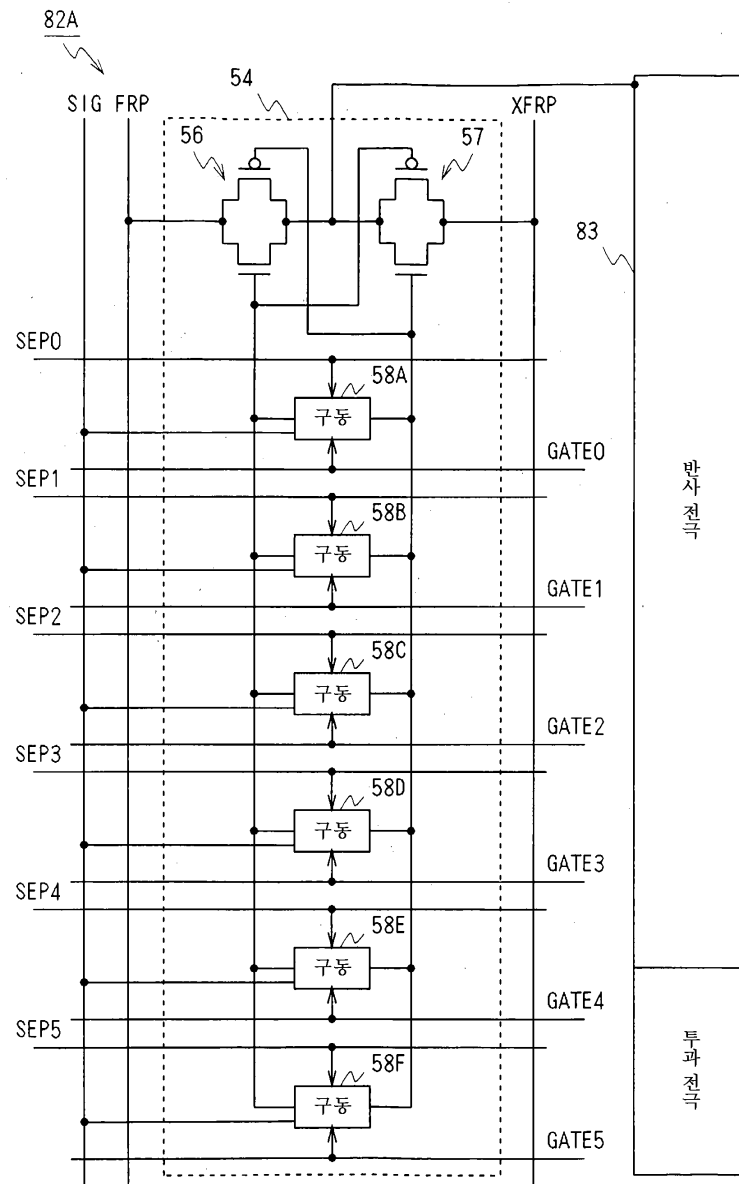
도면13



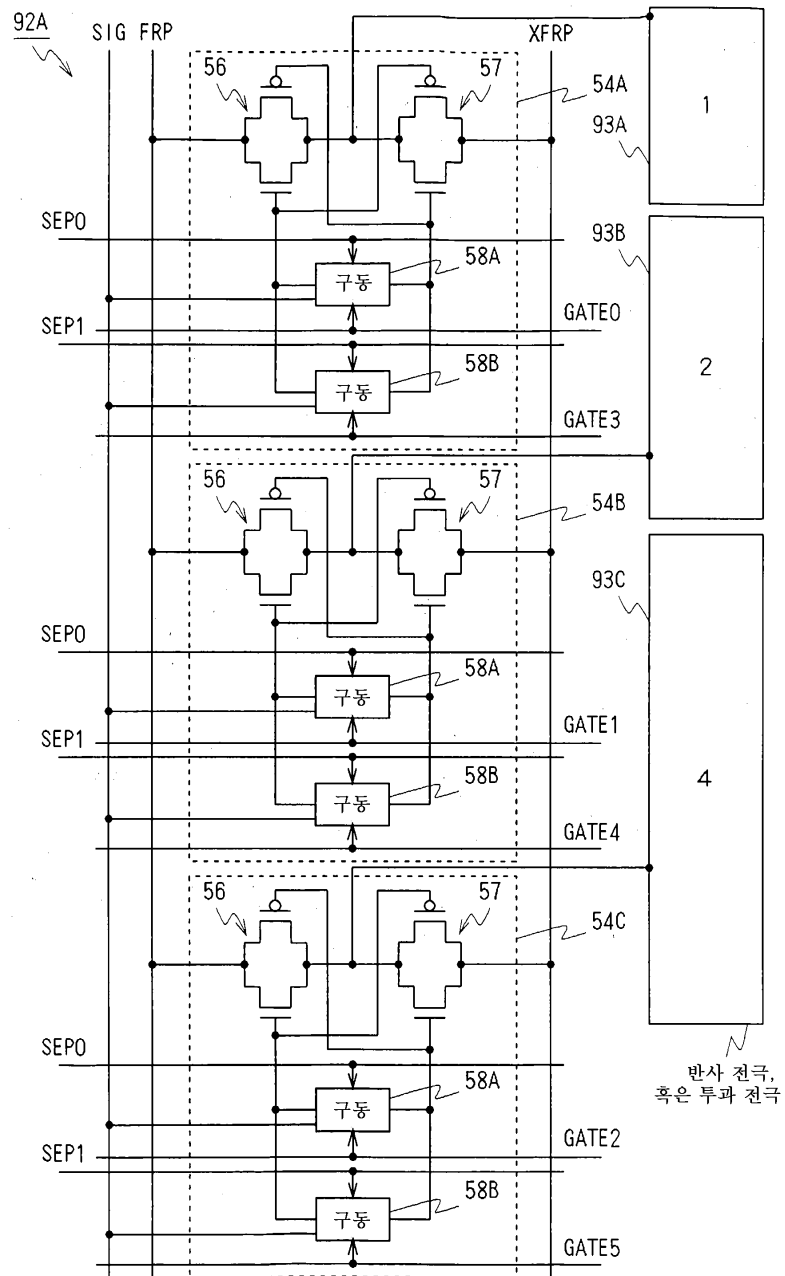
도면14



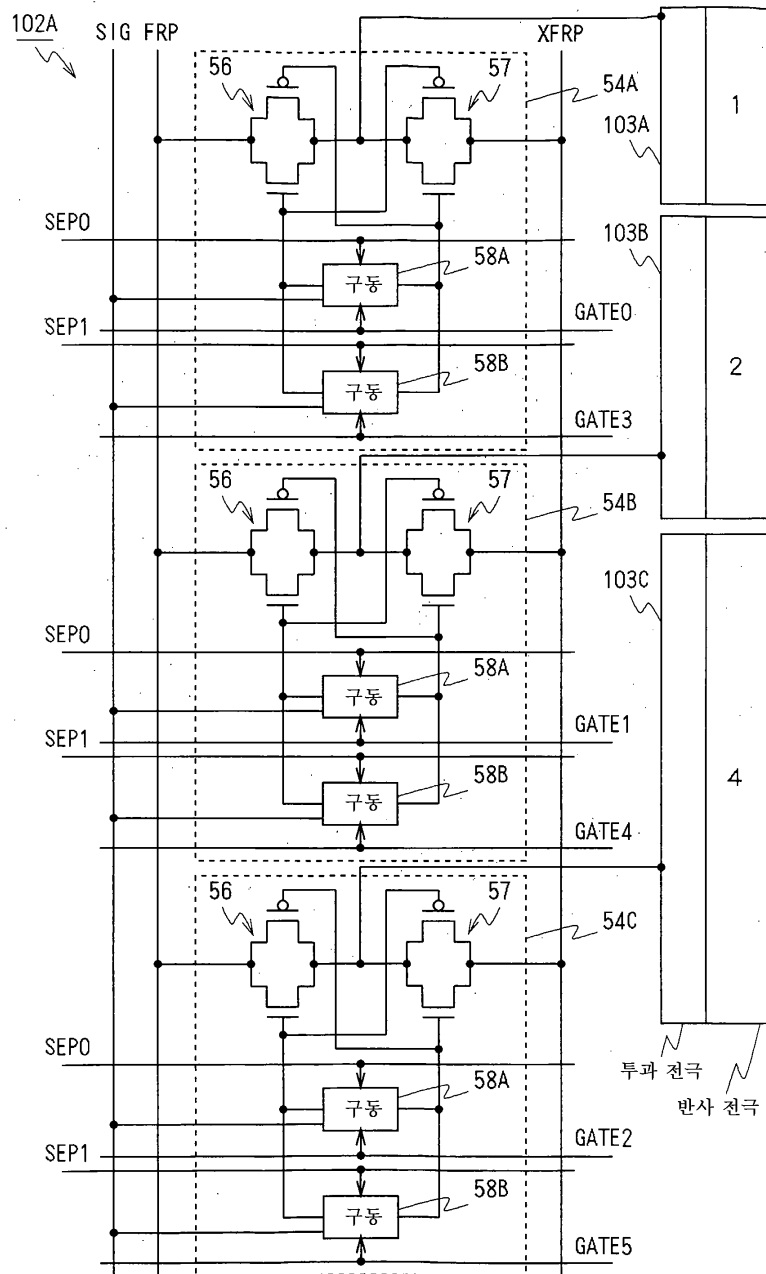
도면15



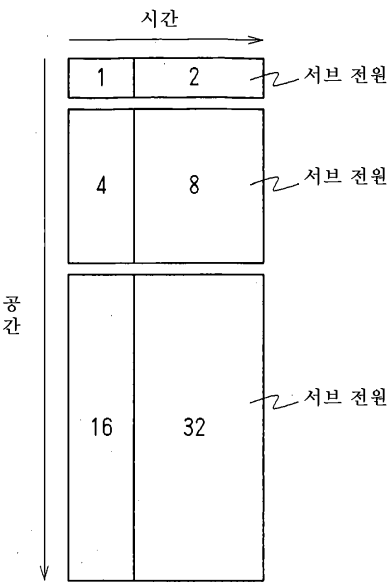
도면16



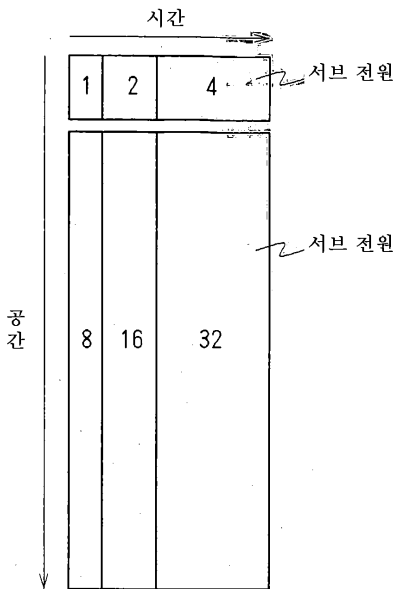
도면17



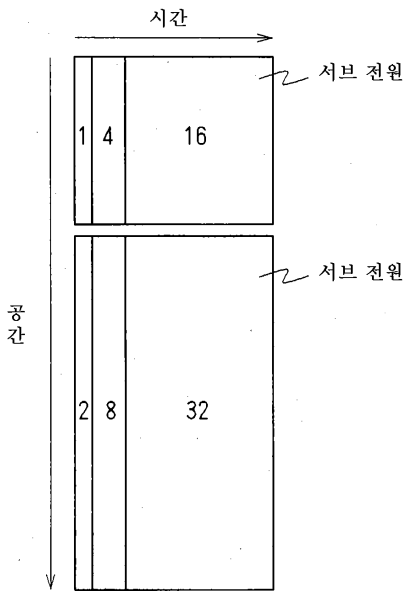
도면18



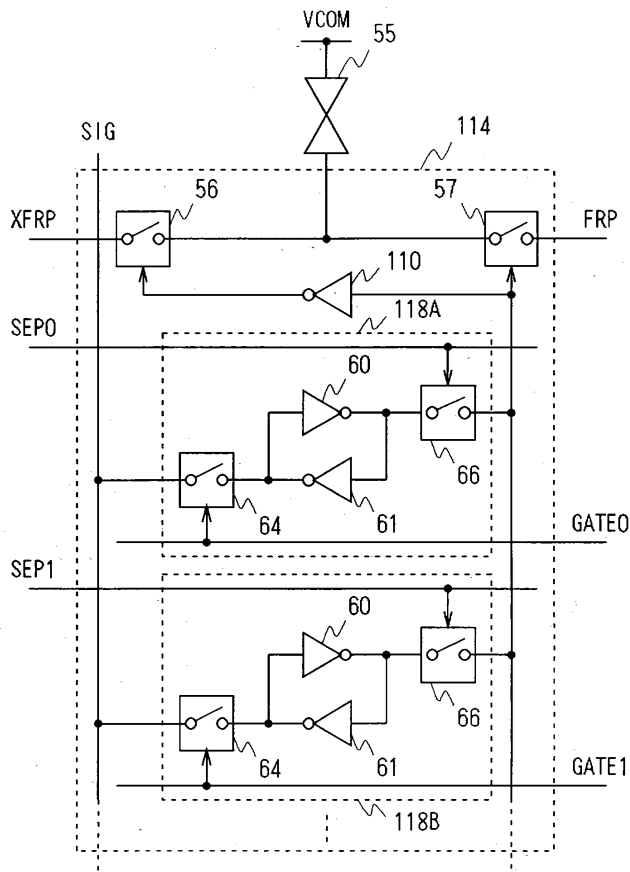
도면19



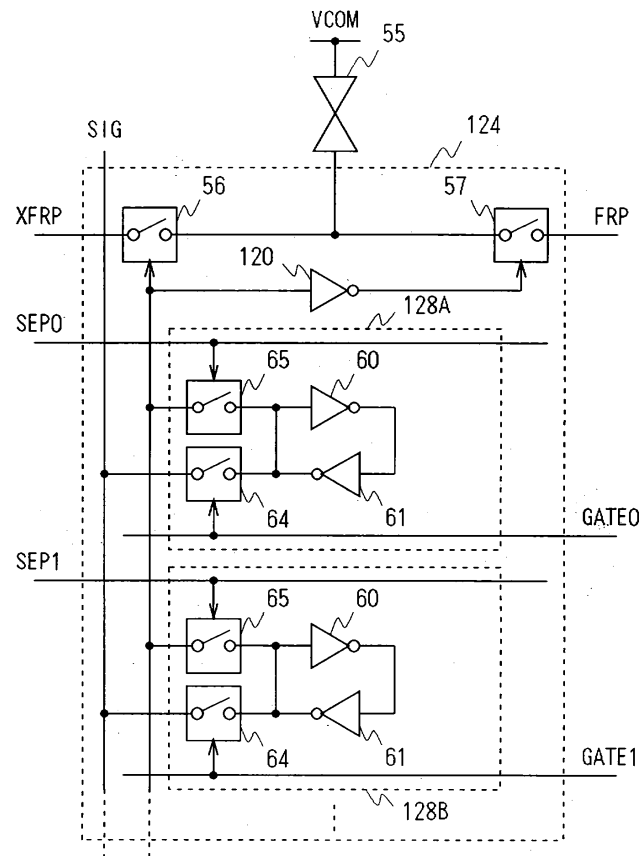
도면20



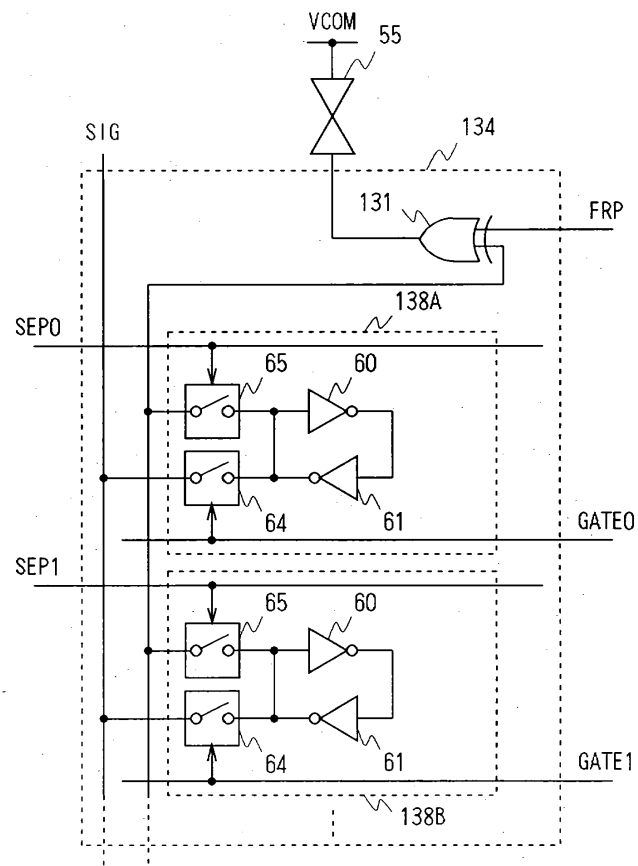
도면21



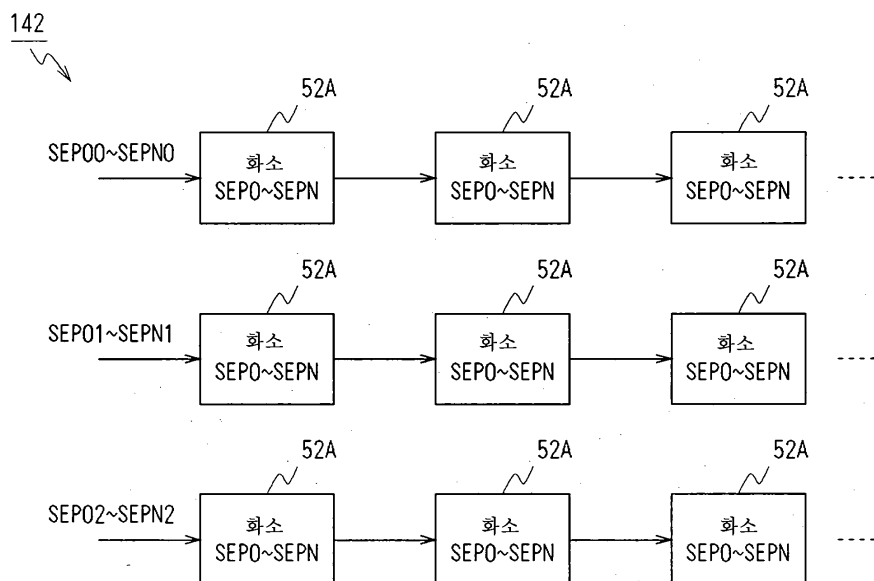
도면22



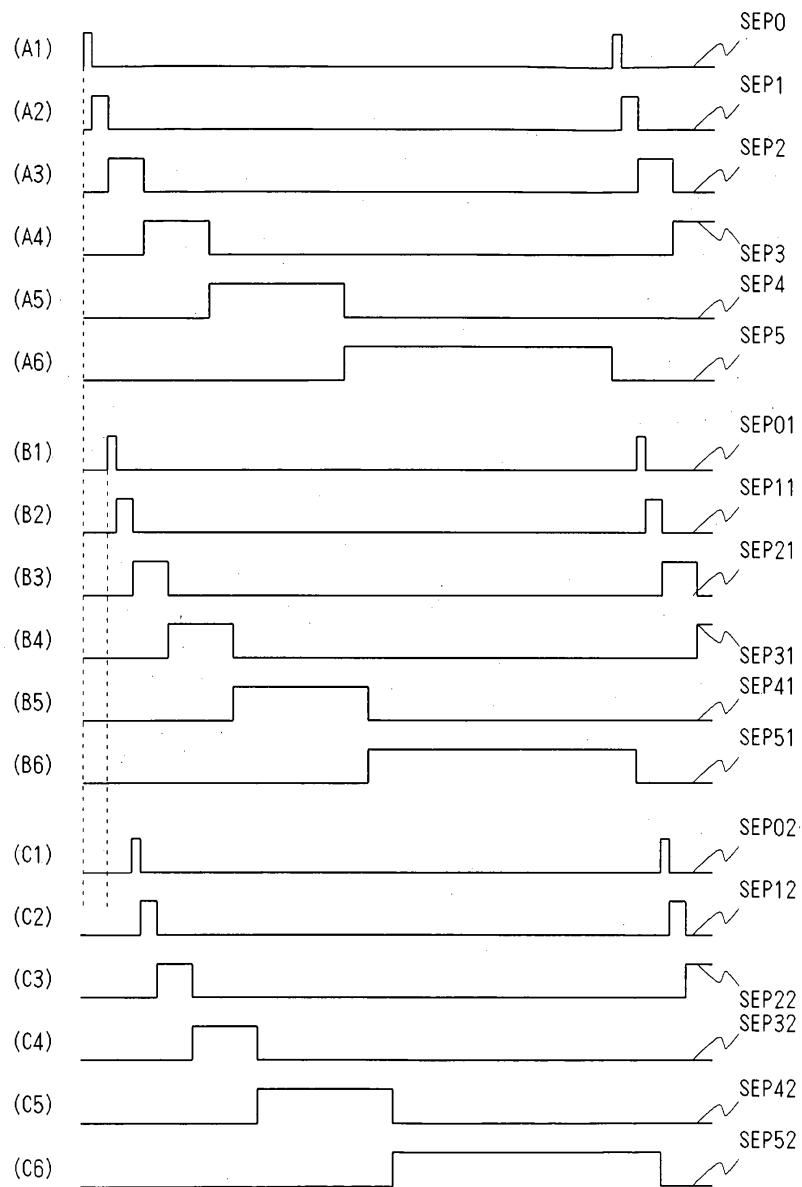
도면23



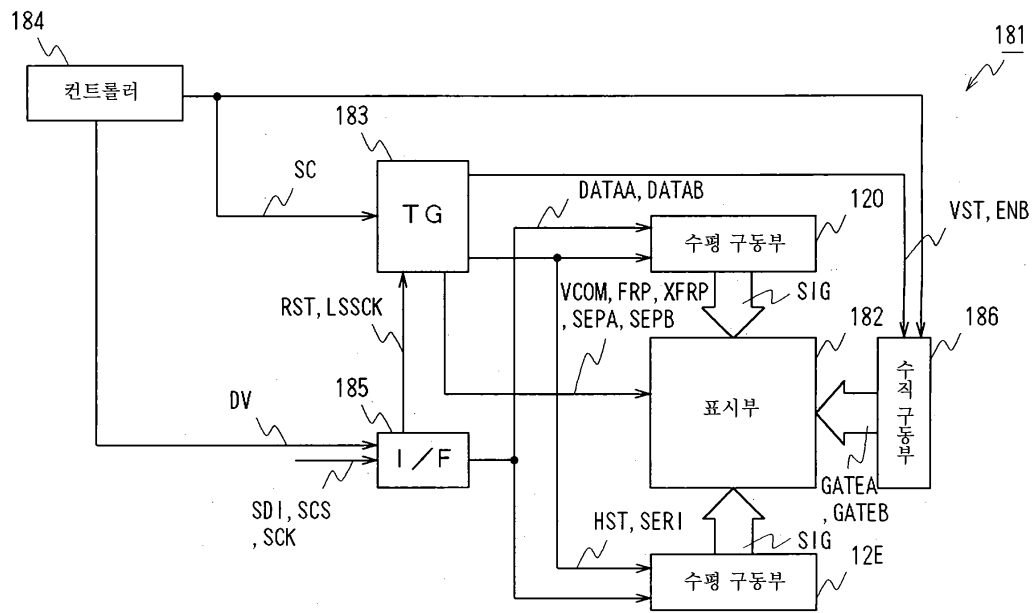
도면24



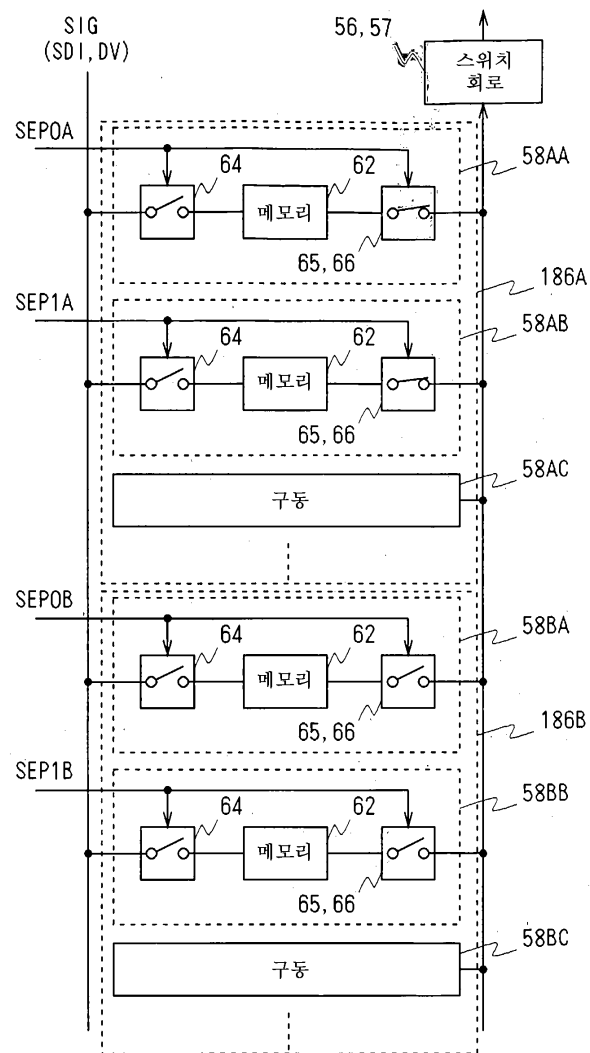
도면25



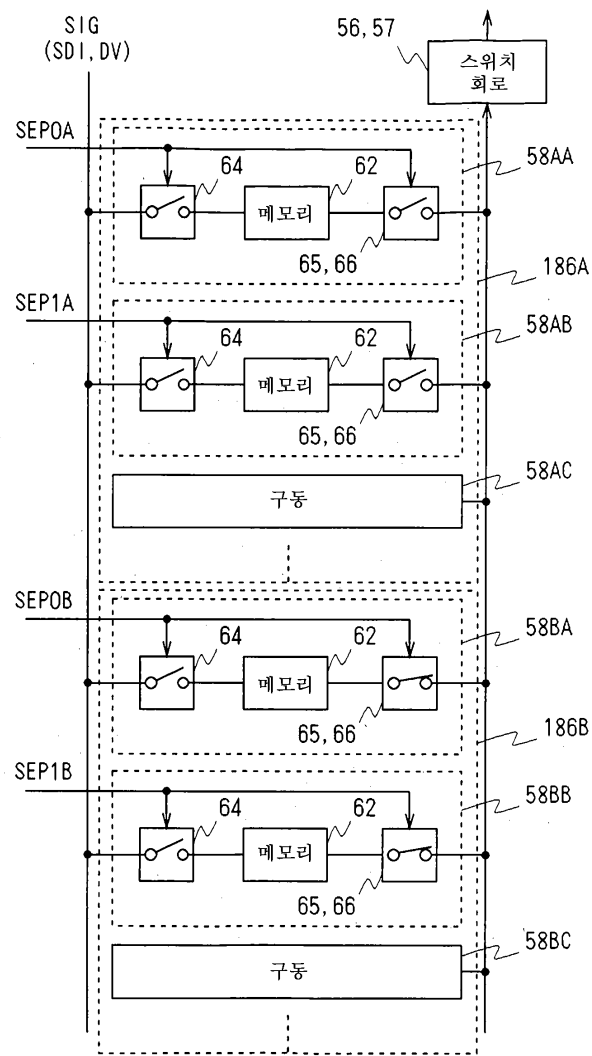
도면26



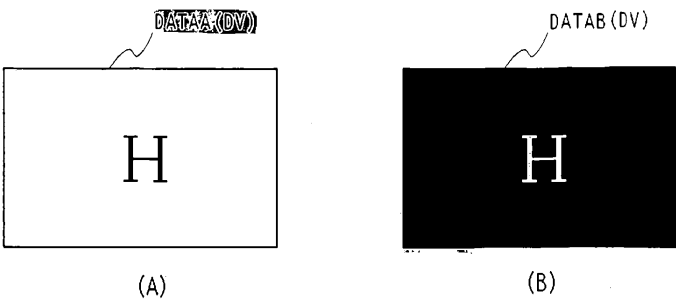
도면27



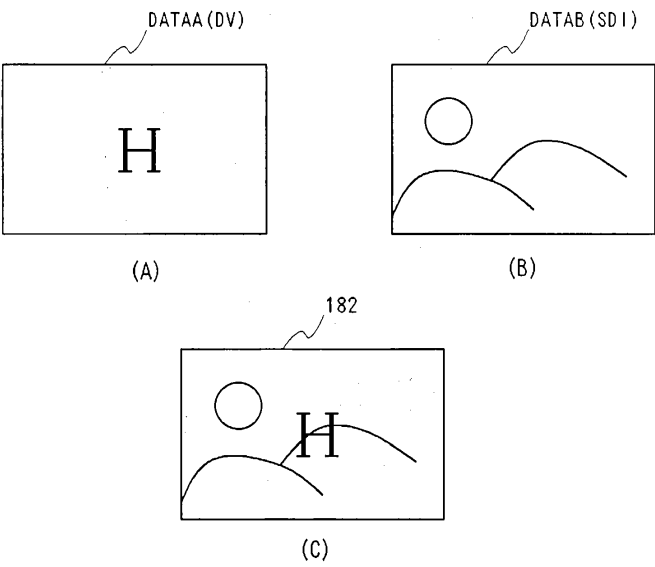
도면28



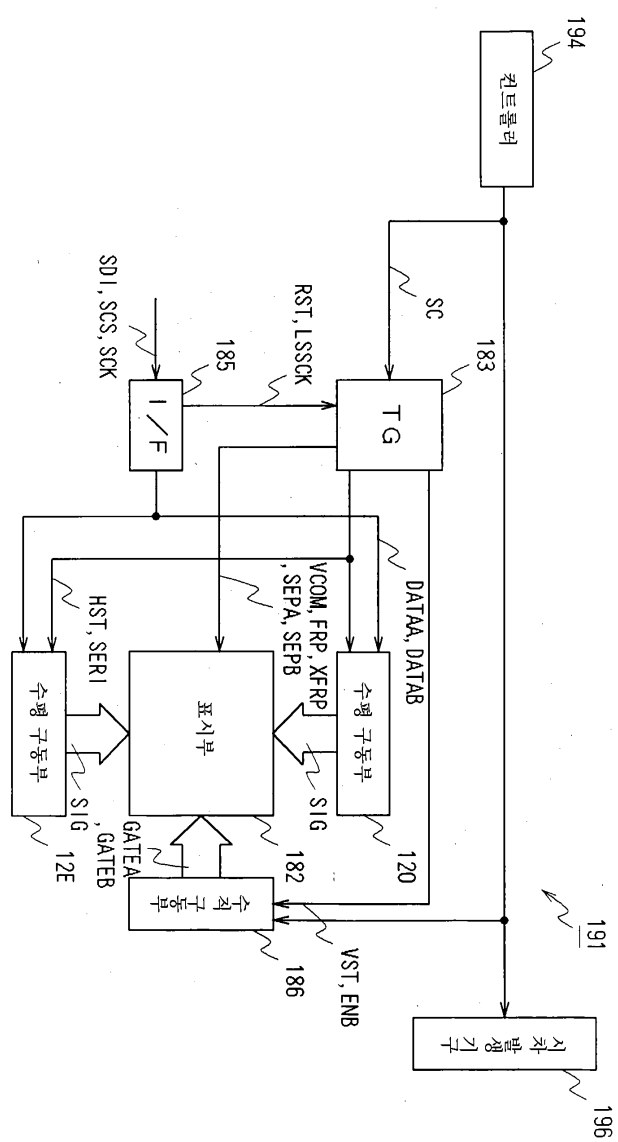
도면29



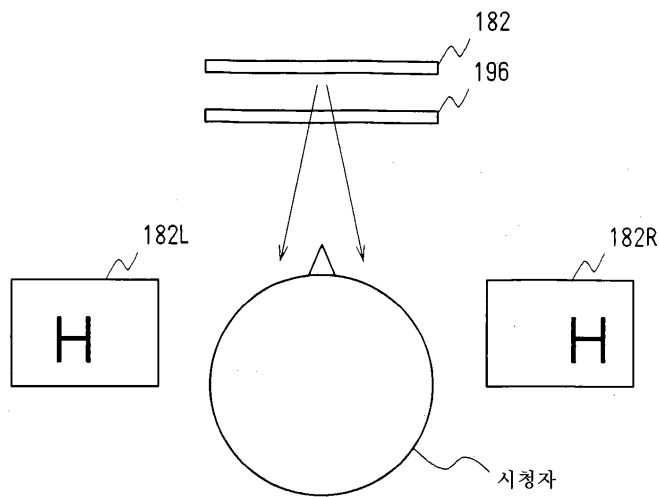
도면30



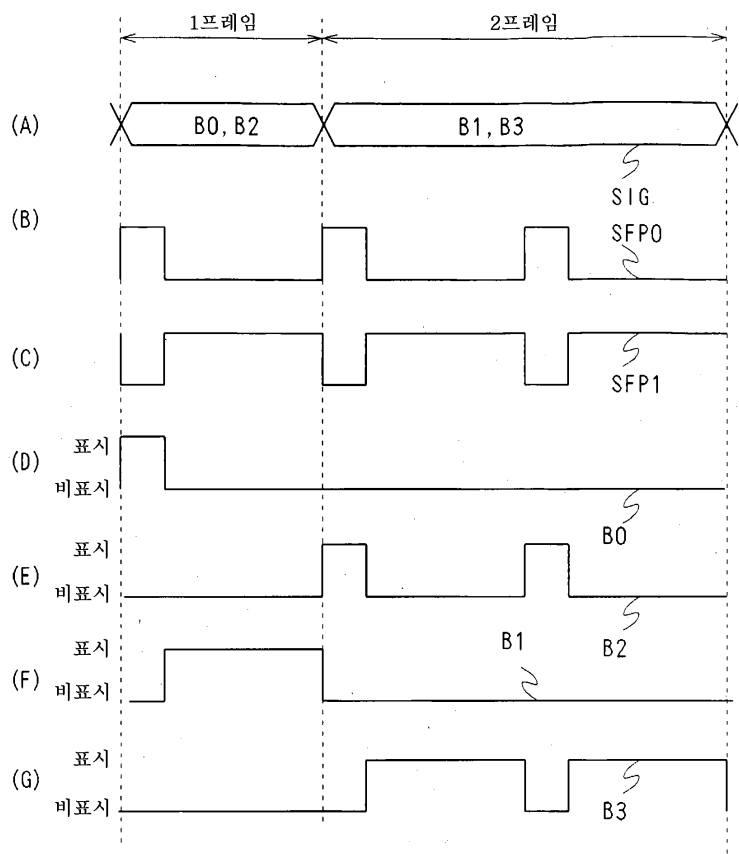
도면31



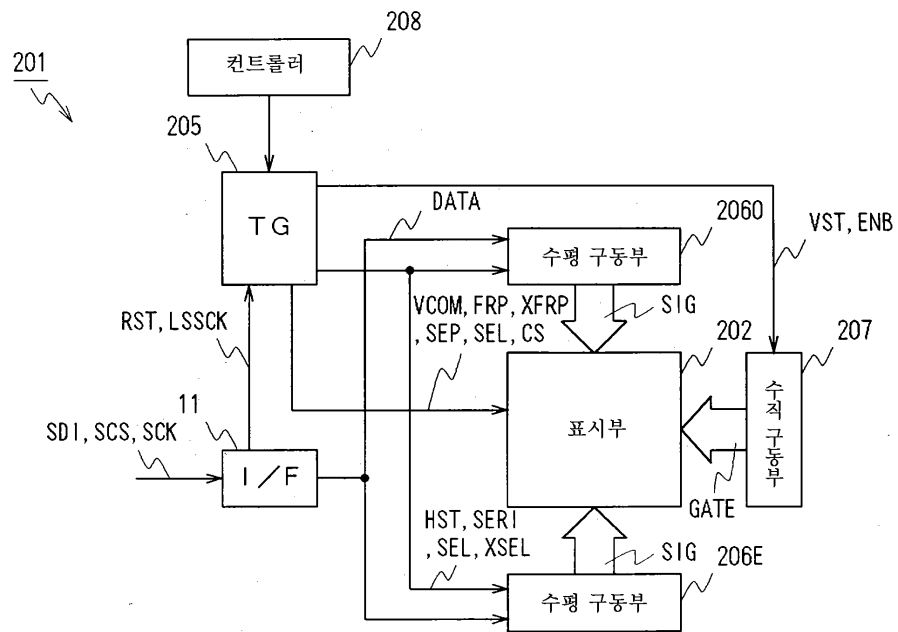
도면32



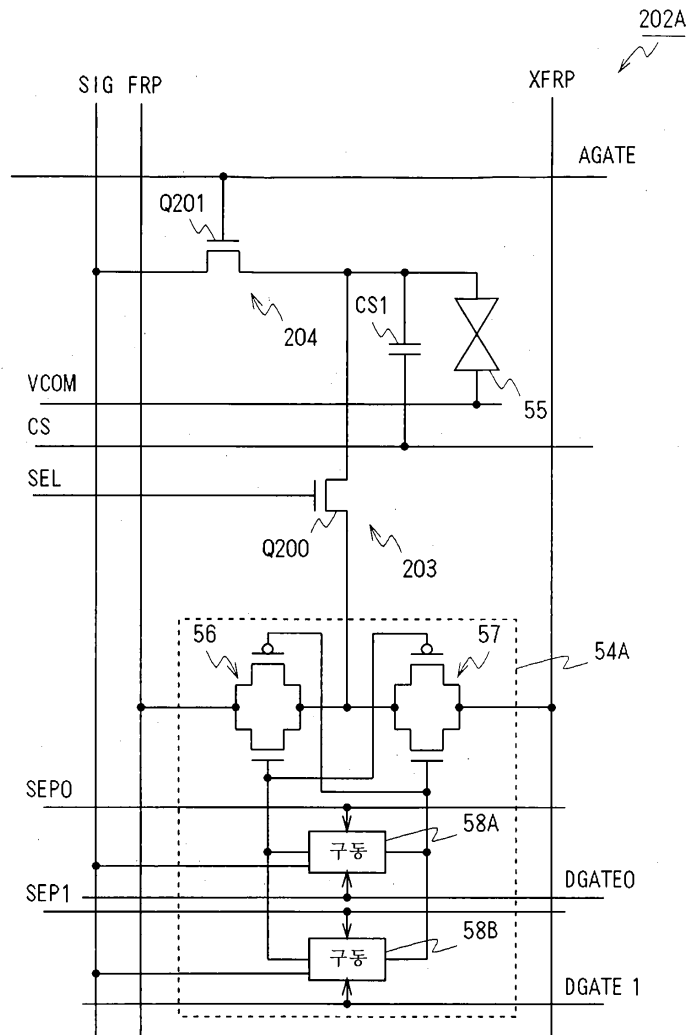
도면33



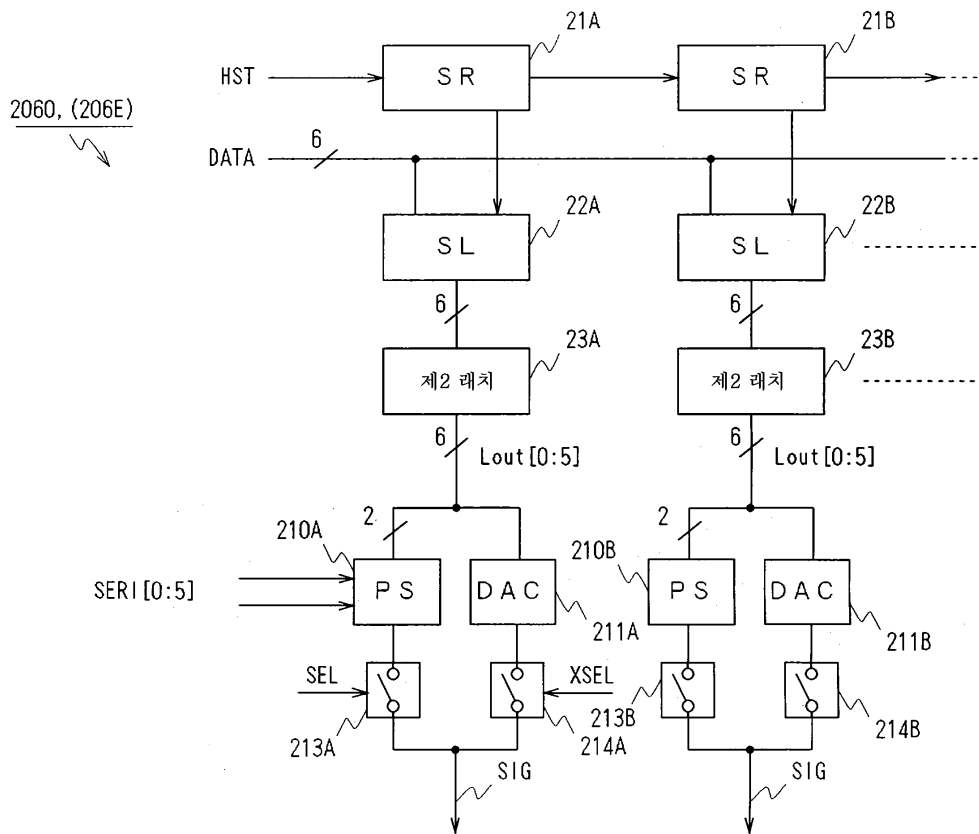
도면34



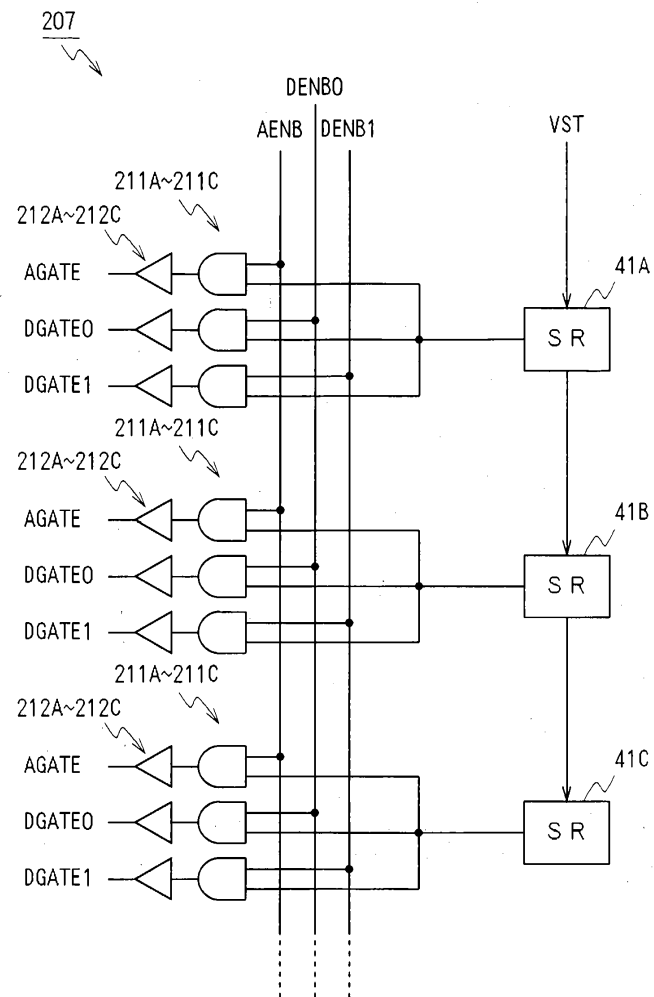
도면35



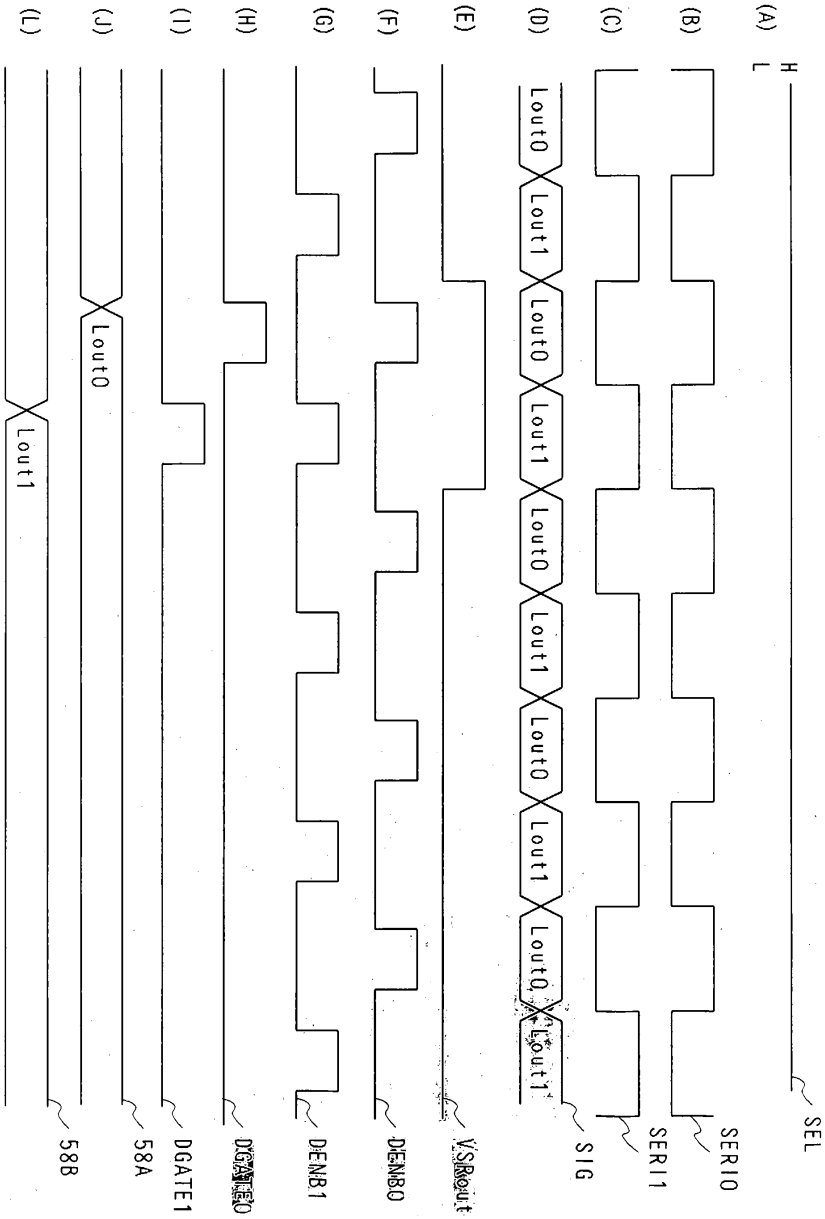
도면36



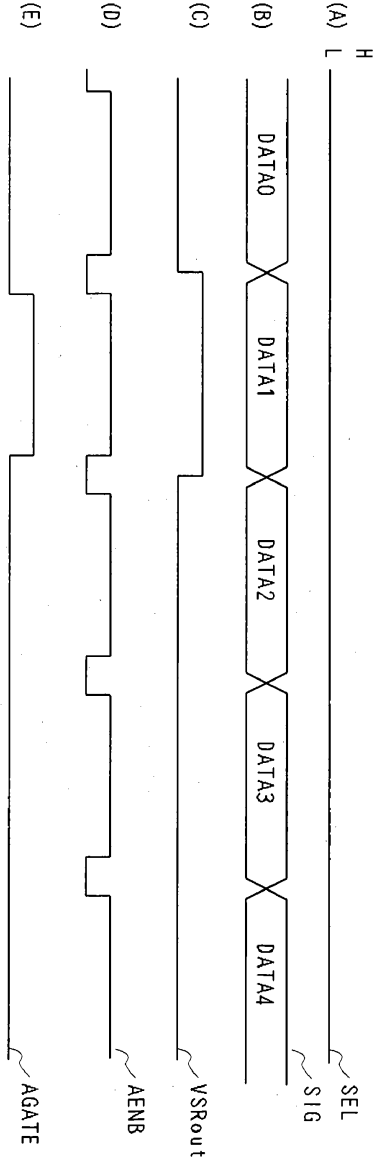
도면37



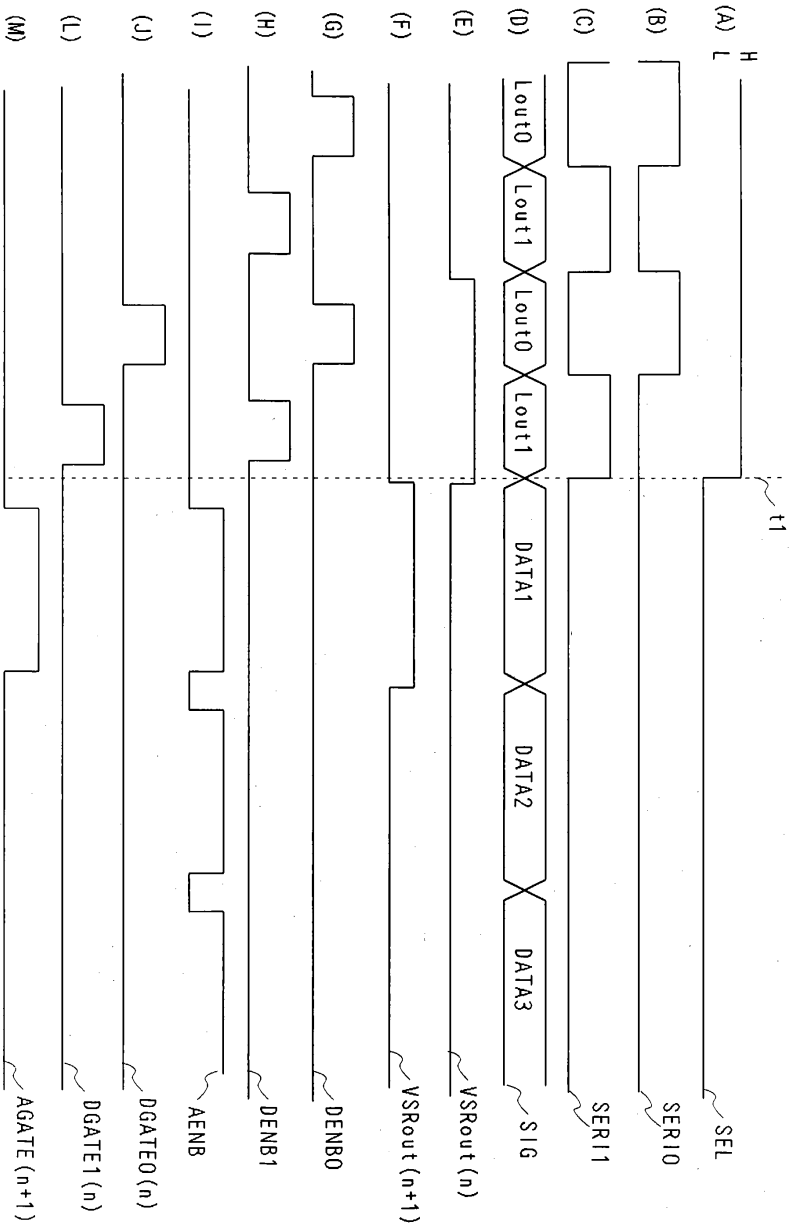
도면38



도면39



도면40



도면41

