

(21)申請案號：100121480

(22)申請日：中華民國 100 (2011) 年 06 月 20 日

(51)Int. Cl. : *H01L25/04 (2006.01)*

H01L23/52 (2006.01)

(30)優先權：2010/09/15 馬來西亞

PI2010004310

(71)申請人：半導體組件工業公司(美國) SEMICONDUCTOR COMPONENTS INDUSTRIES L.L.C. (US)

美國

(72)發明人：克里斯南 舒泰許 KRISHNAN, SHUTESH (MY) ; 王順偉 WANG, SOON WEI (MY)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：10 項 圖式數：17 共 43 頁

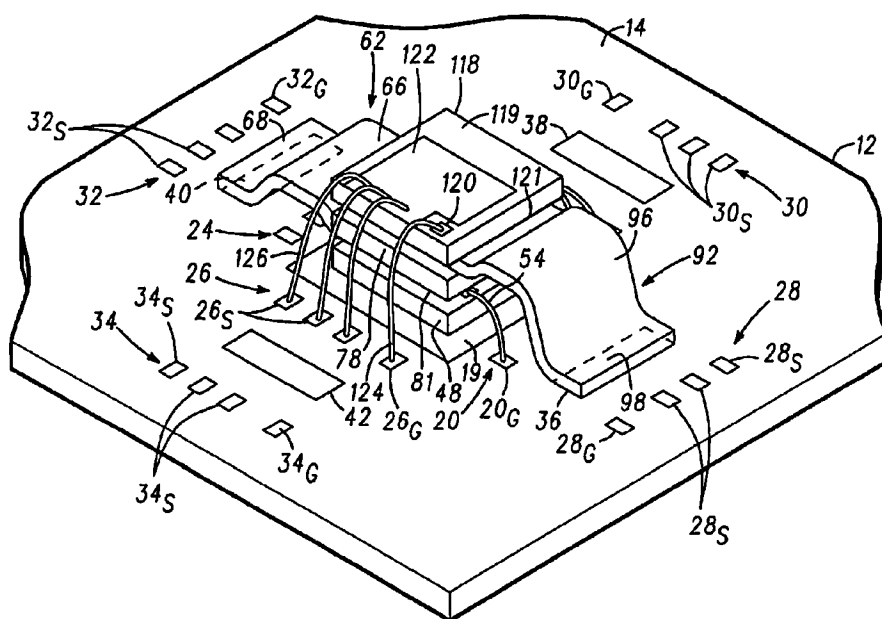
(54)名稱

半導體組件及其製造方法

SEMICONDUCTOR COMPONENT AND METHOD OF MANUFACTURE

(57)摘要

本發明揭示一種半導體組件及一種製造該半導體組件之方法，其中該半導體組件包含經堆疊半導體晶粒。根據實施例，該半導體組件包含具有一組件承接區域及複數個接合墊之一基板。一半導體晶片附接至該組件承接區域。一電連接器耦合至該半導體晶片及該基板。一第二半導體晶片安裝或附接至該電連接器之若干端之一者使得此端係定位於該等半導體晶片之間。一第二電連接器耦合於該第二半導體晶片與該基板之間。一第三半導體晶片安裝於該第二電連接器之上或附接至該第二電連接器使得一部分係在該第二半導體晶片與該第三半導體晶片之間。



- 12：支撐結構
- 14：表面
- 19：組件接觸結構
- 20：接合墊組
- 20G：接合墊
- 24：接合墊組
- 26：接合墊組
- 26G：接合墊
- 26S：接合墊
- 28：接合墊組
- 28G：接合墊
- 28S：接合墊
- 30：接合墊組
- 30G：接合墊
- 30S：接合墊

32：接合墊組
32G：接合墊
32S：接合墊
34：接合墊組
34G：接合墊
34S：接合墊
36：接合墊
38：接合墊
40：接合墊
42：接合墊
48：半導體晶片
54：接合線
62：電連接器
66：中心區帶
68：接觸區帶/端
78：半導體晶片
81：表面
92：電連接器
96：中心區帶
98：端
118：半導體晶片
119：表面
120：閘極接合墊
121：表面
122：源極接合墊
124：接合線
126：接合線

六、發明說明：

【發明所屬之技術領域】

本發明大體上係關於電子器件，且更特定言之係關於半導體晶粒封裝及用於封裝半導體晶粒之方法。

【先前技術】

在過去，半導體工業使用各種封裝組態以增加一系統中的半導體晶粒之封裝密度。對於電子裝置之所增加需求增加了更小、更輕且又更多功能的半導體裝置之需求且導致具有增加的半導體封裝密度與更小的輪廓及安裝覆蓋區之半導體封裝之一需求。在一些實施例中，半導體晶粒以附接至該半導體晶粒之黏著劑之一插入層垂直堆疊於彼此之頂部上以將該半導體晶粒耦合在一起。晶粒附接至一玻璃環氧類型印刷電路板基板或其他類似基板。接著該半導體晶粒線接合至該基板以在該基板與該半導體晶粒之間形成電互連。此一封裝組態之一實例係揭示於在2003年11月18日頒予 Thomas B. Glenn 等人之美國專利第 6,650,019 號中。具有經堆疊積體電路晶粒之一電子總成之另一實例係揭示於在2006年4月18日頒予 Todd P. Oman 之美國專利第 7,030,317 號中。

因此，具有一半導體組件及堆疊半導體晶粒以製造該半導體組件而沒有增加該半導體組件之覆蓋區之方法係有利的。其將進一步有利於具有成本效益及時間效應而實施該半導體組件及方法。

【發明內容】

在一實施例中，一半導體組件包括具有一組件承接區域及複數個接合墊之一基板；具有第一表面及第二表面之一第一半導體晶片，該第一半導體晶片之該第一表面耦合至該組件承接區域；具有第一端及第二端之一第一電連接器，該第一端鄰近於該第一半導體晶片之該第二表面；具有第一表面及第二表面之一第二半導體晶片，該第二半導體晶片之該第一表面耦合至該第一電連接器之該第一端，其中該第一導體之該第一端係定位於該第一半導體晶片與該第二半導體晶片之間；具有第一端及第二端之一第二電連接器，該第二電連接器之該第一端鄰近於該第二半導體晶片之該第二表面；及具有第一表面及第二表面之一第三半導體晶片，該第三半導體晶片之該第一表面耦合至該第二電連接器之該第一端，其中該第二電連接器之該第一端係在該第二半導體晶片與該第三半導體晶片之間。

在另一實施例中，一半導體組件包括具有一晶片承接區域及複數個接合墊之一基板；耦合至該晶片承接區域之一第一半導體晶片，該第一半導體晶片具有第一表面及第二表面，其中該第二表面包含一閘極接點及一源極接點；一第一電連接器，其耦合於該第一半導體晶片之該第二表面與該複數個接合墊之一第一接合墊之間；耦合至該第一電連接器之一第二半導體晶片，該第二半導體晶片具有第一表面及第二表面，其中該第二半導體晶片之該第二表面包含一閘極接點及一源極接點；及一第二電連接器，其耦合於該第一半導體晶片之該閘極接點與該複數個接合墊之一

第一接合墊之間，及一第三電連接器，其耦合於該源極接點及該第一電連接器之間。

在另一實施例中，一種用於製造一半導體組件之方法包括提供具有一組件承接區域及複數個接合墊之一支撐結構；將一第一半導體晶片耦合至該支撐結構之該組件承接區域，該第一半導體晶片具有第一接合墊及第二接合墊；將該第一半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第一接合墊且將該第一半導體晶片之該第二接合墊電耦合至該複數個接合墊之至少一第二接合墊；以一第一電連接器將該第一半導體晶片耦合至該複數個接合墊之一第三接合墊；將一第二半導體晶片耦合至該第一電連接器，該第二半導體晶片具有一第一接合墊及一第二接合墊；及將該第二半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第四接合墊，將該第二半導體晶片之該第二接合墊電耦合至該複數個接合墊之至少一第五接合墊，及以一第二電連接器將該第二半導體晶片耦合至該複數個接合墊之一第六接合墊。

【實施方式】

將從結合附圖閱讀以下詳細描述而更好地理解本發明，其中相同參考符號指明相同元件。

一般而言，本發明提供一種半導體組件及一種用於製造該半導體組件之方法。根據本發明之實施例，一半導體組件包括具有一組件承接區域及複數個接合墊之一基板。一半導體晶片48係附接至該組件承接區域18。具有若干端或

接觸區帶 64 及 68 之一電連接器 62 係耦合至半導體晶片 48 及基板 12。一半導體晶片 78 係安裝或附接至電連接器 62 之端 64 使得端 64 係定位於半導體晶片 48 與半導體晶片 78 之間。具有若干端或接觸區帶 94 及 98 之一電連接器 92 係耦合至半導體晶片 78 與基板 12。一半導體晶片 118 係安裝於端 94 之上或附接至端 94 使得端 94 係在半導體晶片 78 與半導體晶片 118 之間。

圖 1 係根據本發明之實施例之在製造之一早期階段之一半導體組件 10 之一部分之一俯視圖。圖 1 中展示一支撐結構 12，例如，諸如一印刷電路板，其具有一表面 14、一組件承接區域 18、形成於組件承接區域 18 的一部分之一組件接觸結構 19、若干接合墊組 20、22、24 及 26、若干接合墊組 28、30、32 及 34 及接合墊 36、38、40 及 42。接合墊組 20 包括接合墊 20_G 及接合墊 20_S ；接合墊組 22 包括接合墊 22_G 及接合墊 22_S ；接合墊組 24 包括接合墊 24_G 及接合墊 24_S ；且接合墊組 26 包括接合墊 26_G 及接合墊 26_S 。同樣地，接合墊組 28 包括接合墊 28_G 及接合墊 28_S ；接合墊組 30 包括接合墊 30_G 及接合墊 30_S ；接合墊組 32 包括接合墊 32_G 及接合墊 32_S ；且接合墊組 34 包括接合墊 34_G 及接合墊 34_S 。此外，在接合墊組 20 與 28 之間形成接合墊 36，在接合墊組 22 與 30 之間形成接合墊 38，在接合墊組 24 與 32 之間形成接合墊 40，且在接合墊組 26 與 34 之間形成接合墊 42。舉例而言，接合墊 20_G 、 22_G 、 24_G 、 26_G 、 28_G 、 30_G 、 32_G 及 34_G 充當用於閘極電極之接合墊且可稱為閘極接合墊或閘極墊；接合墊

20_S、22_S、24_S、26_S、28_S、30_S、32_S及34_S充當用於源極電極之接合墊且可稱為源極接合墊或源極墊；且接合墊36、38、40及42充當用於汲極電極之接合墊且可稱為汲極接合墊或汲極墊。應注意，基板12具有相對主表面14及16，其中表面16展示於圖3中。

組件接觸結構19、接合墊組20、22、24、26、28、30、32及34及接合墊36、38、40及42可由包含一層或多層之一導電材料之金屬化系統組成。用於組件接觸結構19、接合墊組20至34及接合墊36至42之金屬化系統之合適金屬包含銅、鋁、鋁合金、其等之組合或類似物。或者，支撐結構12可為一引線框、一陶瓷基板、包括一樹脂(諸如環氧、聚醯亞胺、三嗪，或酚醛樹脂、環氧玻璃複合物)之一結構或類似物。支撐基板12上的接合墊之佈局或定位不為本發明之實施例之一限制。

一組件(例如，諸如具有相對表面49及51(展示於圖3中)之一半導體晶片48)安裝至組件承接區域18中的組件接觸結構19。半導體晶片48可使用焊料、一導電膏、傳導膜或類似物而附接至組件接觸結構19。表面49及51係在半導體晶片48之相對側上。當耦合至組件接觸結構19之該組件為一半導體晶片時，組件承接區域18可稱為一半導體晶片承接區域或一晶片承接區域。半導體晶片48具有充當一閘極接點之一閘極接合墊50及充當一源極接點之一源極接合墊52。閘極接合墊50係藉由一接合線54連接至閘極接合墊20_G且源極接合墊52係藉由對應的接合線56連接至源極接

合墊 20_s 。儘管展示複數個接合線56及展示三個源極接合墊 20_s ，但是接合線56之數量及源極接合墊 20_s 之數量不為本發明之限制。可有一個、兩個或更多個接合線56及一個、兩個、三個或更多個接合墊 20_s 。應注意，如整個應用所使用之術語接合線亦可稱為線接合或接合線。

圖2係圖1中所示之但在製造之一稍後階段之一半導體組件10之一等角視圖。圖3係沿著圖2之剖面線3至3截取之半導體組件10之一截面圖。為了簡潔起見，將一起描述圖2及圖3。如參考圖1所討論，閘極接點50係藉由一接合線54連接至接合墊 20_G 且源極接點52係藉由接合線56連接至接合墊 20_s 。具有端64及68及一中心區帶66之一電連接器62將源極電極52耦合至支撐結構12之接合墊40。端64可稱為一插入物區帶，此係因為其可定位於至少兩個半導體晶片之間，亦即，一半導體晶片可定位於插入物區帶64之下且另一半導體晶片可定位於插入物區帶64之上。電連接器62可為一夾子、一線、一帶(例如，諸如一鋁帶)或類似物。端68係透過(例如)一焊料層71接合至接合墊40且插入物區帶64可藉由一電絕緣材料之一層63連接至半導體晶片48。介電質材料63之合適實例包含一陶瓷材料、熱界面材料、導熱膜、氧化層、氮化矽層、氧化鋁或類似物。端68可稱為一接觸區帶，此係因為其使得與接合墊40電接觸。舉例而言，插入物區帶64為一矩形形狀區帶。用於電連接器62之合適材料包含銅、鋁、金屬及塗覆有一貴金屬之金屬合金連接器、錫、鋼、銅合金、鈹、金、銀、鋁合金、黃

銅、黃銅合金或類似物。

圖3繪示半導體晶片48係透過一導電且導熱晶粒附接材料60連接至組件接觸結構19。合適晶粒附接材料包含焊料、一傳導膏、一傳導膜或類似物。表面51接觸晶粒附接材料60。舉例而言，半導體晶片48包括一絕緣閘極半導體裝置，其中表面51充當一汲極接點。因此，該汲極接點接觸晶粒附接材料60。閘極接合墊50及源極接合墊52係形成於表面49上或由表面49形成。

圖3進一步繪示支撐結構12，其具有形成於表面14上或由表面14形成之源極接合墊 20_s 、 24_s 、 28_s 及 32_s 及汲極接合墊36及40及連接至導熱體21之組件接觸結構19，該導熱體自組件接觸結構19延伸至表面16。導熱體21適於移除來自安裝於組件接觸結構19上或安裝高於組件接觸結構19之組件之熱。

圖4係在製造之一稍後階段之圖2及圖3之半導體組件10之一等角視圖。圖5係沿著圖4之剖面線5至5截取之半導體組件10之一截面圖及圖6係沿著圖4之剖面線6至6截取之半導體組件10之一截面圖。為了簡潔起見，將一起描述圖4至圖6。圖4中展示安裝至電連接器62之具有相對表面79及81之一半導體晶片78。半導體晶片78係透過一導電晶粒附接材料83連接至插入物區帶64。合適晶粒附接材料包含焊料、一傳導膏、一傳導膜或類似物。晶粒附接材料83可與晶粒附接材料60相同。半導體晶片78具有充當一閘極接點之一閘極接合墊80及充當一源極接點之一源極接合墊82。

閘極接點 80 係藉由一接合線 84 連接至閘極接合墊 22_G 且源極接點 82 係藉由對應接合線 86 連接至源極接合墊 22_S。儘管展示複數個接合線 86 及展示三個源極接合墊 22_S，但是接合線 86 之數量及源極接合墊 22_S 之數量不為本發明之限制。可有一個、兩個或更多個接合線 86 及一個、兩個、三個或更多個接合墊 22_S。

具有端 94 及 98 及一中心區帶 96 之一電連接器 92 將源極電極 82 連接至支撐結構 12 之接合墊 36。端 94 可稱為一插入物區帶，此係因為其可定位於至少兩個半導體晶片之間，亦即，一半導體晶片可定位於插入物區帶 94 之下且另一半導體晶片可定位於插入物區帶 94 之上。電連接器 92 可為一夾子、一線、一帶(例如，諸如一鋁帶)或類似物。端 98 係透過(例如)一焊料層 71 接合至接合墊 36 且插入物區帶 94 可藉由一層介電質材料 104 連接至半導體晶片 78。介電質材料 104 之合適實例包含一陶瓷材料、熱界面材料、導熱膜、氧化層、氮化矽層、氧化鋁或類似物。介電質層 104 可由與介電質層 63 相同之材料組成。端 98 可稱為一接觸區帶，此係因為其使得與接合墊 36 電接觸。舉例而言，插入區帶 94 為一矩形形狀區帶。用於電連接器 92 之合適材料包含銅、鋁、金屬及塗覆有一貴金屬之金屬合金連接器、錫、鋼、銅合金、鈹、金、銀、鋁合金、黃銅、黃銅合金或類似物。

圖 7 係在製造之一稍後階段之半導體組件 10 之一等角視圖。圖 7 中展示安裝至電連接器 92 之具有相對表面 119 及

121之一半導體晶片118。應注意，半導體晶片118可透過一介電質材料(例如，諸如介電質層63及104之材料)附接至電連接器92之插入物區帶94。半導體晶片118具有充當一閘極接點之一閘極接合墊120及充當一源極接點之一源極接合墊122。閘極接合墊120係藉由一接合線124連接至閘極接合墊26_G且源極接合墊122係藉由對應接合線126連接至源極接合墊26_S。儘管展示複數個接合線126及展示三個源極接合墊26_S，但是接合線126之數量及源極接合墊26_S之數量不為本發明之限制。可有一個、兩個或更多個接合線126及一個、兩個、三個或更多個接合墊26_S。

圖8係根據本發明之另一實施例之在製造之一早期階段之一半導體組件150之一部分之一俯視圖。圖8中展示一支撐結構12A，例如，諸如具有一表面14、一組件承接區域18、形成於組件承接區域18之一部分中的一組件接觸結構19、接合墊20_{G1}、20_{S1}、22_{G1}、22_{S1}、24_{G1}、24_{S1}、26_{G1}、26_{S1}、28_{G1}、28_{S1}、30_{G1}、30_{S1}、32_{G1}、32_{S1}及34_{G1}、34_{S1}及接合墊36、38、40及42之一印刷電路板。應注意，除了接合墊組20_S、22_S、24_S、26_S、28_S、30_S、32_S及34_S分別已被接合墊20_{S1}、22_{S1}、24_{S1}、26_{S1}、28_{S1}、30_{S1}、32_{S1}及34_{S1}代替外，基板12A類似於基板12。為了一致起見，圖1中展示之參考符號20_G、22_G、24_G、26_G、28_G、30_G、32_G及34_G分別已被參考符號20_{G1}、22_{G1}、24_{G1}、26_{G1}、28_{G1}、30_{G1}、32_{G1}及34_{G1}代替。

類似於圖1至圖3中所示之半導體組件10，一組件(例

如，諸如具有相對表面49及51(展示於圖3中)之一半導體晶片48)係安裝至組件承接區域18中的組建接觸結構19。當連接至組件接觸結構19之該組件為一半導體晶片時，組件承接區域18可稱為一半導體晶片承接區域或一晶片承接區域。半導體晶片48具有一閘極接點50及一源極接點52。閘極接點50係藉由一接合線54連接至閘極接合墊 20_{G1} 且源極接點52係藉由一電連接器152連接至源極接合墊 20_{S1} 。舉例而言，電連接器152具有接觸端154及158及一中心部分156。電連接器152可由與電連接器62及92相同之材料製成。接觸端154可透過一導電材料(例如，諸如焊料)連接至源極接點52。接觸端158可透過一導電材料(例如，諸如焊料)連接至接合墊 20_{S1} 。

圖9係圖8中所示之但在製造之一稍後階段之半導體組件150之一等角視圖。除了接合線52已被具有接觸端154及158之電連接器152代替外，圖9類似於圖2。如上文所述，接觸端154係經由一導電材料(例如，諸如焊料)電連接至源極接點52且接觸端158係透過一導電材料(例如，諸如焊料)電連接至接合墊 20_{S1} 。接合線及電連接器可稱為互連或電互連。

圖10係圖9中所示之但在製造之一稍後階段之半導體組件150之一等角視圖。除了接合線56及86分別已被電連接器152及162代替外，圖10類似於圖4。參考圖8已描述電連接器152。舉例而言，電連接器162具有接觸端164及168及一中心部分166。接觸端164可透過一導電材料(例如，諸

如焊料)連接至源極接點82(展示於圖5中)。接觸端168可透過一導電材料(例如，諸如焊料)連接至接合墊 22_{s1} 。接合線及電連接器可稱為互連或電互連。

圖11係圖10中所示之但在製造之一稍後階段之半導體組件150之一等角視圖。除了接合線126已被電連接器172代替外，圖11類似於圖7，該電連接器172具有接觸端174及178及在接觸端174與178之間的一中心區帶176。接觸端178係電連接至接合墊 26_{s1} 且接觸端174係連接至源極接點122。接合線及電連接器可稱為互連或電互連。

圖12係根據本發明之另一實施例之一半導體組件200之一等角視圖。圖12之描述連續自圖7之描述。應注意，圖1至圖7之半導體組件已藉由參考符號10而識別。為了簡潔起見，圖12之半導體組件之描述之參考數字已變成參考符號200。圖12中展示將源極接點122連接至接合墊38之一電連接器202。電連接器202具有端204及208及一中心區帶206。端204可稱為一插入物區帶，此係因為其可定位於至少兩個半導體晶片之間，亦即，一半導體晶片可定位於插入物區帶204之下且另一半導體晶片可定位於插入物區帶204之上。電連接器202可為一夾子、一線、一帶(例如，諸如一鋁帶)或類似物。端208係透過(例如)一焊料層接合至接合墊38且插入物區帶204可藉由一層介電質材料(例如，諸如介電質層63或介電質層104(展示於圖6中))連接至半導體晶片118。舉例而言，插入物區帶204為一矩形形狀區帶。用於電連接器202之合適材料包含銅、鋁、金屬及

塗覆有一貴金屬之金屬合金連接器、錫、鋼、銅合金、鈹、金、銀、鋁合金、黃銅、黃銅合金或類似物。

圖 13 係圖 12 之但在製造之一稍後階段之半導體組件 200 之一等角視圖。圖 13 中展示安裝至電連接器 202 之具有相對表面 219 及 221 之一半導體晶片 218。半導體晶片 218 具有充當一閘極接點之一閘極接合墊 220 及充當一源極接點之一源極接合墊 222。閘極接合墊 220 係藉由一接合線 224 連接至閘極接合墊 30_G 且源極接合墊 222 係藉由對應接合線 226 連接至源極接合墊 30_S。接合線可稱為線接合或接合線。儘管展示複數個接合線 226 及展示三個源極接合墊 30_S，但是接合線 226 之數量及源極接合墊 30_S 之數量不為本發明之限制。可有一個、兩個或更多個接合線 226 及一個、兩個、三個或更多個接合墊 30_S。

圖 14 係圖 13 之但在製造之一稍後階段之半導體組件 200 之一等角視圖。圖 4 中展示將源極接點 222 連接至接合墊 42 之一電連接器 242。電連接器 242 具有端 244 及 248 及一中心區帶 246。端 244 可稱為一插入物區帶，此係因為其可定位於至少兩個半導體晶片之間，亦即，一半導體晶片可定位於插入物區帶 244 之下且另一半導體晶片可定位於插入物區帶 244 之上。電連接器 242 可為一夾子、一線、一帶(例如，諸如一鋁帶)或類似物。端 248 係透過(例如)一焊料層接合至接合墊 42 且插入物區帶 244 係透過一層介電質材料(例如，諸如介電質層 63 或介電質層 104(展示於圖 6 中))連接至半導體晶片 218。舉例而言，插入物區帶 244 為一矩形

形狀區帶。用於電連接器 242 之合適材料包含銅、鋁、金屬及塗覆有一貴金屬之金屬合金連接器、錫、鋼、銅合金、鈹、金、銀、鋁合金、黃銅、黃銅合金或類似物。

圖 15 係圖 14 之但在製造之一稍後階段之半導體組件 200 之一等角視圖。圖 15 中展示安裝至電連接器 242 之具有表面 259 及 261 之一半導體晶片 258。半導體晶片 258 具有充當一閘極接點之一閘極接合墊 260 及充當一源極接點之一源極接合墊 262。閘極接合墊 260 係藉由一接合線 264 連接至閘極接合墊 28_G 且源極接合墊 262 係藉由對應接合線 266 連接至源極接合墊 28_S。接合線可稱為線接合或接合線。儘管展示複數個接合線 266 及展示三個源極接合墊 28_S，但是接合線 266 之數量及源極接合墊 28_S 之數量不為本發明之限制。可有一個、兩個或更多個接合線 266 及一個、兩個、三個或更多個接合墊 28_S。

通常，在半導體晶片 48、78、118、218 及 258、電連接器 62、92、202 及 242 及接合線 54、56、84、86、124、126、224、226、264 及 266 周圍形成一保護結構(未展示)。舉例而言，該保護結構為一模製化合物。應注意，保護結構之類型不為本發明之一限制。例如，該保護結構可為一蓋或帽，或類似物。或者，可能不存在該保護結構。

圖 16 係根據本發明之另一實施例之一半導體組件 300 之一等角視圖。除了接合線 226 係連接至導電體 202 而非連接至接合墊 38 外，半導體組件 300 類似於半導體組件 200。

圖 17 係根據本發明之另一實施例之一半導體組件 320 之

一等角視圖。除了源極區帶262係透過一導電體或夾子322而非接合線連接至導電體202外，半導體組件320類似於半導體組件300。

現應瞭解，已提供一種半導體組件及一種用於製造該半導體組件之方法。根據本發明之實施例，以一堆疊組態形成具有(例如)功率金氧半場效電晶體(MOSFET)之半導體晶粒。因此，複數個堆疊半導體晶粒係封裝於一保護材料(例如，諸如一模製化合物)中。根據本發明之實施例之製造半導體組件之一優點在於其容許堆疊三個或更多個半導體晶粒，其減小經封裝之半導體晶粒之覆蓋區。此外，該半導體晶粒可用作個別裝置或可協作以形成(例如)如圖16及圖17中所示之互補組件。此外，根據本發明之實施例使用具有一較小覆蓋區之一封裝增強半導體組件之功率能力。

儘管已在本文中揭示特定實施例，但是其不意欲將本發明限於所揭示之實施例。熟習此項技術者將認知，在不脫離本發明之精神之情況下，可作修改及變更。本發明意欲包含如落入隨附申請專利範圍之範疇內之所有此等修改及變更。

【圖式簡單說明】

圖1係根據本發明之實施例之一半導體組件之一部分之一平面圖；

圖2係根據本發明之實施例之一半導體組件之一部分之一等角視圖；

圖3係沿著剖面線3至3截取之圖2之半導體組件之一截面圖；

圖4係在製造之一稍後階段之圖2及圖3之半導體組件之一等角視圖；

圖5係沿著剖面線5至5截取之圖4之半導體組件之一截面圖；

圖6係沿著剖面線6至6截取之圖4之半導體組件之一截面圖；

圖7係在製造之一稍後階段之圖4至圖6之半導體組件之一等角視圖；

圖8係根據本發明之實施例之一半導體組件之一部分之一平面圖；

圖9係在製造之一稍後階段之圖8之半導體組件之一等角視圖；

圖10係在製造之一稍後階段之圖9之半導體組件之一等角視圖；

圖11係在製造之一稍後階段之圖10之半導體組件之一等角視圖；

圖12係在製造之一稍後階段之圖11之半導體組件之一等角視圖；

圖13係在製造之一稍後階段之圖12之半導體組件之一等角視圖；

圖14係在製造之一稍後階段之圖13之半導體組件之一等角視圖；

圖 15 係在製造之一稍後階段之圖 14 之半導體組件之一等角視圖；

圖 16 係根據本發明之實施例之一半導體組件之一等角視圖；及

圖 17 係根據本發明之實施例之一半導體組件之一等角視圖。

【主要組件符號說明】

10	半導體組件
12	支撐結構
12A	支撐結構
14	表面
16	表面
18	組件承接區域
19	組件接觸結構
20	接合墊組
20 _G	接合墊
20 _S	接合墊
20 _{G1}	接合墊
20 _{S1}	接合墊
21	導熱體
22	接合墊組
22 _G	接合墊
22 _S	接合墊
22 _{G1}	接合墊

22 _{s1}	接合墊
24	接合墊組
24 _G	接合墊
24 _s	接合墊
24 _{G1}	接合墊
24 _{s1}	接合墊
26	接合墊組
26 _G	接合墊
26 _s	接合墊
26 _{G1}	接合墊
26 _{s1}	接合墊
28	接合墊組
28 _G	接合墊
28 _s	接合墊
28 _{G1}	接合墊
28 _{s1}	接合墊
30	接合墊組
30 _G	接合墊
30 _s	接合墊
30 _{G1}	接合墊
30 _{s1}	接合墊
32	接合墊組
32 _G	接合墊
32 _s	接合墊

32 _{G1}	接合墊
32 _{S1}	接合墊
34	接合墊組
34 _G	接合墊
34 _S	接合墊
34 _{G1}	接合墊
34 _{S1}	接合墊
36	接合墊
38	接合墊
40	接合墊
42	接合墊
48	半導體晶片
49	表面
50	閘極接合墊
51	表面
52	源極接合墊/源極電極
54	接合線
56	接合線
60	晶粒附接材料
62	電連接器
63	電絕緣材料
64	接觸區帶/端
66	中心區帶
68	接觸區帶/端

71	焊料層
78	半導體晶片
79	表面
80	閘極接點
81	表面
82	源極接合墊/源極電極
83	導電晶粒附接材料
84	接合線
86	接合線
92	電連接器
94	端
96	中心區帶
98	端
104	介電質材料
118	半導體晶片
119	表面
120	閘極接合墊
121	表面
122	源極接合墊
124	接合線
126	接合線
150	半導體組件
152	電連接器
154	接觸端

156	中心部分
158	接觸端
162	電連接器
164	接觸端
166	中心部分
168	接觸端
172	電連接器
174	接觸端
176	中心區帶
178	接觸端
200	半導體組件
202	電連接器/導電體
204	端/插入物區帶
206	中心區帶
208	端
218	半導體晶片
219	表面
220	閘極接合墊
221	表面
222	源極接合墊/源極接點
224	接合線
226	接合線
242	電連接器
244	端/插入物區帶

246	中心區帶
248	端
258	半導體晶片
259	表面
260	閘極接合墊
261	表面
262	源極接合墊
264	接合線
266	接合線
300	半導體組件
320	半導體組件
322	導體/夾子

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 100121480

H01L 25/04 (2006.01)

※ 申請日： 100.6.20

※IPC 分類：H01L 23/52 (2006.01)

一、發明名稱：(中文/英文)

半導體組件及其製造方法

SEMICONDUCTOR COMPONENT AND METHOD OF
MANUFACTURE

二、中文發明摘要：

本發明揭示一種半導體組件及一種製造該半導體組件之方法，其中該半導體組件包含經堆疊半導體晶粒。根據實施例，該半導體組件包含具有一組件承接區域及複數個接合墊之一基板。一半導體晶片附接至該組件承接區域。一電連接器耦合至該半導體晶片及該基板。一第二半導體晶片安裝或附接至該電連接器之若干端之一者使得此端係定位於該等半導體晶片之間。一第二電連接器耦合於該第二半導體晶片與該基板之間。一第三半導體晶片安裝於該第二電連接器之上或附接至該第二電連接器使得一部分係在該第二半導體晶片與該第三半導體晶片之間。

三、英文發明摘要：

A semiconductor component and a method for manufacturing the semiconductor component, wherein the semiconductor component includes stacked semiconductor die. In accordance with embodiments, the semiconductor component includes a substrate having a component receiving area and a plurality of bond pads. A semiconductor chip is attached to the component receiving area. An electrical connector is coupled to the semiconductor chip and the substrate. A second semiconductor chip is mounted or attached to one of the ends of the electrical connector such that this end is positioned between the semiconductor chips. A second electrical connector is coupled between the second semiconductor chip and the substrate. A third semiconductor chip is mounted over or attached to the second electrical connector such that a portion is between the second and third semiconductor chips.

七、申請專利範圍：

1. 一種半導體組件，其包括：

- 一基板，其具有一組件承接區域及複數個接合墊；
- 一第一半導體晶片，其具有第一表面及第二表面，該第一半導體晶片之該第一表面耦合至該組件承接區域；
- 一第一電連接器，其具有第一端及第二端，該第一端鄰近於該第一半導體晶片之該第二表面；
- 一第二半導體晶片，其具有第一表面及第二表面，該第二半導體晶片之該第一表面耦合至該第一電連接器之該第一端，其中該第一導電體之該第一端係定位於該第一半導體晶片與該第二半導體晶片之間；
- 一第二電連接器，其具有第一端及第二端，該第二電連接器之該第一端鄰近於該第二半導體晶片之該第二表面；及
- 一第三半導體晶片，其具有第一表面及第二表面，該第三半導體晶片之該第一表面耦合至該第二電連接器之該第一端，其中該第二電連接器之該第一端係在該第二半導體晶片與該第三半導體晶片之間。

2. 如請求項1之半導體組件，其中：

- 該第一半導體晶片之該第一表面包含一汲極之一部分，且進一步包含在該第一半導體晶片之該第二表面之一第一部分處的一閘極接合墊及在該第一半導體晶片之該第二表面之一第二部分處的一源極接合墊；

該基板上的該複數個接合墊包括第一接合墊及第二接

合墊，且進一步包含耦合於該第一半導體晶片之該閘極接合墊與該基板上的該第一接合墊之間的一第三電連接器及耦合於該第一半導體晶片之該源極接合墊與該基板上的該第二接合墊之間的一第四電連接器；

該第二半導體晶片之該第一表面包含一汲極之一部分，且進一步包含在該第二半導體晶片之該第二表面之一第一部分處的一閘極接合墊及在該第二半導體晶片之該第二表面之一第二部分處的一源極接合墊；

該基板上的該複數個接合墊包括第三接合墊及第四接合墊，且進一步包含耦合於該第二半導體晶片之該第一部分處的該閘極接合墊與該基板上的該第三接合墊之間的一第五電連接器及耦合於該第二半導體晶片之該源極接合墊與該基板上的該第四接合墊之間的一第六電連接器；及

該第三半導體晶片之該第一表面包含一汲極之一部分，且進一步包含在該第二半導體晶片之該第二表面之一第一部分處的一閘極接合墊及在該第二半導體晶片之該第二表面之一第二部分處的一源極接合墊。

3. 如請求項2之半導體組件，其中該基板上的該複數個接合墊包括第五接合墊及第六接合墊，且進一步包含耦合於該第三半導體晶片之該第一部分處的該閘極接合墊與該基板上的該第五接合墊之間的一第七電連接器及耦合於該第三半導體晶片之該源極接合墊與該基板上的該第六接合墊之間的一第八電連接器。

4. 如請求項3之半導體組件，其中該第一電連接器及該第二電連接器為夾子，且該第三電連接器、該第四電連接器、該第五電連接器、該第六電連接器、該第七電連接器及該第八電連接器為接合線，且其進一步包含：

一第九電連接器，其具有第一端及第二端，該第九電連接器之該第一端鄰近於該第三半導體晶片之該第二表面；及

一第四半導體晶片，其具有第一表面及第二表面，該第四半導體晶片之該第一表面耦合至該第九電連接器之該第一端，其中該第九電連接器之該第一端係在該第三半導體晶片與該第四半導體晶片之間。

5. 如請求項3之半導體組件，其中該第一電連接器及該第二電連接器為夾子，且該第三電連接器、該第四電連接器、該第五電連接器、該第六電連接器、該第七電連接器及該第八電連接器為接合線，且其進一步包含：

一第十二電連接器，其具有第一端及第二端，該第十二電連接器之該第一端鄰近於該第四半導體晶片之該第二表面。

6. 如請求項5之半導體組件，其進一步包含具有第一表面及第二表面之一第五半導體晶片，該第五半導體晶片之該第一表面耦合至該第十二電連接器之該第一端，其中該第十二電連接器之該第一端係在該第四半導體晶片與該第五半導體晶片之間。

7. 一種半導體組件，其包括：

一基板，其具有一晶片承接區域及複數個接合墊；

一第一半導體晶片，其耦合至該晶片承接區域，該第一半導體晶片具有第一表面及第二表面，其中該第二表面包含一閘極接點及一源極接點；

一第一電連接器，其耦合於該第一半導體晶片之該第二表面與該複數個接合墊之一第一接合墊之間；

一第二半導體晶片，其耦合至該第一電連接器，該第二半導體晶片具有第一表面及第二表面，其中該第二半導體晶片之該第二表面包含一閘極接點及一源極接點；及

一第二電連接器，其耦合於該第一半導體晶片之該閘極接點與該複數個接合墊之一第一接合墊之間，且一第三電連接器耦合於該源極接點與該第一電連接器之間。

8. 一種製造一半導體組件之方法，其包括：

提供具有一組件承接區域及複數個接合墊之一支撐結構；

將一第一半導體晶片耦合至該支撐結構之該組件承接區域，該第一半導體晶片具有第一接合墊及第二接合墊；

將該第一半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第一接合墊且將該第一半導體晶片之該第二接合墊電耦合至該複數個接合墊之至少一第二接合墊；

以一第一電連接器將該第一半導體晶片耦合至該複數個接合墊之一第三接合墊；

將一第二半導體晶片耦合至該第一電連接器，該第二半導體晶片具有一第一接合墊及一第二接合墊；及

將該第二半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第四接合墊，將該第二半導體晶片之該第二接合墊電耦合至該複數個接合墊之至少一第五接合墊，且以一第二電連接器將該第二半導體晶片耦合至該複數個接合墊之一第六接合墊。

9. 如請求項8之方法，其進一步包含：

將一第三半導體晶片耦合至該第二電連接器，該第三半導體晶片具有一第一接合墊及一第二接合墊；

將該第三半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第七接合墊且將該第三半導體晶片之該第二接合墊電耦合至該複數個接合墊之一第八接合墊；

以一第三電連接器將該第三半導體晶片耦合至該複數個接合墊之一第九接合墊；

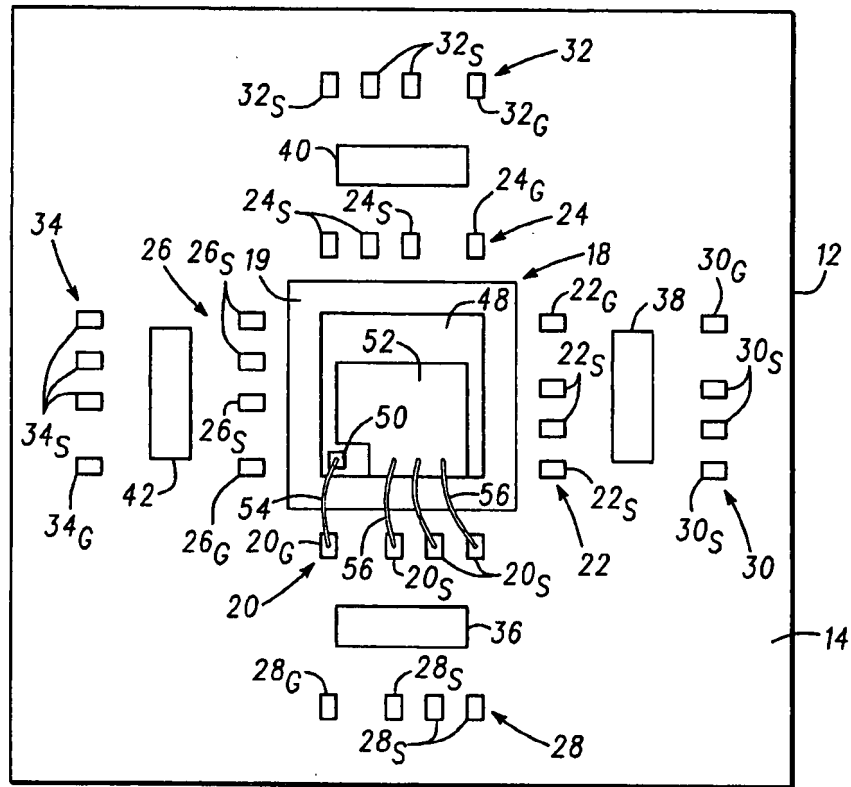
將一第四半導體晶片耦合至該第三電連接器，該第四半導體晶片具有一第一接合墊及一第二接合墊；

將該第四半導體晶片之該第一接合墊電耦合至該複數個接合墊之一第十接合墊且將該第四半導體晶片之該第二接合墊電耦合至該複數個接合墊之一第十一接合墊；及

以一第四電連接器將該第四半導體晶片耦合至該複數個接合墊之一第十二接合墊。

10. 如請求項9之方法，其進一步包含將一第五半導體晶片耦合至該第四電連接器。

八、圖式：



10
圖 1

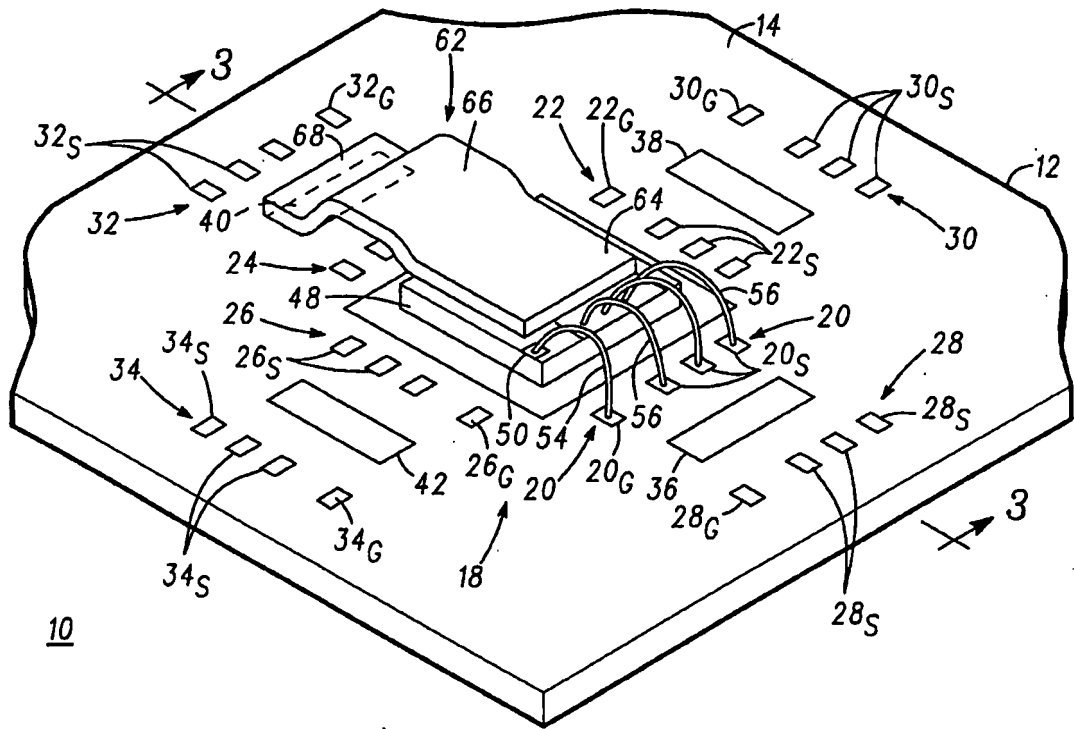


圖 2

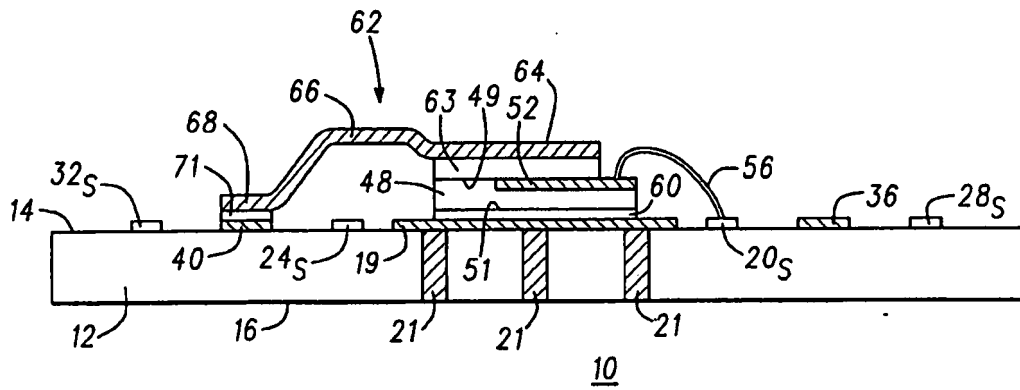


圖 3

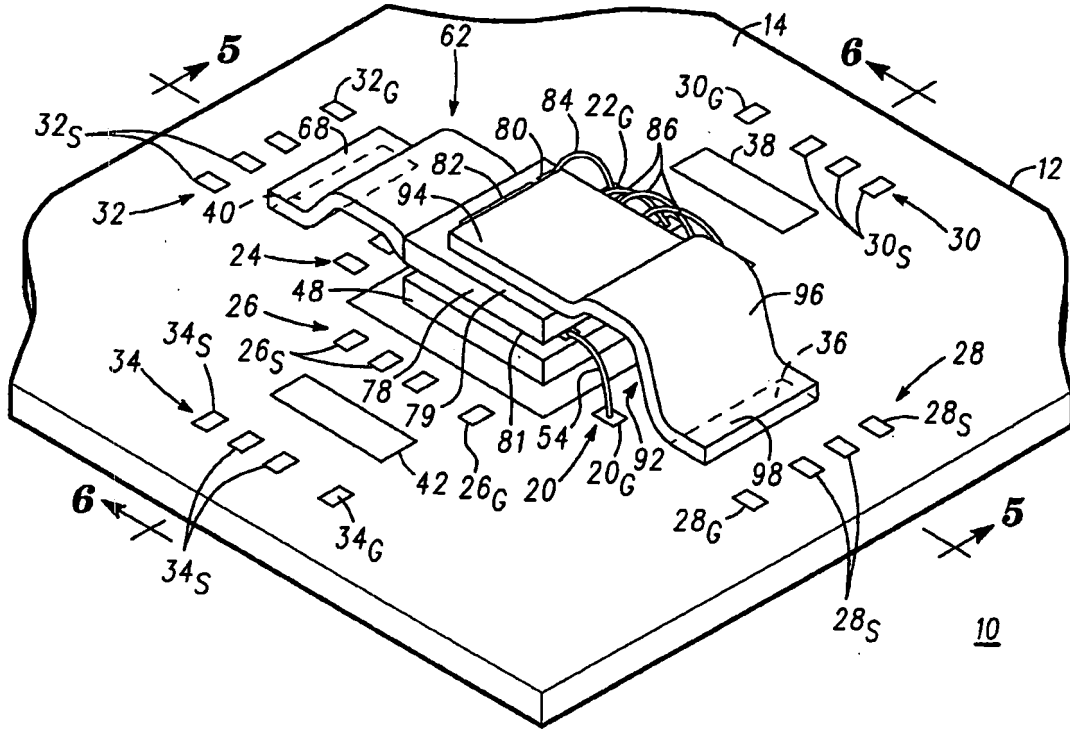


圖 4

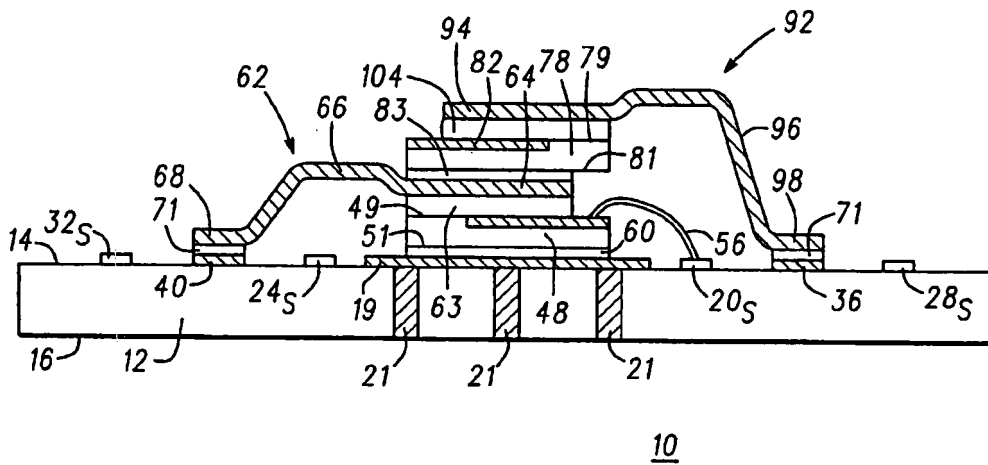
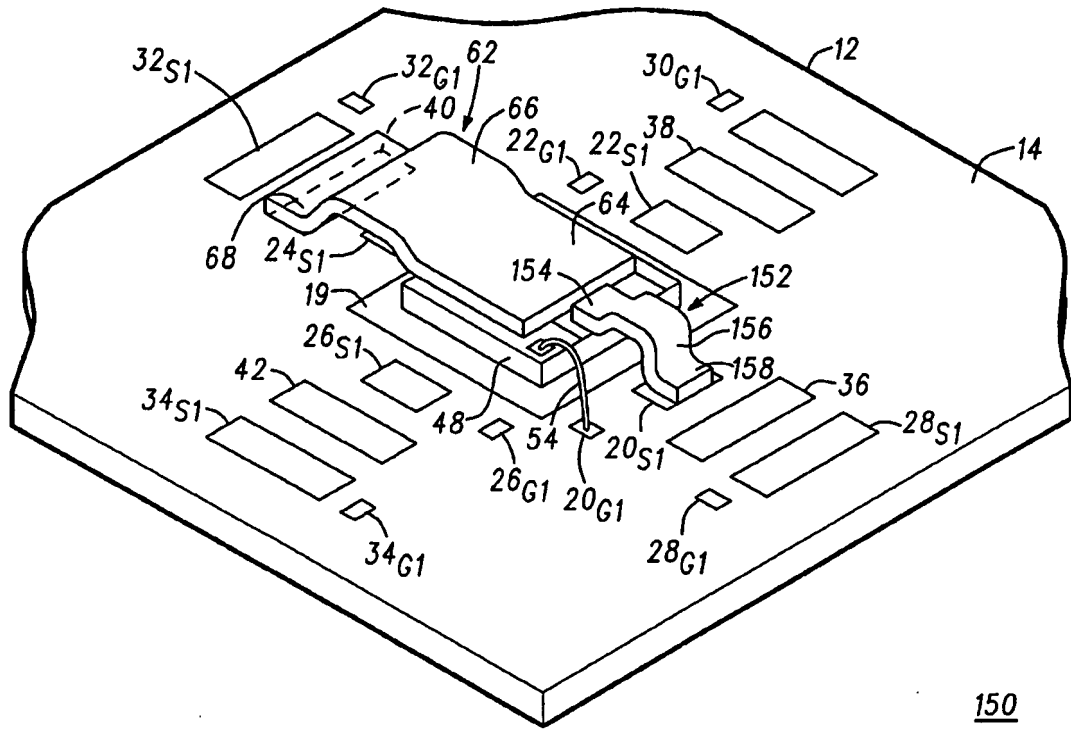
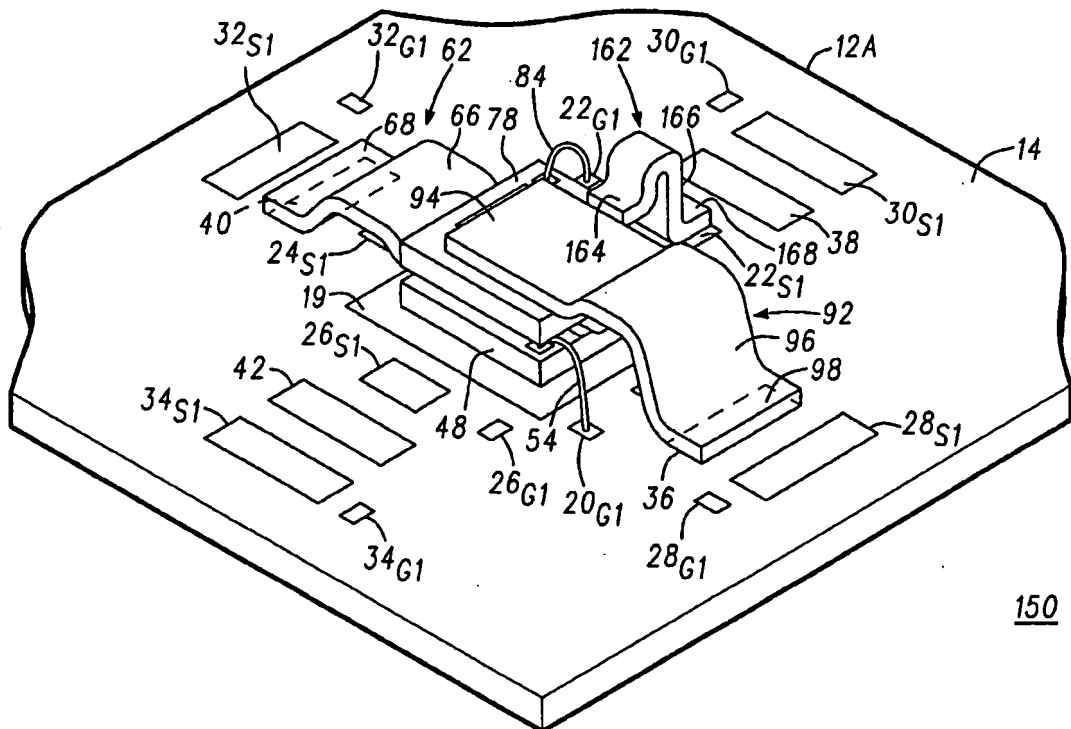


圖 5



150

圖 9



150

圖 10

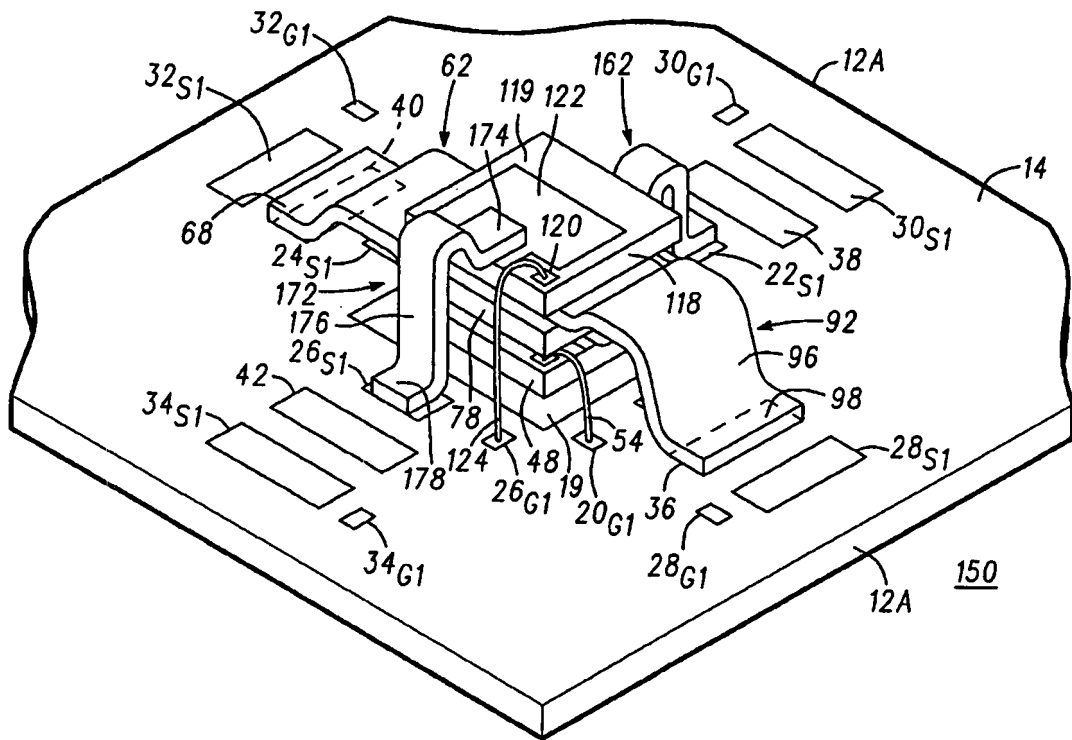


圖 11

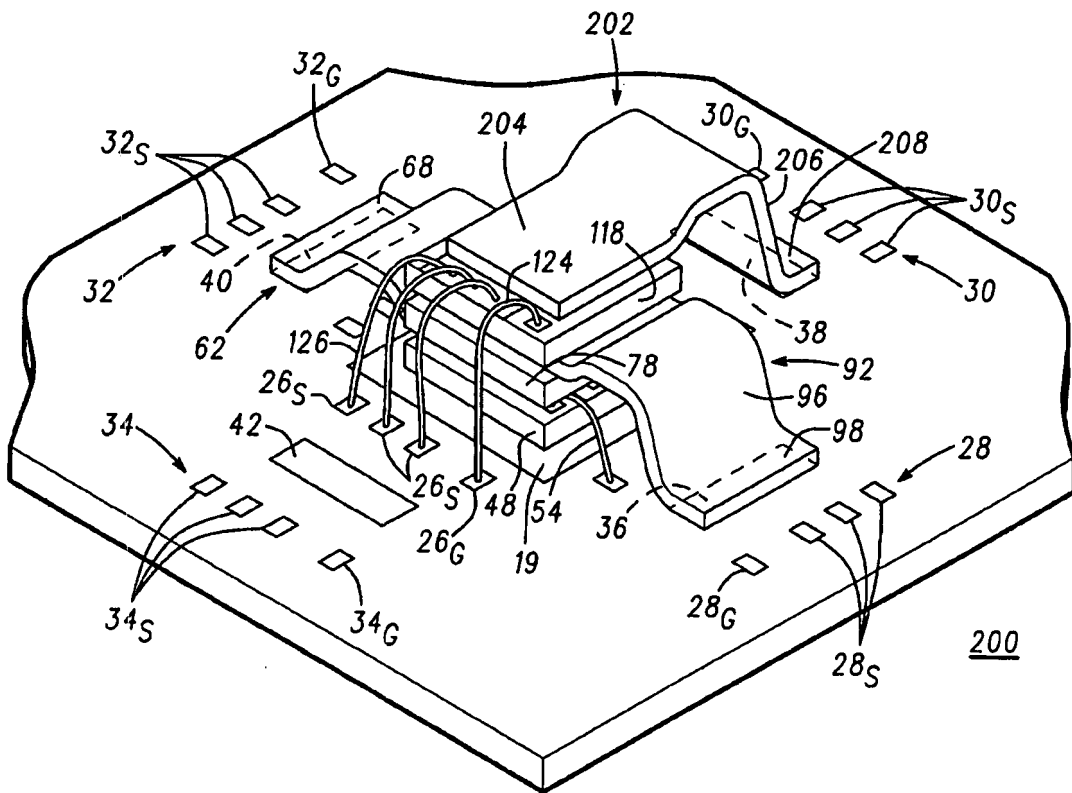


圖 12

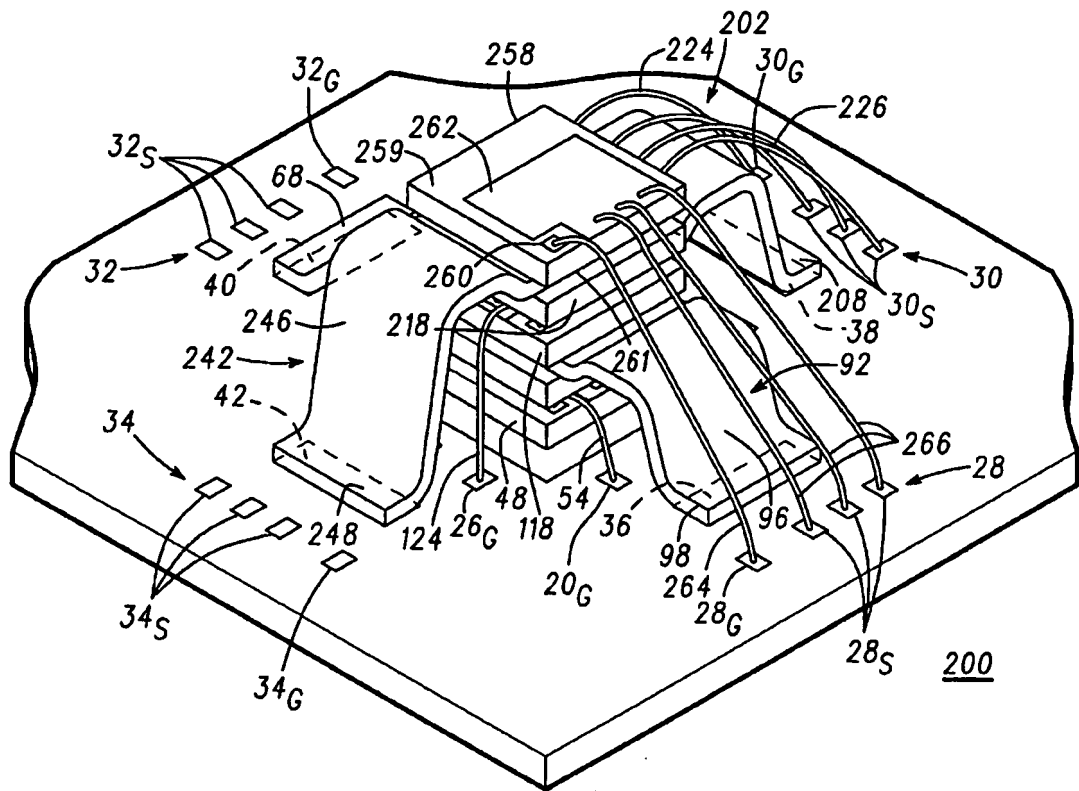


圖 13

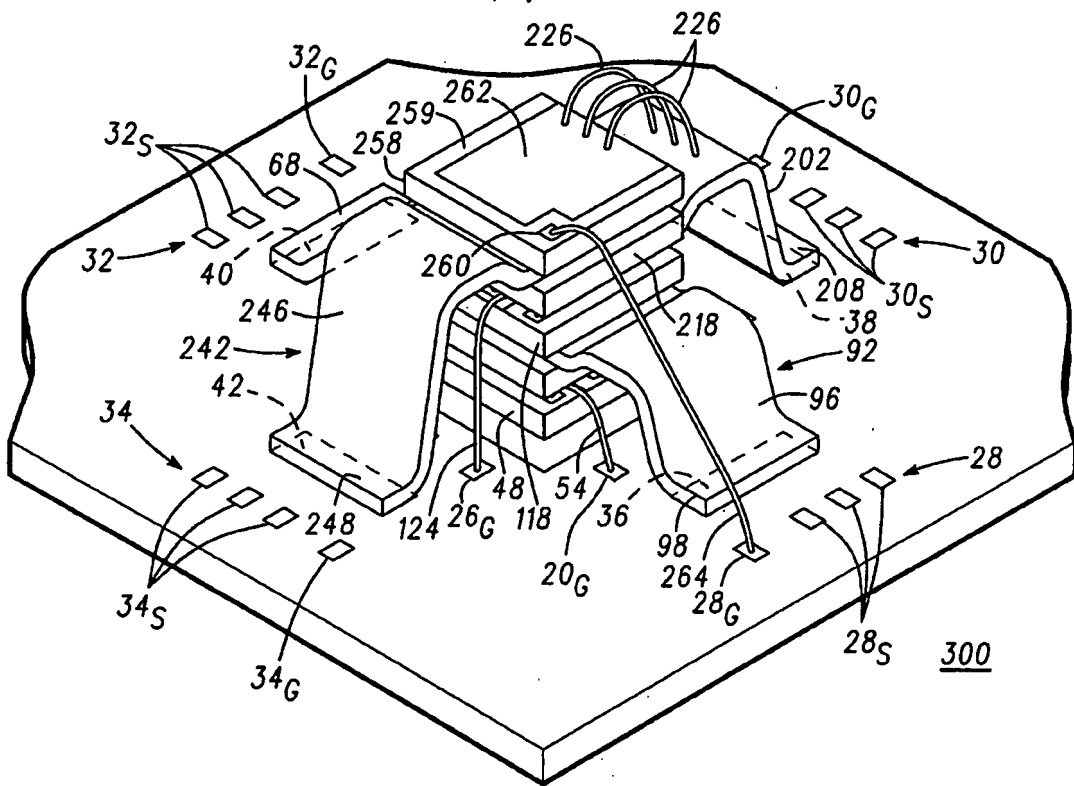


圖 14

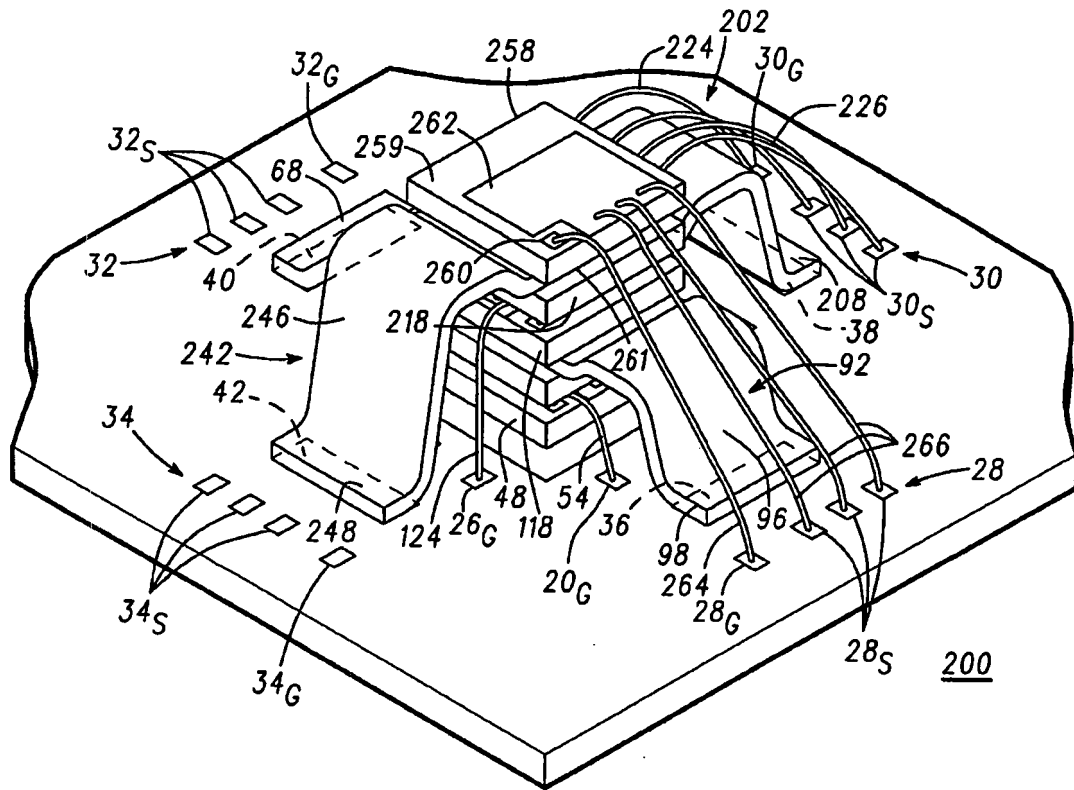


圖 15

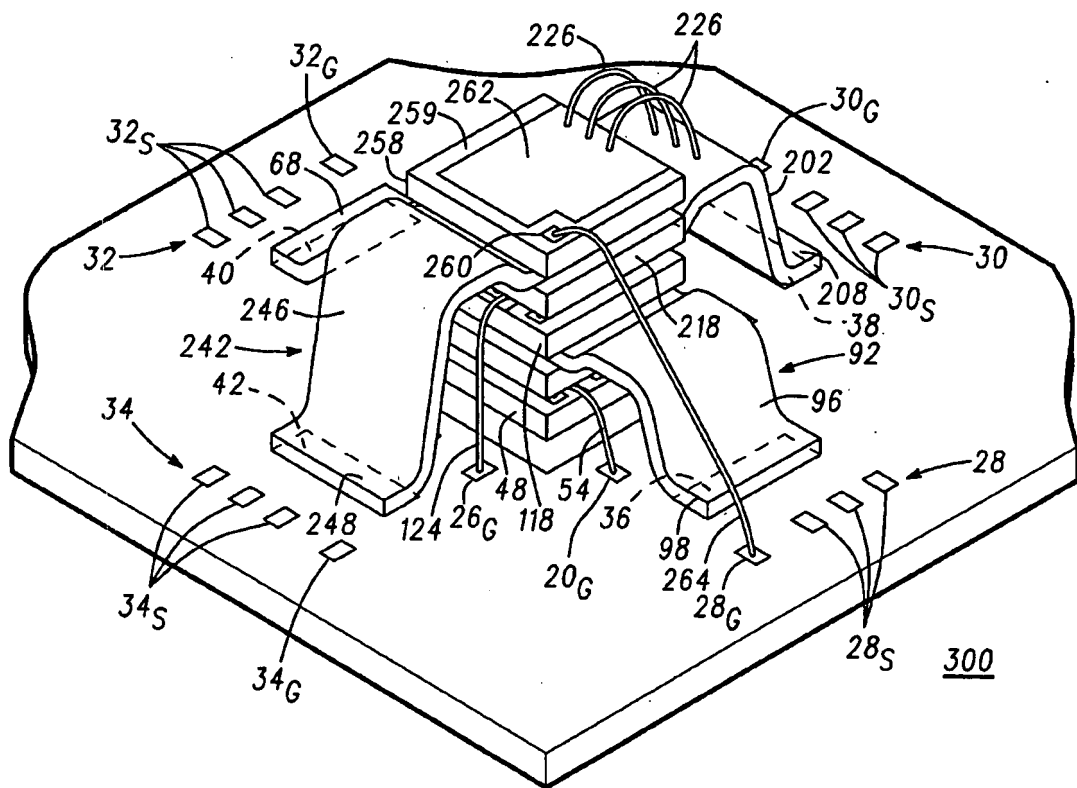


圖 16

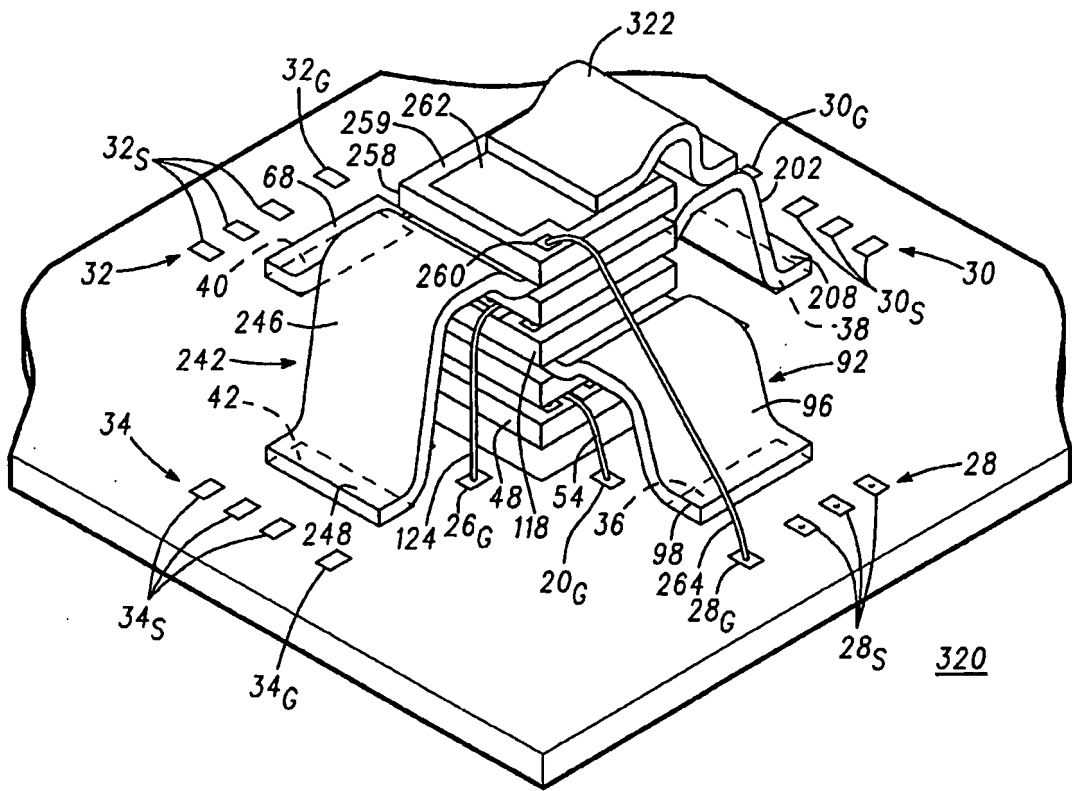


圖 17

四、指定代表圖：

(一)本案指定代表圖為：第(7)圖。

(二)本代表圖之組件符號簡單說明：

12	支撐結構
14	表面
19	組件接觸結構
20	接合墊組
20 _G	接合墊
24	接合墊組
26	接合墊組
26 _G	接合墊
26 _S	接合墊
28	接合墊組
28 _G	接合墊
28 _S	接合墊
30	接合墊組
30 _G	接合墊
30 _S	接合墊
32	接合墊組
32 _G	接合墊
32 _S	接合墊
34	接合墊組
34 _G	接合墊
34 _S	接合墊

36	接合墊
38	接合墊
40	接合墊
42	接合墊
48	半導體晶片
54	接合線
62	電連接器
66	中心區帶
68	接觸區帶/端
78	半導體晶片
81	表面
92	電連接器
96	中心區帶
98	端
118	半導體晶片
119	表面
120	閘極接合墊
121	表面
122	源極接合墊
124	接合線
126	接合線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)