

申請日期：89.10.13

案號：89121433

類別：H01L 2/32 ; 2/3205 ; 2/3213

(以上各欄由本局填註)

公告本

發明專利說明書

471069

一、 發明名稱	中 文	半導體裝置之製造方法
	英 文	Method of Manufacturing Semiconductor Device
二、 發明人	姓 名 (中文)	1. 木村肇
	姓 名 (英文)	1.
	國 籍	1. 日本
	住、居所	1. 日本國東京都千代田區丸の内二丁目2番3號 三菱電機株式会社內
三、 申請人	姓 名 (名稱) (中文)	1. 三菱電機股份有限公司
	姓 名 (名稱) (英文)	1. 三菱電機株式会社
	國 籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都千代田區丸の内二丁目2番3號
	代表人 姓 名 (中文)	1. 谷口一郎
	代表人 姓 名 (英文)	1.



本案已向

國(地區)申請專利

日本 JP

申請日期

2000/02/16 2000-037764

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

[發明之背景]

發明之領域

本發明有關於半導體裝置之製造方法，尤其有關於可以以良好之精確度形成極微細之佈線等之圖型之半導體裝置之製造方法。

背景技術之說明

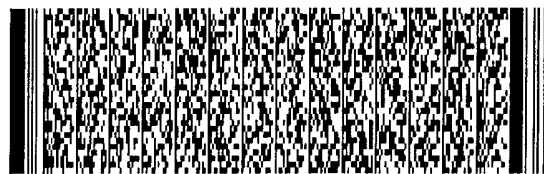
半導體裝置中之佈線之微細化具有顯著之進步，但是只利用平版印刷技術要形成極微細之佈線圖型非常困難。為著滿足此種半導體裝置之要求，例如利用由矽氧化膜等構成之硬遮罩，用來代替作為遮罩材料之光抗蝕劑圖型。

下面將利用附圖用來說明使用有硬遮罩之半導體裝置之製造方法之一實例。首先如圖13所示，利用例如CVD法在矽基板101上形成多結晶矽膜102。在該多結晶矽膜102上，利用例如濺散法形成鎢矽化物膜103。在該鎢矽化物膜103上形成由硬遮罩構成之絕緣膜104。在該絕緣膜104上形成指定之光抗蝕劑圖型105。

其次如圖14所示，以光抗蝕劑圖型105作為遮罩，對絕緣膜104施加異方性蝕刻，用來使鎢矽化物膜103之表面露出和形成絕緣膜104a。

其次如圖15所示，除去光抗蝕劑圖型105，對絕緣膜104a施加等方性蝕刻，用來形成指定尺寸之絕緣膜遮罩(硬遮罩)104b。

這時，例如在絕緣膜104a為矽氧化膜之情況時，在氟酸溶液中，對絕緣膜104a施加等方性蝕刻，用來形成指定之



五、發明說明 (2)

絕緣膜遮罩104b。

其次，以絕緣膜遮罩104b作為遮罩，對鎢矽化物膜103和多結晶矽膜102施加異方性蝕刻用來形成指定尺寸之佈線(圖中未顯示)。以此方式形成具有微細之佈線之半導體裝置。

如上所述，絕緣膜遮罩之形成是經由對絕緣膜104a施加等方性蝕刻。在形成所希望之佈線後，在最後絕緣膜遮罩104b(硬遮罩)被除去之半導體裝置等，有時形成非常薄之硬遮罩。在此種情況，要達成所希望之佈線尺寸時，作為硬遮罩之絕緣膜104其膜厚之管理變成非常困難。

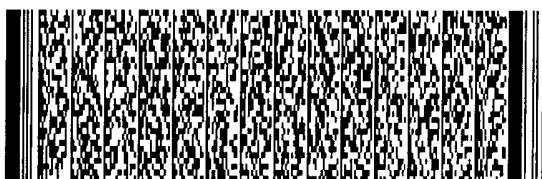
因此，在隨著半導體裝置之設計尺度之變更，必需變更佈線尺寸之情況時，必需考慮作為硬遮罩之絕緣膜之膜厚，因此會有要形成所希望之硬遮罩變成非常困難之問題。

另外，當在氟酸溶液中對絕緣膜104a施加等方性蝕刻時，會有作為硬遮罩之絕緣膜104a, 104b從矽基板101剝落之問題。因此，不能形成所希望之佈線。

[發明之概要]

本發明用來解決上述之問題，其目的是提供半導體裝置之製造方法，不需要變動遮罩材料之膜厚就可以獲得所希望之尺寸之遮罩材料，可以抑制成為遮罩材料之層從半導體基板剝落。

本發明之半導體裝置之製造方法具備有以下之工程。在半導體基板之主表面形成指定之層。在該指定之層上，形



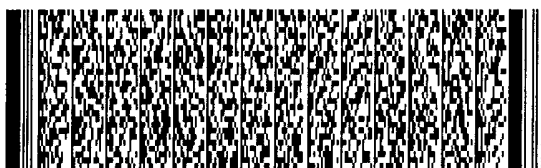
五、發明說明 (3)

成當對指定之層進行圖型製作時作為遮罩材料之層。在成為遮罩材料之層之上，形成光抗蝕劑圖型。以該光抗蝕劑圖型作為遮罩，對作為遮罩材料之層施加蝕刻用來形成遮罩材料。以遮罩材料作為遮罩，對指定之層施加蝕刻用來形成指定之圖型。在形成該遮罩材料之工程中，以光抗蝕劑圖型作為遮罩，在氣相環境氣體中對作為遮罩材料之層施加蝕刻。

依照此種製造方法時，在用以形成遮罩材料之工程中，以光抗蝕劑圖型作為遮罩，在氣相環境氣體中，對作為遮罩材料之層施加蝕刻，當與在液相中施加蝕刻之情況比較時，可以形成不會剝落之遮罩材料，成為遮罩材料之層不會從半導體基板剝落。另外，經由以光抗蝕劑圖型覆蓋作為遮罩材料之層，不需要變動遮罩材料之膜厚就可以形成所希望之遮罩材料。其結果是經由以該遮罩材料作為遮罩，對指定之層施加蝕刻可以很容易形微細而且具有極高之尺寸精確度之指定之圖型。

在用以形成遮罩材料之工程中，實質上最好包含有：第1蝕刻工程，以光抗蝕劑圖型作為遮罩，對作為遮罩材料之層施加異方性蝕刻，用來使指定之層之表面露出；和第2蝕刻工程，在氣相環境氣體中，對位於經由該第1蝕刻工程露出之光抗蝕劑圖型之下方之成為遮罩材料之層之側面，施加蝕刻用來形成遮罩材料。

在此種情況，成為遮罩材料之層之膜厚不需要減小，就可以以良好之精確度形成所希望之尺寸之遮罩材料，例如



五、發明說明 (4)

即使在隨著半導體裝置之設計尺度之變更，而變更指定之圖型之尺寸之情況時，亦可以不需要考慮成為遮罩材料之層之膜厚就可以因應。

另外，最好是使第2蝕刻工程包含有除去聚合物膜之工程，該聚合物膜在第1蝕刻工程時形成在作為遮罩材料之層之側面。

經由除去聚合物膜，第2蝕刻工程之蝕刻可以更均勻的進行藉以形成高尺寸精確度之遮罩材料。

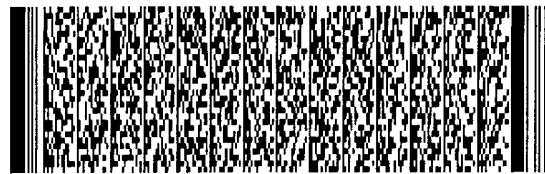
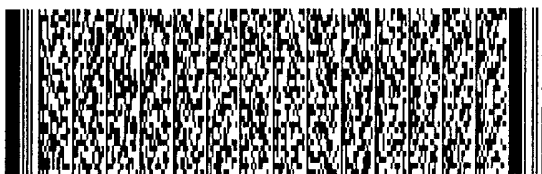
另外，用以形成光抗蝕劑圖型之工程最好包含有在底層形成反射防止膜之工程，第2蝕刻工程包含有以該反射防止膜作為遮罩，對成為露出之遮罩材料之層之側面施加蝕刻之工程。

在此種情況，當曝光時利用反射防止膜可以抑制光暈，可以形成更微細之光抗蝕劑圖型，因此可以很容易形成微細而且具有高尺寸精確度之遮罩材料。

在使用矽氮化膜作為此種遮罩材料之層時，在第2蝕刻工程最好是使包含 CF_4 ， O_2 和 N_2 之氣體電漿化，在該電漿環境氣體中進行成為遮罩材料之層之蝕刻。

另外，在用以形成遮罩材料之工程，使作為遮罩材料之層沿著半導體基板之主表面被蝕刻，用來使作為遮罩材料之層之膜厚小於其長度，用以形成遮罩材料之工程最好包含有在氣相環境氣體中利用等方性蝕刻形成遮罩材料之工程。

在此種情況，利用等方性蝕刻進行1次之蝕刻就可以形



五、發明說明 (5)

成遮罩材料。

在作為遮罩材料之層包含有矽氧化膜之情況時，該氣相環境氣體最好包含有氣相之氟酸(HF)。

最好該指定之層為導電層，該指定之圖型包含有佈線。

在此種情況時，可以以良好之尺寸精確度很容易的形成最要求之微細化之佈線。

經由下面聯合附圖之對本發明之詳細說明當可對上述和其他之目的、特徵、觀念和優點更加明白。

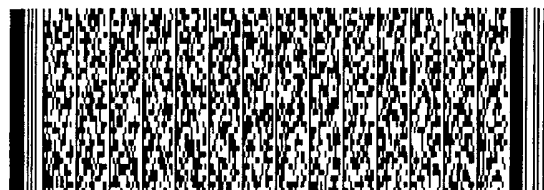
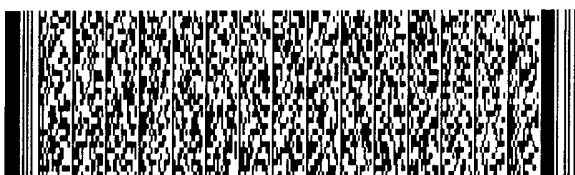
[較佳實施形態之說明]

實施形態1

下面將說明本發明之實施形態1之半導體裝置之製造方法。首先如圖1所示，在矽基板1上，利用例如CVD法形成多結晶矽膜20在該多結晶矽膜2上，利用例如濺散法形成鎢矽化物膜3。在該鎢矽化物膜3上，例如形成矽氧化膜等之絕緣膜4作為硬遮罩。在該絕緣膜4上形成光抗蝕劑圖型5。

其次如圖2所示，例如以壓力2~30pa，利用包含有CHF₃，CF₄和Ar之混合氣體之反應性離子蝕刻，以光抗蝕劑圖型5作為遮罩對絕緣膜4施加異方性蝕刻，用來使鎢矽化物膜3之表面露出和形成絕緣膜4a。

其次如圖3所示，在對氣相氟酸(HF)添加有水蒸氣(數%程度)之環境氣體中，以光抗蝕劑圖型5作為遮罩，對露出之絕緣膜4a之側面施加蝕刻(△L)，用來形成所希望之尺寸之硬遮罩4b。



五、發明說明 (6)

其次如圖4所示，除去覆蓋在硬遮罩4b之光抗蝕劑圖型5。其次如圖5所示，例如以壓力1pa以下，利用Cl₂氣體或在HBr添加有O₂之氣體之反應性離子蝕刻，以硬遮罩4b作為遮罩，對鎢矽物膜3和多結晶矽膜2施加異方性蝕刻，用來形成包含有多結晶矽膜2a和鎢矽化物膜3a之佈線6。

然後，除去硬遮罩4b。利用此種方式形成微細之佈線6。如此一來，可以形成具有微細而且高尺寸精確度之配線6之半導體裝置。

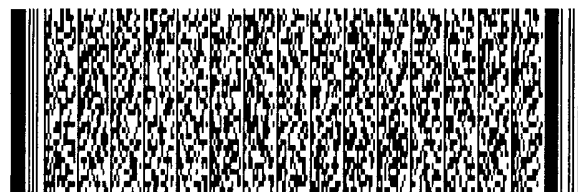
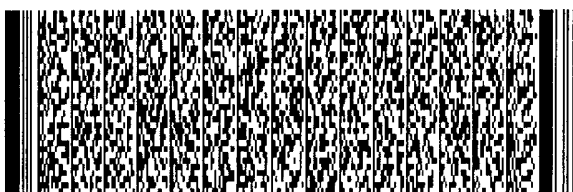
在上述之半導體裝置之製造方法中，於圖3所示之工程利用氣相之氟酸施加蝕刻。在光抗蝕劑圖型5之尺寸為0.3 μm以下之情況，當使用如同氟酸(HF)溶液之液相施加濕式蝕刻時，絕緣膜4a會從矽基板1剝落。

在本實施形態中，使氟酸成為氣相氟酸的施加蝕刻，可以防止此種絕緣膜4a之剝落。另外，在氣相氟酸之環境氣體中，當與鎢矽化物膜3或光抗蝕劑圖型之蝕刻比較時，可以更具選擇性的進行絕緣膜4a之蝕刻，可以以大約0.001 μm為單位，精密的進行硬遮罩4b之尺寸控制。

另外，在這時經由以光抗蝕劑圖型5覆蓋在絕緣膜4a之上，可以控制硬遮罩4b之尺寸使其膜厚不會變動。

另外，在本實施形態中所舉之實例是配線6使用包含有多結晶矽膜2a和鎢矽化物膜3a之聚矽化物構造之佈線，但是對於其他之鎢等之金屬膜，或只由多結晶矽膜構成之佈線，亦可以適於使用本半導體裝置之製造方法。

另外，作為硬遮罩4b之層所舉之實例是矽氧化膜，但



五、發明說明 (7)

是，亦可以適於使用其他之矽氮化膜。在使用矽氮化膜之情況時，於圖3所示之工程中，在使用 CF_4 ， O_2 和 N_2 之混合氣體之電漿環境中，對絕緣膜4a施加蝕刻，當與底層之鎢矽化物膜3比較時，可以具有更高選擇性的沿著矽基板1之主表面進行蝕刻。

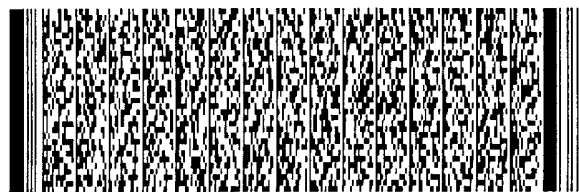
另外，在圖2所示之工程中，於露出之絕緣膜4a之側面形成碳氟化合物系之聚合物膜(圖中未顯示)。其中，在圖3所示之工程，特別是在壓力為數k~數十kpa之氣相氟酸之環境氣體中，經由對絕緣膜4a施加蝕刻，可以均一的除去該聚合物膜。其結果是可以形成更高尺寸精確度之硬遮罩。另外，對於該聚合物膜之蝕刻，將在實施形態2進行詳細之說明。

實施形態2

在實施形態1中，如圖1等所示，光抗蝕劑圖型5直形成在由矽氧化膜構成之絕緣膜4之上。當設計尺度為 $0.3\ \mu\text{m}$ 以下時，在平版印刷術特性上，要在矽氧化膜上以高精度進行光抗蝕劑圖型之圖型製作會有困難。

為著避免此種問題，大部份之情況是使用反射防止膜(ARC)。在實施形態2中說明使用有反射防止膜之半導體裝置之製造方法。在本實施形態中所說明之實例是該反射防止膜使用電漿氮化膜等之無機反射防止膜。

首先，在實施形態1所說明之圖1所示之工程形成絕緣膜4，然後形成矽氮化膜等之反射防止膜7(圖中未顯示)。然後，如圖6所示，在該反射防止膜7上塗布光抗蝕劑，用來



五、發明說明 (8)

形成所希望之光抗蝕劑圖型5。

以該光抗蝕劑圖型5作為遮罩，對反射防止膜7和絕緣膜4施加異方性蝕刻，用來使鎢氧化物膜3之表面露出和形成絕緣膜4a。這時，在絕緣膜4a之露出之側面上，如實施形態1所說明之方式，形成碳氟化合物系之聚合物膜8。

其次如圖7所示，除去位於反射防止膜7上之光抗蝕劑圖型5。其次，在氣相氟酸環境氣體中，以反射防止膜7作為遮罩對絕緣膜4a施加蝕刻，用來形成硬遮罩4b。這時，經由將氣相氟酸環境氣體之壓力設定在數k～數十kpa之範圍，可以均勻的進行聚合物膜8之除去。

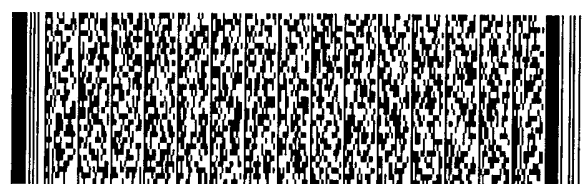
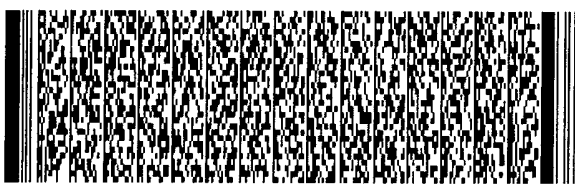
然後，利用濕式蝕刻或乾式蝕刻除去反射防止膜7。以硬遮罩4b作為遮罩，對鎢矽化物膜3和多結晶矽膜2施加異方性蝕刻，如實施形態1所說明之圖5所示之方式，形成包含有多結晶矽膜2a和鎢矽化物膜3a之佈線6。

然後，除去硬遮罩4b用來形成微細之佈線6。依照此種方式形成具有微細而且高尺寸精確度佈線6之半導體裝置。

在上述之半導體裝置之製造方法中，經由使用反射防止膜用來防止曝光時之光量，可以形成更微細之光抗蝕劑圖型5，因此可以形成尺寸精確度更高之硬遮罩4b。

另外，在圖7所示之工程中，所述者是使氣相氟酸環境氣體之壓力成為數k～數十kpa的施加蝕刻。這時，壓力和蝕刻時間之關係成為如圖8～圖10所示之3個圖型之實例。

首先在圖8所示之第1圖型中，隨著蝕刻時間之經過使壓



五、發明說明 (9)

力逐漸上升。在圖9所示之第2圖型中，隨著蝕刻時間之經過使壓力進行鋸齒波狀之變化。在圖10所示之第3圖型中，隨著蝕刻之開始使壓力上升，然後保持一定之壓力。在第1和第3圖型中之最高壓力 p ，和第2圖型中之平均壓力 p 分別相當於上述之氣相氟酸之壓力。

經由適當的選擇此種蝕刻之圖型，可以很容易形成尺寸精確度更高之硬遮罩。

另外，在圖7所示之工程中，當使用矽氮化膜作為反射防止膜7之情況時，利用在熱磷酸添加有微量之氟酸之溶液，施加濕式蝕刻藉以除去反射防止膜。另外，經由使用包含有 CHF_3 ， CF_4 ，Ar和 O_2 之氣體，利用乾式蝕刻可以除去反射防止膜7。另外，在使用該乾式蝕刻之方法時，亦可以除去由矽氮化膜構成之反射防止膜。

實施形態3

下面將說明本發明之實施形態3之半導體裝置之製造方法。在上述之實施形態1和實施形態2中，要形成硬遮罩時需要2次之蝕刻。在本實施形態中說明利用1次之蝕刻就可以形成硬遮罩之方法。

首先，在實施形態1中所說明之圖1之工程中，在鎢矽化物膜3上，形成指定之膜厚之絕緣膜4。在該絕緣膜4上形成光抗蝕劑圖型5。另外，對於絕緣膜4之指定之膜厚將於後面說明。

其次如圖11所示，在氣相氟酸環境氣體中，以光抗蝕劑圖型5作為遮罩，對絕緣膜4施加等方性蝕刻。這時，絕緣



五、發明說明 (10)

膜被等方性蝕刻，如圖12所示，在光抗蝕劑圖型5之下方形成硬遮罩4b。

這時，為著要形成硬遮罩4b，需要使矽氧化膜4之膜厚 t 小於長度 ΔL (單側)，該長度 ΔL 是位於光抗蝕劑圖型5之下方之絕緣膜4沿著矽基板1之主表面被蝕刻之長度。

然後，除去光抗蝕劑圖型5，以硬遮罩4b作為遮罩，對鎢矽化物膜33和多結晶矽膜2施加異方性蝕刻，用來形成所希望之佈線(圖中未顯示)。依照此種方式形成具有微細之佈線之半導體裝置。

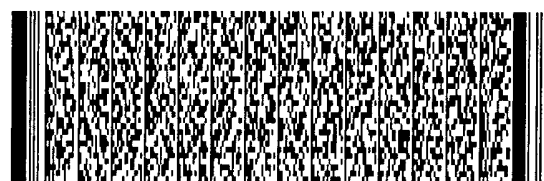
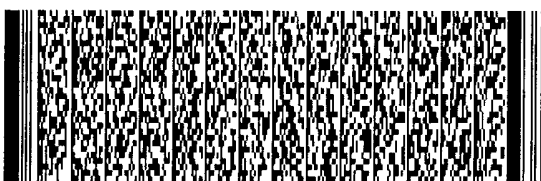
在上述之半導體裝置之製造方法中，使絕緣膜4之膜厚小於長度 ΔL (單側)，該長度 ΔL 是位於光抗蝕劑圖型5之下方之絕緣膜4沿著基板1之主表面被蝕刻之長度，可以利用1次之等方性蝕刻用來形成硬遮罩4b，可以減少工程數目。

另外，在上述之各個實施形態中，所說明者是形成佈線之情況，但是並不只限於佈線，在形成其他之微細之圖型時，亦可以使用上述之硬遮罩，可以很容易形成具有高尺寸精確度之圖型。

此處所揭示之實施形態全部作為舉例之用而不作限制之用。本發明之範圍不以上述之說明限制而是以申請專利範圍限制，包含與申請專利範圍同等之意義和範圍內之所有之變更。

[元件編號之說明]

1 矽基板



五、發明說明 (11)

- 2, 2a 多結晶矽膜
- 3, 3a 鎢矽化物膜
- 4, 4a 絕緣膜
- 4b 硬遮罩
- 5 光抗蝕劑圖型
- 6 佈線
- 7 反射防止膜
- 8 聚合物膜



圖式簡單說明

圖1是剖面圖，用來表示本發明之實施形態1之半導體裝置之製造方法之一工程。

圖2是剖面圖，用來表示在該實施形態中之圖1之工程後所進行之工程。

圖3是剖面圖，用來表示在該實施形態中之圖2之工程後所進行之工程。

圖4是剖面圖，用來表示在該實施形態中之圖3之工程後所進行之工程。

圖5是剖面圖，用來表示在該實施形態中之圖4之工程後所進行之工程。

圖6是剖面圖，用來表示本發明之實施形態2之半導體裝置之製造方法之一工程。

圖7是剖面圖，用來表示在該實施形態中之圖6之工程後所進行之工程。

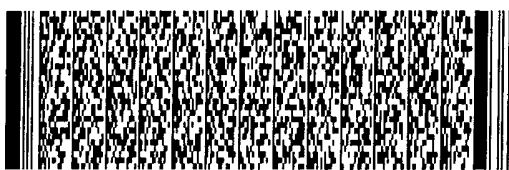
圖8是第1圖型之圖，用來表示在該實施形態中之圖7所示工程之蝕刻之壓力和蝕刻時間之關係。

圖9是第2圖型之圖，用來表示在該實施形態中之圖7所示工程之蝕刻之壓力和蝕刻時間之關係。

圖10是第3圖型之圖，用來表示在該實施形態中之圖7所示工程之蝕刻之壓力和蝕刻時間之關係。

圖11是剖面圖，用來表示本發明之實施形態3之半導體裝置之製造方法之一工程。

圖12是剖面圖，用來表示在該實施形態中之圖11之工程後所進行之工程。

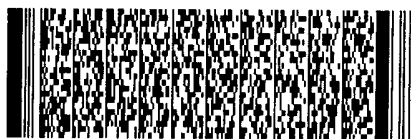


圖式簡單說明

圖13是剖面圖，用來表示習知之半導體裝置之製造方法之一工程。

圖14是剖面圖，用來表示圖13之工程後所進行之工程。

圖15是剖面圖，用來表示圖14之工程後所進行之工程。

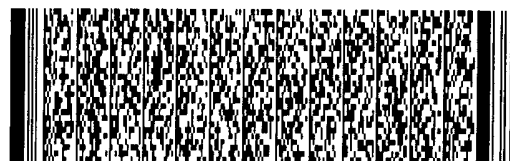
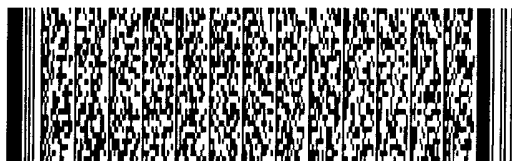


四、中文發明摘要 (發明之名稱：半導體裝置之製造方法)

在矽基板1上形成多結晶矽膜2和鎢矽化物膜3。在該鎢矽化物膜3上形成作為硬遮罩之絕緣膜。在該絕緣膜上形成光抗蝕劑圖型5。以該光抗蝕劑圖型5作為遮罩對絕緣膜施加異方性蝕刻。在氣相氟酸環境氣體中，對絕緣膜4a之露出之側面施加蝕刻用來形成硬遮罩4b。

英文發明摘要 (發明之名稱：Method of Manufacturing Semiconductor Device)

A polycrystalline silicon film 2 and tungsten silicide film 3 are formed on a silicon substrate 1. An insulating film to be a hard mask is formed on tungsten silicide film 3. A photoresist pattern 5 is formed on the insulating film. The insulating film is anisotropically etched using photoresist pattern 5 as a mask. By etching the exposed side surface of insulating film 4a in a gas phase hydrofluoric acid ambient, a hard mask 4b is formed. Thus, a mask material with a desired



四、中文發明摘要 (發明之名稱：半導體裝置之製造方法)

英文發明摘要 (發明之名稱：Method of Manufacturing Semiconductor Device)

dimension is obtained without causing any variation in thickness of the mask material, and the layer to be the mask material is prevented from coming off the semiconductor substrate.



六、申請專利範圍

1. 一種半導體裝置之製造方法，其特徵是所具備之工程包含有：

在半導體基板(11)之主表面上形成指定之層(2, 3)；

在上述之指定之層(2, 3)上形成層(4)，作為對上述之指定層(2, 3)進行圖型製作時之遮罩材料；

在作為上述之遮罩材料(4)之層之上，形成光抗蝕劑圖型(5)；

以上述之光抗蝕劑圖型(5)作為遮罩，對作為上述之遮罩材料之層(4)施加蝕刻，用來形成遮罩材料(4a)；和

以上述之遮罩材料(4a)作為遮罩，對上述之指定之層(2, 3)施加蝕刻，用來形成指定之圖型(2a, 3a)；

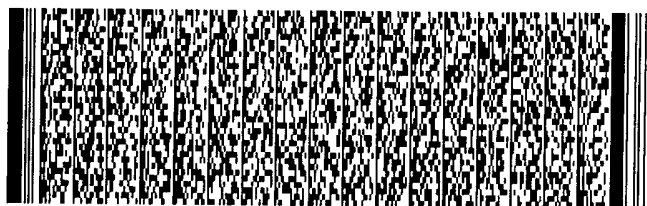
在用以形成上述之遮罩材料之工程中，以上述之光抗蝕劑圖型(5)作為遮罩，在氣相之環境氣體中，對作為上述之遮罩材料之層(4)施加蝕刻。

2. 如申請專利範圍第1項之半導體裝置之製造方法，其中用以形成上述之遮罩材料之工程包含有：

第1蝕刻工程，以上述之光抗蝕劑圖型(5)作為遮罩，對作為上述之遮罩材料之層(4)施加異方性蝕刻，用來使上述之指定層(2, 3)之表面露出；和

第2蝕刻工程，在上述之氣相環境氣體中，對位於經由上述第1蝕刻工程露出之上述光抗蝕劑圖型(5)之下方之成為上述遮罩材料之層(4)之側面，施加蝕刻用來形成上述之遮罩材料(4a)。

3. 如申請專利範圍第2項之半導體裝置之製造方法，其



六、申請專利範圍

中上述之第2蝕刻工程包含除去聚合物膜(8)之工程，該聚合物膜(8)在上述第1蝕刻工程時形成在作為上述遮罩材料之層(4)之側面。

4. 如申請專利範圍第2項之半導體裝置之製造方法，其中

在形成上述之光抗蝕劑圖型(5)之工程中包含有在底層形成反射防止膜(17)之工程；

上述之第2蝕刻工程包含有以上述反射防止膜(7)作為遮罩，對成為露出之上述遮罩材料之層(4)之側面施加蝕刻之工程。

5. 如申請專利範圍第2項之半導體裝置之製造方法，其中

成為上述遮罩材料之層(4)為矽氮化膜；

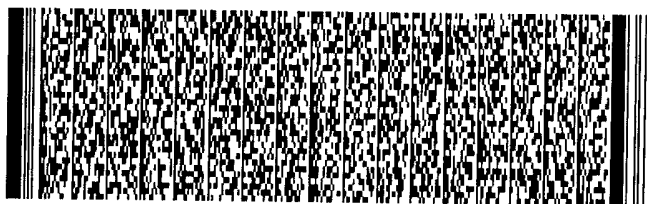
上述之第2蝕刻工程是使包含 CF_4 、 O_2 和 N_2 之氣體電漿化，在該電漿環境氣體中進行蝕刻。

6. 如申請專利範圍第1項之半導體裝置之製造方法，其中

在用以形成上述遮罩材料之工程，使作為上述遮罩材料之層沿著上述半導體基板之主表面被蝕刻，用來使作為上述遮罩材料之層(4)之膜厚小於其長度；和

用以形成上述之遮罩材料之工程包含有在上述之氣相環境氣體中利用等方性蝕刻形成上述之遮罩材料之工程。

7. 如申請專利範圍第1項之半導體裝置之製造方法，其中作為上述之遮罩材料之層(4)包含矽氧化膜，上述之氣



六、申請專利範圍

相環境氣體包含氣相之氟酸(HF)。

8. 如申請專利範圍第1項之半導體裝置之製造方法，其中上述之指定之層(2, 3)為導電層，上述之指定之圖型包含佈線(6)。

9. 如申請專利範圍第3項之半導體裝置之製造方法，其中

在用以形成上述之光抗蝕劑圖型(5)之工程中，包含有在底層形成反射防止膜(7)之工程；

上述之第2蝕刻工程包含有以上述之反射防止膜(7)作為遮罩，對成為露出之上述遮罩材料之層(4)之側面施加蝕刻之工程。

10. 如申請專利範圍第3項之半導體裝置之製造方法，其中

成為上述之遮罩材料之層(4)為矽氮化膜；

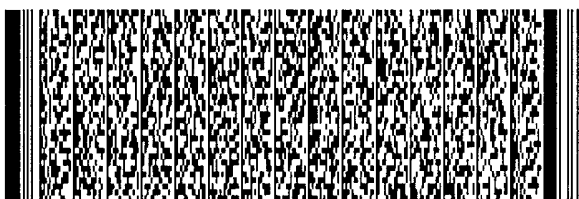
上述之第2蝕刻工程是使包含 CF_4 , O_2 和 N_2 之氣體電漿化，在該電漿環境氣體中進行蝕刻。

11. 如申請專利範圍第4項之半導體裝置之製造方法，其中

成為上述之遮罩材料之層(4)為矽氮化膜；

上述之第2蝕刻工程是使包含 CF_4 , O_2 和 N_2 之氣體電漿化，在該電漿環境氣體中進行蝕刻。

12. 如申請專利範圍第2項之半導體裝置之製造方法，其中成為上述之遮罩材料之層(4)包含矽氧化膜，上述之氣相環境氣體包含氣相之氟酸(HF)。



六、申請專利範圍

13. 如申請專利範圍第3項之半導體裝置之製造方法，其中成為上述之遮罩材料之層(4)包含矽氧化膜，上述之氣相環境氣體包含氣相之氟酸(HF)。

14. 如申請專利範圍第4項之半導體裝置之製造方法，其中成為上述之遮罩材料之層(4)包含矽氧化膜，上述之氣相環境氣體包含氣相之氟酸(HF)。

15. 如申請專利範圍第6項之半導體裝置之製造方法，其中成為上述之遮罩材料之層(4)包含矽氧化膜，上述之氣相環境氣體包含氣相之氟酸(HF)。

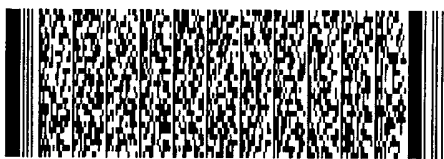


圖 1

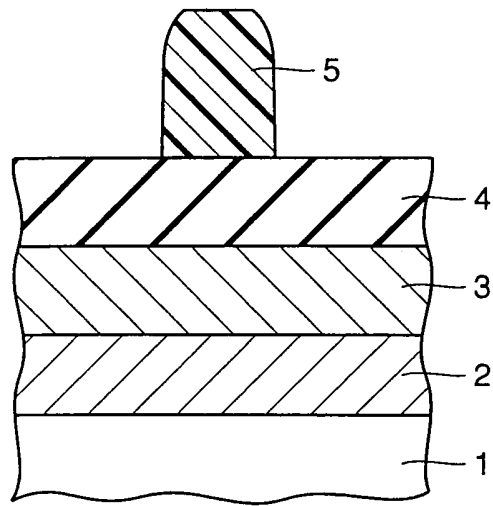


圖 2

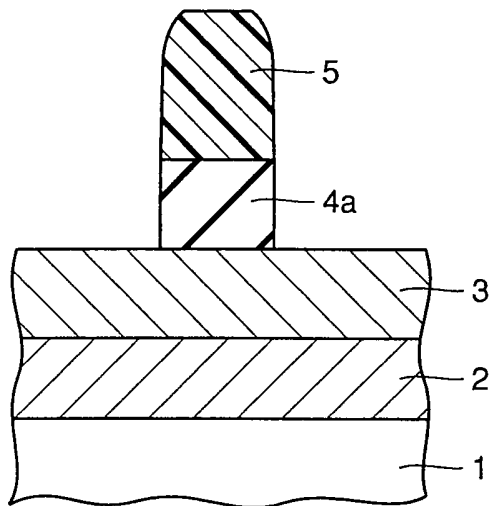


圖 3

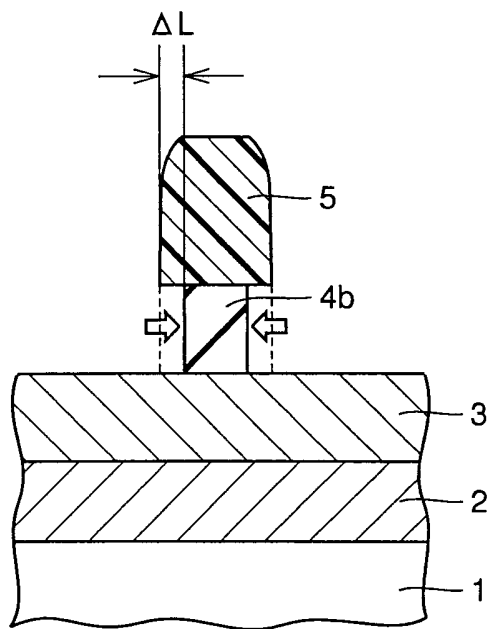


圖 4

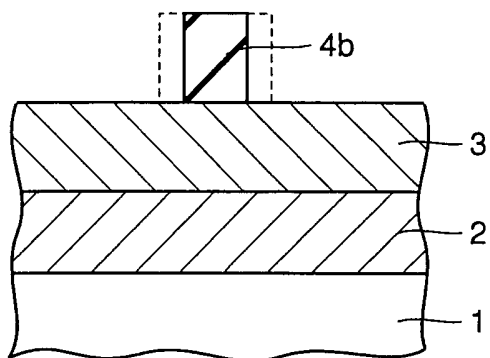


圖 5

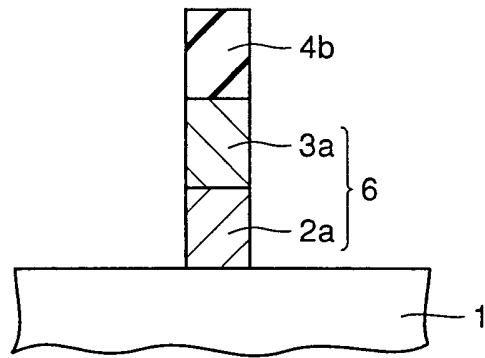
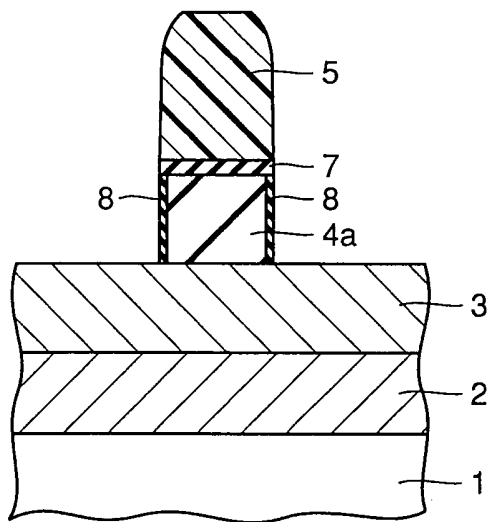


圖 6



471069



7

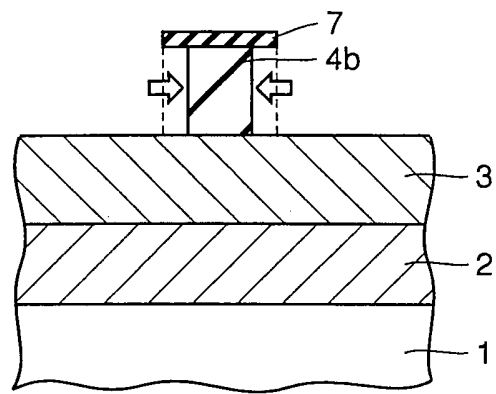


圖 8

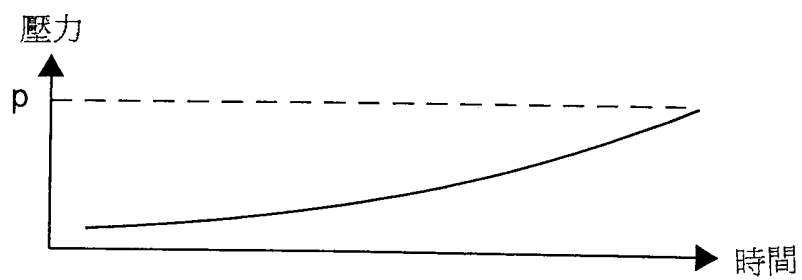


圖 9

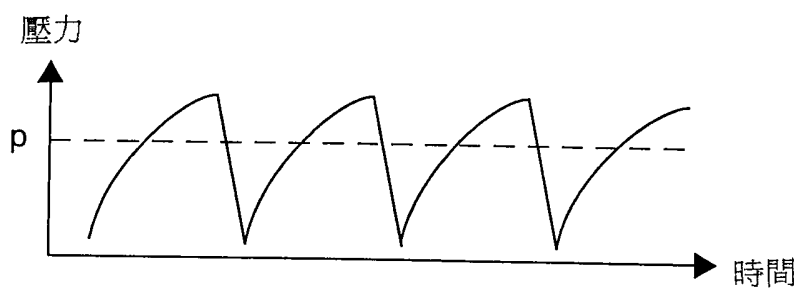
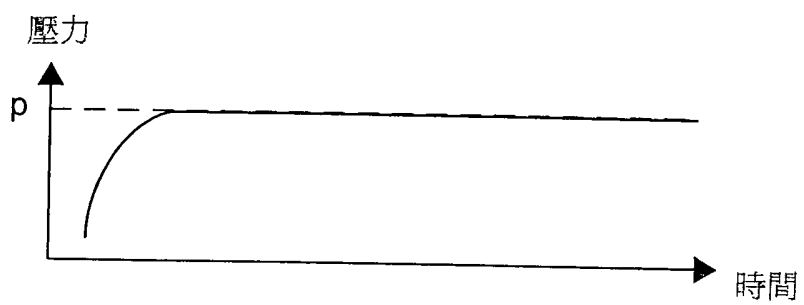


圖 10



471069

11

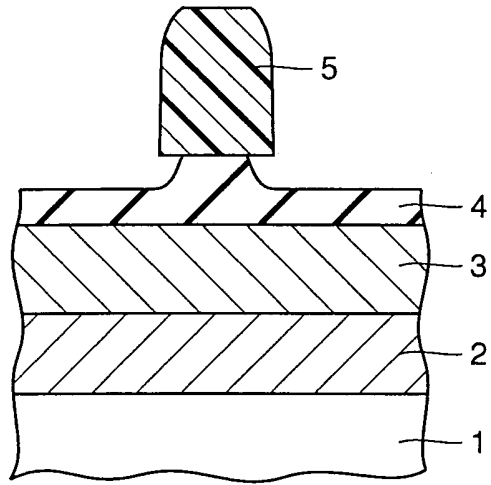


圖 12

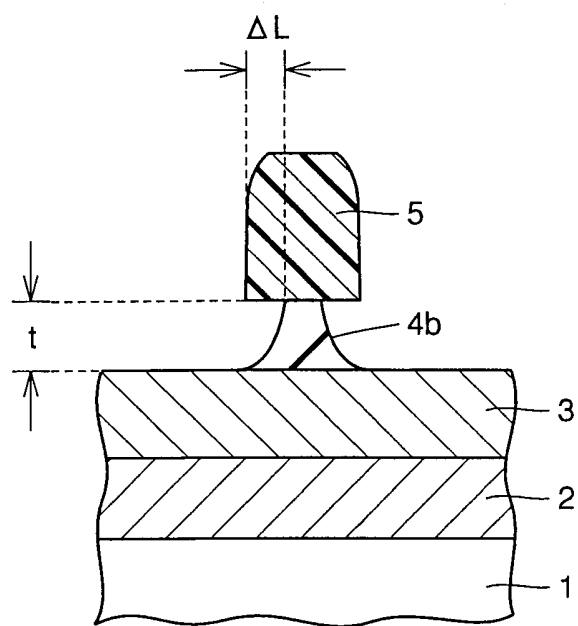


圖 13

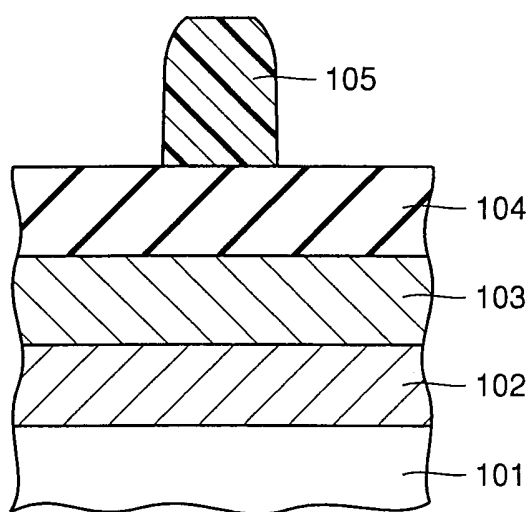


圖 14

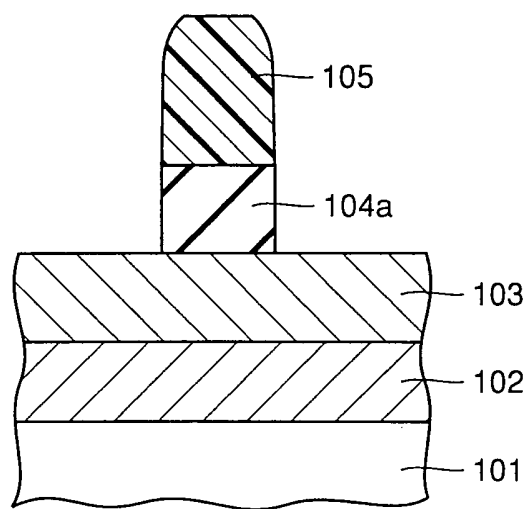


圖 15

