



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I482377 B

(45)公告日：中華民國 104 (2015) 年 04 月 21 日

(21)申請案號：101108770

(22)申請日：中華民國 101 (2012) 年 03 月 15 日

(51)Int. Cl. : **H01R13/6461(2011.01)**

(30)優先權：2011/04/18 日本 2011-092067

(71)申請人：日本航空電子工業股份有限公司(日本) JAPAN AVIATION ELECTRONICS
INDUSTRY, LIMITED (JP)

日本

(72)發明人：白鳥雅之 SHIRATORI, MASAYUKI (JP)；戶田健太郎 TODA, KENTARO (JP)

(74)代理人：何金塗

(56)參考文獻：

TW M320220

JP 2009-181733A

US 5224867

審查人員：黃蔚文

申請專利範圍項數：11 項 圖式數：10 共 28 頁

(54)名稱

連接器及信號線之分配方法

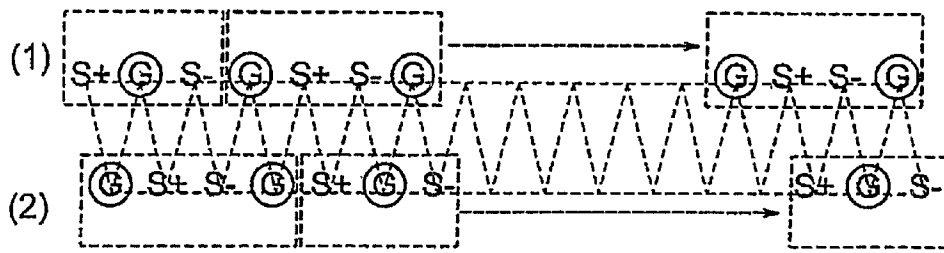
CONNECTOR AND SIGNAL LINE ALLOCATION METHOD

(57)摘要

藉由處理差動信號之連接器的 2 根信號引腳 S 與鄰接之 1 根或 2 根接地引腳 G 之組合形成一個通道。當將差動信號分配至 2 行交錯配置的引腳時，作為基板銲接側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，接著於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

Each single lane is formed by a combination of two signal pins for dealing with differential signals and one or two ground pins adjacent thereto. Upon assigning differential signals to those pins arranged in two rows in a staggered fashion, pin assignment on the side to be soldered to a substrate is carried out as follows. In the first row, (SGS) is assigned to a leftmost end to form a first lane. Then, (SGS) is assigned to odd-numbered lanes while (GSSG) is assigned to even-numbered lanes. In the second row, (GSSG) is assigned to a leftmost end to form a first lane. Then, (GSSG) is assigned to odd-numbered lanes while (SGS) is assigned to even-numbered lanes.

第 3 圖



發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101/108770

※申請日：101.3.15

※IPC分類：H01R 13/6461 (2011.01)

一、發明名稱：(中文/英文)

連接器及信號線之分配方法

CONNECTOR AND SIGNAL LINE ALLOCATION METHOD

二、中文發明摘要：

藉由處理差動信號之連接器的2根信號引腳S與鄰接之1根或2根接地引腳G之組合形成一個通道。當將差動信號分配至2行交錯配置的引腳時，作為基板銲接側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，接著於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

三、英文發明摘要：

Each single lane is formed by a combination of two signal pins for dealing with differential signals and one or two ground pins adjacent thereto. Upon assigning differential signals to those pins arranged in two rows in a staggered fashion, pin assignment on the side to be soldered to a substrate is carried out as follows. In the first row, (SGS) is assigned to a leftmost end to form a first lane. Then, (SGS) is assigned to odd-numbered lanes while (GSSG) is assigned to even-numbered lanes. In the second row, (GSSG) is assigned to a leftmost end to form a first lane. Then, (GSSG) is assigned to odd-numbered lanes while (SGS) is assigned to even-numbered lanes.

四、指定代表圖：

(一) 本案指定代表圖為：第 3 圖。

(二) 本代表圖之元件符號簡單說明：

無。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係關於可使用於傳送差動信號之線路的連接之連接器(在此，亦有稱為「差動信號用連接器」的情況)。

【先前技術】

將分別由反相位之信號構成之差動信號對分配至成對之2條信號線的差動傳送方式，已是熟知之技術。此差動傳送方式具有能將資料傳送速度高速化之特點，所以，目前已被應用於各種領域之中。於使用差動傳送方式的情況下，傳送差動信號之線路的連接，係採用差動信號用連接器。此差動信號用連接器係具有：連接器嵌合側，其用以與對象連接器進行嵌合；及基板銲接側，其用以與機器或液晶顯示器之基板進行連接。

此種連接器已被揭示於日本特開2008-41656號公報中，其具有複數根信號引腳及複數根接地引腳。參照第9及第10圖，針對這些信號引腳及接地引腳之分配進行說明。於第9及第10圖中，S+表示分配有差動信號之正相信號的信號引腳，S-表示分配有差動信號之負相信號的信號引腳，G表示分配有接地的接地引腳。另外，於以下之說明中，亦有以S來匯總表現信號引腳之情況。

參照第9圖，於連接器嵌合側1，信號引腳S+、信號引腳S-及接地引腳G係排列配置成一行。具體而言，於左端分配(GSSG)，然後進行(SSG)之重複分配。

另一方面，於基板銲接側2，信號引腳S+、信號引腳

S-及接地引腳G係作為一整體配置成二行且呈交錯狀。具體而言，於圖中的上行左端分配(GSSG)，然後進行(SSG)之重複分配，且於圖中之下行僅進行(SSG)之重複分配。

參照第10圖，於基板銲接側2，信號引腳S+、信號引腳S-及接地引腳G係作為一整體配置成二行且呈交錯狀。具體而言，於圖中之基板銲接側2的上行左端分配(GSSG)，然後進行(SSG)之重複分配，且於圖中之基板銲接側2的下行左端分配空引腳或接地引腳，然後進行與上行相同之分配。

【發明內容】

[發明所欲解決之課題]

於以下之說明中，將2根信號引腳S與鄰接之1根或2根接地引腳G之組合作為一個通道進行計數。又，鄰接之通道亦可藉由共有接地引腳G而相互重疊。

於第9及第10圖之任一圖中，於連接器嵌合側1，亦將所謂(GSSG)之通道排列配置成一行，所以，於通道內之2根信號引腳S的兩側必定配置有接地引腳G，藉此，可期待良好之電氣性能。然而，由於所有之信號引腳S及接地引腳G均配置於一行內，所以難以減小連接器嵌合側1之左右方向的尺寸。

另一方面，於基板銲接側2，所有之信號引腳S及接地引腳G係被配置成二行且呈交錯狀，所以，相較於連接器嵌合側1，能更容易將基板銲接側2之左右方向的尺寸設計成較小、或者將引腳間之尺寸設計成較大。

然而，於如第9圖之基板銲接側2的分配中，於圖中

之下行，鄰接之通道的信號引腳S彼此相鄰，所以，容易產生串音雜訊。另一方面，於第10圖之基板銲接側2的分配中，僅於圖中之上行左端的接地引腳G之部分的通道間距發生偏移，所以，於圖中之下行左端亦不得不分配未形成通道之多餘的引腳(空引腳或接地引腳)，使得連接器變大或者不得不減少通道數。若減少通道數，則會降低引腳利用效率。如此，串音雜訊特性與引腳利用效率係成為折衷(trade-off)的關係。

因此，本發明之目的在於提供一種小型連接器，其在處理差動信號之情況下，可提高串音雜訊特性及引腳利用效率。

[解決課題之手段]

根據本發明之一態樣，可獲得一種連接器，係將差動信號分配至2行交錯配置的引腳，該連接器之特徵為：藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，作為連接器嵌合側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

根據本發明之另一態樣，可獲得一種連接器，係將差動信號分配至2行交錯配置的引腳，該連接器之特徵為：藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，作為基板銲接側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通

道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

根據本發明之又一態樣，可獲得一種信號線之分配方法，係將差動信號分配至連接器之2行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，作為連接器嵌合側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

根據本發明之再一態樣，可獲得一種信號線之分配方法，係將差動信號分配至2行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，作為基板銲接側之引腳分配，係於第一行之左端分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，並於第二行之左端分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

根據本發明之再一態樣，可獲得一種連接器，係至少於基板銲接側將複數根引腳配置成二行且呈交錯狀，並於該引腳分配信號及接地，該連接器之特徵為包含：第一種通道(SGS)，其由分配該信號之2根信號引腳(S)及

配置於這些信號引腳之間且分配接地之1根接地引腳(G)所構成；及第二種通道(GSSG)，其由分配接地之2根接地引腳(G)及串聯配置於這些接地引腳之間且分配信號之2根信號引腳(S)所構成；於該基板銲接側，且於該2行之各行，該第一種通道(SGS)及該第二種通道(GSSG)係以交互地且使行間位置錯位的方式配置。

[發明效果]

根據本發明之上述各態樣，提供一種小型連接器，其在處理差動信號之情況下，可提高串音雜訊特性及引腳利用效率。

【實施方式】

[實施發明之形態]

首先，參照第1圖，針對本發明之一實施形態的連接器之整體構成進行說明。

第1圖之連接器10係安裝於基板11之差動信號用連接器，其包含：絕緣性之殼體12；相互平行之多個導電性的接觸體、即引腳13，係保持於殼體12上；及導電性之殼罩14，其局部地圍繞於殼體12之外周面。將此連接器10之與對象連接器(未圖示)嵌合之側稱為連接器嵌合側(參照第1圖(a))，並將連接於基板11之側稱為基板銲接側(參照第1圖(b))。又，於圖中，僅圖示數個引腳13，其餘引腳均以虛線箭頭省略記載。

多個引腳13係分成排列於殼體12之連接器嵌合側部分12a下面的複數根第一行引腳13a、及排列於連接器嵌合側部分12a之上的複數根第二行引腳13b。第一行引

腳 13a 係於基板銲接側自殼體 12 露出且呈直角彎曲，於較接近於殼體 12 之位置被銲接於基板 11 上。另一方面，第二行引腳 13b 係於基板銲接側自殼體 12 露出且呈直角彎曲，於較遠離殼體 12 之位置被銲接於基板 11 上。如此般地，於連接器嵌合側及基板銲接側之各側，多個引腳 13 係排列成二行且呈交錯狀配置。

接著，參照第 2 及第 3 圖，針對將差動信號分配至第 1 圖所示之連接器 10 的二行交錯狀配置之引腳 13 的情形進行說明。於第 2 及第 3 圖中，S+ 表示分配有差動信號之正相信號的信號引腳，S- 表示分配有差動信號之負相信號的信號引腳，G 表示分配有接地之接地引腳。另外，於以下之說明中，亦有以 S 來匯總表現信號引腳之情況。又，因途中部分係重複地進行相同之分配，故以虛線箭頭省略記載。

於第 2 圖所示之分配例中，藉由 2 根信號引腳 S 與鄰接之 1 根或 2 根接地引腳 G 之組合形成一個通道。以虛線框圍圈來顯示形成一個通道之信號引腳 S 及接地引腳 G。

當將差動信號分配至二行交錯配置之引腳時，作為連接器嵌合側之引腳分配，係於第一行 (1) 之左端分配 (S+、G、S-) 而形成第一通道，之後於奇數之通道分配 (S+、G、S-)，於偶數之通道分配 (G、S+、S-、G)，並於第二行 (2) 之左端分配 (G、S+、S-、G) 而形成第一通道，之後於奇數之通道分配 (G、S+、S-、G)，於偶數之通道分配 (S+、G、S-)。

作為基板銲接側之引腳分配，亦可實施相同之分配

。亦即，於第一行(1)之左端分配(S+、G、S-)而形成第一通道，之後於奇數之通道分配(S+、G、S-)，於偶數之通道分配(G、S+、S-、G)，並於第二行(2)之左端分配(G、S+、S-、G)而形成第一通道，之後於奇數之通道分配(G、S+、S-、G)，於偶數之通道分配(S+、G、S-)。

根據第2圖所示之分配例，通道不會重疊，鄰接之通道的信號引腳S彼此之間必定存在有接地引腳G，所以，可比參照第9圖說明之基板銲接側減少串音雜訊。另外，因為以通道單位完成分配，所以，可比參照第10圖說明之基板銲接側增大引腳利用效率。當然，因為將差動信號分配至二行交錯配置之引腳，所以，可容易地減小連接器嵌合側之左右方向的尺寸。又，第一行(1)之最左端的通道中之2根信號引腳S+、S-中，於其中一信號引腳(S+)鄰接有2根接地引腳G，於另一信號引腳(S-)鄰接有3個接地引腳G，兩者之差異在於接地引腳G之數量為至多為2：3，所以影響少。

於第3圖所示之分配例(將第二行(2)之配置分配至第一行引腳13a，將第一行(1)之配置分配至第二行引腳13b)中，亦藉由2根信號引腳S與鄰接之1根或2根接地引腳G之組合形成一個通道。以虛線框圍圈來顯示形成各通道之信號引腳S及接地引腳G。

當將差動信號分配至二行交錯配置之引腳時，作為連接器嵌合側之引腳分配，係於第一行(1)之左端分配(S+、G、S-)而形成第一通道，之後於奇數之通道分配(S+、G、S-)，於偶數之通道分配(G、S+、S-、G)，並於第

二行(2)之左端分配(G、S+、S-、G)而形成第一通道，之後於奇數之通道分配(G、S+、S-、G)，於偶數之通道分配(S+、G、S-)。於此情況下，尤其是以左端之三角形的引腳分配成為(S-G-G)的方式進行分配。

作為基板銲接側之引腳分配，亦可實施相同之分配。亦即，於第一行(1)之左端分配(S+、G、S-)而形成第一通道，之後於奇數之通道分配(S+、G、S-)，於偶數之通道分配(G、S+、S-、G)，並於第二行(2)之左端分配(G、S+、S-、G)而形成第一通道，之後於奇數之通道分配(G、S+、S-、G)，於偶數之通道分配(S+、G、S-)。於此情況下，亦尤其是以左端之三角形的引腳分配成為(S-G-G)的方式進行分配。

根據第3圖所示之分配例，通道不會重疊，鄰接之通道的信號引腳S彼此之間必定存在有接地引腳G，所以，可比參照第9圖說明之基板銲接側減少串音雜訊。另外，因為以通道單位完成分配，所以，可比參照第10圖說明之基板銲接側增大引腳利用效率。當然，因為將差動信號分配至二行交錯配置之引腳，所以，可容易地減小連接器嵌合側之左右方向的尺寸。又，亦有於所有通道中，將鄰接於信號引腳S之接地引腳G的數量統一為2根的優點。

另外，第1圖之連接器10亦可說是至少於基板銲接側將複數根引腳13配置成二行且呈交錯狀，並以如下說明之形態對這些引腳13分配信號及接地者。

於此情況下，連接器10包含：第一種通道(SGS)，其

由分配信號之2根信號引腳S及配置於這些信號引腳之間且分配接地之1根接地引腳G所構成；及第二種通道(GSSG)，其由分配接地之2根接地引腳G及串聯配置於這些接地引腳之間且分配信號之2根信號引腳S所構成。然後，於基板銲接側，且於第一行(1)及第二行(2)之各行，呈現第一種通道(SGS)及第二種通道(GSSG)以交互地且使行間位置錯位的方式配置的形態。

尤其是第2圖所示之分配例的情況，左端之三角形的引腳分配係(G-S-S)分別位於三角形的頂點，亦即配置於第二行(2)之第二種通道(GSSG)的1根接地引腳G、1根信號引腳S+、配置於第一行(1)之第一種通道(SGS)的1根信號引腳S+係分別位於三角形的頂點。

另外，第3圖所示之分配例的情況，左端之三角形的引腳分配係(S-G-G)分別位於三角形的頂點，亦即配置於第一行(1)之第一種通道(SGS)的1根信號引腳S+、1根接地引腳G、配置於第二行(2)之第二種通道(GSSG)的1根接地引腳G係分別位於三角形的頂點。

於第2圖中，第一行(1)及第二行(2)均自左端起配置，但如第4圖所示，第一行(1)及第二行(2)亦可自右端起配置。

同樣，於第3圖中，第一行(1)及第二行(2)亦均自左端起配置，但如第5圖所示，第一行(1)及第二行(2)亦可自右端起配置。

於上述各種例子中，第一行(1)及第二行(2)之各行係僅由通道所構成，但除了差動信號用之信號引腳S+、S-

、接地引腳 G 以外，可具有用以處理與差動信號無直接關係之信號或電源等的端子或引腳。例如，如第 6 圖所示，亦可於第一行 (1) 及第二行 (2) 之各行的右端側追加低速信號用的信號引腳 L+、L- 及接地引腳 G、或匯流排功率用的電源端子 PWR。

被追加之端子或引腳係可設於第一行 (1) 及第二行 (2) 之至少一者、且設於其右端側及左端側之至少一者。另外，被追加之端子或引腳，亦可插入配置於通道與通道之間。

接著，參照第 7 圖，針對通道數與分配了接地之引腳數的關係進行說明。

於第 7 圖之曲線圖中，縱軸表示 GND 比率 (接地引腳數 / 通道數)，橫軸表示通道數。又，「通道數」係指「第二個之後之通道的重複數」。第一通道未被計數在內。而且，因為於第一行及第二行配置有相同數量之通道，所以為偶數。(a) 為第 2 圖所示之分配例的情況，(b) 為第 3 圖所示之分配例的情況，(c) 為如第 9 圖中之基板銲接側的分配的情況，(d) 為如第 10 圖中之基板銲接側的分配的情況。

於 (c) 或 (d) 中，GND 比率係根據通道數而變動。相對於此，於 (a) 或 (b) 中，GND 比率與通道數無關而一定。

又，參照第 8 圖，針對通道數與空間效率之關係進行說明。

於第 8 圖之曲線圖中，縱軸表示空間效率 (引腳數 / 通道數)，橫軸表示通道數。(a) 為第 2 圖所示之分配例的情

況，(b)為第3圖所示之分配例的情況，(c)為如第9圖中之基板銲接側的分配的情況，(d)為如第10圖中之基板銲接側的分配的情況。

於(c)或(d)中，隨著通道數變少，空間效率發生變動。相對於此，於(a)或(b)中，空間效率與通道數無關而一定。於曲線圖上，(a)與(b)重疊。

又，本發明不侷限於上述實施形態，另外，上述實施形態之一部分或全部，亦可如以下之附記所記載，但這些附記不是用以特定本發明之範圍。

(附記1)

一種連接器，係將差動信號分配至2行交錯配置之引腳，該連接器之特徵為：

藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，

作為連接器嵌合側之引腳分配，

係於第一行之端部分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，

並於第二行之端部分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)。

(附記2)

如附記1記載之連接器，其中於該連接器嵌合側，特別是端部之三角形的引腳分配成為(S-G-G)。

(附記3)

一種連接器，係將差動信號分配至2行交錯配置之引腳，該連接器之特徵為：

藉由 2 根信號引腳 (S) 與鄰接之 1 根或 2 根接地引腳 (G) 之組合形成一個通道，

作為基板銲接側之引腳分配，

係於第一行之端部分配 (SGS) 而形成第一通道，於奇數之通道分配 (SGS)，於偶數之通道分配 (GSSG)，

並於第二行之端部分配 (GSSG) 而形成第一通道，於奇數之通道分配 (GSSG)，於偶數之通道分配 (SGS)。

(附記 4)

如附記 3 記載之連接器，其中於該基板銲接側，特別是端部之三角形的引腳分配成為 (S-G-G)。

(附記 5)

一種信號線之分配方法，係將差動信號分配至連接器之 2 行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：

藉由 2 根信號引腳 (S) 與鄰接之 1 根或 2 根接地引腳 (G) 之組合形成一個通道，

作為連接器嵌合側之引腳分配，

係於第一行之端部分配 (SGS) 而形成第一通道，於奇數之通道分配 (SGS)，於偶數之通道分配 (GSSG)，

並於第二行之端部分配 (GSSG) 而形成第一通道，於奇數之通道分配 (GSSG)，於偶數之通道分配 (SGS)。

(附記 6)

如附記 5 記載之信號線之分配方法，其中於該連接器嵌合側，特別是端部之三角形的引腳分配成為 (S-G-G)。

(附記 7)

一種信號線之分配方法，係將差動信號分配至 2 行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：

藉由 2 根信號引腳 (S) 與鄰接之 1 根或 2 根接地引腳 (G) 之組合形成一個通道，

作為基板銲接側之引腳分配，

係於第一行之端部分配 (SGS) 而形成第一通道，於奇數之通道分配 (SGS)，於偶數之通道分配 (GSSG)，

並於第二行之端部分配 (GSSG) 而形成第一通道，於奇數之通道分配 (GSSG)，於偶數之通道分配 (SGS)。

(附記 8)

如附記 7 記載之信號線之分配方法，其中於該基板銲接側，特別是端部之三角形的引腳分配成為 (S-G-G)。

(附記 9)

一種連接器，係至少於基板銲接側將複數根引腳配置成二行且呈交錯狀，並將信號及接地分配至該引腳，該連接器之特徵為包含：

第一種通道 (SGS)，其由分配該信號之 2 根信號引腳 (S) 及配置於這些信號引腳之間且分配接地之 1 根接地引腳 (G) 所構成；及

第二種通道 (GSSG)，其由分配接地之 2 根接地引腳 (G) 及串聯配置於這些接地引腳之間且分配信號之 2 根信號引腳 (S) 所構成；

於該基板銲接側，且於該 2 行之各行，該第一種通道

(SGS)及該第二種通道(GSSG)係以交互地且使行間位置錯位的方式配置。

(附記10)

如附記9記載之連接器，其中配置於該2行中之一行的第一種通道(SGS)的1根接地引腳(G)、及配置於該2行中之另一行的第二種通道(GSSG)的2根信號引腳(S)，係分別位於三角形之頂點。

(附記11)

如附記9記載之連接器，其中配置於該2行中之一行的第一種通道(SGS)的2根信號引腳(S)中的1根、及配置於該2行中之另一行的第二種通道(GSSG)的2根信號引腳(S)，係分別位於三角形之頂點。

又，雖於上述中使用特定之實施形態進行了說明，但亦可作各種之變形，這些變形當然亦包含於本發明中。

【圖式簡單說明】

第1圖顯示將本發明之一實施形態的連接器安裝於基板上之狀態，(a)為前視圖，(b)為底視圖，(c)為右側視圖。

第2圖為顯示對第1圖之連接器的引腳分配差動信號及接地之一例的說明圖。

第3圖為顯示對第1圖之連接器的引腳分配差動信號及接地之另一例(將第1圖之第一行(1)及第二行(2)上下交換後之引腳分配)的說明圖。

第4圖為顯示第2圖之變形的說明圖。

第5圖為顯示第3圖之變形的說明圖。

第6圖為顯示除了對第1圖之連接器的引腳分配差動信號及接地外，還分配電源及低速信號等之例子的說明圖。

第7圖為顯示作為引腳之集合的通道數與分配接地之引腳數的關係之曲線圖。

第8圖為顯示通道數與空間效率之關係的曲線圖。

第9圖為專利文獻1(日本特開2008-41658號公報)所揭示之信號引腳及接地引腳之分配的一例之說明圖。

第10圖為專利文獻1所揭示之信號引腳及接地引腳之分配的另一例之說明圖。

【主要元件符號說明】

1	連接器嵌合側
2	基板鉚接側
10	連接器
11	基板
12	殼體
12a	連接器嵌合側部分
13	接觸體、即引腳
13a	第一行引腳
13b	第二行引腳
14	殼罩
S	信號引腳
S+	分配有差動信號之正相信號的信號引腳
S-	分配有差動信號之負相信號的信號引腳

G 接 地 引 腳
(SGS) 第 一 種 通 道
(GSSG) 第 二 種 通 道

七、申請專利範圍：

1. 一種連接器，係將差動信號分配至2行交錯配置之引腳，該連接器之特徵為：

藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，

作為連接器嵌合側之引腳分配，

係於第一行之端部分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，

並於第二行之端部分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)

。

2. 如申請專利範圍第1項之連接器，其中於該連接器嵌合側，特別是端部之三角形的引腳分配成為(S-G-G)。

3. 一種連接器，係將差動信號分配至2行交錯配置之引腳，該連接器之特徵為：

藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，

作為基板銲接側之引腳分配，

係於第一行之端部分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，

並於第二行之端部分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)

。

4. 如申請專利範圍第3項之連接器，其中於該基板銲接側，特別是端部之三角形的引腳分配成為(S-G-G)。

5. 一種信號線之分配方法，係將差動信號分配至連接器之2行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：

藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，

作為連接器嵌合側之引腳分配，

係於第一行之端部分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，

並於第二行之端部分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)

。

6. 如申請專利範圍第5項之信號線之分配方法，其中於該連接器嵌合側，特別是端部之三角形的引腳分配成為(S-G-G)。

7. 一種信號線之分配方法，係將差動信號分配至2行交錯配置的引腳之信號線之分配方法，該信號線之分配方法之特徵為：

藉由2根信號引腳(S)與鄰接之1根或2根接地引腳(G)之組合形成一個通道，

作為基板銲接側之引腳分配，

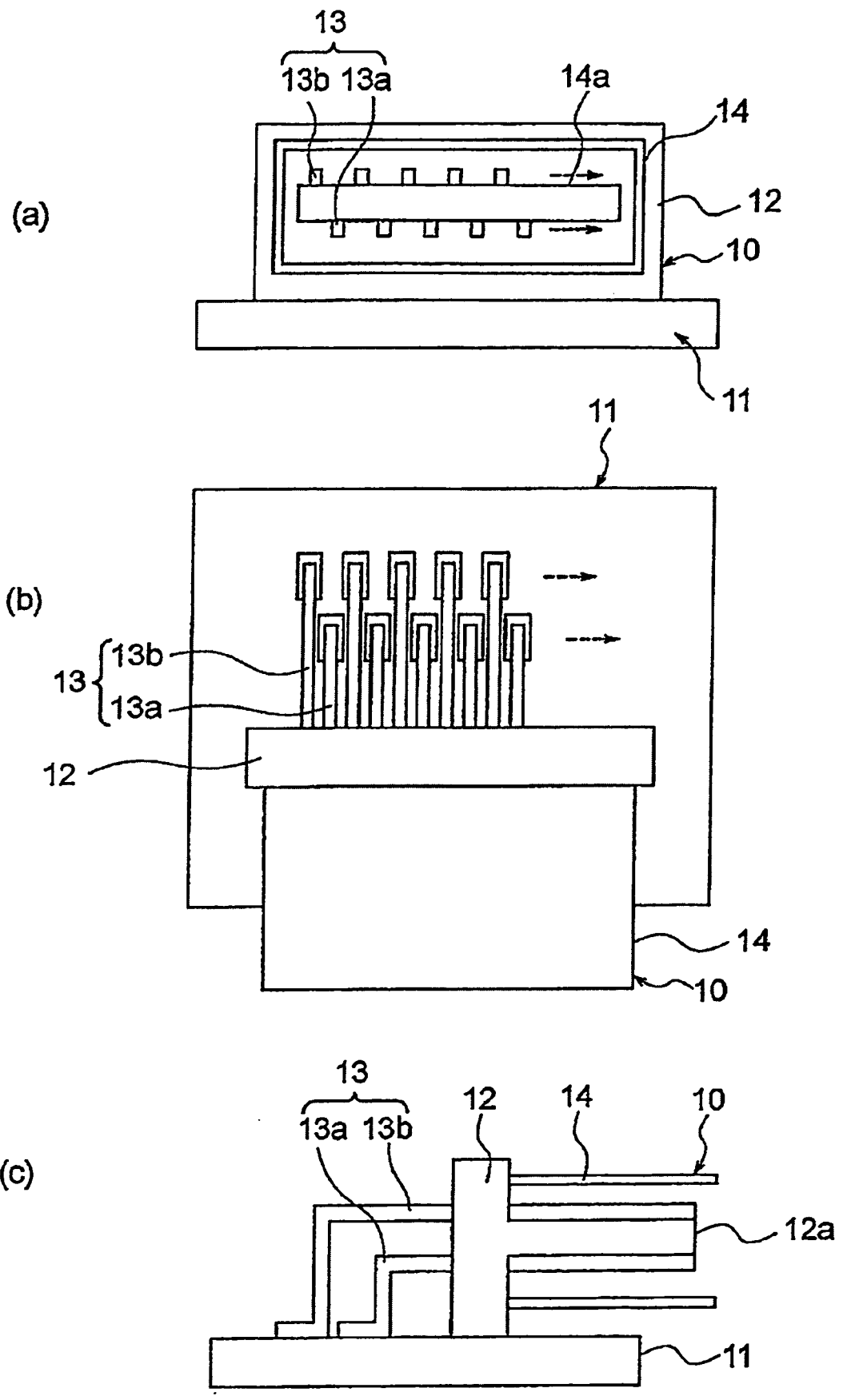
係於第一行之端部分配(SGS)而形成第一通道，於奇數之通道分配(SGS)，於偶數之通道分配(GSSG)，

並於第二行之端部分配(GSSG)而形成第一通道，於奇數之通道分配(GSSG)，於偶數之通道分配(SGS)

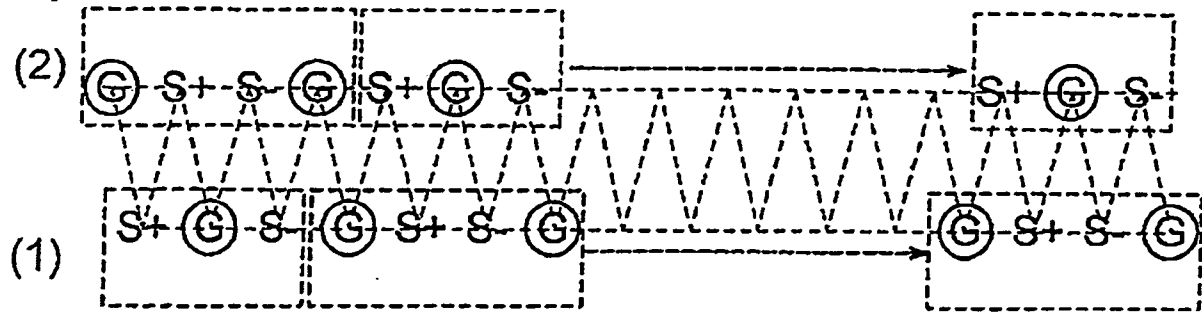
。

8. 如申請專利範圍第7項之信號線之分配方法，其中於該基板銲接側，特別是端部之三角形的引腳分配成為(S-G-G)。
9. 一種連接器，係至少於基板銲接側將複數根引腳配置成二行且呈交錯狀，並將信號及接地分配至該引腳，該連接器之特徵為包含：
 - 第一種通道(SGS)，其由分配該信號之2根信號引腳(S)及配置於這些信號引腳之間且分配接地之1根接地引腳(G)所構成；及
 - 第二種通道(GSSG)，其由分配接地之2根接地引腳(G)及串聯配置於這些接地引腳之間且分配信號之2根信號引腳(S)所構成；於該基板銲接側，且於該2行之各行，該第一種通道(SGS)及該第二種通道(GSSG)係以交互地且使行間位置錯位的方式配置。
10. 如申請專利範圍第9項之連接器，其中配置於該2行中之一行的第一種通道(SGS)的1根接地引腳(G)、及配置於該2行中之另一行的第二種通道(GSSG)的2根信號引腳(S)，係分別位於三角形之頂點。
11. 如申請專利範圍第9項之連接器，其中配置於該2行中之一行的第一種通道(SGS)之2根信號引腳(S)中的1根、及配置於該該2行中之另一行的第二種通道(GSSG)之2根信號引腳(S)，係分別位於三角形之頂點。

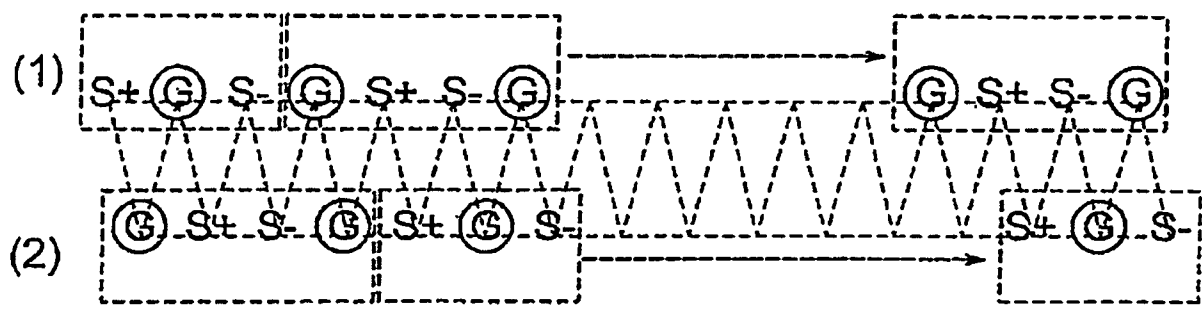
八、圖式：
第 1 圖



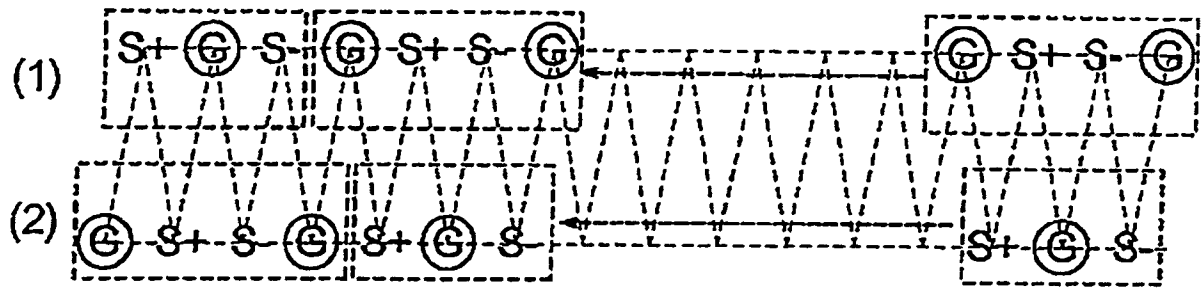
第 2 圖



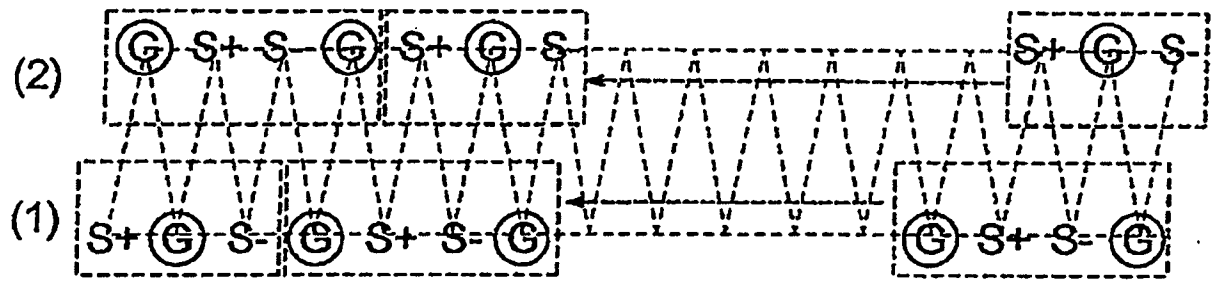
第 3 圖



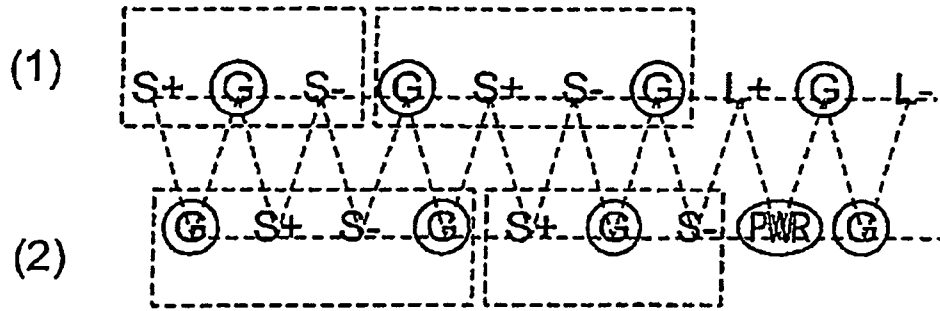
第 4 圖



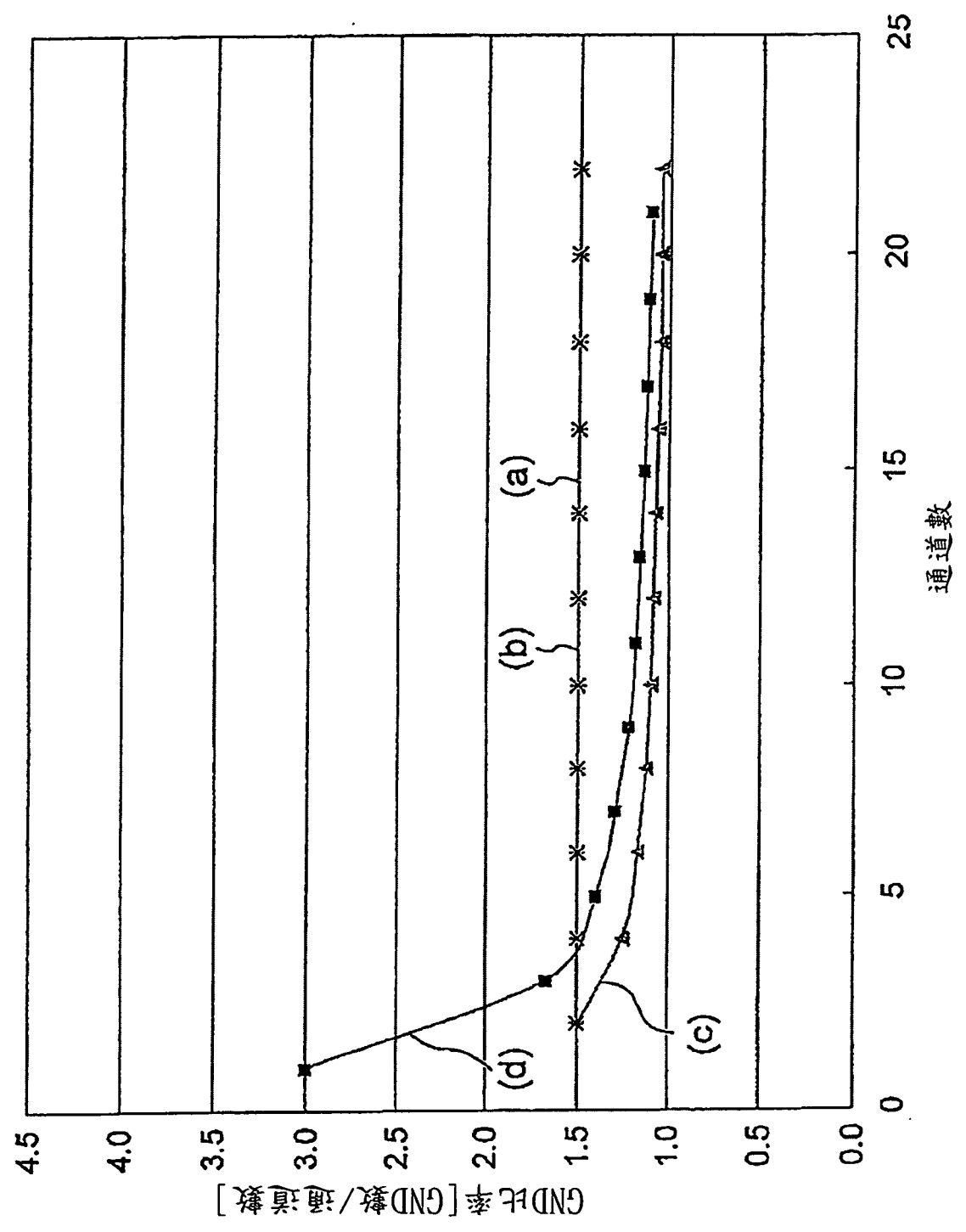
第 5 圖



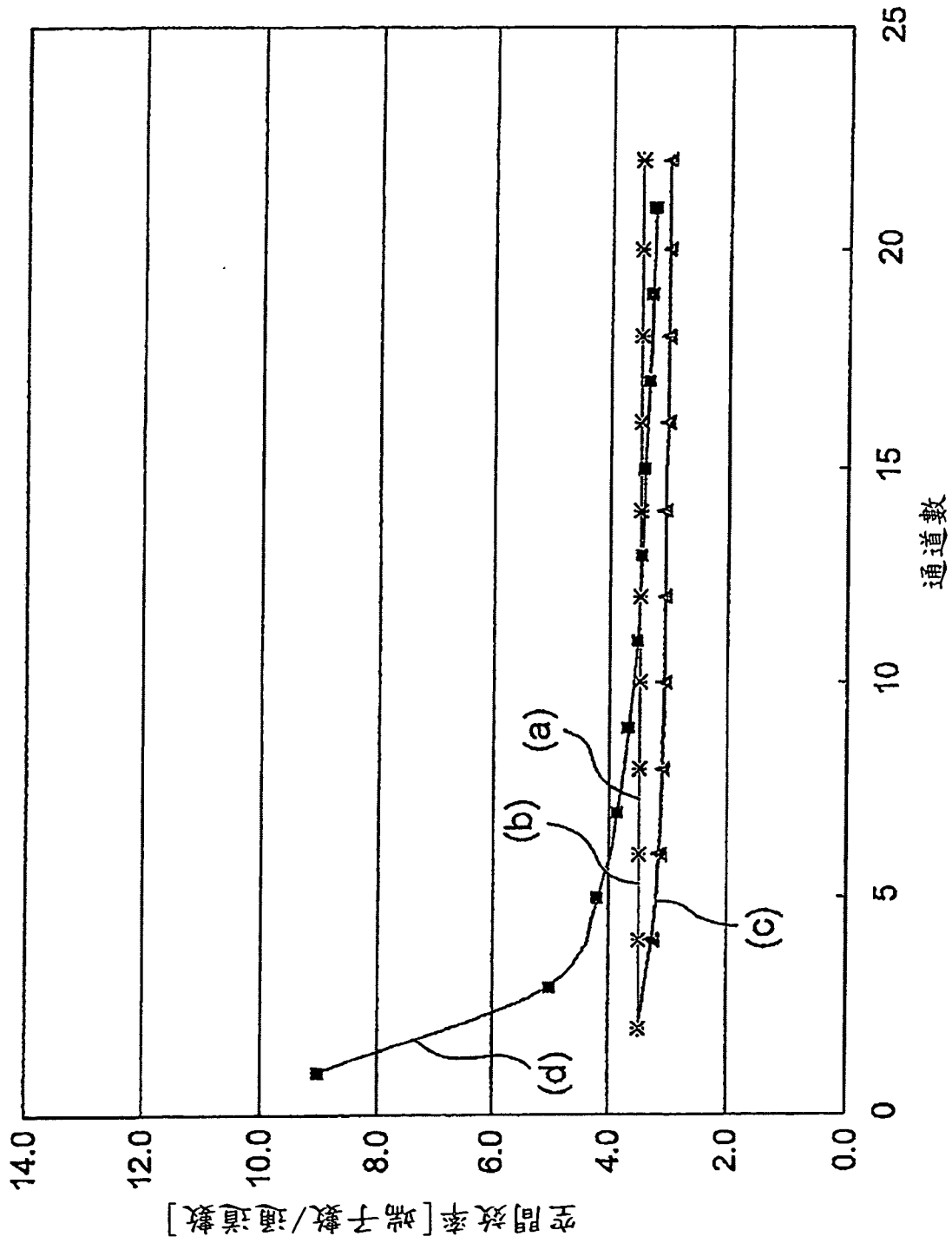
第 6 圖



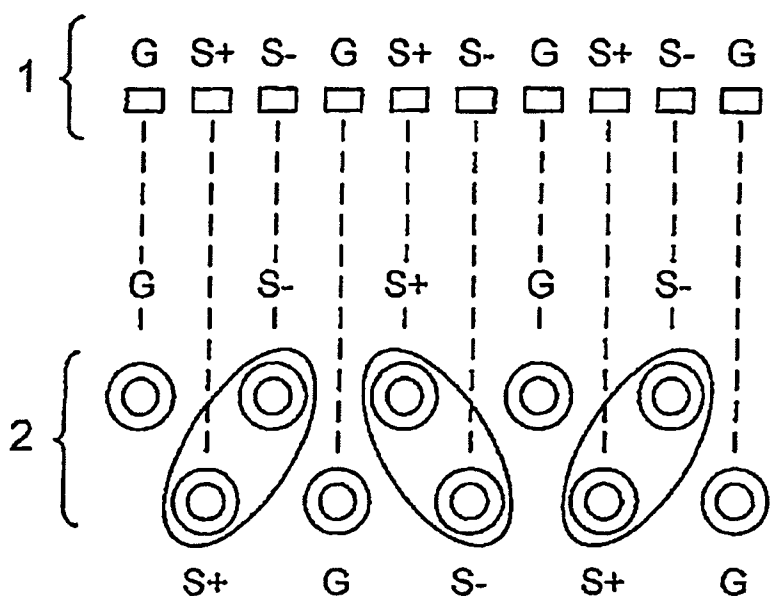
第 7 圖



第 8 圖



第 9 圖



第 10 圖

