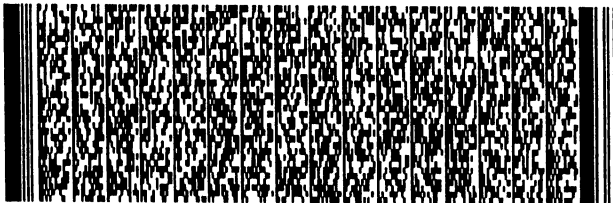


申請日期: 02.12.9	IPC分類 H01L 23/043
申請案號: 92134782	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	晶穴朝下型半導體封裝結構
	英文	Cavity down type semiconductor package
二、 發明人 (共4人)	姓名 (中文)	1. 楊清旭
	姓名 (英文)	1. Yang, Ching-Hsu
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 台中市南屯區向心路63巷3號
	住居所 (英文)	1. No. 3, Lane 63, Siangsin S. Rd., Nantun District, Taichung City 408, Taiwan (R.O.C.)
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或姓名 (英文)	1. Advanced semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 高雄市楠梓加工出口區經三路26號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英文)	1. No. 26, Chin 3rd Rd., Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Jason Chang

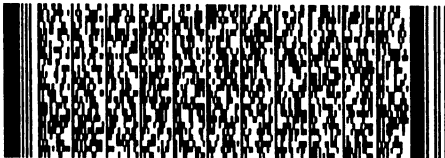


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	2. 黃鴻垣
	姓名 (英文)	2. Huang , Hong-Yuan
	國籍 (中英文)	2. 中華民國 TW
	住居所 (中文)	2. 高雄縣鳳山市經武路300巷25號
	住居所 (英文)	2. No. 25, Lane 300, Jingwu Rd., Fengshan City, Kaohsiung, Taiwan 830, R. O. C.
三、 申請人 (共1人)	名稱或姓名 (中文)	
	名稱或姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	

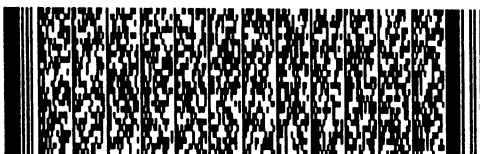


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	3. 莊信福
	姓名 (英文)	3. Chuang , Hsin-Fu
	國籍 (中英文)	3. 中華民國 TW
	住居所 (中文)	3. 高雄縣橋頭鄉仕豐路六合巷33號
	住居所 (英文)	3. No. 33, Lane Liouhe, Shihfong Rd., Ciaotou Township, Kaohsiung County 825, Taiwan (R. O. C.)
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	

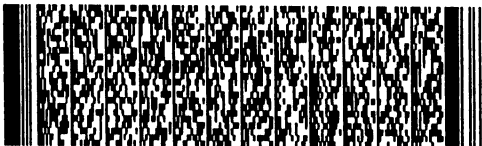


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	4. 張志煌
	姓名 (英文)	4. Chang , Chih-Huang
	國籍 (中英文)	4. 中華民國 TW
	住居所 (中文)	4. 台南縣永康市西勢路158巷11號
	住居所 (英文)	4. No. 11, Lane 158, Sishih Rd., Yongkang City, Tainan County 710, Taiwan (R. O. C.)
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



一、本案已向

國家(地區)申請專利 申請日期 案號 主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關於一種半導體封裝結構，特別係有關於一種增進散熱片與基板貼合能力之散熱型晶穴朝下型半導體封裝結構。

【先前技術】

習知散熱式晶穴朝下型球格陣列封裝結構

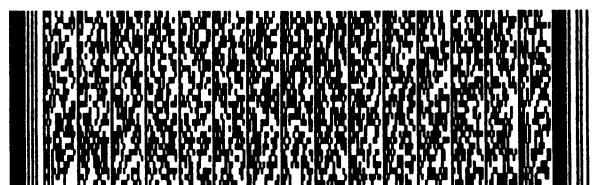
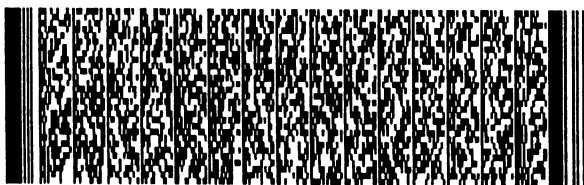
(Thermally enhanced BGA package) 係具有良好散熱性與較短電性導接路徑，一具有開口之基板係貼設在一散熱片上，而一晶片係容納於該基板之開口內，該基板之一表面係與該散熱片黏著，該基板之另一表面係設有錫球，如美國專利公告編號第2002/0195721號與美國專利第6057601號均揭示有習知之晶穴朝下型球格陣列封裝結構。

習知適用於晶穴朝下型球格陣列封裝結構之基板係在錫球接合表面與散熱片貼合表面均形成有一防錫層

(solder mask layer)，該防錫層係用以保護基板內線路不被外來錫膏 (solder paste) 或塵粒污染，但該防錫層係與散熱片之黏著力不佳，在長時間溫度昇降變化下操作，該基板與該散熱片容易在黏著後再分離或是其黏著界面被水氣入侵，影響產品之信賴度，若僅簡單增加在該基板與該散熱片之間樹脂黏著層之厚度，又將使得該基板對該散熱片之導熱性變差且封裝總體厚度變得更厚。

【發明內容】

本發明之主要目的係在於提供一種晶穴朝下型半導體



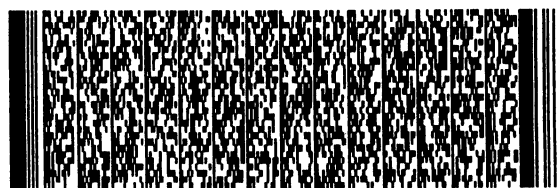
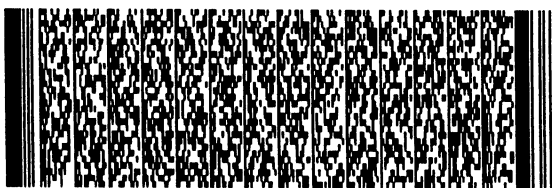
五、發明說明 (2)

封裝結構，其係包含有一散熱片與一具有開口之基板，以形成一容置晶片之晶穴，該基板對應於該散熱片之導熱面係形成有一金屬覆蓋層，其係與該散熱片導熱連接，以取代習知基板之內面防銲層與內層接地層，達到增進基板結合、基板散熱與基板接地之功效。

本發明之次一目的係在於提供一種晶穴朝下型半導體封裝結構，利用該基板之貫通孔電性連接至該基板之金屬覆蓋層，該金屬覆蓋層係形成於對應於該散熱片之基板導熱面，以簡化習知接地板之構件。

本發明之再一目的係在於提供一種適用於晶穴朝下型半導體封裝結構之基板，其對應於一散熱片之導熱面係形成有一金屬覆蓋層，如電鍍層、濺鍍層與金屬箔壓合層等，作為該基板之顯露接地層，並取代習知之基板防銲層，以增進該基板對該散熱片之導熱、結合與接地性能。

依本發明之晶穴朝下型半導體封裝結構，主要包含有一散熱片、一基板、一晶片及一封膠體，該基板係具有一外接合面、一導熱面及一開口，其中該外接合面係形成有一防銲層以及複數個顯露於該防銲層之連接墊，該導熱面係形成有一金屬覆蓋層，該基板之導熱面係貼設於該散熱片之第一表面，使得該金屬覆蓋層與該散熱片導熱連接，由該基板之開口與該散熱片形成一容晶穴，該晶片係容置於該基板之開口且該晶片之背面係貼設於該散熱片，該晶片之主動面形成有複數個銲墊，其係電性連接至該基板之連接墊，該封膠體係形成於該基板之開口並包覆該晶片，



五、發明說明 (3)

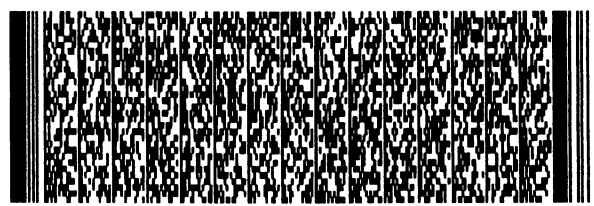
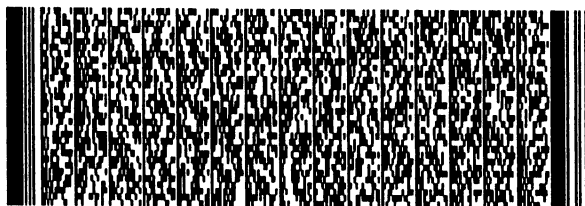
故該基板在導熱面上形成之金屬覆蓋層係可作為基板之表面保護層、表面黏著層、導熱層與接地層，增進該基板與該散熱片之結合、該基板之導熱與電氣性能。

【實施方式】

參閱所附圖式，本發明將列舉以下之實施例說明。

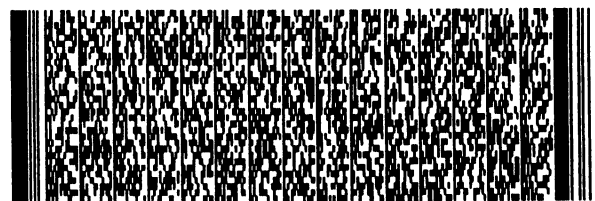
依據本發明之一具體實施例，請參閱第1及2圖，一種晶穴朝下型半導體封裝結構主要包含有一散熱片10、一基板20、一晶片40及一封膠體60，該散熱片10係由具有良好導熱性之金屬所製成，該散熱片10係具有一第一表面11及一第二表面12，該散熱片10之第一表面11係可供該基板20與該晶片40之貼設，該散熱片10之該第二表面12係作為該半導體封裝結構之散熱面，在本實施例中，該第二表面12係可形成有導熱鰭13〔heat fin〕，以增加散熱面積。

該基板20係貼設在該散熱片10，該基板20係為具有電路結構之基板，例如印刷電路板、陶瓷電路板、可撓性基板等等，以電性導接該晶片40，在本實施例中，該基板20係以增層式多層印刷電路板〔build up PCB〕示意之，如第2圖所示，其係包含有一由玻璃纖維強化樹脂組成之核心層21、複數個以增層方法形成之介電層22以及適當之線路層23，該基板20係具有一外接合面24、一導熱面25及一開口26，其中，由該基板20之開口26與該散熱片10之第一表面11組合形成一可容置該晶片40之容晶穴，該基板20之外接合面24係作為對外電性連接之表面接合面，該外接合面24係形成有一防銲層31〔solder mask layer〕以及複



五、發明說明 (4)

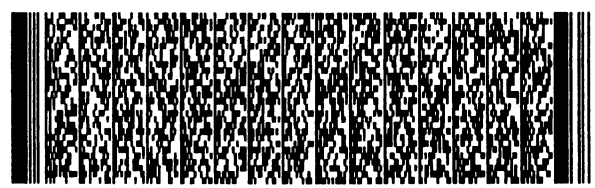
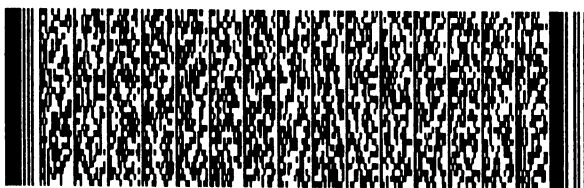
數個顯露於該防銲層31之連接墊27與內指端28，在本實施例中，該些內指端28係排列於該開口26周邊並以該基板20之線路電性連接至對應之該些連接墊27，以供電性連接該晶片40，該些內指端28亦可形成於該基板20之缺口內層〔圖未繪出〕，而該些連接墊27係格狀陣列〔grid array〕形成在該外接合面24，可供在晶片封裝之後接合銲球70或其它電性接合元件，該基板20之導熱面25係形成有一金屬覆蓋層32，該金屬覆蓋層32係選自於電鍍層、濺鍍層與金屬箔壓合層之其中之一，如銅鋁或鎳金材料，以全面覆蓋該導熱面25為較佳，在本實施例中，該基板20之導熱面25係貼設於該散熱片10之第一表面11周邊，例如以薄薄一層之銲膏、銀膠或不導電膠達到該基板20之該金屬覆蓋層32係與該散熱片10之機械黏著或共晶接合，使得該金屬覆蓋層32係與該散熱片10導熱連接，以作為該基板20在該導熱面25之表面保護層、表面黏著層與表面導熱層，因此，本發明之基板20係可適用於晶穴朝下型半導體封裝結構，形成於該基板20之導熱面25之金屬覆蓋層32係用以貼設該散熱片10，以取代習知基板結合散熱片之防銲層，以達到增進該基板20與該散熱片10之黏著與導熱連接之功效。此外，由於覆蓋於該導熱面25之金屬覆蓋層32係可作為該基板20之顯露接地層〔ground layer〕，可不需要額外於該基板20之內層設計出具有訊號絕緣開孔之內層接地層，並且該基板20係具有至少一貫通孔29，其係電性連接至該金屬覆蓋層32。



五、發明說明 (5)

該晶片40係具有一主動面41及一背面42，該晶片40之主動面41形成有複數個鉀墊43，該晶片40係容置於該基板20之開口26且該晶片40之背面42係以黏著材料〔圖未繪出〕貼設於該散熱片10之第一表面11中央，利用複數個鉀線50或是習知電性連接元件連接該晶片40之鉀墊43與該基板20之內指端28，使得該晶片40電性導接至該基板20之連接墊27，在本實施例中一接地鉀線51係將該晶片40之接地鉀墊〔圖未繪出〕經由該散熱片10電性導接至該基板20之貫通孔29與該金屬覆蓋層32。而該封膠體60係形成於該基板20之開口26，以包覆該晶片40與該些鉀線50，較佳地，可在該基板20之外接合面24之連接墊27植接上複數個鉀球70，以製造晶穴朝下型球格陣列封裝結構，因此，依據本發明，該基板20在該導熱面25上形成之金屬覆蓋層32係可作為該基板20之表面保護層、表面黏著層、導熱層與接地層，增進該基板20與該散熱片10之結合、該基板之導熱與電氣性能，增進晶穴朝下型半導體封裝結構之散熱片黏著、基板導熱與產品信賴度。

本發明之保護範圍當視後附之申請專利範圍所界定者為準，任何熟知此項技藝者，在不脫離本發明之精神和範圍內所作之任何變化與修改，均屬於本發明之保護範圍。



圖式簡單說明

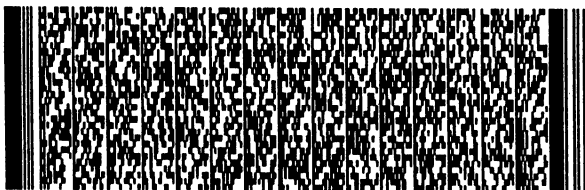
【圖式簡單說明】

第1 圖：依據本發明，一種晶穴朝下型半導體封裝結構之截面示意圖；及

第2 圖：依據本發明，該晶穴朝下型半導體封裝結構之局部截面示意圖。

元件符號簡單說明：

10	散熱片	11	第一表面	12	第二表面
13	導熱緒				
20	基板	21	核心層	22	介電層
23	線路層	24	外接合面	25	導熱面
26	開口	27	連接墊	28	內指端
29	貫通孔	31	防銲層	32	金屬覆蓋層
40	晶片	41	主動面	42	背面
43	銲墊				
50	銲線	51	接地銲線	60	封膠體
70	銲球				



四、中文發明摘要 (發明名稱：晶穴朝下型半導體封裝結構)

一種晶穴朝下型半導體封裝結構，其主要包含有一散熱片、一基板及一晶片，該基板係具有一外接合面、一對應之導熱面及一開口，該導熱面係貼設於該散熱片，該晶片係貼設於該散熱片且容置在該基板之開口內並與該基板電性連接，其中該基板係包含有一形成於該導熱面之金屬覆蓋層，以增進該基板與該散熱片之黏著、導熱及電氣特性。

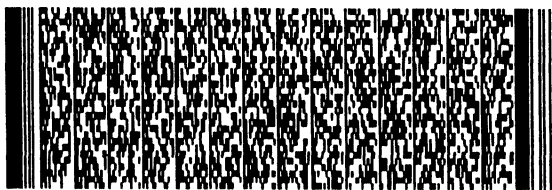
伍、(一)、本案代表圖為：第__1__圖

(二)、本案代表圖之元件代表符號簡單說明：

10	散熱片	11	第一表面	12	第二表面
13	導熱鰭				
20	基板	24	外接合面	25	導熱面
26	開口	27	連接墊	28	內指端

六、英文發明摘要 (發明名稱：Cavity down type semiconductor package)

A cavity down type semiconductor package mainly comprises a heat spreader, a substrate and a chip. The substrate has an outer connecting surface, an opposing heat conducting surface and an opening. The heat conducting surface is attached to the heat spreader. The chip is disposed on the heat spreader and accommodated in the opening of the substrate and electrically

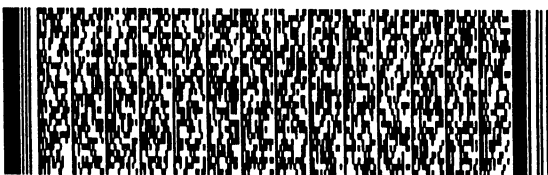


四、中文發明摘要 (發明名稱：晶穴朝下型半導體封裝結構)

29	貫通孔	31	防銲層	32	金屬覆蓋層
40	晶片	41	主動面	42	背面
43	銲墊				
50	銲線	51	接地銲線	60	封膠體
70	銲球				

六、英文發明摘要 (發明名稱：Cavity down type semiconductor package)

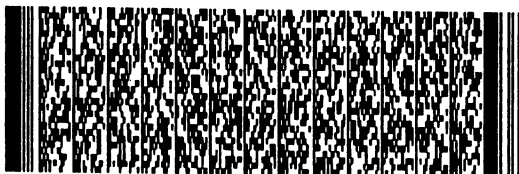
connects with the substrate. The substrate includes a metal cover layer on the heat conducting surface to improve adhesion, heat conductivity and electrical function between the substrate and the heat spreader.



六、申請專利範圍

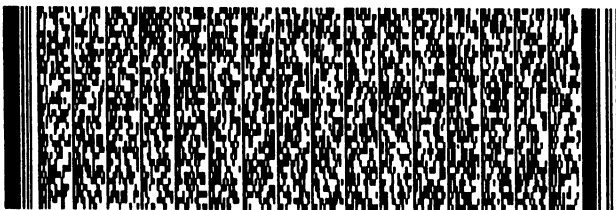
【申請專利範圍】

- 1、一種晶穴朝下型半導體封裝結構，包含：
 - 一散熱片，其係具有一第一表面及一第二表面；
 - 一基板，其係具有一外接合面、一導熱面及一開口，其中該外接合面係形成有一防銲層以及複數個顯露於該防銲層之連接墊，該導熱面係形成有一金屬覆蓋層，該基板之導熱面係以該金屬覆蓋層貼設於該散熱片之第一表面，使得該金屬覆蓋層係與該散熱片導熱連接；
 - 一晶片，其係具有一主動面及一背面，該晶片係容置於該基板之開口，且該晶片之背面係貼設於該散熱片之第一表面，該晶片之主動面形成有複數個銲墊，其係電性連接至該基板之連接墊；及
 - 一封膠體，其係形成於該基板之開口並包覆該晶片。
- 2、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其中該基板係具有至少一貫通孔，其係電性連接至該金屬覆蓋層。
- 3、如申請專利範圍第2項所述之晶穴朝下型半導體封裝結構，其中該基板之金屬覆蓋層係為接地層。
- 4、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其另包含有複數個銲線，其係電性連接該晶片之銲墊至該基板。
- 5、如申請專利範圍第1或4項所述之晶穴朝下型半導體封裝結構，其另包含有至少一接地銲線，其係電性連接該晶片之接地銲墊至該金屬覆蓋層。



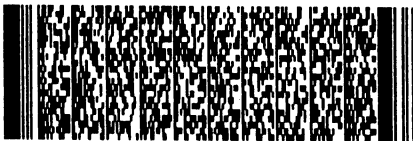
六、申請專利範圍

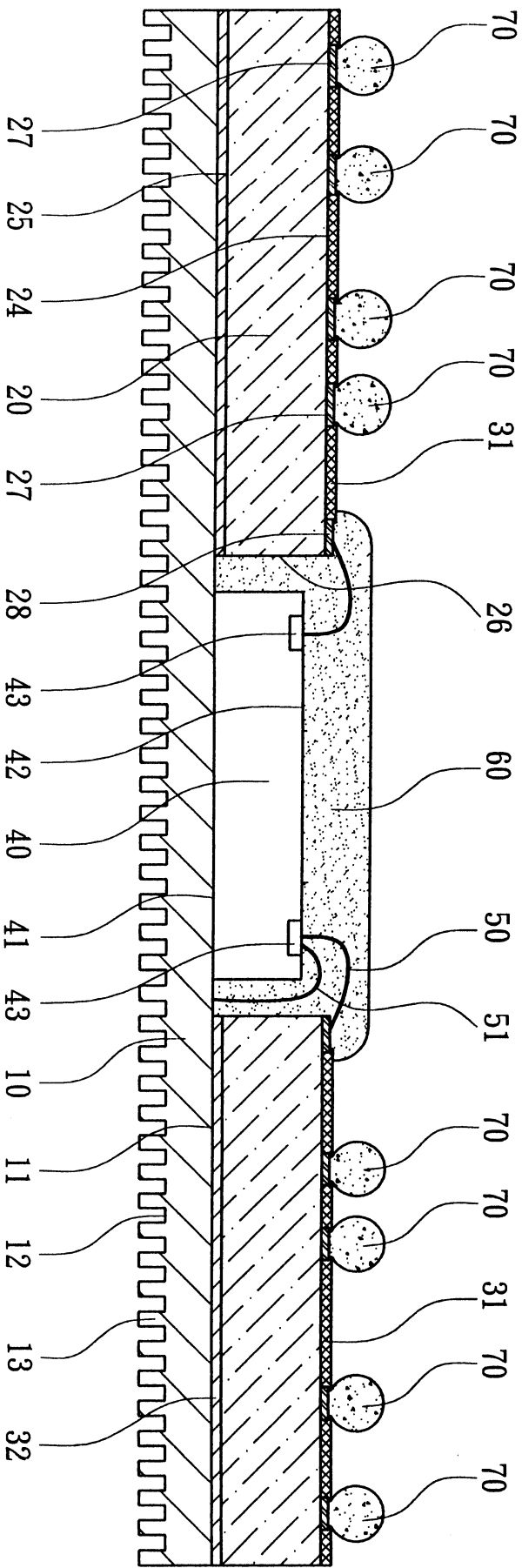
- 6、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其另包含有複數個錒球，其係植接於該基板之連接墊。
- 7、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其中該散熱片之第二表面係形成有導熱緒。
- 8、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其中該金屬覆蓋層係選自於電鍍層、濺鍍層與金屬箔壓合層之其中之一。
- 9、如申請專利範圍第1項所述之晶穴朝下型半導體封裝結構，其中該金屬覆蓋層係為一銅層。
- 10、一種適用於晶穴朝下型半導體封裝結構之基板，其係具有一外接合面、一導熱面及一開口，其中該外接合面係形成有一防錒層以及複數個顯露於該防錒層之連接墊，該導熱面係形成有一顯露之金屬覆蓋層，以供貼設一散熱片。
- 11、如申請專利範圍第10項所述之適用於晶穴朝下型半導體封裝結構之基板，其中該基板係具有至少一貫通孔，其係電性連接至該金屬覆蓋層。
- 12、如申請專利範圍第11項所述之適用於晶穴朝下型半導體封裝結構之基板，其中該基板之金屬覆蓋層係為接地層。
- 13、如申請專利範圍第10項所述之適用於晶穴朝下型半導體封裝結構之基板，其中該金屬覆蓋層係選自於電鍍層、濺鍍層與金屬箔壓合層之其中之一。



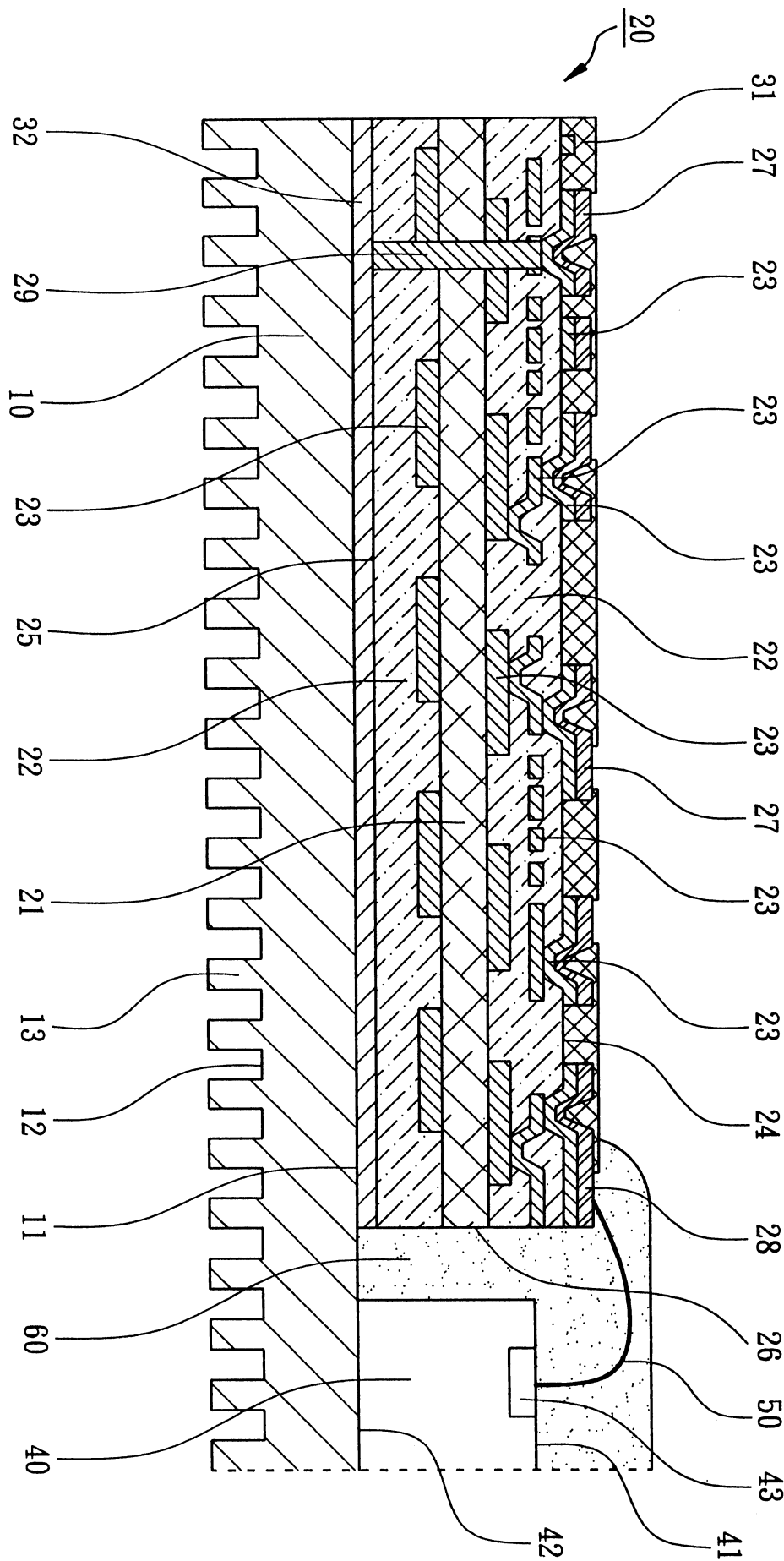
六、申請專利範圍

14、如申請專利範圍第10項所述之晶穴朝下型半導體封裝結構，其中該金屬覆蓋層係為一銅層。





第 1 圖



第 2 圖