



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1345222 A1

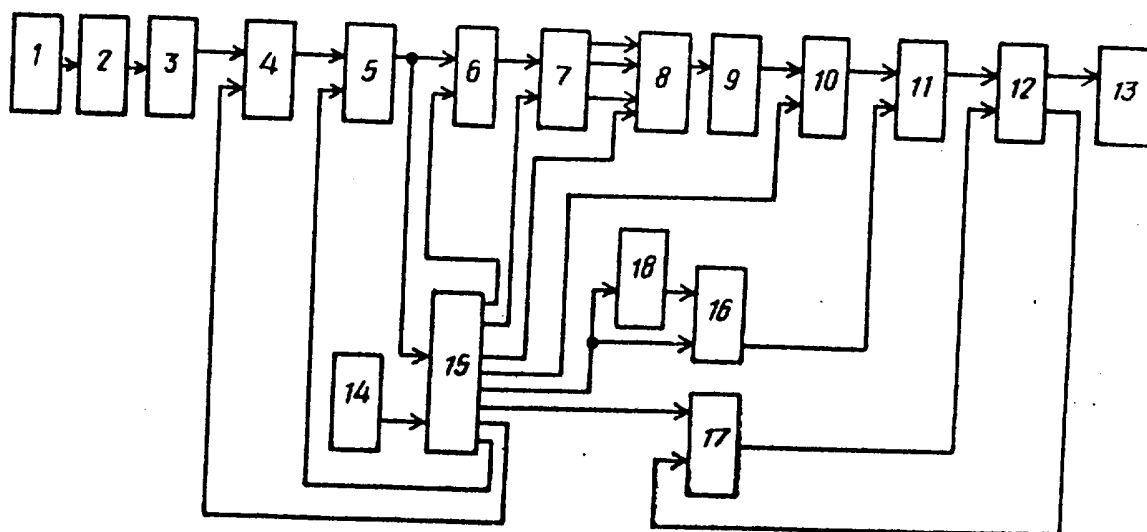
(51)4 G 07 C 5/08

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 4081946/24-24
(22) 26.06.86
(46) 15.10.87. Бюл. № 38
(71) Институт технической кибернети-
ки АН БССР
(72) В.И.Петько, В.Е.Куконин
и П.М.Чеголин
(53) 681.178 (088.8)
(56) Авторское свидетельство СССР
№ 796880, кл. G 07 C 5/08, 1979.
Авторское свидетельство СССР
№ 1123042, кл. G 07 C 5/08, 1984.
(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ РАБОТЫ
ТРАНСПОРТНОГО СРЕДСТВА
(57) Изобретение относится к вычис-
лительной технике и может быть ис-
пользовано для экспресс-анализа про-
цессов, протекающих в узлах и дета-
лях транспортного средства во время
дорожных или стендовых испытаний.

Целью изобретения является повышение
точности устройства. Устройство со-
держит датчик 1, первый усилитель 2,
частотный фильтр 3, второй усилитель
4, аналого-цифровой преобразователь
5, регистр 6 сдвига, блок 7 дискрет-
ного преобразования Фурье, коммута-
тор 8, квадратор 9, сумматор 10, ум-
ножитель 11, арифметический блок
12, блок 13 индикации, генератор 14
импульсов, блок 15 управления, опе-
ративное запоминающее устройство 16,
программный блок 17, блок 18 ввода
весовых коэффициентов. Повышение
точности обеспечивается возможностью
повышения крутизны спада амплитудно-
частотной характеристики цифрового
фильтра без увеличения аппаратурных
затрат за счет увеличения длины ис-
следуемой реализации. 1 з.п. ф-лы,
2 ил.



Фиг. 1

(19) SU (11) 1345222 A1

Изобретение относится к вычислительной технике и может быть использовано для экспресс-анализа процессов, протекающих в узлах и деталях транспортного средства во время дорожных или стендовых испытаний.

Цель изобретения - повышение точности устройства за счет использования дискретного преобразования Фурье.

На фиг.1 приведена блок-схема устройства; на фиг.2 - функциональная схема блока управления.

Устройство содержит датчик 1, первый усилитель 2, частотный фильтр 3, второй усилитель 4, аналого-цифровой преобразователь 5, регистр 6 сдвига, блок 7 дискретного преобразования Фурье, коммутатор 8, квадратор 9, сумматор 10, умножитель 11, арифметический блок 12, блок 13 индикации, генератор 14 импульсов, блок 15 управления, оперативное запоминающее устройство (ОЗУ) 16, программный блок 17, блок 18 ввода весовых коэффициентов.

Блок 15 управления содержит первый элемент И 19, первый элемент ИЛИ 20, реверсивный счетчик 21, блок 22 элементов задержки, первый, второй, третий и четвертый элементы 23-26 задержки, первый и второй переключатели 27 и 28, делитель 29 частоты, источник опорного напряжения (на фиг.2 не показан) с клеммами 30 и 31, пятый элемент 32 задержки, третий переключатель 33, счетчик 34, постоянное запоминающее устройство (ПЗУ) 35, шестой и седьмой элементы 36 и 37 задержки, второй элемент И 38, четвертый переключатель 39, второй элемент ИЛИ 40, восьмой элемент 41 задержки.

Блок 7 дискретного преобразования Фурье позволяет проводить дискретное преобразование Фурье в реальном масштабе времени, т.е. он производит дискретное преобразование Фурье за время между дискретными отсчетами исследуемого процесса.

Коммутатор 8, сумматор 10, квадратор 11 и оперативное запоминающее устройство 16 могут быть выполнены на интегральных схемах различной степени интеграции. В качестве устройства 18 ввода весовых коэффициентов служит фотосчитывающее устройство, например FS 1501.

Устройство работает следующим образом.

При проведении испытаний аналоговый сигнал с выхода датчика 1 поступает на вход первого усилителя 2, где происходит предварительное усиление. Затем усиленный сигнал поступает на вход частотного фильтра 3 предварительной выборки. Этот фильтр ограничивает спектр выходного сигнала, что необходимо для преобразования сигнала в цифровую форму без искажения, вызываемых эффектом наложения. Ограниченный по частоте сигнал поступает на второй усилитель 4. На последнем блок 15 управления устанавливает наибольший коэффициент усиления, при котором напряжение на выходе второго усилителя 4 не превышает по абсолютной величине наибольшее значение сигнала, преобразуемого аналого-цифровым преобразователем 5. Коэффициент усиления второго усилителя 4 выбирается из чисел ряда 2^n , где $n=0; \pm 1; \pm 2; \pm 3$ и т.д. Частота работы аналого-цифрового преобразователя 5 в соответствии с теоремой отсчетов превышает максимальную частоту на выходе фильтра 3 более, чем в два раза.

Цифровой код с выхода аналого-цифрового преобразователя 5 поступает на вход регистра 6 сдвига и на вход блока 15 управления. Если цифровой код на выходе аналого-цифрового преобразователя 5 превышает верхнюю пороговую величину, заданную в блоке 15 управления, что говорит о слишком большой величине сигнала на выходе второго усилителя 4, то блок 15 вырабатывает сигнал, по которому уменьшается величина коэффициента усиления во втором усилителе 4. Аналогичным образом производится увеличение коэффициента усиления при величине цифрового кода на выходе аналого-цифрового преобразователя 5, меньшей установленного нижнего порогового значения, заданного в блоке 15. Таким образом, поддерживается оптимальный уровень сигнала на входе аналого-цифрового преобразователя 5.

Код текущего значения коэффициента усиления второго усилителя из блока 15 поступает в регистр 6 сдвига, который производит соответствующий

сдвиг поступающего из аналого-цифрового преобразователя 5 числа. Тем самым производится восстановление исходного сигнала, который был искажен за счет усиления вторым усилителем 4.

Сигнал с выхода регистра 6 сдвига поступает на вход блока 7 дискретного преобразования Фурье, который осуществляет вычисление действительных a_i и мнимых b_i коэффициентов Фурье. Числа, равные значениям a_i и b_i , через коммутатор 8 подаются на квадратор 9. С квадратора значения a_i^2 и b_i^2 , соответствующие i -м спектральным линиям, поступают на сумматор 10 и попарно складываются в нем. Полученные суммы $(a_i^2 + b_i^2)$ представляют собой мощности P_i спектральных линий.

Значения P_i с помощью умножителя 11 умножаются на весовые коэффициенты C_i , которые поступают из ОЗУ 16. Значения C_i , являющиеся ординатами квадрата амплитудно-частотной характеристики (т.е. ординатами мощностей характеристики) эквивалентного фильтра, предварительно заполняются в ОЗУ 16 оператором с помощью блока 18 ввода весовых коэффициентов. Полученные значения взвешенных мощностей спектральных линий $C_i P_i$ поступают на арифметический блок 12, где по командам программного блока 17 производится обработка поступающей информации.

В случае, если необходимо получить мощность процесса в определенной полосе частот, то производится сложение взвешенных значений мощностей спектральных линий, попадающих в данную полосу частот, т.е. вычисляется значение $\sum_{i=1}^K C_i P_i$, где K - количество спектральных линий, попадающих

в заданную полосу частот. Если требуется определить среднеквадратическое значение процесса в полосе частот, то вычисляется значение $\sqrt{\sum_{i=1}^K C_i P_i}$.

Результаты обработки по каждой частотной полосе заносятся во внутренние регистры общего назначения блока 12. Вывод результатов измерений осуществляется поочередно для каждой полосы частот. С этой целью производится подача соответствующих сигналов из блока 15 управления в программный блок 17, который управляет выво-

дом информации из регистров общего назначения блока 12 на блок 13 индикации. Генератор 14 (таймер) посылает в блок 15 импульсные отметки времени, определяет продолжительность измерения и соответственно число дискретных отсчетов измерений.

Функционирование блока 15 управления показано с режима записи коэффициентов с устройства 18 ввода. В этом режиме переключатели 28 и 39 ставятся в положение "Запись", переключатель 27 - в положение "Стоп", а переключатель 33 может находиться в любом из двух положений. При этом из генератора 14 импульсов (таймера) через второй вход блока 15 управления поступает импульсная последовательность частоты f_i . Она проходит через переключатель 28, схему ИЛИ 40 и далее на счетный вход кольцевого счетчика 34. Рассмотрим прохождение одного из импульсов этой последовательности. Поступивший на счетный вход счетчика 34 импульс увеличивает хранящийся в нем код на единицу. С выхода счетчика 34 числовой код поступает на адресные входы АО-АК ПЗУ 35. Кроме того, импульс поступает на вход элемента 37 задержки, величина t_{30A} , которого равна времени срабатывания счетчика 34.

С выхода элемента 37 импульс подается на тактовый вход С считывания ПЗУ 35 синхронно с поступлением информации на адресные входы последнего. В управляющем слове L , получаемом на выходе ПЗУ 35, устанавливается адресный код для ОЗУ 16 по каналам $1, 2, \dots, I$. С выхода элемента 37 задержки импульс поступает на вход элемента 41 задержки, величина t_{30A2} , которого равна времени срабатывания ПЗУ-35.

С выхода элемента 41 импульс поступает на второй вход схемы И 38, на первый вход которой подается $i+1$ выход числового поля L ПЗУ 35, который затем как строб передается на восьмую выходную шину устройства 15 управления. Кроме того, на эту же шину по $i+2$ -му каналу поступает разрешающий потенциал с переключателя 39. По последнему включается устройство 18 ввода коэффициентов, а по синхроимпульсу $i+1$ считываются значения коэффициента с

носителя устройства 18 и передаются по адресу $\{1, 2, \dots, i\}$ в ОЗУ 16. После этого устройство готово к обработке входного сигнала. Переключатель 39 ставится в положение "Чтение", отключая тем самым блок 18 ввода коэффициентов.

Переключатель 33 устанавливается в положение "Измерение", обеспечивающее подачу на шину потенциала логической единицы. При включении режима "Пуск" переключателем 27 из генератора 14 импульсов через второй вход блока 15 начинает поступать импульсная последовательность частоты f_1 . Она подается на делитель 29 частоты и на четвертую шину магистрали с четвертого выхода блока 15, который идет к программному блоку 17.

С первого выхода делителя 29 частоты импульсная последовательность частоты f_2 поступает через шину второго выхода на аналого-цифровой преобразователь 5, синхронизируя выдачу с его выхода числового значения сигнала, в схему регулировки усиления, на $m+1$ -ые входы элементов И 19, ИЛИ 20 и через элемент 24 задержки - на шину пятого выхода. С второго выхода делителя 29 частоты импульсы с частотой f_3 поступают через соответствующие элементы 25 и 26 задержки к магистралям четвертого и пятого выходов, подключенным к программному блоку 17 и блоку 7 дискретного преобразования Фурье.

Величины задержек элементов 25 и 26 выбраны таким образом, чтобы синхронизировать выполнение операций соответствующими блоками устройства к моменту поступления очередного отсчета на их вход. Импульсы частоты f_1 поступают, кроме того, к программному блоку 17 через шину четвертого выхода, инициируя в последнем смену адресов в регистре адреса и выдачу последовательности микрокоманд и синхросигналов, определяющих обработку информации в блоке 12. Коэффициент деления частоты $K_1 = f_1/f_3$ равен максимальному числу команд, которые должны быть использованы в блоке 12, а отношение $K_2 = f_3/f_2$ равно числу импульсов (синхросигналов), необходимых для получения с выхода блока 7 дискретного преобразования Фурье отсчетов отфильтрованных составляющих во всех диапазонах анализа

для одного дискретного входного значения.

Импульсы с частотой f_3 с выхода элемента 26 задержки поступают через элемент 32 задержки к шестой выходной магистрали, а с нее - к коммутатору 8, непосредственно на второй вход элемента ИЛИ 40 и через него - на счетный вход счетчика 34 и на вход элемента 37 задержки. Формирование адресного кода и строб-импульса на выходной восьмой магистрали аналогично. Разница состоит в том, что $i+2$ канал выключает из работы блок 18 и устанавливает режим чтения в ОЗУ 16. С выхода элемента 32 задержки импульсы с частотой f_3 поступают на вход элемента 36 задержки, с его выхода - на управляющий вход сумматора 10, накапливающего попарно числовые значения с выхода квадратора 9. Величины задержек элементов 32 и 36 выбраны таким образом, чтобы синхронизировать выполнение операций соответствующими блоками устройства к моменту поступления очередного синхросигнала на их вход.

По окончании режима измерения переключатель 27 устанавливается в положение "Стоп", а переключатель 28 - в положение "Чтение". Поступление импульсной последовательности частоты f_1 в блок 15 прекращается. Затем производится вывод результатов измерения на индикацию. Для этого переключатель 33 устанавливается в положение "Вывод результата", что приводит к понижению уровня на шине четвертого выхода. Переключателем 27 задается режим "Пуск". В данном случае программный блок 17 генерирует на блок 12 серию микрокоманд вывода информации. По окончании вывода на переключателе 27 задается режим "Стоп". Устройство готово к выполнению нового этапа измерений.

Управление коэффициентом усиления второго усилителя 4 происходит следующим образом.

Значения m -старших разрядов числового кода с выхода преобразователя 5 через первый вход поступают на многовыходные элементы И 19 и ИЛИ 20. Если значения этих разрядов равны единице, что говорит о приближении величины сигнала к верхней границе диапазона преобразователя 5, то очередной импульс, поступающий

с выхода элемента 24 задержки на $n+1$ -й вход элемента И 19, пропускается элементом и, поступив на вход вычитания счетчика 21, уменьшает значение, зафиксированное в нем, на единицу. Уменьшенный код с выхода счетчика 21 через второй выход поступает в усилитель 4 и вызывает в нем уменьшение коэффициента усиления. Аналогичным образом происходит увеличение коэффициента усиления второго усилителя 4, если код числа на выходе преобразователя 5 содержит "0" в старших разрядах, т.е. если сигнал имеет слишком малую величину. Код коэффициента усиления с выхода счетчика 21 поступает через блок 22 элементов задержки в магистраль пятого выхода, задавая регистру 6 сдвига количество сдвигов, которое надо выполнить над отсчетом сигнала с выхода преобразователя 5 для восстановления истинного значения числа.

Таким образом, введение блока дискретного преобразования Фурье, коммутатора, сумматора, умножителя, блока ввода весовых коэффициентов и оперативного запоминающего устройства с соответствующими связями позволяет расширить функциональные возможности и повысить точность известного устройства. Повышение точности обеспечивается повышением крутизны спада АЧХ без увеличения аппаратных затрат, за счет увеличения длины исследуемой реализации.

Ф о р м у л а и з о б р е т е н и я

1. Устройство для контроля работы транспортного средства, содержащее датчик, выход которого через последовательно соединенные первый усилитель и частотный фильтр подключен к первому входу второго усилителя, выход которого соединен с первым входом аналого-цифрового преобразователя, выход которого подключен к первому входу блока управления и к первому входу регистра сдвига, генератор импульсов, выход которого соединен с вторым входом блока управления, первый, второй, третий и четвертый выходы блока управления подключены соответственно к второму входу второго усилителя, к второму входу аналого-цифрового преобразователя, к второму

входу регистра сдвига и к первому входу программного блока, выход которого соединен с первым входом арифметического блока, выходы которого подключены соответственно к входу блока индикации и к второму входу программного блока, и квадратор, отличающееся тем, что, с целью повышения точности устройства, в него введены блок дискретного преобразования Фурье, коммутатор, сумматор, умножитель, оперативное запоминающее устройство, блок ввода весовых коэффициентов, выход регистра сдвига соединен с первым входом блока дискретного преобразования Фурье, выходы которого подключены к информационным входам коммутатора, выход которого соединен с входом квадратора, выход которого подключен к первому входу накапливающего сумматора, выход которого соединен с первым входом умножителя, выход которого подключен к второму входу арифметического блока, пятый, шестой и седьмой выходы блока управления соединены соответственно с вторым входом блока дискретного преобразования Фурье, с управляющим входом коммутатора, с вторым входом сумматора, восьмой выход блока управления подключен к первому входу оперативного запоминающего устройства и к блоку ввода весовых коэффициентов, выход которого соединен с вторым входом оперативного запоминающего устройства, выход которого подключен к второму входу умножителя.

2. Устройство по п.1, отличающееся тем, что блок управления содержит переключатели, блок элементов задержки, делитель частоты, элементы задержки, реверсивный счетчик, источник опорного напряжения, элементы И и ИЛИ, счетчик и постоянное запоминающее устройство, выходы первого элемента И и первого элемента ИЛИ подключены соответственно к вычитающему и суммирующему входам реверсивного счетчика, выходы которого являются первым выходом блока управления и соединены с входами блока элементов задержки, выходы которого являются третьим выходом блока управления, выход первого переключателя подключен к входу делителя частоты, первый выход которого является вторым выходом блока управ-

ления и соединен с входом первого элемента задержки и через второй элемент задержки - с управляющими входами первых элементов И и ИЛИ, информационные входы которых являются первым входом блока управления, вторым входом которого являются первые входы первого и второго переключателей, второй выход делителя частоты подключен к входам третьего и четвертого элементов задержки, выход которого соединен с первым входом второго элемента ИЛИ и через пятый элемент задержки - с входом шестого элемента задержки, выход которого является седьмым выходом блока управления, выход второго переключателя подключен к второму входу второго элемента ИЛИ, выход которого соединен со счетным входом счетчика и через седьмой элемент задержки - с управляющим входом постоянного запоминающего устройства и входом восьмого

элемента задержки, выход которого подключен к первому входу второго элемента И, выходы счетчика соединены с адресными входами постоянного запоминающего устройства, первый выход которого подключен к второму входу второго элемента И, первые входы третьего и четвертого переключателей соединены с одной из клемм источника опорного напряжения, другая клемма которого подключена к вторым входам всех переключателей, выходы первого и третьего переключателей и третьего элемента задержки являются четвертым выходом блока управления, пятым выходом которого являются выходы первого и четвертого элементов задержки, выход пятого элемента задержки является шестым выходом блока управления, восьмым выходом которого являются вторые входы постоянного запоминающего устройства и выходы второго элемента И и четвертого переключателя.

