

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4833763号
(P4833763)

(45) 発行日 平成23年12月7日 (2011. 12. 7)

(24) 登録日 平成23年9月30日 (2011. 9. 30)

(51) Int. Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

W

H02M 3/155

F

請求項の数 12 (全 16 頁)

(21) 出願番号 特願2006-216119 (P2006-216119)
 (22) 出願日 平成18年8月8日 (2006. 8. 8)
 (65) 公開番号 特開2008-43104 (P2008-43104A)
 (43) 公開日 平成20年2月21日 (2008. 2. 21)
 審査請求日 平成20年11月26日 (2008. 11. 26)

(73) 特許権者 000005326
 本田技研工業株式会社
 東京都港区南青山二丁目1番1号
 (74) 代理人 100067356
 弁理士 下田 容一郎
 (74) 代理人 100094020
 弁理士 田宮 寛祉
 (72) 発明者 渡辺 康人
 埼玉県和光市中央1丁目4番1号 株式会
 社本田技術研究所内
 (72) 発明者 平川 三昭
 埼玉県和光市中央1丁目4番1号 株式会
 社本田技術研究所内

最終頁に続く

(54) 【発明の名称】 DC/DCコンバータの位相制御装置および位相制御用プログラム

(57) 【特許請求の範囲】

【請求項1】

低電圧側ポートと高電圧側ポートを有する昇圧型DC/DCコンバータに適用される位相制御装置であって、

前記DC/DCコンバータは、1次巻線と2次巻線が逆巻き結線に接続され、前記低電圧側ポートの正極端子に前記1次巻線と前記2次巻線の共通端子を接続する磁気相殺型の変圧器と、共通基準端子へ流れる前記1次巻線の通電を制御する第1スイッチ手段と、前記共通基準端子へ流れる前記2次巻線の通電を制御する第2スイッチ手段とを有し、

前記DC/DCコンバータの前記1次巻線と前記2次巻線のうち少なくとも一方に流れる電流を検出する電流検出手段と、

前記電流検出手段で検出された電流信号に基づき、前記第1スイッチ手段または前記第2スイッチ手段のオン切替時の前記電流信号において不連続に変化する段差部分の変化量が0または最小であるか否かを判定する判定手段と、

前記判定手段で判定された結果に基づき、前記変化量が0または最小でない場合、前記変化量が0または最小になるまで前記第1スイッチ手段と前記第2スイッチ手段のオン時間に係る位相を調整する位相調整手段と、

を有することを特徴とするDC/DCコンバータの位相制御装置。

【請求項2】

前記低電圧側ポートの正極端子に一端が接続されるインダクタを設け、このインダクタの他端に前記1次巻線と前記2次巻線の前記共通端子を接続することを特徴とする請求項

10

20

1 記載の DC / DC コンバータの位相制御装置。

【請求項 3】

前記電流検出手段から出力される電流信号が入力され、検出された電流の波形を表示する電流波形表示装置を備えることを特徴とする請求項 1 または 2 記載の DC / DC コンバータの位相制御装置。

【請求項 4】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

10

前記位相調整手段は、時間 A、B、D、E を一定に保持したまま時間 A 中に占める時間 C の相対的比率を増加または減少させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 5】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

20

前記位相調整手段は、時間 C を増加または減少させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 6】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

前記位相調整手段は、時間 A 中で C でない時間 (A - C) を減少または増加させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

30

【請求項 7】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

前記位相調整手段は、時間 C を増加または減少させることと、時間 A 中で C でない時間 (A - C) を減少または増加させることとを組み合わせることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

40

【請求項 8】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

前記位相調整手段は、時間 A、B、C、E を一定に保持したまま時間 B 中に占める時間 D の相対的比率を増加または減少させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 9】

50

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

前記位相調整手段は、時間 D を増加または減少させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 1 0】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

10

前記位相調整手段は、時間 B 中で D でない時間 (B - D) を減少または増加させることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 1 1】

前記第 1 スイッチ手段のオン時間を C、前記第 2 スイッチ手段のオン時間を D、前記第 1 スイッチ手段のオン動作の立上り縁から前記第 2 スイッチ手段のオン動作の立上り縁までの時間を A、前記第 2 スイッチ手段のオン動作の立上り縁から前記第 1 スイッチ手段のオン動作の立上り縁までの時間を B、時間 A と時間 B の和であるスイッチング時間を E とするとき、

20

前記位相調整手段は、時間 D を増加または減少させることと、時間 B 中で D でない時間 (B - D) を減少または増加させることとを組み合わせることにより位相調整を行うことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の DC / DC コンバータの位相制御装置。

【請求項 1 2】

低電圧側ポートと高電圧側ポートを有する、コンピュータによって制御される昇圧型 DC / DC コンバータであり、

前記 DC / DC コンバータは、1 次巻線と 2 次巻線が逆巻き結線に接続され、前記低電圧側ポートの正極端子に前記 1 次巻線と前記 2 次巻線の共通端子を接続する磁気相殺型の変圧器と、共通基準端子へ流れる前記 1 次巻線の通電を制御する第 1 スイッチ手段と、前記共通基準端子へ流れる前記 2 次巻線の通電を制御する第 2 スイッチ手段とを有し、

30

さらに、前記 DC / DC コンバータの前記 1 次巻線と前記 2 次巻線のうち少なくとも一方に流れる電流を検出する電流検出手段を備える前記 DC / DC コンバータの位相制御用プログラムであって、

前記コンピュータを、

前記電流検出手段で検出された電流信号に基づき、前記第 1 スイッチ手段または前記第 2 スイッチ手段のオン切換時の電流信号において不連続に変化する段差部分の変化量が 0 または最小であるか否かを判定する判定手段と、

前記判定手段で判定された結果に基づき、前記変化量が 0 または最小でない場合、前記変化量が 0 または最小になるまで前記第 1 スイッチ手段と前記第 2 スイッチ手段のオン時間に係る位相を調整する位相調整手段として機能させる、DC / DC コンバータの位相制御用プログラム。

40

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は DC / DC コンバータの位相制御装置および位相制御用プログラムに関し、特に、電気自動車等の電源部での使用に好適な DC / DC コンバータの位相制御装置および位相制御用プログラムに関する。

【背景技術】

50

【0002】

従来、様々な昇圧型DC/DCコンバータが提案されている（特許文献1、特許文献2等）。さらに最近では、特許文献3で提案される昇圧型のDC/DCコンバータも存在する（特許文献3の例えば図2）。

【0003】

特許文献3の図2に示されたDC/DCコンバータは、1次巻線L1と2次巻線L2が1つのコアに巻回されている。2つの巻線は逆巻き結線の構造で接続されている。

【0004】

特許文献3に記載されたDC/DCコンバータの回路構成と動作を図13と図14を参照して説明する。

10

【0005】

上記DC/DCコンバータ10は、入力側平滑コンデンサC1と、インダクタL0と、1次巻線L1と、2次巻線L2と、スイッチ素子SW1, SW2, SW3, SW4、出力側平滑コンデンサC2から構成される。

【0006】

入力側平滑コンデンサC1は共通基準端子11と入力端子12との間に接続され、出力側平滑コンデンサC2は共通基準端子11と出力端子13との間に接続されている。

【0007】

上記の1次巻線L1と2次巻線L2は変圧器（トランス）T1を形成している。すなわち、変圧器T1はコア（フェライトコア、鉄心等）F1と1次巻線L1と2次巻線L2とによって構成されている。1次巻線L1と2次巻線L2は逆巻き結線による接続関係で接続されている。1次巻線L1と2次巻線L2の巻数比は好ましくは1:1である。

20

【0008】

上記4つのスイッチ素子SW1～SW4には、例えば大電流および高耐圧が可能なIGBT（Insulated Gate Bipolar Mode Transistor）が用いられる。スイッチ素子SW1～SW4はコレクタ、エミッタ、ゲートの端子を有する。またスイッチ素子SW1～SW4のコレクタ・エミッタ間にはエミッタからコレクタに向かって順方向のダイオードD3が並列に設けられている。

【0009】

入力端子12すなわち入力側平滑コンデンサC1の上端子にはインダクタL0の一端が接続され、インダクタL0の他端には変圧器T1における1次巻線L1と2次巻線L2の共通端子cが接続される。インダクタL0の当該他端と出力端子13との間には並列T型回路が設けられる。この並列T型回路は、変圧器T1の1次巻線L1とスイッチ素子SW1とスイッチ素子SW3とから成る第1のT型回路と、変圧器T1の2次巻線L2とスイッチ素子SW2とスイッチ素子SW4とから成る第2のT型回路とによって形成される。

30

【0010】

上記第1のT型回路で、1次巻線L1の端子aと共通基準端子11との間にはスイッチ素子SW1のコレクタ・エミッタ間が接続され、同端子aと出力端子13との間にはスイッチ素子SW3のコレクタ・エミッタ間が接続される。また第2のT型回路で、2次巻線L2の端子bと共通基準端子11との間にはスイッチ素子SW2のコレクタ・エミッタ間が接続され、同端子bと出力端子13との間にはスイッチ素子SW4のコレクタ・エミッタ間が接続される。2つのスイッチ素子SW1, SW2のゲートG1, G2には制御装置（図示せず）から各スイッチ素子のオン・オフ動作を制御するためのゲート信号SG1, SG2が与えられる。他の2つのスイッチ素子SW3, SW4の各ゲートにも制御装置（図示せず）からオン・オフ動作を制御するためのゲート信号が与えられる。ただし図13に示した回路例では2つのスイッチ素子SW3, SW4はオフ状態に保持されている。このとき、端子aまたは端子bから出力端子13に電流が流れる時にはスイッチ素子SW3, SW4のダイオードD3を経由して電流が流れる。

40

【0011】

図14には、ゲート信号SG1, SG2に基づくスイッチ素子SW1, SW2のオン・

50

オフ動作の状態と、その結果 1 次巻線 L 1 に流れる電流（励磁電流および励起（誘起）電流）I 1 および 2 次巻線 L 2 に流れる電流（励磁電流および励起（誘起）電流）I 2 の各波形とが示され、さらに最上段に 1 次巻線 L 1 と 2 次巻線 L 2 のそれぞれに流れるべき理想的な電流（励磁電流および励起（誘起）電流）の波形 I 3 とが示されている。

【0012】

スイッチ素子 SW 1 がオン（ON）したときに 1 次巻線 L 1 で励磁電流 I 1 が流れる。なお 1 次巻線 L 1 の励磁電流 I 1 に感応して 2 次巻線 L 2 で励起電流 I 2 が流れる。またスイッチ素子 SW 2 がオン（ON）したときに 2 次巻線 L 2 で励磁電流 I 2 が流れる。なお 2 次巻線 L 2 の励磁電流 I 2 に感応して 1 次巻線 L 1 で励起電流 I 1 が流れる。

2 つのスイッチ素子 SW 1, SW 2 をスイッチング動作させるに当たり、2 相のゲート信号に基づく各スイッチ素子のスイッチング動作を行うタイミングは同じタイミングであり、図 14 に示すごとく、単位波形に対応する部分の時間間隔（A と B）は同一であり、さらにスイッチ素子 SW 1, SW 2 のオン時間（C と D）も同一である。

【特許文献 1】特開 2003-111390 号公報

【特許文献 2】特開 2003-216255 号公報

【特許文献 3】特開 2006-149054 号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

上記の DC/DC コンバータ 10 において、変圧器 T 1 の 1 次巻線 L 1 に流れる電流 I 1 と 2 次巻線 L 2 に流れる電流 I 2 は、相互の通電切換時に、理想的な電流波形 I 3 では領域 15 に示すごとく連続しているが、実際には、インダクタンスの違いやスイッチ素子のオン・オフ特性の違いに依存して電流差が生じ、不連続な変化部分（段差部分）の領域 16 が発生する。図 15 に、電流 I 3 の連続的部分の領域 15 と、電流 I 1, I 2 の不連続な変化部分の領域 16 を拡大して示す。

【0014】

上記のように電流 I 1, I 2 に領域 16 で不連続な変化部分すなわち段差部分 16 a が生じると、変圧器 T 1 における電流リップルが大きくなり、場合によって理想波の 5 倍以上になる。電流 I 1, I 2 で電流リップルが増大すると、変圧器 T 1 の鉄損が増加し、このため変圧器 T 1 で温度上昇や効率低下が発生する。場合によっては、変圧器 T 1 において磁気飽和してしまう。さらに電流 I 1, I 2 での不連続な変化部分 16 a では、鋭い波形の高調波成分が乗るので、変圧器 T 1 の振動音の発生原因にもなる。加えて、上記電流リップルの増加は、スイッチ素子 SW 1, SW 2 に流れる電流にも影響を与えるので、スイッチ素子 SW 1, SW 2, SW 3, SW 4 のダイオード D 3 におけるピーク電流の増加になり、定格（耐電流）を上げるためにこれらのスイッチ素子等の容量を高めることが必要になる。

【0015】

本発明の目的は、上記の課題に鑑み、変圧器の 1 次巻線と 2 次巻線に流れる電流の不要な不連続部分を抑制することで、上記の不具合を回避することのできる DC/DC コンバータの位相制御装置および位相制御用プログラムを提供することにある。

【課題を解決するための手段】

【0016】

第 1 の DC/DC コンバータの位相制御装置（請求項 1 に対応）は、低電圧側ポートと高電圧側ポートを有する昇圧型 DC/DC コンバータに適用される位相制御装置である。当該 DC/DC コンバータは、1 次巻線と 2 次巻線が逆巻き結線に接続され、低電圧側ポートの正極端子に 1 次巻線と 2 次巻線の共通端子を接続する磁気相殺型の変圧器と、共通基準端子へ流れる 1 次巻線の通電を制御する第 1 スイッチ手段と、共通基準端子へ流れる 2 次巻線の通電を制御する第 2 スイッチ手段とを有している。さらに位相制御装置は、DC/DC コンバータの 1 次巻線と 2 次巻線のうち少なくとも一方に流れる電流を検出する電流検出部と、電流検出部で検出された電流信号に基づき、第 1 スイッチ手段または第 2

10

20

30

40

50

スイッチ手段のオン切換時の電流信号において不連続に変化する段差部分の変化量が0または最小であるか否かを判定する判定部と、この判定部で判定された結果に基づき、変化量が0または最小でない場合、変化量が0または最小になるまで第1スイッチ手段と第2スイッチ手段のオン時間に係る位相を調整する位相調整部と、を有している。上記の構成では、上記回路構成を有するDC/DCコンバータに対して、1次巻線と2次巻線の各々で流れる電流のリップル量の発生状態を検出し、当該電流リップル量が0になるように位相調整部により第1スイッチ手段と第2スイッチ手段のオン時間に係る位相を調整し、これにより電流リップル量を低減することが可能となる。

【0017】

第1のDC/DCコンバータの位相制御装置（請求項1に対応）は、低電圧側ポートと高電圧側ポートを有する昇圧型DC/DCコンバータに適用される位相制御装置である。当該DC/DCコンバータは、1次巻線と2次巻線が逆巻き結線に接続され、低電圧側ポートの正極端子に1次巻線と2次巻線の共通端子を接続する磁気相殺型の変圧器と、共通基準端子へ流れる1次巻線の通電を制御する第1スイッチ手段と、共通基準端子へ流れる2次巻線の通電を制御する第2スイッチ手段とを有している。さらに位相制御装置は、DC/DCコンバータの1次巻線と2次巻線のうち少なくとも一方に流れる電流を検出する電流検出部と、この電流検出部で検出された電流信号に基づき、第1スイッチ手段または第2スイッチ手段のオン切換時の電流リップル量を判定する判定部と、この判定部で判定された電流リップル量に基づき、電流リップル量が0になるように第1スイッチ手段と第2スイッチ手段のオン時間に係る位相を調整する位相調整部と、を有している。上記の構成では、上記回路構成を有するDC/DCコンバータに対して、1次巻線と2次巻線の各々で流れる電流のリップル量の発生状態を検出し、当該電流リップル量が0になるように位相調整部により第1スイッチ手段と第2スイッチ手段のオン時間に係る位相を調整し、これにより電流リップル量を低減することが可能となる。

【発明の効果】

【0018】

本発明によれば、変圧器の1次巻線と2次巻線に流れる電流の不連続部分の発生を抑制することができ、これにより、電流リップルを著しく低減することができ、変圧器の温度上昇や効率低下を改善することができ、さらに変圧器の振動音を低減し、スイッチ素子等の回路要素の容量増をなくすることができる。

【発明を実施するための最良の形態】

【0019】

以下に、本発明の好適な実施形態（実施例）を添付図面に基づいて説明する。

【0020】

図1～図4を参照して本発明に係るDC/DCコンバータの位相制御装置の実施形態を説明する。図1はDC/DCコンバータとこれに付加された位相制御装置の回路構成を示し、図2は制御装置の内部構成を示し、図3はDC/DCコンバータに昇圧動作を行わせる場合のゲート信号の波形を示し、図4はDC/DCコンバータの昇圧動作を説明するための第1の昇圧動作例を示す。

【0021】

図1に示したDC/DCコンバータ10は、代表的には電気自動車の電気システムにおいて昇圧型のDC/DCコンバータ（電力変換装置）として用いることができる。本発明の要部は、図1に示したような制御装置30によってスイッチ素子SW1、SW2を適宜に制御して回路のリップル電流を抑制させる点にある。図1に示した本実施形態のDC/DCコンバータ10は、図13に示した従来例のDC/DCコンバータと基本的構成は実質的に同じである。

【0022】

図1でDC/DCコンバータ10は2ポート回路（四端子回路）として示されている。図1の左側ポートが低電圧側の入力ポート、右側ポートが高電圧側の出力ポートとなる。

【0023】

ここで、再度、DC/DCコンバータ10の構成を概略的に説明する。DC/DCコンバータ10は、入力側平滑コンデンサC1、インダクタL0、変圧器（トランス）T1、スイッチ素子SW1、SW2、ダイオードD1、D2、出力側平滑コンデンサC2を備える。なおインダクタL0は省略することもできる。

【0024】

入力側平滑コンデンサC1は共通基準端子（アース端子）11と入力端子12との間に接続され、出力側平滑コンデンサC2は共通基準端子11と出力端子13との間に接続されている。変圧器T1はコアF1と1次巻線L1と2次巻線L2とによって構成される。1次巻線L1と2次巻線L2は逆巻き結線による接続関係で接続されている。1次巻線L1と2次巻線L2の巻数比は好ましくは1：1である。

10

【0025】

上記のDC/DCコンバータ10において、変圧器T1のコアF1に巻かれた1次巻線L1と2次巻線L2は、それぞれが発生する磁束が互いに打ち消し合う磁気相殺の関係になるように構成されている。この磁気相殺の構成によって変圧器T1のコアF1は磁気飽和の状態になりにくく、このためコアF1にギャップを設ける必要もなく小型のコアを用いることができる。結果としてDC/DCコンバータ10では、変圧器T1を小型化し軽量化することができる。またインダクタL0は、高い昇圧機能よりもむしろ1～2倍の間の必要な昇圧を得ることを可能にし、連続可変性の機能を実現するために設けられている。このため、DC/DCコンバータ10において、変圧器T1がなくインダクタL0のみで昇圧させるようにした回路構成に比較して、インダクタL0に小型のインダクタを用いることができる。

20

【0026】

上記2つのスイッチ素子SW1、SW2はコレクタ、エミッタ、ゲートの端子を有し、スイッチ素子SW1、SW2のコレクタ・エミッタ間にはエミッタからコレクタに向かって順方向のダイオードD3が並列に設けられている。

【0027】

入力端子12すなわち入力側平滑コンデンサC1の上端子にはインダクタL0の一端が接続され、インダクタL0の他端には変圧器T1における1次巻線L1と2次巻線L2の共通端子cが接続される。インダクタL0の当該他端と出力端子13との間には並列T型回路が設けられる。この並列T型回路は、変圧器T1の1次巻線L1とスイッチ素子SW1とダイオードD1とから成る第1のT型回路と、変圧器T1の2次巻線L2とスイッチ素子SW2とダイオードD2とから成る第2のT型回路とによって形成される。第1のT型回路で、1次巻線L1の端子aと共通基準端子11との間にはスイッチ素子SW1のコレクタ・エミッタ間が接続され、同端子aと出力端子13との間にはダイオードD1が接続される。また第2のT型回路で、2次巻線L2の端子bと共通基準端子11との間にはスイッチ素子SW2のコレクタ・エミッタ間が接続され、同端子bと出力端子13との間にはダイオードD2が接続される。2つのスイッチ素子SW1、SW2のゲートG1、G2には後述の制御装置30から各スイッチ素子のオン・オフ動作を制御するためのゲート信号SG1、SG2が与えられる。

30

【0028】

共通基準端子11と入力端子12には電源21が接続され、また共通基準端子11と出力端子13には負荷22が接続される。

40

【0029】

上記DC/DCコンバータ10に対して出力電流の位相制御を行うための制御装置30が設けられる。制御装置30は2つのスイッチ素子SW1、SW2に対してゲート信号SG1、SG2を与えている。これらのゲート信号SG1、SG2によって変圧器T1からの出力電流の位相制御が行われる。本発明を例えば電気自動車の電気システムに適用する場合、図1の制御装置30はECU内に組み込むことができる。制御装置30は、電気システムに含まれる各機器から状態検出信号を入力する共に、当該各機器に対して制御信号を出力する。例えば、制御装置30は、メインバッテリーからバッテリー情報（電圧、電流

50

、温度等)に係る信号を受けると共に、DC/DCコンバータ10等に対して制御信号(ゲート信号SG1, SG2)を供給する。

【0030】

図1において、さらに、変圧器T1の1次巻線L1と2次巻線L2のそれぞれには電流検出部31, 32が付設される。電流検出部31は1次巻線L1とダイオードD1の間に付設され、電流検出部32は2次巻線L2とダイオードD2の間に付設される。電流検出部31, 32の検出信号SG3, SG4は、制御装置30に入力され、さらに電流波形表示装置33にも供給される。なお、電流波形表示装置33については、ゲート信号SG1, SG2の入力および表示が可能になっている。

【0031】

制御装置30の構成を図2に示す。制御装置30は、コンピュータで構成され、各機能部はソフトウェア処理で実現される。ただし、図2の制御装置30内に示す各機能部の一部または全部をハードウェアで構成してもよい。制御装置30は、電流検出部31, 32からの各検出信号(アナログ信号)SG3, SG4を入力する入力部41を有する。入力部41に入力された各検出信号SG3, SG4は、電流調整され、さらにA/D変換されて、デジタル信号としてリップル量算出部42に入力される。リップル量算出部42は、電流検出部31, 32で検出された各検出信号SG3, SG4において不連続に変化する部分(段差部分)の変化量すなわち電流リップル量を算出する。リップル量算出部42から出力される電流リップル量に係る信号は、リップル量判定部43に入力される。リップル量判定部43は、スイッチ素子SW1またはスイッチ素子SW2のオン切替時に発生している電流リップル量のレベルを例えばランク分け等して判定する。リップル量判定部43から出力される判定結果に係る信号は位相調整部44に入力される。位相調整部44は、リップル量判定部43で判定された結果に基づき、リップル量算出部42から出力される電流リップル量が0になるようにスイッチ素子SW1やスイッチ素子SW2のオン時間を制御する等して1次巻線L1および2次巻線L2のそれぞれに流れる電流I11, I21の位相を調整する。位相調整部44によるスイッチ素子SW1とスイッチ素子SW2のオン・オフ動作に係る調整は、それぞれのゲートG1, G2に供給されるゲート信号SG1, SG2の信号波形(すなわちスイッチ素子SW1, SW2のオン・オフタイミング)を適宜調整することにより行われる。位相調整の内容については代表的な調整例が以下に説明される。

【0032】

上記の構成において、制御装置30には2つの電流検出部31, 32からの検出信号SG3, SG4を入力するようにしたが、変圧器T1の1次巻線L1と2次巻線L2のいずれか一方に電流検出部を付設し、1つの電流検出部から制御装置30に検出信号を入力させるようにしてもよい。

【0033】

次に、図3～図7を参照して、上記DC/DCコンバータ10の回路全体の動作を説明する。このDC/DCコンバータ10は昇圧型の電力変換装置である。

【0034】

DC/DCコンバータ10が昇圧動作を行うにあたり、スイッチ素子SW1, SW2の各ゲートに図3に示すゲート信号SG1, SG2を与え、スイッチ素子SW1, SW2をオン・オフ動作させる。DC/DCコンバータ10では、図4に示すごとく直流電圧V1が入力電圧となる。昇圧動作は、左側の入力端子12に入力された直流電圧V1が変換され、右側の出力端子13からV1以上の電圧値の直流電圧V2が出力される。DC/DCコンバータ10において昇圧動作は、左側の低電圧側から右側の高電圧側に向かって行われる。

【0035】

上記のゲート信号SG1, SG2の信号波形図を図3に示す。ゲート信号SG1, SG2は同じ周期(t1)および同じデューティ(DUTY: t2)のパルス波形の信号であり、かつスイッチ素子SW1, SW2が同時にオンにならないように位相はずらして設定され

10

20

30

40

50

ている。ゲート信号SG1, SG2によってスイッチ素子SW1, SW2は交互にオン・オフ動作を繰り返す。スイッチ素子SW1, SW2のオン動作時間を決めるデューティ(t2)は、スイッチ素子SW1, SW2が、同時にオンになるのを避けるため、50%未満で任意に変化させることが可能である。これにより、出力電圧V2は入力電圧V1の1～2倍の範囲で所望の電圧に昇圧される。

【0036】

図4～図7を参照して昇圧動作を説明する。図4は、DC/DCコンバータ10でスイッチ素子SW1のみをオンして変圧器T1の1次巻線L1に通電させるときの回路各部の電流の流れを示している。また図6はDC/DCコンバータ10でスイッチ素子SW2のみをオンして変圧器T1の2次巻線L2に通電させるときの回路各部の電流の流れを示している。

10

【0037】

図4に示したDC/DCコンバータ10において、スイッチ素子SW1のゲートにはスイッチ素子SW1をオン・オフさせるゲート信号SG1が供給される。図5に示すごとくゲート信号SG1がオン(ON)であるとき、スイッチ素子SW1はオン動作する。入力端子12には直流電圧V1が入力されているので、スイッチ素子SW1がオン動作すると、変圧器T1の1次巻線L1には励磁電流I1が流れる。この励磁電流I1は、入力端子12、インダクタL0、1次巻線L1、スイッチ素子SW1のルートを流れる。ゲート信号SG1がオンである間、励磁電流I1は次第に増加する。そして、ゲート信号SG1がオフ(OFF)になると、励磁電流I1は減少し、最後にゼロになる。図5に示した励磁電流I1における破線部分I1-1は、ゲート信号SG1がオン時にインダクタL0で蓄積されたエネルギーが放出された結果流れる電流部分である。破線部分I1-1の励磁電流は、インダクタL0のインダクタンスが大きいほど、時間をかけて減少する。この励磁電流I1-1は、1次巻線L1、ダイオードD1を通して出力端子13へ流れる。

20

【0038】

変圧器T1の1次巻線L1に上記のごとき励磁電流I1が流れると、2次巻線L2に相互誘導作用に基づき励起電流(誘起電流)I2が生じる。励起電流I2はダイオードD2を経由して出力端子13へ流れる。2次巻線L2の励起電流I2は、図5に示すごとく励磁電流I1と実質的に同形の変化特性で生じ、かつ巻数比(1:1)に基づき実質的に同じ値で生じる。励起電流I2によって平滑コンデンサC2は充電され、その結果、出力端子13には直流電圧V2が出力される。

30

【0039】

次に図6の動作例を説明する。図6に示したDC/DCコンバータ10において、スイッチ素子SW2のゲートにはスイッチ素子SW2をオン・オフさせるゲート信号SG2が供給される。図7に示すごとくゲート信号SG2がオン(ON)であるとき、スイッチ素子SW2はオン動作する。入力端子12には直流電圧V1が入力されており、スイッチ素子SW2がオン動作すると、変圧器T1の2次巻線L2には励磁電流I3が流れる。この励磁電流I3は、入力端子12、インダクタL0、2次巻線L2、スイッチ素子SW2のルートを流れる。ゲート信号SG2がオンである間、励磁電流I3は次第に増加する。そして、ゲート信号SG2がオフ(OFF)になると、励磁電流I3は減少し、最後にゼロになる。図7に示した励磁電流I3における破線部分I3-1は、ゲート信号SG2のオン時にインダクタL0で蓄積されたエネルギーが放出された結果流れる電流部分である。破線部分I3-1の励磁電流は、インダクタL0のインダクタンスが大きいほど、時間をかけて減少する。この励磁電流I3-1は、2次巻線L2、ダイオードD2を通して出力端子13へ流れる。

40

【0040】

変圧器T1の2次巻線L2に上記のごとき励磁電流I3が流れると、1次巻線L1に相互誘導作用に基づき励起電流(誘起電流)I4が流れる。励起電流I4はダイオードD1を経由して出力端子13へ流れる。1次巻線L1の励起電流I4は、図7に示すごとく励磁電流I3と実質的に同形の変化特性で生じ、かつ巻数比(1:1)に基づき実質的に同

50

じ値で生じる。励起電流 I_4 によって平滑コンデンサ C_2 は充電され、その結果、出力端子 13 には直流電圧 V_2 が出力される。

【0041】

以上のごとく、上記 DC/DC コンバータ 10 の昇圧動作によれば、磁気相殺型の回路構成部 (L_1 , L_2 , F_1) を有するため、第 1 に、スイッチ素子 SW_1 がオンしかつスイッチ素子 SW_2 がオフすると、1 次巻線 L_1 に励磁電流が流れ、同時に 2 次巻線 L_2 にもコア F_1 の磁化を相殺する方向に励起電流が流れ、この 2 次巻線 L_2 を通して電流が出力端子 13 側に供給される。第 2 に、スイッチ素子 SW_2 がオンしかつスイッチ素子 SW_1 がオフすると、2 次巻線 L_2 に励磁電流が流れ、同時に 1 次巻線 L_1 にもコア F_1 の磁化を相殺する方向に励起電流が流れ、この 1 次巻線 L_1 を通して電流が出力端子 13 側に供給される。この際、変圧器 T_1 の 1 次巻線 L_1 と 2 次巻線 L_2 のそれぞれの磁束の向きが反対になり、コア F_1 において磁気相殺され、コア F_1 が磁気飽和しにくくなる。従って、従来に比較し小さい巻線 (コイル) やコアであってもより大きな電力を扱うことができる。すなわち昇圧型 DC/DC コンバータ 10 の小型化を達成することができる。

10

【0042】

また DC/DC コンバータ 10 では、入力端子 12 と共通端子 c との間にインダクタ L_0 を追加したので、スイッチングデューティを変えることで、インダクタ L_0 の機能に基づき変圧器 T_1 への入力電圧が連続的に変化する。この結果、入力電圧 V_1 を所望の出力電圧 V_2 に昇圧させることができる。例えばスイッチングデューティ (t_2) を 50 % 以下の範囲で可変させることで、入力電圧 V_1 を 1 ~ 2 倍の範囲で所望の値に昇圧することができる。

20

【0043】

次に、図 8 ~ 図 11 を参照して、制御装置 30 に設けられた位相調整部 44 による位相調整の実施例を説明する。

【0044】

まず位相調整の第 1 の実施例を説明する。図 8 では、ゲート信号 SG_1 に基づくスイッチ素子 SW_1 のオン・オフ動作の状態と、ゲート信号 SG_2 に基づくスイッチ素子 SW_2 のオン・オフ動作の状態と、その結果、1 次巻線 L_1 に流れる電流 I_{11} および 2 次巻線 L_2 に流れる電流 I_{21} の各波形とが示されている。なお、図 8 は本発明の要部を説明するために、波形図は模式的に示している。

30

【0045】

図 8 に示された時間 (期間) A, B, C, D, E の各々について、「C」はスイッチ素子 SW_1 のオン時間を示し、「D」はスイッチ素子 SW_2 のオン時間を示し、「A」はスイッチ素子 SW_1 のオン時間の立ち上がり (前縁) からスイッチ素子 SW_2 のオン時間の立ち上がり (前縁) までの時間を示し、「B」はスイッチ素子 SW_2 のオン時間の立ち上がり (前縁) からスイッチ素子 SW_1 のオン時間の立ち上がり (前縁) までの時間を示し、「E」はスイッチング周期を示している。A と B は 2 相の時間を示しており、制御装置 30 が位相調整機能を発揮していない場合は、通常 $A = B$ 、 $C = D$ であり、さらに $A + B = E$ である。

【0046】

1 次巻線 L_1 を流れる上記の電流 I_{11} については、時間 A で流れる前述の励磁電流 I_1 と、時間 B で流れる前述の励起電流 (誘起電流) I_4 とから成る。電流 I_{11} において、時間 A, B のそれぞれに対応して励磁電流 I_1 と励起電流 I_4 は交互に流れる。また 2 次巻線 L_2 を流れる上記の電流 I_{21} については、時間 A で流れる前述の励起電流 (誘起電流) I_2 と、時間 B で流れる前述の励磁電流 I_3 とから成る。電流 I_{21} において、時間 A, B に対応して励起電流 I_2 と励磁電流 I_3 は交互に流れる。

40

【0047】

図 8 に示した電流 I_{11} , I_{21} の波形では、位相の調整が行われる前と後の段階が示されている。図 8 で、点線は位相調整がされる前の電流 I_{11} , I_{21} を示し、実線は位相調整が行われた後の電流 I_{11} , I_{21} を示している。図 8 は、スイッチ素子 SW_2 が

50

オンされる瞬間に電流 I_{11} 、 I_{21} の不連続部分 16 が生じている例およびその不連続部分 16 が解消されている例を示している。

【0048】

図8に示すごとく電流 I_{11} 、 I_{21} で電流の不連続部分 16 すなわち電流リップルが生じている場合において、当該電流リップルが0または現状よりも少なくなるようにスイッチ素子 SW_1 、 SW_2 のオン／オフ駆動の制御が制御装置 30 における位相調整によって行われる。

【0049】

第1の実施例に係る位相調整では、上記の時間 A 、 E 、 D を一定に保持したまま時間 A 中に占める時間 C の相対的比率を増加させるようにする。第1の実施例に係る位相調整の状態を図9に示す。図9において、時間 A におけるスイッチ素子 SW_1 のオン時間 C を変化させることにより、すなわち時間 A における波形 51 (時間 C に対応) のデューティーを変化させることにより位相調整を行う。

10

【0050】

より具体的には、図9に示すように、スイッチ素子 SW_1 のオン時間 C を C' ($> C$) まで長くすることにより、スイッチング波形 51 を $51'$ に変化させる。これに伴って、励起電流 I_2 の値がさらに大きくなっていく。すなわち、図9に示す符号 52 の波形に変化する。電流検出部 31、32 での電流値を見ながら、図8の期間 C を適宜に調整していくことで、スイッチ素子 SW_2 のオン時間 D の前縁における電流 I_2 と電流 I_3 の不連続性が解消されていくことになる。

20

【0051】

ここで、DC／DCコンバータ 10 の出力電流の直流成分は一定であるため、電流 I_{21} の直流電流分の平均値が大きくなる場合には、電流 I_{11} の直流電流分の平均値は小さくなる。すなわち、図8に示す斜線部分の面積は、電流 I_{11} と電流 I_{12} とでは同一である。このため、電流 I_{21} の不連続部分 16 が解消されるような位相制御が行われた場合、同時に電流 I_{11} の不連続部分 16 も解消されていく。不連続部分 16 が解消されて安定状態になった様子を図8の実線で示している。

【0052】

なお電流 I_{21} の不連続部分 16 を解消するような期間 C の制御をする代わりに、電流 I_{11} の不連続部分 16 が解消するような期間 C の制御をする場合も、上述と同一の作用および効果を得ることができる。

30

【0053】

このように、第1の実施例に係る位相調整によれば、時間 A 、 E 、 D を固定した状態において、スイッチ素子 SW_1 におけるゲート信号 SG_1 を調整してオン時間 C の長さを変化させることにより、電流 I_{11} 、 I_{21} における電流リップルが最小 (好ましくは0) になるように制御を行う。

【0054】

次に、位相調整の他の実施例を説明する。位相調整の他の実施例では、上記の時間 A 、 E を一定に保持することに固執せず、時間 A 中に占める時間 C の相対的比率を増加させるようにする。他の実施例の位相調整の場合には、(a) 時間 C を増加させて $(A - C)$ 期間をそのままにする方法 (第2の実施例)、(b) 時間 A 中で C でない時間 $(A - C)$ を減少させる方法 (第3の実施例)、(c) 上記の (a) と (b) の方法を組み合わせる方法 (第4の実施例)、とがある。上記において方法 (a) の場合には例えば時間 A が時間 B よりも大きくなり、方法 (b) の場合には時間 A が時間 B よりも相対的に小さくなる。

40

【0055】

図10に位相調整の上記第2の実施例を示す。第2の実施例では、時間 C が時間 C' となり、時間 A が時間 A' となり、時間 E が時間 E' となるように電流 I_{21} の位相の調整が行われている。時間 A 、 C 、 E の変化分は等しい。これにより、励起電流 I_2 を存続時間を長くして次の励磁電流 I_3 につなげ、電流 I_{21} における不連続部分 (段差部分) 16 をなくす。こうして電流 I_{21} における電流リップル (16) が最小になるように制御

50

を行う。このことは、電流 I_{11} においても上述の理由によって同様に生じ、電流 I_{11} における不連続部分（段差部分）16がなくなる。

【0056】

このように、第2の実施例に係る位相調整によれば、時間B、Dを固定した状態において、スイッチ素子SW1におけるゲート信号SG1等を調整してオン時間Cの長さ、および時間A、Eを変化させることにより、電流 I_{11} 、 I_{21} における電流リップルが最小（好ましくは0）になるように制御を行う。

【0057】

なお図9と図10の例では、スイッチ素子SW2のオンへの切替時に不要な電流不連続部分が生じた場合の説明であったが、スイッチ素子SW1のオンへの切替時に不要な電流不連続部分が生じる場合には、これと逆の時間Cなどの変化制御が行われる。この場合にも、位相制御に関する上記の第1から第4の実施例のそれぞれに相当する第5から第8の実施例が想定される。さらに、スイッチ素子SW1、SW2のオン時に共に不要な電流不連続部分が生じる場合には、上記の第1から第4の実施例と第5から第8の実施例のいずれかの1つまたは組み合わせて位相制御が行われるようにしてもよい。

【0058】

また図1で説明した電流波形表示装置33には、上記の2つの電流 I_{11} 、 I_{21} 等の波形を表示させる。これにより、本発明による位相制御機能を発揮されている状態と発揮されていない状態を比較することができる。また電流波形表示装置33で表示される電流波形を見ながら手動でスイッチ素子SW1、SW2のオン・オフ動作を微調整して、電流 I_{11} 、 I_{21} のリップル電流を抑制するようにしてもよい。

【0059】

次に、図11と図12に、DC/DCコンバータ10において、制御装置30による位相制御（位相補正）を行わない場合のゲート信号SG1、SG2と電流 I_{11} 、 I_{12} の波形パターン（図11）と、制御装置30による位相制御（位相補正）を行う場合のゲート信号SG1、SG2と電流 I_{11} 、 I_{12} の波形パターン（図12）とを示す。これらの波形パターンは実測値であり、スイッチング周期は55 μ 秒である。図11と図12に示した実測の波形パターンは、前述した第1の実施例に係る位相制御の具体的な適用例である。上記の各信号の波形パターンは上記電流波形表示装置33に表示される。

【0060】

図11では、ゲート信号SG1において時間 t_1 、 t_2 が同じであり、位相制御が行われていない。その結果、電流 I_{11} 、 I_{12} では前述の電流の顕著な不連続部分（段差部分）16が発生している。これに対して、図12では、ゲート信号SG1において時間 t_3 が少し狭くなり（例えば3 μ 秒程度）、時間 t_4 が少し広がっている（例えば3 μ 秒程度）。この結果、電流 I_{11} 、 I_{12} において領域61に示すように電流の不連続部分（段差部分）すなわち電流リップルはほとんどなくなっている。以上のごとく、ゲート信号SG1、SG2に基づくスイッチ素子SW1、SW2における動作での2相の間隔をずらすことにより、変圧器T1における1次巻線L1と2次巻線L2の電流波形は不連続部分の生じないものになり、電流リップルを抑制することができる。

【0061】

以上の実施形態で説明された構成、形状、大きさおよび配置関係については本発明が理解・実施できる程度に概略的に示したものにすぎず、また数値および各構成の組成（材質）については例示にすぎない。従って本発明は、説明された実施形態に限定されるものではなく、特許請求の範囲に示される技術的思想の範囲を逸脱しない限り様々な形態に変更することができる。

【産業上の利用可能性】

【0062】

本発明のDC/DCコンバータの位相制御装置は、DC/DCコンバータ内の変圧器に流れる電流のリップルを抑制し、変圧器の温度上昇や効率低下を改善し、さらに変圧器の振動音を低減し、スイッチ素子等の回路要素の容量増をなくすことに利用される。

【図面の簡単な説明】

【0063】

【図1】本発明に係るDC/DCコンバータの位相制御装置の実施形態を示す電気回路図である。

【図2】本実施形態に係る制御装置の位相制御に係る内部構成を示すブロック図である。

【図3】本実施形態に係るDC/DCコンバータに昇圧動作を行わせる場合のゲート信号SG1, SG3の波形図である。

【図4】本実施形態のDC/DCコンバータの昇圧動作を説明するための第1の昇圧動作例を示す図である。

10

【図5】本実施形態のDC/DCコンバータの第1の昇圧動作例における波形図である。

【図6】本実施形態のDC/DCコンバータの昇圧動作を説明するための第2の昇圧動作例を示す図である。

【図7】本実施形態のDC/DCコンバータの第2の昇圧動作例における波形図である。

【図8】本実施形態のDC/DCコンバータの動作を説明するための回路各部の波形図である。

【図9】位相制御方法の第1の実施例を説明するための図である。

【図10】位相制御方法の第2の実施例を説明するための図である。

【図11】位相制御を行わない場合のDC/DCコンバータの回路各部の代表的な電圧変化を示す波形図である。

20

【図12】本発明に係る位相制御を行った場合のDC/DCコンバータの回路各部の代表的な電圧変化を示す波形図である。

【図13】従来のDC/DCコンバータを示す電気回路図である。

【図14】従来のDC/DCコンバータの動作を説明するための回路各部の波形図である。

【図15】電流における連続部分（A）と不連続部分（段差部分）（B）を拡大して示した図である。

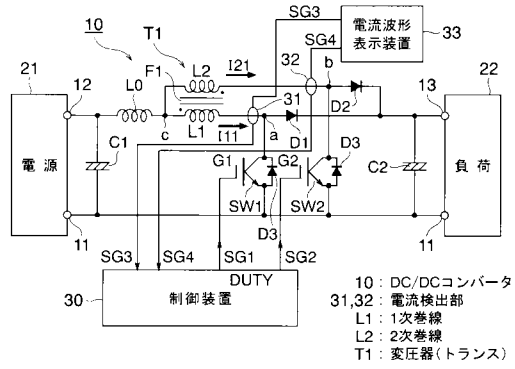
【符号の説明】

【0064】

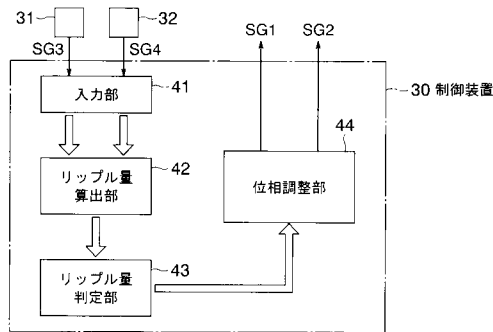
10	DC/DCコンバータ
30	制御装置
31, 32	電流検出部
L0	インダクタ
L1	1次巻線
L2	2次巻線
T1	変圧器
SW1, SW2	スイッチ素子
SG1, SG2	ゲート信号
SG3, SG4	検出信号

30

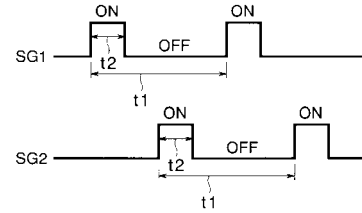
【図 1】



【図 2】

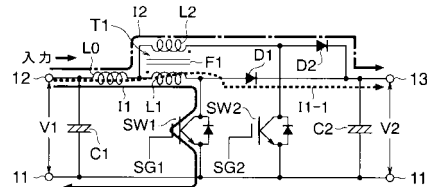


【図 3】

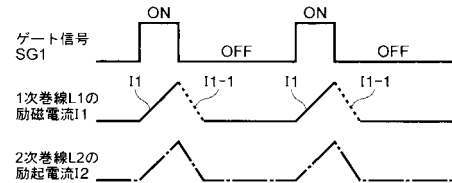


【図 4】

L1通電動作

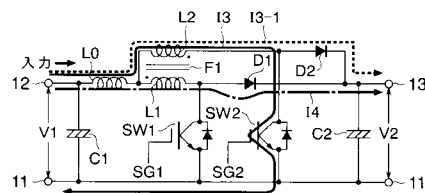


【図 5】

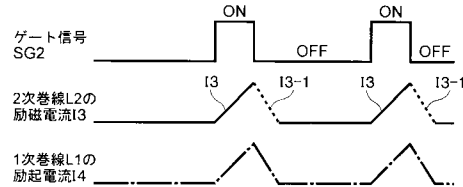


【図 6】

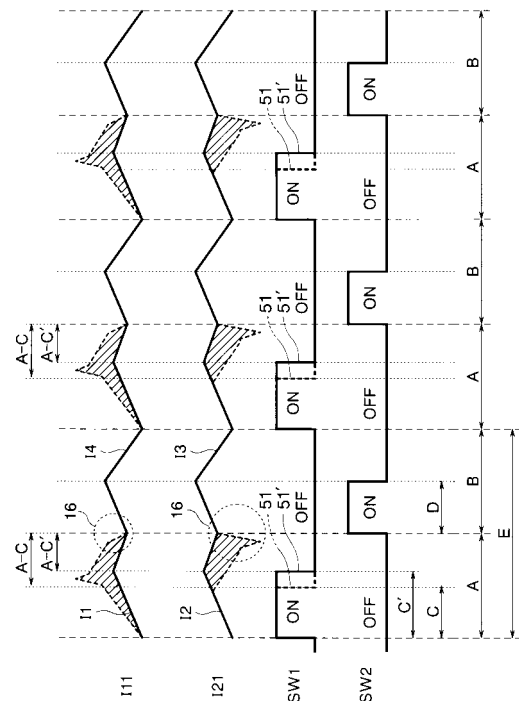
L2通電動作



【図 7】



【図 8】



フロントページの続き

(72)発明者 安藤 啓吾
埼玉県和光市中央1丁目4番1号 株式会社本田技術研究所内

審査官 櫻田 正紀

(56)参考文献 特開平08-317655 (JP, A)
特開2006-136046 (JP, A)
特開2005-224058 (JP, A)
特開2006-149054 (JP, A)
特開平08-317692 (JP, A)
特開2005-143284 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/00-3/44