(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年6月14日(14.06.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/105258 A1

(51) 国際特許分類:
H01L 23/12 (2006.01) *H01L 21/768* (2006.01)
H01L 21/3205 (2006.01) *H01L 23/522* (2006.01)

(21) 国際出願番号: PCT/JP2017/038448

(22) 国際出願日: 2017年10月25日(25.10.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2016-237387 2016年12月7日(07.12.2016) JP

(71) 出願人: 日立オートモティブシステムズ株式会社(**HITACHI AUTOMOTIVE SYSTEMS, LTD.**) [JP/JP]; 〒3128503 茨城県ひたちなか市高場２５２０番地 Ibaraki (JP).

(72) 発明者: 和田 真一郎 (**WADA Shinichirou**); 〒1008280 東京都千代田区丸の内一丁目６番６号 株式会社日立製作所内 Tokyo (JP). 大島 隆文(**OSHIMA Takayuki**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).

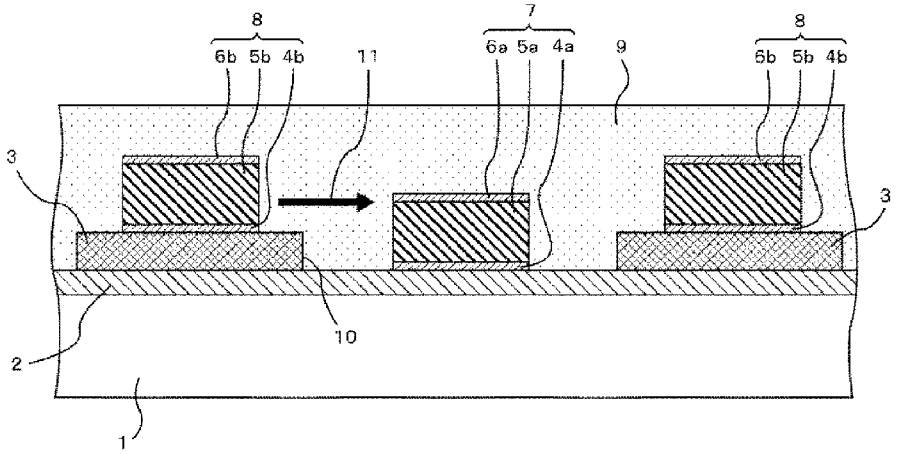
(74) 代理人: 戸田 裕二(**TODA Yuji**); 〒1008220 東京都千代田区丸の内一丁目６番１号 株式会社日立製作所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,

(54) **Title:** SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置

図1



(57) **Abstract:** The present invention narrows the space between wiring lines adjacent to each other, while suppressing decrease in the insulation reliability caused by ion migration between the wiring lines. According to the present invention, a semiconductor device which comprises a wiring layer wherein a first wiring line 7 and a second wiring line 8 adjacent to each other are covered by a resin layer is configured such that: the first wiring line 7 is formed on an insulating film 2; the second wiring line 8 is formed on a resin film 3 that is formed on the insulating film 2; and the potential applied to the first wiring line 7 and the potential applied to the second wiring line 8 are different from each other.

(57) 要約: 互いに隣接する配線間のイオンマイグレーションに起因する絶縁性の信頼性の低下を抑制しながら、配線間の間隔を狭小化する。 互いに隣接する第１の配線７と第２の配線８とが樹脂層に覆われた配線層を有する半導体装置において、第１の配線７は絶縁膜２上に、第２の配線８は絶縁膜２上に形成される樹脂膜３上に設け、かつ第１の配線７に与えられる電位と第２の配線８に与えられる電位とが異なるようにする。

WO 2018/105258 A1

[続葉有]

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

明　細　書

発明の名称 ： 半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 特許文献１には、ＣＳＰ（chip size package）と呼ばれる半導体装置では封止膜下に銅からなる再配線を設けているので、使用環境中の水分が封止膜に浸透することにより、イオンマイグレーションによるショートが発生することがある旨が開示されている。イオンマイグレーション（electrochemical migration）とは、銅配線間で電位差が生じるとＣｌイオンやＢｒイオンといったハロゲンイオンと水分の存在により銅がイオン化し、溶出した銅イオンが隣接する配線に移動する現象である。陽極より溶出した銅イオンは、陰極側で時間と共に還元されて銅化合物となり、デンドライト（樹枝状晶）状に成長し、結果として配線間を短絡してしまう。

[0003] このイオンマイグレーションの問題に対して、特許文献１では、銅層からなる再配線の下面、側面、および上面にポリイミドからなる保護膜を設ける技術を開示している。

[0004] また、特許文献２では複数の樹脂部を形成し、その樹脂部上にそれぞれ配線となる導電部を配置する技術を開示している。これにより、隣り合う２つの導電部間で樹脂層の表面距離が長くなることにより、マイグレーションを原因とする電気的なショートが発生しにくくなるとされている。

先行技術文献

特許文献

[0005] 特許文献1：特開２００４－３４９６１０号公報

特許文献2：特開２００６－３１３８３２号公報

発明の概要

発明が解決しようとする課題

[0006] 先行技術文献に開示されるような集積回路と電極との接続配線に限られず、半導体装置の高電流化、高電力化の要求に伴って、半導体基板上に形成された集積回路の複数の配線層（この配線層にはアルミニウム、銅または銅合金が用いられる）の上部に、銅または銅合金で構成される配線を形成することがある。これにより、集積回路の配線の寄生抵抗値を低減することができ、半導体装置の低損失化が図れるという効果がある。

[0007] この場合、隣接する配線間でイオンマイグレーションに起因して配線間の絶縁性が阻害されることを抑止し、かつ低コストに、隣接する配線間隔を狭小化することが望まれる。

[0008] 特許文献１開示の技術では再配線の周りを同一材料の保護膜で覆う構造のため、製造方法が複雑となり、製造コストが高い。

[0009] 特許文献２に開示の技術では、導電部の間隔はその下層の樹脂部の間隔より小さくできないため、導電部の間隔の狭小化に制約がある。導電部が下層の樹脂部の側壁を覆う構造とすることでこの制約を緩和していると考えられる一方で、これによりイオンマイグレーションの発生を抑制する効果が低下するおそれがある。

課題を解決するための手段

[0010] かかる課題を解決するため、第１の電源配線から供給される電源電位と第２の電源配線から供給される基準電位とに接続され、入力信号を応じて出力端子に出力信号を出力する集積回路を有する半導体装置において、集積回路が形成される半導体基板と、半導体基板上に形成される第１の絶縁膜と、第１の絶縁膜の上に形成される第２の絶縁膜と、第１の絶縁膜の上に形成される第１の配線と、第２の絶縁膜の上に形成される第２の配線と、第１の絶縁膜の上に、第２の絶縁膜、第１の配線及び第２の配線を覆って設けられた樹脂層とを有し、互いに隣接して配置された第１の配線と第２の配線に対して、第１の配線及び第２の配線はそれぞれ第１の電源配線、第２の電源配線、または出力端子のいずれか一つに接続され、第１の配線と第２の配線とは、第１の配線に与えられる電位と第２の配線に与えられる電位とが異なるよう

に、互いに異なる接続先に接続される。

[0011] さらに、第２の絶縁膜は樹脂膜として形成される。

発明の効果

[0012] 互いに隣接する配線間のイオンマイグレーションに起因する絶縁性の信頼性の低下を抑制しながら、配線間の間隔を狭小化する。

図面の簡単な説明

[0013] [図1]半導体装置の断面図である。

[図2A]互いに隣接する第１の配線及び第２の配線を含む場合の配線層の平面図である。

[図2B]図２Ａの配線層を含む半導体装置の断面図である。

[図3A]第１の実装形態による半導体装置の配線層の平面図である。

[図3B]図３Ａの第１の実装形態による半導体装置の断面図である。

[図4]第２の実装形態による半導体装置の断面図である。

[図5]半導体装置に配置される集積回路の例である。

[図6A]半導体装置の製造工程を示す図である。

[図6B]半導体装置の製造工程を示す図である。

[図6C]半導体装置の製造工程を示す図である。

[図6D]半導体装置の製造工程を示す図である。

発明を実施するための形態

[0014] 以下、本発明の実施の形態について図面を参照して説明する。

[0015] 図１は、実施の形態に係る半導体装置の断面図である。本実施例に係る半導体装置は、シリコン基板などの半導体基板１上に、SiO_2、Si_3N_4のような無機絶縁膜２が形成される。図示しないが、絶縁膜２の下には、トランジスタ等の能動素子や、抵抗、コイル、コンデンサ等の受動素子や、それらを結線するＡｌ配線層を含んだ集積回路が配置される。図５に半導体装置に配置される集積回路の例を示す。ここでは駆動回路の例を示す。駆動回路５４には第１の電源配線５１から電源電位V_{DD}が、第２の電源配線５２から基準電位ＧＮＤが供給され、入力信号V_{in}を受けて、出力端子５３に出力電圧

V_{out}を出力する。出力端子５３は半導体装置の外部負荷に接続され、出力電圧V_{out}により外部負荷を駆動する。ここで、電源電圧は半導体装置の外部から与えられる電源電圧でもよく、あるいは半導体装置に設けられた降圧回路または昇圧回路にて生成された電源電圧であってもよい。また、異なる電源電圧で動作する複数の集積回路を有していてもよい。

[0016] 図１に示されるように、絶縁膜２上に配線層が設けられる。配線層は第１の配線７と第２の配線８とを有する。第１の配線７は絶縁膜２上に形成されるのに対して、第２の配線８は絶縁膜２上に形成された樹脂膜３上に形成されている。樹脂膜３は、例えばポリイミド系樹脂で形成され、その膜厚は１～５μｍである。第１の配線７と第２の配線８とは、膜厚が２～１０μｍの銅（Ｃｕ）またはＣｕ合金である導電層５を有する。なお、導電層５はＣｕまたはＣｕ合金には限られず、イオンマイグレーションを生じやすいとされる金属（例えば、銀（Ａｇ）や金（Ａｕ）など）またはその合金であっても本発明の効果が見込める。また、図１の例では、配線７，８の下層にＣｒ，Ｔｉ，ＴｉＷ等からなる下層バリヤメタル４が、配線７，８の上層にＡｕ，Ｐｄ，Ｎｉ等からなる上層バリヤメタル６が配置されている。第１の配線７、第２の配線８及び樹脂膜３を覆うように、絶縁膜２上面に封止材９が設けられている。封止材９は一般的にはエポキシ樹脂を主成分とする樹脂層である。

[0017] 本実施例において、隣接して配置された第１の配線７と第２の配線８とは互いに異なる電位に設定される。例えば第１の配線７を集積回路の基準電位ＧＮＤに、第２の配線８を集積回路の電源電位V_{DD}に設定するのは好適な例である。この場合、第１の配線７を絶縁膜２下に形成されている第２の電源配線５２と図示しないコンタクトを形成し、また第２の配線８を樹脂膜３及び絶縁膜２下に形成されている第１の電源配線５１と図示しないコンタクトを形成することにより実現できる。なお、電位の設定はこの例に限られない。第１の配線及び第２の配線はそれぞれ集積回路の第１の電源配線、第２の電源配線、または出力端子のいずれか一つに接続され、第１の配線と第２の

配線とは、第１の配線に与えられる電位と第２の配線に与えられる電位とが異なるように、互いに異なる接続先に接続されていればよい。

[0018] イオンマイグレーションは、異なる材料間の界面または同じ材料であっても異なる工程で形成された層間の界面で生じやすく、また印加される電界に対して平行方向に生じる。本実施例の構成では隣接する一方の配線を樹脂膜３上に設けることにより、樹脂膜３の側壁面と封止材９との界面１０が電界方向１１に対して非平行になる。すなわち、隣接する配線間に、樹脂膜３と封止材９との間に形成され半導体基板（基板面）と平行な界面Ａ及び絶縁膜２と封止材９との界面Ｂに加え、樹脂膜３と封止材９との間に形成され半導体基板（基板面）と非平行な界面Ｃが形成される。これにより、隣接する第１の配線７と第２の配線８との間でのイオンマイグレーションの発生が抑制される。なお、平行、非平行とは製造誤差等を許容するものであることはいうまでもなく、界面Ａと界面Ｂのなす角が界面Ｃと界面Ｂのなす角よりも大きくなるようデバイスが設計されていればよい。

[0019] なお、変形例として、有機系の絶縁膜である樹脂膜３に代えて、SiO_2、Si_3N_4のような無機絶縁膜で形成することも可能である。Ｃｕがイオン化するために水分が必要なことが知られているが、水分の吸着量はSiO_2、Si_3N_4からなる絶縁膜に比べてポリイミド系の樹脂は比較的大きい。このため、樹脂膜３を無機絶縁膜とすることでイオンマイグレーションの発生をさらに抑制することができる。

[0020] 図２Ａ及び図２Ｂを用いて本実施例がイオンマイグレーションの発生を抑制しながら、隣接する配線間隔を狭小化する点について説明する。配線層の最小配線間隔は、製造プロセスにおける加工精度、隣接する配線間の寄生容量、集積回路の動作周波数等に基づき定められる。図２Ａ（図２Ｂ）の例では絶縁膜２上に形成される第１の配線７ａと第１の配線７ｂとがあらかじめ定められた最小配線間隔ｄ２で配置されている。

[0021] 一方、第２の配線８は樹脂膜３上に設けられる。樹脂膜は無機絶縁膜に比較すると柔らかく、加工が容易である一方、加工精度が低いためプロセスマ

ージンをより広く取っておく必要がある。このため、図２Ａ（図２Ｂ）における第２の配線８ｂと第２の配線８ｃのように隣接させると、イオンマイグレーションの発生抑制効果は最も高められる一方、樹脂膜間の最小間隔ｄ３に加え、導電層５の側面と樹脂膜３の側面との間に所定の間隔ｄ５が必要となることで、この場合の隣接する配線間隔ｄ４は最小配線間隔ｄ２よりも著しく大きくなってしまう。これに対して、第１の配線７と第２の配線８とを隣接させる場合には、隣接する配線の一方のみに樹脂膜３が設けられるため、第１の配線７と第２の配線８との隣接する配線間隔ｄ１を最小配線間隔ｄ２と同じにすることができる。これにより、樹脂膜３を設けない場合と同じ配線密度でよりイオンマイグレーションの発生を抑制可能な配線層を実現できる。

[0022] 配線間隔の一例を示すと、配線間隔ｄ１＝配線間隔ｄ２＝２０μｍ、樹脂膜間の最小間隔ｄ３＝４０μｍ、配線間隔ｄ４＝６０μｍ、導電層５の側面と樹脂膜３の側面との間の間隔ｄ５＝１０μｍである。なお、間隔ｄ５は間隔ｄ６（＝ｄ１－ｄ５）以下の値とすることが望ましい。間隔ｄ５が小さくなることで樹脂膜３と樹脂層９との界面の幅を短くし、絶縁膜２と樹脂層９との界面の幅をより長くとることができるためである。

[0023] 図２Ａ（図２Ｂ）に示す配線配置の場合において、第１の配線７同士が隣接する場合または第２の配線８同士が隣接する場合において、各配線に対する電位の与え方について説明する。隣接する第１の配線７ａと第１の配線７ｂとは同じ電位に設定することが望ましい。例えば、第１の配線７ａ及び７ｂをともに集積回路の第１の電源配線５１または第２の電源配線５２に接続することで実現できる。また、隣接する第２の配線８ａと第２の配線８ｂとは互いに異なる電位に設定することが望ましい。電位の与え方は、図１において説明した隣接する第１の配線７と第２の配線８の場合と同様である。

[0024] 図３Ａ及び図３Ｂを用いて、本実施例にかかる半導体装置が、ワイヤボンディングにより半導体チップと外部電極とを接続するパッケージを有する場合の配線層の構造について説明する。図３Ａは配線層の平面図であり、図３

ＢがＡ－Ａ’線における断面図である。半導体基板１上に全面に形成された絶縁膜２を含み、絶縁膜２上に複数の樹脂膜３が形成されている。樹脂膜３は、その上に第２の配線８が形成される樹脂膜３ａと、その上にボンディングパッド導電層３１が形成されるボンディングパッド樹脂膜３ｂとを含む。ボンディングパッド導電層３１には、Ａｕ、Ｃｕ等からなるワイヤ３２が接続される（平面図では見やすさのため、ワイヤとの接続部分を表示している）。ボンディングパッド樹脂膜３ｂはボンディングパッド導電層３１にワイヤ３２を接続する際に印加される圧力を吸収する役割を果たす。ワイヤボンディング時の絶縁膜２への機械的なストレスを緩和できるので、絶縁膜２のクラック等の発生を抑えられ、高い信頼性を確保することができる。さらに、樹脂膜３ａとボンディングパッド樹脂膜３ｂとは同じプロセスで形成できるため、樹脂膜３ａを無機絶縁膜とするよりも低コストに作成が可能になる。

[0025] 図３Ａに示されるように、互いに隣接する第１のボンディングパッド及び第２のボンディングパッドに対し、第１のボンディングパッドには第１の配線７を接続し、第２のボンディングパッドには第２の配線８を接続する。第１の配線７は絶縁膜２上に形成されているのに対し、第２の配線８は絶縁膜２上に形成される樹脂膜３上に形成されている。これにより、ボンディングパッドが千鳥状のような狭ピッチに配置され、隣接するボンディングパッドに異なる電位の給電や信号の入出力がされる場合であっても、イオンマイグレーションによる導電層間の絶縁性の低下を抑制することができる。

[0026] 図４を用いて、本実施例にかかる半導体装置が、ハンダボールにより半導体チップと外部電極とを接続するパッケージを有する場合の配線層の構造について説明する。図３の構造と相違する部分を中心に説明する。まず、第１の配線７、第２の配線８及び樹脂膜３を覆うように、絶縁膜２上面に樹脂層４１が設けられている。樹脂層４１は、例えばポリイミド系樹脂で形成される。第２の配線８は接続配線４２を介して、ハンダボール４３と接続されている。さらに、樹脂層４１上に接続配線４２、ハンダボール４３の一部を覆

うように樹脂材４４が設けられている。樹脂材４４は一般的にはポリイミド系樹脂を主成分とする樹脂層である。図４の例でも接続配線４２の下に樹脂層４１が設けられていることにより、ハンダボール接続時の絶縁膜２への機械的なストレスを緩和できるので、絶縁膜２のクラック等の発生を抑えられ、高い信頼性を確保することができる。

[0027] なお、図４の例では配線上に上層バリヤメタルは設けられていない。図３の例ではワイヤとの接着性を高めるためにＡｕ，Ｐｄ，Ｎｉ等からなる上層バリヤメタルを設けていたが、図４の例ではワイヤボンディングの導電層を同層に有さないため、上層バリヤメタルを設けていない。

[0028] 図６Ａ～図６Ｄを用いて、図１に示した半導体装置の製造方法を説明する。半導体基板１の上にSiO_2、Si_3N_4等からなる絶縁膜２を堆積する。絶縁膜２上にポリイミド系の樹脂層を形成してフォトリソグラフィー法により樹脂膜３を形成する。その後、全面にＣｒ、Ｔｉ、ＴｉW等からなる下層バリヤメタル４をメタルスパッタリング法で堆積する。この状態を図６Ａに示す。次に、第１の配線及び第２の配線を形成する部分以外が覆われるように、フォトリソグラフィー法によりレジスト部６１を形成する。この状態を図６Ｂに示す。この後、レジスト部６１に覆われていない部分６２に配線を形成する。まず、Ｃｕ又はＣｕ合金からなる導電層５、及びＡｕ、Ｐｄ、Ｎｉ等からなる上層バリヤメタルを無電界メッキ法にて形成する。この状態を図６Ｃに示す。その後、レジスト部６１を除去し（図６Ｄ）、その段階で露出した下層バリヤメタル４をエッチング法により除去する。続いて、必要なワイヤボンディング、ハンダボール等を形成し、エポキシ樹脂等からなる封止材９をトランスファーモールド法で堆積することにより、半導体装置を完成させる（図１）。

符号の説明

[0029] １：半導体基板、２：絶縁膜、３：樹脂膜、４：下層バリヤメタル、５：導電層、６：上層バリヤメタル、７：第１の配線、８：第２の配線、９：封止材

請求の範囲

[請求項1] 第１の電源配線から供給される電源電位と第２の電源配線から共有される基準電位とに接続され、入力信号を応じて出力端子に出力信号を出力する集積回路を有する半導体装置において、

前記集積回路が形成される半導体基板と、

前記半導体基板の上に形成される第１の絶縁膜と、

前記第１の絶縁膜の上に形成される第２の絶縁膜と、

前記第１の絶縁膜の上に形成される第１の配線と、

前記第２の絶縁膜の上に形成される第２の配線と、

前記第１の絶縁膜の上に、前記第２の絶縁膜、前記第１の配線及び前記第２の配線を覆うに設けられた樹脂層とを有し、

前記第１の配線と前記第２の配線とは互いに隣接して配置され、

前記第１の配線及び前記第２の配線はそれぞれ前記第１の電源配線、前記第２の電源配線、または前記出力端子のいずれか一つに接続され、

前記第１の配線と前記第２の配線とは、前記第１の配線に与えられる電位と前記第２の配線に与えられる電位とが異なるように、互いに異なる接続先に接続される半導体装置。

[請求項2] 請求項１において、

前記第２の絶縁膜は樹脂膜である半導体装置。

[請求項3] 請求項２において、

互いに隣接して配置された前記第１の配線と前記第２の配線との間には、

前記樹脂膜と前記樹脂層との間に形成され前記半導体基板と平行な界面と、

前記第１の絶縁膜と前記樹脂層との界面と、

前記樹脂膜と前記樹脂層との間に形成され前記半導体基板と非平行な界面とを有する半導体装置。

[請求項4] 請求項３において、

前記樹脂膜と前記樹脂層との間に形成され前記半導体基板と平行な界面の幅は、前記第１の絶縁膜と前記樹脂層との界面の幅以下である半導体装置。

[請求項5] 請求項２において、

複数のボンディングパッドを有し、

前記複数のボンディングパッドのそれぞれは、ボンディングパッド樹脂膜と前記ボンディングパッド樹脂膜の上に形成されるボンディングパッド導電層とを有し、

前記ボンディングパッド樹脂膜と前記樹脂膜とは同層に形成される半導体装置。

[請求項6] 請求項５において、

前記複数のボンディングパッドは互いに隣接する第１のボンディングパッドと第２のボンディングパッドとを含み、

前記第１のボンディングパッドは前記第１の絶縁膜の上に形成される前記第１の配線に接続され、前記第２のボンディングパッドは前記樹脂層の上に形成される前記第２の配線に接続される半導体装置。

[請求項7] 請求項６において、

前記ボンディングパッド導電層と前記第１の配線及び前記第２の配線は同層に形成される半導体装置。

[請求項8] 請求項７において、

前記第１のボンディングパッドと前記第２のボンディングパッドとは千鳥状に配置されている半導体装置。

[請求項9] 請求項２において、

前記第１の絶縁膜は無機絶縁膜であり、

前記第１の配線及び前記第２の配線は銅または銅合金である導電層を有し、

前記樹脂膜はポリイミド系樹脂により形成され、前記樹脂層はエポ

キシ系樹脂により形成されている半導体装置。

[請求項10] 請求項７において、

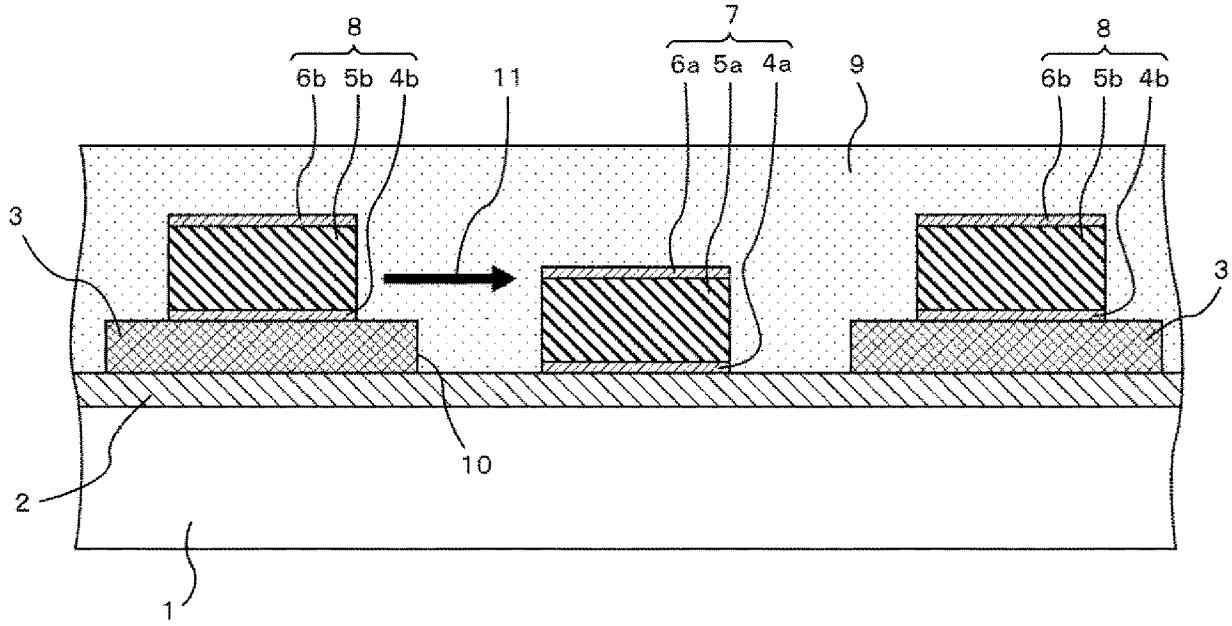
前記第１の絶縁膜は無機絶縁膜であり、

前記ボンディングパッド導電層、前記第１の配線及び前記第２の配線は、銅または銅合金である導電層及び前記導電層の上に形成される少なくともＡｕ、Ｐｄ，Ｎｉのいずれかを含むバリヤメタルを有し、

前記樹脂膜はポリイミド系樹脂により形成され、前記樹脂層はエポキシ系樹脂により形成されている半導体装置。

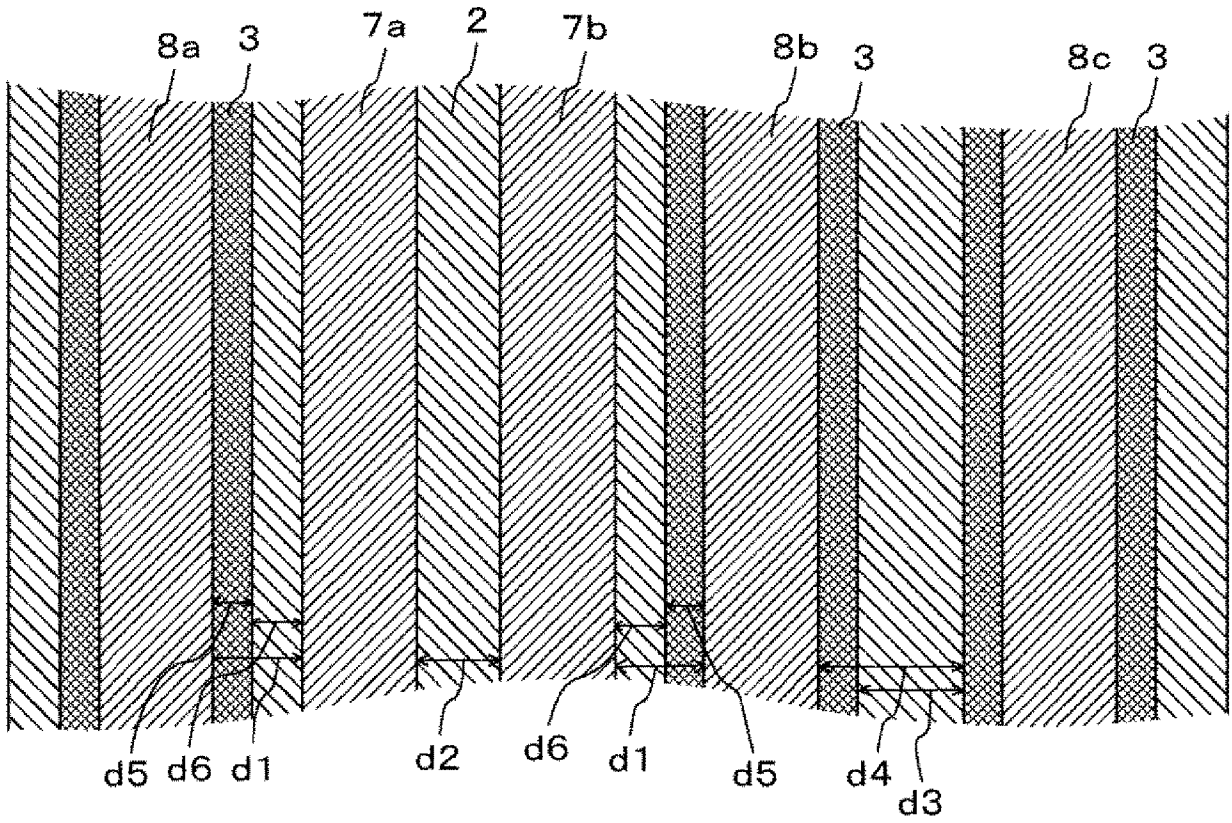
[図1]

図1


8
6b 5b 4b
11
7
6a 5a 4a
9
8
6b 5b 4b
3
3
2
10
1

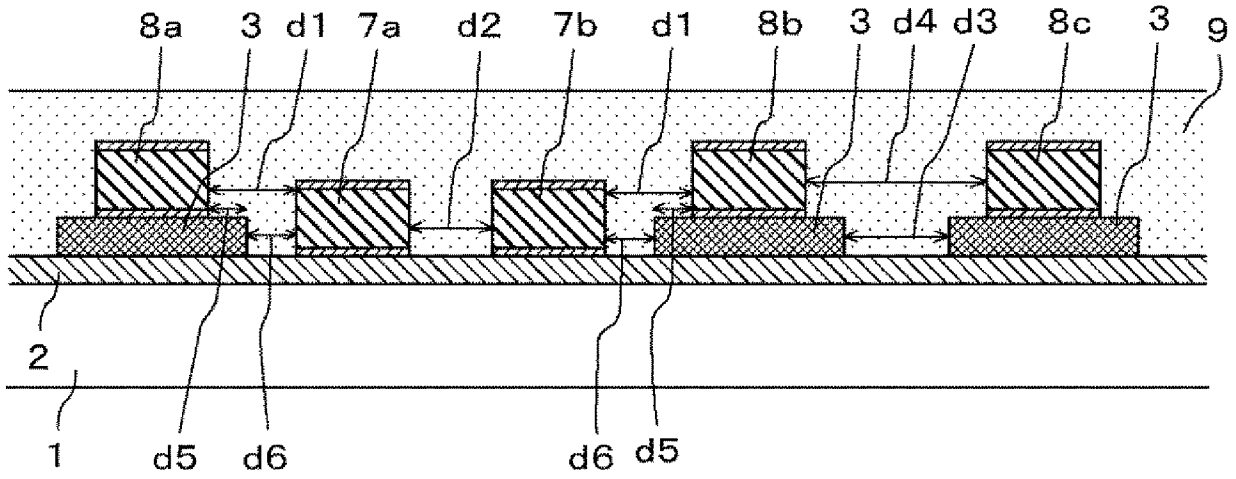
[図2A]

図2A


8a
3
7a
2
7b
8b
3
8c
3
d5
d6
d1
d2
d6
d1
d5
d4
d3

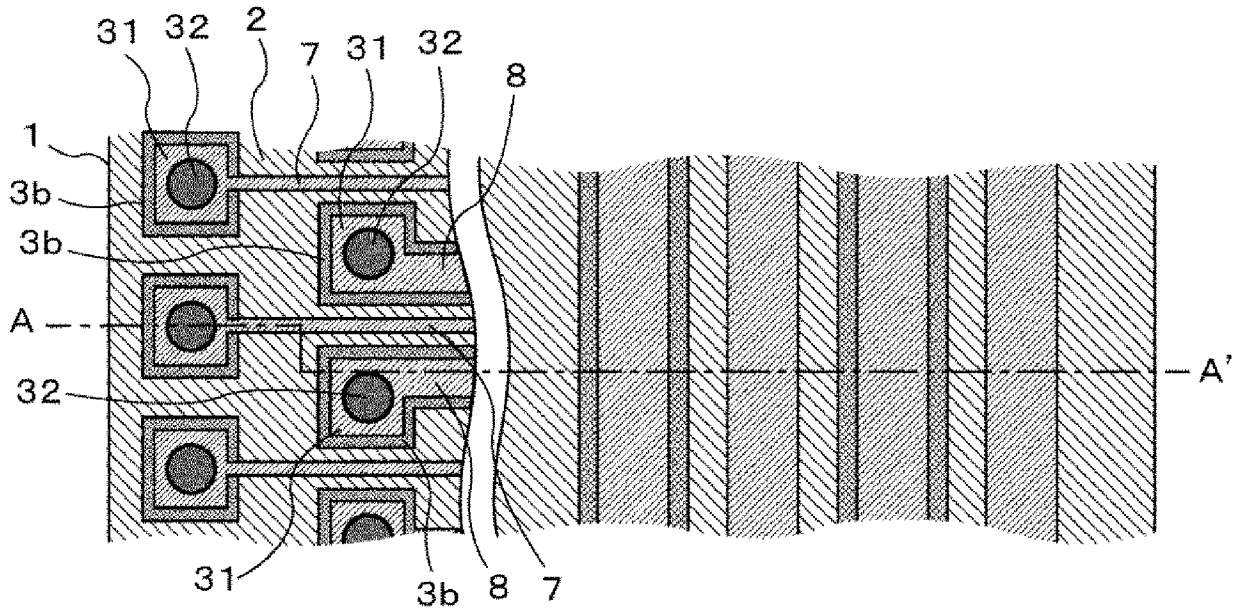
[図2B]

図2B



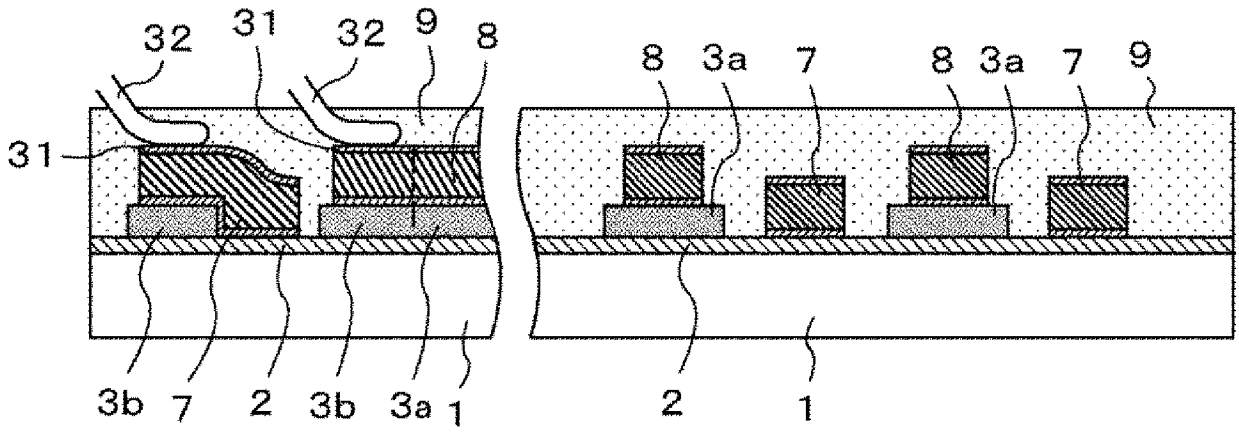
[図3A]

図3A



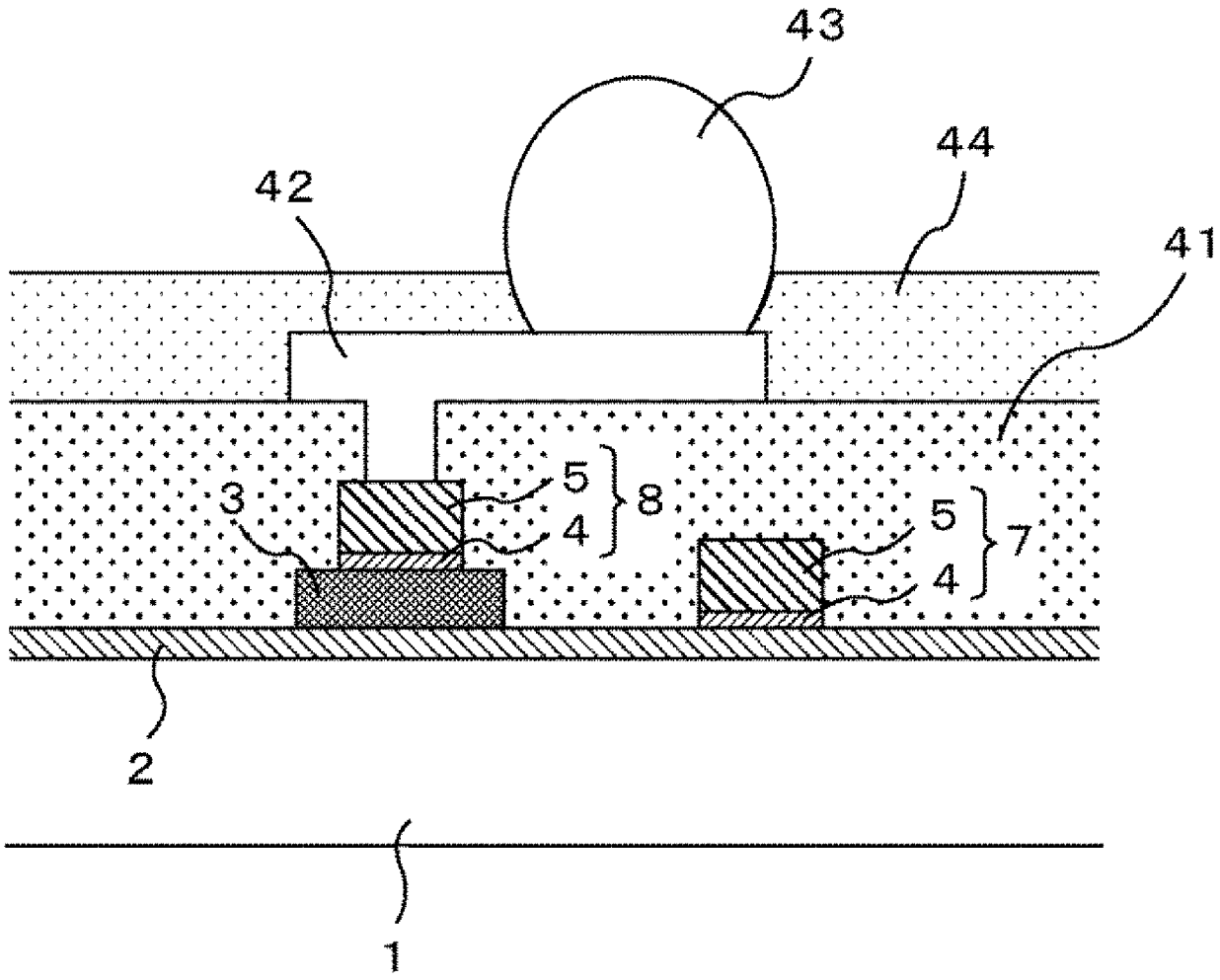
[図3B]

図3B



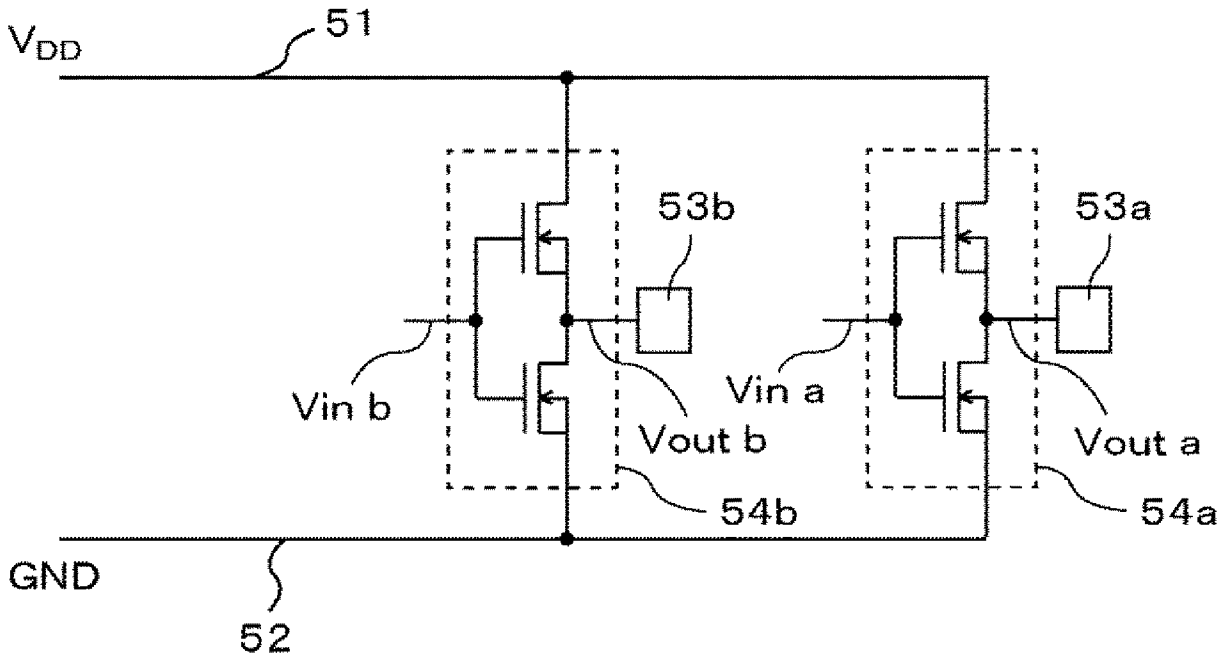
[図4]

図4



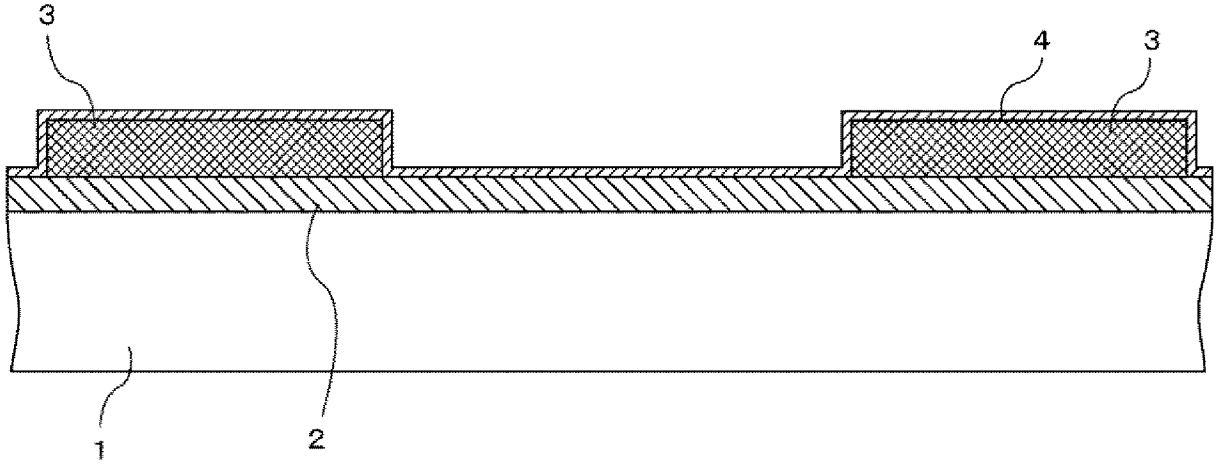
[図5]

図5



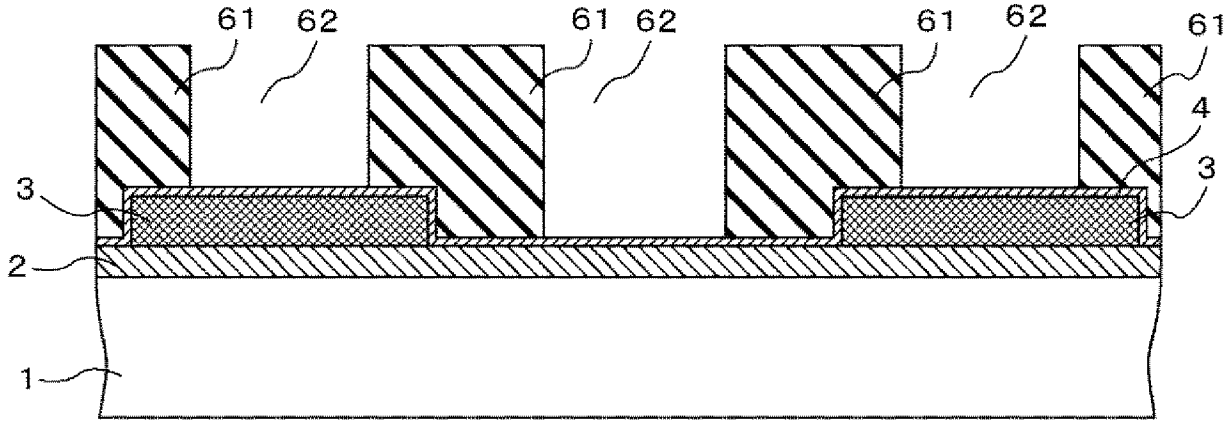
[図6A]

図6A



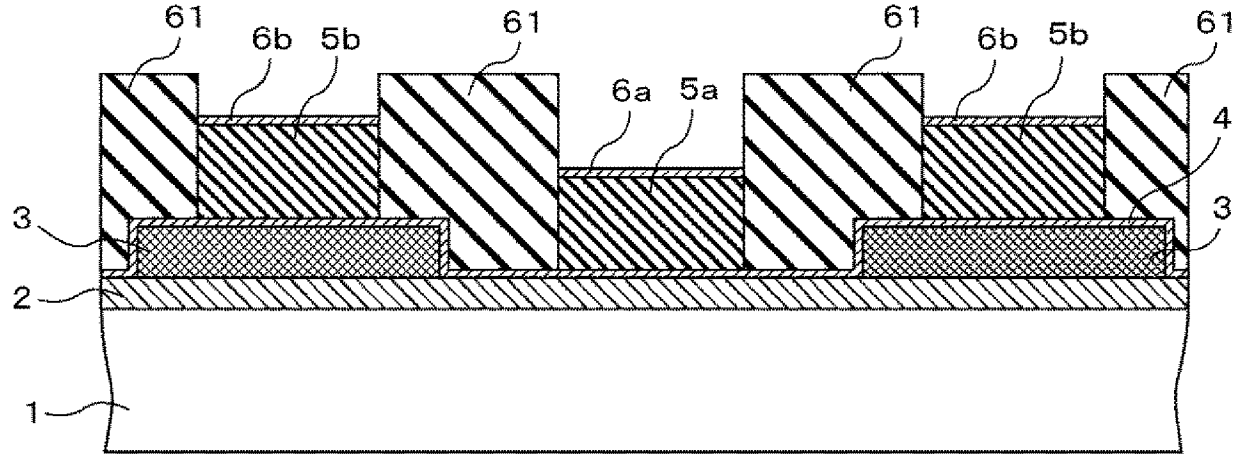
[図6B]

図6B



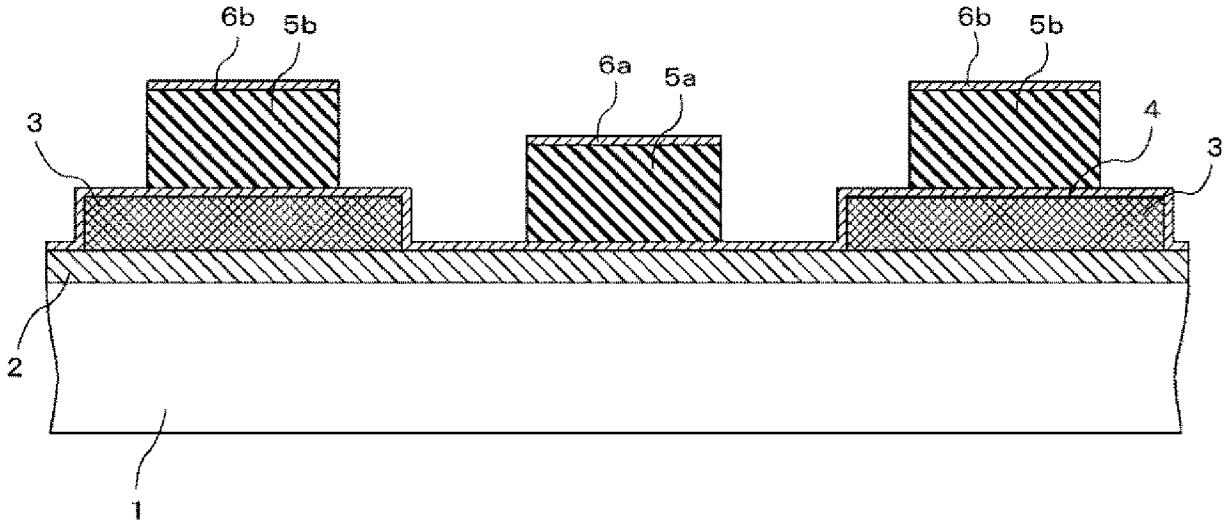
[図6C]

図6C



[図6D]

図6D



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/038448

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H01L23/12(2006.01)i, H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/522(2006.01)i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H01L23/12-23/15, H01L21/3205, H01L21/768, H01L23/52-23/538

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2017
Registered utility model specifications of Japan	1996-2017
Published registered utility model applications of Japan	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-140115 A (SEIKO EPSON CORP.) 13 May 2004, paragraphs [0034]-[0041], fig. 1, 2 (Family: none)	1-10
Y	JP 2010-147282 A (RENESAS TECHNOLOGY CORP.) 01 July 2010, paragraphs [0032]-[0055], fig. 1-7 & US 2010/0155845 A1, paragraphs [0056]-[0079], fig. 1-7	1-10
Y	WO 2016/075791 A1 (RENESAS ELECTRONICS CORP.) 19 May 2016, paragraphs [0027]-[0056], [0081]-[0085], fig. 2-4, 13 & US 2016/0379946 A1, paragraphs [0052]-[0081], [0110]-[0115], fig. 2-4, 13 & CN 105793964 A	5-10
Y	JP 2002-190550 A (FUJITSU LTD.) 05 July 2002, paragraphs [0038]-[0040], [0044], [0051], fig. 24 & US 2002/0076908 A1, paragraphs [0071]-[0074], [0078], [0087], fig. 24 & KR 10-2002-0050072 A	9-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
20 December 2017 (20.12.2017)	09 January 2018 (09.01.2018)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０３８４４８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/12(2006.01)i, H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/522(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/12-23/15, H01L21/3205, H01L21/768, H01L23/52-23/538

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１７年
日本国実用新案登録公報	１９９６－２０１７年
日本国登録実用新案公報	１９９４－２０１７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2004-140115 A (セイコーエプソン株式会社) 2004.05.13, 段落 0034-0041, 図 1,2 (ファミリーなし)	1-10
Y	JP 2010-147282 A (株式会社ルネサステクノロジ) 2010.07.01, 段落 0032-0055, 図 1-7 & US 2010/0155845 A1, 段落 0056-0079, 図 1-7	1-10

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２０．１２．２０１７	０９．０１．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｄ　３８５８
木下　直哉
電話番号　０３－３５８１－１１０１　内線　３５５１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2016/075791 A1 (ルネサスエレクトロニクス株式会社) 2016.05.19, 段落 0027-0056,0081-0085, 図 2-4,13 & US 2016/0379946 A1, 段落 0052-0081,0110-0115, 図 2-4,13 & CN 105793964 A	5-10
Y	JP 2002-190550 A (富士通株式会社) 2002.07.05, 段落 0038-0040,0044,0051, 図 24 & US 2002/0076908 A1, 段落 0071-0074,0078,0087, 図 24 & KR 10-2002-0050072 A	9,10