

WO 2016/185598 A1

明 細 書

発明の名称：

撮像装置、画像処理装置、画像処理方法、画像処理プログラムおよび記憶媒体

技術分野

[0001] 本発明は、撮像装置、画像処理装置、画像処理方法、画像処理プログラムおよび記憶媒体に関するものである。

背景技術

[0002] 低解像度変換した画像間で動きを検出した後、その動き検出結果を引き継いで高解像度画像においてさらに高精度の動き検出を行う画像処理方法が知られている（例えば、特許文献1参照。）。

先行技術文献

特許文献

[0003] 特許文献1：特許第3580612号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1の画像処理方法では、全ての画像について、解像度の異なる複数の画像を生成し、低解像度画像から高解像度画像へと動き検出結果を階層的に伝搬させながら動き検出処理を繰り返すため、処理時間がかかる。

本発明は、上述した事情に鑑みてなされたものであって、処理時間を抑えて高精度の動き検出処理を行うことができる撮像装置、画像処理装置、画像処理方法、画像処理プログラムおよび記憶媒体を提供する。

課題を解決するための手段

[0005] 本発明の一態様は、被写体の画像を時系列に取得する撮像部と、該撮像部により取得された画像間の動きベクトルを解像度の異なる2階層以上の画像を用いて検出できる階層的動き検出部と、該撮像部により取得された前記画

像を複数の部分領域に分割し、各該部分領域に設定された検出用画素における画素値の時間変化を検出する画素値変化検出部と、該画素値変化検出部により検出された前記時間変化が大きい前記検出用画素を含む前記部分領域ほど、前記階層的動き検出部における階層数が多くなるように設定する階層的動き検出設定部とを備える撮像装置である。

[0006] 本態様によれば、撮像部により時系列に取得された画像の複数の部分領域毎に検出用画素における画素値の時間変化が画素値変化検出部により検出され、検出された画素値の時間変化の大きさに基づいて、その検出用画素を含む部分領域の動き検出処理の階層数が設定される。画素値の時間変化が小さければ、その検出用画素を含む部分領域についてはより高解像度の階層の画像による動き検出処理が行われ、画素値の時間変化が大きければ、その検出用画素を含む部分領域についてはより低解像度の階層の画像から高解像度の階層の画像へと動き検出結果が階層的に伝搬されながら動き検出処理が繰り返される。

[0007] すなわち、検出用画素の画素値の時間変化が小さい部分領域については、より低解像度の画像を用意することなく、高解像度の画像を用いて動き検出処理を行うことができ、処理時間を短縮することができる。一方、検出用画素の画素値の時間変化が大きい部分領域については、より低解像度の画像からの動き検出処理を引き継ぐことにより、動き検出を階層的に行って、高精度の動き検出を行うことができる。

[0008] 上記態様においては、前記撮像部および前記画素値変化検出部が、撮像素子に備えられる回路であってもよい。

このようにすることで、撮像素子に備えられる撮像回路により画像が取得される際に、同じく撮像素子に備えられる画素値変化検出回路が、検出用画素における画素値の時間変化を検出して出力するので、簡易な構成の画像処理回路によって、処理時間を短縮し、かつ高精度の動き検出を行うことができる。

[0009] また、上記態様においては、前記画素値変化検出部が、前記撮像部により

取得された1フレーム前の画像を記憶する記憶回路と、該記憶回路に記憶されている1フレーム前の画像と現在の画像との差分を前記時間変化として演算する演算回路とを備えていてもよい。

このようにすることで、撮像部により取得された画像が記憶回路に記憶され、次のフレームの画像が撮像部により取得されたときに、記憶回路から読み出された1フレーム前の画像と現在の画像との差分が、演算回路によって検出用画素の画素値の時間変化として演算される。特殊な撮像素子を用いることなく、演算によって画素値の時間変化を得ることができ、処理時間を短縮し、かつ高精度の動き検出を行うことができる。

[0010] また、上記態様においては、前記階層的動き検出設定部は、前記画素値変化検出部により検出された前記時間変化が所定の閾値以下の前記検出用画素を含む前記部分領域については、前記階層的動き検出部における動き検出処理が行われないように設定してもよい。

このようにすることで、検出用画素の画素値の時間変化が所定の閾値以下の場合には、当該画素値を含む部分領域についての階層的動き検出部による動き検出処理が行われないので、動きの小さい部分における無駄な動き検出処理が防止され、処理時間をさらに短縮することができる。

[0011] また、上記態様においては、前記階層的動き検出設定部は、前記画素値変化検出部により検出された前記時間変化の大きさが大きいほど前記階層的動き検出部における動き検出処理の探索範囲を広げるように設定してもよい。

このようにすることで、検出用画素の画素値の時間変化が小さいほど探索範囲は狭くて済むので、処理時間を短縮することができる。

[0012] また、本発明の他の態様は、時系列に取得された画像間の動きベクトルを解像度の異なる2階層以上の画像を用いて検出できる階層的動き検出回路と、1フレーム前に取得された画像を記憶する記憶回路と、該記憶回路に記憶されている1フレーム前の画像と現在の画像との差分を演算する演算回路と、該演算回路により算出された前記差分が大きい検出用画素を含む部分領域ほど多くなるように、前記階層的動き検出回路における階層数を設定する階

層的動き検出設定回路とを備える画像処理装置である。

[0013] 本態様によれば、時系列に取得された1フレーム前の画像が記憶回路に記憶され、現在の画像が取得されたときに演算回路によって2つの画像の差分が演算される。そして、演算された差分が大きい検出用画素を含む部分領域ほど、多くの動き検出処理の階層数が階層的動き検出設定回路によって設定される。画素値の差分が小さければ、その検出用画素を含む部分領域についてはより高解像度の階層の画像による動き検出処理が行われ、画素値の時間変化が大きければ、その検出用画素を含む部分領域についてはより低解像度の階層の画像から高解像度の階層の画像へと動き検出結果が階層的に伝搬されながら動き検出処理が繰り返される。これにより、処理時間を短縮することができるとともに、高精度の動き検出を行うことができる。

[0014] 上記態様においては、前記階層的動き検出設定回路は、前記演算回路により演算された前記差分が所定の閾値以下の前記検出用画素を含む前記部分領域については、前記階層的動き検出回路における動き検出処理が行われなように設定してもよい。

また、上記態様においては、前記階層的動き検出設定回路は、前記画素値変化検出部により検出された前記時間変化の大きさが大きいほど前記階層的動き検出回路における動き検出処理の探索範囲を広げるように設定してもよい。

[0015] また、本発明の他の態様は、時系列に取得された2枚の画像の差分を演算する演算ステップと、該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、2枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとを含む画像処理方法である。

[0016] 上記態様においては、前記階層的動き検出ステップが、前記演算ステップにより演算された前記差分が所定の閾値以下の前記検出用画素を含む前記部分領域については除外して動きベクトルを検出してもよい。

また、上記態様においては、前記階層的動き検出ステップが、前記演算ステップにより演算された前記差分が大きいほど探索範囲を広げて動きベクトルを検出してもよい。

[0017] また、本発明の他の態様は、時系列に取得された２枚の画像の差分を演算する演算ステップと、該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、２枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとをコンピュータに実行させる画像処理プログラムである。

[0018] また、本発明の他の態様は、時系列に取得された２枚の画像の差分を演算する演算ステップと、該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、２枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとをコンピュータに実行させる画像処理プログラムを記憶した非一時的なコンピュータ読み取り可能な記憶媒体である。

発明の効果

[0019] 本発明によれば、処理時間を抑えて高精度の動き検出処理を行うことができるという効果を奏する。

図面の簡単な説明

[0020] [図1]本発明の一実施形態に係る撮像装置を示す模式図である。

[図2]図１の撮像装置に備えられる撮像素子の構造を模式的に示す図である。

[図3]図２の撮像素子における検出用画素の配置を説明する図である。

[図4]図１の撮像装置による階層的動き検出処理のイメージを示す図である。

[図5A]図２の撮像素子の各検出用画素における画素値の時間変化量の分布例を示す図である。

[図5B]図５Ａの各検出用画素の画素値の時間変化量と動き検出の設定との関

係を示す図である。

[図5C]図 5 B による設定に基づく部分領域毎の動き検出の相違を示す図である。

[図6A]図 5 A の変形例を示す図である。

[図6B]図 6 A の各検出用画素の画素値の時間変化量と動き検出の設定との関係を示す図である。

[図6C]図 6 B による設定に基づく部分領域毎の動き検出の相違を示す図である。

[図7]図 2 の撮像素子の変形例を示す図である。

[図8]図 2 の撮像素子の他の変形例を示す図である。

[図9]図 2 の撮像素子のさらに他の変形例を示す図である。

[図10]図 2 の撮像素子のさらに他の変形例を示す図である。

[図11]図 1 の撮像装置の変形例を示す模式図である。

[図12]図 1 の撮像装置の他の変形例を示す模式図である。

[図13]図 1 2 の撮像装置に備えられる画像処理装置による画像処理方法を説明するフローチャートである。

発明を実施するための形態

[0021] 本発明の一実施形態に係る撮像装置 1 について、図面を参照して以下に説明する。

本実施形態に係る撮像装置 1 は、図 1 に示されるように、被写体からの光を集光する光学系 2 と、該光学系 2 により集光された光を撮影して画像を取得する撮像素子 3 と、該撮像素子 3 により取得された画像を処理する画像処理装置 4 とを備えている。

[0022] 撮像素子 3 は、図 2 に示されるように、3 層構造を備えている。

表面の第 1 層 5 は、光電変換素子 6 a, 6 b を 2 次元的に配列してなる P D 層である。各光電変換素子 6 a, 6 b は、被写体からの光を受けて、該光の強度に応じた大きさを有する電流信号を出力するようになっている。

[0023] 第 1 層 5 の下層に配置されている第 2 層 7 は、読み出し回路 8 を備える R

O層である。RO層は、PD層の各光電変換素子6a, 6bからの電流信号を電圧信号に変換し、該電圧信号と該光電変換素子6a, 6bに対応する画素のアドレスとを対応づけた画像信号を出力するようになっている。第1層5および第2層7により撮像部3aが構成されている。

第2層7の下層に配置されている第3層9は、特定の読み出し回路8により読み出された画素値の時間変化を検出する動き検出回路（画素値変化検出部）10を備えている。

[0024] 各光電変換素子6a, 6bは画素を構成し、図3に示されるように、そのうちの所定間隔をあけた複数の画素が検出用画素MV1からMV9として機能するようになっている。図3に示す例では、光電変換素子6a, 6bは縦横に配列され、検出用画素MV1からMV9は、説明を簡単にするために、縦方向および横方向に4画素毎に配置されている。本実施形態においては、図5Cに示されるように、各光電変換素子6a, 6bを含む4行4列の16個の画素を部分領域Q1からQ9として定義している。

[0025] 動き検出回路10は、各検出用画素MV1からMV9から出力された電圧信号を微分器によって微分情報に変換し、微分情報により電圧信号が増加傾向または減少傾向に変化しているときにパルス列を発生させ、所定の閾値以上の振幅値を有するパルスの単位時間当たりの数を対応する検出用画素MV1からMV9のアドレスとともに出力するようになっている。すなわち、本実施形態においては、撮像素子3からは、被写体の画像信号と、4画素毎に配置された複数の検出用画素MV1からMV9におけるパルス数およびアドレスとが出力されるようになっている。

[0026] 画像処理装置4は、撮像素子3から出力された被写体の画像信号を蓄積する画像蓄積部11と、該画像蓄積部11に蓄積された画像信号にデモザイキング処理を施すデモザイキング部12と、デモザイキング処理が施された画像信号に圧縮符号化処理を施す圧縮符号化部13と、撮像素子3から出力されたパルス数に基づいて後述する階層的動き検出部14において用いられる階層数を設定する階層的動き検出切替部（階層的動き検出設定部）15とを

備えている。

[0027] デモザイキング部 1 2 では、入力された画像信号がベイア配列等の場合に、画素補間されるとともに、カラー化されるようになっている。

圧縮符号化部 1 3 は、階層的動き検出部 1 4 を備えている。

[0028] 階層的動き検出部 1 4 は、図 4 に示されるように、階層的動き検出切替部 1 5 から送られてくる階層数に応じた段階数だけ入力された画像信号に縮小処理を行い、最も低解像度の画像において動き検出処理を開始し、その動き検出結果を引き継いで順次高解像度の画像における動き検出処理を行うようになっている。図 4 に示す例では、階層数 1 から 4 の場合が示されており、例えば、階層数 4 の場合には、デモザイキング部 1 2 から入力されてきた高解像度の元画像を 3 段階縮小処理した最も低解像度の画像において動き検出処理を開始し、2 段階縮小画像、1 段階縮小画像、元画像へと動き検出結果の動きベクトルを伝搬しながらそれぞれ動き検出処理を施すようになっている。階層数 3 から 1 の場合も同様である。

[0029] 階層的動き検出切替部 1 5 は、検出用画素 MV 1 から MV 9 の画素値の時間変化が所定の閾値より大きいかな否かによって、該検出用画素 MV 1 から MV 9 を含む部分領域 Q 1 から Q 9 の階層的動き検出部 1 4 による動き検出処理における階層数を切り替えるようになっている。

例えば、図 5 A に示されるように 12×12 個の画素のうち、4 画素毎に配置された 9 個の検出用画素 MV 1 から MV 9 について撮像素子 3 から出力された画素値の時間変化をその大きさによって、図 5 B に示されるように分類する。

[0030] すなわち、階層的動き検出切替部 1 5 は、

検出用画素 MV 1, MV 2, MV 4, MV 8, MV 9 : 閾値 $T_h 1$ 以下、

検出用画素 MV 3, MV 6 : 閾値 $T_h 1$ より大きく閾値 $T_h 2$ 以下、

検出用画素 MV 5 : 閾値 $T_h 2$ より大きく閾値 $T_h 3$ 以下、

検出用画素 MV 7 : 閾値 $T_h 3$ より大きい

場合には、図 5 A に示されるように階層数を切り替えるようになっている。

[0031] これにより、図 5 A および図 5 C に示されるように、検出用画素 MV 1, MV 2, MV 4, MV 8, MV 9 を含む部分領域 Q 1, Q 2, Q 4, Q 8, Q 9 については階層数 $R = 0$ 、検出用画素 MV 3, MV 6 を含む部分領域 Q 3, Q 6 については階層数 $R = 1$ 、検出用画素 MV 5 を含む部分領域 Q 5 については階層数 $R = 2$ 、検出用画素 MV 7 を含む部分領域 Q 7 については $R = 3$ と設定するようになっている。

[0032] 階層数 $R = 0$ と設定された部分領域 Q 1, Q 2, Q 4, Q 8, Q 9 については、動きベクトルが存在しない静止領域として扱い、そもそも動き検出処理を行わないようになっている。階層数 $R = 1$ と設定された部分領域 Q 3, Q 6 については、最高解像度の元画像のみを用いて動き検出処理が行われるようになっている。また、階層数 $R = 2$ と設定された部分領域 Q 5 については、最高解像度の元画像および 1 段階縮小された低解像度画像を用いて動き検出処理が行われるようになっている。さらに、階層数 $R = 3$ と設定された部分領域 Q 7 については、最高解像度の元画像、1 段階縮小画像および 2 段階縮小画像を用いて動き検出処理が行われるようになっている。

[0033] このように構成された本実施形態に係る撮像装置 1 の作用について以下に説明する。

本実施形態に係る撮像装置 1 を用いて被写体の撮影を行うと、撮像部 3 a によって画像信号が取得されるとともに、間隔をあけて配列された複数の検出用画素 MV 1 から MV 9 によって、当該検出用画素 MV 1 から MV 9 に対応する位置の画素値の時間変化が検出用画素 MV 1 から MV 9 のアドレスとともに取得される。

[0034] 撮像部 3 a により取得された画像信号は、画像処理装置 4 内の画像蓄積部 1 1 に蓄積された後、デモザイキング部 1 2 に送られてデモザイキング処理が施される。デモザイキング処理が施された画像信号は、圧縮符号化部 1 3 に送られて圧縮符号化処理が施される。

圧縮符号化部 1 3 における圧縮符号化処理においては、階層的動き検出部 1 4 において動き検出処理が行われ、画像の動きベクトルが求められる。

[0035] この場合において、本実施形態に係る撮像装置 1 によれば、階層的動き検出部 14 における動き検出処理が、撮像部 3a から出力された検出用画素 MV 1 から MV 9 の画素値の時間変化の大きさに応じて、階層的動き検出切替部 15 により切り替えられる。

すなわち、検出用画素 MV 1 から MV 9 の画素値の時間変化が所定の閾値 $T_h 1$ 以下である検出用画素 MV 1, MV 2, MV 4, MV 8, MV 9 を含む部分領域 Q 1, Q 2, Q 4, Q 8, Q 9 については、階層的動き検出切替部 15 において、階層数 $R = 0$ と設定され、階層的動き検出部 14 においては動き検出処理が行われない。これにより、動き検出処理に要する処理時間を大幅に短縮することができる。

[0036] また、検出用画素 MV 1 から MV 9 の画素値の時間変化が閾値 $T_h 1$ より大きい検出用画素 MV 3, MV 5, MV 6, MV 7 を含む部分領域 Q 3, Q 5, Q 6, Q 7 については時間変化の大きさに応じて階層数を $R = 1$ から $R = 3$ の間で切り替えるようになっている。

このようにすることで、全ての領域にわたる画素について、同等の高い階層数で動き検出処理していた従来の場合と比較して、時間変化の小さい部分領域 Q 1, Q 2, Q 4, Q 8, Q 9 についてはより少ない階層数で動き検出処理を行うことができ、動き検出処理に要する処理時間を大幅に短縮することができるという利点がある。そして、時間変化の大きい部分領域 Q 3, Q 5, Q 6, Q 7 についてのみ、より多い階層数で動き検出処理を行って、高精度に動きベクトルを検出することができるという利点がある。

[0037] なお、本実施形態においては、検出用画素 MV 1 から MV 9 の画素値の時間変化の大きさに応じて動き検出処理における階層数を切り替えることとしたが、これに加えて、階層的動き検出部 14 の探索範囲を切り替えることにしてもよい。

すなわち、図 6A から図 6C に示されるように、検出用画素 MV 1 から MV 9 の画素値の時間変化の大きさに応じて、閾値により分類し、検出用画素 MV 1, MV 2, MV 4, MV 8, MV 9 を含む部分領域 Q 1, Q 2, Q 4

、Q 8、Q 9については探索範囲：± 0画素、検出用画素MV 3、MV 6を含む部分領域Q 3、Q 6については探索範囲± 8画素、検出用画素MV 5を含む部分領域Q 5については探索範囲：± 16画素、検出用画素MV 7を含む部分領域Q 7については探索範囲± 32画素と設定されている。

[0038] 図6 Bにおいては、最高解像度の画像を用いた動き検出処理における探索範囲を例示したが、より低解像度の画像を用いた動き検出処理においては、縮小率を考慮して対応する探索範囲を設定すればよい。

[0039] また、本実施形態においては、画像信号を出力する画素とは別に検出用画素を配置した例を示したが、図7に示されるように、検出用画素が両者を兼用することにしてもよい。

すなわち、同一露光で信号を分岐してもよいし、時分割で兼用するようにしてもよい。時分割の場合には、取得された画像信号は画像メモリに転送して保持し、再露光できるようにすればよい。

[0040] また、動き検出のS/N比およびアンダーサンプリングによる折り返しを低減するために、検出用画素の信号を加算平均するようにしてもよい。検出用画素が離間している場合、開口の帯域に対してサンプリング周期が低いという現象が起こり、結果として、高周波のパターンの動きを低周波のパターンの動きとして検出してしまう折り返し（エイリアシング）が生じる。これを防ぐために、図8に示されるように、隣接する検出用画素の信号を統合し加算平均処理を行った後に階層的動き検出切替部15に送ることにすればよい。

[0041] また、検出用画素が画像信号取得を兼用する場合には、図9に示されるように、複数の隣接する画素の信号を統合して加算平均した後に階層的動き検出切替部15に送ることにしてもよい。

また、PD層がカラーのベイア配列の場合には、部分領域毎に同色（例えば、Gチャネル）の画素の加算平均を行い、その結果に応じて、動き検出処理を切り替えることにしてもよい。

[0042] また、図 10 に示されるように、画像信号取得用の光電変換素子 6 a が配列された第 1 層 16 とは別に、検出用画素の光電変換素子 6 b が配列された第 3 層 17 を備える撮像素子 3 を採用してもよい。シリコン基板が薄い場合に長波長の光が透過することが知られており、これを利用して、第 1 層 16 および第 2 層 7 を透過した光の一部を第 3 層 17 に到達させることができる。これにより、第 1 層 16 の全ての画素からの画像信号を画像形成用を利用することができる。

[0043] また、本実施形態においては、圧縮符号化部 13 において行われる階層的動き検出処理について説明したが、これに代えて、図 11 に示されるように、合成処理部 19 によるフレーム間の画像合成処理に先立って、位置合わせ処理部 20 により行われる画像間の位置合わせ処理のために、階層的動き検出部 14 において動き検出処理を行うことにしてもよい。

[0044] また、本実施形態においては、検出用画素の画素値の時間変化を撮像部 3 a から直接出力させることとしたが、これに代えて、図 12 に示されるように、時系列的に取得された 2 枚の画像の差分を算出する差分算出部 18 を設け、該差分算出部 18 から出力された特定の検出用画素における差分値を画素値の時間変化として、差分値の大きさに基づいて、階層的動き検出切替部 15 が、動き検出処理における階層数を部分領域毎に切り替えることにしてもよい。

[0045] このようにすることで、撮像部 3 a として検出用画素の画素値の時間変化を出力する特殊なものを用いることなく、後段の画像処理において実施することが可能となる。

すなわち、本発明は、時系列に取得された画像を記憶する画像蓄積部（記憶回路）11 と、時系列に取得された画像の差分値を演算する差分算出部（演算回路）18 とを備える画素値変化検出部 21 と、差分値が大きいほど階層数を多くするように切り替える階層的動き検出切替部（階層的動き検出設定回路）15 と、切り替えられた階層数で、部分領域ごとに動き検出処理を行う階層的動き検出部（階層的動き検出回路）14 とを備える画像処理装置

4として概念することができる。

[0046] そして、このように構成された画像処理装置4を用いた画像処理方法は、図13に示されるように、撮像素子3から画像信号が入力される画像入力ステップS1と、該画像入力ステップS1により入力された画像信号を画像蓄積部11に記憶する画像記憶ステップS2と、既に画像蓄積部11に記憶されている1フレーム前の画像を読み出す画像読出ステップS3と、入力された現フレームの画像と読み出した1フレーム前の画像との差分を差分算出部18において演算する差分演算ステップ（演算ステップ）S4とを備えている。

[0047] また、差分が演算されたときに、 $n=1$ にリセットし（ステップS5）、 $n=1$ から $n=m$ まで、 m 個の検出用画素に対応する差分値 P_n を各閾値 T_{h1} から T_{h4} と比較する（ステップS6からS12）。まず、差分値 P_n が閾値 T_{h1} 以下であるか否かが判定され（ステップS6）、閾値 T_{h1} 以下である場合には、 n 番目の検出用画素の階層数 $R_n=0$ とし（階層数設定ステップS7）、 $n=m$ か否かを判定する（ステップS15）。

[0048] 差分値 P_n が閾値 T_{h1} 以下ではない場合には、差分値 P_n が閾値 T_{h2} 以下であるか否かが判定され（ステップS8）、閾値 T_{h2} 以下である場合には、 n 番目の検出用画素の階層数 $R_n=1$ とし（階層数設定ステップS9）、 $n=m$ か否かを判定する（ステップS15）。

差分値 P_n が閾値 T_{h2} 以下ではない場合には、差分値 P_n が閾値 T_{h3} 以下であるか否かが判定され（ステップS10）、閾値 T_{h3} 以下である場合には、 n 番目の検出用画素の階層数 $R_n=2$ とし（階層数設定ステップS11）、 $n=m$ か否かを判定する（ステップS15）。

[0049] 差分値 P_n が閾値 T_{h3} 以下ではない場合には、差分値 P_n が閾値 T_{h4} 以下であるか否かが判定され（ステップS12）、閾値 T_{h4} 以下である場合には、 n 番目の検出用画素の階層数 $R_n=3$ とし（階層数設定ステップS13）、 $n=m$ か否かを判定する（ステップS15）。

差分値 P_n が閾値 T_{h4} 以下ではない場合には、 n 番目の検出用画素の階

層数 $R_n = 4$ とし（階層数設定ステップ S 1 4）、 $n = m$ か否かを判定する（ステップ S 1 5）

$n = m$ ではない場合には、 n をインクリメントして（ステップ S 1 6）、ステップ S 6 からの工程を繰り返す（階層的動き検出ステップ S 1 7）。 $n = m$ である場合には処理を終了する。

[0050] このように、本実施形態に係る画像処理装置 4 および画像処理方法によれば、階層的動き検出処理における階層数を、時系列に取得した画像間の差分値に応じて部分領域毎に切り替えて画像間の動きベクトルを検出するので、全ての領域について同じ階層数の動き検出処理を行う従来の場合と比較して、処理時間を短縮することができるとともに、高精度の動き検出を行うことができるという利点がある。

[0051] なお、本実施形態に係る画像処理方法は、上記のように回路からなる画像処理装置 4 によって実行される場合のほか、コンピュータにより実行することができる画像処理プログラムによっても実施することができる。この場合、CPU 等のプロセッサが画像処理プログラムを実行することで、本実施形態に係る画像処理方法が実施される。

[0052] 具体的には記憶媒体に記憶された画像処理プログラムが読み出され、読み出された画像処理プログラムが CPU 等のプロセッサにより実行される。ここで、記憶媒体は、プログラムやデータ等を格納するものであり、その機能は、光ディスク（DVD、CD 等）、ハードディスクドライブあるいはメモリ（カード型メモリ、ROM 等）などにより実現できる。

符号の説明

- [0053]
- 1 撮像装置
 - 3 撮像素子
 - 3 a 撮像部
 - 4 画像処理装置
 - 1 0 動き検出回路（画素値変化検出部）
 - 1 1 画像蓄積部（記憶回路）

1 4 階層的動き検出部（階層的動き検出回路）

1 5 階層的動き検出切替部（階層的動き検出設定部、階層的動き検出設定回路）

1 8 差分算出部（演算回路）

2 1 画素値変化検出部

S 4 差分演算ステップ（演算ステップ）

S 7, S 9, S 1 1, S 1 3, S 1 4 階層数設定ステップ

S 1 7 階層的動き検出ステップ

M V 1, M V 2, M V 3, M V 4, M V 5, M V 6, M V 7, M V 8, M

V 9 検出用画素

Q 1, Q 2, Q 3, Q 4, Q 5, Q 6, Q 7, Q 8, Q 9 部分領域

請求の範囲

- [請求項1] 被写体の画像を時系列に取得する撮像部と、
該撮像部により取得された画像間の動きベクトルを解像度の異なる2階層以上の画像を用いて検出できる階層的動き検出部と、
該撮像部により取得された前記画像を複数の部分領域に分割し、各該部分領域に設定された検出用画素における画素値の時間変化を検出する画素値変化検出部と、
該画素値変化検出部により検出された前記時間変化が大きい前記検出用画素を含む前記部分領域ほど、前記階層的動き検出部における階層数が多くなるように設定する階層的動き検出設定部とを備える撮像装置。
- [請求項2] 前記撮像部および前記画素値変化検出部が、撮像素子に備えられる回路である請求項1に記載の撮像装置。
- [請求項3] 前記画素値変化検出部が、前記撮像部により取得された1フレーム前の画像を記憶する記憶回路と、該記憶回路に記憶されている1フレーム前の画像と現在の画像との差分を前記時間変化として演算する演算回路とを備える請求項1に記載の撮像装置。
- [請求項4] 前記階層的動き検出設定部は、前記画素値変化検出部により検出された前記時間変化が所定の閾値以下の前記検出用画素を含む前記部分領域については、前記階層的動き検出部における動き検出処理が行われないように設定する請求項1から請求項3のいずれかに記載の撮像装置。
- [請求項5] 前記階層的動き検出設定部は、前記画素値変化検出部により検出された前記時間変化の大きさが大きいほど前記階層的動き検出部における動き検出処理の探索範囲を広げるように設定する請求項1から請求項4のいずれかに記載の撮像装置。
- [請求項6] 時系列に取得された画像間の動きベクトルを解像度の異なる2階層以上の画像を用いて検出できる階層的動き検出回路と、

1 フレーム前に取得された画像を記憶する記憶回路と、

該記憶回路に記憶されている 1 フレーム前の画像と現在の画像との差分を演算する演算回路と、

該演算回路により算出された前記差分が大きい検出用画素を含む部分領域ほど多くなるように、前記階層的動き検出回路における階層数を設定する階層的動き検出設定回路とを備える画像処理装置。

[請求項7] 前記階層的動き検出設定回路は、前記演算回路により演算された前記差分が所定の閾値以下の前記検出用画素を含む前記部分領域については、前記階層的動き検出回路における動き検出処理が行われないように設定する請求項 6 に記載の画像処理装置。

[請求項8] 前記階層的動き検出設定回路は、前記画素値変化検出部により検出された前記時間変化の大きさが大きいほど前記階層的動き検出回路における動き検出処理の探索範囲を広げるように設定する請求項 6 または請求項 7 に記載の画像処理装置。

[請求項9] 時系列に取得された 2 枚の画像の差分を演算する演算ステップと、
該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、

該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、2 枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとを含む画像処理方法。

[請求項10] 前記階層的動き検出ステップが、前記演算ステップにより演算された前記差分が所定の閾値以下の前記検出用画素を含む前記部分領域については除外して動きベクトルを検出する請求項 9 に記載の画像処理方法。

[請求項11] 前記階層的動き検出ステップが、前記演算ステップにより演算された前記差分が大きいほど探索範囲を広げて動きベクトルを検出する請求項 9 または請求項 10 に記載の画像処理方法。

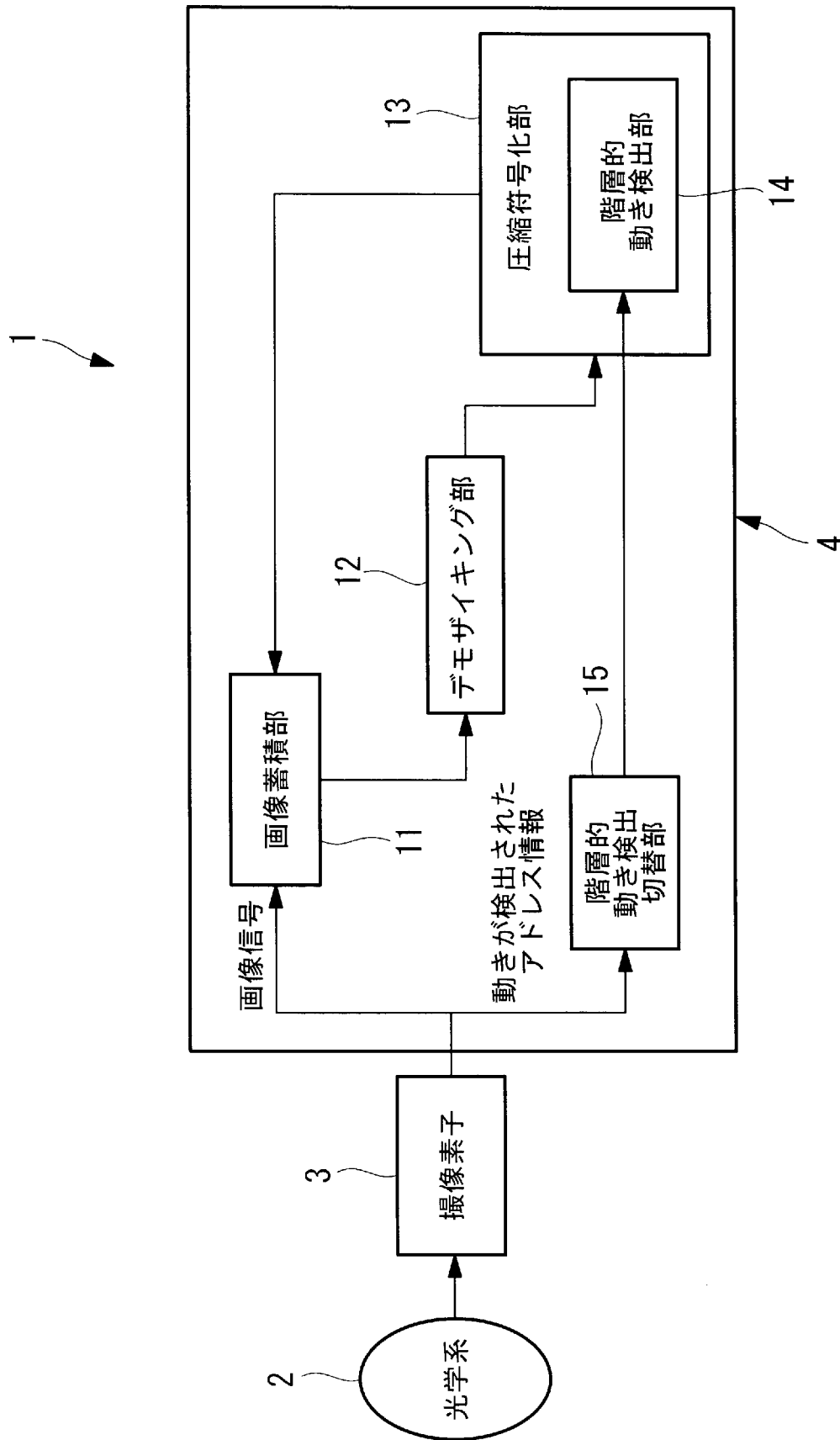
[請求項12] 時系列に取得された2枚の画像の差分を演算する演算ステップと、
 該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、

 該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、2枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとをコンピュータに実行させる画像処理プログラム。

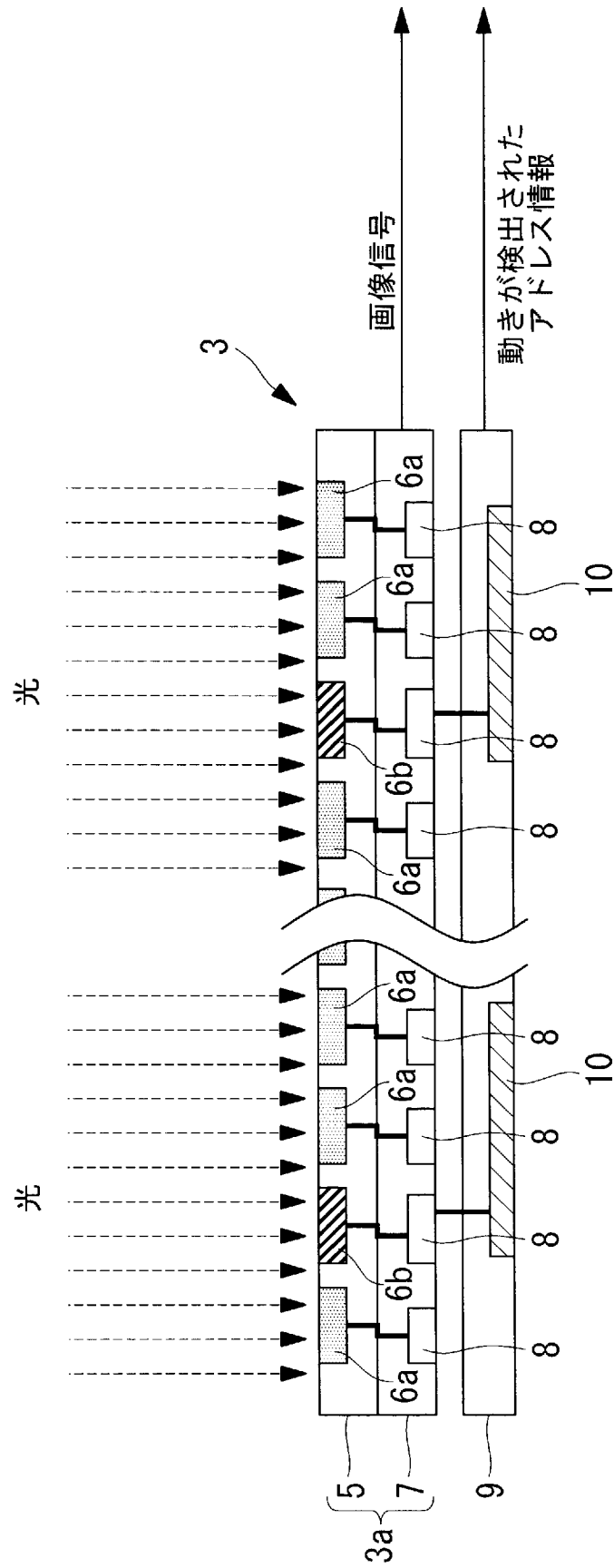
[請求項13] 時系列に取得された2枚の画像の差分を演算する演算ステップと、
 該演算ステップにより演算された差分に基づいて、差分が大きい検出用画素を含む部分領域ほど多くなるように階層数を設定する階層数設定ステップと、

 該階層数設定ステップにより設定された階層数を用いて、前記部分領域毎に、2枚の前記画像間の動きベクトルを検出する階層的動き検出ステップとをコンピュータに実行させる画像処理プログラムを記憶した非一時的なコンピュータ読み取り可能な記憶媒体。

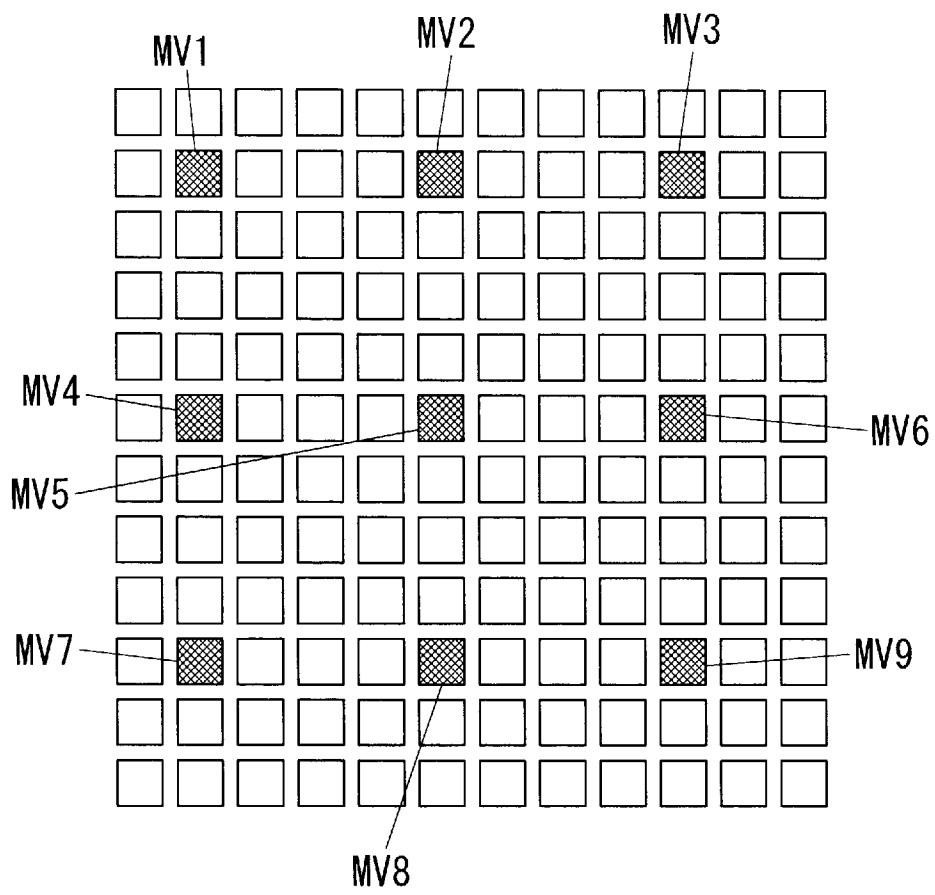
[図1]



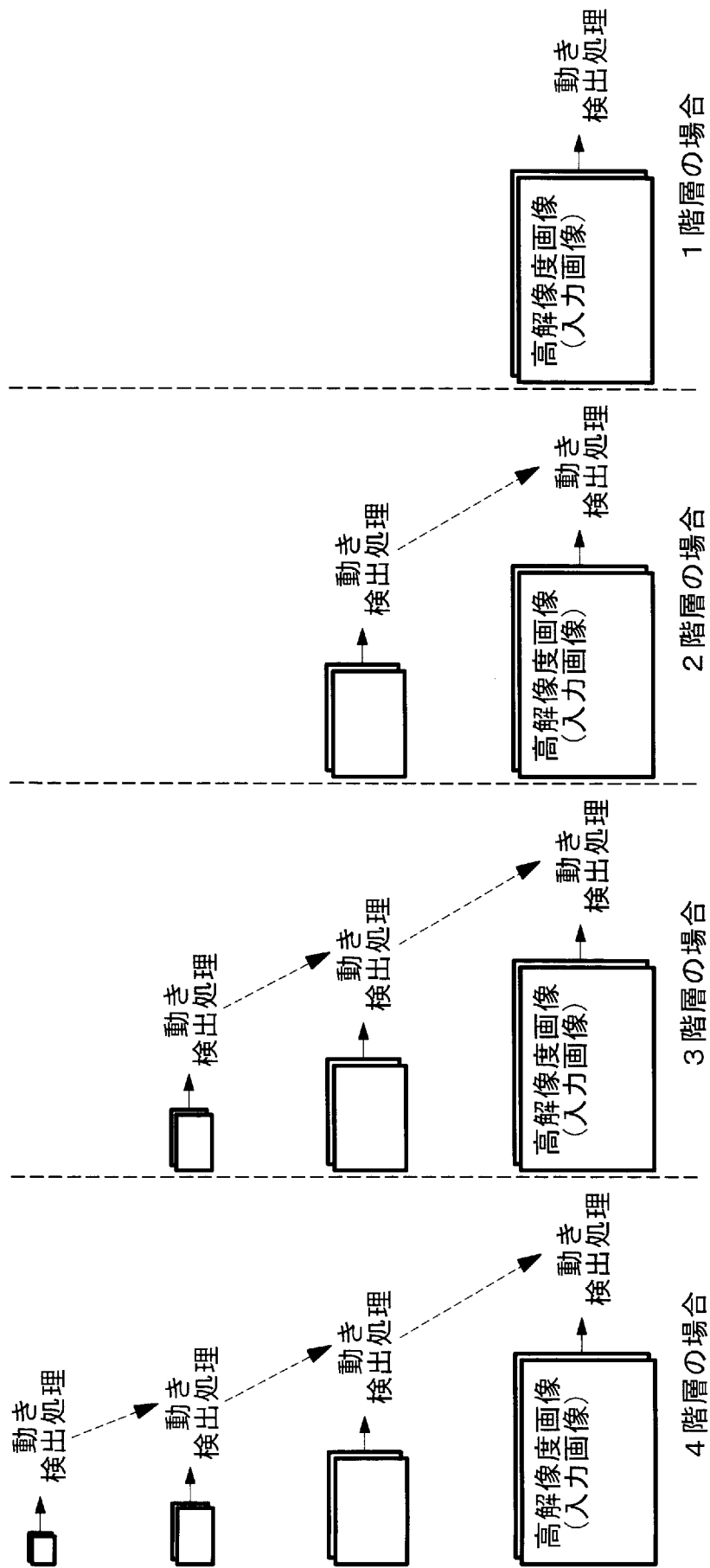
[図2]



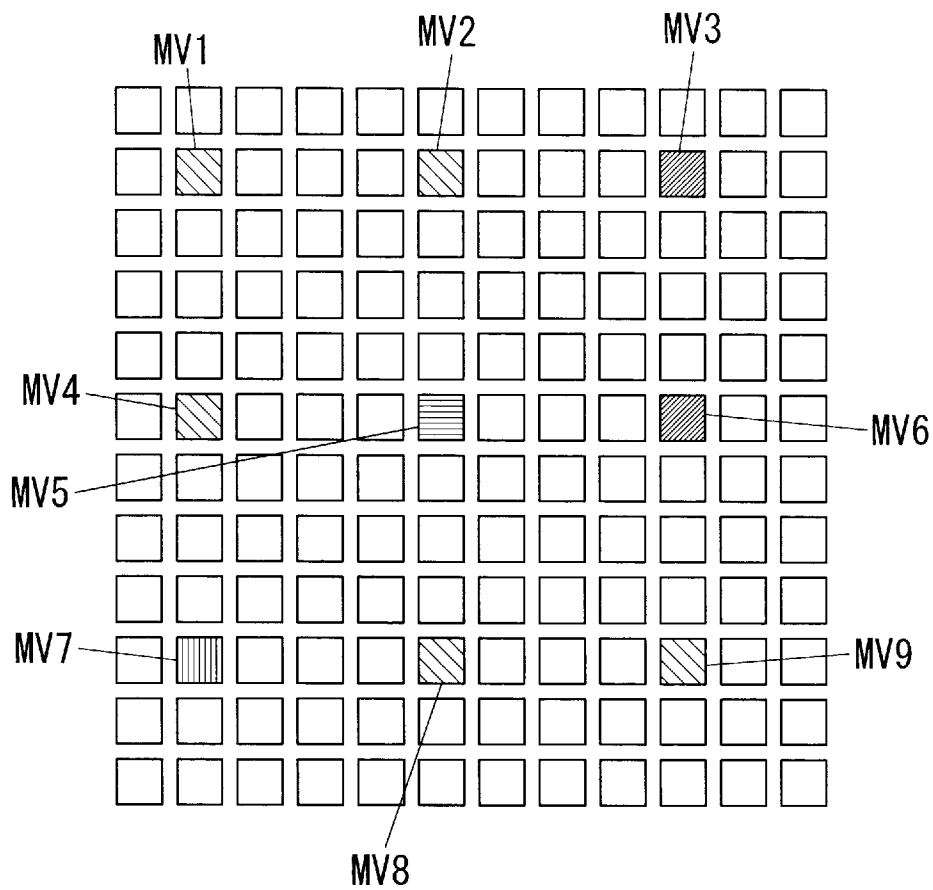
[図3]



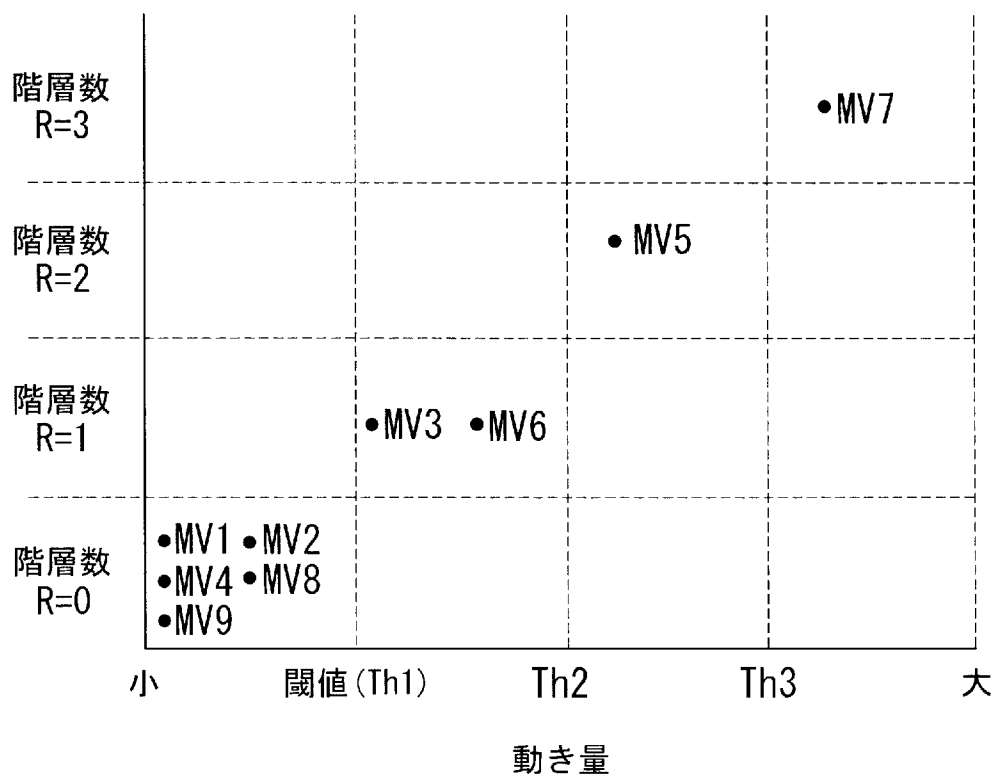
[図4]



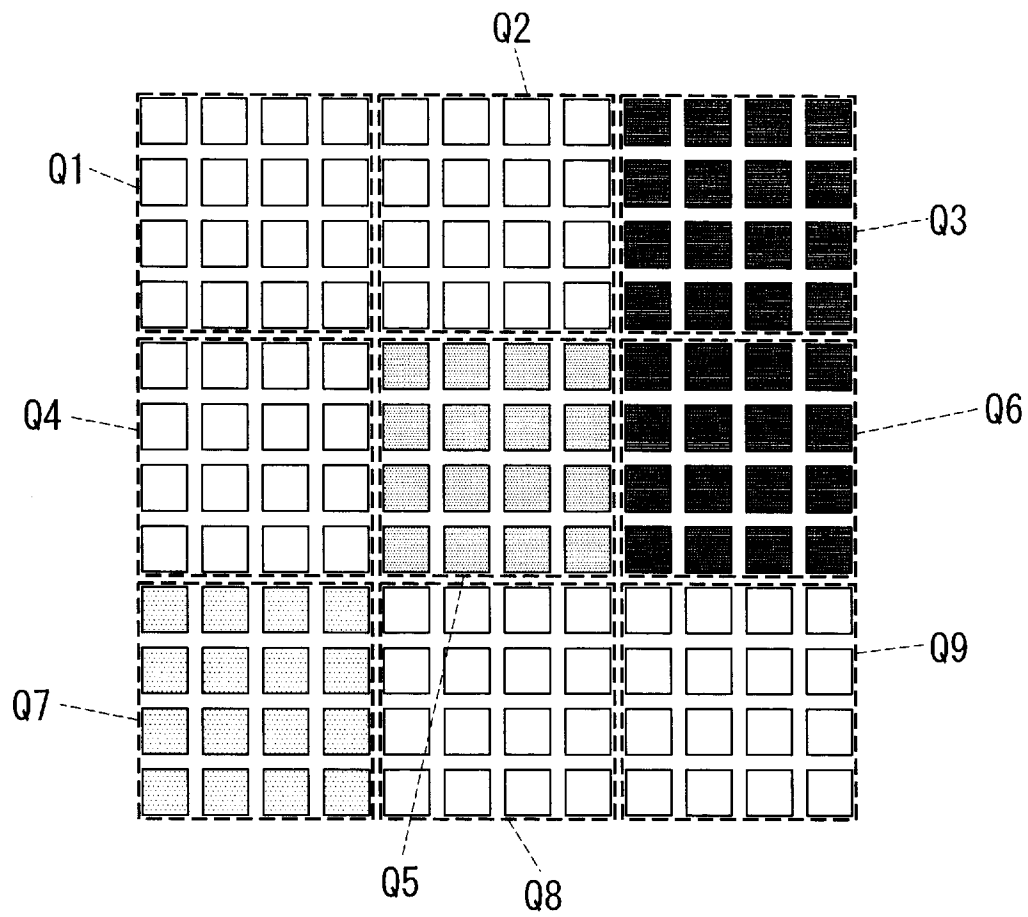
[図5A]



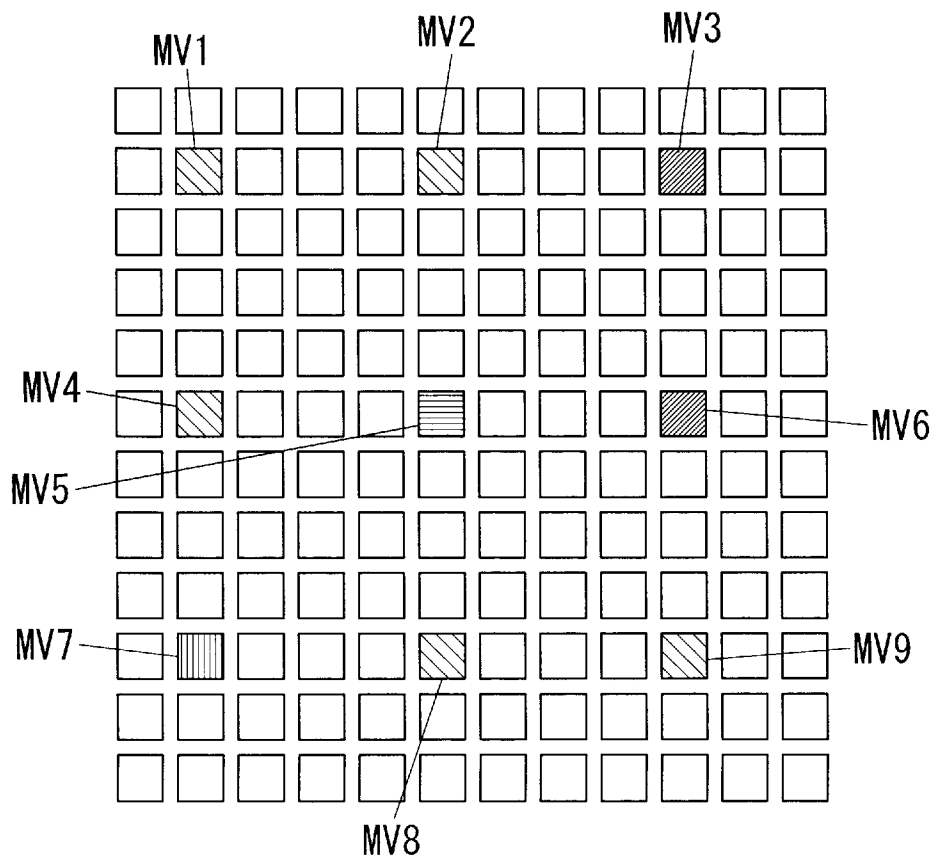
[図5B]



[図5C]

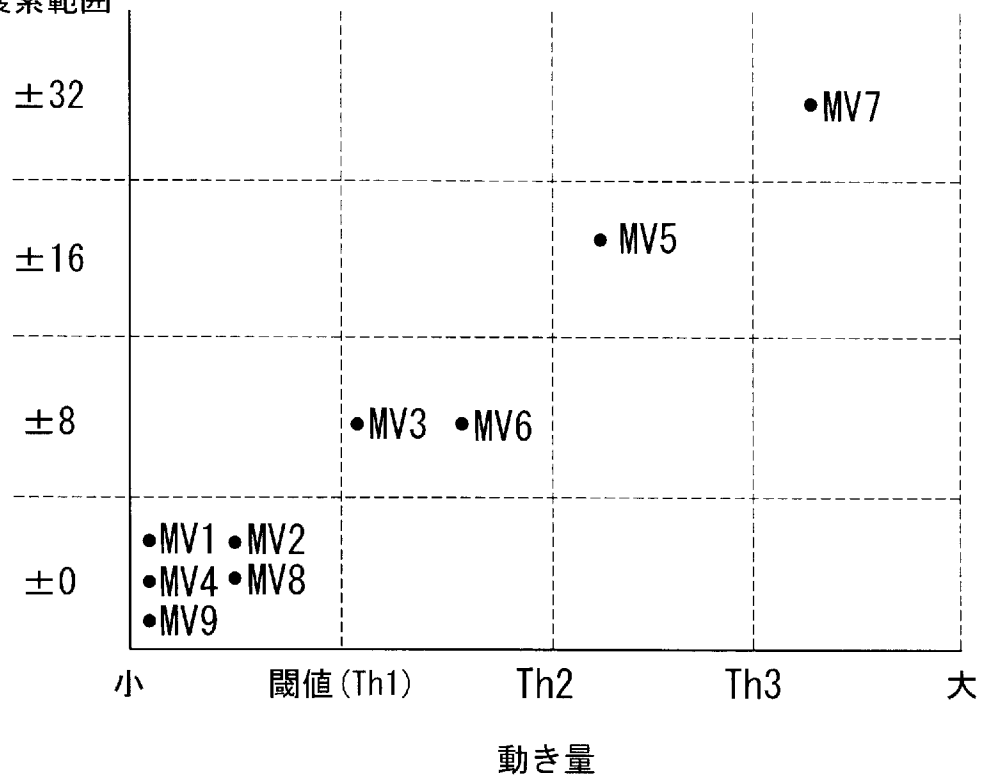


[図6A]

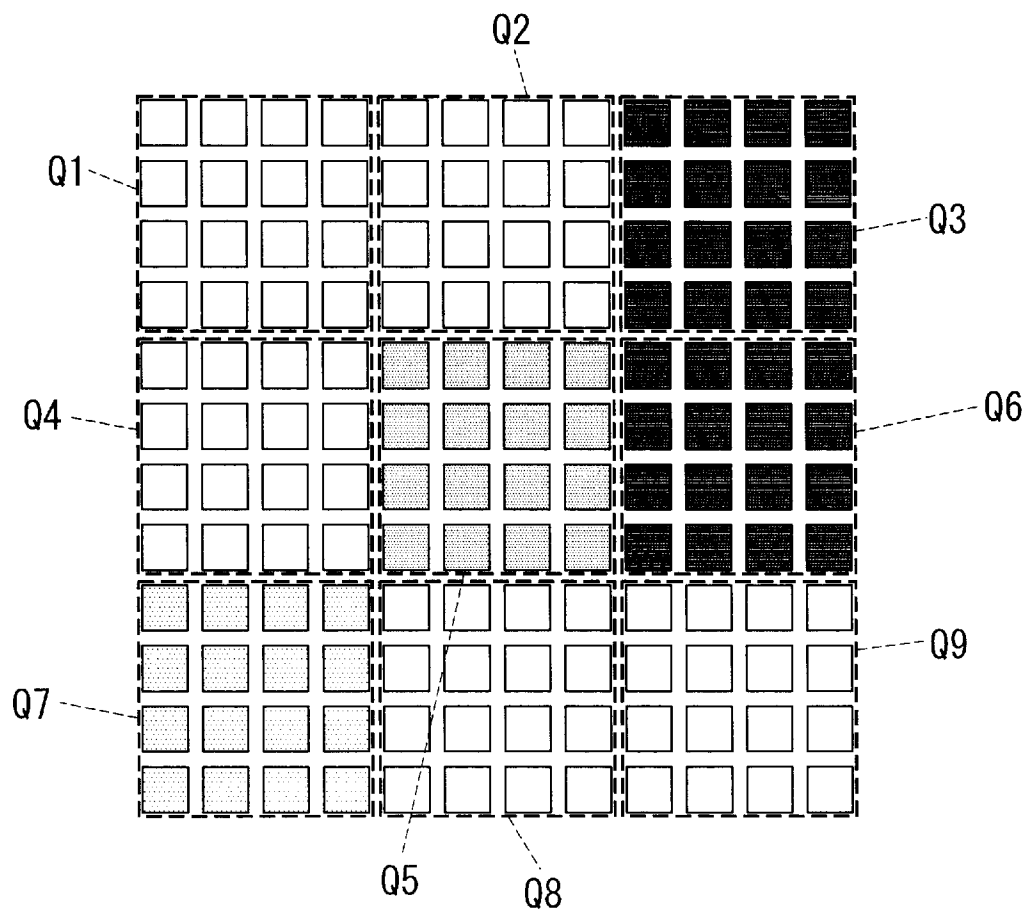


[図6B]

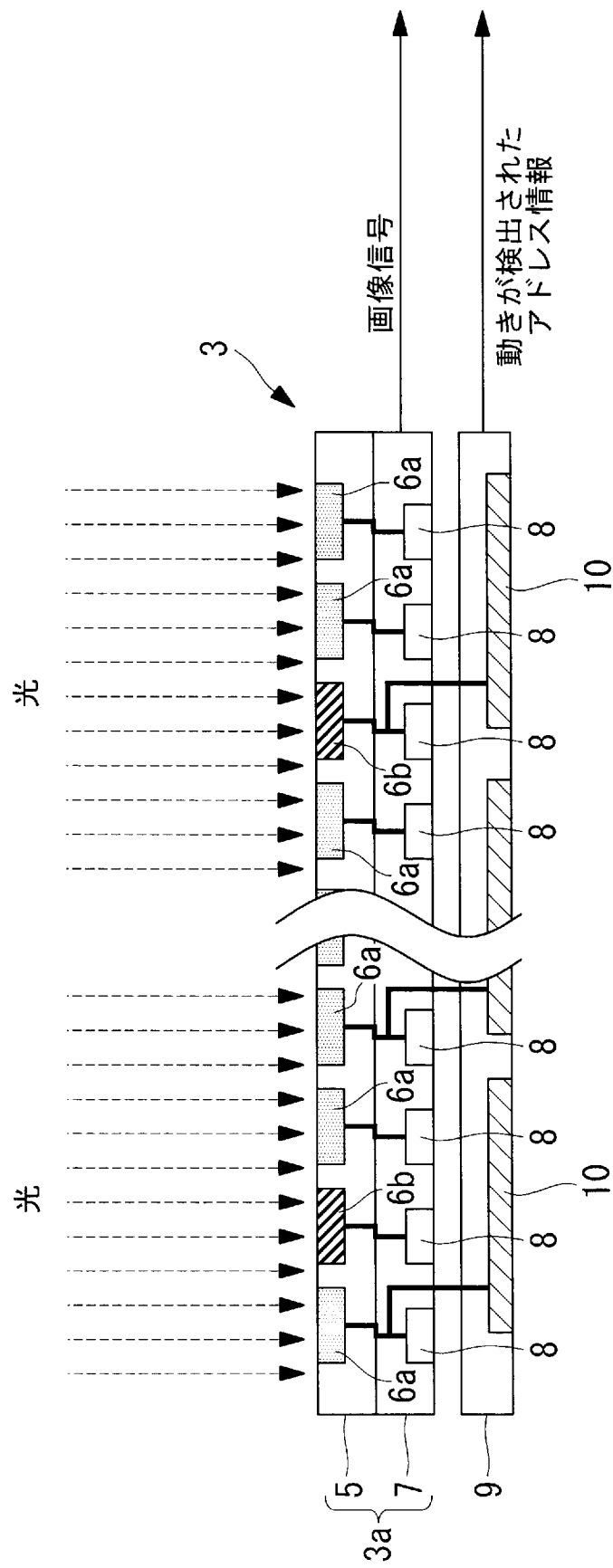
搜索範囲



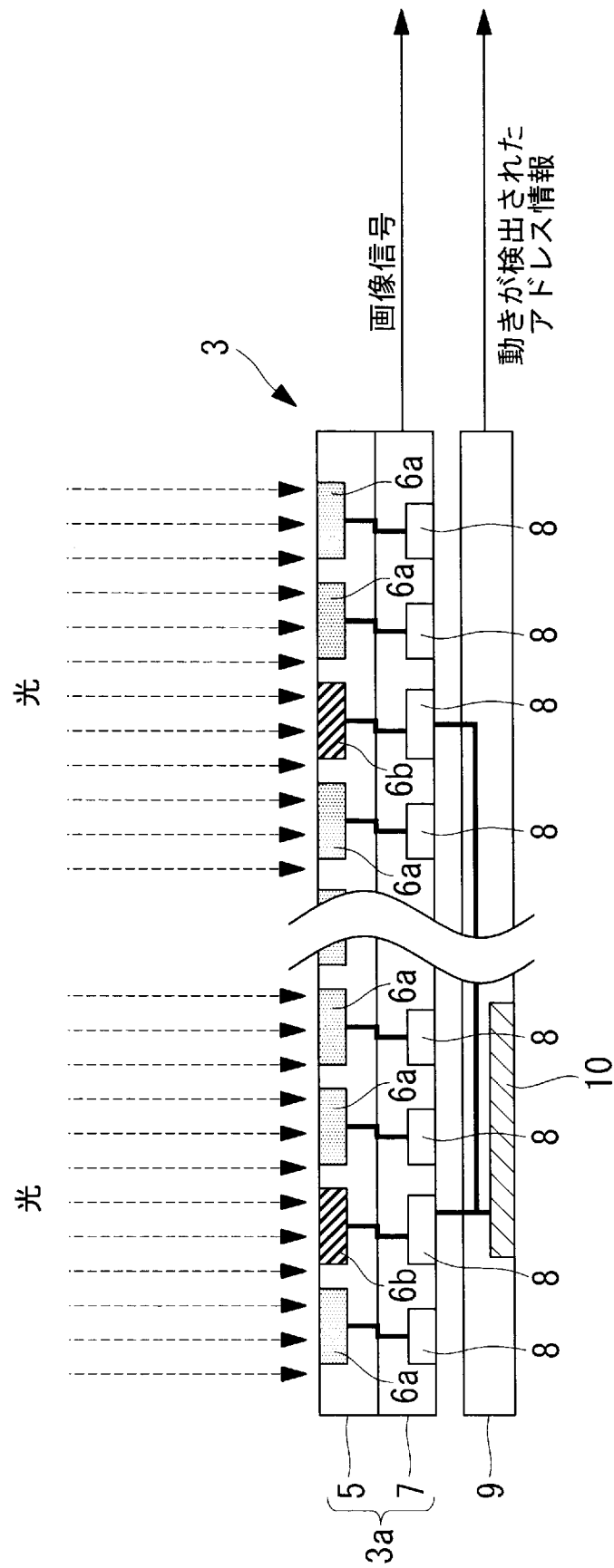
[図6C]



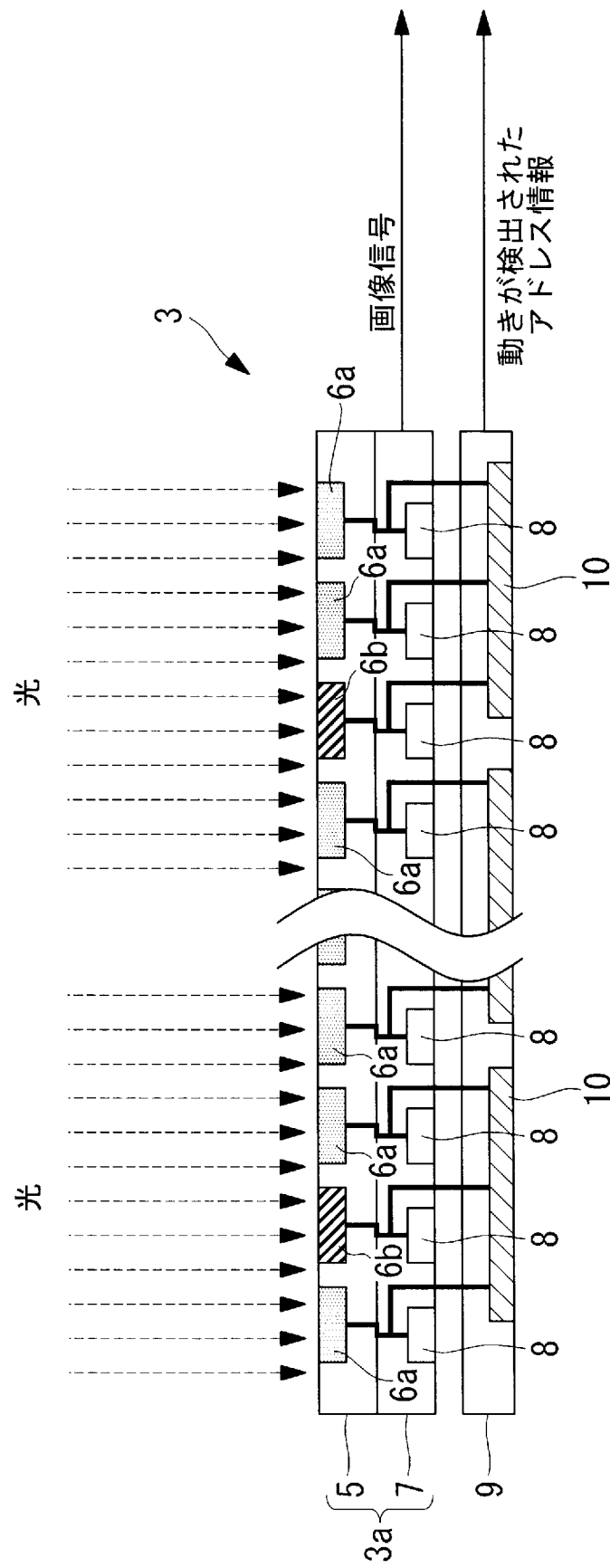
[図7]



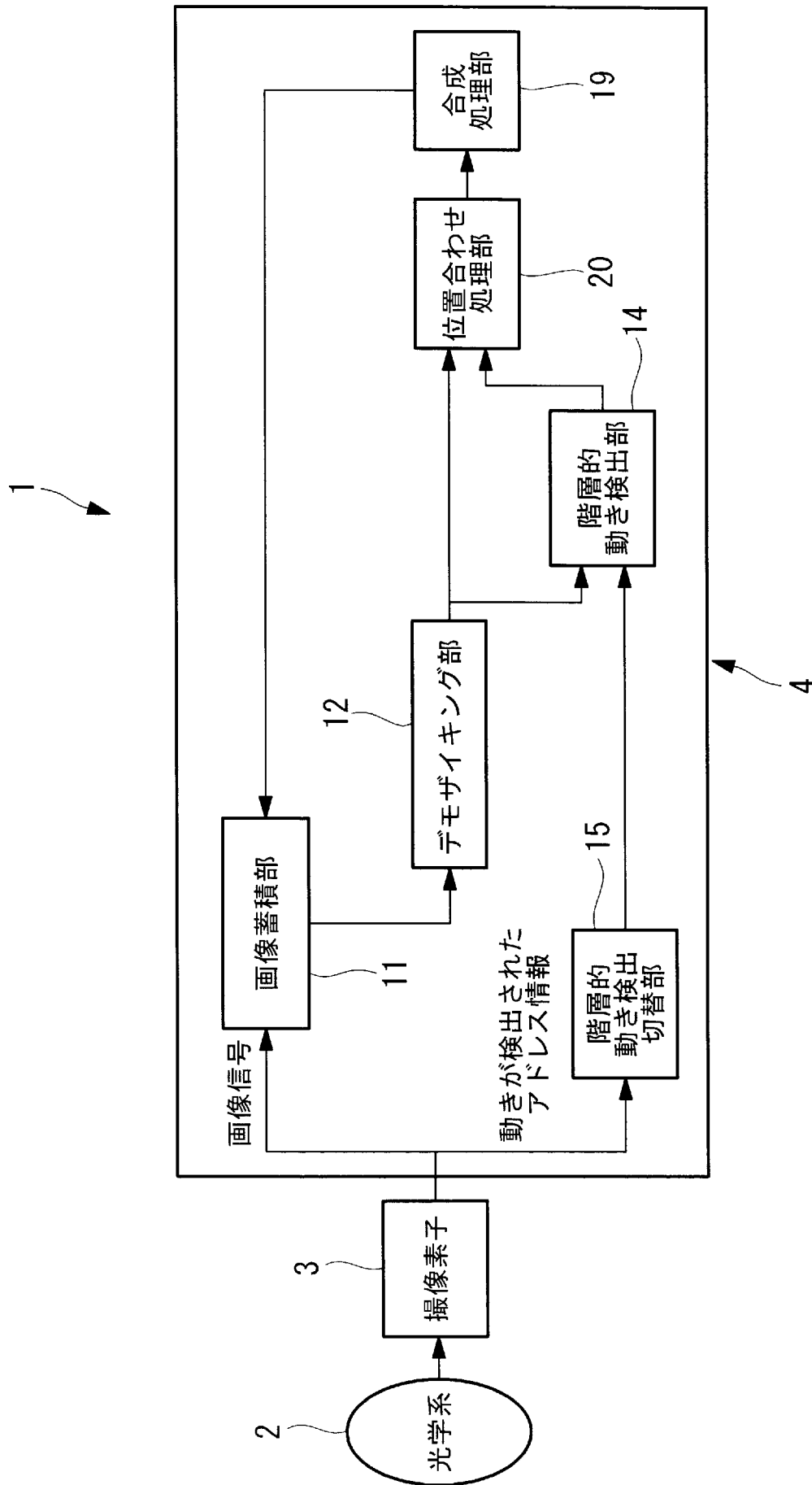
[図8]



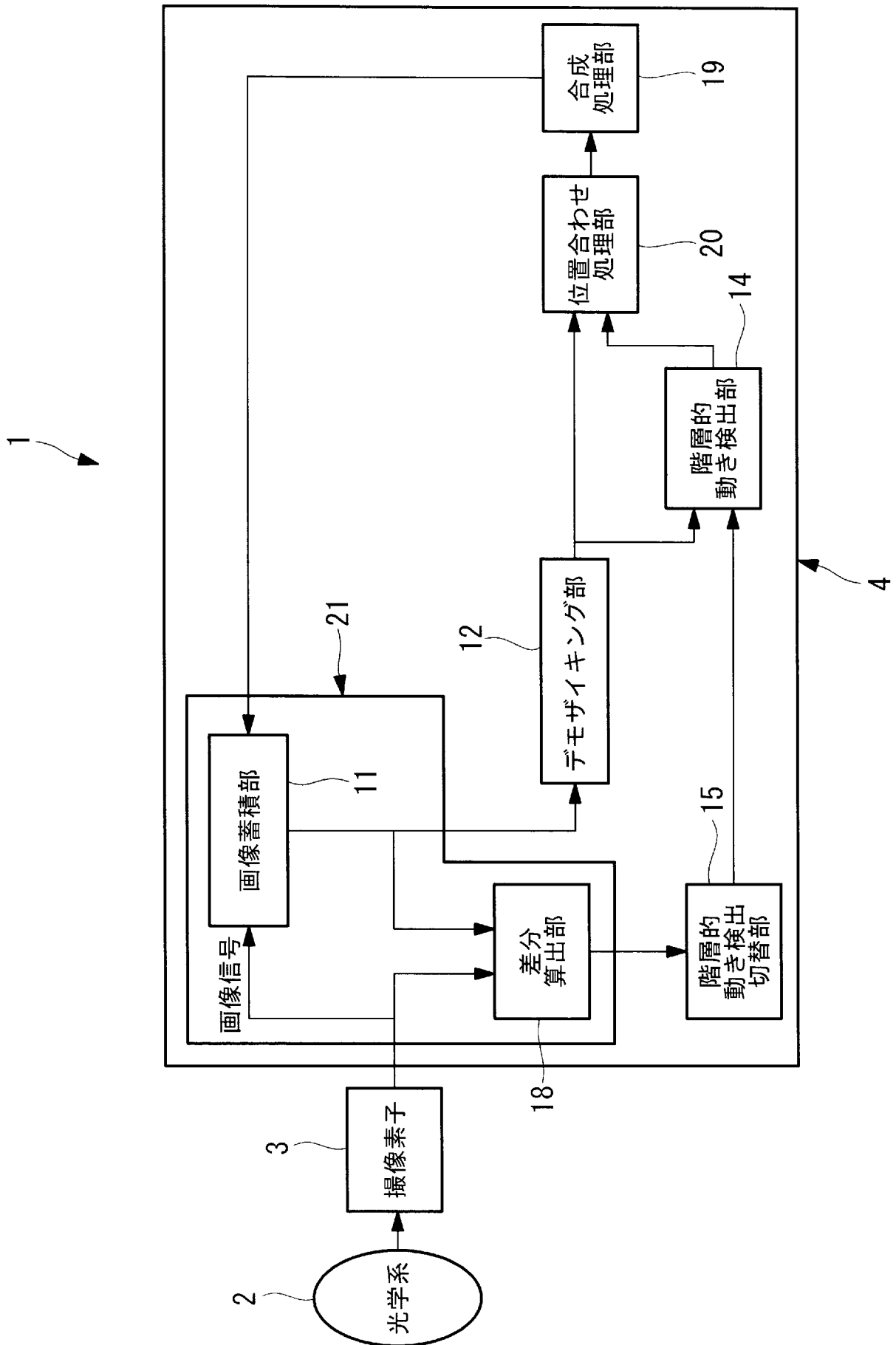
[図9]



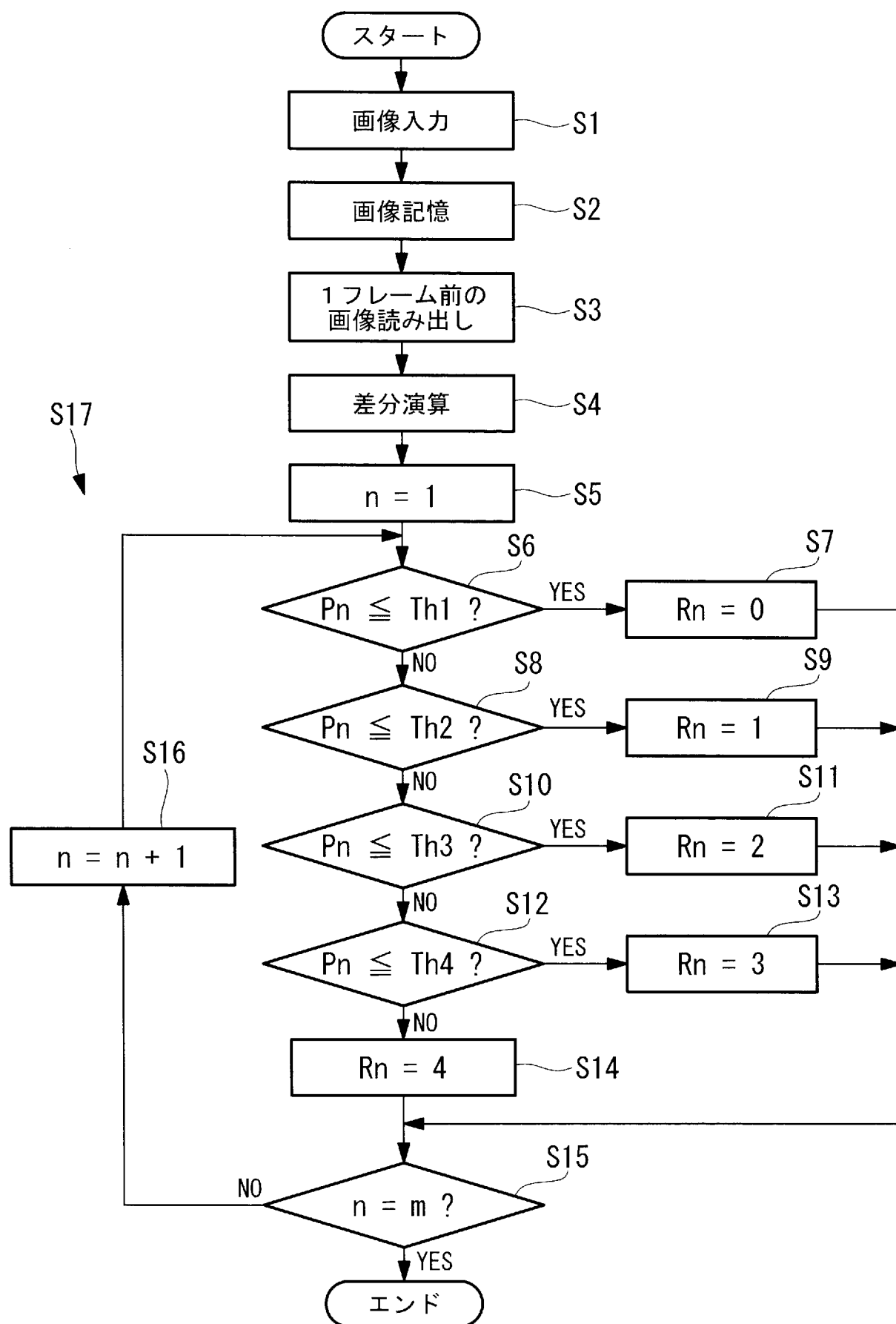
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/064578

A. CLASSIFICATION OF SUBJECT MATTER

H04N19/53(2014.01) i, H04N19/43(2014.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N19/53, H04N19/43

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-257120 A (Nippon Hoso Kyokai), 27 December 2012 (27.12.2012), paragraphs [0041] to [0055]; fig. 3, 4 (Family: none)	1, 3-13 2
Y A	JP 2009-104284 A (Sony Corp.), 14 May 2009 (14.05.2009), paragraphs [0043] to [0064]; fig. 1, 2 & US 2009/0103621 A1 & CN 101420613 A & KR 10-2009-0040844 A & TW 000937351 A	1, 3-13 2
A Y	JP 2010-114597 A (Sony Corp.), 20 May 2010 (20.05.2010), paragraphs [0060] to [0155]; fig. 7 to 15 & US 2010/0110302 A1 & CN 101739688 A	1-4, 6, 7, 9, 10, 12, 13 5, 8, 11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 August 2015 (14.08.15)

Date of mailing of the international search report
25 August 2015 (25.08.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/064578

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-61975 A (Sony Corp.), 12 March 1993 (12.03.1993), paragraphs [0019] to [0045]; fig. 1 to 7 (Family: none)	1-13
A	JP 2008-301085 A (Canon Inc.), 11 December 2008 (11.12.2008), paragraphs [0013] to [0046]; fig. 1 to 8 (Family: none)	1-13
A	JP 2009-296574 A (Canon Inc.), 17 December 2009 (17.12.2009), paragraphs [0011] to [0047]; fig. 1, 2 & US 2011/0007196 A1 & US 2013/0206964 A1 & WO 2009/133967 A2 & CN 102017150 A	1-13

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N19/53(2014.01)i, H04N19/43(2014.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N19/53, H04N19/43

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-257120 A（日本放送協会）2012. 12. 27, 段落[0041]-[0055], 図 3, 4（ファミリーなし）	1, 3-13
A		2
Y	JP 2009-104284 A（ソニー株式会社）2009. 05. 14, 段落 [0043]-[0064], 図 1, 2 & US 2009/0103621 A1 & CN 101420613 A & KR 10-2009-0040844 A & TW 000937351 A	1, 3-13
A		2

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 0 8 . 2 0 1 5

国際調査報告の発送日

2 5 . 0 8 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

堀井 啓明

5 C

9 2 4 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 4 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-114597 A (ソニー株式会社) 2010.05.20, 段落 [0060]-[0155], 図 7-15 & US 2010/0110302 A1 & CN 101739688 A	1-4, 6, 7, 9, 10 , 12, 13
Y		5, 8, 11
A	JP 5-61975 A (ソニー株式会社) 1993.03.12, 段落[0019]-[0045], 図 1-7 (ファミリーなし)	1-13
A	JP 2008-301085 A (キヤノン株式会社) 2008.12.11, 段落 [0013]-[0046], 図 1-8 (ファミリーなし)	1-13
A	JP 2009-296574 A (キヤノン株式会社) 2009.12.17, 段落 [0011]-[0047], 図 1, 2 & US 2011/0007196 A1 & US 2013/0206964 A1 & WO 2009/133967 A2 & CN 102017150 A	1-13