

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 5 月 7 日(07.05.2015)



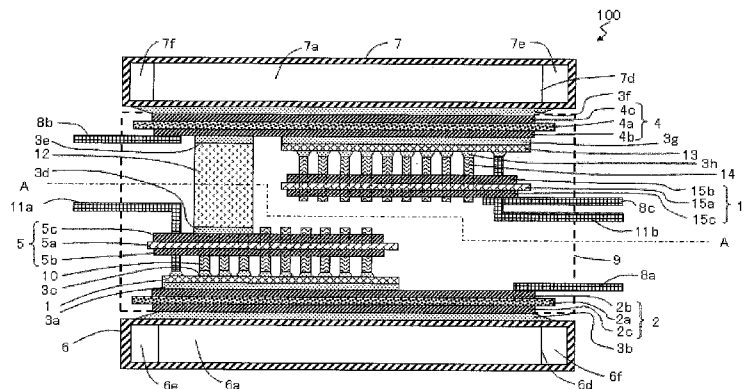
(10) 国際公開番号

WO 2015/064197 A1

- (51) 国際特許分類:
H01L 23/473 (2006.01) H01L 25/11 (2006.01)
H01L 25/07 (2006.01) H01L 25/18 (2006.01)
H01L 25/10 (2006.01)
- (21) 国際出願番号: PCT/JP2014/072897
- (22) 国際出願日: 2014 年 9 月 1 日(01.09.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-224425 2013 年 10 月 29 日(29.10.2013) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 山田 教文(YAMADA Takafumi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松井 茂, 外(MATSUI Shigeru et al.); 〒1040061 東京都中央区銀座八丁目 1 6 番 5 号 銀座中央ビル 2 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR MODULE

(54) 発明の名称: 半導体モジュール



(57) Abstract: The purpose of the present invention is to improve cooling capability of a semiconductor module that uses pin connections. In this semiconductor module, a first semiconductor element (1) and a second semiconductor element (13) are respectively connected to pins (10 and 14), and this semiconductor module is provided with: a first pin wiring board (5) which is provided with a second metal foil (5c) and first metal foil (5b) which bond with the pins (10) on the upper and lower surface thereof; a first DCB substrate (2) which is provided with a third metal foil (2b) and fourth metal foil (2c) on the upper and lower surfaces thereof, and in which the third metal foil (2b) is bonded with the lower surface of the first semiconductor element (1); a second pin wiring board (15) which is provided with a seventh metal foil (15b) and eighth metal foil (15c) which bond with the pins (14) on the upper and lower surfaces thereof; a second DCB substrate (4) which is provided with a fifth metal foil (4b) on the lower surface thereof and a sixth metal foil (4c) on the upper surface thereof, and in which the fifth metal foil (4b) is bonded with the upper surface of the second semiconductor element (13); a connecting member (12) for which both ends are connected to the second metal foil (5c) and the fifth metal foil (4b); a first cooler (6) which is connected to the fourth metal foil (2c); and a second cooler (7) which is connected to the sixth metal foil (4c).

(57) 要約:

[続葉有]

WO 2015/064197 A1



ピン接合を利用した半導体モジュールの冷却能力を向上させる。第1半導体素子1及び第2半導体素子13がピン10、14にそれぞれ接続され、ピン10と接合する第2金属箔5c及び第1金属箔5bを上下面に備えた第1ピン配線基板5と、上下面に第3金属箔2b、第4金属箔2cを備え、第3金属箔2bが、第1半導体素子1の下面に接合された第1DCB基板2と、ピン14と接合する第7金属箔15b、第8金属箔15cを上下面に備えた第2ピン配線基板15と、下面に第5金属箔4b、上面に第6金属箔4cを備え、第5金属箔4bは、第2半導体素子13の上面に接合された第2DCB基板4と、両端が第2金属箔5c及び第5金属箔4bに接続した接続部材12と、第4金属箔2cに接続された第1冷却器6と、第6金属箔4cに接続された第2冷却器7を備える。

明 細 書

発明の名称：半導体モジュール

技術分野

[0001] 本発明は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールに関する。

背景技術

[0002] 冷却能力を向上した半導体モジュールに関する文献として、次の特許文献1、2の半導体モジュールが知られている。

[0003] 特許文献1には、両面に金属箔が配置された絶縁基板の間に半導体チップと金属板とを備え、各絶縁基板の外側を冷却器と接合させている構造が開示されている。

[0004] 特許文献2には、両面に金属箔が配置された絶縁基板の間に半導体チップとリード電極とを備え、各絶縁基板の外側に銅ベースを配置し、さらに各銅ベース（放熱板）の外側にヒートシンク（冷却器）を配置した構造が開示されている。

[0005] また、ピン接合を利用した半導体モジュールを開示した文献として、特許文献3が知られている。特許文献3には、半導体チップとプリント基板をインプラントピンで接続した構造が開示されている。

[0006] 特許文献4には、パワー半導体素子の発熱中心が対向しないように、交互にずらして配設されることが記載されている。特許文献4において、この装置は1つのモジュールに1つのチップを配置して、各モジュールの上下面を冷却器で冷却している。

[0007] 特許文献5には、壁面に筒状導通体を備えたモジュールユニットを上下に対向配置して、それぞれを外部端子で接続することが記載されている。

[0008] 特許文献6には、IGBT (Insulated Gate Bipolar Transistor) とFWD (Free Wheeling Diode) を積層して絶縁基板に搭載したものを対向して配置し、絶縁基板

間をコ字形の出力端子を介して接続している電力用半導体装置が記載されている。入力端子と出力端子は、絶縁基板間から外部に引き出されている。

先行技術文献

特許文献

- [0009] 特許文献1：WO 2009/125779号公報
特許文献2：特開2007-251076号公報
特許文献3：WO 2011/083737号公報
特許文献4：特開2006-210605号公報
特許文献5：特開2010-129801号公報
特許文献6：特開2004-311685号公報

発明の概要

発明が解決しようとする課題

- [0010] 特許文献1は、半導体素子へ通電時にワイヤボンディングされたワイヤと電極との間に熱応力がかかり長期間のオンオフの繰り返しによってワイヤが電極から剥離し易いという問題点があった。
- [0011] 特許文献2は、特許文献1のワイヤに相当するものがリード電極に置き換わっているものの、同様に剥離現象が生じる恐れがあった。
- [0012] 特許文献3は、上記の剥離現象を抑制する対策として考え出されたピン接合構造の半導体モジュールを開示する文献であるが、該半導体モジュールの構造は、冷却が半導体素子の片面のみから行なわれる構造のため冷却能力が低く、半導体素子の能力を十分に発揮させることが難しいという問題点があった。
- [0013] 特許文献4は、1つのモジュールに1つのチップを搭載しているので装置の体積が大きいという問題点があった。
- [0014] 特許文献5は、外部端子を筒状導通体に挿入することで電氣的に接続しているため、ハンダによる接合に比べて信頼性が低くなる恐れがあった。上下のモジュールユニットを樹脂成型後に複数の外部端子を挿入する構造のため

、筒状導通体の位置合わせに精度を要するという問題点があった。

[0015] 特許文献6は、半導体素子とリードフレームとの接触面積が大きいため、オン／オフの繰り返しによって、これらの素材の熱膨張係数の違いによる熱応力が界面に生じ、長期間の使用によって剥離が生じる恐れがあった。

[0016] 上記の課題を解決するべく、本発明は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供することを目的とする。

課題を解決するための手段

[0017] 発明者は、ピン接合を利用した半導体モジュールにおいて、第1半導体素子を備えた第1DCB基板と、第2半導体素子を備えた第2DCB基板とを離間しながら対向して配置し、その際、第1半導体素子と第2半導体素子との位置を各半導体素子の一部が重なるようにずらして配置し、電気的および熱的に第1半導体素子と第2半導体素子を接続することで、半導体モジュールの上下面に配置した両冷却器でこれら半導体素子を冷却するようにし、1つの半導体モジュールの中に2つの半導体素子を備えていても、半導体モジュールの外形を小さくかつ冷却効率の優れた構造にできることを見出し、本発明に至った。

[0018] 上記課題を解決するため、本発明の半導体モジュールの第1の実施例は、第1半導体素子と、前記第1半導体素子の一方の面に電気的および熱的に接続された第1ピンと、第1ピン配線用絶縁基板、前記第1ピン配線用絶縁基板の下面に配置した第1金属箔、および前記第1ピン配線用絶縁基板の上面に配置した第2金属箔を備えており、かつ前記第1金属箔と第2金属箔と前記第1ピンとが電気的に接合している第1ピン配線基板と、第1セラミック絶縁基板、前記第1セラミック絶縁基板の上面に配置した第3金属箔、および前記第1セラミック絶縁基板の下面に配置した第4金属箔を備えており、前記第3金属箔は、前記第1半導体素子の下面に接合されている第1DCB基板と、第2半導体素子と、前記第2半導体素子の下面に電気的および熱的に接続された第2ピンと、第2ピン配線用絶縁基板、前記第2ピン配線用絶

縁基板の上面に配置した第7金属箔、および前記第2ピン配線用絶縁基板の下面に配置した第8金属箔を備えており、かつ前記第7金属箔と第8金属箔と前記第2ピンとが電氣的に接合している第2ピン配線基板と、第2セラミック絶縁基板、前記第2セラミック絶縁基板の下面に配置した第5金属箔、および前記第2セラミック絶縁基板の上面に配置した第6金属箔を備えており、前記第5金属箔は、前記第2半導体素子の上面に接合されている第2DCB基板と、両端が前記第2金属箔および前記第5金属箔にそれぞれ電氣的に接続した接続部材と、前記第4金属箔に熱的に接続された第1冷却器と、前記第6金属箔に熱的に接続された第2冷却器とを備えることを特徴とする。

[0019] このような構成によれば、第1半導体素子から発生する熱は、第1半導体素子の下面から第1DCB基板を介して第1冷却器へ伝熱されると共に、第1半導体素子の上面に接続されたピンを経由して第1ピン配線基板、接続部材を介して第2冷却器に伝熱される。また、逆に、第2半導体素子から発生する熱は、第2半導体素子の上面から第2DCB基板を介して第2冷却器へ伝熱されると共に、第2DCB基板、接続部材、第1ピン配線基板、第1ピン、第1半導体素子、第1DCB基板を介して第1冷却器へ伝熱される。

[0020] 従って、本発明の半導体モジュールは、ピン配線基板を配線用の基板としてだけでなく、伝熱面積を広げるヒートスプレッドとしての役割も担うようにして接続部材を介して第1冷却器および第2冷却器に伝熱しているため、冷却能力を向上できる。

[0021] また、上記の半導体モジュールにおいて、前記第1半導体素子と前記第3金属箔との間に第1ヒートスプレッドを配置して電氣的および熱的にそれぞれ接続し、かつ、前記第2半導体素子と前記第5金属箔との間に第2ヒートスプレッドを配置して電氣的および熱的にそれぞれ接続されていることが望ましい。

[0022] 第1セラミック絶縁基板および第2セラミック絶縁基板は、金属に比較して熱伝導率が低い場合があるので、このような構成によれば、第1半導体素

子から第1ヒートスプレッド、および第2半導体素子から第2ヒートスプレッドに速やかに熱が伝達され、伝熱面積の広い第1ヒートスプレッドおよび第2ヒートスプレッドから第1セラミック絶縁基板および第2セラミック絶縁基板へ伝熱されるので、熱の透過面積が広がる。そのため、半導体モジュールを効率的に冷却できる。ヒートスプレッドの厚さを増すことで、半導体素子の発熱量が急激に増加した時にヒートスプレッドの熱容量による緩衝作用が働き、半導体素子の温度上昇を緩やかにすることができる。

[0023] また、上記の半導体モジュールにおいて、前記第4金属箔と前記第1冷却器との間に第3ヒートスプレッドを配置して熱的にそれぞれ接続し、かつ、前記第6金属箔と前記第2冷却器との間に第4ヒートスプレッドを配置して熱的にそれぞれ接続されていることが望ましい。このような構成によれば、第1DCB基板と第1冷却器の間、および第2DCB基板と第2冷却器との間の伝熱を効率化でき、半導体モジュールの冷却能力を向上できる。

[0024] また、上記の半導体モジュールにおいて、前記第1半導体素子または前記第2半導体素子に電氣的に接続された端子を備え、前記端子が前記第1冷却器と前記第2冷却器との間から外部に導出されていることが望ましい。このような構成によれば、第1冷却器および第2冷却器から離れた位置から端子が導出されるので、これらの冷却器と端子との絶縁距離を確保することができる。

[0025] また、上記の半導体モジュールを1単位とする半導体モジュールユニットを複数備え、前記各端子が出ていない面を対面させて横一列に複数並べられていてもよい。このような構成によれば、複数の半導体モジュールを組み合わせることで1つのインバータを構成させることができる。複数の半導体モジュールを最初から一体として製造すると、部品内に不良品が含まれているリスクが高くなるため良品率が低下する。個別の半導体モジュールユニットを検査後に組み合わせれば、不良の半導体モジュールのみを交換すれば良いので、ロスコストを低減できる。

[0026] また、上記複数の半導体モジュールユニットを横一列に複数並べた半導体

モジュールにおいて、第1冷却器及び第2冷却器はそれぞれ上記半導体モジュールユニットの列の両側の面全体を覆うように、上記半導体モジュールユニットと一体になっている構造にしてもよい。このような構成によれば、大きな冷却器を2つ用いればよいので、部品点数を減らすことができ、組み立てコストを低減できる。

[0027] また、上記の半導体モジュールにおいて、前記半導体モジュールの前記第1冷却器および前記第1冷却器の第4金属箔との接合面と、前記半導体モジュールの前記第2冷却器および前記第2冷却器の第6金属箔との接合面と、前記端子の外部に導出される領域と、を除いて封止樹脂で封止されていることが望ましい。このような構成によれば、封止樹脂によって外部との接触を防止できるので、半導体素子を保護できる。

[0028] また、上記の半導体モジュールにおいて、前記端子が一方向に平行な方向で前記半導体モジュール外部へ導出されており、前記第1冷却器は、冷媒が導入される第1冷媒入口と、冷媒が排出される第1冷媒出口とを備え、前記第2冷却器は、冷媒が導入される第2冷媒入口と、冷媒が排出される第2冷媒出口とを備え、前記第1冷媒入口、前記第1冷媒出口、前記第2冷媒入口、および前記第2冷媒出口が、前記端子と直交する方向に離間して導出されていることが望ましい。このような構成によれば、端子と冷媒の出入り口が離れているので、組み立ての作業性を向上できる。

発明の効果

[0029] 本発明によれば、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供できる。

図面の簡単な説明

[0030] [図1]本発明の第1の実施例に係る半導体モジュールの断面図である。

[図2] (A)は図1のA-A断面を上方向へ見た断面図であり、(B)は、図1のA-A断面を下方向へ見た断面図である。

[図3]図1の上下の冷却器およびハンダを除いた半導体モジュールユニットの鳥瞰図である。

[図4]本発明の第1の実施例に係る半導体モジュールを1単位とする半導体モジュールユニットを横一列に複数並べた半導体モジュールの鳥瞰図である。

[図5]本発明の第2の実施例に係る半導体モジュールの断面図である。

[図6]本発明の第3の実施例に係る半導体モジュールの断面図である。

発明を実施するための形態

[0031] 以下、図面を参照しながら本発明に係る半導体モジュールの実施形態を説明する。同一の構成要素については、同一の符号を付け、重複する説明は省略する。なお、本発明は、下記の実施形態に限定されるものではなく、その要旨を変更しない範囲内で適宜変形して実施することができるものである。

[0032] (実施例1)

本発明に係る第1の実施例について説明する。図1は、本発明の第1の実施例に係る半導体モジュールの断面図である。図2(A)は、図1のA-A断面を上方向へ見た断面図であり、図2(B)は、図1のA-A断面を下方向へ見た断面図である。図3は、図1の上下の冷却器およびハンダを除いた半導体モジュールユニットの鳥瞰図である。図4は、本発明の第1の実施例に係る半導体モジュールを1単位とする半導体モジュールユニットを横一列に複数並べた半導体モジュールの鳥瞰図である。

[0033] 本発明の第1の実施例に係る半導体モジュール100は、第1半導体素子1、第1DCB基板2、第1セラミック絶縁基板2a、第3金属箔2b、第4金属箔2c、ハンダ3a、ハンダ3b、ハンダ3c、ハンダ3d、ハンダ3e、ハンダ3f、ハンダ3g、ハンダ3h、第2DCB基板4、第2セラミック絶縁基板4a、第5金属箔4b、第6金属箔4c、第1ピン配線基板5、第1ピン配線用絶縁基板5a、第1金属箔(回路層)5b、第2金属箔5c、第1冷却器6、第1冷媒通路6a、第1冷媒入口6b、第1冷媒出口6c、第1フィン6d、分配部6e、集水部6f、第2冷却器7、第2冷媒通路7a、第2冷媒入口7b、第2冷媒出口7c、第2フィン7d、分配部7e、集水部7f、第1電力端子8a、第2電力端子8b、第3電力端子8c、封止樹脂9、第1ピン10、第1制御端子11a、第2制御端子11b、

接続部材 12、第2半導体素子 13、第2ピン 14、第2ピン配線基板 15、第2ピン配線用絶縁基板 15a、第7金属箔(回路層) 15b、第8金属箔 15cを備えている(図1参照)。

[0034] 第1半導体素子 1 および第2半導体素子 13は、特に限定されないが、例えば、IGBT (Insulated Gate Bipolar Transistor) やパワーMOSFET (Metal Oxide Semiconductor Field Effect Transistor) やFWD (Free Wheeling Diode) であってもよく、これらを1つの半導体素子の中で縦方向に形成されたRB-IGBT (Reverse Blocking-Insulated Gate Bipolar Transistor) やRC-IGBT (Reverse Conducting-Insulated Gate Bipolar Transistor) であってもよい。

[0035] 第1ピン 10は、第1半導体素子 1の上面に電気的および熱的に接続されている。第2ピン 14は、第2半導体素子 13の下面に電気的および熱的に接続されている。第1ピン 10および第2ピン 14の材質は、電気抵抗が低く熱伝導率が高い金属が好適に用いられ、具体的には銅が望ましい。第1ピン 10および第2ピン 14は、1つの半導体素子 1に対して複数のピンを配置することが好ましい。こうすることによって、電気抵抗を減らすと共に、熱伝導性能を向上できる。

[0036] 第1ピン配線基板 5は、第1ピン配線用絶縁基板 5a、第1金属箔(回路層) 5b、第2金属箔 5cからなり、第1ピン配線用絶縁基板 5aの下面に第1金属箔 5bが配置され、第1ピン配線用絶縁基板 5aの上面に第2金属箔 5cが配置されている。そして、第1ピン 10は第1ピン配線用絶縁基板 5aを貫通し、第1金属箔(回路層) 5bと第2金属箔 5cは第1ピン 10を介して電気的に接続されている。

[0037] 第1冷却器 6は、内部が空洞であり、複数の第1フィン 6dを備えている。第1フィン 6dの間が冷媒通路 6aになっている。図4に示した第1冷媒

入口 6 b から第 1 冷却器 6 に入った冷媒は、分配部 6 e で各冷媒通路 6 a に分配され、冷媒が第 1 冷却器の熱で加熱された後、集水部 6 f で冷媒が集められ、第 1 冷媒出口 6 c から第 1 冷却器の外に排出される。冷媒としては、特に限定されないが、例えば、エチレングリコール水溶液や水などの液体冷媒を用いることもできるし、空気のような気体冷媒を用いることもできるし、フロンのように冷却器で蒸発して気化熱で冷却器を冷やす相変化可能な冷媒を用いることもできる。第 1 冷却器 6 は、第 4 金属箔 2 c に熱的に接続されている。

[0038] 第 2 冷却器 7 は、内部が空洞であり、複数の第 2 フィン 7 d を備えている。第 2 フィン 7 d の間が冷媒通路 7 a になっている。図 4 に示した第 2 冷媒入口 7 b から第 2 冷却器 7 に入った冷媒は、分配部 7 e で各冷媒通路 7 a に分配され、冷媒が第 2 冷却器の熱で加熱された後、集水部 7 f で冷媒が集められ、第 2 冷媒出口 7 c から第 2 冷却器の外に排出される。冷媒としては、特に限定されないが、例えば、エチレングリコール水溶液や水などの液体冷媒を用いることもできるし、空気のような気体冷媒を用いることもできるし、フロンのように冷却器で蒸発して気化熱で冷却器を冷やす相変化可能な冷媒を用いることもできる。第 2 冷却器 7 は、第 6 金属箔 4 c に熱的に接続されている。

[0039] 第 1 D C B 基板 2 は、第 1 セラミック絶縁基板 2 a と第 3 金属箔 2 b と第 4 金属箔 2 c からなり、第 1 セラミック絶縁基板 2 a の上面に第 3 金属箔 2 b が配置され、第 1 セラミック絶縁基板 2 a の下面に第 4 金属箔 2 c が配置されている。第 1 D C B 基板 2 の第 3 金属箔 2 b は、半導体素子 1 の下面に接合されている。D C B とは、D i r e c t C o p p e r B o n d i n g の略であり、セラミック絶縁基板に銅などの金属箔が直接接合されている。

[0040] 第 2 D C B 基板 4 は、第 2 セラミック絶縁基板 4 a、第 5 金属箔 4 b、第 6 金属箔 4 c からなり、第 2 セラミック絶縁基板 4 a の下面に第 5 金属箔 4 b が配置され、第 2 セラミック絶縁基板 4 a の上面に第 6 金属箔 4 c が配置

されている。第2 DCB基板4は、第2半導体素子13と第2冷却器7との間に配置されている。第5金属箔4bと第2半導体素子13との間は、電気的および熱的に接続されている。第6金属箔4cと第2冷却器7との間は、熱的に接続されている。第2セラミック絶縁基板4aが絶縁性のため、第5金属箔4bと第6金属箔4cとの間は電気が導通しない。

[0041] 第2ピン配線基板15は、第2ピン配線用絶縁基板15a、第7金属箔(回路層)15b、第8金属箔15cからなり、第2ピン配線用絶縁基板15aの上面に第7金属箔15bが配置され、第2ピン配線用絶縁基板15aの下面に第8金属箔15cが配置されている。そして、第2ピン14は第2ピン配線用絶縁基板15aを貫通し、第7金属箔(回路層)15bと第8金属箔15cは、第2ピン14を介して電気的に接続されている。

[0042] 接続部材12は、第1ピン配線基板5の第2金属箔5cと第2 DCB基板4の第5金属箔4bとの間に配置され、電気的および熱的に接続されている。接続部材12の材質は、電気抵抗が低く熱伝導率が高い金属が好適に用いられ、具体的には銅が望ましい。

[0043] 第1電力端子8aは、第1 DCB基板2の第3金属箔2bに電気的に接続されている。第2電力端子8bは、第2 DCB基板4の第5金属箔4bに電気的に接続されている。第3電力端子8cは、第2ピン配線基板15の第8金属箔15cに電気的に接続されている。上記の電力端子8a、8b、8cは、第1冷却器6と第2冷却器7との間から外部に導出されている。図示していないが、各電力端子8a、8b、8cと各金属箔2b、4b、15cとはハンダでそれぞれ接合されている。

[0044] 第1制御端子11aは、第1半導体素子1を制御するための端子であり、外部から第1半導体素子1が制御される。第2制御端子11bは、第2半導体素子13を制御するための端子であり、外部から第2半導体素子13が制御される。

[0045] ハンダ3aは、第1半導体素子1の下面と第3金属箔2bを接続して電気的および熱的に接続している。ハンダ3bは、第1 DCB基板2の第4金属

箔 2 c と第 1 冷却器 6 の外壁とを接続しており、第 1 半導体素子 1 から第 1 D C B 基板 2 に伝わった熱を第 1 冷却器 6 に伝熱している。ハンダ 3 c は、第 1 半導体素子 1 の上面と第 1 ピン 1 0 との間を電気的および熱的に接続している。ハンダ 3 d は、第 1 ピン配線基板 5 の第 2 金属箔 5 c と接続部材 1 2 との間を電気的および熱的に接続している。ハンダ 3 e は、接続部材 1 2 と第 2 D C B 基板 4 の第 5 金属箔 4 b との間を電気的および熱的に接続している。ハンダ 3 f は、第 2 D C B 基板 4 の第 6 金属箔 4 c と第 2 冷却器 7 の外壁とを熱的に接続している。ハンダ 3 g は、第 2 半導体素子 1 3 と第 2 D C B 基板 4 の第 5 金属箔 4 b との間を電気的および熱的に接続している。ハンダ 3 h は、第 2 半導体素子 1 3 の下面と第 2 ピン 1 4 との間を電気的および熱的に接続している。

[0046] 封止樹脂 9 は、半導体モジュール 1 0 0 の第 1 冷却器 6 および第 1 冷却器 6 の第 4 金属箔 2 c との接合面と、半導体モジュール 1 0 0 の第 2 冷却器 7 および第 2 冷却器 7 の第 6 金属箔 4 c との接合面と、第 1 電力端子 8 a、第 2 電力端子 8 b、第 3 電力端子 8 c、第 1 制御端子 1 1 a、および第 2 制御端子 1 1 b の外部に導出される領域とを除いて封止樹脂で封止されている。封止樹脂 9 は、所定の絶縁性能があり、成形性がよいものであれば特に限定されないが、例えば、エポキシ樹脂などが好適に用いられる。図 1 では、封止樹脂 9 は、他の部品が見えるように位置を破線で示され、封止樹脂 9 を除いた状態で示されている。

[0047] 半導体モジュール 1 0 0 の第 1 冷却器 6 および第 2 冷却器 7 に挟まれた中央部分は、第 1 D C B 基板 2 の第 1 セラミック絶縁基板 2 a、第 2 D C B 基板 4 の第 2 セラミック絶縁基板 4 a、および封止樹脂 9 で囲んでいるので、絶縁性能が確保されている。外界への主電気の入出力は、電力端子 8 a、8 b、8 c から行なわれる。図 2 に示したように、第 1 電力端子 8 a、第 2 電力端子 8 b、第 3 電力端子 8 c、第 1 制御端子 1 1 a、および第 2 制御端子 1 1 b は、一方向に平行な方向で前記半導体モジュール外部へ導出されている。

[0048] 図3に半導体モジュールユニット100aを示した。半導体モジュールユニット100aは、図1の半導体モジュールから第1冷却器6と第2冷却器7とハンダ3b、ハンダ3fを除いた状態を示したものである。

[0049] 図4は、複数の半導体モジュールユニット100aを、端子が出ていない面を対面させて横一列に複数並べ、第1冷却器及び第2冷却器がそれぞれ半導体モジュールユニットの列の両側の面全体を覆うように半導体モジュールユニットと一体になっている半導体モジュールを示したものである。図1および図4のように、半導体モジュールユニット100aの数は、1つでも良いし、2つ以上を組み合わせてもよい。

[0050] 第1冷却器6には、冷媒入口6b、冷媒出口6cが備えられている。第2冷却器7には、冷媒入口7b、冷媒出口7cが備えられている。第1冷却器6と第2冷却器7の冷媒の流れる方向は、対向する方向に流すことが好ましい。このようにすれば、半導体モジュール100を効率的に冷却できる。

[0051] 実施例1において、第1半導体素子1、第2半導体素子13、第1ピン10、第2ピン14の組を複数備えている構造にしてもよい。第1半導体素子1および第2半導体素子を複数並列接続で並べることで半導体モジュールの処理できる定格出力を増加できる。また、複数の第1半導体素子1および第2半導体素子13の種類をそれぞれ異なる種類の半導体素子に変えてもよい。例えば、IGBTとFWDを並列接続にする構造としてもよい。

[0052] 本発明の上記実施例によれば、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供できる。

[0053] (実施例2)

本発明に係る第2の実施例について説明する。図5は、本発明の第2の実施例に係る半導体モジュールの断面図である。上記第1の実施例との相違点は、半導体モジュール101が、実施例1の構造に加えて、ハンダ3i、ハンダ3j、第1ヒートスプレッド16、第2ヒートスプレッド17を備えている点である。

[0054] 半導体モジュール101は、第1半導体素子1と第3金属箔2bとの間に

第1ヒートスプレッド16を配置して電気的および熱的にそれぞれ接続され、かつ、第2半導体素子13と第5金属箔4bとの間に第2ヒートスプレッド17を配置して電気的および熱的にそれぞれ接続されている。第1ヒートスプレッド16および第2ヒートスプレッド17の材質としては、熱伝導率の高い金属が用いられ、例えば、銅を用いることが望ましい。第1ヒートスプレッド16および第2ヒートスプレッド17の厚さは、第1半導体素子1および第2半導体素子13の発熱量および過渡的に生じる発熱の増加量と第1冷却器6および第2冷却器7の冷却能力の余裕度に応じて設計される。

[0055] 実施例1の第1電力端子8aに相当する第1電力端子8a1は、第1ヒートスプレッド16に電気的に接続されている。実施例1の第2電力端子8bに相当する第2電力端子8b1は、第2ヒートスプレッド17に電気的に接続されている。

[0056] (実施例3)

本発明に係る第3の実施例について説明する。図6は、本発明の第2の実施例に係る半導体モジュールの断面図である。上記第2の実施例との相違点は、半導体モジュール102が、実施例2の構造に加えて、ハンダ3k、ハンダ3l、第3ヒートスプレッド18、第4ヒートスプレッド19を備えている点である。

[0057] 半導体モジュール102は、第4金属箔2cと第1冷却器6との間に第3ヒートスプレッド18を配置して熱的にそれぞれ接続され、かつ、第6金属箔4cと第2冷却器7との間に第4ヒートスプレッド19を配置して熱的にそれぞれ接続されている。第3ヒートスプレッド18および第4ヒートスプレッド19の材質としては、熱伝導率の高い金属が用いられ、例えば、銅を用いることが望ましい。第3ヒートスプレッド18および第4ヒートスプレッド19の厚さは、第1半導体素子1および第2半導体素子13の発熱量および過渡的に生じる発熱の増加量と第1冷却器6および第2冷却器7の冷却能力の余裕度に応じて設計される。

[0058] 第3ヒートスプレッド18、第4ヒートスプレッド19を備えているので

、半導体モジュール 102 の熱拡散が促進され冷却能力を向上できる。

[0059] 以上のように、本発明のこれら実施例 1, 2, 3 によれば、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供できる。

符号の説明

- [0060] 1 第 1 半導体素子
2 第 1 DCB 基板
2 a 第 1 セラミック絶縁基板
2 b 第 3 金属箔
2 c 第 4 金属箔
3 a, 3 a 1, 3 b, 3 c, 3 d, 3 e, 3 f, 3 g, 3 g 1, 3 h, 3 i
, 3 j, 3 k, 3 l ハンダ
4 第 2 DCB 基板
4 a 第 2 セラミック絶縁基板
4 b 第 5 金属箔
4 c 第 6 金属箔
5 第 1 ピン配線基板
5 a 第 1 ピン配線用絶縁基板
5 b 第 1 金属箔(回路層)
5 c 第 2 金属箔
6 第 1 冷却器
6 a 第 1 冷媒通路
6 b 第 1 冷媒入口
6 c 第 1 冷媒出口
6 d 第 1 フィン
6 e 分配部
6 f 集水部
7 第 2 冷却器

- 7 a 第2冷媒通路
- 7 b 第2冷媒入口
- 7 c 第2冷媒出口
- 7 d 第2フィン
- 7 e 分配部
- 7 f 集水部
- 8 a 第1電力端子
- 8 a 1 第1電力端子
- 8 b 第2電力端子
- 8 b 1 第2電力端子
- 8 c 第3電力端子
- 9 封止樹脂
- 10 第1ピン
- 11 a 第1制御端子
- 11 b 第2制御端子
- 12 接続部材
- 13 第2半導体素子
- 14 第2ピン
- 15 第2ピン配線基板
- 15 a 第2ピン配線用絶縁基板
- 15 b 第7金属箔(回路層)
- 15 c 第8金属箔
- 16 第1ヒートスプレッタ
- 17 第2ヒートスプレッタ
- 18 第3ヒートスプレッタ
- 19 第4ヒートスプレッタ
- 100 半導体モジュール
- 100 a 半導体モジュールユニット

1 0 1 半導体モジュール

1 0 2 半導体モジュール

請求の範囲

[請求項1]

第1半導体素子と、

前記第1半導体素子の一方の面に電気的および熱的に接続された第1ピンと、

第1ピン配線用絶縁基板、前記第1ピン配線用絶縁基板の下面に配置した第1金属箔、および前記第1ピン配線用絶縁基板の上面に配置した第2金属箔を備えており、かつ前記第1金属箔と第2金属箔と前記第1ピンとが電気的に接合している第1ピン配線基板と、

第1セラミック絶縁基板、前記第1セラミック絶縁基板の上面に配置した第3金属箔、および前記第1セラミック絶縁基板の下面に配置した第4金属箔を備えており、前記第3金属箔は、前記第1半導体素子の下面に接合されている第1DCB基板と、

第2半導体素子と、

前記第2半導体素子の下面に電気的および熱的に接続された第2ピンと、

第2ピン配線用絶縁基板、前記第2ピン配線用絶縁基板の上面に配置した第7金属箔、および前記第2ピン配線用絶縁基板の下面に配置した第8金属箔を備えており、かつ前記第7金属箔と第8金属箔と前記第2ピンとが電気的に接合している第2ピン配線基板と、

第2セラミック絶縁基板、前記第2セラミック絶縁基板の下面に配置した第5金属箔、および前記第2セラミック絶縁基板の上面に配置した第6金属箔を備えており、前記第5金属箔は、前記第2半導体素子の上面に接合されている第2DCB基板と、

両端が前記第2金属箔および前記第5金属箔にそれぞれ電気的に接続した接続部材と、

前記第4金属箔に熱的に接続された第1冷却器と、

前記第6金属箔に熱的に接続された第2冷却器と、

を備えることを特徴とする半導体モジュール。

- [請求項2] 請求項1に記載の半導体モジュールにおいて、
前記第1半導体素子と前記第3金属箔との間に第1ヒートスプレッドを配置して電気的および熱的にそれぞれ接続し、かつ、前記第2半導体素子と前記第5金属箔との間に第2ヒートスプレッドを配置して電気的および熱的にそれぞれ接続されていることを特徴とする半導体モジュール。
- [請求項3] 請求項2に記載の半導体モジュールにおいて、
前記第4金属箔と前記第1冷却器との間に第3ヒートスプレッドを配置して熱的にそれぞれ接続し、かつ、前記第6金属箔と前記第2冷却器との間に第4ヒートスプレッドを配置して熱的にそれぞれ接続されていることを特徴とする半導体モジュール。
- [請求項4] 請求項1から3のいずれか一項に記載の半導体モジュールにおいて、
、
前記第1半導体素子または前記第2半導体素子に電気的に接続された端子を備え、
前記端子が前記第1冷却器と前記第2冷却器との間から外部に導出されていることを特徴とする半導体モジュール。
- [請求項5] 請求項1から4のいずれか一項に記載の半導体モジュールを1単位とする半導体モジュールユニットを複数備え、
前記各端子が出ていない面を対面させて横一列に複数並べられていることを特徴とする半導体モジュール。
- [請求項6] 請求項5に記載の半導体モジュールにおいて、第1冷却器及び第2冷却器はそれぞれ上記半導体モジュールユニットの列の両側の面全体を覆うように、上記半導体モジュールユニットと一体になっていることを特徴とする半導体モジュール。
- [請求項7] 請求項1から6のいずれか一項に記載の半導体モジュールにおいて、
、
前記半導体モジュールの前記第1冷却器および前記第1冷却器の第

4 金属箔との接合面と、

前記半導体モジュールの前記第 2 冷却器および前記第 2 冷却器の第

6 金属箔との接合面と、

前記端子の外部に導出される領域と、

を除いて封止樹脂で封止されていることを特徴とする半導体モジュール。

[請求項 8]

請求項 1 から 7 のいずれか一項に記載の半導体モジュールにおいて、

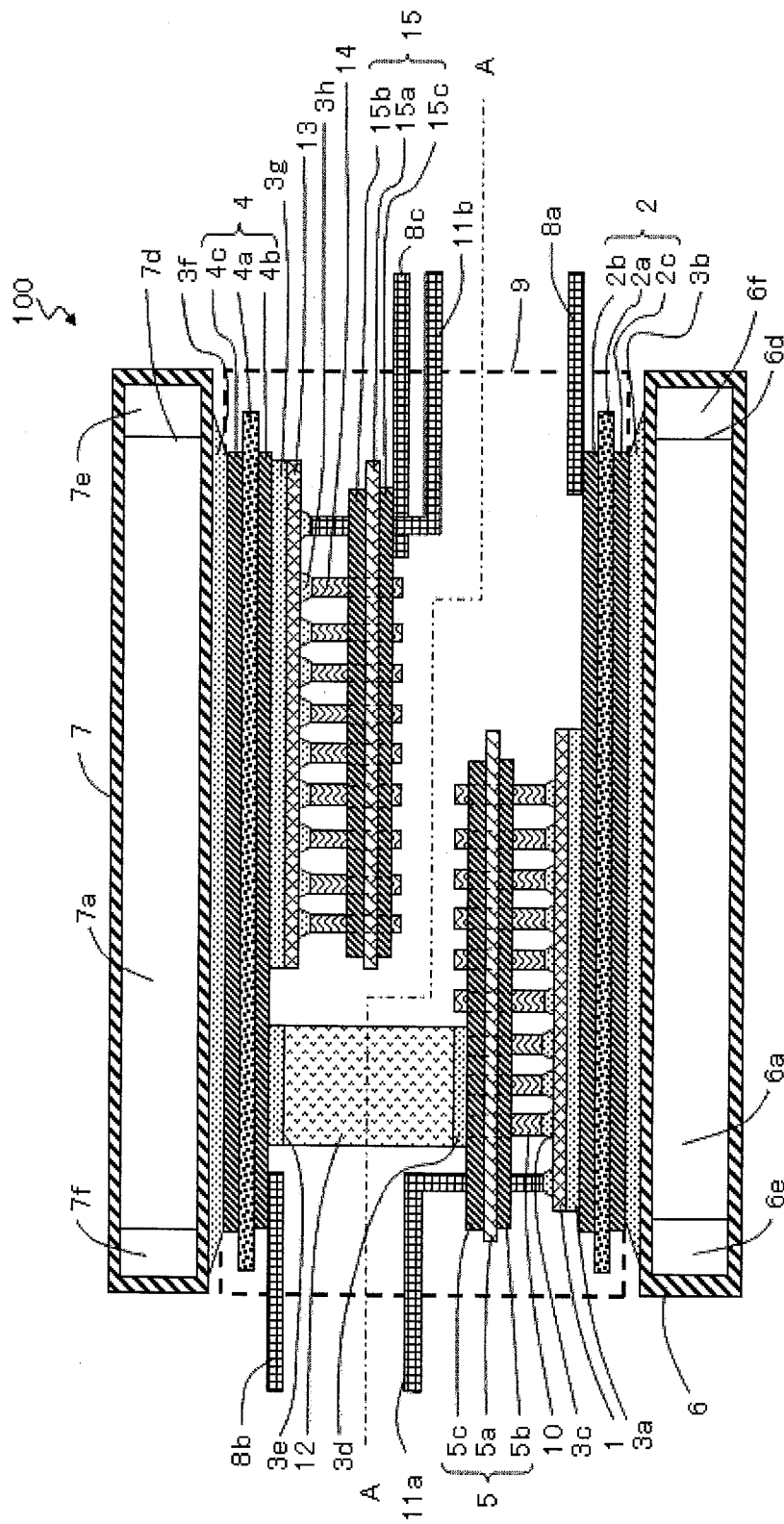
前記端子が一方向に平行な方向で前記半導体モジュール外部へ導出されており、

前記第 1 冷却器は、冷媒が導入される第 1 冷媒入口と、冷媒が排出される第 1 冷媒出口とを備え、

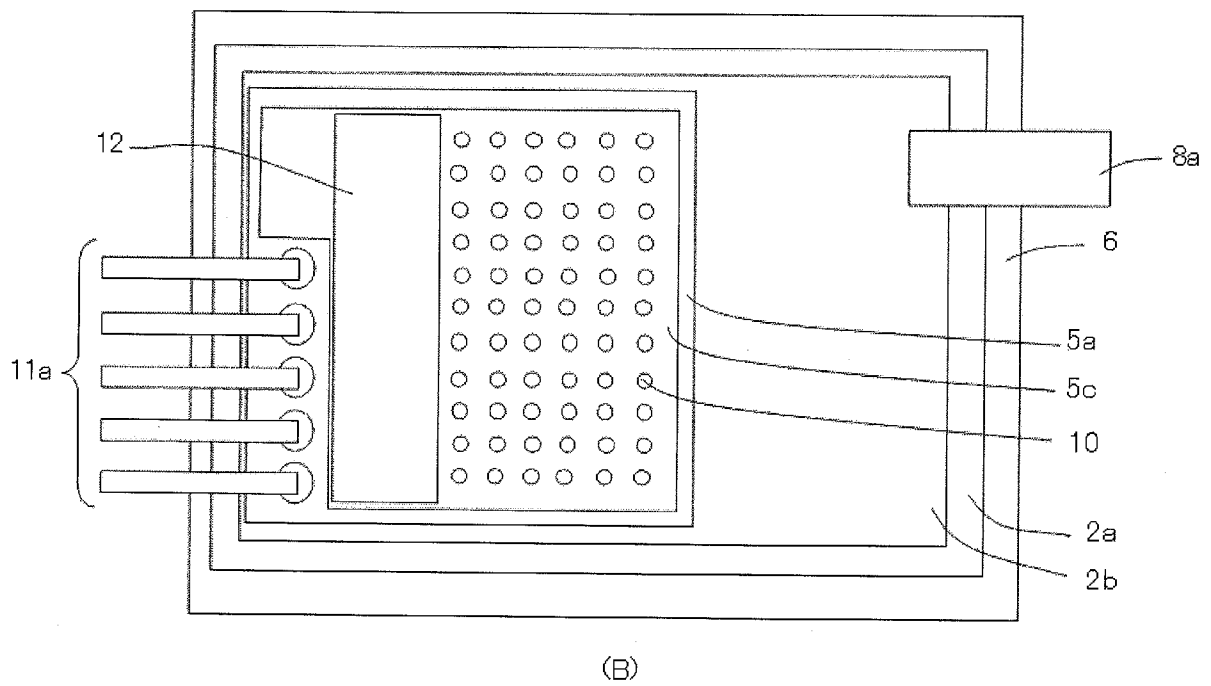
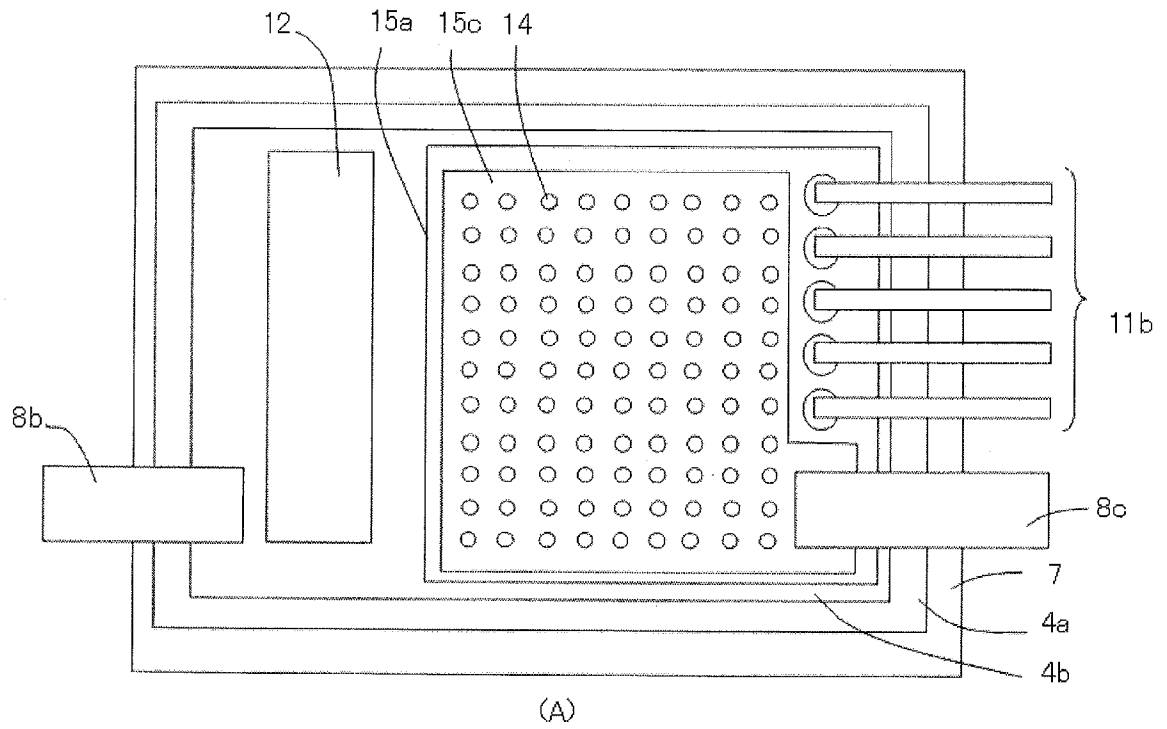
前記第 2 冷却器は、冷媒が導入される第 2 冷媒入口と、冷媒が排出される第 2 冷媒出口とを備え、

前記第 1 冷媒入口、前記第 1 冷媒出口、前記第 2 冷媒入口、および前記第 2 冷媒出口が、前記端子と直交する方向に離間して導出されていることを特徴とする半導体モジュール。

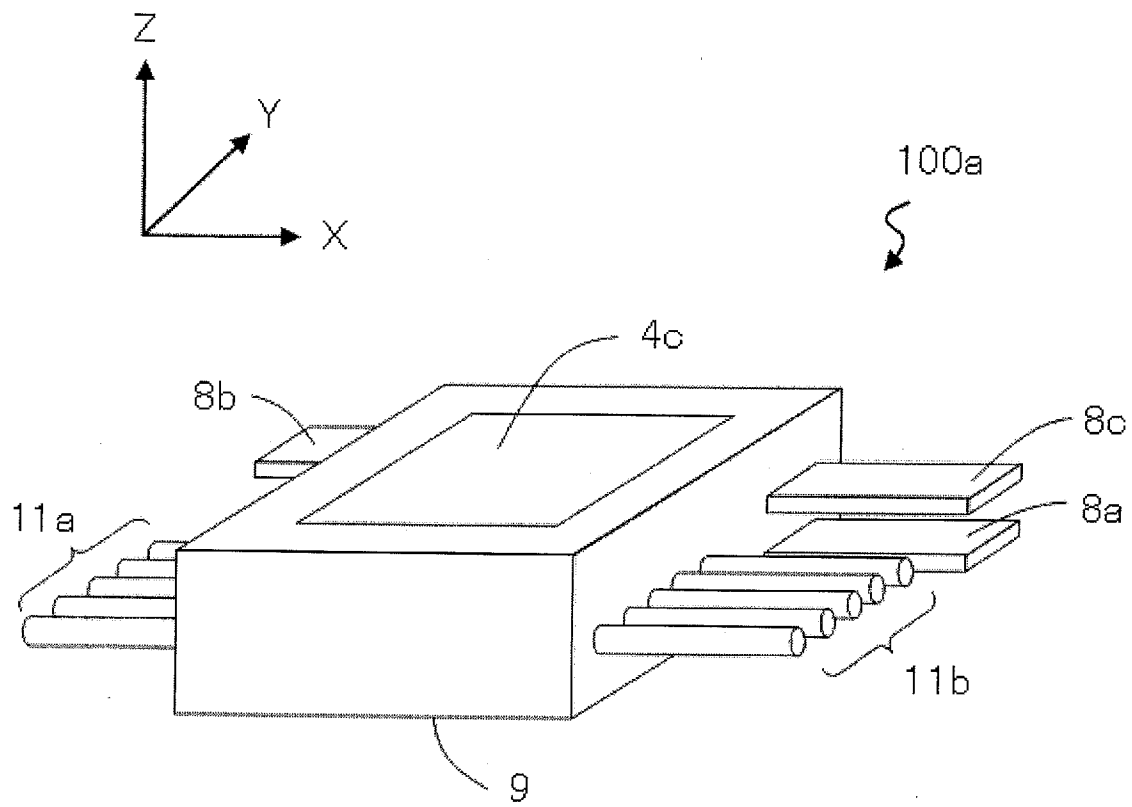
[図1]



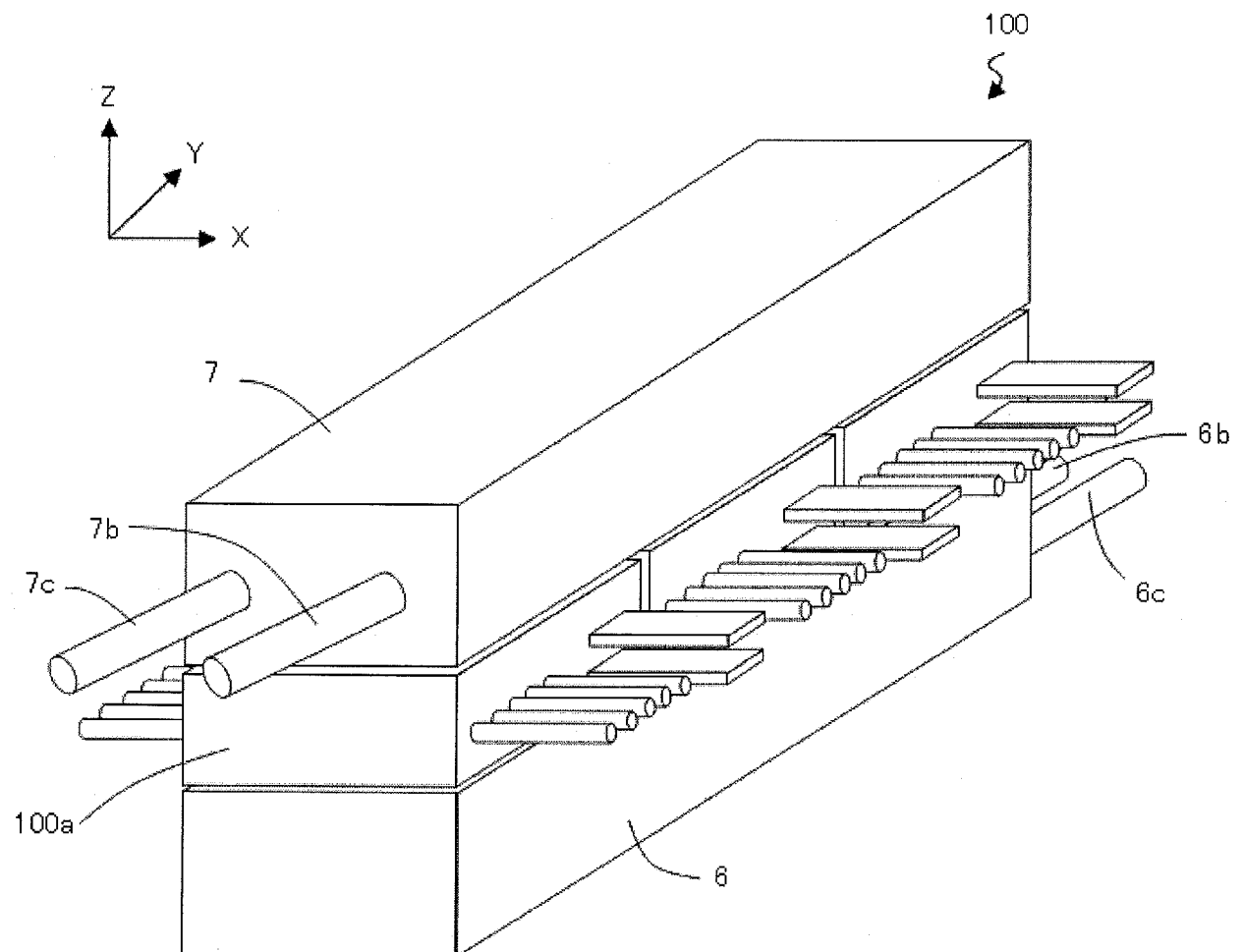
[図2]



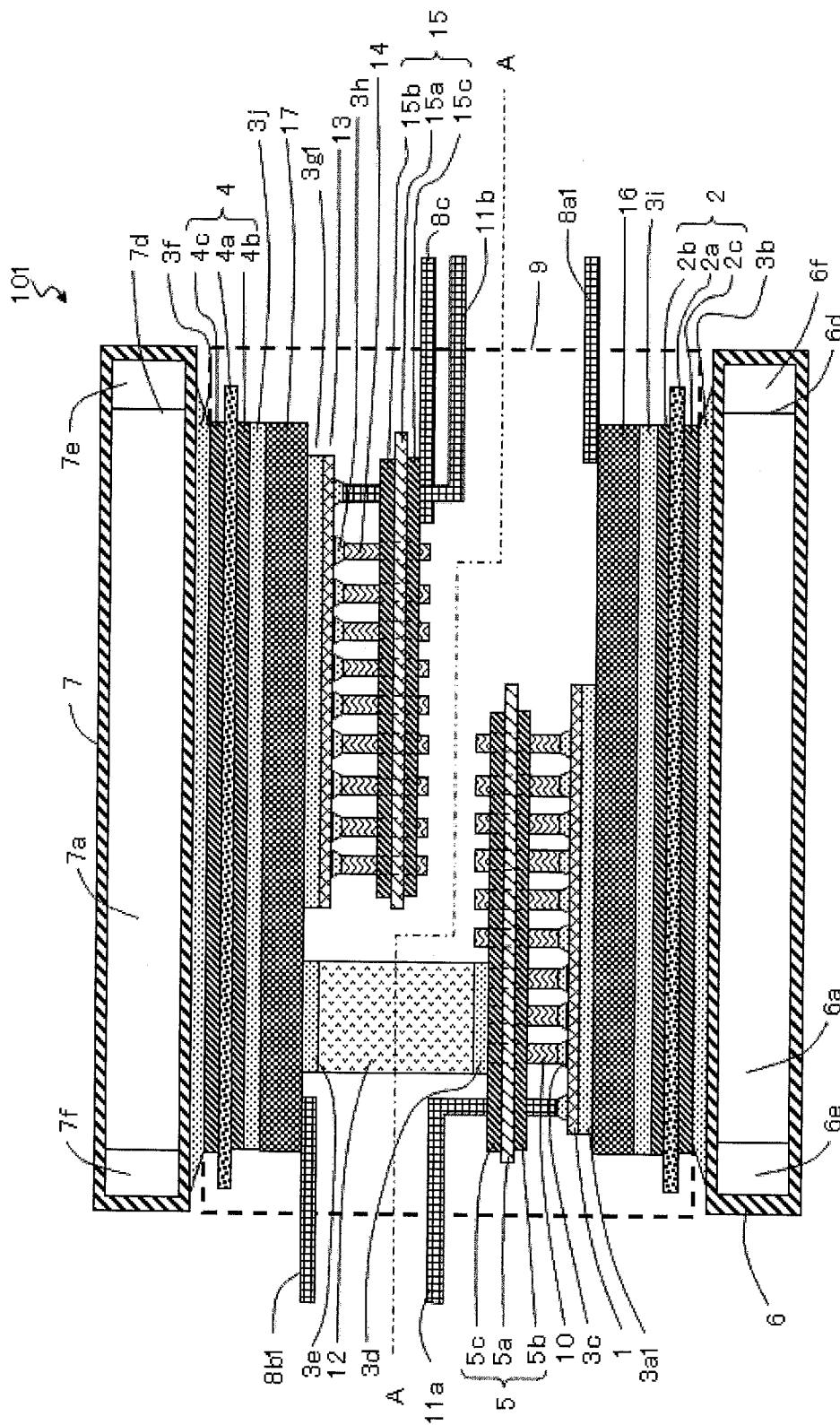
[図3]



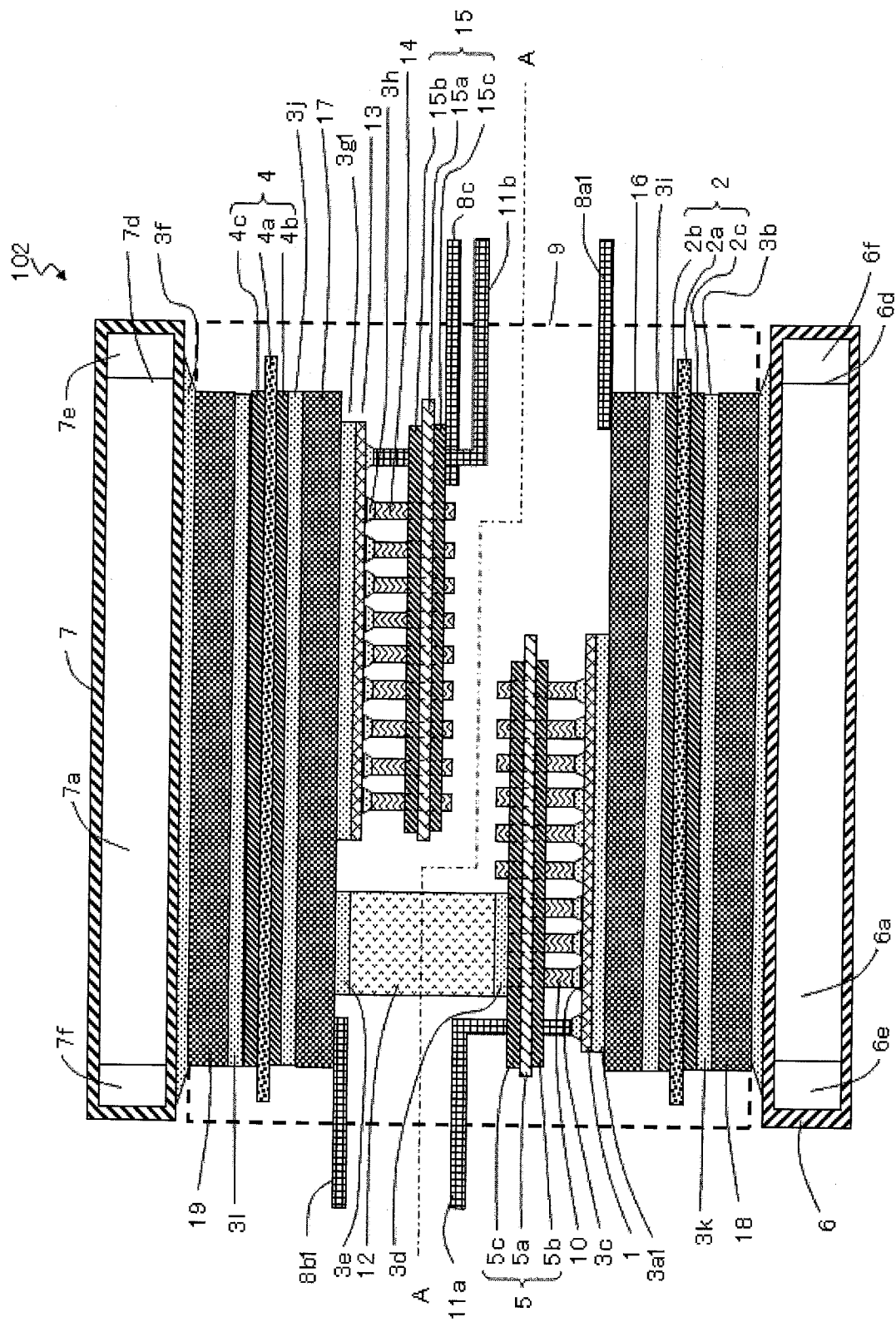
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/072897

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/473(2006.01)i, H01L25/07(2006.01)i, H01L25/10(2006.01)i, H01L25/11(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/34-23/473, H01L25/00-25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-222950 A (Fuji Electric Co., Ltd.), 28 October 2013 (28.10.2013), fig. 1, 4 & US 2013/0277800 A1	1-8
A	WO 2011/083737 A1 (Fuji Electric Systems Co., Ltd.), 14 July 2011 (14.07.2011), fig. 1, 9, 10, 13 & US 2012/0241953 A1	1-8
A	JP 2009-117428 A (Hitachi, Ltd.), 28 May 2009 (28.05.2009), fig. 1, 4 & US 2009/0116197 A1 & EP 2093792 A1	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
16 September, 2014 (16.09.14)

Date of mailing of the international search report
30 September, 2014 (30.09.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/072897

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-308263 A (Denso Corp.), 02 November 2001 (02.11.2001), fig. 1 to 6 (Family: none)	1-8
A	JP 2013-098343 A (Toshiba Corp.), 20 May 2013 (20.05.2013), fig. 1, 2, 7 (Family: none)	1-8

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/473(2006.01)i, H01L25/07(2006.01)i, H01L25/10(2006.01)i, H01L25/11(2006.01)i,
H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/34-23/473, H01L25/00-25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-222950 A（富士電機株式会社）2013. 10. 28, 図 1, 4 & US 2013/0277800 A1	1-8
A	WO 2011/083737 A1（富士電機システムズ株式会社）2011. 07. 14, 図 1, 9, 10, 13 & US 2012/0241953 A1	1-8
A	JP 2009-117428 A（株式会社日立製作所）2009. 05. 28, 図 1, 4 & US 2009/0116197 A1 & EP 2093792 A1	1-8

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 9 . 2 0 1 4

国際調査報告の発送日

3 0 . 0 9 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

木下 直哉

5 D

3 8 5 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2001-308263 A (株式会社デンソー) 2001. 11. 02, 図 1-6 (ファミリーなし)	1-8
A	JP 2013-098343 A (株式会社東芝) 2013. 05. 20, 図 1, 2, 7 (ファミリーなし)	1-8