(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)特許出願公表番号
特表2005-527060
(P2005-527060A)
(43)公表日　平成17年9月8日(2005.9.8)

(51)Int.Cl.[7]	F I			テーマコード（参考）
G11B 20/10	G11B	20/10	351Z	5D044
H03M 1/12	G11B	20/10	321A	5J022
	H03M	1/12	C	

審査請求 未請求　予備審査請求 未請求　（全 12 頁）

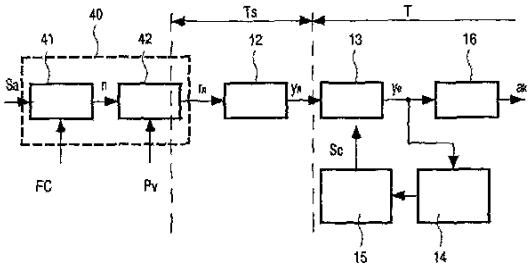
(21)出願番号　特願2004-508346 (P2004-508346)
(86)(22)出願日　平成15年4月30日 (2003.4.30)
(85)翻訳文提出日　平成16年9月14日 (2004.9.14)
(86)国際出願番号　PCT/IB2003/001792
(87)国際公開番号　WO2003/100781
(87)国際公開日　平成15年12月4日 (2003.12.4)
(31)優先権主張番号　02077052.5
(32)優先日　平成14年5月24日 (2002.5.24)
(33)優先権主張国　欧州特許庁 (EP)

(71)出願人　590000248
コーニンクレッカ　フィリップス　エレクトロニクス　エヌ　ヴィ
Ｋｏｎｉｎｋｌｉｊｋｅ　Ｐｈｉｌｉｐｓ　Ｅｌｅｃｔｒｏｎｉｃｓ　Ｎ．Ｖ．
オランダ国　５６２１　ベーアー　アインドーフェン　フルーネヴァウツウェッハ　１
Ｇｒｏｅｎｅｗｏｕｄｓｅｗｅｇ　１，５６２１　ＢＡ　Ｅｉｎｄｈｏｖｅｎ，Ｔｈｅ　Ｎｅｔｈｅｒｌａｎｄｓ
(74)代理人　100087789
弁理士　津軽　進
(74)代理人　100114753
弁理士　宮崎　昭彦

最終頁に続く

(54)【発明の名称】半同期受信器および情報を読み出すための装置

(57)【要約】
アナログ信号（Ｓａ）からデータレート１／Ｔでデータシーケンス（ａｋ）を与える受信器であって、ａ）アナログ信号（Ｓａ）を１／Ｔｓのサンプルレートでサンプリングすることにより受信シーケンス（ｒｎ）を発生させる変換手段（４０）であって、その受信シーケンス（ｒｎ）のサンプルレート１／Ｔｓをプリセット値（Ｐｖ）により制御可能とする変換手段（４０）と、ｂ）受信シーケンス（ｒｎ）を処理することにより処理済シーケンス（ｙｎ）を与えるデジタル処理手段（１２）と、ｃ）処理済シーケンス（ｙｎ）をデータレート１／Ｔで等価処理済シーケンス（ｙｅ）に変換する第１のサンプルレート変換器（１３）であって、その等価処理済シーケンス（ｙｅ）のデータレートを制御信号（Ｓｃ）により制御可能とする第１のサンプルレート変換器（１３）と、ｄ）等価処理済シーケンス（ｙｅ）からエラー・シーケンス（ｅｋ）を与えるエラー発生器（１４）と、ｅ）エラー・シーケンス（ｅｋ）に依存する制御信号（Ｓｃ）を発生させる制御信号発生手段（１５）と、ｆ）等価処理済シーケンス（ｙｅ）からデータシーケンス（ａｋ



【特許請求の範囲】
【請求項１】
アナログ信号からデータレート１／Ｔでデータシーケンスを取得する受信器であって、
前記アナログ信号を１／Ｔｓのサンプルレートでサンプリングすることにより受信シーケンスを発生させる変換手段であって、該受信シーケンスの該サンプルレート１／Ｔｓをプリセット値により制御可能とする変換手段と、
前記受信シーケンスを処理することにより処理済シーケンスを与えるデジタル処理手段と、
前記処理済シーケンスを前記データレート１／Ｔで等価処理済シーケンスに変換する第１のサンプルレート変換器であって、該等価処理済シーケンスの該データレートを制御信号により制御可能とする第１のサンプルレート変換器と、
前記等価処理済シーケンスからエラー・シーケンスを与えるエラー発生器と、
前記エラー・シーケンスに依存する前記制御信号を発生させる制御信号発生手段と、
前記等価処理済シーケンスから前記データシーケンスを導出する検出器とを備え、
前記プリセット値が、前記サンプルレート１／Ｔと１／Ｔｓとの間の比が実質的に一定となるような値に設定されることを特徴とする受信器。
【請求項２】
前記変換手段が、
前記データレート１／Ｔに対し非同期であるクロックレート１／Ｔｃで前記アナログ信号をサンプリングすることにより、中間受信シーケンスを発生させるアナログ－デジタル変換器と、
前記中間受信シーケンスを１／Ｔｓのサンプルレートで前記受信シーケンスに変換する第２のサンプルレート変換器であって、該受信シーケンスの該サンプルレート１／Ｔｓを前記プリセット値により制御可能とする第２のサンプルレート変換器とを備えていることを特徴とする請求項１記載の受信器。
【請求項３】
前記プリセット値を発生させることにより、前記サンプルレート１／Ｔと１／Ｔｓとの間の前記比を一定に保つロック補助手段をさらに備えていることを特徴とする請求項１または２記載の受信器。
【請求項４】
前記ロック補助手段が、前記データレート１／Ｔに対する等価受信シーケンスの平均遷移数が実質的に一定となるように、前記プリセット値を発生させることができることを特徴とする請求項３記載の受信器。
【請求項５】
情報担体上の情報トラックから情報を読み出すための装置であって、
前記情報担体から前記情報を取得し、アナログ信号を出力する手段と、
前記アナログ信号からデータレート１／Ｔでデータシーケンスを与える、請求項１から４いずれか１項記載の受信器とを備えていることを特徴とする装置。
【請求項６】
請求項１から３いずれか１項記載の前記受信器を備え、前記情報トラックが、前記データレート１／Ｔと関連付けられたウォブル周波数を有するウォブルを備え、前記ロック補助手段が、前記ウォブル周波数の関数として前記プリセット値を発生させることができることを特徴とする請求項５記載の装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、アナログ信号から、データレート１／Ｔでデータシーケンスを与える受信器に関するものである。
【０００２】
本発明はまた、情報担体上の情報トラックから、情報を読み出すための装置にも関する

ものである。
【背景技術】
【０００３】
データシーケンスを与える受信器は、光ディスクプレーヤー内で使用され得る。光ディスクプレーヤー内では、アナログ再生信号が、光ディスクから取得される。光ヘッドが、レーザーを使用することにより、アナログ再生信号を取得する。いくらかのアナログ処理の後、再生信号は、アナログ－デジタル変換器（ＡＤＣ）のような変換手段に供給される。ＡＤＣは、電圧制御発振器（Ｖｏｌｔａｇｅ Ｃｏｎｔｒｏｌｌｅｄ Ｏｓｃｉｌｌａｔｏｒ；ＶＣＯ）から来るクロックにより制御される。ＶＣＯにより供給されるクロックの周波数は、エラー発生器の出力に依存する。エラー発生器は、デジタル処理手段（ｄｉｇｉｔａｌ ｐｒｏｃｅｓｓｉｎｇ ｍｅａｎｓ；ＤＰＭ）の出力から、エラー信号を発生させる。ＤＰＭとしては、たとえばイコライザーを用いることができる。ＤＰＭは、ＡＤＣの出力信号を処理する。最終的に、ＤＰＭの出力が検出器に供給され、データシーケンスが生成される。ＡＤＣより後段のすべての処理は、データシーケンスのデータレート１／Ｔに同期して行われる。
【０００４】
デジタル記録および伝送のための受信器は、ますますデジタル的に実装されるようになってきており、ＶＣＯに基づくタイミング・リカバリは、サンプルレート変換器（ｓａｍｐｌｅ ｒａｔｅ ｃｏｎｖｅｒｔｅｒ；ＳＲＣ）を用いたタイミング・リカバリに取って代わられている。この受信器の第１の部分も、アナログ処理手段とＡＤＣとからなっている。この受信器内のＡＤＣは、自走クロックにより制御されている。自走クロックは通常、クオーツ制御式のクロックである。このクロックの周波数は、データシーケンスのデータレート１／Ｔに依存しない。ＡＤＣの出力は、サンプルレート変換器（ＳＲＣ）に供給される。ＳＲＣは、数値制御発振器（Ｎｕｍｅｒｉｃａｌ Ｃｏｎｔｒｏｌｌｅｄ Ｏｓｃｈｉｌｌａｔｏｒ；ＮＣＯ）により制御されている。ＮＣＯの出力信号の周波数は、エラー発生器の出力信号に依存する。エラー発生器は、デジタル処理手段（ＤＰＭ）の出力に反応する。ここでも、ＤＰＭの出力は検出器に供給され、データシーケンスが発生させられる。このような同期的にサンプリングを行う受信器の利点は、たとえば等化処理のようなデジタル信号処理を、タイミング・リカバリにより取得されたシンボル・レート・クロック領域内で行うことができる点である。一方、この処理の結果として生じる遅延は、ループの全体的な遅延に寄与する。これは、不安定性に繋がり得ることであり、特に高帯域幅が要求される場合はそうである。このことは、ループ内で用いられるデジタル処理を大きく制限するものであり、したがって性能を激しく低下させる可能性がある。
【発明の開示】
【発明が解決しようとする課題】
【０００５】
本発明の１つの目的は、上記の問題を回避する受信器を提供することである。
【０００６】
本発明のさらなる１つの目的は、上記の問題を回避する、情報を読み出すための装置を提供することである。
【課題を解決するための手段】
【０００７】
上記の１つの目的は、アナログ信号からデータレート１／Ｔでデータシーケンスを与える受信器であって、アナログ信号を１／Ｔｓのサンプルレートでサンプリングすることにより受信シーケンスを発生させる変換手段であって、その受信シーケンスのサンプルレート１／Ｔｓをプリセット値により制御可能とする変換手段と、上記の受信シーケンスを処理することにより処理済シーケンスを与えるデジタル処理手段と、上記の処理済シーケンスを上記のデータレート１／Ｔで等価処理済シーケンスに変換する第１のサンプルレート変換器であって、その等価処理済シーケンスのデータレートを制御信号により制御可能とする第１のサンプルレート変換器と、上記の等価処理済シーケンスからエラー・シーケン

スを与えるエラー発生器と、上記のエラー・シーケンスに依存する上記の制御信号を発生させる制御信号発生手段と、上記の等価処理済シーケンスから上記のデータシーケンスを導出する検出器とを備え、上記のプリセット値が、サンプルレート１／Ｔと１／Ｔｓとの間の比が実質的に一定となるような値に設定されることを特徴とする受信器により達成される。

【０００８】

上記のさらなる１つの目的は、情報担体上の情報トラックから情報を読み出すための装置であって、上記の情報担体から情報を取得し、アナログ信号を出力する手段と、アナログ信号からデータレート１／Ｔでデータシーケンスを与える受信器とを備え、その受信器が、アナログ信号を１／Ｔｓのサンプルレートでサンプリングすることにより受信シーケンスを発生させる変換手段であって、その受信シーケンスのサンプルレート１／Ｔｓをプリセット値により制御可能とする変換手段と、上記の受信シーケンスを処理することにより処理済シーケンスを与えるデジタル処理手段と、上記の処理済シーケンスを上記のデータレート１／Ｔで等価処理済シーケンスに変換する第１のサンプルレート変換器であって、その等価処理済シーケンスのデータレートを制御信号により制御可能とする第１のサンプルレート変換器と、上記の等価処理済シーケンスからエラー・シーケンスを与えるエラー発生器と、上記のエラー・シーケンスに依存する上記の制御信号を発生させる制御信号発生手段と、上記の等価処理済シーケンスから上記のデータシーケンスを導出する検出器とを備えており、上記のプリセット値が、サンプルレート１／Ｔと１／Ｔｓとの間の比が実質的に一定となるような値に設定されることを特徴とする装置により達成される。

【０００９】

上記に説明したようなＳＲＣを伴う既知の受信器のトポロジーから出発して、デジタル処理ブロックが、そのタイミング・リカバリ内に含まれる位置から、非同期領域すなわちアナログ－デジタル変換器ＡＤＣとＳＲＣとの間へと移される。処理が非同期領域内に配されているので、そのタイムスパンは、オーバーサンプリング比Ｔ／Ｔｓに依存することとなり、その結果、オーバーサンプリング依存の性能を示すこととなる。ＡＤＣは、自走クロックに代わってプリセット値により制御可能となる。プリセット値は、ＡＤＣがサンプルを作成するレートを制御する。プリセット値は、Ｔ／Ｔｓ比が固定値を有するように選択される。ただし、数パーセントの振れは許容される。非同期Ｔｓ領域からデータレート領域へと信号を伝送するタイミング・リカバリは、固定されたＴ／Ｔｓ比を採用することにより最適化され得る。プリセット値により制御されるＡＤＣに代えて、第２のＳＲＣと組み合わされた、自走クロックにより制御されるＡＤＣを用いることもできる。その場合、ＡＤＣは中間受信シーケンスを出力する。第２のＳＲＣは、中間受信シーケンスを受信シーケンスへと変換する。このとき、サンプルレートは、プリセット値により制御される。ＡＤＣと第２のＳＲＣとの組合せは、プリセット値により制御されるＡＤＣと同一の受信シーケンスを、結果としてもたらす。

【００１０】

本発明のさらなる１つの実施形態では、上記の受信器は、プリセット値により制御されるＡＤＣまたは第２のサンプルレート変換器のプリセット値を発生させることにより、サンプルレート１／Ｔと１／Ｔｓとの間の比を実質的に一定に保つロック補助手段を備えている。ロック補助手段がこのことを実現するには、複数の異なる方法がある。たとえば、ロック補助手段は、データレート１／Ｔに対する等価受信シーケンスの平均遷移数を実質的に一定に保つことにより、プリセット値を発生させ得る。データは、通常は最大ランレングス、すなわち０または１の最大連続数を有するビット・ストリームからなる。したがって、ある長さのビット・ストリームにおいて、平均遷移数は実質的に一定となる。この平均遷移数をプリセット値の制御パラメータとして使用することにより、ロック補助手段は、サンプルレート１／Ｔと１／Ｔｓとを実質的に一定に保つことができる。

【００１１】

上記の受信器が、データレート１／Ｔと関連付けられたウォブル周波数を有するウォブルを情報トラックが備えている情報担体上の情報トラックから、情報を読み出すための装

置内で使用される場合には、上記のロック補助手段は、ウォブル周波数の関数としてプリセット値を発生させることができる。たとえば、ＤＶＤ＋ＲＷフォーマットでは、ＤＶＤディスク上にウォブルが存在している。このウォブルは、ＤＶＤ上のデータに同期している。したがって、ロック補助手段は、ウォブル信号を用いて、たとえばウォブル周波数とサンプルレート１／Ｔｓとの間の比を固定することにより、サンプルレート１／Ｔと１／Ｔｓとを実質的に一定に保つことができる。

【発明を実施するための最良の形態】

【００１２】

本発明の上記およびその他の側面は、以下の説明で、図面を参照しながら例として説明される実施形態により、さらに明らかとされる。

【００１３】

図１に図示された従来技術の受信器は、アナログ信号Ｓａを受信シーケンスr_nに変換する変換手段４０を有している。変換手段４０は、通常はアナログ－デジタル変換器（ＡＤＣ）である。ＡＤＣは、アナログ信号Ｓａを、サンプルレート１／Ｔｃでサンプリングし、そのサンプルレートは、電圧制御発振器３０により制御されている。このＶＣＯは、エラー発生器１４と共に、位相ロックループ（ｐｈａｓｅ ｌｏｃｋｅｄ ｌｏｏｐ；ＰＬＬ）を形成する。ＶＣＯの出力は、入力部における電圧レベルに依存する周波数を有する。図１では、エラー発生器１４の出力が、ＶＣＯの周波数を制御する。受信シーケンスr_nは、デジタル処理手段１２により処理される。デジタル処理手段１２は、たとえば受信シーケンスr_nに等化処理を施すイコライザーであり得る。デジタル処理の結果は、処理済シーケンスy_nである。処理済シーケンスy_nは、エラー発生器１４と検出器１６とに供給される。検出器１６は、処理済シーケンスy_nからデータシーケンスa_kを導出する。

【００１４】

図２では、ＶＣＯに基づくタイミング・リカバリが、サンプルレート変換器（ＳＲＣ）１３を用いたタイミング・リカバリに変更されている。ここでは、変換手段４０は、自走クロックＦＣにより制御される。クロックの周波数は、データシーケンスa_kのデータレート１／Ｔに依存しない。ＳＲＣは、制御信号発生手段１５により制御されている。制御信号発生手段１５としては、たとえば数値制御発振器（ＮＣＯ）を用いることができる。ＮＣＯの出力信号の周波数は、エラー発生器１４の出力信号に依存する。このような同期的にサンプリングを行う受信器の利点は、デジタル処理手段１２によるデジタル処理を、タイミング・リカバリにより取得されるシンボル・レート・クロック領域内で行うことができる点である。一方、この処理の結果として生じる遅延は、ループの全体的な遅延に寄与する。これは、不安定性に繋がり得ることであり、特に高帯域幅が要求される場合はそうである。このことは、ループ内で用いられるデジタル処理を大きく制限するものであり、したがって性能を激しく低下させる可能性がある。

【００１５】

この遅延を排除するため、デジタル処理ブロック１２を、そのタイミング・リカバリ内に含まれる位置から、図３に図示するように非同期領域Ｔｓに移すことができる。こうすると、デジタル処理手段１２は、変換手段４０とサンプルレート変換器１３との間に位置することとなる。処理が非同期領域内に配されているので、そのタイムスパンは、オーバーサンプリング比Ｔ／Ｔｓに依存することとなり、その結果、オーバーサンプリング依存の性能を示すこととなる。そのため、本発明に係る受信器では、自走クロックＦＣを用いて変換手段４０のサンプリング比を制御する代わりに、プリセット値Ｐｖを用いて変換手段４０のサンプリング比を制御する。プリセット値Ｐｖは、Ｔ／Ｔｓ比が固定値を有するように選択される。ただし、数パーセントの振れは許容される。非同期Ｔｓ領域からデータレート領域へと信号を伝送するタイミング・リカバリは、固定されたＴ／Ｔｓ比を採用することにより最適化され得る。

【００１６】

変換手段４０は、プリセット値Ｐｖにより制御可能なサンプルレートで動作する、ＡＤ

Ｃにより実現することができる。あるいは、変換手段は、図４に図示するように、ＳＲＣ４２と組み合わされた、自走クロックＦＣにより制御されるＡＤＣ４１により実現することもできる。図４では、変換手段４０は、ＡＤＣ４１と、第２のサンプルレート変換器４２とを含んでいる。ＡＤＣ４１は、アナログ信号Ｓａを、中間受信シーケンスr_iに変換する。ＡＤＣ４１の後段において、第２のサンプルレート変換器４２が、プリセット値Ｐｖで制御されたサンプルレート１／Ｔｓで、中間受信シーケンスr_iを受信シーケンスr_nに変換する。

【００１７】

図５には情報を読み出すための装置が図示されている。図６には、情報トラック２０を有する情報担体２１が示されている。図５の装置は、情報担体２１を回転させるための回転手段２３を備えている。さらに、この装置は、情報担体２１から情報を取得する手段２２を備えている。たとえばＣＤプレーヤーでは、手段２２は光ピックアップユニット（ｏｐｔｉｃａｌ　ｐｉｃｋｕｐ　ｕｎｉｔ；ＯＰＵ）を含んでいる。ＯＰＵは、情報担体２１の表面上に投射されるレーザー光線を発生させる。このレーザー光線は、情報担体２１の表面により反射され、ＯＰＵにより、検出手段上に投射される。検出手段は、アナログ信号Ｓａを発生させる。検出手段から来る信号は、アナログ信号Ｓａが出力される前に、アナログ処理手段によって前処理を施されてもよい。

【００１８】

試験的な例として、上記の原理を、光読出システム内で使用される完全デジタル形式の受信器で試してみる。出発点は、変換手段４０がＡＤＣからなり、デジタル処理手段１２が有限インパルス応答（ｆｉｎｉｔｅ　ｉｍｐｕｌｓｅ　ｒｅｓｐｏｎｓｅ；ＦＩＲ）のフィルタまたはイコライザーからなる、図２の受信器である。制御発生手段１５は、数値制御発振器からなる。イコライザーは、ループ内に配されているので、常にシンボルレート領域内で、信号に等化処理を施す。しかしながら、その内在的な遅延とパイプライン遅延とからなる遅延が、ループの全体的な遅延に寄与する。これは、不安定性に繋がり得ることであり、特に高帯域幅が要求される場合はそうである。このことは、ループ内に適用可能なイコライザーを大きく制限するものである。

【００１９】

図７ｂでは、ループに遅延が加えられた際の位相余裕の減少が見て取れる。図７ａおよび７ｂの横軸には、規格化された周波数が表されており、この規格化された周波数は、サンプリング周波数に対する周波数である。図７ａの縦軸は、受信器の伝達関数の大きさを、デシベルで表している。図７ｂの縦軸は、位相を度で表している。図７ｂ中の実線は、遅延を伴わない受信器の位相グラフであり、点線は、遅延を伴う受信器の位相グラフである。

【００２０】

図８には、遅延を伴うループと伴わないループとのステップ応答が示されている。点線は、遅延を伴うステップ応答であり、実線は、遅延を伴わないステップ応答である。水平軸には、経過時間が同期ビットクロックの周期で示されており、縦軸には振幅が表されている。

【００２１】

加えて、高帯域幅および低帯域幅における、遅延を伴う伝統的なタイミング・リカバリの周波数応答が、図９ａおよび９ｂにそれぞれ示されている。横軸には、経過時間が固定クロックの周期で記されており、縦軸には、規格化された周波数すなわち１／Ｔが記されている。ループ内に多量の遅延が存在すると、高帯域幅が許容されないことは明らかである。

【００２２】

これらのグラフから、遅延量がシステムの性能を激しく低下させ得ることが、容易に導き出せる。したがって、ループ内におけるＦＩＲフィルタの次数（ｏｒｄｅｒ）またはタイムスパンが大きく制限され、その結果、性能が低下させられ得る。

【００２３】

図９ｃには、高帯域幅における、本発明に係る受信器の周波数応答が示されている。ここでは、縦軸はＴ／Ｔｓ比を表している。変換手段４０はＡＤＣからなっており、デジタル処理手段１２はイコライザーからなっている。Ｔ／Ｔｓ比が固定値を有するように、プリセットが選択される。イコライザーは、データレート・クロック１／Ｔと自走クロックＦＣとのオーバーサンプリング比に依存しない、固定されたタイムスパンを有することとなる。したがって、ＣＡＶ（Ｃｏｎｓｔａｎｔ　Ａｎｇｕｌａｒ　Ｖｅｌｏｃｉｔｙ；角速度一定）モードにおいて、ディスク上の位置に依存しない性能が得られる。

【００２４】

プリセット値Ｐｖは、ロック補助手段を用いて決定され得る。ロック補助手段１７を伴う受信器が、図１０に図示されている。図１０中のロック補助手段１７は、いわゆる遷移確率ロック補助手段である。変換手段４０の後段において測定されるビットクロックごとの平均遷移数が、固定された小さな値となるように、プリセット値Ｐｖが操作される。この小さな値は、使用される変調コードに依存する。ロック補助手段１７は、擬似ロックを伴わない広い捕捉範囲を有するが、多数の遷移が観測されなくてはならないので、内在的には低速である。

【００２５】

ロック補助手段１７は、ウォブル周波数に基づいてロックすることもできる。プリセット値Ｐｖは、ウォブル周波数により操作される。これらのロック補助手段１７は、ビット周波数と対応付けられた周波数のウォブルを有する、光ディスク・フォーマットにおいてのみ使用することができる。実際上は、これはあらゆる記録可能な／書換可能なフォーマットに適するものである。

【００２６】

半同期領域Ｔｓからデータレート領域へと信号を伝送するタイミング・リカバリは、固定されたＴ／Ｔｓ比を採用することにより最適化され得る。広範なオーバーサンプリング比を変換することのできるタイミング・リカバリを設計することは、役に立たない。上記の最適化を行う方が、一層小さなループ遅延に繋がる。

【００２７】

ここでは、タイミング・リカバリは、ゼロを横切る情報により直接操作され、その結果、小さな捕捉範囲および低減された量のループ遅延を有するシステムが得られる。

【００２８】

本発明は、「同期」デジタル読出受信器に対する代替構造を提案するものである。この新規な半同期受信器のトポロジーは、デジタル処理に制約を加えることなく、周波数を拡大縮小できるという利点を維持するものである。そのため、本発明は、ビットを精確に検出するために進歩した信号処理を獲得した、高密度／大容量の光ディスクフォーマットに非常に適している。

【図面の簡単な説明】

【００２９】

【図１】従来技術の受信器を示した図

【図２】サンプルレート変換器を伴う従来技術の受信器を示した図

【図３】本発明に係る受信器を示した図

【図４】本発明の受信器の、別の実施形態を示した図

【図５】情報担体上の情報トラックから、情報を読み出すための装置の実施形態を示した図

【図６】情報トラックを有する情報担体の例を示した図

【図７ａ】ループ遅延を伴う受信器のボード線図

【図７ｂ】ループ遅延を伴う受信器のボード線図

【図８】ループ遅延を伴う受信器と伴わない受信器との２つのステップ応答を示した図

【図９ａ】高帯域幅における、遅延を伴う伝統的なタイミング・リカバリの周波数応答を示した図

【図９ｂ】低帯域幅における、遅延を伴う伝統的なタイミング・リカバリの周波数応答を

示した図
【図９ｃ】高帯域幅における、本発明に係る受信器の周波数応答を示した図
【図１０】ロック補助手段を伴う本発明に係る受信器の実施形態を示した図

【図１】

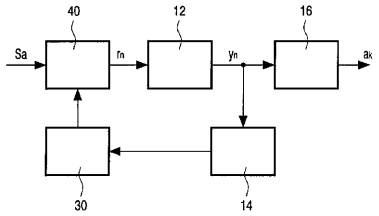


FIG. 1

【図２】

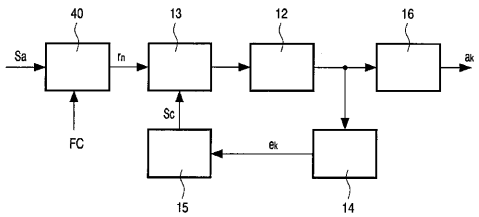


FIG. 2

【図３】

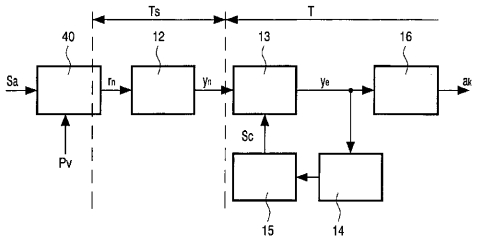


FIG. 3

【図４】

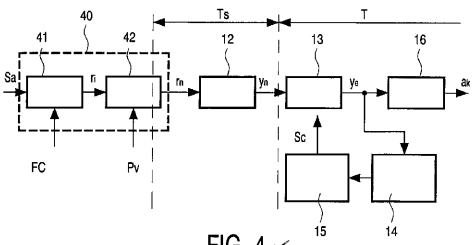


FIG. 4

【図５】

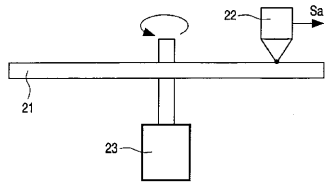


FIG. 5

【図６】

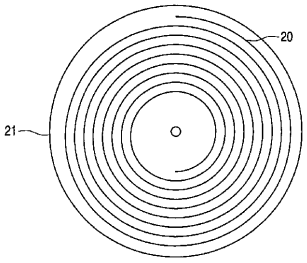


FIG. 6

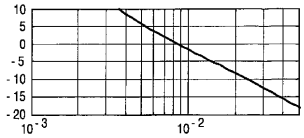


FIG. 7a

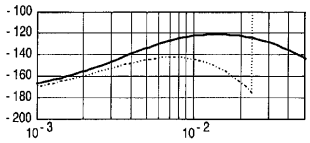


FIG. 7b

【図８】

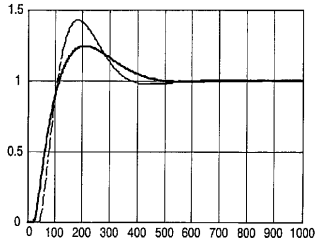


FIG. 8

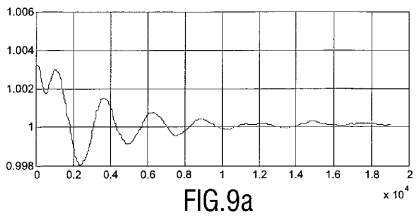


FIG.9a

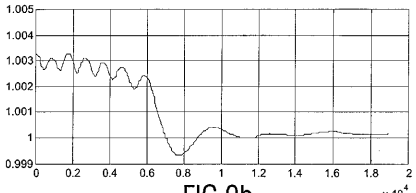


FIG.9b

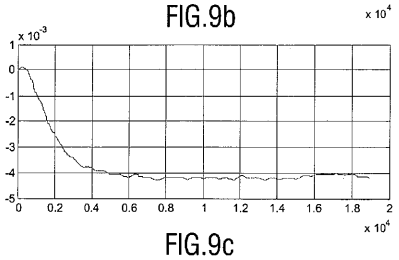


FIG.9c

【図１０】

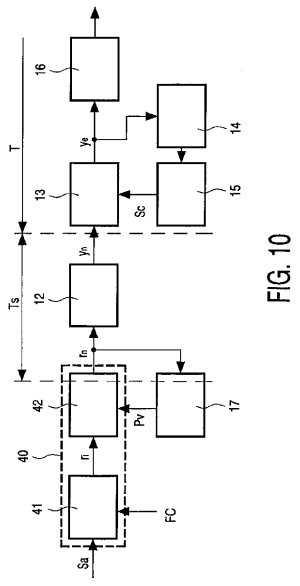


FIG. 10

【国際調査報告】

INTERNATIONAL SEARCH REPORT

Internal Application No
PCT/ 03/01792

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 G11B20/10 H04L7/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 G11B H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	SPURBECK M ET AL: "INTERPOLATED TIMING RECOVERY FOR HARD DISK DRIVE READ CHANNELS" 1997 IEEE INTERNATIONAL CONFERENCE ON COMMUNICATIONS. MONTREAL, JUNE 8 - 12, 1997, IEEE INTERNATIONAL CONFERENCE ON COMMUNICATIONS (ICC), NEW YORK, IEEE, US, vol. 3, 8 June 1997 (1997-06-08), pages 1618-1624, XP000748916 ISBN: 0-7803-3926-6 the whole document	1,5
A	US 5 717 619 A (BEHRENS RICHARD T ET AL) 10 February 1998 (1998-02-10) column 1, line 11 - line 24; figure 3	1,5

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

° Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 December 2003	08/01/2004

Name and mailing address of the ISA	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Brunet, L

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/US 03/01792

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5717619 A	10-02-1998	NONE	

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NI,NO,NZ,OM,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100122769
弁理士 笛田 秀仙
(72)発明者 モドリエ ディヴィド エム オー
オランダ国 ５６５６ アーアー アインドーフェン プロフ ホルストラーン ６ シーオー
(72)発明者 ファンホーフ コーエン
オランダ国 ５６５６ アーアー アインドーフェン プロフ ホルストラーン ６ シーオー
(72)発明者 ステク アールベルト
オランダ国 ５６５６ アーアー アインドーフェン プロフ ホルストラーン ６ シーオー

Ｆターム(参考) 5D044 AB05 BC03 CC04 FG05 GK10 GL02 GM34
5J022 AA01 BA00 CA07 CA10

【要約の続き】
）を導出する検出器（１６）とを備え、サンプルレート１／Ｔと１／Ｔｓとの間の比が実質的に一定となるようにする受信器が説明される。サンプルレート変換器を備えた従来の同期受信器は、ＳＲＣの制御ループ内でデジタル処理が実行されるという欠点を有している。このデジタル処理の結果として生じる遅延は、ループの全体的な遅延に寄与する。これは、不安定性に繋がり得ることであり、特に高帯域幅が要求される場合はそうである。このため、本発明の受信器は、制御ループの外でデジタル処理を行う。デジタル処理を固定されたレートで行うことができるという利点を維持するために、変換手段（４０）は、Ｔ／Ｔｓ比を一定に保つようなプリセット値により制御される。