



(12)发明专利

(10)授权公告号 CN 104347763 B

(45)授权公告日 2017.03.15

(21)申请号 201310317981.8

H01L 33/00(2010.01)

(22)申请日 2013.07.25

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 104347763 A

CN 102185057 A, 2011.09.14,

CN 102931303 A, 2013.02.13,

CN 103219438 A, 2013.07.24,

CN 201766092 U, 2011.03.16,

US 2006108603 A1, 2006.05.25,

(43)申请公布日 2015.02.11

(73)专利权人 比亚迪股份有限公司

地址 518118 广东省深圳市坪山新区比亚迪路3009号

审查员 邓湛川

(72)发明人 陈飞

(74)专利代理机构 北京清亦华知识产权代理事务

所(普通合伙) 11201

代理人 张大威

(51)Int. Cl.

H01L 33/06(2010.01)

H01L 33/32(2010.01)

权利要求书2页 说明书7页 附图4页

(54)发明名称

GaN基LED外延片及其形成方法

(57)摘要

本发明提出一种GaN基LED外延片及其形成方法,其中该GaN基LED外延片包括:衬底;形成在衬底之上的缓冲层;形成在缓冲层之上的N型GaN层;形成在N型GaN层之上的量子阱层;形成在量子阱层之上的第一超晶格结构层;形成在第一超晶格结构层之上的低温P型GaN层;形成在低温P型GaN层之上的电子阻挡层;以及形成在电子阻挡层之上的P型GaN层。本发明的GaN基LED外延片及其形成方法具有驱动电压低,内量子效率高的优点。

P型GaN层 800
电子阻挡层 700
低温P型GaN层 600
第一超晶格结构层 500
量子阱层 400
N型GaN层 300
缓冲层 200
衬底 100

1. 一种GaN基LED外延片,其特征在于,包括:
衬底;
形成在所述衬底之上的缓冲层;
形成在所述缓冲层之上的N型GaN层;
形成在所述N型GaN层之上的量子阱层;
形成在所述量子阱层之上的第一超晶格结构层;
形成在所述第一超晶格结构层之上的低温P型GaN层,其中,所述低温P型GaN层的生长温度为800-900℃;
形成在所述低温P型GaN层之上的电子阻挡层;
形成在所述电子阻挡层之上的P型GaN层;
形成在所述电子阻挡层与所述P型GaN层与之间的第二超晶格结构层。
2. 如权利要求1所述的GaN基LED外延片,其特征在于,所述第一超晶格结构层包括多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构,其中所述多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。
3. 如权利要求2所述的GaN基LED外延片,其特征在于,最底部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}/\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 超晶格结构;最顶部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}/\text{In}_{0.005}\text{Ga}_{0.995}\text{N}$ 超晶格结构。
4. 如权利要求1所述的GaN基LED外延片,其特征在于,所述第二超晶格结构层包括多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构,其中所述多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。
5. 如权利要求4所述的GaN基LED外延片,其特征在于,最底部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。
6. 一种GaN基LED外延片的形成方法,其特征在于,包括以下步骤:
S1. 提供衬底;
S2. 在所述衬底之上形成缓冲层;
S3. 在所述缓冲层之上形成N型GaN层;
S4. 在所述N型GaN层之上形成量子阱层;
S5在所述量子阱层之上形成第一超晶格结构层;
S6在所述第一超晶格结构层之上形成低温P型GaN层,其中,在800-900℃温度条件下形成所述低温P型GaN层;
S7. 在所述低温P型GaN层之上形成电子阻挡层;以及
S8. 在所述电子阻挡层之上形成P型GaN层,并且形成在所述电子阻挡层与所述P型GaN层与之间的第二超晶格结构层。
7. 如权利要求6所述的GaN基LED外延片的形成方法,其特征在于,所述第一超晶格结构层包括多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构,其中所述多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。
8. 如权利要求7所述的GaN基LED外延片的形成方法,其特征在于,最底部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}/\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 超晶格结构;最顶部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}/\text{In}_{0.005}\text{Ga}_{0.995}\text{N}$ 超晶格结构。

$\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}/\text{In}_{0.005}\text{Ga}_{0.995}\text{N}$ 超晶格结构。

9. 如权利要求6所述的GaN基LED外延片的形成方法,其特征在于,所述第二超晶格结构层包括多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构,其中所述多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。

10. 如权利要求9所述的GaN基LED外延片的形成方法,其特征在于,最底部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。

GaN基LED外延片及其形成方法

技术领域

[0001] 本发明属于半导体制造技术领域,具体涉及一种GaN基LED外延片及其形成方法。

背景技术

[0002] 发光二极管LED具有体积小、耗电量低、使用寿命长、环保耐用等特点,在各个领域得到了广泛应用。其中,GaN基LED能够发出高亮蓝光、绿光、紫外,尤其受到关注。近年来,由于应用的需要,制备大功率的LED外延片已成为发展的必然趋势,但随着发光功率的提升,伴随而来有效率衰减的问题出现,主要是由于载流子溢出,低效率的电子注入和空穴的传输。

[0003] 为解决上述问题,现有技术量子阱层与P型GaN层之间插入EBL(Electron Blocking Layer,电子阻挡层)结构,利用EBL的能带效应限制电子的过溢,提高内量子效率。具体到GaN基的外延片而言,EBL通常采用单层 $Al_xGa_{1-x}N$ 或者 $Al_xGa_{1-x}N/GaN$ 超晶格结构,通过控制EBL层的厚度和其中 $Al_xGa_{1-x}N$ 的x数值调整能带的效应,以便改善内量子效率。但是,该技术存在以下缺点: $Al_xGa_{1-x}N$ 在EBL结构中产生极化场效应,使得势垒作用变小而起不到阻挡电子的作用,载流子溢出并没有得到消除。同时极化场效应还导致在GaN界面能带弯曲和原子能带偏移,反而延迟了空穴的注入,恶化了发光性能。

发明内容

[0004] 本发明旨在至少在一定程度上解决上述技术问题之一或至少提供一种有用的商业选择。为此,本发明的一个目的在于提出一种载流子复合效率高、驱动电压低、内量子效率高的GaN基LED外延片;本发明的另一个目的在于提出一种载流子复合效率高、驱动电压低、内量子效率高的GaN基LED外延片的形成方法。

[0005] 为此,根据本发明实施例的GaN基LED外延片,包括:衬底;形成在所述衬底之上的缓冲层;形成在所述缓冲层之上的N型GaN层;形成在所述N型GaN层之上的量子阱层;形成在所述量子阱层之上的第一超晶格结构层;形成在所述第一超晶格结构层之上的低温P型GaN层;形成在所述低温P型GaN层之上的电子阻挡层;以及形成在所述电子阻挡层之上的P型GaN层。

[0006] 在本发明的一个示例中,所述低温P型GaN层的生长温度为800-900℃。

[0007] 在本发明的一个示例中,所述第一超晶格结构层包括多级的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构,其中所述多级的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。

[0008] 在本发明的一个示例中,最底部的所述 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构为 $Al_{0.07}Ga_{0.93}N/In_{0.01}Ga_{0.99}N$ 超晶格结构;最顶部的所述 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构为 $Al_{0.12}Ga_{0.88}N/In_{0.005}Ga_{0.995}N$ 超晶格结构。

[0009] 在本发明的一个示例中,还包括:形成在所述电子阻挡层与所述P型GaN层与之间的第二超晶格结构层。

[0010] 在本发明的一个示例中,所述第二超晶格结构层包括多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构,其中所述多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。

[0011] 在本发明的一个示例中,最底部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。

[0012] 为此,根据本发明实施例的GaN基LED外延片的形成方法,包括以下步骤:S1.提供衬底;S2.在所述衬底之上形成缓冲层;S3.在所述缓冲层之上形成N型GaN层;S4.在所述N型GaN层之上形成量子阱层;S5在所述量子阱层之上形成第一超晶格结构层;S6在所述第一超晶格结构层之上形成低温P型GaN层;S7.在所述低温P型GaN层之上形成电子阻挡层;以及S8.在所述电子阻挡层之上形成P型GaN层。

[0013] 在本发明的一个示例中,在800-900℃温度条件下形成所述低温P型GaN层。

[0014] 在本发明的一个示例中,所述第一超晶格结构层包括多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构,其中所述多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。

[0015] 在本发明的一个示例中,最底部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}/\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 超晶格结构;最顶部的所述 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}/\text{In}_{0.005}\text{Ga}_{0.995}\text{N}$ 超晶格结构。

[0016] 在本发明的一个示例中,还包括:形成在所述电子阻挡层与所述P型GaN层与之间的第二超晶格结构层。

[0017] 在本发明的一个示例中,所述第二超晶格结构层包括多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构,其中所述多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。

[0018] 在本发明的一个示例中,最底部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。

[0019] 综上所述,根据本发明实施例GaN基LED外延片及其形成方法,改善了由于极化效应导致的能带倾斜,有效的限制电子过溢,同时促进空穴的运输,提升空穴浓度,有利于提高空穴和电子的复合效率,具有驱动电压低,内量子效率高、工艺简单兼容的优点。

[0020] 本发明的附加方面和优点将在下面的描述中部分给出,部分将从下面的描述中变得明显,或通过本发明的实践了解到。

附图说明

[0021] 本发明的上述和/或附加的方面和优点从结合下面附图对实施例的描述中将变得明显和容易理解,其中:

[0022] 图1是本发明一个实施例的GaN基LED外延片的结构示意图;

[0023] 图2是本发明实施例的GaN基LED外延片的第一超晶格结构层的结构示意图;

[0024] 图3是本发明另一个实施例的GaN基LED外延片的结构示意图;

[0025] 图4是本发明实施例的GaN基LED外延片的第二超晶格结构层的结构示意图;

[0026] 图5是传统的无低温P型GaN层的外延片与本发明实施例的有低温P型GaN层的外延片的能带对比示意图；

[0027] 图6是本发明一个实施例的GaN基LED外延片的形成方法的流程示意图；

[0028] 图7是本发明另一个实施例的GaN基LED外延片的形成方法的流程示意图。

具体实施方式

[0029] 下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，旨在用于解释本发明，而不能理解为对本发明的限制。

[0030] 在本发明的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

[0031] 此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本发明的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0032] 在本发明中，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”、“固定”等术语应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

[0033] 本发明第一方面提出了驱动电压低、内量子效率高的GaN基LED外延片。

[0034] 如图1所示，本发明一个实施例的GaN基LED外延片，包括：衬底100；形成在衬底100之上的缓冲层200；形成在缓冲层200之上的N型GaN层300；形成在N型GaN层300之上的量子阱层400；形成在量子阱层400之上的第一超晶格结构层500；形成在第一超晶格结构层500之上的低温P型GaN层600；形成在低温P型GaN层600之上的电子阻挡层700；以及形成在电子阻挡层700之上的P型GaN层800。具体地：

[0035] 可选地，衬底100、缓冲层200、N型GaN层300以及P型GaN层800的技术细节属于本领域技术人员公知，根据实际需要灵活设定，本文不再赘述。

[0036] 可选的，缓冲层200与N型GaN层300之间还可以设置本征GaN层（图1中并未示出），该本征GaN层有助于提高N型GaN层的晶体质量。需要说明的是，该步骤并非必须的。

[0037] 可选地，量子阱层400为多周期的InGaN/GaN结构量子阱，量子阱的具体工艺参数根据LED器件发光特性来设计。

[0038] 可选地，电子阻挡层700为 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ， x 取值10-30%，优选值 $x=12\%$ 。设置该电子阻挡层700目的是控制电子的过溢，提高电子的效率。

[0039] 可选地，如图2所示，第一超晶格结构层500包括多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构。需要说明的是，一层 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 材料与一层 $\text{In}_y\text{Ga}_{1-y}\text{N}$ 材料即为一级 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$

超晶格,多级的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构即为交替生长的多层 $Al_xGa_{1-x}N$ 和多层 $In_yGa_{1-y}N$ 。在该多级的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。需要说明的是,“底”是指靠近衬底100的一侧,“顶”是指远离衬底100的一侧,后文不再赘述。Al组分的渐变主要的为了改善能带结构;In组分的渐变主要是为了实现晶格匹配、保证外延出的晶体质量较好。优选地,第一超晶格结构层包括2至6级的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构,最优选地,级数为4。级数太少,则无法实现周期之间的组分渐变,也就无法改善最终器件的性能;级数太多,则对器件性能改善程度有限,但工艺复杂耗时。优选地,最底部的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构为 $Al_{0.07}Ga_{0.93}N/In_{0.01}Ga_{0.99}N$ 超晶格结构;最顶部的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构为 $Al_{0.12}Ga_{0.88}N/In_{0.005}Ga_{0.995}N$ 超晶格结构。优选地,第一超晶格结构层500厚度为10–30nm。第一超晶格结构层500的厚度由单级超晶格结构厚度和级数多少共同决定。

[0040] 该第一超晶格结构层500采用多级的渐变的 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构,一方面能够消除背景技术中提到的由于 $Al_xGa_{1-x}N$ 极化效应造成的能带倾斜,促使空穴隧穿到量子阱区域的势垒降低,从而降低了电压,空穴的注入效率增加,LED外延片亮度也得到了提升。另一方面,生长 $Al_xGa_{1-x}N/In_yGa_{1-y}N$ 超晶格结构还起到限制位错延伸的作用,提高外延片的抗静电性能。

[0041] 可选地,低温P型GaN层600的生长温度为800–900℃,其厚度为10–60nm,最优厚度为40nm。低温P型GaN层600的掺杂通常是Mg元素掺杂,优选地,低温P型GaN层600的Mg掺杂浓度高于P型GaN层800的掺杂浓度。此举是为了提供更多的空穴,同时Mg掺杂能够调节费米能级的高度,有效的降低空穴跃迁到量子阱区域的势垒。

[0042] 在量子阱400和电子阻挡层700之间插入低温P型GaN层600的理由如下:由于在现有的EBL技术中,存在量子阱与EBL之间有较强的极化效应,以此导致能带倾斜,大大降低了空穴电子复合效率,同时生长EBL温度较高,导致量子阱的In扩散。针对现有技术存在的缺陷,在生长EBL之前插入一层低温生长的p-GaN能够较为有效的改善极化效应造成的能带倾斜,由于量子阱势垒为GaN,而插入的也是p-GaN,之前EBL与量子阱之间极化效应产生的能带“尖峰”(参见图3)得到消除,能够进一步消除能带倾斜而造成的势垒,有利于空穴充分隧穿到量子阱区域进行复合发光,同时由于导带的高势垒阻止了电子过溢到p型层而产生非辐射复合,降低光电效率的不利影响。同时由于生长量子阱之后生长低温p-GaN可以防止原量子阱中In的扩散,对于量子阱强度的提升有一定帮助。以及低温P型GaN层的生长温度较低,氮源 NH_3 的裂解效率变低,因而提高了Mg掺杂的效率,提高空穴浓度,对于改善空穴电子的复合效率和降低电压有明显的作。

[0043] 如图4所示,本发明另一个实施例的GaN基LED外延片,包括:衬底100;形成在衬底100之上的缓冲层200;形成在缓冲层200之上的N型GaN层300;形成在N型GaN层300之上的量子阱层400;形成在量子阱层400之上的第一超晶格结构层500;形成在第一超晶格结构层500之上的低温P型GaN层600;形成在低温P型GaN层600之上的电子阻挡层700;形成在电子阻挡层700之上的第二超晶格结构层900;以及,形成在第二超晶格结构层900之上的P型GaN层800。图2所示的GaN基LED外延片与图1所示的GaN基LED外延片相比,在电子阻挡层700与P型GaN层800之间插入了第二超晶格结构层900。

[0044] 可选地,如图5所示,第二超晶格结构层900包括多级的 $In_yGa_{1-y}N/Al_xGa_{1-x}N$ 超晶格

结构。需要说明的是,一层 $\text{In}_y\text{Ga}_{1-y}\text{N}$ 材料与一层 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 材料即为一级 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格,多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构即为交替生长的多层 $\text{In}_y\text{Ga}_{1-y}\text{N}$ 和多层 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 。在该多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。其中,In组分的渐变主要是为了实现晶格匹配、保证外延出的晶体质量较好;Al组分的渐变主要的为了改善能带结构。优选地,第二超晶格结构层900包括2至6级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构。级数太少,则无法实现周期之间的组分渐变,页就无法改善最终器件的性能;级数太多,则对器件性能改善程度有限,但工艺复杂耗时。优选地,最底部的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。优选地:第二超晶格结构层厚度为7-21nm。第二超晶格结构层500的厚度由单级超晶格结构厚度和级数多少共同决定。

[0045] 在电子阻挡层700和P型GaN层800之间插入 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$,目的也是利用其空穴隧穿效应,使得空穴易于从P型层隧穿到量子阱,提高空穴的浓度,进而提高光电效率。这第一超晶格结构层和第二超晶格结构层组合起来形成限制阱,共同明显地提升插入的重掺杂的低温P型GaN的空穴浓度,增强空穴注入效率,从而达到降低电压,提升发光效率的目的。

[0046] 综上所述,根据本发明实施例GaN基LED外延片,改善了由于极化效应导致的能带倾斜,有效的限制电子过溢,同时促进空穴的运输,提升空穴浓度,有利于提高空穴和电子的复合效率,具有驱动电压低,内量子效率高的优点。

[0047] 本发明第二方面提出了驱动电压低、内量子效率高的GaN基LED外延片的形成方法。

[0048] 如图6所示,根据本发明一个实施例的GaN基LED外延片的形成方法,包括以下步骤:

[0049] S1. 提供衬底100。

[0050] S2. 在衬底100之上形成缓冲层200。

[0051] S3. 在缓冲层200之上形成N型GaN层400。

[0052] 上述步骤S1-S3中,形成衬底100、缓冲层200、N型GaN层300的技术细节属于本领域技术人员公知,根据实际需要灵活设定,本文不再赘述。

[0053] S4. 在N型GaN层300之上形成量子阱层400。

[0054] 在本发明的一个实施例中,量子阱层400为多周期的 InGaN/GaN 结构量子阱,量子阱的具体工艺参数根据LED器件发光特性来设计。

[0055] S5. 在量子阱层400之上形成第一超晶格结构层500。

[0056] 在本发明的一个实施例中,第一超晶格结构层500包括多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构,其中多级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构中,从最底部至最顶部Al组分逐渐增加并且In组分逐渐减少。

[0057] 在本发明的一个实施例中,第一超晶格结构层500包括2至6级的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构。

[0058] 在本发明的一个实施例中,最底部的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}/\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 超晶格结构;最顶部的 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 超晶格结构为

$\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}/\text{In}_{0.005}\text{Ga}_{0.995}\text{N}$ 超晶格结构。

[0059] 在本发明的一个实施例中,第一超晶格结构层500厚度为10-30nm。

[0060] S6.在第一超晶格结构层500之上形成低温P型GaN层600。

[0061] 在本发明的一个实施例中,低温P型GaN层500的生长温度为800-900℃。

[0062] S7.在低温P型GaN层600之上形成电子阻挡层700。

[0063] S8.在电子阻挡层700之上形成P型GaN层。

[0064] 如图7所示,根据本发明一个实施例的GaN基LED外延片的形成方法,包括以下步骤:

[0065] S1.提供衬底100。

[0066] S2.在衬底100之上形成缓冲层200。

[0067] S3.在缓冲层200之上形成N型GaN层400。

[0068] S4.在N型GaN层300之上形成量子阱层400。

[0069] S5.在量子阱层400之上形成第一超晶格结构层500。

[0070] S6.在第一超晶格结构层500之上形成低温P型GaN层600。

[0071] S7.在低温P型GaN层600之上形成电子阻挡层700。

[0072] S9.在电子阻挡层700之上形成第二超晶格结构层900。

[0073] S8.在第二超晶格结构层900之上形成P型GaN层800。

[0074] 图7对应实施例的方法与图6对应实施例的方法相比,在步骤S7与S8之间插入了步骤S9形成第二超晶格结构层900。

[0075] 在本发明的一个实施例中,第二超晶格结构层900包括多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构,其中所述多级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构中,从最底部至最顶层In组分逐渐增加并且Al组分逐渐减少。

[0076] 在本发明的一个实施例中,第二超晶格结构层900包括2至6级的 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构。

[0077] 在本发明的一个实施例中,最底部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.005}\text{Ga}_{0.995}\text{N}/\text{Al}_{0.12}\text{Ga}_{0.88}\text{N}$ 超晶格结构;最顶部的所述 $\text{In}_y\text{Ga}_{1-y}\text{N}/\text{Al}_x\text{Ga}_{1-x}\text{N}$ 超晶格结构为 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}/\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 超晶格结构。

[0078] 在本发明的一个实施例中,第二超晶格结构层900厚度为7-21nm。

[0079] 综上所述,根据本发明实施例GaN基LED外延片的形成方法,改善了由于极化效应导致的能带倾斜,有效的限制电子过溢,同时促进空穴的运输,提升空穴浓度,有利于提高空穴和电子的复合效率,具有驱动电压低,内量子效率高、工艺简单兼容的优点。

[0080] 为了使本领域技术人员更好地理解本发明,下面结合一例做详细介绍。该实施例以三甲基镓(TMGa)、三乙基镓(TEGa)、三甲基铝(TMA1)、三甲基铟(TMIIn)、二茂镁(Cp_2Mg)、氨气(NH_3)、硅烷(GeH_4)作为沉积材料,以氢气(H_2)、氮气(N_2)作为载气,采用MOCVD技术形成GaN基LED外延片。具体步骤如下:

[0081] A.提供蓝宝石衬底。

[0082] B.先将蓝宝石衬底在530℃下、 NH_3 中氮化150s,然后通入TMGa以在蓝宝石衬底上沉积30nm左右厚度的GaN缓冲层,随后在1070℃下高温退火处理270s。可选地,还可以进一步在1050℃下以TMGa和 NH_3 为源,以 H_2 作为载气,生长2 μm 非掺杂的GaN,形成本征半导体层。

[0083] C. 在1050℃下以TMGa和NH₃为源,以H₂作为载气,同时以SiH₄为掺杂源,生长1.2μm掺Si的N型GaN层。优选地,该N型GaN层的掺杂浓度是非恒定的。具体地,可以首先生长200nm厚的掺杂浓度为4E+18的N型GaN层;然后生长600nm厚的掺杂浓度为8E+18的N型GaN层,再生长200nm厚的掺杂浓度为4E+18的N型GaN层;最后生长200nm厚的掺杂浓度为3E+17的N型GaN层。

[0084] D. 以TMIn、TEGa、NH₃为源,以N₂作为载气,生长10组InGa_xN/GaN结构量子阱,其中每层InGa_xN厚度为5nm,每层GaN厚度为12nm。

[0085] E. 以TMGa、TMAI、TMIn和NH₃为源,以N₂作为载气,在800–900℃(最优选860℃)、100–200mbar(最优选150mbar)条件下,生长多级Al_xGa_{1-x}N/In_yGa_{1-y}N超晶格。该过程中,生长Al_xGa_{1-x}N的x为渐变,x从7%逐渐地增加到12%,生长每层Al_xGa_{1-x}N的时间为40s,厚度为3nm。生长In_yGa_{1-y}N的y为渐变,y从1%逐渐地降低到0.5%,生长每层In_yGa_{1-y}N的时间为30s,厚度为2nm。生长Al_xGa_{1-x}N/In_yGa_{1-y}N超晶格的周期为4个,最终形成了第一超晶格结构层,其厚度为20nm左右。

[0086] F. 以TMGa、Cp₂Mg和NH₃为源,以N₂作为载气,在800–900℃(最优选860℃)、100–200mbar(最优选150mbar)条件下,生长10–60nm(最优选40nm)厚、掺杂Mg浓度为3E+20的低温P型GaN层。

[0087] G. 以TMGa、TMAI和NH₃为源,以N₂作为载气,在800–900℃(最优选860℃)、100–200mbar(最优选150mbar)条件下,生长Al_xGa_{1-x}N的电子阻挡层,其中x数值恒定,取值范围为10–30%(最优选12%)。

[0088] H. 以TMGa、TMAI、TMIn和NH₃为源,以N₂作为载气,在800–900℃(最优选860℃)、100–200mbar(最优选150mbar)压力下,生长多级In_yGa_{1-y}N/Al_xGa_{1-x}N超晶格。该过程中,生长In_yGa_{1-y}N的y为渐变,y从0.5%逐渐地增加到1%,生长每层In_yGa_{1-y}N的时间为30s,厚度为2nm。生长Al_xGa_{1-x}N的x为渐变,x从12%逐渐地降低到7%,生长每层Al_xGa_{1-x}N的时间为20s,厚度为1.5nm。生长Al_xGa_{1-x}N/In_yGa_{1-y}N超晶格的周期为4个,最终形成第二超晶格结构层,其厚度为14nm左右。

[0089] I. 以TMGa、Cp₂Mg和NH₃为源,以N₂作为载气,在960℃时,生长P型GaN层,生长200~300nm厚、掺杂Mg浓度为2E+20的低温P型GaN层。

[0090] 在本说明书的描述中,参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”、或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中,对上述术语的示意性表述不一定指的是相同的实施例或示例。而且,描述的具体特征、结构、材料或者特点可以在任何的一个或多个实施例或示例中以合适的方式结合。

[0091] 尽管上面已经示出和描述了本发明的实施例,可以理解的是,上述实施例是示例性的,不能理解为对本发明的限制,本领域的普通技术人员在不脱离本发明的原理和宗旨的情况下在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。

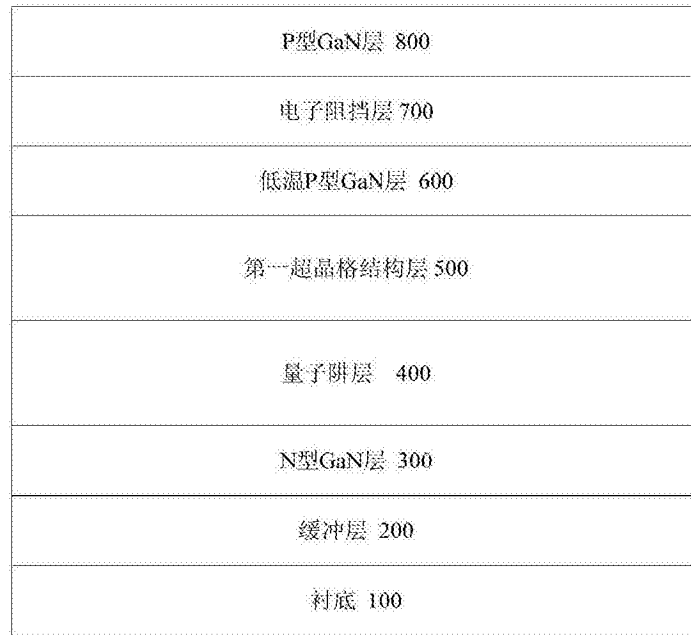
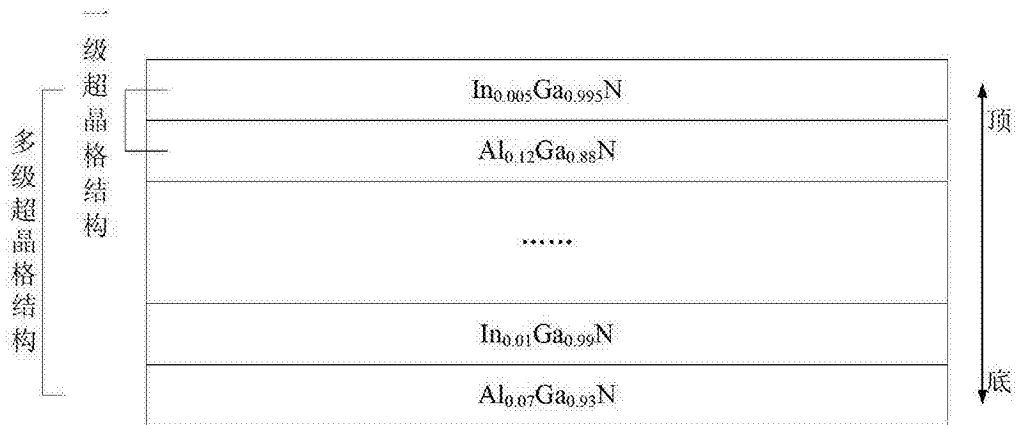


图1



第一超晶格结构层500

图2

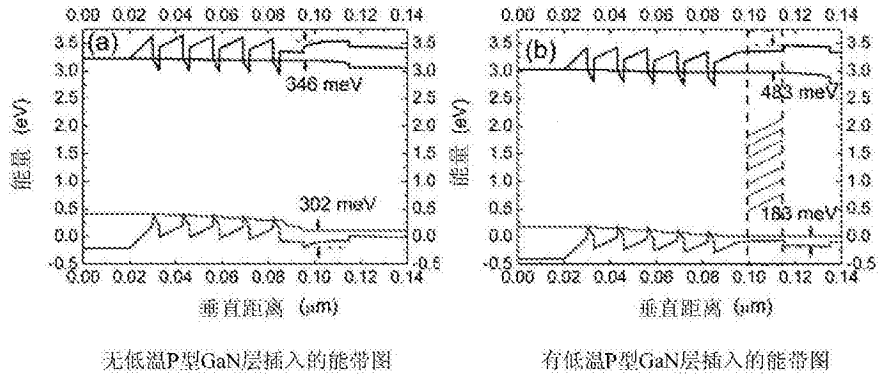


图3

P型GaN层 800
第二超晶格结构层 900
电子阻挡层 700
低温P型GaN层 600
第一超晶格结构层 500
量子阱层 400
N型GaN层 300
缓冲层 200
衬底 100

图4



图5

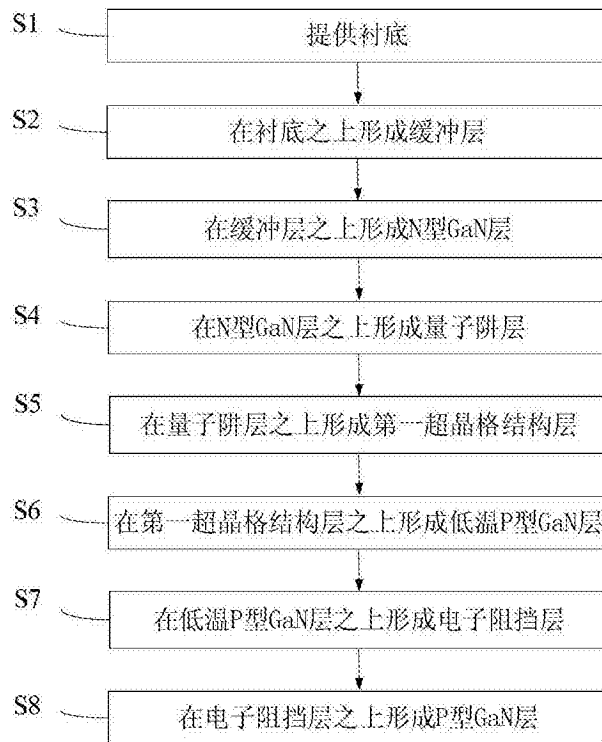


图6

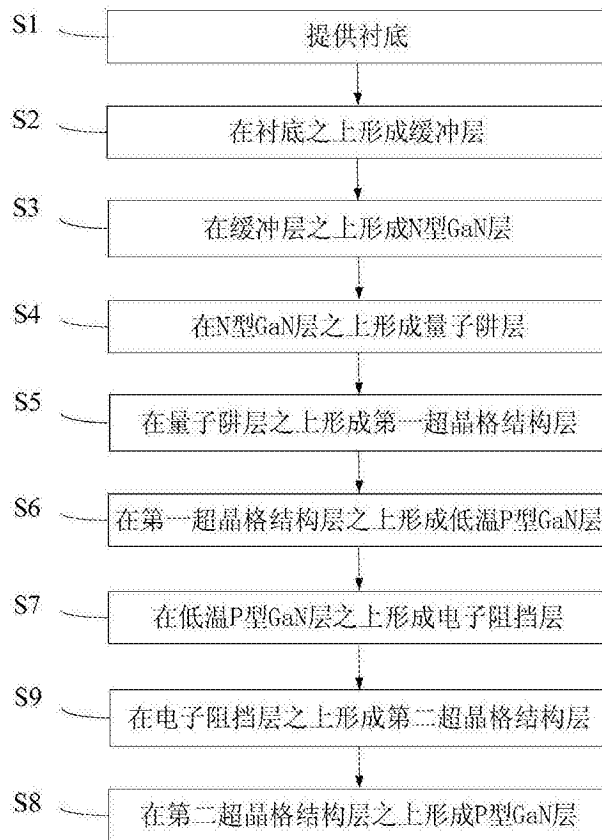


图7