(19) Octrooiraad Nederland

(11) Publikatienummer: **9300416**

(12) A **TERINZAGELEGGING**

(21) Aanvraagnummer: 9300416

(22) Indieningsdatum: 08.03.93

(51) Int.Cl.[5]: **H03K 19/003**, H03K 17/00

(30) Voorrang:
13.03.92 JP 54525/92

(43) Ter inzage gelegd:
01.10.93 I.E. 93/19

(71) Aanvrager(s):
Mitsubishi Denki Kabushiki Kaisha te Tokio, Japan

(72) Uitvinder(s):
Daisuke Shichinohe te Hyogo, Japan.
Kenji Nakao te Hyogo, Japan

(74) Gemachtigde:
Ir. R. Hoijtink c.s.
Octrooibureau Arnold & Siedsma
Sweelinckplein 1
2517 GK 's-Gravenhage

(54) **MOS transistor uitgangsschakeling**

(57) Een transistor (2P), welke het toegestaan is om te selecteren om te fungeren als een gemeenschappelijke bronschakeling of een bronvolgtypeschakeling is in serie geschakeld met een transistor (1P) welke als een gemeenschappelijke bronschakeling fungeert. Deze keuze wordt verkregen door de besturing van een schakelkring (SP). De keuze kan worden gemaakt of de amplitude van een uitgangspotentiaal oscilleert over het volledige bereik of dat de amplitude begrensd wordt door de grootte van een drempelniveau van de transistor. Een MOS transistor uitgangsschakeling is aanwezig, welke de amplitude van de uitgangspotentiaal begrenst of niet begrenst voor het beperken van ongewenste straling, foutief functioneren ten gevolge van ruis en warmte, die opgewekt wordt en om een hoge snelheidswerking van de logische schakelingen te verkrijgen.

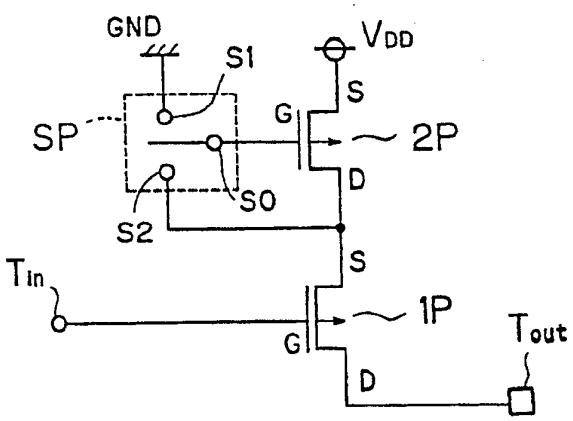

Fig. 1

NL A 9300416

De aan dit blad gehechte afdruk van de beschrijving met conclusie(s) en eventuele tekening(en) bevat afwijkingen ten opzichte van de oorspronkelijk ingediende stukken; deze laatste kunnen bij de Octrooiraad op verzoek worden ingezien.

MOS transistor uitgangsschakeling.

ACHTERGROND VAN DE UITVINDING

Gebied van de uitvinding.

De onderhavige uitvinding betreft de techniek voor het beperken van het niveau van een uitgangsspanning in een MOS transistor uitgangsschakeling.

Beschrijving van de achtergrond van de techniek.

Uitgangsschakelingen van MOS transistoruitgangsschakelingen hebben meestal complementaire MOS uitgangsschakelingen zoals fig.13 toont. In de conventionele complementaire MOS uitgangsschakeling, zijn een P-kanaal transistor 1P en een N-kanaal transistor 1N, die schakelingen met een gemeenschappelijke bron zijn in serie geschakeld. Een ingang Tin is gemeenschappelijk verbonden met de poorten van de transistoren 1P en 1N en een uitgang Tout is gemeenschappelijk gekoppeld met de uitgangen ervan. Een ingangssignaal is aangelegd op de ingang Tin zodat een geinverteerd signaal van het ingangssignaal als een uitgangssignaal uitgevoerd wordt naar de uitgangsklem Tout.

In de op deze wijze geconstrueerde conventionele MOS transistor uitgangsschakeling, oscilleert het niveau van het uitgangssignaal van een aardpotentiaal GND naar een voedingsspanning V_{DD} door de overgang (verandering in logische toestand) van het ingangssignaal tenzij een belastingsstroom een gelijkstroom is.

Een grote amplitude van het uitgangssignaal levert verschillende problemen op onder bepaalde omstandigheden. Een van de problemen is bekend als ongewenste straling,

welke de andere elektronische apparatuur stoort. Een ander probleem is het niet goed funktioneren van logische schakelingen tengevolge van ruis die gegenereerd wordt wanneer een logische toestand verandert. Het verdient in sommige gevallen de voorkeur het uitgangssignaal een kleine amplitude in termen van vertragingstijden van de logische schakelingen, het opwekken van warmte in geintegreerde schakelingen en andere karakteristieken heeft.

SAMENVATTING VAN DE UITVINDING

Volgens de onderhavige uitvinding omvat een MOS transistor uitgangsschakeling: een ingang welke een ingangssignaal ontvangt; een uitgang; eerste en tweede potentiaal punten; eerste schakelmiddelen met een eerste aansluiting die gekoppeld is met het tweede potentiaal punt, een tweede klem, en een gemeenschappelijke aansluiting, waarbij een eerste MOS transistor van een eerste geleidbaarheidstype een stuurelektrode heeft, die met de ingang is verbonden, en eerste en tweede stroomelektroden en een tweede MOS transistor van het eerste geleidbaarheidstype met een stuurelektrode die gekoppeld is met de gemeenschappelijke aansluiting van de eerste schakelmiddelen, een eerste stroomelektrode en een tweede stroomelektrode die gekoppeld is met een tweede aansluiting van de eerste schakelmiddelen, waarbij de eerste en tweede MOS transistoren in serie staan tussen het eerste potentiaal punt en de uitgangsaansluiting.

De tweede MOS transistor staat in serie met de eerste MOS transistor welke werkt als een gemeenschappelijke bronschakeling en kan selekteren om te fungeren als een gemeenschappelijke bronschakeling of een bronvolgend type schakeling. De uitgangsspanning is niet begrensd wanneer de tweede MOS transistor als de gemeenschappelijke bronschakeling fungeert. De uitgangsspanning is beperkt wanneer de tweede MOS transistor werkzaam is als de bronvolgtype schakeling.

Een ander aspekt van de onderhavige uitvinding omvat een MOS transistor uitgangsschakeling, een ingang, een

uitgang, een eerste potentiaal punt, een eerste MOS transistor van het eerste geleidbaarheidstype met een stuurelektrode, die met de ingang verbonden is en eerste en tweede stroomelektroden, een tweede MOS transistor van het eerste geleidbaarheidstype met een stuurelektrode, een eerste stroomeleketrode en een tweede stroomelektrode die verbonden is met de stuurelektrode ervan en een eerste schakelaar tussen de eerste en tweede stroomelektroden van de tweede MOS transistor, waarbij de eerste en tweede MOS transistoren in serie staan tussen het eerste potentiaal punt en de uitgangsklem.

De tweede MOS transistor staat in serie met de eerste MOS transistor welke werkt als de gemeenschappelijke bronschakeling en werkzaam is als het bronvolgtypeschakeling. De uitgangsspanning is niet beperkt wanneer de schakelaar parallel aan de tweede MOS transistor gesloten is. De uitgangsspanning is begrensd wanneer de schakelaar wordt geopend.

In een ander aspekt van de onderhavige uitvinding omvat de MOS transistor schakeling een ingang waarop een ingangssignaal binnenkomt, een uitgang, een eerste potentiaalpunt, een eerste MOS transistor van een eerste geleidbaarheidstype met een eerste stroomelektrode die verbonden is met het eerste potentiaal punt, een tweede stroomelektrode die verbonden is met de uitgang, en een regelelektrode die verbonden is met de ingang, een tweede MOS transistor van een tweede geleidbaarheidstype met een eerste stroomelektrode die gekoppeld is met de uitgang, een tweede stroomelektrode die gekoppeld is met het eerste potentiaal punt en een regelelektrode welke een logisch geinverteerd signaal van het ingangssignaal ontvangt, en eerste regelmiddelen die vaststellen of de eerste MOS transistor het is toegestaan te geleiden of niet.

De eerste MOS transistor staat parallel aan de tweede MOS transistor die werkt als de bronvolgschakeling en kan bepalen of gefungeerd moet worden als de gemeenschappelijke bronschakeling of afgeschakeld moet zijn. De uitgangsspanning is niet beperkt wanneer de eerste MOS transistor

werkt als de gemeenschappelijke bronschakeling. De uitgangspotentiaal wordt beperkt door de tweede MOS transistor wanneer de eerste MOS transistor afgeschakeld is.

Volgens de onderhavige uitvinding is het toegestaan de combinaties van de funkties van de transistoren als gemeenschappelijke-bronschakeling en bronvolgtype schakeling te selekteren, om de selektie mogelijk te maken of de amplitude van de uitgangsspanning van de uitgangsschakeling begrensd moet worden. Hierdoor worden een vermindering in ongewenste straling, foutief funktioneren tengevolge van ruis en warmte bereikt, alsmede een hoge-snelheidswerking van de logische schakelingen wanneer de amplitude van de uitgangsspanning beperkt is.

Het doel van de onderhavige uitvinding bestaat uit het verschaffen van een MOS transistor uitgangsschakeling, die de potentiaal amplitude van een uitgangssignaal daarvan naar wens begrenst of niet begrenst.

Deze en andere doeleinden, kenmerken, aspekten en voordelen van de onderhavige uitvinding zullen duidelijk worden uit de volgende gedetailleerde beschrijving van de onderhavige uitvinding in samenhang met de bijgaande tekeningen.

KORTE BESCHRIJVING VAN DE TEKENINGEN

Fig.1, 2 en 5 zijn schakelschema's van een eerste voorkeursuitvoeringsvorm volgens de uitvinding,

Fig.3 en 4 zijn bovenaanzichten van voorkeursuitvoeringen van een schakelende kring,

Fig.6 is een schakelschema van een tweede voorkeursuitvoering volgens de onderhavige uitvinding,

Fig.7 is een schakelschema van een derde voorkeursuitvoering van de onderhavige uitvinding,

Fig.8 is een schakelschema van een vierde voorkeursuitvoeringsvorm volgens de onderhavige uitvinding,

Fig.9 is een schakelschema van een vijfde voorkeursuitvoeringsvorm volgens de onderhavige uitvinding,

Fig.10 is een schakelschema van een zesde voorkeursuitvoering volgens de onderhavige uitvinding

Fig.11 is een schakelschema van een zevende voorkeursuitvoeringsvorm volgens de onderhavige uitvinding,

Fig.12 is een schakelschema van een achtste voorkeursuitvoeringsvorm volgens de onderhavige uitvinding en

Fig.13 is een schakelschema van een bekende complementaire MOS uitgangsschakeling.

BESCHRIJVING VAN DE VOORKEURSUITVOERINGEN

Fig.1 is een schakelschema van een eerste voorkeursuitvoering volgens de onderhavige uitvinding. De eerste voorkeursuitvoering is een "H" niveau uitgangsschakeling, waarin de poort van een P-kanaal transistor 1P gekoppeld is met een ingang Tin en de leegloopelektrode ervan met de uitgang Tout gekoppeld is. De leegloopelektrode van een P-kanaal transistor 2P is gekoppeld met de bron van de transistor 1P en de bron ervan is met een voedingsspanning V_{DD} verbonden.

De poort van transistor 2P is verbonden met een gemeenschappelijke aansluiting S0 van een schakelkring Sp. Een eerste aansluiting S1 van de schakelkring SP ligt aan aarde (verbonden met een potentiaal GND) en de leegloopelektrode van de transistor 2P is verbonden met een tweede aansluiting S2 van de schakelkring SP. De schakelkring SP is verkregen in een deelprocesstap voor het maken van een geintegreerde schakeling, bijvoorbeeld in een metaalbedradingsstap, hetgeen nog later wordt beschreven.

Wanneer de gemeenschappelijke aansluiting S0 van de schakelkring SP gekoppeld is met de eerste aansluiting S1 en de poort van de transistor 2P verbonden is met de GND spanning, werkt de transistor 2P als een gemeenschappelijke bronschakeling en is voortdurend ingeschakeld. Op dit tijdstip, wanneer het "L" niveau ingebracht wordt op de ingang Tin om de transistor 1P aan te schakelen, wordt de voedingsspanning V_{DD} op het "H" niveau uitgevoerd naar de uitgang Tout.

Wanneer de gemeenschappelijke aansluiting S0 van de schakelkring SP verbonden is met de tweede aansluiting S2 en de poort van de transistor 2P gekoppeld is met de leegloopelektrode ervan, fungeert de transistor 2P als een bronvolgtypeschakeling. Een "H" niveau dat lager is met een drempelspanning V_{th} van de transistor 2P dan de voedingsspanning V_{DD} wordt uitgevoerd naar de uitgang Tout. De amplitude van de uitgangsspanning op het "H" niveau is dus beperkt.

De mate van spanningsval in de uitgangsspanning bedraagt ongeveer 1,0 tot 1,7 volt in een complementair MOS proces. Het effekt van de onderhavige uitvinding wordt verkregen omdat de transistoren 1P en 2P in serie staan. De positie kan onderling verwisseld worden wat betreft de transistoren 1P en 2P. Met name kan de uitgangsschakeling worden gekonstrueerd zoals fig.2 toont, waarin de poort en de bron van de P-kanaal transistor 1P gekoppeld zijn resp. met de ingang Tin en de voeding V_{DD} en de leegloopelektrode en de bron van de P-kanaal transistor 2P resp. gekoppeld zijn met de uitgang Tout en de leegloopelektrode van de transistor 1P. Ook in de schakeling van fig.2 bevat de schakelkring SP de gemeenschappelijke aansluiting S0 die verbonden is met de poort van de transistor 2P, waarbij de eerste aansluiting S1 aan aarde ligt (verbonden met de spanning GND) en de tweede aansluiting S2 verbonden is met de leegloopelektrode van de transistor 2P.

Fig.3 en 4 tonen voorkeurstelsels van de schakelkring SP. Zoals blijkt uit fig.3 worden de eerste aansluiting S1, de tweede aansluiting S2 en de gemeenschappelijke aansluiting S0 gevormd door een bedrading van metaal, welke in hoofdzaak aluminium bevat. Of de gemeenschappelijke aansluiting S0 gekoppeld moet worden met de eerste aansluiting S1 of met de tweede aansluiting S2 wordt bepaald in de deelprocesstap voor het maken van de geintegreerde schakeling en wordt door de bedrading vastgelegd. De onderbroken lijnen in fig.3 geven de verbinding aan van de gemeenschappelijke aansluiting S0 met de eerste aansluiting S1.

Wat betreft fig.4 worden de eerste aansluiting S1, de tweede aansluiting S2 en de gemeenschappelijke aanslui-

ting S0 gevormd door de bedrading van metaal welke in hoofdzaak aluminium bevat. De bedradingslaag met inbegrip van de gemeenschappelijke aansluiting S0 verschilt van de bedradingslaag die de eerste en tweede aansluitingen S1 en S2 bevat. Of de gemeenschappelijke aansluiting S0 verbonden moet worden met de eerste aansluiting S1 of met de tweede aansluiting S2 wordt bepaald in de deelprocesstap voor het maken van de geintegreerde schakeling evenals bij fig.3, maar wordt vastgelegd door de formatie van een doorgaand gat. In fig.4 is de gemeenschappelijke aansluiting S0 getekend gekoppeld met de eerste aansluiting S1 met een doorgaand gat H.

Fig.5 is een schakelschema van een complementaire MOS transistor uitgangsschakeling, waarop de eerste voorkeursuitvoering is toegepast. De complementaire MOS transistor uitgangsschakeling van fig.5 met een gemeenschappelijke konstruktie omvat de "H" niveau uitgangskring van de eerste voorkeursuitvoeringsvorm en een "L" niveau uitgangskring met een enkele N-kanaal transistor 1N. De uitgangsschakeling van fig.5 beperkt de amplitude op het "L" niveau niet, maar selekteert de begrenzing van de amplitude op het "H" niveau teneinde het "H" niveau uit te voeren.

Alhoewel de onderhavige uitvinding toepassing vindt op de "H" niveau uitgangsschakeling in de eerste uitvoeringsvorm volgens fig.1, kan de onderhavige uitvinding ook worden toegepast op de "L" niveau uitgangsschakeling.

Fig.6 is een schakelschema van een tweede voorkeursuitvoering volgens de uitvinding. De tweede voorkeursuitvoering is een complementaire MOS transistor uitgangsschakeling, waarin de onderhavige uitvinding toepassing vindt op zowel de "H" niveau uitgangsschakeling en de "L" niveau uitgangsschakeling.De transistoren 1P, 2P en de schakelkring SP uit fig.6 vormen de "H" niveau uitgangsschakeling identiek met die van de eerste voorkeursuitvoering volgens fig.1.

De "L" niveau uitgangsschakeling is gekonstrueerd in een complementaire relatie met de "H" niveau uitgangsschakeling. De poortelektrode en de leegloop van de N- kanaal

transistor 1N zijn resp. verbonden met de ingang Tin en de uitgang Tout. De leegloop van een N-kanaal transistor 2N is verbonden met de bron van de transistor 1N en de bron ervan ligt aan aarde (gekoppeld met de spanning GND).

Een schakelkring SN bevat een gemeenschappelijke aansluiting S0 die gekoppeld is met de poortelektrode van de transistor 2N, waarbij een eerste aansluiting S1 verbonden is met de voedingsspanning V_{DD} en een tweede aansluiting S2 is verbonden met de leegloop van de transistor 2N. De schakelkring SN heeft een opstelling soortgelijk aan de schakelkring SP uit fig.3 en 4.

De werking van de "H" niveau uitgangsschakeling van de tweede uitvoeringsvorm is soortgelijk als die van de eerste uitvoeringsvorm. De werking van de "L" niveau uitgangsschakeling zal in het volgende worden beschreven.

Wanneer de gemeenschappelijke aansluiting S0 van de schakelkring SN verbonden is met de eerste aansluiting S1 en de poort van de transistor 2N verbonden is met de voedingsspanning V_{DD}, fungeert de transistor 2N als de gemeenschappelijke-bronschakeling en is voortdurend ingeschakeld. Op dit tijdstip, wanneer het "H" niveau ingevoerd wordt op de ingang Tin op de transistor 1N in te schakelen, wordt de aardpotentiaal GND op het "L" niveau uitgevoerd naar de uitgang Tout.

Wanneer de gemeenschappelijke aansluiting S0 van de schakelkring SN verbonden is met de tweede aansluiting S2 en de poortelektrode van de transistor 2N verbonden is met de leegloop ervan, fungeert de transistor 2N als het bronvolgtypeschakeling. Een "L" niveau dat hoger is dan de drempelspanning V_{th} van de transistor 2N dan de aardpotentiaal GND wordt uitgevoerd naar de uitgang Tout.

De amplitude van de uitgang op zowel de "H" als "L" niveaus is dus in de tweede voorkeursuitvoering beperkt.

Fig.7 is een schakelschema van een derde voorkeursuitvoering volgens de uitvinding. De derde voorkeursuitvoering is een "H" niveau uitgangsschakeling identiek met die van fig.1 behalve dat de schakelkring SP uit fig.1 vervangen is door een P-kanaal transistor 3P en een N-kanaal transis-

tor 4N die als schakelelement worden gebruikt. Een regelaansluiting CH is met de poortelektrode van de transistoren 3P en 4N gemeenschappelijk gekoppeld en ontvangt een signaal voor besturing of de potentiaalamplitude op het "H" niveau al dan niet begrensd moet worden.

Wanneer de besturingsaansluiting CH op de "H" niveauspanning verkeert, is de transistor 4N aan en de transistor 3P uit. De aardpotentiaal GND wordt aangelegd op de poortelektrode van transistor 2P, welke dan fungeert als de gemeenschappelijke bronschakeling en is voortdurend ingeschakeld, zodat het niveau van de uitgangsspanning niet begrensd is. Dit is equivalent aan de werking van de eerste voorkeursuitvoeringsvorm wanneer de gemeenschappelijke aansluiting S0 met de eerste aansluiting S1 is verbonden.

Wanneer de besturingsaansluiting CH op de "L" niveau spanning ligt, is de transistor 3P aan en de transistor 4N uit. De transistor 2P fungeert als de bronvolgtypeschakeling en de uitgangsspanning op het "H" niveau wordt beperkt door de mate van de drempelspanning V_{th} van de transistor 2P. Dit is equivalent aan de werking van de eerste voorkeursuitvoeringsvorm wanneer de gemeenschappelijke aansluiting S0 met de tweede aansluiting S2 verbonden is.

Of toegestaan wordt dat de besturingsaansluiting CH de spanningsamplitude al dan niet begrenst, kan worden bepaald in de deelprocesstap voor het maken van de geintegreerde schakeling door bijvoorbeeld de voedingslijnen of aardlijnen te verbinden met de besturingsaansluiting CH. In de derde voorkeursuitvoering kan van buitenaf geregeld worden door de besturingsaansluiting CH als een externe aansluiting te verschaffen of regeling kan plaatsvinden door middel van de inhoud van een inwendig register.

Fig.8 is een schakelschema van een vierde voorkeursuitvoering volgens de uitvinding. De vierde voorkeursuitvoering is een complementaire MOS transistor uitgangsschakeling, waarin de konstruktie van de derde voorkeursuitvoering toegepast is op de "L" niveau uitgangsschakeling. De "L" niveau uitgangsschakeling volgens fig.8 is gekonstrueerd in complementaire relatie met de "H" niveau uitgangsschakeling

volgens fig.7. M.a.w. de schakelkring SN in de "L" niveau uitgangsschakeling van fig.6 is vervangen door een N-kanaal transistor 3N en een P-kanaal transistor 4P die gebruikt wordt als een schakelelement. Een besturingsaansluiting CL is verbonden met de poortelektrode van de transistoren 3N en 4P gemeenschappelijk en ontvangt een signaal voor het bepalen of de potentiaal amplitude op het "L" niveau begrensd moet worden of niet.

Evenals bij de derde uitvoeringsvorm, is het niveau van de uitgangsspanning niet beperkt wanneer de besturingsaansluiting CL op het "L" niveau verkeert. Dit is equivalent aan de werking van de tweede uitvoeringsvorm, wanneer de gemeenschappelijke aansluiting S0 met de eerste aansluiting S1 verbonden is. Wanneer de besturingsaansluiting CL verkeert op het "H" niveau, is de uitgangsspanning op het "L" niveau beperkt met de grootte van de drempelspanning V_{th} van de transistor 2N. Dit is equivalent aan de werking van de tweede voorkeursuitvoering, wanneer de gemeenschappelijke aansluiting S0 met de tweede aansluiting S2 verbonden is.

Evenals bij de derde voorkeursuitvoering, wordt het feit of de besturingsaansluiting CL toegestaan moet worden om de potentiaalamplitude te beperken of niet bepaald in de deelprocesstap voor het maken van de geintegreerde schakeling door koppeling van de voedingslijnen en de aardlijnen met de besturingsaansluiting CL. Anders kan deze worden bestuurd van buitenaf door het verschaffen van de besturingsaansluiting CL als de externe aansluiting of worden bestuurd door middel van de inhoud van het inwendige register.

Fig.9 is een schakelschema van een vijfde voorkeursuitvoering volgens de onderhavige uitvinding. In de vijfde voorkeursuitvoering, wordt de onderhavige uitvinding toegepast op de "H" niveau uitgangsschakeling van de complementaire MOS transistor uitgangsschakeling met inbegrip van de overdrachtspoorten.

De "H" niveau uitgangsschakeling bevat een N-kanaal transistor 5N en de P-kanaal transistor 1P , die parallel geschakeld zijn. De transistoren 5N en 1P vormen een over-

drachtspoortelektrode. De "L" niveau uitgangsschakeling bevat een P-kanaal transistor 5P en de N-kanaal transistor 1N, die parallel geschakeld zijn. De transistoren 5P en 1N vormen een overdrachtspoortelektrode.

Evenals bij de schakeling uit fig.5, is de ingang Tin verbonden met de poortelektroden van de transistoren 1P en 1N gemeenschappelijk en is de uitgang Tout verbonden met de leegloopelektroden van de transistoren 1P en 1N gemeenschappelijk. Een inverter 1G inverteert de logische toestand van het ingangssignaal op de ingang Tin en het geinverteerde signaal wordt toegevoerd aan de poortelektroden van de transistoren 5N en 5P.

In de complementaire MOS transistor uitgangsschakeling met de overdrachtspoort elektroden, maakt de aanwezigheid van de transistor 2P en de schakelkring SP op dezelfde wijze als in fig.5 de keuze mogelijk of de amplitude van de uitgangsspanning op het "H" niveau gestuurd moet worden of niet.

Fig.10 is een schakelschema van een zesde voorkeursuitvoering volgens de uitvinding. De zesde voorkeursuitvoering is een complementaire MOS transistor uitgangsschakeling, waarin de onderhavige uitvinding toepassing vindt op zowel de "H" niveau uitgangsschakeling als de "L" niveau uitgangsschakeling.

De "H" niveau uitgangsschakeling zal in het volgende besproken worden. De P-kanaal transistor 1P is met de poortelektrode verbonden met de gemeenschappelijke aansluiting S0 van de schakelkring SP, de bron ervan is verbonden met de voedingsspanning V_{DD} en de leegloopelektrode is verbonden met de uitgang Tout. De schakelkring SP is met de eerste aansluiting S1 verbonden met de ingang Tin en met de tweede aansluiting S2 met de voeding V_{DD}. De N-kanaal transistor 2N is met de poortelektrode verbonden met het uitgangseinde van de inverter 1G, de leegloopelektrode is verbonden met de voedingsspanning V_{DD} en de bron is verbonden met de uitgang Tout. De ingang Tin is met de ingang van de inverter 1G verbonden.

In een dergelijke konstruktie fungeert de transistor 2N als bronvolgschakeling en voert de transistor 1P verschillende verrichtingen uit afhankelijk van de verbinding van de schakelkring SP.

Wanneer de gemeenschappelijke aansluiting S0 is verbonden met de eerste aansluiting S1, fungeert de transistor 1P als de gemeenschappelijke bronschakeling en vormt een overdrachtspoortelektrode tezamen met de transistor 2N. De werking van transistor 2N als het bronvolgtype kring wordt gecompenseerd door de werking van de transistor 1P als de gemeenschappelijke bronschakeling, zodat de uitgangsspanning niet beperkt is.

Wanneer de gemeenschappelijke aansluiting S0 verbonden is met de tweede aansluiting S2, is de transistor 1P afgeschakeld en bepaalt alleen de werking van transistor 2N als de bronvolgtypeschakeling de uitgangsspanning. De uitgangsspanning op het "H" niveau wordt dus beperkt door de grootte van de drempelspanning V_{th} van de transistor 2N.

De "L" niveau uitgangsschakeling is gekonstrueerd complementair aan de "H" niveau uitgangsschakeling. De N-kanaal transistor 1N is met de poortelektrode verbonden met een gemeenschappelijke aansluiting S0 van de schakelkring SN, de bron ervan is verbonden met aardpotentiaal GND en de leegloopelektrode is met de uitgang Tout verbonden. De schakelkring SN is met de eerste aansluiting S1 verbonden met de ingang Tin en met de tweede aansluiting S2 verbonden met de aardpotentiaal GND. De P-kanaal transistor 2P is met de poort verbonden met de uitgang van de inverter 1G, waarbij de leegloopelektrode verbonden is met de aardpotentiaal GND en de bron is verbonden met de uitgang Tout. In een dergelijke konstruktie fungeert de transistor 2P als bronvolgtypeschakeling en voert de transistor 1N verschillende bewerkingen uit afhankelijk van de verbinding van de schakelkring SN.

Soortgelijk aan de "H" niveau uitgangsschakeling, wordt de werking van de transistor 2P als de bronvolgschakeling gecompenseerd door de werking van de transistor 1N als gemeenschappelijke bronschakeling, zodat de uitgangspotenti-

aal niet beperkt is wanneer de gemeenschappelijke aansluiting S0 met de eerste aansluiting S1 verbonden is. Wanneer de gemeenschappelijke aansluiting S0 is verbonden met de tweede aansluiting S2, bepaalt alleen de werking van de transistor 2P als een bronvolgschakeling de uitgangsspanning, zodat de uitgangsspanning op het "L" niveau beperkt wordt door de grootte van de drempelspanning V_{th} van de transistor 2P.

De zesde voorkeursuitvoering verschaft de besturing voor het feit, of de amplitude van de uitgangsspanning op het "H" niveau begrensd moet worden of niet en of de amplitude ervan op het "L" niveau moet worden beperkt of niet evenals bij de tweede voorkeursuitvoering.

Fig.11 is een schakelschema van de zevende voorkeursuitvoering volgens de uitvinding. De zevende voorkeursuitvoering is een complementaire MOS transistor uitgangsschakeling, waarin de onderhavige uitvinding toepassing vindt op zowel de "H" niveau uitgangsschakeling als de "L" niveau uitgangsschakeling.

De transistoren 2N en 2P zijn op dezelfde wijze geschakeld als bij de zesde voorkeursuitvoering en fungeren als bronvolgtypeschakelingen. De ingang Tin is verbonden met de poortelektrode van de P-kanaal transistor 1P en de N-kanaal transistor 1N gemeenschappelijk. De voedingsspanning V_{DD} en de aardpotentiaal GND zijn met de bronnen van de transistoren 1P resp. 1N verbonden. Eén einde van de schakelaar WP is verbonden met de leegloopelektrode van de transistor 1P en één einde van de schakelaar WN is met de leegloopelektrode van de transistor 1N verbonden. De uitgang Tout is verbonden met de respektievelijke andere einden van de schakelaars WP en WN. In een dergelijke konstruktie, voeren transistoren 1P en 1N verschillende bewerkingen uit afhankelijk van het openen en sluiten van de schakelaars WP en WN.

De werking van de "H" niveau uitgangsschakeling zal in het volgende worden beschreven. Het sluiten van de schakelaar WP is een bewerking equivalent aan het koppelen van de gemeenschappelijke klem S0 met de eerste aansluiting S1

in de zesde voorkeursuitvoering. Wanneer de schakelaar WP is gesloten, wordt de werking van transistor 2N als bronvolgtype schakeling gecompenseerd door de werking van de transistor 1P als de gemeenschappelijke bronschakeling, zodat de uitgangsspanning niet begrensd wordt. De opening van de schakelaar WP is een bewerking equivalent aan het koppelen van de gemeenschappelijke aansluiting S0 met een tweede aansluiting S2 in de zesde voorkeursuitvoering. Wanneer de schakelaar WP geopend wordt, wordt, aangezien alleen de werking van de transistor 2N als bronvolgtypeschakeling de uitgangsspanning bepaalt, de uitgangsspanning op het "H" niveau begrensd door de grootte van de drempelspanning V_{th} van de transistor 2N.

Het zelfde geldt voor de werking van de "L" niveau uitgangsschakeling. De uitgangsspanning wordt niet begrensd wanneer de schakelaar WN gesloten is. De uitgangsspanning op het "L" niveau wordt begrensd door de grootte van de drempelspanning V_{th} van de transistor 2P wanneer de schakelaar WP wordt geopend.

De zevende voorkeursuitvoering verschaft dus dezelfde effekten als de zesde voorkeursuitvoering.

Fig.12 is een schakelschema van een achtste voorkeursuitvoering volgens de uitvinding. De schakeling volgens fig.12 heeft een konstruktie soortgelijk aan de conventionele complementaire MOS transistor uitgangsschakeling volgens fig.13 met als uitzondering, dat de schakeling van fig.12 de P-kanaal transistor 1P bevat, waarvan de bron niet direkt gekoppeld is met de voeding V_{DD} en de N-kanaal transistor 1N, waarvan de bron niet direkt met de aardpotentiaal GND gekoppeld is.

De "H" niveau uitgangsschakeling bevat de diode gekoppelde P-kanaal transistor 2P en de schakelaar WP parallel aan de transistor 2P die gevormd zijn tussen de voedingsspanning V_{DD} en de bronelektrode van de transistor 1P. De poortelektrode en de leegloopelektrode van transistor 2P zijn gemeenschappelijk gekoppeld met de bronelektrode van transistor 1P en de bronelektrode van de transistor 2P is met de voedingsspanning V_{DD} verbonden. De schakelaar WP is

aangebracht tussen de voedingsspanning V_{DD} en de bron van transistor 1P.

De "L" niveau uitgangsschakeling bevat de diode gekoppelde N-kanaal transistor 2N en de schakelaar WN parallel aan de transistor 2N, welke gevormd zijn tussen de aardpotentiaal GND en de bron van transistor 1N. De poort en leegloopelektrodes van de transistor 2N zijn gemeenschappelijk gekoppeld met de bron van de transistor 1N en de bron van de transistor 2N is met aardpotentiaal GND verbonden. De schakelaar WN is aangebracht tussen de aardpotentiaal GND en de bron van transistor 1N.

De werking van de "H" niveau uitgangsschakeling zal in het volgende beschreven worden. Wanneer de schakelaar WP gesloten is, is de bron van transistor 1P met de voedingsspanning V_{DD} gekoppeld, zodat de uitgangsspanning niet begrensd wordt soortgelijk als de schakeling uit fig.13. Wanneer de schakelaar WP wordt geopend, wordt de bron van de transistor 1P verbonden met de leegloopelektrode en de poortelektrode van transistor 2P, die dan fungeert als de bronvolgtype schakeling, zodat de uitgangspotentiaal op het "H" niveau begrensd wordt door de grootte van de drempelspanning V_{th} van transistor 2P.

Hetzelfde geldt voor de werking van de "L" niveau uitgangsschakeling. Wanneer de schakelaar WN gesloten is, is de uitgangsspanning niet begrensd. Wanneer de schakelaar WN geopend is, is de uitgangsspanning op het "L" niveau begrensd door de grootte van de drempelspanning V_{th} van de transistor 2N.

De achtste voorkeursuitvoering verschaft dezelfde effekten als de zevende uitvoeringsvorm.

CONCLUSIES

1. MOS transistor uitgangsschakeling omvattende:
een ingangsklem die een ingangssignaal ontvangt,
een uitgangsklem,
eerste en tweede potentiaalpunten,
eerste schakelmiddelen met een eerste aansluiting die verbonden is met de tweede potentiaal, een tweede aansluiting en een gemeenschappelijke aansluiting,
een eerste MOS transistor van het eerste geleidbaarheidstype met een besturingselektrode die gekoppeld is met de ingangsklem en eerste en tweede stroomelektroden en
een tweede MOS transistor van het eerste geleidbaarheidstype met een besturingselektrode die gekoppeld is met de gemeenschappelijke aansluiting van de eerste schakelmiddelen, een eerste stroomelektrode en een tweede stroomelektrode, die gekoppeld is met de tweede aansluiting van de eerste schakelmiddelen,
waarbij de eerste en tweede MOS transistoren in serie geschakeld zijn tussen het eerste potentiaal punt en de uitgangsaansluiting.

2. MOS transistor uitgangsschakeling volgens conclusie 1, met het kenmerk, dat de eerste stroomelektrode van de eerste MOS transistor verbonden is met de tweede stroomelektrode van de tweede MOS transistor en de tweede stroomelektrode van de eerste MOS transistor verbonden is met de uitgangsaansluiting en de eerste stroomelektrode van de tweede MOS transistor met het eerste potentiaalpunt is verbonden.

3. MOS transistor uitgangsschakeling volgens conclusie 1, met het kenmerk, dat de eerste stroomelektrode van de eerste MOS transistor met het eerste potentiaalpunt is verbonden en de tweede stroomelektrode van de eerste MOS transistor is verbonden met de eerste stroomelektrode van de tweede MOS transistor en de tweede stroomelektrode van de tweede MOS transistor verbonden is met de uitgangsaansluiting.

4. MOS transistor uitgangsschakeling volgens conclusie 1, waarin de eerste schakelmiddelen een aantal draden van aluminiumlegering bevatten.

5. MOS transistor uitgangsschakeling volgens conclusie 4, met het kenmerk, dat de draden omvatten

een eerste draad korresponderend met de gemeenschappelijke aansluiting van de eerste schakelmiddelen, en

tweede en derde draden korresponderend met de eerste en tweede aansluitingen van resp. de eerste schakelmiddelen en gevormd in een laag die verschilt van een laag waarin de eerste draad is gevormd, en

waarbij de eerste schakelmiddelen voorts bevatten

een doorgaand gat voor het verbinden van een van de tweede en derde draden met de eerste draad.

6. MOS transistor uitgangsschakeling volgens conclusie 1, voorts gekenmerkt door

een derde MOS transistor van een tweede geleidbaarheidstype met een besturingselektrode, die verbonden is met de ingangsklem en eerste en tweede stroomelektroden die verbonden zijn tussen de uitgangsklem en het tweede potentiaalpunt.

7. MOS transistor uitgangsschakeling volgens conclusie 6, met het kenmerk, dat de eerste stroomelektrode van de derde MOS transistor verbonden is met het tweede potentiaalpunt en de tweede stroomelektrode van de derde MOS transistor met de uitgangsklem verbonden is.

8. MOS transistor uitgangsschakeling volgens conclusie 6, voorts gekenmerkt door

tweede schakelmiddelen met een eerste aansluiting die verbonden is met het eerste potentiaalpunt, een tweede aansluiting en een gemeenschappelijke aansluiting, en

een vierde MOS transistor van het tweede geleidbaarheidstype met een besturingselektrode, die verbonden is met de gemeenschappelijke aansluiting van de tweede schakelmiddelen, een eerste stroomelektrode en een tweede stroomelektrode die gekoppeld is met de tweede aansluiting van de tweede schakelmiddelen,

waarbij de derde en vierde MOS transistoren in serie geplaatst zijn tussen het tweede potentiaalpunt en de uitgangsklem.

9. MOS transistor uitgangsschakeling volgens conclusie 8, met het kenmerk, dat de eerste stroomelektrode van de derde MOS transistor verbonden is met de tweede stroomelektrode van de vierde MOS transistor en de tweede stroomelektrode van de derde MOS transistor is verbonden met de uitgangsklem en waarbij de eerste stroomelektrode van een vierde MOS transistor met het tweede potentiaalpunt verbonden is.

10. MOS transistor uitgangsschakeling volgens conclusie 1, met het kenmerk, dat de eerste schakelmiddelen bevatten

een besturingsaansluitklem die een schakelsignaal ontvangt welke bepaalt of de gemeenschappelijke aansluiting van de eerste schakelmiddelen verbonden moeten worden met de eerste of tweede aansluiting van de eerste schakelmiddelen,

een derde MOS transistor van een tweede geleidbaarheidstype met een eerste stroomelektrode verbonden met de eerste aansluiting van de eerste schakelmiddelen, een tweede stroomelektrode verbonden met de gemeenschappelijke aansluiting van de eerste schakelmiddelen en een besturingselektrode die met de besturingsaansluiting verbonden is en een

vierde MOS transistor van het eerste geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de tweede aansluiting van de eerste schakelmiddelen, een tweede stroomelektrode die verbonden is met de gemeenschappelijke aansluiting van de eerste schakelmiddelen en een besturingselektrode die met de beturingsaansluiting gekoppeld is.

11.MOS transistor uitgangsschakeling volgens conclusie 8, met het kenmerk, dat

de eerste schakelmiddelen bevatten

een besturingsaansluiting welke een schakelsignaal ontvangt dat bepaalt of de gemeenschappelijke aansluiting van de eerste schakelmiddelen verbonden moeten worden met de eerste of tweede aansluiting van de eerste schakelmiddelen,

een vijfde MOS transistor van het tweede geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de eerste aansluiting van de eerste schakelmiddelen, een tweede stroomelektrode die verbonden is met de gemeenschappelijke aansluiting van de eerste schakelmiddelen en een besturingselektrode die verbonden is met de besturingsaansluiting en

een zesde MOS transistor van het eerste geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de tweede aansluiting van de eerste schakelmiddelen, een tweede stroomelektrode die verbonden is met de gemeenschappelijke aansluiting van de eerste schakelmiddelen en een besturingselektrode, die met de besturingsaansluiting is verbonden.

12. MOS transistor uitgangsschakeling volgens conclusie 6, voorts gekenmerkt door

een vierde MOS transistor van het tweede geleidbaarheidstype met eerst en tweede stroomelektroden, die zijn verbonden met resp. de eerste en tweede stroomelektroden van de eerste MOS transistor en een besturingselektrode en

een vijfde MOS transistor van het eerste geleidbaarheidstype met eerste en tweede stroomelektroden, die zijn verbonden met resp. de tweede en eerste stroomelektroden van de derde MOS transistor en een besturingselektrode die is verbonden met de besturingselektrode van de vierde MOS transistor,

waarbij de besturingselektrode van de vijfde MOS transistor een logisch geinverteerd signaal van het ingangssignaal ontvangt.

13. MOS transistor uitgangsschakeling volgens conclusie 12 voorts gekenmerkt door

een inverter met een ingang die is verbonden met de ingangsaansluiting en een uitgang, die verbonden is met de besturingselektrode van de vijfde MOS transistor.

14. MOS transistor uitgangsschakeling gekenmerkt door

een ingangsaansluiting,

een uitgangsaansluiting,

een eerste potentiaalpunt

een eerste MOS transistor van een eerste geleidbaarheidstype met een besturingselektrode die verbonden is met de ingangsaansluiting en eerste en tweede stroomelektroden,

een tweede MOS transistor van het eerste geleidbaarheidstype met een besturingselektrode, een eerste stroomelektrode,en een tweede stroomelektrode die verbonden is met de besturingselektrode en

een eerste schakelaar die verbonden is tussen de eerste en tweede stroomelektroden van de tweede MOS transistor,

waarbij de eerste en tweede MOS transistoren in serie geschakeld zijn tussen het eerste potentiaalpunt en de uitgangsaansluiting.

15. MOS transistor uitgangsschakeling volgens conclusie 14, met het kenmerk, dat de eerste stroomelektrode van de eerste MOS transistor is verbonden met een tweede stroomelektrode van een tweede MOS transistor en waarbij de tweede stroomelektrode van de eerste MOS transistor verbonden is met de uitgangsaansluiting en de eerste stroomelektrode van de tweede MOS transistor verbonden is met het eerste potentiaalpunt.

16. MOS transistor uitgangsschakeling volgens conclusie 14, voorts gekenmerkt door

een tweede potentiaalpunt,

een derde MOS transistor van een tweede geleidbaarheidstype met een besturingselektrode die verbonden is met de ingangsaansluiting en eerste en tweede stroomelektroden,

een vierde MOS transistor van het tweede geleidbaarheidstype met een besturingselektrode, een eerste stroomelektrode en een tweede stroomelektrode die verbonden is met een besturingselektrode ervan, en

een tweede schakelaar die verbonden is tussen de eerste en tweede stroomelektroden van de vierde MOS transistor,

waarbij de derde en vierde MOS transistoren in serie geschakeld zijn tussen het tweede potentiaalpunt en de uitgangsaansluiting.

17. MOS transistor uitgangsschakeling gekenmerkt door

een ingangsaansluiting waarop een ingangssignaal ontvangen wordt,

een uitgangsaansluiting,

een eerste potentiaalpunt,

een eerste MOS transistor van een eerste geleidbaarheidstype met een eerste stroomelektrode die met het eerste potentiaalpunt verbonden is, een tweede stroomelektrode die verbonden is met de uitgangsaansluiting en een besturingselektrode die met de ingangsaansluiting is verbonden,

een tweede MOS transistor van een tweede geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de uitgangsaansluiting, een tweede stroomelektrode die verbonden is met het eerste potentiaalpunt en een besturingselektrode die een logisch geinverteerd signaal van het ingangssignaal ontvangt, en

eerste besturingsmiddelen die vaststellen of toegelaten wordt dat de eerste MOS transistor al dan niet geleidt.

18.MOS transistor uitgangsschakeling volgens conclusie 17, gekenmerkt door

een inverter met een ingangseinde die met de ingangsaansluiting is verbonden en een uitgangseinde die verbonden is met een besturingselektrode van de tweede MOS transistor.

19.MOS transistor uitgangsschakeling volgens conclusie 17, waarin

de besturingselektrode van de eerste MOS transistor is verbonden met de ingangsaansluiting via de eerste besturingsmiddelen en

de besturingsmiddelen een gemeenschappelijke aansluiting hebben, die is verbonden met de besturingselektrode van de eerste MOS transistor, een eerste aansluitklem die verbonden is met het eerste potentiaalpunt en een tweede aansluitklem die met de ingangsaansluiting verbonden is.

20. MOS transistor uitgangsschakeling volgens conclusie 19, gekenmerkt door

een tweede potentiaalpunt,

een derde MOS transistor van het tweede geleidbaarheidstype met een eerste stroomelektrode die is verbonden met het tweede potentiaalpunt, een tweede stroomelektrode die verbonden is met de uitgangsaansluiting en een besturingselektrode die is verbonden met de ingangsaansluiting,

een vierde MOS transistor van het eerste geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de uitgangsaansluiting, een tweede stroomelektrode die verbonden is met het tweede potentiaalpunt en een besturingselektrode die een logisch geinverteerd signaal van het ingangssignaal ontvangt, en

tweede besturingsmiddelen die zijn verbonden tussen de besturingselektrode van de derde MOS transistor en de ingangsaansluiting en met een gemeenschappelijke aansluiting die is verbonden met de besturingselektrode van de derde MOS transistor, een eerste aansluiting die verbonden is met het eerste potentiaalpunt en een tweede aansluiting die verbonden is met de ingangsaansluiting.

21. MOS transistor uitgangsschakeling volgens conclusie 17, met het kenmerk, dat

de tweede stroomelektrode van de eerste MOS transistor verbonden is met de uitgangsaansluiting via de eerste besturingsmiddelen en

de eerste besturingsmiddelen een eerste schakelaar bevatten.

22. MOS transistor uitgangsschakeling volgens conclusie 21, gekenmerkt door

een tweede potentiaalpunt,

een derde MOS transistor van het tweede geleidbaarheidstype met een eerste stroomelektrode die is verbonden met het tweede potentiaalpunt, een tweede stroomelektrode die verbonden is met de uitgangsaansluiting en een besturingselektrode die met de ingangsaansluiting verbonden is,

een vierde MOS transistor van het eerste geleidbaarheidstype met een eerste stroomelektrode die verbonden is met de uitgangsaansluiting, een tweede stroomelektrode die verbonden is met het tweede potentiaalpunt en een bestu-

ringselektrode die een logisch geinverteerd signaal van het ingangssignaal ontvangt en

tweede besturingsmiddelen die verbonden zijn tussen een tweede stroomelektrode van de derde MOS transistor en de uitgangsaansluiting en een tweede schakelaar omvat.

fig. 1

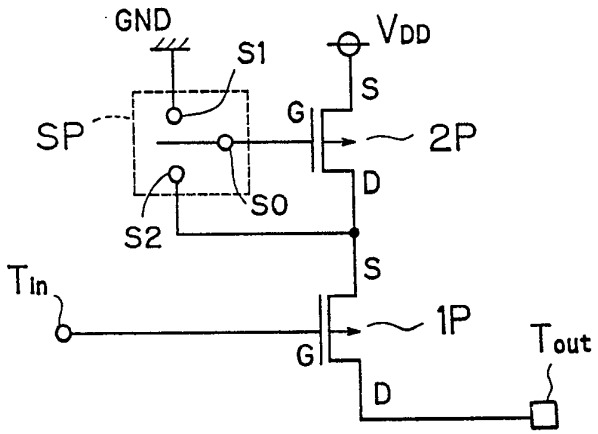

fig.2

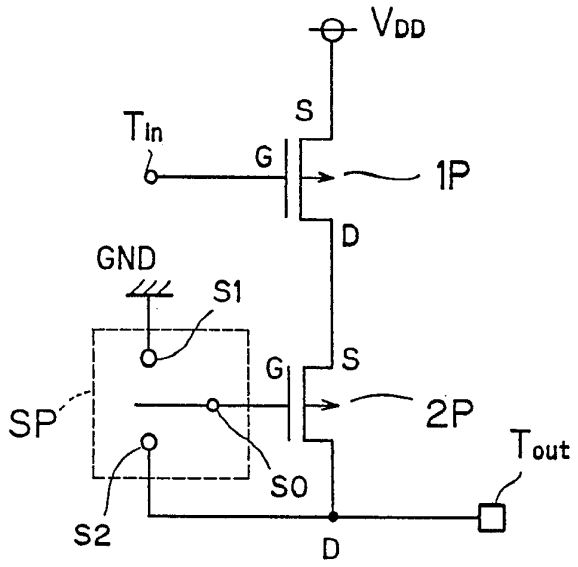

fig.3

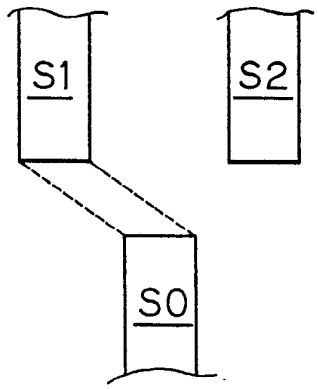

fig.4

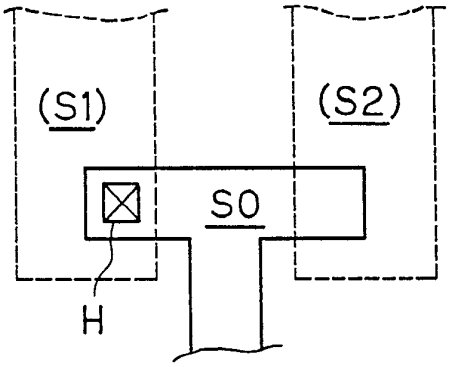

fig.5

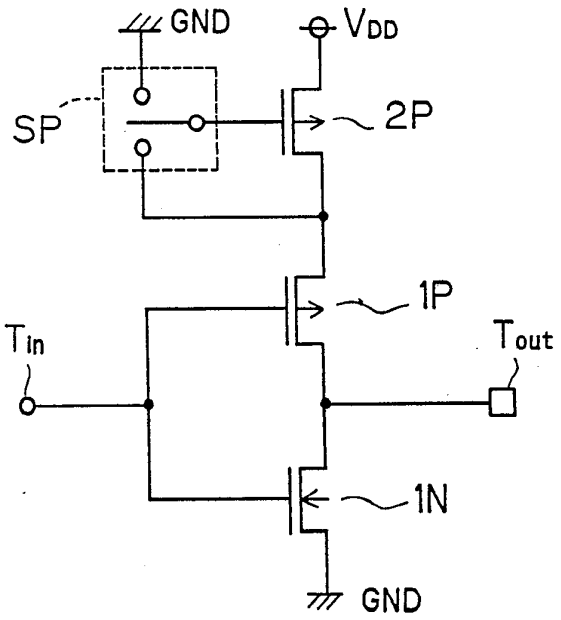

fig. 6

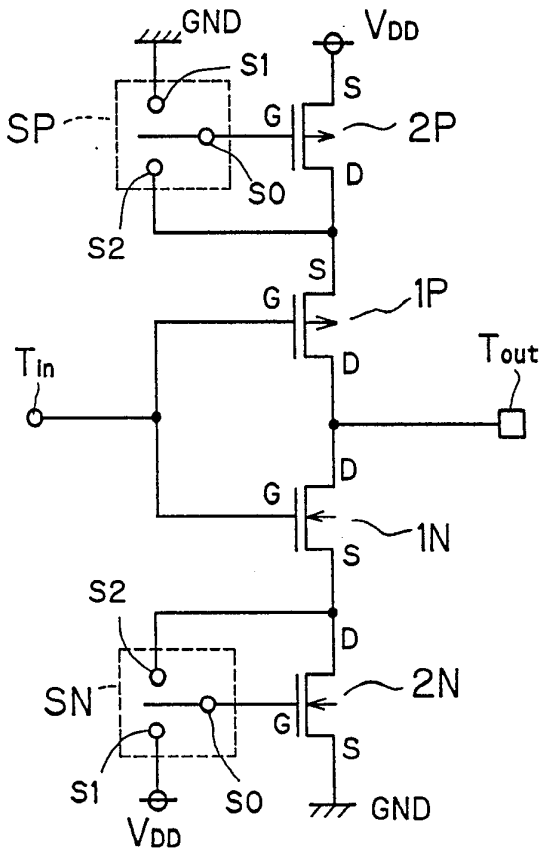
GND
VDD
S1
S
SP
G
2P
D
S0
S2
S
G
1P
TIn
D
Tout
D
G
1N
S
S2
D
SN
2N
G
S
S1
S0
GND
VDD

fig.7

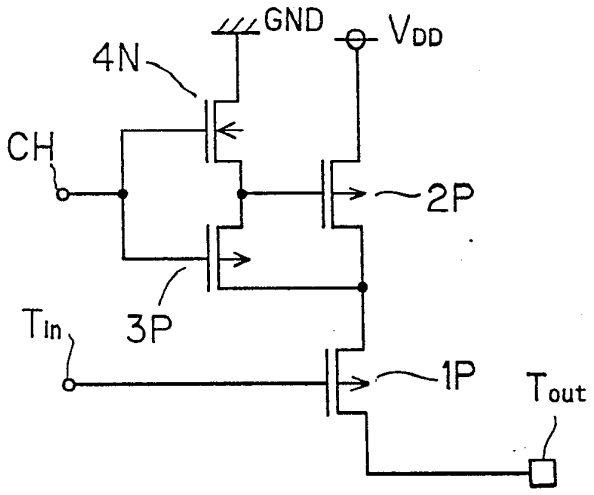

fig.8

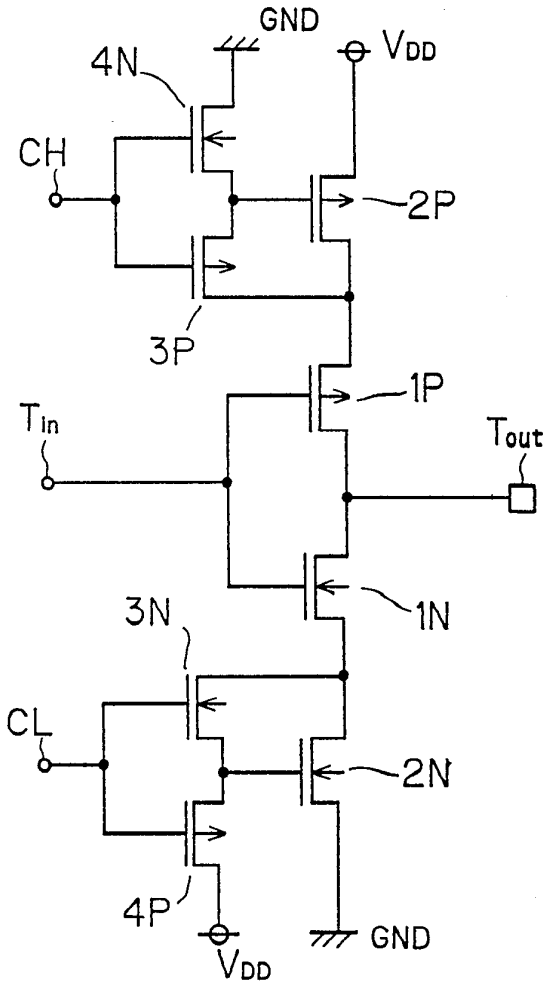

fig.9

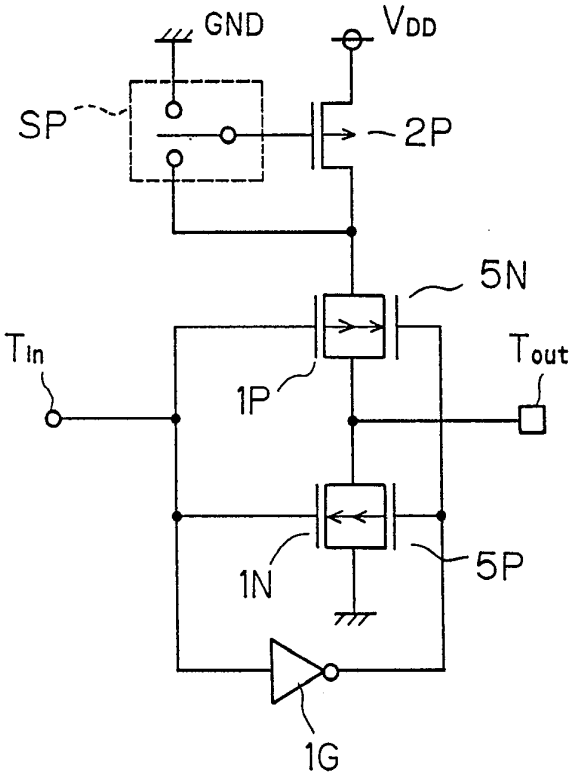

fig. 10

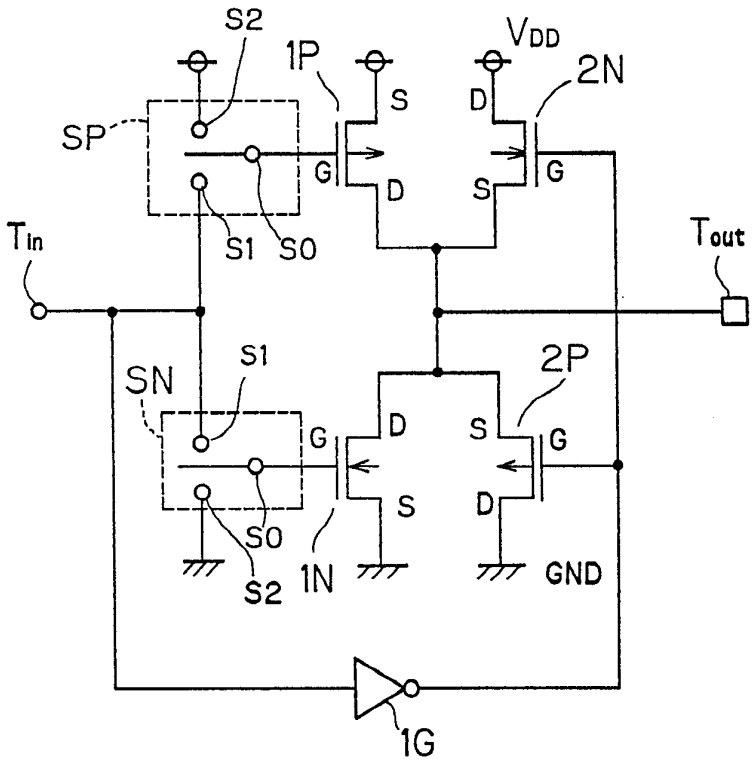
S2
1P
VDD
2N
SP
S
D
G
D
S
G
S1
S0
Tin
Tout
SN
S1
2P
G
D
S
G
S
D
S0
S2
1N
GND
1G

fig. 11

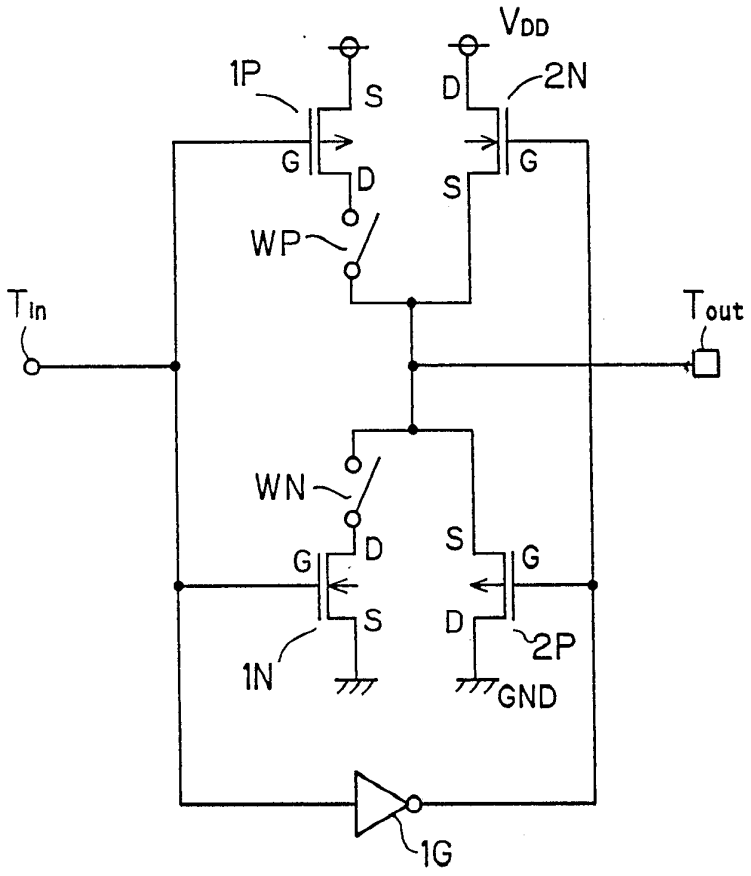

fig. 12

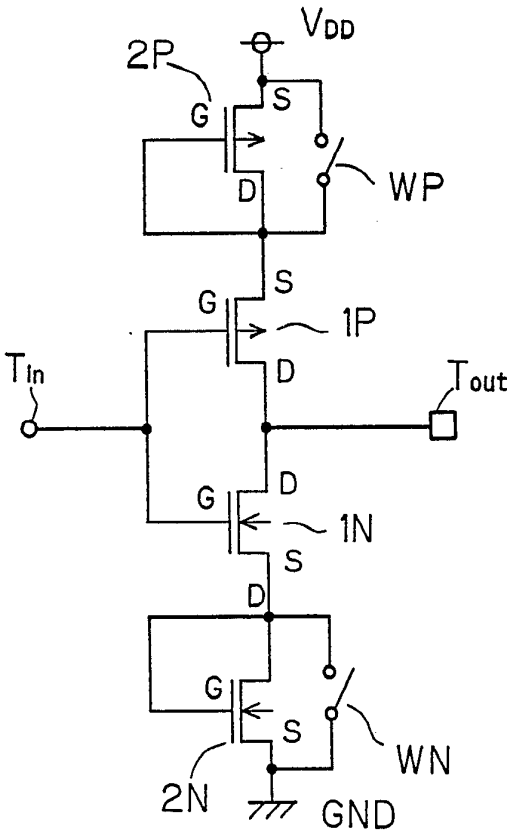

fig. 13

