

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(10) 국제공개번호

(43) 국제공개일

2024 년 11 월 21 일 (21.11.2024)

WIPO | PCT

WO 2024/237367 A1

(51) 국제특허분류:

H04L 1/00 (2006.01)

H04L 1/18 (2006.01)

(21) 국제출원번호:

PCT/KR2023/006635

(22) 국제출원일:

2023 년 5 월 16 일 (16.05.2023)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(71) 출원인: 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 07336 서울특별시 영등포구 여의대로 128, Seoul (KR).

(72) 발명자: 김봉희 (KIM, Bonghoe); 06772 서울특별시 서초구 양재대로 11길 19 LG전자 특허센터, Seoul (KR). 이종구 (LEE, Jongku); 06772 서울특별시 서초구 양재대로 11길 19 LG전자 특허센터, Seoul (KR).

(74) 대리인: 특허법인(유한)케이비케이 (KBK & ASSOCIATES); 05556 서울특별시 송파구 올림픽로 82 (잠실현대빌딩 7층), Seoul (KR).

MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

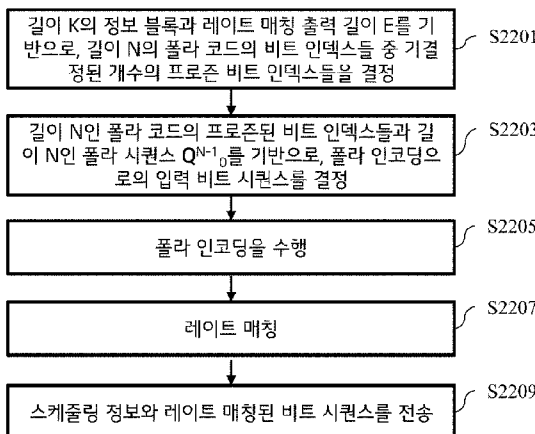
공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD,

(54) Title: METHOD, COMMUNICATION DEVICE, PROCESSING DEVICE, AND STORAGE MEDIUM FOR TRANSMITTING INFORMATION BLOCK, AND METHOD, COMMUNICATION DEVICE, PROCESSING DEVICE, AND STORAGE MEDIUM FOR RECEIVING INFORMATION BLOCK

(54) 발명의 명칭: 정보 블록을 전송하는 방법, 통신 기기, 프로세싱 장치, 및 저장 매체, 그리고 정보 블록을 수신하는 방법, 통신 기기, 프로세싱 장치, 및 저장 매체



S2201 ... Determine, on basis of information block having length of K and rate matching output length E, predetermined number of frozen bit indices among bit indices of polar code having length of N

S2203 ... Determine, on basis of frozen bit indices of polar code having length of N and polar sequence Q^{N-1}_0 having length of N, bit sequence input to polar encoding

S2205 ... Perform polar encoding

S2207 ... Rate matching

S2209 ... Transmit scheduling information and bit sequence having been subjected to rate matching

(57) Abstract: A communication device determines frozen bit indices among bit indices of a polar code having a length of N and maps an information block to non-frozen bit indices. The same number of frozen bit indices may be predetermined for different rate matching output sequence length values.

(57) 요약서: 통신 기기는 길이 N 인 폴라 코드의 비트 인덱스들 중 프로즌 비트 인덱스들을 결정하고, 프로즌되지 않은 비트 인덱스들에 정보 블록을 매핑한다. 상기 프로즌 비트 인덱스들의 개수는 상이한 레이트 매칭 출력 시퀀스 길이 값들에 대해 동일하게 기결정될 수 있다.



WO 2024/237367 A1

명세서

발명의 명칭: 정보 블록을 전송하는 방법, 통신 기기, 프로세싱 장치, 및 저장 매체, 그리고 정보 블록을 수신하는 방법, 통신 기기, 프로세싱 장치, 및 저장 매체

기술분야

- [1] 본 명세는 무선 통신 시스템에 관한 것이다.

배경기술

- [2] 기기간(machine-to-machine, M2M) 통신, 기계 타입 통신(machine type communication, MTC) 등과, 높은 데이터 전송량을 요구하는 스마트폰, 태블릿 PC(Personal Computer) 등의 다양한 기기 및 기술이 출현 및 보급되고 있다. 이에 따라, 셀룰러 망(cellular network)에서 처리될 것이 요구되는 데이터 양이 매우 빠르게 증가하고 있다. 이와 같이 빠르게 증가하는 데이터 처리 요구량을 만족시키기 위해, 더 많은 주파수 대역을 효율적으로 사용하기 위한 반송파 집성(carrier aggregation) 기술, 인지 무선(cognitive radio) 기술 등과, 한정된 주파수 내에서 전송되는 데이터 용량을 높이기 위한 다중 안테나 기술, 다중 BS 협력 기술 등이 발전하고 있다.
- [3] 더 많은 통신 기기가 더 큰 통신 용량을 요구함에 따라, 레거시 무선 접속 기술(radio access technology, RAT)에 비해 향상된 모바일 광대역(enhanced mobile broadband, eMBB) 통신에 대한 필요성이 대두되고 있다. 또한, 복수의 기기 및 객체(object)를 서로 연결하여 언제 어디서나 다양한 서비스를 제공하기 위한 대규모 기계 타입 통신(massive machine type communication, mMTC)은 차세대 통신에서 고려해야 할 주요 쟁점 중 하나이다.
- [4] 또한, 신뢰도 및 대기 시간에 민감한 서비스/사용자기기(user equipment, UE)를 고려하여 설계될 통신 시스템에 대한 논의가 진행 중이다. 차세대(next generation) 무선 접속 기술의 도입은 eMBB 통신, mMTC, 초 신뢰도 및 저 대기 시간 통신(ultra-reliable and low latency communication, URLLC) 등을 고려하여 논의되고 있다.

발명의 상세한 설명

기술적 과제

- [5] 새로운 무선 통신 기술의 도입에 따라, BS가 소정 자원영역에서 서비스를 제공해야 하는 UE들의 개수가 증가할 뿐만 아니라, 상기 BS가 서비스를 제공하는 UE들과 전송/수신하는 데이터와 제어정보의 양이 증가하고 있다. BS가 UE(들)과의 통신에 이용 가능한 무선 자원의 양은 유한하므로, BS가 유한한 무선 자원을 이용하여 상/하향링크 데이터 및/또는 상/하향링크 제어정보를 UE(들)로부터/에게 효율적으로 수신/전송하기 위한 새로운 방안이 요구된다. 다시 말해, 노드의 밀

도가 증가 및/또는 UE의 밀도가 증가함에 따라 높은 밀도의 노드들 혹은 높은 밀도의 사용자기기들을 통신에 효율적으로 이용하기 위한 방안이 요구된다.

- [6] 또한, 상이한 요구사항(requirement)들을 가진 다양한 서비스들을 무선 통신 시스템에서 효율적으로 지원할 방안이 요구된다.
- [7] 또한, 지연(delay) 혹은 레이턴시(latency)를 극복하는 것이 성능이 지연/레이턴시에 민감한 어플리케이션들에 중요한 도전이다.
- [8] 또한, 기존 채널 코드들의 대안으로서 제안된 폴라 코드의 성능을 더욱 향상할 방안이 요구된다.
- [9] 본 명세가 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 이하의 상세한 설명으로부터 본 명세와 관련된 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [10] 본 명세의 일 양상으로, 무선 통신 시스템에서 통신 기기가 정보 블록을 전송하는 방법이 제공된다. 상기 방법은: 상기 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 전송을 위한 스케줄링 정보를 전송; 상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정; 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정; 길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성; 길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성; 및 상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이다. 상기 프로즌 비트 인덱스들을 결정하는 것은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하며, 상기 제1 개수는 상이한 E 값들에 대해 동일하다. 길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은: 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함한다.
- [11] 본 명세의 다른 양상으로, 무선 통신 시스템에서 정보 블록을 전송하는 통신 기기가 제공된다. 상기 통신 기기는: 적어도 하나의 송수신기; 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함한다. 상기 동작들

은: 상기 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 전송을 위한 스케줄링 정보를 전송; 상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정; 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정; 길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성; 길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성; 및 상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i=0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이다. 상기 프로즌 비트 인덱스들을 결정하는 것은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하며, 상기 제1 개수는 상이한 E 값들에 대해 동일하다. 길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은: 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함한다.

- [12] 본 명세의 또 다른 양상으로, 프로세싱 장치가 제공된다. 상기 프로세싱 장치는: 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함한다. 상기 동작들은: 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 전송을 위한 스케줄링 정보를 전송; 상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정; 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정; 길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성; 길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성; 및 상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i=0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이다. 상기 프로즌 비트 인덱스들을 결정하는 것은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하며, 상기 제1 개수는 상이한 E 값들에 대해 동일하다.

길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은: 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함한다.

- [13] 본 명세의 또 다른 양상으로, 컴퓨터 판독가능한 저장 매체가 제공된다. 상기 저장 매체는 실행될 때 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 프로그램 코드를 저장하고, 상기 동작들은: 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 전송을 위한 스케줄링 정보를 전송; 상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정; 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정; 길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성; 길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성; 및 상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이다. 상기 프로즌 비트 인덱스들을 결정하는 것은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하며, 상기 제1 개수는 상이한 E 값들에 대해 동일하다. 길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은: 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함한다.

- [14] 본 명세의 또 다른 양상으로, 무선 통신 시스템에서 통신 기기가 정보 블록을 수신하는 방법이 제공된다. 상기 방법은: 상기 정보 블록의 전송에 관한 스케줄링 정보를 수신; 상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신; 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함한다. 상기 매핑 관계는: 상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이다. 상기 프로즌 비트들은: $E < N$ 임

을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고, 상기 제1 개수는 상이한 E 값들에 대해 동일하다.

- [15] 본 명세의 또 다른 양상으로, 무선 통신 시스템에서 정보 블록을 수신하는 통신 기기가 제공된다. 상기 통신 기기는: 적어도 하나의 송수신기; 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함한다. 상기 동작들은: 상기 정보 블록의 전송에 관한 스케줄링 정보를 수신; 상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신; 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함한다. 상기 매핑 관계는: 상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이다. 상기 프로즌 비트들은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고, 상기 제1 개수는 상이한 E 값들에 대해 동일하다.

- [16] 본 명세의 또 다른 양상으로, 프로세싱 장치가 제공된다. 상기 프로세싱 장치는: 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함한다. 상기 동작들은: 정보 블록의 전송에 관한 스케줄링 정보를 수신; 상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신; 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정; 상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함한다. 상기 매핑 관계는: 상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이다. 상기 프로즌 비트들은: $E < N$ 임을 기반으로 상기 폴

라 코드의 N개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고, 상기 제1 개수는 상이한 E 값들에 대해 동일하다.

- [17] 본 명세의 또 다른 양상으로, 컴퓨터 판독가능한 저장 매체가 제공된다. 상기 저장 매체는 실행될 때 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 프로그램 코드를 저장하고, 상기 동작들은: 정보 블록의 전송에 관한 스케줄링 정보를 수신; 상기 스케줄링 정보를 기반으로, 길이 E인 수신 비트 시퀀스를 수신; 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N을 결정; 상기 정보 블록의 길이 N인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함한다. 상기 매핑 관계는: 상기 정보 블록을 상기 정보 블록의 길이 K, 상기 수신 비트 시퀀스의 길이 E, 그리고 길이 N인 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N인 상기 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이다. 상기 프로즌 비트들은: $E < N$ 임을 기반으로 상기 폴라 코드의 N개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고, 상기 제1 개수는 상이한 E 값들에 대해 동일하다.
- [18] 본 명세의 각 양상에 있어서, 상기 제1 개수는 주어진 N에 대해 E 값들에 따라 달라지는 프리징될 선두 비트 인덱스들의 개수들 중 최대 값과 동일할 수 있다.
- [19] 본 명세의 각 양상에 있어서, 상기 동작들 혹은 상기 매핑 관계는: $E < N$ 이고 K/E 가 기결정된 값보다 작거나 같음을 기반으로 상기 폴라 코드의 N개 비트 인덱스들 중 상기 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정; 및 $E < N$ 이고 K/E 가 상기 기결정된 값보다 큰 값을 기반으로 상기 폴라 코드의 상기 N개 비트 인덱스들 중 제2 개수의 후반 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하는 것을 포함할 수 있다.
- [20] 본 명세의 각 양상에 있어서, 상기 제2 개수는 상이한 E 값들에 대해 동일할 수 있다.
- [21] 본 명세의 각 양상에 있어서, 상기 제2 개수는 상기 주어진 N에 대해 E 값들에 따라 달라지는 프리징되는 후반 비트 인덱스들의 개수들 중 최대 값과 동일할 수 있다.
- [22] 본 명세의 각 양상에 있어서, 상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드의 길이 N1에 관한 정보 및 상기 정보 블록의 상기 최초 전송에 적용된 레이트 매칭 방식에 관한 정보를 더 포함할 수 있다.
- [23] 본 명세의 각 양상에 있어서, 상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드에 관한 정보를 더 포함할 수 있다.

- [24] 본 명세의 각 양상에 있어서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로 그리고 상기 정보 블록의 상기 최초 전송에 적용된 상기 폴라 코드에 관한 상기 정보를 기반으로, 길이 N 인 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 상기 최초 전송에서 프리징된 비트 인덱스들을 결정하는 것을 더 포함할 수 있다.
- [25] 본 명세의 각 양상에 있어서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 비트들 $0 \sim K-1$ 은 상기 최초 전송에서 프리징된 비트 인덱스들에 매핑하지 않는 것을 포함할 수 있다.
- [26] 본 명세의 각 양상에 있어서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로, 상기 최초 전송에서 프리징된 비트 인덱스들을 프리징; 및 상기 정보 블록의 상기 비트들 $0 \sim K-1$ 중에서, 상기 최초 전송에서 프리징된 비트 인덱스에 매핑했어야 할 비트를, 길이 N 인 상기 폴라 코드의 프리징되지 않은 비트 인덱스들 중 가장 신뢰할 만한 K 개 비트 인덱스들 다음으로 신뢰할 만한 비트 인덱스에 매핑하는 것을 포함할 수 있다.
- [27] 본 명세의 각 양상에 있어서, 상기 스케줄링 정보는 N 이 상기 정보 블록의 최초 전송을 위한 폴라 코드 길이 N_1 보다 큰지 여부를 나타내는 복사(copy) 관련 정보를 더 포함할 수 있다.
- [28] 본 명세의 각 양상에 있어서, 상기 복사 관련 정보는 상기 정보 블록의 상기 전송이 상기 최초 전송이면 제1 값을 갖고, 상기 정보 블록의 상기 전송이 재전송이면 제2 값을 가질 수 있다.
- [29] 상기 과제 해결방법들은 본 명세의 예들 중 일부에 불과하며, 본 명세의 기술적 특징들이 반영된 다양한 예들이 당해 기술분야의 통상적인 지식을 가진 자에 의해 이하의 상세한 설명을 기반으로 도출되고 이해될 수 있다.

발명의 효과

- [30] 본 명세의 몇몇 구현(들)에 의하면, 무선 통신 신호가 효율적으로 전송/수신될 수 있다. 이에 따라, 무선 통신 시스템의 전체 처리량(throughput)이 높아질 수 있다.
- [31] 본 명세의 몇몇 구현(들)에 의하면, 상이한 요구사항들을 가진 다양한 서비스들이 무선 통신 시스템에서 효율적으로 지원될 수 있다.
- [32] 본 명세의 몇몇 구현(들)에 의하면, 통신 기기들 간 무선 통신 동안 발생하는 지연/레이턴시가 감소될 수 있다.
- [33] 본 명세의 몇몇 구현(들)에 의하면, 폴라 코드에 기반한 채널 코딩의 성능이 개선될 수 있다.
- [34] 본 명세의 몇몇 구현(들)에 의하면, 폴라 코드에 기반한 채널 코딩이 적용된 데이터에 대해 증분 리던던시(increment redundancy, IR) 하이브리드 자동 반복 요청(hybrid automatic repeat request, HARQ)가 적용될 수 있다.

[35] 본 명세의 몇몇 구현(들)에 의하면, 폴라 코드에 기반한 채널 코딩이 적용된 데이터에 레이트 매칭이 적용되더라도 IR HARQ가 적용될 수 있다.

[36] 본 명세에 따른 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급되지 않은 또 다른 효과는 이하의 상세한 설명으로부터 본 명세와 관련된 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[37] 본 명세의 구현들에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 명세의 구현들에 대한 예들을 제공하고, 상세한 설명과 함께 본 명세의 구현들을 설명한다:

[38] 본 명세의 구현들에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 명세의 구현들에 대한 예들을 제공하고, 상세한 설명과 함께 본 명세의 구현들을 설명한다:

[39] 도 1은 본 명세의 구현들이 적용되는 통신 시스템 1의 예를 도시한 것이고;

[40] 도 2는 본 명세에 따른 방법을 수행할 수 있는 통신 기기들의 예를 도시한 블록도이며,

[41] 도 3은 본 명세의 구현(들)을 수행할 수 있는 무선 기기의 다른 예를 도시한 것이고,

[42] 도 4는 제3 세대 파트너십 프로젝트(3rd generation partnership project, 3GPP) 기반 무선 통신 시스템에서 이용가능한 프레임 구조의 예를 도시한 것이며;

[43] 도 5는 수송 블록(transport block, TB)에 대한 전송단 측에서의 처리 과정을 예시하며;

[44] 도 6은 폴라 인코더를 위한 블록도의 예이며;

[45] 도 7은 채널 양극화를 위한 채널 컴바이닝과 채널 스플리팅의 개념을 예시하며;

[46] 도 8은 폴라 코드를 위한 N-번째 레벨 채널 컴바이닝을 예시하고;

[47] 도 9은 리스트-L 디코딩 과정에서 디코딩 경로들의 진화(evolution)을 예시하며;

[48] 도 10은 폴라 코드에서 정보 비트(들)이 할당될 위치(들)을 선택하는 개념을 설명하기 위해 도시된 것이고;

[49] 도 11은 폴라 코드에 대한 평처링 및 정보 비트 할당을 예시하며;

[50] 도 12는 폴라 코드에서 사용되는 패리티 체크 비트(들)을 생성하는 방법을 예시하고;

[51] 도 13은 본 명세의 몇몇 구현들에 따른 정보 비트들을 폴라 인코더로의 할당하는 예들을 도시한 것이며;

[52] 도 14는 신뢰도의 오름차순으로 정렬된 비트 인덱스들을 예시하고;

[53] 도 15 내지 도 18은 본 명세의 몇몇 구현들에 따라 데이터 비트들을 폴라 코드의 비트 인덱스들에 배치하는 예들을 도시하며;

- [54] 도 19는 본 명세의 몇몇 구현들에 따른, 레이트 매칭을 위해 사전 프리징되는 폴라 코드의 비트 인덱스들의 위치들을 예시하고;
- [55] 도 20은 본 명세의 몇몇 구현들에 따라 데이터 비트들을 폴라 코드의 비트 인덱스들에 배치하는 다른 예를 도시하며;
- [56] 도 21은 본 명세의 몇몇 구현들에 따른 재전송의 성능을 예시하며;
- [57] 도 22는 본 명세의 몇몇 구현들에 따른, 채널 인코딩 과정을 예시하고;
- [58] 도 23은 본 명세의 몇몇 구현들에 따른, 채널 디코딩 과정을 예시한다.

발명의 실시를 위한 형태

- [59] 이하, 본 명세에 따른 구현들을 첨부된 도면을 참조하여 상세하게 설명한다. 첨부된 도면과 함께 이하에 개시될 상세한 설명은 본 명세의 예시적인 구현을 설명하고자 하는 것이며, 본 명세가 실시될 수 있는 유일한 구현 형태를 나타내고자 하는 것이 아니다. 이하의 상세한 설명은 본 명세의 완전한 이해를 제공하기 위해서 구체적 세부사항을 포함한다. 그러나 통상의 기술자는 본 명세가 이러한 구체적인 세부사항 없이도 실시될 수 있음을 안다.
- [60] 몇몇 경우, 본 명세의 개념이 모호해지는 것을 피하기 위하여 공지의 구조 및 장치는 생략되거나, 각 구조 및 장치의 핵심기능을 중심으로 한 블록도 형식으로 도시될 수 있다. 또한, 본 명세서 전체에서 동일한 구성요소에 대해서는 동일한 도면 부호를 사용하여 설명한다.
- [61] 이하에서 설명되는 기법(technique) 및 기기, 시스템은 다양한 무선 다중 접속 시스템에 적용될 수 있다. 다중 접속 시스템의 예들로는 CDMA(code division multiple access) 시스템, FDMA(frequency division multiple access) 시스템, TDMA(time division multiple access) 시스템, OFDMA(orthogonal frequency division multiple access) 시스템, SC-FDMA(single carrier frequency division multiple access) 시스템, MC-FDMA(multi carrier frequency division multiple access) 시스템 등이 있다. CDMA는 UTRA(Universal Terrestrial Radio Access) 또는 CDMA2000과 같은 무선 기술(technology)에서 구현될 수 있다. TDMA는 GSM(Global System for Mobile communication), GPRS(General Packet Radio Service), EDGE(Enhanced Data Rates for GSM Evolution)(즉, GERAN) 등과 같은 무선 기술에서 구현될 수 있다. OFDMA는 IEEE(Institute of Electrical and Electronics Engineers) 802.11(WiFi), IEEE 802.16(WiMAX), IEEE802-20, E-UTRA(evolved-UTRA) 등과 같은 무선 기술에서 구현될 수 있다. UTRA는 UMTS(Universal Mobile Telecommunication System)의 일부이며, 3GPP(3rd Generation Partnership Project) LTE(Long Term Evolution)은 E-UTRA를 이용하는 E-UMTS의 일부이다. 3GPP LTE는 하향링크(downlink, DL)에서는 OFDMA를 채택하고, 상향링크(uplink, UL)에서는 SC-FDMA를 채택하고 있다. LTE-A(LTE-advanced)는 3GPP LTE의 진화된 형태이다.
- [62] 설명의 편의를 위하여, 이하에서는 본 명세가 3GPP 기반 통신 시스템, 예를 들어, LTE, NR에 적용되는 경우를 가정하여 설명한다. 그러나 본 명세의 기술적 특

정이 이에 제한되는 것은 아니다. 예를 들어, 이하의 상세한 설명이 이동통신 시스템이 3GPP LTE/NR 시스템에 대응하는 이동통신 시스템을 기초로 설명되더라도, 3GPP LTE/NR에 특유한 사항을 제외하고는 다른 임의의 이동통신 시스템에도 적용 가능하다.

- [63] 본 명세에서 사용되는 용어 및 기술 중 구체적으로 설명되지 않은 용어 및 기술에 대해서는 3GPP 기반 표준 문서들, 예를 들어, 3GPP TS 36.211, 3GPP TS 36.212, 3GPP TS 36.213, 3GPP TS 36.321, 3GPP TS 36.300 및 3GPP TS 36.331, 3GPP TS 37.213, 3GPP TS 38.211, 3GPP TS 38.212, 3GPP TS 38.213, 3GPP TS 38.214, 3GPP TS 38.300, 3GPP TS 38.331 등을 참조할 수 있다.
- [64] 후술하는 본 명세의 예들에서 기기가 "가정한다"는 표현은 채널을 전송하는 주체가 해당 "가정"에 부합하도록 상기 채널을 전송함을 의미할 수 있다. 상기 채널을 수신하는 주체는 상기 채널이 해당 "가정"에 부합하도록 전송되었다는 전제 하에, 해당 "가정"에 부합하는 형태로 상기 채널을 수신 혹은 디코딩하는 것임을 의미할 수 있다.
- [65] 본 명세에서, UE는 고정되거나 이동성을 가질 수 있으며, BS(base station, BS)과 통신하여 사용자데이터 및/또는 각종 제어정보를 전송 및/또는 수신하는 각종 기기들이 이에 속한다. UE는 (Terminal Equipment), MS(Mobile Station), MT(Mobile Terminal), UT(User Terminal), SS(Subscribe Station), 무선기기(wireless device), PDA(Personal Digital Assistant), 무선 모뎀(wireless modem), 휴대기기(handheld device) 등으로 불릴 수 있다. 또한, 본 명세에 있어서, BS는 일반적으로 UE 및/또는 다른 BS와 통신하는 고정국(fixed station)을 말하며, UE 및 타 BS와 통신하여 각종 데이터 및 제어정보를 교환한다. BS는 ABS(Advanced Base Station), NB(Node-B), eNB(evolved-NodeB), BTS(Base Transceiver System), 접속 포인트(Access Point), PS(Processing Server) 등 다른 용어로 불릴 수 있다. 특히, UTRAN의 BS는 Node-B로, E-UTRAN의 BS는 eNB로, 새로운 무선 접속 기술 네트워크(new radio access technology network)의 BS는 gNB로 불린다. 이하에서는 설명의 편의를 위해, 통신 기술의 종류 혹은 버전에 관계 없이 BS를 BS로 통칭한다.
- [66] 본 명세에서 노드(node)라 함은 UE와 통신하여 무선 신호를 전송/수신할 수 있는 고정된 지점(point)을 말한다. 다양한 형태의 BS들이 그 명칭에 관계없이 노드로서 이용될 수 있다. 예를 들어, BS, NB, eNB, 피코-셀 eNB(PeNB), 홈 eNB(HeNB), 릴레이(relay), 리피터(repeater) 등이 노드가 될 수 있다. 또한, 노드는 BS가 아니어도 될 수 있다. 예를 들어, 무선 리모트 헤드(radio remote head, RRH), 무선 리모트 유닛(radio remote unit, RRU)가 될 수 있다. RRH, RRU 등은 일반적으로 BS의 전력 레벨(power level) 더욱 낮은 전력 레벨을 갖는다. RRH 혹은 RRU 이하, RRH/RRU)는 일반적으로 광 케이블 등의 전용 회선(dedicated line)으로 BS에 연결되어 있기 때문에, 일반적으로 무선 회선으로 연결된 BS들에 의한 협력 통신에 비해, RRH/RRU와 BS에 의한 협력 통신이 원활하게 수행될 수 있다. 일 노드에는 최소 하나의 안테나가 설치된다. 상기 안테나는 물리 안테나를 의미할 수

도 있으며, 안테나 포트, 가상 안테나, 또는 안테나 그룹을 의미할 수도 있다. 노드는 포인트(point)라고 불리기도 한다.

- [67] 본 명세에서 셀(cell)이라 함은 하나 이상(one or more)의 노드가 통신 서비스를 제공하는 일정 지리적 영역을 말한다. 따라서, 본 명세에서 특정 셀과 통신한다고 함은 상기 특정 셀에 통신 서비스를 제공하는 BS 혹은 노드와 통신하는 것을 의미할 수 있다. 또한, 특정 셀의 하향링크/상향링크 신호는 상기 특정 셀에 통신 서비스를 제공하는 BS 혹은 노드로부터의/로의 하향링크/상향링크 신호를 의미한다. UE에게 상/하향링크 통신 서비스를 제공하는 셀을 특히 서빙 셀(serving cell)이라고 한다. 또한, 특정 셀의 채널 상태/품질은 상기 특정 셀에 통신 서비스를 제공하는 BS 혹은 노드와 UE 사이에 형성된 채널 혹은 통신 링크의 채널 상태/품질을 의미한다. 3GPP 기반 통신 시스템에서, UE는 특정 노드로부터의 하향링크 채널 상태를 상기 특정 노드의 안테나 포트(들)이 상기 특정 노드에 할당된 CRS (Cell-specific Reference Signal) 자원 상에서 전송되는 CRS(들) 및/또는 CSI-RS(Channel State Information Reference Signal) 자원 상에서 전송하는 CSI-RS(들)을 이용하여 측정할 수 있다.
- [68] 한편, 3GPP 기반 통신 시스템은 무선 자원을 관리하기 위해 셀(cell)의 개념을 사용하고 있는데, 무선 자원과 연관된 셀(cell)은 지리적 영역의 셀(cell)과 구분된다.
- [69] 지리적 영역의 "셀"은 노드가 반송파를 이용하여 서비스를 제공할 수 있는 커버리지(coverage)라고 이해될 수 있으며, 무선 자원의 "셀"은 상기 반송파에 의해 설정(configure)되는 주파수 범위인 대역폭(bandwidth, BW)과 연관된다. 노드가 유효한 신호를 전송할 수 있는 범위인 하향링크 커버리지와 UE로부터 유효한 신호를 수신할 수 있는 범위인 상향링크 커버리지는 해당 신호를 운반(carry)하는 반송파에 의해 의존하므로 노드의 커버리지는 상기 노드가 사용하는 무선 자원의 "셀"의 커버리지와 연관되기도 한다. 따라서 "셀"이라는 용어는 때로는 노드에 의한 서비스의 커버리지를, 때로는 무선 자원을, 때로는 상기 무선 자원을 이용한 신호가 유효한 세기로 도달할 수 있는 범위를 의미하는 데 사용될 수 있다.
- [70] 한편, 3GPP 통신 표준은 무선 자원을 관리하기 위해 셀(cell)의 개념을 사용한다. 무선 자원과 연관된 "셀"이라 함은 하향링크 자원들(DL resources)과 상향링크 자원들(UL resources)의 조합, 즉, DL 컴포넌트 반송파(component carrier, CC)와 UL CC의 조합으로 정의된다. 셀은 DL 자원 단독, 또는 DL 자원과 UL 자원의 조합으로 설정될(configured) 수 있다. 반송파 집성이 지원되는 경우, DL 자원(또는, DL CC)의 반송파 주파수(carrier frequency)와 UL 자원(또는, UL CC)의 반송파 주파수(carrier frequency) 사이의 링크지(linkage)는 시스템 정보에 의해 지시될 수 있다. 예를 들어, 시스템 정보 블록 타입 2(System Information Block Type2, SIB2) 링크지(linkage)에 의해서 DL 자원과 UL 자원의 조합이 지시될 수 있다. 여기서, 반송파 주파수는 각 셀 혹은 CC의 중심 주파수(center frequency)와 같거나 다를 수 있다. 반송파 집성(carrier aggregation, CA)이 설정될 때 UE는 네트워크

와 하나의 무선 자원 제어(radio resource control, RRC) 연결만을 갖는다. 하나의 서빙 셀이 RRC 연결 수립(establishment)/재수립(re-establishment)/핸드오버 시에 비-접속 층(non-access stratum, NAS) 이동성(mobility) 정보를 제공하며, 하나의 서빙 셀이 RRC 연결 재수립/핸드오버 시에 보안(security) 입력을 제공한다. 이러한 셀을 1차 셀(primary cell, Pcell)이라 한다. Pcell은 UE가 초기 연결 수립 절차를 수행하거나 연결 재-수립 절차를 개시(initiate)하는 1차 주파수(primary frequency) 상에서 동작하는 셀이며, UE 능력(capability)에 따라, 2차 셀(secondary cell, Scell)들이 설정되어 Pcell과 함께 서빙 셀들의 세트를 형성(form)할 수 있다. Scell은 RRC(Radio Resource Control) 연결 수립(connection establishment)이 이루어진 이후에 설정 가능하고, 특별 셀(special cell, SpCell)의 자원들 외에 추가적인 무선 자원을 제공하는 셀이다. 하향링크에서 Pcell에 대응하는 반송파는 하향링크 1차 CC(DL PCC)라고 하며, 상향링크에서 Pcell에 대응하는 반송파는 UL 1차 CC(DL PCC)라고 한다. 하향링크에서 Scell에 대응하는 반송파는 DL 2차 CC(DL SCC)라 하며, 상향링크에서 상기 Scell에 대응하는 반송파는 UL 2차 CC(UL SCC)라 한다.

- [71] 이중 연결성(dual connectivity, DC) 동작의 경우, SpCell이라는 용어는 마스터 셀 그룹(master cell group, MCG)의 Pcell 또는 2차 셀 그룹(secondary cell group, SCG)의 Pcell을 칭한다. SpCell은 PUCCH 전송 및 경쟁-기반 임의의 접속을 지원하고, 항상 활성화(activate)된다. MCG는 마스터 노드(예, BS)와 연관된 서빙 셀들의 그룹이며 SpCell (Pcell) 및 선택적으로(optionally) 하나 이상의 Scell들로 이루어진다. DC로 설정된 UE의 경우, SCG는 2차 노드와 연관된 서빙 셀들의 서브셋이며, PSCell 및 0개 이상의 Scell들로 이루어진다. PSCell은 SCG의 1차 Scell이다. CA 또는 DC로 설정되지 않은, RRC_CONNECTED 상태의 UE의 경우, Pcell로만 이루어진 하나의 서빙 셀만 존재한다. CA 또는 DC로 설정된 RRC_CONNECTED 상태의 UE의 경우, 서빙 셀들이라는 용어는 SpCell(들) 및 모든 Scell(들)로 이루어진 셀들의 세트를 지칭한다. DC에서는, MCG를 위한 매체 접속 제어(media access control, MAC) 엔티티 하나와 SCG를 위한 MAC 엔티티 하나의 2개 MAC 엔티티들이 UE에 설정된다.
- [72] CA가 설정되고 DC는 설정되지 않은 UE에는 Pcell 및 0개 이상의 Scell로 이루어진 Pcell PUCCH 그룹과 Scell(들)로만 이루어진 Scell PUCCH 그룹이 설정될 수 있다. Scell의 경우, 해당 셀과 연관된 PUCCH가 전송되는 Scell(이하 PUCCH cell)이 설정될 수 있다. PUCCH Scell이 지시된 Scell은 Scell PUCCH 그룹에 속하며 상기 PUCCH Scell 상에서 관련 UCI의 PUCCH 전송이 수행되며, PUCCH Scell이 지시되지 않거나 PUCCH 전송용 셀로서 지시된 셀이 Pcell인 Scell은 Pcell PUCCH 그룹에 속하며 상기 Pcell 상에서 관련 UCI의 PUCCH 전송이 수행된다.
- [73] 무선 통신 시스템에서 UE는 BS로부터 하향링크(downlink, DL)를 통해 정보를 수신하고, UE는 BS로 상향링크(uplink, UL)를 통해 정보를 전송한다. BS와 UE가

전송 및/또는 수신하는 정보는 데이터 및 다양한 제어 정보를 포함하고, 이들이 전송 및/또는 수신하는 정보의 종류/용도에 따라 다양한 물리 채널이 존재한다.

- [74] 3GPP 기반 통신 표준은 상위 계층으로부터 기원한 정보를 운반하는 자원 요소들에 대응하는 하향링크 물리 채널들과, 물리 계층에 의해 사용되거나 상위 계층으로부터 기원하는 정보를 운반하지 않는 자원 요소들에 대응하는 하향링크 물리 신호들을 정의한다. 예를 들어, 물리 하향링크 공유 채널(physical downlink shared channel, PDSCH), 물리 브로드캐스트 채널(physical broadcast channel, PBCH), 물리 하향링크 제어 채널(physical downlink control channel, PDCCH) 등이 하향링크 물리 채널들로서 정의되어 있으며, 참조 신호와 동기 신호(synchronization signal)가 하향링크 물리 신호들로서 정의되어 있다. 파일럿(pilot)이라고도 지칭되는 참조 신호(reference signal, RS)는 BS와 UE가 서로 알고 있는 기정의된 특별한 파형의 신호를 의미한다. 예를 들어, 복조 참조 신호(demodulation reference signal, DMRS), 채널 상태 정보 RS(channel state information RS, CSI-RS) 등이 하향링크 참조 신호로서 정의된다. 3GPP 기반 통신 표준은 상위 계층으로부터 기원한 정보를 운반하는 자원 요소들에 대응하는 상향링크 물리 채널들과, 물리 계층에 의해 사용되거나 상위 계층으로부터 기원하는 정보를 운반하지 않는 자원 요소들에 대응하는 상향링크 물리 신호들을 정의하고 있다. 예를 들어, 물리 상향링크 공유 채널(physical uplink shared channel, PUSCH), 물리 상향링크 제어 채널(physical uplink control channel, PUCCH), 물리 임의의 접속 채널(physical random access channel, PRACH)가 상향링크 물리 채널로서 정의되며, 상향링크 제어/데이터 신호를 위한 복조 참조 신호(demodulation reference signal, DMRS), 상향링크 채널 측정에 사용되는 사운드링 참조 신호(sounding reference signal, SRS) 등이 정의된다.

- [75] 본 명세에서 PDCCH(Physical Downlink Control CHannel)는 DCI(Downlink Control Information)를 운반하는 시간-주파수 자원들(예, 자원요소(resource element, RE)들)의 세트를 의미하고, PDSCH(Physical Downlink Shared CHannel)는 하향링크 데이터를 운반하는 시간-주파수 자원들의 세트를 의미한다. 또한, PUCCH(Physical Uplink Control CHannel), PUSCH(Physical Uplink Shared CHannel), PRACH(Physical Random Access CHannel)는 각각(respectively) UCI(Uplink Control Information), 상향링크 데이터, 임의의 접속 신호를 운반하는 시간-주파수 자원들의 세트를 의미한다. 이하에서 사용자기기가 PUCCH/PUSCH/PRACH를 전송/수신한다는 표현은, 각각, PUCCH/PUSCH/PRACH 상에서 혹은 통해서 상향링크 제어정보/상향링크 데이터/임의의 접속 신호를 전송/수신한다는 것과 동등한 의미로 사용된다. 또한, BS가 PBCH/PDCCH/PDSCH를 전송/수신한다는 표현은, 각각, PBCH/PDCCH/PDSCH 상에서 혹은 통해서 브로드캐스트 정보/하향링크 제어정보/하향링크 데이터를 전송한다는 것과 동일한 의미로 사용된다.

- [76] 본 명세에서 PUCCH/PUSCH/PDSCH의 전송 또는 수신을 위해 BS에 의해 UE에게 스케줄링 혹은 설정된 무선 자원(예, 시간-주파수 자원)은 PUCCH/PUSCH/PDSCH 자원으로 칭해지기도 한다.
- [77] 통신 장치는 동기 신호 블록(synchronization signal block, SSB), DMRS, CSI-RS, PBCH, PDCCH, PDSCH, PUSCH, 및/또는 PUCCH를 셀 상에서 무선 신호들의 형태로 수신하므로, 특정 물리 채널 혹은 특정 물리 신호만을 포함하는 무선 신호들만 선별해서 RF 수신기를 통해 수신하거나 특정 물리 채널 혹은 물리 신호만을 배제한 무선 신호들만 선별해서 RF 수신기를 통해 수신하지는 못한다. 실제 동작에서, 통신 장치는 RF 수신기를 통해 셀 상에서 일단 무선 신호들을 수신하며 RF 대역 신호들인 상기 무선 신호들을 기저대역(baseband) 신호들로 변환(convert)하고, 하나 이상의 프로세서를 이용하여 상기 기저대역 신호들 내 물리 신호 및/또는 물리 채널을 디코딩한다. 따라서, 본 명세의 몇몇 구현들에서, 물리 신호 및/또는 물리 채널을 수신하지 않는다는 것은 실제로는 통신 장치가 아예 해당 물리 신호 및/또는 물리 채널을 포함하는 무선 신호들을 수신하지 않는다는 것이 아니라 상기 무선 신호들로부터 상기 물리 신호 및/또는 물리 채널의 복원을 시도하지 않는 것, 예를 들어, 상기 물리 신호 및/또는 상기 물리 채널의 디코딩을 시도하지 않는 것을 의미할 수 있다.
- [78] 더욱 많은 통신 기기들이 더욱 큰 통신 용량을 요구하게 됨에 따라 기존의 무선 접속 기술(radio access technology, RAT)에 비해 향상된 모바일 브로드밴드 통신에 대한 필요성이 대두되고 있다. 또한 다수의 기기 및 사물들을 연결하여 언제 어디서나 다양한 서비스를 제공하는 매시브(massive) MTC 역시 차세대 통신에서 고려될 주요 이슈 중 하나이다. 아울러 신뢰도(reliability) 및 레이턴시(latency)에 민감한 서비스/UE를 고려한 통신 시스템 디자인이 논의되고 있다. 이와 같이 진보된 모바일 브로드밴드 통신, 매시브 MTC, URLLC(Ultra-Reliable and Low Latency Communication) 등을 고려한 차세대 RAT의 도입이 논의되고 있다. 현재 3GPP에서는 EPC 이후의 차세대 이동 통신 시스템에 대한 스테디를 진행 중에 있다. 본 명세에서는 편의상 해당 기술을 새 RAT (new RAT, NR) 혹은 5G RAT라고 칭하며, NR을 사용 혹은 지원하는 시스템을 NR 시스템이라 칭한다.
- [79] 도 1은 본 명세의 구현들이 적용되는 통신 시스템 1의 예를 도시한 것이다. 도 1을 참조하면, 본 명세에 적용되는 통신 시스템(1)은 무선 기기, BS 및 네트워크를 포함한다. 여기서, 무선 기기는 무선 접속 기술(예, 5G NR(New RAT), LTE(예, E-UTRA))를 이용하여 통신을 수행하는 기기를 의미하며, 통신/무선/5G 기기로 지칭될 수 있다. 이로 제한되는 것은 아니지만, 무선 기기는 로봇(100a), 차량(100b-1, 100b-2), XR(eXtended Reality) 기기(100c), 휴대 기기(Hand-held device)(100d), 가전(100e), IoT(Internet of Thing) 기기(100f), AI기기/서버(400)를 포함할 수 있다. 예를 들어, 차량은 무선 통신 기능이 구비된 차량, 자율 주행 차량, 차량간 통신을 수행할 수 있는 차량 등을 포함할 수 있다. 여기서, 차량은 UAV(Unmanned Aerial Vehicle)(예, 드론)를 포함할 수 있다. XR 기기는

AR(Augmented Reality)/VR(Virtual Reality)/MR(Mixed Reality) 기기를 포함하며, HMD(Head-Mounted Device), 차량에 구비된 HUD(Head-Up Display), 텔레비전, 스마트폰, 컴퓨터, 웨어러블 디바이스, 가전 기기, 디지털 사인리지(signage), 차량, 로봇 등의 형태로 구현될 수 있다. 휴대 기기는 스마트폰, 스마트패드, 웨어러블 기기(예, 스마트워치, 스마트글래스), 컴퓨터(예, 노트북 등) 등을 포함할 수 있다. 가전은 TV, 냉장고, 세탁기 등을 포함할 수 있다. IoT 기기는 센서, 스마트미터 등을 포함할 수 있다. 예를 들어, BS, 네트워크는 무선 기기로도 구현될 수 있으며, 특정 무선 기기는 다른 무선 기기에게 BS/네트워크 노드로 동작할 수도 있다.

- [80] 무선 기기(100a~100f)는 BS(200)을 통해 네트워크(300)와 연결될 수 있다. 무선 기기(100a~100f)에는 AI(Artificial Intelligence) 기술이 적용될 수 있으며, 무선 기기(100a~100f)는 네트워크(300)를 통해 AI 서버(400)와 연결될 수 있다. 네트워크(300)는 3G 네트워크, 4G(예, LTE) 네트워크 또는 5G(예, NR) 네트워크 등을 이용하여 구성될 수 있다. 무선 기기(100a~100f)는 BS(200)/네트워크(300)를 통해 서로 통신할 수도 있지만, BS/네트워크를 통하지 않고 직접 통신(e.g. 사이드링크 통신(sidelink communication))할 수도 있다. 예를 들어, 차량들(100b-1, 100b-2)은 직접 통신(e.g. V2V(Vehicle to Vehicle)/V2X(Vehicle to everything) communication)을 할 수 있다. 또한, IoT 기기(예, 센서)는 다른 IoT 기기(예, 센서) 또는 다른 무선 기기(100a~100f)와 직접 통신을 할 수 있다.
- [81] 무선 기기(100a~100f)/BS(200)-BS(200)/무선 기기(100a~100f) 간에는 무선 통신/연결(150a, 150b)이 이뤄질 수 있다. 여기서, 무선 통신/연결은 상향/하향링크 통신(150a)과 사이드링크 통신(150b)(또는, D2D 통신)은 다양한 무선 접속 기술(예, 5G NR)을 통해 이뤄질 수 있다. 무선 통신/연결(150a, 150b)을 통해 무선 기기와 BS/무선 기기는 서로 무선 신호를 전송/수신할 수 있다. 이를 위해, 본 명세의 다양한 제안들에 기반하여, 무선 신호의 전송/수신을 위한 다양한 설정 정보 설정 과정, 다양한 신호 처리 과정(예, 채널 인코딩/디코딩, 변조(modulation)/복조(demodulation), 자원 매핑/디매핑 등), 자원 할당 과정 등 중 적어도 일부가 수행될 수 있다.
- [82] 도 2는 본 명세에 따른 방법을 수행할 수 있는 통신 기기들의 예를 도시한 블록도이다. 도 2를 참조하면, 제1 무선 기기(100)와 제2 무선 기기(200)는 다양한 무선 접속 기술(예, LTE, NR)을 통해 무선 신호를 전송 및/또는 수신할 수 있다. 여기서, {제1 무선 기기(100), 제2 무선 기기(200)}은 도 1의 {무선 기기(100x), BS(200)} 및/또는 {무선 기기(100x), 무선 기기(100x)}에 대응할 수 있다.
- [83] 제1 무선 기기(100)는 하나 이상의 프로세서(102) 및 하나 이상의 메모리(104)를 포함하며, 추가적으로 하나 이상의 송수신기(106) 및/또는 하나 이상의 안테나(108)를 더 포함할 수 있다. 프로세서(102)는 메모리(104) 및/또는 송수신기(106)를 제어하며, 아래에서 설명/제안되는 기능, 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 예를 들어, 프로세서(102)는 메모리(104) 내의 정보를 처리하여

제1 정보/신호를 생성한 뒤, 송수신기(106)을 통해 제1 정보/신호를 포함하는 무선 신호를 전송할 수 있다. 또한, 프로세서(102)는 송수신기(106)를 통해 제2 정보/신호를 포함하는 무선 신호를 수신한 뒤, 제2 정보/신호의 신호 처리로부터 얻은 정보를 메모리(104)에 저장할 수 있다. 메모리(104)는 프로세서(102)와 연결될 수 있고, 프로세서(102)의 동작과 관련한 다양한 정보를 저장할 수 있다. 예를 들어, 메모리(104)는 프로세서(102)에 의해 제어되는 프로세스들 중 일부 또는 전부를 수행하거나, 아래에서 설명/제안한 절차 및/또는 방법들을 수행하기 위한 명령들을 포함하는 소프트웨어 코드를 저장할 수 있다. 여기서, 프로세서(102)와 메모리(104)는 무선 통신 기술(예, LTE, NR)을 구현하도록 설계된 통신 모듈/회로/칩의 일부일 수 있다. 송수신기(106)는 프로세서(102)와 연결될 수 있고, 하나 이상의 안테나(108)를 통해 무선 신호를 전송 및/또는 수신할 수 있다. 송수신기(106)는 전송기 및/또는 수신기를 포함할 수 있다. 송수신기(106)는 RF(Radio Frequency) 유닛과 혼용될 수 있다. 본 명세에서 무선 기기는 통신 모듈/회로/칩을 의미할 수도 있다.

[84] 제2 무선 기기(200)는 하나 이상의 프로세서(202), 하나 이상의 메모리(204)를 포함하며, 추가적으로 하나 이상의 송수신기(206) 및/또는 하나 이상의 안테나(208)를 더 포함할 수 있다. 프로세서(202)는 메모리(204) 및/또는 송수신기(206)를 제어하며, 아래에서 설명/제안한 기능, 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 예를 들어, 프로세서(202)는 메모리(204) 내의 정보를 처리하여 제3 정보/신호를 생성한 뒤, 송수신기(206)를 통해 제3 정보/신호를 포함하는 무선 신호를 전송할 수 있다. 또한, 프로세서(202)는 송수신기(206)를 통해 제4 정보/신호를 포함하는 무선 신호를 수신한 뒤, 제4 정보/신호의 신호 처리로부터 얻은 정보를 메모리(204)에 저장할 수 있다. 메모리(204)는 프로세서(202)와 연결될 수 있고, 프로세서(202)의 동작과 관련한 다양한 정보를 저장할 수 있다. 예를 들어, 메모리(204)는 프로세서(202)에 의해 제어되는 프로세스들 중 일부 또는 전부를 수행하거나, 아래에서 설명/제안한 절차 및/또는 방법들을 수행하기 위한 명령들을 포함하는 소프트웨어 코드를 저장할 수 있다. 여기서, 프로세서(202)와 메모리(204)는 무선 통신 기술(예, LTE, NR)을 구현하도록 설계된 통신 모듈/회로/칩의 일부일 수 있다. 송수신기(206)는 프로세서(202)와 연결될 수 있고, 하나 이상의 안테나(208)를 통해 무선 신호를 전송 및/또는 수신할 수 있다. 송수신기(206)는 전송기 및/또는 수신기를 포함할 수 있다. 송수신기(206)는 RF 유닛과 혼용될 수 있다. 본 명세에서 무선 기기는 통신 모듈/회로/칩을 의미할 수도 있다.

[85] 본 명세의 무선 기기(100, 200)에서 구현되는 무선 통신 기술은 LTE, NR 및 6G 뿐만 아니라 저전력 통신을 위한 Narrowband Internet of Things를 포함할 수 있다. 이때, 예를 들어 NB-IoT 기술은 LPWAN(Low Power Wide Area Network) 기술의 일례일 수 있고, LTE Cat NB1 및/또는 LTE Cat NB2 등의 규격으로 구현될 수 있으며, 상술한 명칭에 한정되는 것은 아니다. 추가적으로 또는 대체적으로, 본 명세의 무선 기기(XXX, YYY)에서 구현되는 무선 통신 기술은 LTE-M 기술을 기반

으로 통신을 수행할 수 있다. 이때, 일 예로, LTE-M 기술은 LPWAN 기술의 일례일 수 있고, eMTC(enhanced Machine Type Communication) 등의 다양한 명칭으로 불릴 수 있다. 예를 들어, LTE-M 기술은 1) LTE CAT 0, 2) LTE Cat M1, 3) LTE Cat M2, 4) LTE non-BL(non-Bandwidth Limited), 5) LTE-MTC, 6) LTE Machine Type Communication, 및/또는 7) LTE M 등의 다양한 규격 중 적어도 어느 하나로 구현될 수 있으며 상술한 명칭에 한정되는 것은 아니다. 추가적으로 또는 대체적으로, 본 명세의 무선 기기(XXX, YYY)에서 구현되는 무선 통신 기술은 저전력 통신을 고려한 지그비(ZigBee), 블루투스(Bluetooth) 및 저전력 광역 통신망(Low Power Wide Area Network, LPWAN) 중 적어도 어느 하나를 포함할 수 있으며, 상술한 명칭에 한정되는 것은 아니다. 일 예로 ZigBee 기술은 IEEE 802.15.4 등의 다양한 규격을 기반으로 소형/저-전력 디지털 통신에 관련된 PAN(personal area networks)을 생성할 수 있으며, 다양한 명칭으로 불릴 수 있다.

- [86] 이하, 무선 기기(100, 200)의 하드웨어 요소에 대해 보다 구체적으로 설명한다. 이로 제한되는 것은 아니지만, 하나 이상의 프로토콜 계층이 하나 이상의 프로세서(102, 202)에 의해 구현될 수 있다. 예를 들어, 하나 이상의 프로세서(102, 202)는 하나 이상의 계층(예, 물리(physical, PHY) 계층, 매체 접속 제어(media access control, MAC) 계층, 무선 링크 제어(radio link control, RLC) 계층, 패킷 데이터 수렴 프로토콜(packet data convergence protocol, PDCP) 계층, 무선 자원 제어(radio resource control, RRC) 계층, 서비스 데이터 적응 프로토콜(service data adaptation protocol, SDAP)와 같은 기능적 계층)을 구현할 수 있다. 하나 이상의 프로세서(102, 202)는 본 문서에 개시된 기능, 절차, 제안 및/또는 방법에 따라 하나 이상의 프로토콜 데이터 유닛(protocol data unit, PDU) 및/또는 하나 이상의 서비스 데이터 유닛(service data unit, SDU)을 생성할 수 있다. 하나 이상의 프로세서(102, 202)는 본 문서에 개시된 기능, 절차, 제안 및/또는 방법에 따라 메시지, 제어정보, 데이터 또는 정보를 생성할 수 있다. 하나 이상의 프로세서(102, 202)는 본 문서에 개시된 기능, 절차, 제안 및/또는 방법에 따라 PDU, SDU, 메시지, 제어정보, 데이터 또는 정보를 포함하는 신호(예, 기저대역(baseband) 신호)을 생성하여, 하나 이상의 송수신기(106, 206)에게 제공할 수 있다. 하나 이상의 프로세서(102, 202)는 하나 이상의 송수신기(106, 206)로부터 신호(예, 기저대역 신호)를 수신할 수 있고, 본 문서에 개시된 기능, 절차, 제안 및/또는 방법에 따라 PDU, SDU, 메시지, 제어정보, 데이터 또는 정보를 획득할 수 있다.

- [87] 하나 이상의 프로세서(102, 202)는 컨트롤러, 마이크로 컨트롤러, 마이크로 프로세서 또는 마이크로 컴퓨터로 지칭될 수 있다. 하나 이상의 프로세서(102, 202)는 하드웨어, 펌웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다. 일 예로, 하나 이상의 ASIC(Application Specific Integrated Circuit), 하나 이상의 DSP(Digital Signal Processor), 하나 이상의 DSPD(Digital Signal Processing Device), 하나 이상의 PLD(Programmable Logic Device) 또는 하나 이상의 FPGA(Field Programmable Gate Arrays)가 하나 이상의 프로세서(102, 202)에 포함될 수 있다.

본 문서에 개시된 기능, 절차, 제안 및/또는 방법들은 펌웨어 또는 소프트웨어를 사용하여 구현될 수 있고, 펌웨어 또는 소프트웨어는 모듈, 절차, 기능 등을 포함하도록 구현될 수 있다. 본 문서에 개시된 기능, 절차, 제안 및/또는 방법을 수행하도록 설정된 펌웨어 또는 소프트웨어는 하나 이상의 프로세서(102, 202)에 포함되거나, 하나 이상의 메모리(104, 204)에 저장되어 하나 이상의 프로세서(102, 202)에 의해 구동될 수 있다. 본 문서에 개시된 기능, 절차, 제안 및 또는 방법들은 코드, 명령어 및/또는 명령어의 세트 형태로 펌웨어 또는 소프트웨어를 사용하여 구현될 수 있다.

- [88] 하나 이상의 메모리(104, 204)는 하나 이상의 프로세서(102, 202)와 연결될 수 있고, 다양한 형태의 데이터, 신호, 메시지, 정보, 프로그램, 코드, 지시 및/또는 명령을 저장할 수 있다. 하나 이상의 메모리(104, 204)는 ROM, RAM, EPROM, 플래시 메모리, 하드 드라이브, 레지스터, 캐쉬 메모리, 컴퓨터 판독 저장 매체 및/또는 이들의 조합으로 구성될 수 있다. 하나 이상의 메모리(104, 204)는 하나 이상의 프로세서(102, 202)의 내부 및/또는 외부에 위치할 수 있다. 또한, 하나 이상의 메모리(104, 204)는 유선 또는 무선 연결과 같은 다양한 기술을 통해 하나 이상의 프로세서(102, 202)와 연결될 수 있다.
- [89] 하나 이상의 송수신기(106, 206)는 하나 이상의 다른 장치에게 본 문서의 방법들 및/또는 동작 순서도 등에서 언급되는 사용자 데이터, 제어 정보, 무선 신호/채널 등을 전송할 수 있다. 하나 이상의 송수신기(106, 206)는 하나 이상의 다른 장치로부터 본 문서에 개시된 기능, 절차, 제안, 방법 및/또는 동작 순서도 등에서 언급되는 사용자 데이터, 제어 정보, 무선 신호/채널 등을 수신할 수 있다. 예를 들어, 하나 이상의 송수신기(106, 206)는 하나 이상의 프로세서(102, 202)와 연결될 수 있고, 무선 신호를 전송 및/또는 수신할 수 있다. 예를 들어, 하나 이상의 프로세서(102, 202)는 하나 이상의 송수신기(106, 206)가 하나 이상의 다른 장치에게 사용자 데이터, 제어 정보 또는 무선 신호를 전송하도록 제어할 수 있다. 또한, 하나 이상의 프로세서(102, 202)는 하나 이상의 송수신기(106, 206)가 하나 이상의 다른 장치로부터 사용자 데이터, 제어 정보 또는 무선 신호를 수신하도록 제어할 수 있다. 또한, 하나 이상의 송수신기(106, 206)는 하나 이상의 안테나(108, 208)와 연결될 수 있고, 하나 이상의 송수신기(106, 206)는 하나 이상의 안테나(108, 208)를 통해 본 문서에 개시된 기능, 절차, 제안, 방법 및/또는 동작 순서도 등에서 언급되는 사용자 데이터, 제어 정보, 무선 신호/채널 등을 전송 및/또는 수신하도록 설정될 수 있다. 본 문서에서, 하나 이상의 안테나는 복수의 물리 안테나이거나, 복수의 논리 안테나(예, 안테나 포트)일 수 있다. 하나 이상의 송수신기(106, 206)는 수신된 사용자 데이터, 제어 정보, 무선 신호/채널 등을 하나 이상의 프로세서(102, 202)를 이용하여 처리하기 위해, 수신된 무선 신호/채널 등을 RF 대역 신호에서 기저대역(baseband) 신호로 변환(convert)할 수 있다. 하나 이상의 송수신기(106, 206)는 하나 이상의 프로세서(102, 202)를 이용하여 처리된 사용자 데이터, 제어 정보, 무선 신호/채널 등을 기저대역 신호에서 RF 대역 신호로 변환

할 수 있다. 이를 위하여, 하나 이상의 송수신기(106, 206)는 (아날로그) 오실레이터 및/또는 필터를 포함할 수 있다.

- [90] 도 3은 본 명세의 구현(들)을 수행할 수 있는 무선 기기의 다른 예를 도시한 것이다. 도 3을 참조하면, 무선 기기(100, 200)는 도 2의 무선 기기(100, 200)에 대응하며, 다양한 요소(element), 구성(component), 유닛/부(unit), 및/또는 모듈(module)로 구성될 수 있다. 예를 들어, 무선 기기(100, 200)는 통신부(110), 제어부(120), 메모리부(130) 및 추가 구성(additional component)(140)을 포함할 수 있다. 통신부는 통신 회로(112) 및 송수신기(들)(114)을 포함할 수 있다. 예를 들어, 통신 회로(112)는 도 2의 하나 이상의 프로세서(102, 202) 및/또는 하나 이상의 메모리(104, 204)를 포함할 수 있다. 예를 들어, 송수신기(들)(114)는 도 2의 하나 이상의 송수신기(106, 206) 및/또는 하나 이상의 안테나(108, 208)를 포함할 수 있다. 제어부(120)는 통신부(110), 메모리부(130) 및 추가 구성(140)과 전기적으로 연결되며 무선 기기의 제반 동작을 제어한다. 예를 들어, 제어부(120)는 메모리부(130)에 저장된 프로그램/코드/명령/정보에 기반하여 무선 기기의 전기적/기계적 동작을 제어할 수 있다. 또한, 제어부(120)는 메모리부(130)에 저장된 정보를 통신부(110)을 통해 외부(예, 다른 통신 기기)로 무선/유선 인터페이스를 통해 전송하거나, 통신부(110)를 통해 외부(예, 다른 통신 기기)로부터 무선/유선 인터페이스를 통해 수신된 정보를 메모리부(130)에 저장할 수 있다.

- [91] 추가 구성(140)은 무선 기기의 종류에 따라 다양하게 구성될 수 있다. 예를 들어, 추가 구성(140)은 전력 유닛/배터리, 입출력부(I/O unit), 구동부(driving unit) 및 컴퓨팅부(computing unit) 중 적어도 하나를 포함할 수 있다. 이로 제한되는 것은 아니지만, 무선 기기는 로봇(도 1, 100a), 차량(도 1, 100b-1, 100b-2), XR 기기(도 1, 100c), 휴대 기기(도 1, 100d), 가전(도 1, 100e), IoT 기기(도 1, 100f), 디지털 방송용 UE, 홀로그램 기기, 공공 안전 기기, MTC 기기, 의료 장치, 핀테크 기기(또는 금융 기기), 보안 기기, 기후/환경 기기, AI 서버/기기(도 1, 400), BS(도 1, 200), 네트워크 노드 등의 형태로 구현될 수 있다. 무선 기기는 사용-예/서비스에 따라 이동 가능하거나 고정된 장소에서 사용될 수 있다.

- [92] 도 3에서 무선 기기(100, 200) 내의 다양한 요소(element), 구성(component), 유닛/부, 및/또는 모듈은 전체가 유선 인터페이스를 통해 상호 연결되거나, 적어도 일부가 통신부(110)를 통해 무선으로 연결될 수 있다. 예를 들어, 무선 기기(100, 200) 내에서 제어부(120)와 통신부(110)는 유선으로 연결되며, 제어부(120)와 제1 유닛(예, 130, 140)은 통신부(110)를 통해 무선으로 연결될 수 있다. 또한, 무선 기기(100, 200) 내의 각 요소, 구성, 유닛/부, 및/또는 모듈은 하나 이상의 요소를 더 포함할 수 있다. 예를 들어, 제어부(120)는 하나 이상의 프로세서 세트(프로세서(Application processor), ECU(Electronic Control Unit), 그래픽 처리 프로세서, 메모리 제어 프로세서 등의 세트)로 구성될 수 있다. 다른 예로, 메모리부(130)는 RAM(Random Access Memory), DRAM(Dynamic RAM), ROM(Read Only

Memory), 플래시 메모리(flash memory), 휘발성 메모리(volatile memory), 비-휘발성 메모리(non-volatile memory) 및/또는 이들의 조합으로 구성될 수 있다.

- [93] 본 명세에서, 적어도 하나의 메모리(예, 104 또는 204)는 지시들 또는 프로그램들을 저장할 수 있으며, 상기 지시들 또는 프로그램들은, 실행될 때, 상기 적어도 하나의 메모리에 작동가능하게(operably) 연결되는 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 실시예들 또는 구현들에 따른 동작들을 수행하도록 할 수 있다.
- [94] 본 명세에서, 컴퓨터 판독가능한(readable) (비휘발성) 저장(storage) 매체(medium)은 적어도 하나의 지시 또는 컴퓨터 프로그램을 저장할 수 있으며, 상기 적어도 하나의 지시 또는 컴퓨터 프로그램은 적어도 하나의 프로세서에 의해 실행될 때 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 실시예들 또는 구현들에 따른 동작들을 수행하도록 할 수 있다.
- [95] 본 명세에서, 프로세싱 기기(device) 또는 장치(apparatus)는 적어도 하나의 프로세서와 상기 적어도 하나의 프로세서에 연결 가능한 적어도 하나의 컴퓨터 메모리를 포함할 수 있다. 상기 적어도 하나의 컴퓨터 메모리는 지시들 또는 프로그램들을 저장할 수 있으며, 상기 지시들 또는 프로그램들은, 실행될 때, 상기 적어도 하나의 메모리에 작동가능하게(operably) 연결되는 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 실시예들 또는 구현들에 따른 동작들을 수행하도록 할 수 있다.
- [96] 본 명세에서, 컴퓨터 프로그램은 적어도 하나의 컴퓨터 판독가능한 (비휘발성) 저장 매체에 저장되며, 실행될 때, 본 명세의 몇몇 구현들에 따른 동작들을 수행하는 혹은 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하게 하는 프로그램 코드를 포함할 수 있다. 상기 컴퓨터 프로그램은 컴퓨터 프로그램 제품(product) 형태로 제공될 수 있다. 상기 컴퓨터 프로그램 제품은 적어도 하나의 컴퓨터 판독가능한 (비휘발성) 저장 매체를 포함할 수 있다.
- [97] 본 명세의 통신 기기는 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 후술하는 본 명세의 예(들)에 따른 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함한다.
- [98] 도 4는 3GPP 기반 무선 통신 시스템에서 이용가능한 프레임 구조의 예를 도시한 것이다.
- [99] 도 4의 프레임의 구조는 예시에 불과하고, 프레임에서 서브프레임의 수, 슬롯의 수, 심볼의 수는 다양하게 변경될 수 있다. NR 시스템에서는 하나의 UE에게 집계(aggregate)되는 복수의 셀들간에 OFDM 뉴머롤로지(numerology)(예, 부반송파 간격(subcarrier spacing, SCS)가 상이하게 설정될 수 있다. 이에 따라, 동일한 개수의 심볼로 구성된 시간 자원(예, 서브프레임, 슬롯 또는 전송 시간 간격(transmission time interval, TTI))의 (절대 시간) 기간(duration)은 집계된 셀들간에 상이하게 설정될 수 있다. 여기서, 심볼은 OFDM 심볼 (혹은, 순환 프리픽스 - 직

교 주파수 분할 다중화(cyclic prefix - orthogonal frequency division multiplexing, CP-OFDM) 심볼, SC-FDMA 심볼 (혹은, 이산 푸리에 변환-확산-OFDM(discrete Fourier transform-spread-OFDM, DFT-s-OFDM) 심볼)을 포함할 수 있다. 본 명세에서 심볼, OFDM-기반 심볼, OFDM 심볼, CP-OFDM 심볼 및 DFT-s-OFDM 심볼은 서로 대체될 수 있다.

- [100] 도 4를 참조하면, NR 시스템에서 상향링크 및 하향링크 전송들은 프레임들로 조직화(organize)된다. 각 프레임은 $T_f = (\Delta f_{\max} * N_f / 100) * T_c = 10 \text{ ms}$ 기간(duration)을 가지며, 각각 5ms의 기간인 2개 하프-프레임(half-frame)들로 나뉜다. 여기서 NR용 기본 시간 단위(basic time unit)인 $T_c = 1/(\Delta f_{\max} * N_f)$ 이고, $\Delta f_{\max} = 480 * 10^3 \text{ Hz}$ 이며, $N_f = 4096$ 이다. 참고로, LTE용 기본 시간 단위인 $T_s = 1/(\Delta f_{\text{ref}} * N_{f,\text{ref}})$ 이고, $\Delta f_{\text{ref}} = 15 * 10^3 \text{ Hz}$ 이며, $N_{f,\text{ref}} = 2048$ 이다. T_c 와 T_f 는 상수 $\kappa = T_c / T_f = 64$ 의 관계를 가진다. 각 하프-프레임은 5개의 서브프레임들로 구성되며, 단일 서브프레임(subframe, SF)의 기간 T_{sf} 는 1ms이다. 서브프레임들은 슬롯들로 더 나뉘고, 서브프레임 내 슬롯의 개수는 부반송파 간격에 의존한다. 각 슬롯은 순환 프리픽스를 기초로 14개 혹은 12개 OFDM 심볼들로 구성된다. 정규(normal) 순환 프리픽스(cyclic prefix, CP)에는 각 슬롯은 14개 OFDM 심볼들로 구성되며, 확장(extended) CP의 경우에는 각 슬롯은 12개 OFDM 심볼들로 구성된다. 상기 뉴머롤로지(numerology)는 지수적으로(exponentially) 스케일가능한 부반송파 간격 $\Delta f = 2^u * 15 \text{ kHz}$ 에 의존한다. 다음 표는 정규 CP에 대한 부반송파 간격 $\Delta f = 2^u * 15 \text{ kHz}$ 에 따른 슬롯별 OFDM 심볼들의 개수($N_{\text{slot}}^{\text{slot}}$), 프레임별 슬롯의 개수($N_{\text{slot}}^{\text{frame,u}}$) 및 서브프레임별 슬롯의 개수($N_{\text{slot}}^{\text{subframe,u}}$)를 나타낸 것이다.

- [101] [표1]

u	$N_{\text{slot}}^{\text{slot}}$	$N_{\text{slot}}^{\text{frame,u}}$	$N_{\text{slot}}^{\text{subframe,u}}$
0	14	10	1
1	14	20	2
2	14	40	4
3	14	80	8
4	14	160	16
5	14	320	32
6	14	640	64

- [102] 다음 표는 확장 CP에 대한 부반송파 간격 $\Delta f = 2^u * 15 \text{ kHz}$ 에 따른 슬롯 당 OFDM 심볼들의 개수, 프레임당 슬롯의 개수 및 서브프레임당 슬롯의 개수를 나타낸 것이다.

- [103] [표2]

u	$N_{\text{slot}}^{\text{slot}}$	$N_{\text{slot}}^{\text{frame,u}}$	$N_{\text{slot}}^{\text{subframe,u}}$
2	12	40	4

- [104] 부반송파 간격 설정 u 에 대해, 슬롯들은 서브프레임 내에서 증가 순으로 $n_s^u \in \{0, \dots, n_{\text{slot}}^{\text{subframe},u} - 1\}$ 로 그리고 프레임 내에서 증가 순으로 $n_{s,f}^u \in \{0, \dots, n_{\text{slot}}^{\text{frame},u} - 1\}$ 로 번호 매겨진다.
- [105] 슬롯은 시간 도메인에서 복수(예, 14개 또는 12개)의 심볼들을 포함한다. 각 뉴머러러지(예, 부반송파 간격) 및 반송파에 대해, 상위 계층 시그널링(예, 무선 자원 제어(radio resource control, RRC) 시그널링)에 의해 지시되는 공통 자원 블록(common resource block, CRB) $N_{\text{grid}}^{\text{start},u}$ 에서 시작하는, $N_{\text{grid},x}^{\text{size},u} * N_{\text{sc}}^{\text{RB}}$ 개 부반송파들과 $N_{\text{symb}}^{\text{subframe},u}$ 개 OFDM 심볼들의 자원 격자(grid)가 정의된다. 여기서 $N_{\text{grid},x}^{\text{size},u}$ 은 자원 격자 내 자원 블록(resource block, RB)들의 개수이고, 밀침자 x 는 하향링크에 대해서는 DL이고 상향링크에 대해서는 UL이다. $N_{\text{sc}}^{\text{RB}}$ 는 RB당 부반송파의 개수이며, 3GPP 기반 무선 통신 시스템에서 $N_{\text{sc}}^{\text{RB}}$ 는 통상 12이다. 주어진 안테나 포트 p , 부반송파 간격 설정(configuration) u 및 전송 방향(DL 또는 UL)에 대해 하나의 자원 격자가 있다. 부반송파 간격 설정 u 에 대한 반송파 대역폭 $N_{\text{grid}}^{\text{size},u}$ 는 네트워크로부터의 상위 계층 파라미터(예, RRC 파라미터)에 의해 UE에게 주어진다. 안테나 포트 p 및 부반송파 간격 설정 u 에 대한 자원 격자 내 각각의 요소는 자원 요소(resource element, RE)로 칭해지며, 각 자원 요소에는 하나의 복소 심볼이 매핑될 수 있다. 자원 격자 내 각 자원 요소는 주파수 도메인 내 인덱스 k 및 시간 도메인에서 참조 포인트에 대해 상대적으로 심볼 위치를 표시하는 인덱스 l 에 의해 고유하게 식별된다. NR 시스템에서 RB는 주파수 도메인에서 12개의 연속한(consecutive) 부반송파에 의해 정의된다. NR 시스템에서 RB들은 공통 자원 블록(CRB)들과 물리 자원 블록(physical resource block, PRB)들로 분류될 수 있다. CRB들은 부반송파 간격 설정 u 에 대한 주파수 도메인에서 위쪽으로(upwards) 0부터 넘버링된다. 부반송파 간격 설정 u 에 대한 CRB 0의 부반송파 0의 중심은 자원 블록 격자들을 위한 공통 참조 포인트인 '포인트 A'와 일치한다. 부반송파 간격 설정 u 에 대한 PRB들은 대역폭 파트(bandwidth part, BWP) 내에서 정의되고, 0부터 $N_{\text{BWP},i}^{\text{size},u} - 1$ 까지 넘버링되며, 여기서 i 는 상기 대역폭 파트의 번호이다. 공통 자원 블록 n_{CRB}^u 와 대역폭 파트 i 내 물리 자원 블록 n_{PRB} 간 관계는 다음과 같다: $n_{\text{PRB}}^u = n_{\text{CRB}}^u + N_{\text{BWP},i}^{\text{start},u}$, 여기서 $N_{\text{BWP},i}^{\text{start},u}$ 는 상기 대역폭 파트가 CRB 0에 대해 상대적으로 시작하는 공통 자원 블록이다. BWP는 주파수 도메인에서 복수의 연속한 RB를 포함한다. 예를 들어, BWP는 주어진 반송파 상의 BWP i 내 주어진 뉴머러러지 u_i 에 대해 정의된 연속(contiguous) CRB들의 서브셋이다. 반송파는 최대 N 개(예, 5개)의 BWP를 포함할 수 있다. UE는 주어진 컴포넌트 반송파 상에서 하나 이상의 BWP를 갖도록 설정될 수 있다. 데이터 통신은 활성화된 BWP를 통해서 수행되며, UE에게 설정된 BWP들 중 기결정된 개수(예, 1개)의 BWP만이 해당 반송파 상에서 활성화될 수 있다.

- [106] 반송파 집성이 설정된 UE는 하나 이상의 셀들을 사용하도록 설정될 수 있다. UE가 다수의 서빙 셀들을 갖도록 설정된 경우, 상기 UE는 하나 또는 복수의 셀 그룹들을 갖도록 설정될 수 있다. UE는 상이한 BS들과 연관된 복수의 셀 그룹들을 갖도록 설정될 수도 있다. 혹은 UE는 단일 BS와 연관된 복수의 셀 그룹들을 갖도록 설정될 수 있다. UE의 각 셀 그룹은 하나 이상의 서빙 셀들로 구성되며, 각 셀 그룹은 PUCCH 자원들이 설정된 단일 PUCCH 셀을 포함한다. 상기 PUCCH 셀은 Pcell 혹은 해당 셀 그룹의 Scell들 중 PUCCH 셀로서 설정된 Scell일 수 있다. UE의 각 서빙 셀은 UE의 셀 그룹들 중 하나에 속하며, 다수의 셀 그룹에 속하지 않는다.
- [107] 도 5는 수송 블록(transport block, TB)에 대한 전송단 측에서의 처리 과정을 예시한 것이다.
- [108] 무선 신호가 무선 채널에서 겪는 오류를 수신단이 정정할 수 있도록 하기 위해서 전송단은 보내는 정보를 오류정정부호(forward error correction code)를 사용하여 부호화(coding)를 한 후 전송하게 된다. 수신단에서는 수신신호를 복조(demodulation)한 후 오류정정부호의 디코딩(decoding) 과정을 거친 후 전송 정보를 복원하게 된다. 이러한 디코딩 과정에서, 무선 채널에 의해서 생긴 수신신호상의 오류를 정정하게 된다.
- [109] 데이터가 DL/UL 셀별로 매 TTI마다 최대 2개 수송 블록의 행태로 코딩 블록에 도달한다. 다음의 코딩 단계들이 DL/UL 셀의 각 수송 블록에 대해 적용될 수 있다:
- [110] - 수송 블록에 순환 리던던시 체크(cyclic redundancy check, CRC) 부가(add);
 - [111] - 코드 블록 분할(segmentation) 및 코드 블록 CRC 부착(attachment);
 - [112] - 채널 코딩;
 - [113] - 레이트 매칭;
 - [114] - 코드 블록 연결(concatenation).
- [115] 실제 통신 시스템에서는 실제 구현의 편리함을 위하여 일정 크기 이상의 수송 블록의 경우 여러 개의 작은 데이터 블록으로 나누어 인코딩을 수행하게 된다. 나누어진 작은 데이터 블록을 코드 블록이라 부른다. 코드 블록은 일반적으로 같은 크기를 갖게 되지만, 채널 인코더의 내부 인터리버의 크기 제한 때문에 여러 개의 코드 블록들 중 하나의 코드 블록은 다른 크기를 가질 수도 있다. 정해진 인터리버 크기의 코드 블록 단위로 오류정정부호화 과정을 거친 후 무선 채널로 전송 시 발생하는 버스트(burst) 오류의 영향을 줄이기 위해 인터리빙이 수행된다. 그리고, 실제 무선 자원에 매핑되어 전송된다. 실제 전송시 사용되는 무선 자원의 양이 일정하기 때문에 이에 맞추기 위해서는 인코딩된 코드 블록에 대하여 레이트 매칭이 수행되어야 한다. 일반적으로 레이트 매칭은 평처링이나 반복(repetition)으로 이루어진다. 예를 들어, 무선 자원의 양, 즉, 해당 무선 자원에 의해 전송될 수 있는 전송 비트 수가 M 이고, 코딩된 비트 시퀀스, 즉, 인코더의 출력 비트 수가 N 이라 하면, M 과 N 이 다를 경우, 상기 코딩된 비트 시퀀스의 길이

를 조절하여 M 과 맞추기 위한 레이트 매칭이 수행된다. $M > N$ 이면, 레이트 매칭된 시퀀스의 길이가 M 과 같아지도록, 코딩된 비트 시퀀스의 비트들 중 전부 혹은 일부가 반복된다. $M < N$ 이면, 레이트 매칭된 시퀀스의 길이가 M 과 같아지도록, 코딩된 비트 시퀀스의 비트들 중 일부가 평처리되며, 평처리된 비트는 전송에서 제외된다.

- [116] 즉, 무선 통신 시스템에서는 전송단이 특정 코드 레이트를 지니는 채널 코딩을 사용하여 전송할 데이터를 인코딩한 후, 평처리와 반복으로 이루어진 레이트 매칭 과정을 통해 전송할 데이터의 코드 레이트를 조절하게 된다.
- [117] 오류정정부호는 다양한 종류가 있지만, 오류정정부호에 따라 최적의 성능을 발휘할 수 있는 정보 블록의 크기들이 정해져 있다. 큰 정보 블록 길이들에서 높은 용량 정보 성능을 갖는 많은 코딩 방식들이 이용가능하지만, 이들 중 대다수가 넓은 범위의 정보 블록 길이들 및 코드 레이트들에 걸쳐 좋은 성능을 일정하게 보여주지는 못한다. 그러나, 터보 코드, 저밀도 패리티 체크(low density parity check, LDPC) 코드 및 폴라 코드는 넓은 범위의 코딩 레이트들 및 코드 길이들에서 기대되는(promising) BLER 성능을 보여주고 있다. eMBB, 매시브 IoT 및 URLLC와 같은 다양한 경우들에 대한 요구가 증가함에 따라 터보 코드들보다 더 강한 채널 코딩 효율성을 제공하는 코딩 방식에 대한 요구가 있다. 또한, 채널이 현재 수용할 수 있는 가입자의 최대 수 면에서의 증가, 즉, 용량 면에서의 증가도 요구되고 있다. 다양한 오류정정부호들 중에서 폴라 코드는, 기존 채널 코드들의 문제점을 해결할 수 있는 새로운 프레임워크를 제공하는 코드로서, Bikent 대학의 Arikan에 의해 발명되었다(참고: E. Arikan, "Channel Polarization: A Method for Constructing Capacity-Achieving Codes for Symmetric Binary-Input Memoryless Channels," in IEEE Transactions on Information Theory, vol. 55, no. 7, pp. 3051-3073, July 2009). 폴라 코드는 낮은 인코딩 및 디코딩 복잡도를 갖는, 수학적으로 증명된, 첫 용량-수용(capacity-achieving) 코드이다. 폴라 코드는 아무런 오류 흐름이 존재하지 않으면서 큰 정보 블록 길이들에서 터보 코드의 성능을 능가한다. 이하, 폴라 코드를 이용한 채널 코딩을 폴라 코딩이라고 칭한다.
- [118] 폴라 코드들은 주어진 이진 이산 무기억 채널(binary discrete memoryless channel)에서 채널 용량을 이룰(achieve) 수 코드로 알려져 있다. 이는 정보 블록 크기가 충분히 클 때만 이루어질 수 있다. 즉, 폴라 코드는 코드의 크기 N 을 무한히 크게 하면 채널 용량을 이룰 수 있는 코드이다. 폴라 코드들은 인코딩 및 디코딩의 복잡도가 적으며 성공적으로 디코딩될 수 있다. 폴라 코드는 선형 블록 오류 정정 코드의 일종이며, 회귀적인(recursive) 다수의 연결(concatenation)이 폴라 코드를 위한 기본 빌딩 블록이며, 코드 구성(code construction)을 위한 기초이다. 물리 채널들을 가상 채널들로 변환하는 채널의 물리적 변환이 일어나며, 이러한 변환은 회귀적인 다수의 연결을 기반으로 한다. 다수의 채널들이 곱해지고 누적되면, 상기 채널들의 대부분은 좋아지거나 아니면 나빠지게 되며, 폴라 코드 배후에 있는 이 아이디어는 좋은 채널들을 사용하는 것이다. 예를 들어, 좋은 채널

널들을 통해 레이트 1로 데이터를 보내고, 나쁜 채널들을 통해 레이트 0으로 보내는 것이다. 즉, 채널 양극화를 통해 채널들은 일반(normal) 상태에서부터 양극화(polarize)된 상태로 들어가게 된다.

[119] 도 6은 폴라 인코더를 위한 블록도의 예이다.

[120] 도 6(a)는 폴라 코드의 기본(base) 모듈을 나타낸 것으로, 특히 폴라 코딩을 위한 첫 번째 레벨 채널 컴바이닝을 예시한 도면이다. 도 6(a)에서 $\mathbf{W}_2$ 는 이진 이산 무 기억 채널(B-DMC), $\mathbf{W}$, 2개를 컴바이닝하여 얻어진 전체 등가(equivalent) 채널을 의미한다. 여기서, u_1, u_2 는 이진-입력 소스 비트들이며, y_1, y_2 는 출력 코딩된 비트(output coded bit)들이다. 채널 컴바이닝(channel combining)은 B-DMC 채널을 병렬적으로(parallel) 연결하는 과정이다.

[121] 도 6(b)은 상기 기본 모듈에 대한 기본 행렬 $\mathbf{F}$ 를 나타낸 것으로, 기본 행렬 $\mathbf{F}$ 로 이진-입력 소스 비트들 u_1, u_2 과 해당 출력 x_1, x_2 는 다음의 관계를 갖는다.

[122] [수식1]

$$\begin{bmatrix} u_1 & u_2 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix} = \begin{bmatrix} x_1 & x_2 \end{bmatrix}$$

[123] 채널 $\mathbf{W}_2$ 는 최고 레이트인 대칭 용량 $I(\mathbf{W})$ 를 이룰 수 있다. B-DMC $\mathbf{W}$ 에서 대칭 용량은 중요한 파라미터로서, 상기 대칭 용량은 레이트의 측정을 위해 사용되며, 신뢰할 수 있는 통신이 상기 채널 $\mathbf{W}$ 를 걸쳐 일어날 수 있는 최고 레이트이다. B-DMC는 다음과 같이 정의될 수 있다.

[124] [수식2]

$$I(\mathbf{W}) = \sum_{y \in Y} \sum_{x \in X} \frac{1}{2} W(y|x) \log \frac{w(y|x)}{\frac{1}{2} w(y|0) + \frac{1}{2} w(y|1)}$$

[125] 주어진 B-DMC $\mathbf{W}$ 의 N 개 독립(independent) 카피들로부터 N 개 이진 입력 채널들의 두 번째 세트를 합성(synthesize) 혹은 생성(create)하는 것이 가능하며, 상기 채널들은 속성(property)들 $\{\mathbf{W}_N^{(i)}: 1 \leq i \leq N\}$ 을 갖는다. N 이 커지면, 채널들의 일부는 1에 가까운 용량을 갖는 채널이 되고, 나머지는 0에 가까운 용량을 갖는 채널이 되는 경향이 있다. 이를 채널 양극화(polarization)라고 한다. 다시 말해 채널 양극화는 주어진 B-DMC $\mathbf{W}$ 의 N 개 독립 카피들을 사용하여 두 번째 세트의 N 개 채널들 $\{\mathbf{W}_N^{(i)}: 1 \leq i \leq N\}$ 을 생성하는 프로세스이며, 채널 양극화 효과는 N 이 커지면 모든 대칭 용량 항들(terms) $\{I(\mathbf{W}_N^{(i)})\}$ 이 인덱스들 i 의 사라지는(vanishing) 부분(fraction)을 제외하고 모두 0 또는 1이 되는 경향을 의미한다. 다시 말해, 폴라 코드들에서 채널 양극화 뒤에 있는 개념은 $I(\mathbf{W})$ 의 대칭적(symmetric) 용량을 갖는 채널(예, additive white Gaussian noise channel)의 N 개 카피(copy)들(즉, N 개 전송들)을 1 또는 0에 가까운(close) 용량의 극단적(extreme) 채널들로 변환(transform)하는 것이다. N 개의 채널들 중에서 $I(\mathbf{W})$ 부분(fraction)

은 완벽한(perfect) 채널들이 될 것이고 1-I(W) 부분은 완전히 잡음 채널들이 될 것이다. 그리고 나서 정보 비트들은 좋은 채널들을 통해서만 보내지고, 다른 채널들로의 입력들은 1 또는 0으로 프로즌된다. 채널 양극화의 양은 블록 길이와 함께 증가한다. 채널 양극화는 2가지 국면(phase)로 구성된다: 채널 컴바이닝 국면 및 채널 스플리팅 국면.

[126] 도 7은 채널 양극화를 위한 채널 컴바이닝과 채널 스플리팅의 개념을 예시한 것이다. 도 7에 예시된 바와 같이 원본 채널 $\mathbf{W}$ 의 N 개 카피들을 적절히 컴바이닝하여 벡터 채널 $\mathbf{W}_{\text{vec}}$ 을 만든 후 양극화된 새로운 채널들로 스플리팅하면, 충분히 큰 N 의 경우, 상기 양극화된 새로운 채널들은 각각 채널 용량 $C(\mathbf{W})=1$ 과 $C(\mathbf{W})=0$ 으로 구분된다. 이 경우, 채널 용량 $C(\mathbf{W})=1$ 인 채널을 통과하는 비트는 오류 없이 전송 가능하므로 채널 용량 $C(\mathbf{W})=1$ 인 채널로는 정보 비트를 전송하고, 채널 용량 $C(\mathbf{W})=0$ 인 채널을 통과하는 비트는 정보 전송이 불가능하므로 의미 없는 비트인 프로즌 비트를 전송하는 것이 좋다.

[127] 도 7(a)를 참조하면, 주어진 B-DMC $\mathbf{W}$ 의 카피들을 회귀적 방식으로 컴바이닝하여, $\mathbf{W}_N: X_N \rightarrow Y_N$ 에 의해 주어지는 벡터 채널 $\mathbf{W}_{\text{vec}}$ 이 출력될 수 있다. 여기서 $N=2^n$ 이며 n 은 0보다 크거나 같은 정수이다. 회귀(recursion)은 항상 0번째 레벨에서 시작하며, $\mathbf{W}_1 = \mathbf{W}$ 이다. $n=1$ 은 $\mathbf{W}_1$ 의 2개 독립 카피들이 함께 컴바이닝하는 첫 번째 레벨의 회귀를 의미한다. 상기 2개 카피들을 컴바이닝하면 채널 $\mathbf{W}_2: X_2 \rightarrow Y_2$ 이 얻어진다. 이 새로운 채널 $\mathbf{W}_2$ 의 전이 확률(transitional probability)은 다음 식에 의해 표현될 수 있다.

[128] [수식3]

$$W_2(y_1, y_2 | u_1, u_2) = W(y_1 | u_1 \oplus u_2) W(y_2 | u_2)$$

[129] 상기 채널 $\mathbf{W}_2$ 이 얻어지면, $\mathbf{W}_2$ 의 2개 카피들을 컴바이닝하여 채널 $\mathbf{W}_4$ 의 단일 카피가 얻어질 수 있다. 이러한 회귀는 다음 전이 확률을 갖는 $\mathbf{W}_4: X_4 \rightarrow Y_4$ 에 의해 표현될 수 있다.

[130] [수식4]

$$W_4(y_1^4 | u_1^4) = W_2(y_1^2 | u_1 \oplus u_2, u_3 \oplus u_4) W_2(y_3^2 | u_2, u_4)$$

[131] 도 7(b)에서 $\mathbf{G}_N$ 은 크기 N 인 생성기 행렬이다. 도 7(b)의 $\mathbf{G}_N$ 으로의 입력 $\mathbf{u}^N$ 과 출력 $\mathbf{x}^N$ 의 관계는 $\mathbf{x}^N = \mathbf{u}^N \mathbf{G}_N$ 로 표현될 수 있다. 여기서 $\mathbf{x}^N = \{x_1, \dots, x_N\}$, $\mathbf{u}^N = \{u_1, \dots, u_N\}$ 이다. N 개의 B-DMC들을 컴바이닝할 때, 각각의 B-DMC는 회귀적인 형태로 표현될 수 있다. 즉, $\mathbf{G}_N$ 은 다음 수학식으로 표현될 수 있다.

[132] [수식5]

$$\mathbf{G}_N = \mathbf{B}_N \mathbf{F}^{\otimes n}$$

- [133] 여기서 $\otimes$ 는 Kronecker 곱(product)이며, $N=2^n$, 모든 $n \geq 1$ 에 대해 $\mathbf{F}^{\otimes n} = \mathbf{F} \otimes \mathbf{F}^{\otimes (n-1)}$ 이고, $\mathbf{F}^{\otimes 0} = 1$ 이다. $\mathbf{B}_N$ 은 비트-리버설로서 알려진 퍼뮤테이션 행렬이며, $\mathbf{B}_N = \mathbf{R}_N(\mathbf{I}_2 \otimes \mathbf{B}_{N/2})$ 로서 회귀적으로(recursively) 산출(compute)될 수 있다. $\mathbf{I}_2$ 는 2-차원(2-dimensional) 단위(identity) 행렬이고, 이 회귀(recursion)는 $\mathbf{B}_2 = \mathbf{I}_2$ 로 초기화된다. $\mathbf{R}_N$ 은 비트-리버설 인터리버이며, 입력 $\mathbf{s}_1^N = \{s_1, \dots, s_N\}$ 을 출력 $\mathbf{x}_1^N = \{s_1, s_3, \dots, s_{N-1}, s_2, \dots, s_N\}$ 로 매핑하는 데 사용된다. 예를 들어, $\mathbf{G}_2$ 는 도 6(b)에 도시된 기본 행렬 $\mathbf{F}$ 에 해당한다. $\mathbf{G}_4$ 는 다음 행렬로 표현될 수 있다.

[134] [수식6]

$$\mathbf{G}_4 = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}^{\otimes 2} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 1 & 1 & 1 \end{bmatrix}$$

- [135] 비트-리버설 인터리버는 전송단에 포함되지 않을 수도 있다. 비트-리버설 인터리버를 고려하지 않으면, $\mathbf{G}_N = (\mathbf{G}_2)^{\otimes n}$ (여기서, $N=2^n$)으로 표현될 수 있다. $(\mathbf{G}_2)^{\otimes n}$ 은 행렬 $\mathbf{G}_2$ 의 n 차(n -th) Kronecker 거듭제곱(power)이며, 여기서 $\mathbf{G}_2$ 는 도 6(b)에 도시된 기본 행렬 $\mathbf{F}$ 와 같다.
- [136] 수식 5의 관계가 도 8에 도시된다.
- [137] 도 8은 폴라 코드를 위한 N -번째 레벨 채널 컴바이닝을 예시한 것이다.
- [138] N 개의 B-DMC $\mathbf{W}$ 을 컴바이닝한 후 특정 입력에 대한 등가 채널(equivalent channel)을 정의하는 과정을 채널 스플리팅이라고 한다. 채널 스플리팅은 다음 수식과 같은 채널 전이 확률(channel transition probability)로 표현될 수 있다.
- [139] [수식7]

$$W_N^i(y_1^N, u_1^{i-1} | u_i) = \sum_{u_{i+1}^N} \frac{1}{2^{N-i}} W_N(y_1^N | u_1^N)$$

- [140] 채널 양극화는 다음과 같은 특성을 갖는다:
- [141] > Conservation: $C(W^-) + C(W^+) = 2C(W)$,
- [142] > Extremization: $C(W) \leq C(W) \leq C(W^+)$.
- [143] 채널 컴바이닝과 채널 스플리팅을 거친 경우 다음과 같은 정리(theorem)를 얻을 수 있다.
- [144] * 정리(theorem): 임의(any) B-DMC $\mathbf{W}$ 에 대해, 채널들 $\{\mathbf{W}_N^{(i)}\}$ 은 다음과 같은 의미에서 양극화된다. 임의의 고정된 $\delta \in \{0, 1\}$ 에 대해, 2의 거듭제곱(power)을 통해

N 이 무한대로 감에 따라, $I(\mathbf{W}_N^{(i)}) \in (1-\delta, 1]$ 인 인덱스들 $i \in \{1, \dots, N\}$ 의 부분(fraction)은 $I(\mathbf{W})$ 로 가며, $I(\mathbf{W}_N^{(i)}) \in [0, \delta)$ 인 부분은 $1-I(\mathbf{W})$ 로 간다. 그러므로, $N \rightarrow \infty$ 면, 채널들은 완벽히 잡음이거나 아니면 잡음에 자유롭게 양극화되며, 이러한 채널들을 전송단에서 정확히 알 수 있다. 따라서, 나쁜 채널들을 고정하고 고정되지 않은 비트들을 좋은 채널들 상에서 전송할 수 있다.

[145] 즉, 폴라 코드의 크기 N 이 무한대가 되면, 채널은 특정 입력 비트(input bit)에 대해 잡음이 많거나 잡음이 없는 채널이 된다. 이는 특정 입력 비트에 대한 등가 채널의 용량이 0 또는 $I(\mathbf{W})$ 로 구분되는 것과 같은 의미이다.

[146] 폴라 인코더(polar encoder)의 입력(input)은 정보 데이터가 맵핑되는 비트 채널과 그렇지 않은 비트 채널로 구분된다. 앞서 설명한 바와 같이 폴라 코드의 이론에 따르면 폴라 코드의 코드워드가 무한대(infinity)로 갈수록 입력 비트 채널들이 잡음 없는 채널과 잡음 채널로 구분될 수 있다. 따라서, 잡음 없는 비트 채널에 정보를 할당하면, 채널 용량을 얻을 수 있다. 그러나, 실제로는 무한 길이의 코드워드를 구성할 수 없기 때문에 입력 비트 채널의 신뢰도를 계산하여 그 순서대로 데이터 비트를 할당한다. 본 명세에서 데이터 비트가 할당되는 비트 채널은 좋은 비트 채널이라고 칭한다. 좋은 비트 채널은 데이터 비트가 매핑되는 입력 비트 채널이라고 할 수 있다. 그리고, 데이터가 맵핑되지 않는 비트 채널을 프로즌 비트 채널이라 칭하고, 프로즌 비트 채널에는 알려진 값(예, 0)을 입력하여 인코딩이 수행된다. 전송단과 수신단에서 알고 있는 값이면 아무 값이나 프로즌 비트 채널에 매핑될 수 있다. 평처링 또는 반복을 수행할 때, 좋은 비트 채널에 대한 정보가 활용될 수 있다. 예를 들어, 정보 비트에 할당되지 않는 입력 비트 위치에 해당되는 코드워드 비트(즉, 출력 비트) 위치가 평처링될 수 있다.

[147] 폴라 코드의 디코딩 방식은 연속 소거(successive cancellation, SC) 디코딩 방식이다. SC 디코딩 방식은 채널 전이 확률을 구하여, 이를 입력 비트에 대한 라이클리후드 비율(likelihood ratio, LLR)을 계산하는 방식이다. 이때, 채널 전이 확률은 채널 컴바이닝과 채널 스플리팅 과정이 회귀적인(recursive) 형태로 이루어진 특성을 이용하면 회귀적인 형태로 계산될 수 있다. 따라서, 최종적으로 LLR 값도 회귀적인 형태로 계산할 수 있다. 우선 입력 비트 u_i 에 대한 채널 전이 확률 $\mathbf{W}_N^{(i)}(y_1^N, u_1^{i-1} | u_i)$ 는 다음과 같이 얻어질 수 있다. u_i 는 홀수 인덱스(odd index), 짝수 인덱스(even index)로 분리되어, $u_{1,o}^i, u_{1,e}^i$ 와 같이 표현될 수 있다. 채널 전이 확률은 다음 수학적식들과 같이 표현될 수 있다.

[148] [수식8]

$$\begin{aligned}
& W_{2N}^{(2i-1)}(y_1^{2N}, u_1^{2i-1} | u_{2i-1}) \\
&= \sum_{u_{2i}^{2N}} \frac{1}{2^{2N-1}} W_{2N}(y_1^{2N} | u_1^{2N}) \\
&= \sum_{u_{2i,o}^{2N}, u_{2i,e}^{2N}} \frac{1}{2^{2N-1}} W_N(y_1^N | u_{1,o}^{2N} \oplus u_{i,e}^{2N}) W_N(y_{N+1}^{2N} | u_{1,e}^{2N}) \\
&= \sum_{u_{2i}} \frac{1}{2} \sum_{u_{2i+1,e}^{2N}} \frac{1}{2^{N-1}} W_N(y_{N+1}^{2N} | u_{1,e}^{2N}) \cdot \sum_{u_{2i+1,o}^{2N}} \frac{1}{2^{N-1}} W_N(y_1^N | u_{1,o}^{2N} \oplus u_{i,e}^{2N}) \\
&= \sum_{u_{2i}} \frac{1}{2} W_N^{(i)}(y_1^N, u_{1,o}^{2i-2} \oplus u_{i,e}^{2i-2} | u_{2i-1} \oplus u_{2i}) \cdot W_N^{(i)}(y_{N+1}^{2N}, u_{1,e}^{2i-2} | u_{2i}) \\
& \text{where } W_N^{(i)}(y_1^N, u_1^{i-1} | u_i) = \sum_{u_{i+1}^N} \frac{1}{2^{N-1}} W_N(y_1^N | u_1^N).
\end{aligned}$$

[149] [수식9]

$$\begin{aligned}
& W_{2N}^{(2i)}(y_1^{2N}, u_1^{2i-1} | u_{2i}) \\
&= \sum_{u_{2i+1}^{2N}} \frac{1}{2^{2N-1}} W_{2N}(y_1^{2N} | u_1^{2N}) \\
&= \sum_{u_{2i+1,o}^{2N}, u_{2i+1,e}^{2N}} \frac{1}{2^{2N-1}} W_N(y_1^N | u_{1,o}^{2N} \oplus u_{i,e}^{2N}) W_N(y_{N+1}^{2N} | u_{1,e}^{2N}) \\
&= \frac{1}{2} \sum_{u_{2i+1,e}^{2N}} \frac{1}{2^{N-1}} W_N(y_{N+1}^{2N} | u_{1,e}^{2N}) \cdot \sum_{u_{2i+1,o}^{2N}} \frac{1}{2^{N-1}} W_N(y_1^N | u_{1,o}^{2N} \oplus u_{i,e}^{2N}) \\
&= \frac{1}{2} W_N^{(i)}(y_1^N, u_{1,o}^{2i-2} \oplus u_{i,e}^{2i-2} | u_{2i-1} \oplus u_{2i}) \cdot W_N^{(i)}(y_{N+1}^{2N}, u_{1,e}^{2i-2} | u_{2i})
\end{aligned}$$

[150] 폴라 디코더는 정보를 검색(retrieve)하며, 상기 폴라 코드에 알려진 값들(예, 수신 비트들, 프로즌 비트들 등)을 가지고 u_1^N 의 추정치(estimate) u^{AN}_1 를 생성한다. LLR은 다음과 같이 정의된다.

[151] [수식10]

$$L_N^{(i)}(y_1^N, u_1^{i-1}) = \frac{W_N^{(i)}(y_1^N, u_1^{i-1} | u_i = 0)}{W_N^{(i)}(y_1^N, u_1^{i-1} | u_i = 1)}$$

[152] LLR은 다음과 같이 회귀적으로 계산될 수 있다.

[153] [수식11]

$$L_N^{(2i-1)}(y_1^N, \hat{u}_1^{2i-2}) = \frac{L_{N/2}^{(i)}(y_1^{N/2}, \hat{u}_{1,o}^{2i-2} \oplus \hat{u}_{1,e}^{2i-2}) \cdot L_{N/2}^{(i)}(y_{N/2+1}^N, \hat{u}_{1,e}^{2i-2}) + 1}{L_{N/2}^{(i)}(y_1^{N/2}, \hat{u}_{1,o}^{2i-2} \oplus \hat{u}_{1,e}^{2i-2}) + L_{N/2}^{(i)}(y_{N/2+1}^N, \hat{u}_{1,e}^{2i-2})}$$

$$L_N^{(2i)}(y_1^N, \hat{u}_1^{2i-1}) = [L_{N/2}^{(i)}(y_1^{N/2}, \hat{u}_{1,o}^{2i-2} \oplus \hat{u}_{1,e}^{2i-2})]^{1-2\hat{u}_{2i-1}} \cdot L_{N/2}^{(i)}(y_{N/2+1}^N, \hat{u}_{1,e}^{2i-2})$$

[154] LLR들의 회귀적 계산은 $\text{LLR } L^{(1)}_1(y_i) = W(y_i|0)/W(y_i|1)$ 인 코드 길이 1로 역추적(trace back)된다. $L^{(1)}_1(y_i)$ 는 채널로부터 관찰된 소프트 정보이다.

[155] 폴라 인코더 및 SC 디코더의 복잡도는 폴라 코드의 길이 N 에 따라 달라지는 데, $O(N \log N)$ 의 복잡도를 갖는다고 알려져 있다. 길이 N 의 폴라 코드에서 K 개의 입력 비트들을 가정할 때, 코딩 레이트는 N/K 가 된다. 데이터 페이로드 크기 N 의 폴라 인코더의 생성기 행렬을 G_N 이라 하면, 인코딩된 비트(encoded bit)는 $\mathbf{x}^N_1 = \mathbf{u}^N_1 G_N$ 와 같이 표현될 수 있으며, $\mathbf{u}^N_1$ 중 K 개의 비트는 페이로드 비트에 해당하고 상기 페이로드 비트에 대응하는 G_N 의 행(row) 인덱스를 i 라 하고, 나머지 $N-K$ 개의 비트에 대응하는 G_N 의 행 인덱스를 F 라고 가정한다. 이와 같은 폴라 코드의 최소 거리는 $d_{\min}(C) = \min_{i \in I} 2^{wt(i)}$ 와 같이 주어질 수 있다. 여기서 $wt(i)$ 는 i 의 이진 확장 내 1의 개수(the number of ones in the binary expansion of i)이며, $i=0,1,\dots,N-1$ 이다.

[156] SC 리스트(SCL) 디코딩은 기본적인(basic) SC 디코더의 확장이다. 이 종류의 디코더에서는 디코딩의 각 단계(stage)에서 L 디코딩 경로들이 동시에(simultaneously) 고려된다. 여기서 L 은 정수이다. 다시 말해, 폴라 코드의 경우 리스트- L 디코딩 알고리즘은 디코딩 과정에서 L 개의 경로를 동시에 추적하는 알고리즘이다.

[157] 도 9은 리스트- L 디코딩 과정에서 디코딩 경로들의 진화(evolution)을 예시한 것이다. 설명의 편의를 위해 결정되어야 하는 비트의 개수가 n 이고, 모든 비트들이 프로즌되어 있지 않다고 가정한다. 리스트 크기 $L=4$ 이면, 각 레벨은 아래방향으로 이어지는(continue) 경로들이 있는 노드를 많아야 4개 가진다. 이어지지 않는(discontinue) 경로들은 도 9에서 점선으로 표시된다. 도 9를 참조하여, 리스트- L 디코딩에서 디코딩 경로들이 진화하는 과정을 설명하면 다음과 같다. i) 리스트- L 디코딩이 시작하며, 첫 번째 프로즌되지 않은(unfrozen) 비트는 0 아니면 1일 수 있다. ii) 리스트- L 디코딩이 계속된다. 두 번째 프로즌되지 않은 비트들은 0 아니면 1일 수 있다. 경로들의 개수가 $L=4$ 보다 많지 않으므로, 아직 가지치기(prune)할 필요가 없다. iii) 첫 번째 비트(즉, 첫 번째 레벨의 비트), 두 번째 비트(즉, 두 번째 레벨의 비트) 및 세 번째 비트(즉, 세 번째 레벨의 비트)에 대한 모든 옵션들을 고려하는 것은 8개 디코딩 경로를 초래하며, $L=4$ 이기 때문에 8개 디코딩 경로는 너무 많다. iv) 상기 8개 디코딩 경로를 $L=4$ 개의 유망한(promising) 경로들로 가지치기한다. v) 네 번째 프로즌되지 않은 비트의 2개 옵션들을 고려함으로써 4개의 활성(active) 경로들을 계속(continue)한다. 이 경우, 경로의 개수가 8개로 2배가 되며, $L=4$ 이므로 경로의 개수가 너무 많다. vi) 다시, $L=4$ 개의 최선(best) 경로

들로 가지치기한다. 도 9의 예시에서는 4개 후보 코드워드들 0100, 0110, 0111 및 1111이 얻어지며, 이들 중 하나가 원본 코드워드와 가장 유사한 코드워드로서 결정된다. 일반적인 디코딩 과정에서와 마찬가지로, 예를 들어, 가지치기 과정 혹은 최종 코드워드를 결정하는 과정에서 LLR 절대 값의 합이 가장 큰 경로가 생존하는(survival) 경로로서 선택될 수 있다. CRC가 있는 경우, CRC를 통해 생존 경로가 선택될 수도 있다.

- [158] 한편, CRC 보조(aided) SCL 디코딩은 CRC를 이용한 SCL 디코딩으로서, 폴라 코드의 성능을 개선한다. CRC는 정보 이론 및 코딩 분야에서 오류 검출 및 오류 정정에 가장 널리 사용되는 기법(technique)이다. 예를 들어, 오류 정정 인코더의 입력 블록이 K 비트이고, 정보 비트의 길이가 k , CRC 시퀀스의 길이가 m 비트이면, $K = k + m$ 이다. CRC 비트들은 오류 정정 코드를 위한 소스 비트들의 일부이며, 인코딩에 사용되는 채널 코드의 크기가 N 이면, 코드 레이트 R 은 $R = K/N$ 으로서 정의된다. CRC 보조 SCL 디코딩은 수신 장치에서 각 경로에 대해 순환 리던던시 체크(cyclic redundancy check, CRC) 코드를 확인하면서 오류 없는 경로를 검출함을 목적으로 한다. SCL 디코더는 후보 시퀀스들을 CRC 검출기로 출력하며 상기 CRC 검출기는 체크 결과를 코드워드 결정을 돕기 위해 피드백한다.
- [159] SCL 디코딩 혹은 CRC 보조 SCL 디코딩은 SC 알고리즘에 비해 복잡하지만 디코딩 성능이 우수하다는 장점이 있다. 폴라 코드의 리스트-L 디코딩 알고리즘에 대한 보다 자세한 사항은 'I. Tal and A. Vardy, "List decoding of polar codes," in Proc. IEEE Int. Symp. Inf. Theory, pp. 1-5, Jul. 2011'을 참조한다.
- [160] 도 10은 폴라 코드에서 정보 비트(들)이 할당될 위치(들)를 선택하는 개념을 설명하기 위해 도시된 것이다.
- [161] 도 10의 예에서, 머더 코드의 크기 $N=8$, 즉, 폴라 코드의 크기 $N=8$ 이고, 코드 레이트가 $1/2$ 라고 가정된다.
- [162] 도 10에서 $C(W_i)$ 는 채널 W_i 의 용량으로서, 폴라 코드의 입력 비트들이 겪을 채널들의 신뢰도에 대응한다. 폴라 코드의 입력 비트 위치들에 대응하는 채널 용량들이 도 10에 도시된 바와 같다고 하면, 도 10에 도시된 대로 입력 비트 위치들의 신뢰도에 랭크(rank)가 매겨질 수 있다. 이 경우, 코드 레이트 $1/2$ 로 데이터를 전송하기 위해, 전송 장치는 상기 데이터를 이루는 4개 비트들을 폴라 코드의 8개 입력 비트 위치들 중에서 채널 용량이 높은 4개 입력 비트 위치들(즉, 도 10의 입력 비트 위치들 $u_1 \sim u_8$ 중 u_4, u_6, u_7 및 u_8 로 표시된 입력 비트 위치들)에 할당하고, 나머지 입력 비트 위치들은 프로즌한다. 도 10의 폴라 코드에 대응하는 생성기 행렬 G_8 은 다음과 같다. 상기 생성기 행렬 G_8 은 $(G_2)^{\otimes n}$ 을 기반으로 얻어질 수 있다.

[163] [수식 12]

$$G_8 = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{bmatrix}$$

[164] 도 10의 u_1 부터 u_8 까지로 표시된 입력 비트 위치들은 G_8 의 최상위 행(row)부터 최하위 행까지의 행들에 일대일로 대응한다. 도 10을 참조하면 u_8 에 대응하는 입력 비트는 모든 출력 코딩된 비트들에 영향을 미침을 알 수 있다. 반면, u_1 에 대응하는 입력 비트는 출력 코딩된 비트들 중 y_1 에만 영향을 미침을 알 수 있다. 수학적 식 12를 참조하면, 이진-입력 소스 비트들 $u_1 \sim u_8$ 와 G_8 이 곱해졌을 때 해당 입력 비트를 모든 출력 비트들에 나타나도록 하는 행(row)은 G_8 의 행들 중 모든 원소가 1인 행인 최하위 행 $[1, 1, 1, 1, 1, 1, 1, 1]$ 이다. 반면, 해당 이진-입력 소스 비트를 1개 출력 비트에만 나타나도록 하는 행은 G_8 의 행들 중 1개의 원소가 1인 행, 즉, 행 무게(weight)가 1인 $[1, 0, 0, 0, 0, 0, 0, 0]$ 이다. 마찬가지로, 행 무게가 2인 행은 해당 행에 대응하는 입력 비트를 2개 출력 비트에 반영시킨다고 할 수 있다. 도 10 및 수학적 식 12를 참조하면, $u_1 \sim u_8$ 는 G_8 의 행들에 일대일로 대응하며, $u_1 \sim u_8$ 의 입력 위치들, 즉, G_8 의 행들에 상기 입력 위치들을 구분하기 위한 비트 인덱스들이 부여될 수 있다.

[165] 폴라 코드에서는 G_N 로의 N 개 입력 비트들에 대해 행 무게가 가장 작은 최상위 행부터 시작하여 비트 인덱스 0부터 $N-1$ 까지 순차적으로 비트 인덱스들이 할당되어 있다고 가정될 수 있다. 예를 들어, 도 10을 참조하면, u_1 의 입력 위치, 즉, G_8 의 첫 번째 행에 비트 인덱스 0가 부여되고, u_8 의 입력 위치, 즉, G_8 의 마지막 행에 비트 인덱스 7이 부여된다. 다만, 비트 인덱스들은 폴라 코드의 입력 위치들을 나타내기 위해 사용되는 것이므로, 이와 다르게 할당될 수 있다. 예를 들어, 행 무게가 가장 큰 최하위 행부터 시작하여 비트 인덱스 0부터 $N-1$ 까지 할당될 수 있다.

[166] 출력 비트 인덱스의 경우, 도 10 및 수학적 식 12에 예시된 바와 마찬가지로, G_N 의 열들 중 열 무게가 가장 큰 첫 번째 열부터 열 무게가 가장 작은 마지막 열까지 비트 인덱스 0부터 $N-1$ 까지, 혹은 비트 인덱스 1부터 N 까지 부여되어 있다고 가정될 수 있다.

- [167] 폴라 코드에서는 정보 비트와 프로즌 비트를 설정하는 것이 폴라 코드의 구성 및 성능에 있어 가장 중요한 요소들 중 하나이다. 즉, 입력 비트 위치들의 랭크를 정하는 것이 폴라 코드의 성능 및 구성에 있어서 중요한 요소라고 할 수 있다. 폴라 코드에 대해, 비트 인덱스들은 폴라 코드의 입력 혹은 출력 위치들을 구분할 수 있다. 폴라 코드에 대해, 비트 위치들의 신뢰도의 오름차순으로 아니면 내림차순으로 나열하여 얻어진 시퀀스를 비트 인덱스 시퀀스 혹은 폴라 시퀀스라고 한다. 즉, 상기 비트 인덱스 시퀀스는 폴라 코드의 입력 혹은 출력 비트 위치들의 신뢰도를 오름차순 혹은 내림차순으로 나타낸다. 전송 장치는 입력 비트 인덱스 시퀀스를 기반으로 신뢰도가 높은 입력 비트들에 정보 비트들을 입력하고 폴라 코드를 이용하여 인코딩을 수행하며, 수신 장치는 동일한 혹은 대응 입력 비트 인덱스 시퀀스를 이용하여 정보 비트가 할당된 입력 위치들 또는 프로즌 비트가 할당된 입력 위치들을 알 수 있다. 즉, 수신 장치는 전송 장치가 사용한 입력 비트 인덱스 시퀀스와 동일한 혹은 대응 입력 비트 인덱스 시퀀스와 해당 폴라 코드를 이용하여 폴라 디코딩을 수행할 수 있다. 폴라 코드에 대해, 입력 비트 인덱스 시퀀스는 신뢰도가 높은 입력 비트 위치(들)에 정보 비트(들)이 할당될 수 있도록 미리 정해져 있다고 가정될 수 있다. 본 명세서에서 입력 비트 인덱스 시퀀스는 폴라 시퀀스라고 칭하기도 한다.
- [168] 도 11은 폴라 코드에 대한 평처링 및 정보 비트 할당을 예시한 것이다. 도 11에서 F는 프로즌 비트를, D는 정보 비트를, 0은 스킵핑 비트를 나타낸다.
- [169] 코딩된 비트들 중 평처링되는 비트의 인덱스 혹은 위치에 따라 정보 비트가 프로즌 비트로 변경되는 경우가 발생할 수 있다. 예를 들어, $N=8$ 인 머더 코드에 대한 출력 코딩된 비트들은 $Y_8, Y_7, Y_6, Y_4, Y_5, Y_3, Y_2, Y_1$ 의 순으로 평처링되어야 하는 경우, 타겟 코드 레이트가 $1/2$ 인 경우, 도 9에 예시된 바와 같이, Y_8, Y_7, Y_6 및 Y_4 가 평처링되고, Y_8, Y_7, Y_6 및 Y_4 와만 연결된 U_8, U_7, U_6 및 U_4 가 0으로 프로즌되며 이 입력 비트들은 전송되지 않는다. 코딩된 비트의 평처링에 의해 프로즌 비트로 변경되는 입력 비트를 스킵핑(skipping) 비트 혹은 쇼트닝(shortening) 비트라고 하며, 해당 입력 위치를 스킵핑 위치 혹은 쇼트닝 위치라고 한다. 쇼트닝은 입력 정보의 크기(즉, 정보 블록의 크기)는 유지하면서 보내고 원하는 출력 비트 위치에 연결된 입력 비트 위치에 알려진 비트를 삽입하는 레이트 매칭 방법이다. 생성기 행렬 G_N 에서 열 무게가 1인 열에 해당하는 입력부터 쇼트닝이 가능하며, 열 무게가 1인 열과 행을 제거하고 남은 행렬에서 다시 열 무게가 1인 열에 해당하는 입력이 다음으로 쇼트닝될 수 있다. 정보 비트들이 모두 평처링되어버리는 것을 방지하기 위해 정보 비트 위치에 할당되었어야 할 정보 비트는 프로즌 비트 위치 세트 내에서 높은 신뢰도의 순으로 재할당될 수 있다.
- [170] 폴라 코드의 경우, 디코딩은 일반적으로 다음과 같은 순서로 수행된다.
- [171] > 1 . 신뢰도가 낮은 비트(들)이 먼저 복원된다. 디코더의 구조에 따라 달라지기는 하지만, 인코더에서의 입력 비트 인덱스(이하, 인코더 입력 비트 인덱스 혹은

비트 인덱스)가 작은 쪽이 보통 신뢰도가 낮기 때문에 일반적으로는 인코더 입력 비트 인덱스가 작은 쪽부터 순차적으로 디코딩이 수행된다.

- [172] > 2. 복원된 비트에 대해 알려진 비트 정보가 있을 경우 상기 알려진 비트를 상기 복원된 비트와 함께 이용하거나, 1의 과정을 생략하고 특정 입력 비트 위치에 대해 알려진 비트를 바로 이용하여 알려지지 않은(unknown) 비트인 정보 비트를 복원한다. 상기 정보 비트는 소스 정보 비트(예, 수송 블록의 비트)일 수도 있고, CRC 비트일 수도 있다.

- [173] 앞서 설명한 있듯이 채널 컴바이닝과 채널 스플리팅의 과정을 거치면 등가(equivalent) 채널이 잡음 채널(noisy channel) 및 잡음 자유 채널(noise free channel)로 구분되며, 데이터 페이로드는 잡음 자유 채널(noise free channel)로 전송되어야 한다. 즉, 잡음 자유의 등가 채널을 통해 데이터 페이로드가 전송되어야 원하는 성능을 얻을 수 있다. 이 때, 잡음 자유의 등가 채널은 각 입력 비트에 대해서 등가 채널의 값

$$Z(W) = \sum \sqrt{W(y|0)W(y|1)}$$

을 구함으로써 결정될 수 있다. $Z(W)$ 는 Battacharyya 파라미터라고 불리며, 이진 입력 0 또는 1의 전송에 대한 MAP(maximum a posteriori probability) 결정(decision)을 수행될 때 오류 확률의 상한(upper-bound)에 해당하는 값일 수 있다. 따라서, 전송단은 값 $Z(W)$ 을 구하여 값 $Z(W)$ 의 오름차순(예, 작은 순)으로 데이터 페이로드만큼 등가 채널(들)을 선택하여 상기 데이터 페이로드의 전송에 사용할 수 있다. $Z(W)$ 는 이진 소거 채널(binary erasure channel, BEC)에 대해서는 다음과 같은 수식으로 얻어질 수 있다.

- [174] [수식13]

$$Z(W_N^{(i)}) = Z(W_{(b_1, b_2, \dots, b_{k-1})}) = \begin{cases} 2Z(W_{(b_1, b_2, \dots, b_{k-1})}) - Z(W_{(b_1, b_2, \dots, b_{k-1})})^2, & \text{if } b_k = 0 \\ Z(W_{(b_1, b_2, \dots, b_{k-1})})^2, & \text{if } b_k = 1 \end{cases}$$

- [175] 예를 들어, BEC 채널의 이진 확률 0.5인 코드 블록의 크기가 8일 때, 수학적 11을 이용하여 $Z(W)$ 값을 계산하면 다음과 같다: $Z(W) = \{1.00, 0.68, 0.81, 0.12, 0.88, 0.19, 0.32, 0.00\}$ 이다. 따라서, 데이터 페이로드의 크기가 2인 경우에는 값 $Z(W) = 0.00$ 인 등가 채널 8과 값 $Z(W) = 0.12$ 인 등가 채널 4를 통해 상기 데이터 페이로드가 전송되면 된다.

- [176] 앞서 언급하였듯이 폴라 인코더에서 입력 위치들에 따라 신뢰도(reliability)가 서로 다르기 때문에, 전송단은 데이터 블록(즉, 인코딩 전 정보 블록)의 크기에 따라 신뢰도 순으로 해당 데이터 블록을 비트 채널(들)에 할당하고 나머지는 모두 프로즌(예, 값 '0')으로 세팅하여 인코딩을 수행할 수 있다. 예를 들어, 폴라 인코더의 머더 코드 크기(즉, 상기 폴라 인코더가 인코딩할 수 있는 코드 블록의 최대 크기)를 N , 상기 폴라 인코더로 입력되는 데이터 블록의 크기를 K 라 하면 신뢰도 순으로 K 개의 비트 채널들에 상기 데이터 블록의 비트들이 배치되고, $N-K$ 개의 비트 채널(들)은 0으로 세팅하여 폴라 인코딩을 수행한다.

[177] 다음은 NR 시스템에서 사용되는 폴라 시퀀스(3GPP TS 38.212 Rel-15에 정의된 폴라 시퀀스 참조)를 나타낸 것이다.

[178] <폴라 시퀀스>

[179]

W	I	W	I	W	I	W	I	W	I	W	I	W	I	W	I
0	0	128	518	256	94	384	214	512	364	640	414	768	819	896	966
1	1	129	54	257	204	385	309	513	654	641	223	769	814	897	755
2	2	130	83	258	298	386	188	514	659	642	663	770	439	898	859
3	4	131	57	259	400	387	449	515	335	643	692	771	929	899	940
4	8	132	521	260	608	388	217	516	480	644	835	772	490	900	830
5	16	133	112	261	352	389	408	517	315	645	619	773	623	901	911
6	32	134	135	262	325	390	609	518	221	646	472	774	671	902	871
7	3	135	78	263	533	391	596	519	370	647	455	775	739	903	639
8	5	136	289	264	155	392	551	520	613	648	796	776	916	904	888
9	64	137	194	265	210	393	650	521	422	649	809	777	463	905	479
10	9	138	85	266	305	394	229	522	425	650	714	778	843	906	946
11	6	139	276	267	547	395	159	523	451	651	721	779	381	907	750
12	17	140	522	268	300	396	420	524	614	652	837	780	497	908	969
13	10	141	58	269	109	397	310	525	543	653	716	781	930	909	508
14	18	142	168	270	184	398	541	526	235	654	864	782	821	910	861
15	128	143	139	271	534	399	773	527	412	655	810	783	726	911	757
16	12	144	99	272	537	400	610	528	343	656	606	784	961	912	970
17	33	145	86	273	115	401	657	529	372	657	912	785	872	913	919
18	65	146	60	274	167	402	333	530	775	658	722	786	492	914	875
19	20	147	280	275	225	403	119	531	317	659	696	787	631	915	862
20	256	148	89	276	326	404	600	532	222	660	377	788	729	916	758
21	34	149	290	277	306	405	339	533	426	661	435	789	700	917	948
22	24	150	529	278	772	406	218	534	453	662	817	790	443	918	977
23	36	151	524	279	157	407	368	535	237	663	319	791	741	919	923
24	7	152	196	280	656	408	652	536	559	664	621	792	845	920	972
25	129	153	141	281	329	409	230	537	833	665	812	793	920	921	761
26	66	154	101	282	110	410	391	538	804	666	484	794	382	922	877
27	512	155	147	283	117	411	313	539	712	667	430	795	822	923	952
28	11	156	176	284	212	412	450	540	834	668	838	796	851	924	495
29	40	157	142	285	171	413	542	541	661	669	667	797	730	925	703
30	68	158	530	286	776	414	334	542	808	670	488	798	498	926	935
31	130	159	321	287	330	415	233	543	779	671	239	799	880	927	978

[180]

W	I	W	I	W	I	W	I	W	I	W	I	W	I	W	I
32	19	160	31	288	226	416	555	544	617	672	378	800	742	928	883
33	13	161	200	289	549	417	774	545	604	673	459	801	445	929	762
34	48	162	90	290	538	418	175	546	433	674	622	802	471	930	503
35	14	163	545	291	387	419	123	547	720	675	627	803	635	931	925
36	72	164	292	292	308	420	658	548	816	676	437	804	932	932	878
37	257	165	322	293	216	421	612	549	836	677	380	805	687	933	735
38	21	166	532	294	416	422	341	550	347	678	818	806	903	934	993
39	132	167	263	295	271	423	777	551	897	679	461	807	825	935	885
40	35	168	149	296	279	424	220	552	243	680	496	808	500	936	939
41	258	169	102	297	158	425	314	553	662	681	669	809	846	937	994
42	26	170	105	298	337	426	424	554	454	682	679	810	745	938	980
43	513	171	304	299	550	427	395	555	318	683	724	811	826	939	926
44	80	172	296	300	672	428	673	556	675	684	841	812	732	940	764
45	37	173	163	301	118	429	583	557	618	685	629	813	446	941	941
46	25	174	92	302	332	430	355	558	898	686	351	814	962	942	967
47	22	175	47	303	579	431	287	559	781	687	467	815	936	943	886
48	136	176	267	304	540	432	183	560	376	688	438	816	475	944	831
49	260	177	385	305	389	433	234	561	428	689	737	817	853	945	947
50	264	178	546	306	173	434	125	562	665	690	251	818	867	946	507
51	38	179	324	307	121	435	557	563	736	691	462	819	637	947	889
52	514	180	208	308	553	436	660	564	567	692	442	820	907	948	984
53	96	181	386	309	199	437	616	565	840	693	441	821	487	949	751
54	67	182	150	310	784	438	342	566	625	694	469	822	695	950	942
55	41	183	153	311	179	439	316	567	238	695	247	823	746	951	996
56	144	184	165	312	228	440	241	568	359	696	683	824	828	952	971
57	28	185	106	313	338	441	778	569	457	697	842	825	753	953	890
58	69	186	55	314	312	442	563	570	399	698	738	826	854	954	509
59	42	187	328	315	704	443	345	571	787	699	899	827	857	955	949
60	516	188	536	316	390	444	452	572	591	700	670	828	504	956	973
61	49	189	577	317	174	445	397	573	678	701	783	829	799	957	1000
62	74	190	548	318	554	446	403	574	434	702	849	830	255	958	892
63	272	191	113	319	581	447	207	575	677	703	820	831	964	959	950

[181]

W	I	W	I	W	I	W	I	W	I	W	I	W	I	W	I
64	160	192	154	320	393	448	674	576	349	704	728	832	909	960	863
65	520	193	79	321	283	449	558	577	245	705	928	833	719	961	759
66	288	194	269	322	122	450	785	578	458	706	791	834	477	962	1008
67	528	195	108	323	448	451	432	579	666	707	367	835	915	963	510
68	192	196	578	324	353	452	357	580	620	708	901	836	638	964	979
69	544	197	224	325	561	453	187	581	363	709	630	837	748	965	953
70	70	198	166	326	203	454	236	582	127	710	685	838	944	966	763
71	44	199	519	327	63	455	664	583	191	711	844	839	869	967	974
72	131	200	552	328	340	456	624	584	782	712	633	840	491	968	954
73	81	201	195	329	394	457	587	585	407	713	711	841	699	969	879
74	50	202	270	330	527	458	780	586	436	714	253	842	754	970	981
75	73	203	641	331	582	459	705	587	626	715	691	843	858	971	982
76	15	204	523	332	556	460	126	588	571	716	824	844	478	972	927
77	320	205	275	333	181	461	242	589	465	717	902	845	968	973	995
78	133	206	580	334	295	462	565	590	681	718	686	846	383	974	765
79	52	207	291	335	285	463	398	591	246	719	740	847	910	975	956
80	23	208	59	336	232	464	346	592	707	720	850	848	815	976	887
81	134	209	169	337	124	465	456	593	350	721	375	849	976	977	985
82	384	210	560	338	205	466	358	594	599	722	444	850	870	978	997
83	76	211	114	339	182	467	405	595	668	723	470	851	917	979	986
84	137	212	277	340	643	468	303	596	790	724	483	852	727	980	943
85	82	213	156	341	562	469	569	597	460	725	415	853	493	981	891
86	56	214	87	342	286	470	244	598	249	726	485	854	873	982	998
87	27	215	197	343	585	471	595	599	682	727	905	855	701	983	766
88	97	216	116	344	299	472	189	600	573	728	795	856	931	984	511
89	39	217	170	345	354	473	566	601	411	729	473	857	756	985	988
90	259	218	61	346	211	474	676	602	803	730	634	858	860	986	1001
91	84	219	531	347	401	475	361	603	789	731	744	859	499	987	951
92	138	220	525	348	185	476	706	604	709	732	852	860	731	988	1002
93	145	221	642	349	396	477	589	605	365	733	960	861	823	989	893
94	261	222	281	350	344	478	215	606	440	734	865	862	922	990	975
95	29	223	278	351	586	479	786	607	628	735	693	863	874	991	894

[182]

W	I	W	I	W	I	W	I	W	I	W	I	W	I	W	I
96	43	224	526	352	645	480	647	608	689	736	797	864	918	992	1009
97	98	225	177	353	593	481	348	609	374	737	906	865	502	993	955
98	515	226	293	354	535	482	419	610	423	738	715	866	933	994	1004
99	88	227	388	355	240	483	406	611	466	739	807	867	743	995	1010
100	140	228	91	356	206	484	464	612	793	740	474	868	760	996	957
101	30	229	584	357	95	485	680	613	250	741	636	869	881	997	983
102	146	230	769	358	327	486	801	614	371	742	694	870	494	998	958
103	71	231	198	359	564	487	362	615	481	743	254	871	702	999	987
104	262	232	172	360	800	488	590	616	574	744	717	872	921	1000	1012
105	265	233	120	361	402	489	409	617	413	745	575	873	501	1001	999
106	161	234	201	362	356	490	570	618	603	746	913	874	876	1002	1016
107	576	235	336	363	307	491	788	619	366	747	798	875	847	1003	767
108	45	236	62	364	301	492	597	620	468	748	811	876	992	1004	989
109	100	237	282	365	417	493	572	621	655	749	379	877	447	1005	1003
110	640	238	143	366	213	494	219	622	900	750	697	878	733	1006	990
111	51	239	103	367	568	495	311	623	805	751	431	879	827	1007	1005
112	148	240	178	368	832	496	708	624	615	752	607	880	934	1008	959
113	46	241	294	369	588	497	598	625	684	753	489	881	882	1009	1011
114	75	242	93	370	186	498	601	626	710	754	866	882	937	1010	1013
115	266	243	644	371	646	499	651	627	429	755	723	883	963	1011	895
116	273	244	202	372	404	500	421	628	794	756	486	884	747	1012	1006
117	517	245	592	373	227	501	792	629	252	757	908	885	505	1013	1014
118	104	246	323	374	896	502	802	630	373	758	718	886	855	1014	1017
119	162	247	392	375	594	503	611	631	605	759	813	887	924	1015	1018
120	53	248	297	376	418	504	602	632	848	760	476	888	734	1016	991
121	193	249	770	377	302	505	410	633	690	761	856	889	829	1017	1020
122	152	250	107	378	649	506	231	634	713	762	839	890	965	1018	1007
123	77	251	180	379	771	507	688	635	632	763	725	891	938	1019	1015
124	164	252	151	380	360	508	653	636	482	764	698	892	884	1020	1019
125	768	253	209	381	539	509	248	637	806	765	914	893	506	1021	1021
126	268	254	284	382	111	510	369	638	427	766	752	894	749	1022	1022
127	274	255	648	383	331	511	190	639	904	767	868	895	945	1023	1023

[183] 위 표는 폴라 시퀀스 $Q_0^{N_{\max}-1}$ 및 그 해당 신뢰도(reliability) $W(Q_i^{N_{\max}})$ 를 나타낸 것으로서, 위 표에서 W 는 $W(Q_i^{N_{\max}})$ 를 의미하고, I 는 $Q_i^{N_{\max}}$ 를 의미한다. 즉, 폴라 시퀀스 $Q_0^{N_{\max}-1} = \{Q_0^{N_{\max}}, Q_1^{N_{\max}}, \dots, Q_{N_{\max}-1}^{N_{\max}}\}$ 이 위 표에 의해 주어지며, 여기서 $0 \leq Q_i^{N_{\max}} \leq N_{\max}-1$ 은 $i=0,1,\dots,N_{\max}-1$ 에 대해 폴라 인코딩 전의 비트 인덱스(즉, 비트 채널 인덱스)를 나타내며, 3GPP TS 38.212 Rel-15에서 $N_{\max}=1024$ 이다. 상기 폴라 시퀀스 $Q_0^{N_{\max}-1}$ 는 신뢰도의 오름차순 $W(Q_0^{N_{\max}}) < W(Q_1^{N_{\max}}) < \dots < W(Q_{N_{\max}-1}^{N_{\max}})$ 이며, $W(Q_i^{N_{\max}})$ 는 비트 인덱스 $Q_i^{N_{\max}}$ 의 신뢰도를 나타낸다. 예를 들어, 위 표를 참조하면, 비트 인덱스 $Q_i^{N_{\max}}=4$ 의 신뢰도 $W(Q_i^{N_{\max}})=3$ 는 비트 인덱스 $Q_i^{N_{\max}}=3$ 의 신뢰도 $W(Q_i^{N_{\max}})=7$ 보다 낮다. 즉 위 표는 $N_{\max}=1024$ 인 폴라 코드의 1024개 입력 위치들을 각각 나타내는 비트 인덱스들 0~1023을 신뢰도의 오름차순으로 나열한 것이라고 할 수 있다.

- [184] N개 비트들로 인코딩되는 임의의(any) 정보 블록에 대해(for any information block encoded to N bits), 동일(same) 폴라 시퀀스 $\mathbf{Q}_0^{N-1} = \{Q_0^N, Q_1^N, Q_2^N, \dots, Q_{N-1}^N\}$ 이 사용된다. 상기 폴라 시퀀스 $\mathbf{Q}_0^{N-1}$ 는 신뢰도 $W(Q_0^N) < W(Q_1^N) < W(Q_2^N) < \dots < W(Q_{N-1}^N)$ 의 오름차순으로 정렬(order)되는, N보다 작은 값들의 모든 요소들 $Q_i^{N_{\max}}$ 를 갖는(with), 폴라 시퀀스 $\mathbf{Q}_0^{N_{\max}-1}$ 의 서브셋이다. 예를 들어, N=8이면, 폴라 시퀀스 $\mathbf{Q}_0^7$ 은 폴라 시퀀스 $\mathbf{Q}_0^{N_{\max}-1}$ 의 요소들 중 $Q_i^{N_{\max}} < 8$ 인 요소들을 가지며, $Q_i^{N_{\max}} < 8$ 인 요소들은 신뢰도 $W(0) < W(1) < W(2) < W(4) < W(3) < W(5) < W(6) < W(7)$ 의 오름차순으로 정렬(order)된다.
- [185] 예를 들어, 표 3은 N=512인 폴라 시퀀스에서 폴라 코드로의 정보 블록의 크기 K=10을 위한 입력 비트 위치들을 나타낸 것이다.

[186] [표3]

	Polar sequence
1	505
2	506
3	479
4	508
5	495
6	503
7	507
8	509
9	510
10	511

- [187] 표 3은 N=512인 폴라 시퀀스의 요소들 중 K=10을 위한 10개 요소들을 신뢰도의 오름차순으로 정렬한 것이다. 전술한 <폴라 시퀀스> 표를 참조하면, N=512보다 작은 $I(=Q_i^{N_{\max}})$ 값들 중에서 상위 10개 신뢰도 $W(Q_i^{N_{\max}})$ 를 갖는 I는 {479, 495, 503, 505, 506, 507, 508, 509, 510, 511}이며, {479, 495, 503, 505, 506, 507, 508, 509, 510, 511}를 해당 신뢰도 W의 오름차순으로 정렬하면, 표 3에 예시된 N=512인 폴라 시퀀스에서 K=10을 위한 비트 인덱스들의 세트인 {505, 506, 479, 508, 495, 503, 507, 509, 510, 511}가 얻어질 수 있다.
- [188] 채널 코딩으로의 비트 시퀀스 입력을 $c_0, c_1, c_2, c_3, \dots, c_{K-1}$ 이라고 표시하면, 상기 비트들을 인코딩한 후에는 $d_0, d_1, d_2, d_3, \dots, d_{N-1}$ 에 의해 표시된다. 여기서 K는 인코딩할 비트들의 개수이고, $N=2^n$ 이다. $N=2^n$ 에서 n의 값은 예를 들어 다음 표에 의해 결정될 수 있다.

[189] [표4]

If $E \leq (9/8) \cdot 2^{\lceil \log_2 E \rceil - 1}$ and $K/E < 9/16$

$$n_1 = \lceil \log_2 E \rceil - 1;$$

else

$$n_1 = \lceil \log_2 E \rceil;$$

end if

$$R_{\min} = 1/8;$$

$$n_2 = \lceil \log_2 (K / R_{\min}) \rceil;$$

$$n = \max \{ \min \{ n_1, n_2, n_{\max} \}, n_{\min} \}$$

where $n_{\min} = 5$.

[190] 표 4에서, $n_{\max}$ 는 채널 또는 제어 정보의 타입에 따라, 및/또는 채널 코딩 블록에 입력되는 정보 비트들의 개수에 따라 기결정된 값일 수 있다. 예를 들어, BCH를 위한 $n_{\max}$ 는 9로, 하향링크 제어 정보를 위한 $n_{\max}$ 는 9로, 상향링크 제어 정보를 위한 $n_{\max}$ 는 10으로 기결정될 수 있다.

[191] 표 4에서, E는 레이트 매칭 출력 시퀀스 길이이다. 레이트 매칭 출력 시퀀스 길이 E는 채널의 타입에 따라, 제어 정보의 타입에 따라, 채널 혹은 제어 정보가 매핑되는 자원의 양에 따라, 및/또는 제어 정보의 전송에 사용되는 코드 블록의 개수에 따라 기결정되는 값일 수 있다. 예를 들어, BCH를 위한 레이트 매칭 출력 시퀀스 길이 E=864이고, 하향링크 제어 정보를 위한 레이트 매칭 출력 시퀀스 길이 E=864이며, 상향링크 제어 정보를 위한 레이트 매칭 출력 시퀀스 길이 E는 UCI를 나르는 OFDM 심볼들의 개수, 자원 블록들의 개수, 확산 인자(spreading factor), UCI를 위한 코드 블록들의 개수, 및/또는 UCI 페이로드에 포함된 UCI 타입(예, HARQ-ACK, 스케줄링 요청(scheduling request, SR), 채널 상태 정보(channel state information, CSI)) 등을 통해 기결정되는 값일 수 있다.

[192] N개 비트들로 인코딩되는 임의의(any) 정보 블록에 대해(for any information block encoded to N bits), 동일(same) 폴라 시퀀스 $\mathbf{Q}_0^{N-1} = \{Q_0^N, Q_1^N, Q_2^N, \dots, Q_{N-1}^N\}$ 이 사용된다. 상기 폴라 시퀀스 $\mathbf{Q}_0^{N-1}$ 는 신뢰도 $W(Q_0^N) < W(Q_1^N) < W(Q_2^N) < \dots < W(Q_{N-1}^N)$ 의 오름차순으로 정렬(order)되는, N보다 작은 값들의 모든 요소들 $Q_i^{N_{\max}}$ 를 갖는(with), 폴라 시퀀스 $\mathbf{Q}_0^{N_{\max}-1}$ 의 서브셋이다.

[193] NR 시스템에서는 특정 조건 하에, 예를 들어, $18 \leq$ 폴라 코드 정보 크기 ≤ 25 인 경우에, 폴라 코드를 사용했을 때의 성능(예, BLER) 향상을 위한 패리티 체크 비트들이 생성된다. 여기서 폴라 코드 정보 크기(polar code information size) K는 폴라 코딩을 통해 인코딩되는 정보 비트들의 개수이다. 예를 들어, 코드 블록 + 코드 블록 CRC 비트(들)의 총 합이 폴라 코드 정보 크기가 될 수 있다.

[194] 도 12는 폴라 코드에서 사용되는 패리티 체크 비트(들)을 생성하는 방법을 예시한다.

- [195] 몇몇 구현들에서 폴라 인코더의 입력에 데이터 블록(즉, 정보 블록)의 일부를 이용하여 생성된 패리티 체크(parity check, PC) 비트(들)을 배치하는 폴라 코드인 PC 폴라 코드가 사용될 수 있다. 현재까지 공개된 NR 표준에서 PC 폴라 코드는 데이터 블록 크기 K 가 $18 \leq K \leq 25$ 일 때 사용될 수 있으며, PC 비트의 개수는 3이고, 도 12와 같이 5-비트 쉬프트 레지스터를 이용하여 생성될 수 있다. 도 12에서 5-비트 쉬프트 레지스터, $y[0], \dots, [4]$ 는 모두 0으로 초기화된다. 즉, PC 비트(들)은 데이터 블록 $[u_0, u_1, u_2, \dots, u_{N-1}]$ 에 대해서 다음과 같이 생성될 수 있다:
- [196] > 레지스터를 왼쪽으로 순환 쉬프트(cyclic left shift the register),
- [197] > u_i 가 정보 비트면, $y[0] = (u_i \text{ XOR } y[0])$ 로 세팅,
- [198] > u_i 가 PC 비트면, $u_i = y[0]$ 로 세팅.
- [199] 이와 같이 생성된 PC 비트(들)은 다음과 같이 폴라 인코더의 입력 비트 채널(즉, 폴라 코드의 비트 인덱스)에 할당된다. 여기서, $E-K+3 > 192$ 일 때 $n_{PC}^{wm}=1$ 이고, $E-K+3 \leq 192$ 일 때 $n_{PC}^{wm}=0$ 이다. 여기서, 상기 PC 비트들을 위한 비트 인덱스들의 세트를 $\mathbf{Q}_{PC}^N$ 로 표시하고, $\mathbf{Q}_{PC}^N$ 중 다른 패리티 체크 비트들을 위한 비트 인덱스들의 세트를 $\mathbf{Q}_{PC_wm}^N$ 으로 표시하면, 세트 $\mathbf{Q}_{PC}^N$ 의 크기 $|\mathbf{Q}_{PC}^N| = n_{PC}$ 이고, 세트 $\mathbf{Q}_{PC_wm}^N$ 의 크기 $|\mathbf{Q}_{PC_wm}^N| = n_{PC}^{wm}$ 이다. NR 표준(예, 3GPP TS 38.212 Rel-15)에서 $\mathbf{Q}_{PC}^N$ 와 $\mathbf{Q}_{PC_wm}^N$ 를 구하는 방법을 설명하면 다음과 같다. $j=0,1,\dots,N-1$ 인 비트 인덱스 j 에 대해, $\mathbf{G}_N$ 의 j -번째 행(row)를 $\mathbf{g}_j$ 로 표시하고 $\mathbf{g}_j$ 의 행 무게(weight)를 $w(\mathbf{g}_j)$ 로 표시하며, 여기서 $w(\mathbf{g}_j)$ 는 $\mathbf{g}_j$ 내 일(one)들의 개수이다. $(n_{PC} - n_{PC}^{wm})$ 개의 패리티 체크 비트들이 $\bar{\mathbf{Q}}_I^N$ 내 $(n_{PC} - n_{PC}^{wm})$ 개의 가장 적게 신뢰할만한 비트 인덱스들(least reliable bit indices)에 배치(place)된다. n_{PC}^{wm} 개의 다른 패리티 체크 비트들이 $\tilde{\mathbf{Q}}_I^N$ 내 최소(minimum) 행 무게의 비트 인덱스들에 배치되며, 여기서 $\tilde{\mathbf{Q}}_I^N$ 는 $\bar{\mathbf{Q}}_I^N$ 내 $(|\bar{\mathbf{Q}}_I^N| - n_{PC})$ 개의 가장 신뢰할만한 비트 인덱스들(most reliable bit indices)을 표시한다. $\tilde{\mathbf{Q}}_I^N$ 내에 동일 최소 행 무게인 비트 인덱스들이 n_{PC}^{wm} 개보다 많이 있는 경우, 상기 n_{PC}^{wm} 개의 다른 패리티 체크 비트들은 $\tilde{\mathbf{Q}}_I^N$ 에서 최고 신뢰도(highest reliability) 및 최소 행 무게의 n_{PC}^{wm} 개 비트 인덱스들에 배치된다.
- [200] 폴라 인코딩으로의 입력 $\mathbf{u} = [u_0 \ u_1 \ u_2 \ \dots \ u_{N-1}]$ 은 다음 표에 따라 생성될 수 있다.
- [201] [표5]

```

 $k = 0$ ;
if  $n_{PC} > 0$ 
     $y_0 = 0$ ;  $y_1 = 0$ ;  $y_2 = 0$ ;  $y_3 = 0$ ;  $y_4 = 0$ ;
    for  $n = 0$  to  $N-1$ 
         $y_t = y_0$ ;  $y_0 = y_1$ ;  $y_1 = y_2$ ;  $y_2 = y_3$ ;  $y_3 = y_4$ ;  $y_4 = y_t$ ;
        if  $n \in \overline{\mathbf{Q}}_t^N$ 
            if  $n \in \mathbf{Q}_{PC}^N$ 
                 $u_n = y_0$ ;
            else
                 $u_n = c_k'$ ;
                 $k = k + 1$ ;
                 $y_0 = y_0 \oplus u_n$ ;
            end if
        else
             $u_n = 0$ ;
        end if
    end for
else
    for  $n = 0$  to  $N-1$ 
        if  $n \in \overline{\mathbf{Q}}_t^N$ 
             $u_n = c_k'$ ;
             $k = k + 1$ ;
        else
             $u_n = 0$ ;
        end if
    end for
end if

```

[202] 인코딩 후의 출력 $\mathbf{d}=[d_0 \ d_1 \ d_2 \ d_3 \ \dots \ d_{N-1}]$ 은 $\mathbf{d}=\mathbf{u}\mathbf{G}_N$ 에 의해 얻어지며, 상기 인코딩은 GF(2)에서 수행된다.

[203] 몇몇 구현들에서, 채널 코딩 후에 레이트 매칭이 수행된다. NR 표준에서 폴라 코드에 대한 레이트 매칭은 코드 블록별로 정의되고 서브-블록 인터리빙, 비트

선택(selection), 및 비트 인터리빙으로 이루어진다. 본 명세에서 레이트 매칭으로의 입력 비트 시퀀스는 $d_0, d_1, d_2, d_3, \dots, d_{N-1}$, 레이트 매칭 후에 출력 비트 시퀀스는 $f_0, f_1, f_2, f_3, \dots, f_{E-1}$ 로서 표현될 수 있다. 서브-블록 인터리버에게 입력되는 비트들은 코딩된 비트들 $d_0, d_1, d_2, d_3, \dots, d_{N-1}$ 이다. 상기 코딩된 비트들 $d_0, d_1, d_2, d_3, \dots, d_{N-1}$ 은 32개 서브-블록들로 나뉘질 수 있다. 상기 서브-블록 인터리버로부터 출력되는 비트들은 $y_0, y_1, y_2, y_3, \dots, y_{N-1}$ 로서 표시(denote)될 수 있으며, 다음과 같이 생성될 수 있다: for $n = 0$ to $N-1$: $i = \text{floor}(32n/N)$; $J(n) = P(i) * (N/32) + \text{mod}(n, N/32)$; $y_n = d_{J(n)}$. 여기서 상기 서브-블록 인터리버 패턴 $P(i)$ 는 다음 표에 의해 주어진다.

[204] [표6]

i	$P(i)$	i	$P(i)$	i	$P(i)$	i	$P(i)$	i	$P(i)$	i	$P(i)$	i	$P(i)$	i	$P(i)$
0	0	4	3	8	8	12	10	16	12	20	14	24	24	28	27
1	1	5	5	9	16	13	18	17	20	21	22	25	25	29	29
2	2	6	6	10	9	14	11	18	13	22	15	26	26	30	30
3	4	7	7	11	17	15	19	19	21	23	23	27	28	31	31

[205] $\mathbf{G}_N = (\mathbf{G}_2)^{\otimes n}$ 는 행렬 $\mathbf{G}_2$ 의 n 차(n-th) Kronecker 거듭제곱(power)이며, 여기서 $N=2^n$, $\mathbf{G}_2$ 는 도 6(b)에 도시된 기본 행렬 $\mathbf{F}$ 와 같다.

[206] 몇몇 구현들에서, 서브-블록 인터리버 후의 비트 시퀀스 $y_0, y_1, y_2, y_3, \dots, y_{N-1}$ 는 길이 N 의 순환 버퍼에 쓰여진다(written). 레이트 매칭 출력 시퀀스 길이를 E 라 하면, 비트 선택 출력 비트 시퀀스 $e_k, k=0, 1, 2, \dots, E-1$ 은 다음과 같이 생성될 수 있다.

[207] [표7]

```

if  $E \geq N$  -- repetition
  for  $k = 0$  to  $E - 1$ 
     $e_k = y_{\text{mod}(k, N)}$ ;
  end for
else
  if  $K/E \leq 7/16$  -- puncturing
    for  $k = 0$  to  $E - 1$ 
       $e_k = y_{k+N-E}$ ;
    end for
  else -- shortening
    for  $k = 0$  to  $E - 1$ 
       $e_k = y_k$ ;
    end for
  end if
end if

```

- [208] 평처링 또는 쇼트닝은 전송을 위해 할당된 자원이 인코딩된 비트들을 다 수용할 수 있을 정도로는 크지 않을 때 상기 인코딩된 비트들 중 일부를 전송하지 않도록 하는 기법이다. 반복은 전송을 위해 할당된 자원이 인코딩된 비트들을 수용하고도 남을 정도로 클 때 상기 인코딩된 비트들 중 일부가 중복해서 전송되도록 하는 기법이다.
- [209] 수송 채널 혹은 제어 정보의 타입에 따라, 혹은 채널 코딩 방식에 따라, 비트 시퀀스 $e_0, e_1, e_2, \dots, e_{E-1}$ 은 비트 시퀀스 $f_0, f_1, f_2, f_3, \dots, f_{E-1}$ 로 인터리빙될 수 있다. 예를 들어, UCI에 대한 폴라 코딩의 경우, 비트 시퀀스 $e_0, e_1, e_2, \dots, e_{E-1}$ 은 비트 시퀀스 $f_0, f_1, f_2, f_3, \dots, f_{E-1}$ 로 다음에 따라 인터리빙될 수 있다.
- [210] [표8]

```

Denote  $T$  as the smallest integer such that  $T(T+1)/2 \geq E$ ;

 $k = 0$ ;

for  $i = 0$  to  $T - 1$ 
    for  $j = 0$  to  $T - 1 - i$ 
        if  $k < E$ 
             $v_{i,j} = e_k$ ;
        else
             $v_{i,j} = \text{NULL}$ ;
        end if
         $k = k + 1$ ;
    end for
end for

 $k = 0$ ;

for  $j = 0$  to  $T - 1$ 
    for  $i = 0$  to  $T - 1 - j$ 
        if  $v_{i,j} \neq \text{NULL}$ 
             $f_k = v_{i,j}$ ;
             $k = k + 1$ 
        end if
    end for
end for

else
    for  $i = 0$  to  $E - 1$ 
         $f_i = e_i$ ;
    end for

```

- [211] 폴라 시퀀스 $\mathbf{Q}_0^{N-1}$ 내 비트 인덱스들의 세트(a set of bit indices)를 $\overline{\mathbf{Q}}_I^N$ 로 표시 (denote)하고, 폴라 시퀀스 $\mathbf{Q}_0^{N-1}$ 내 다른 비트 인덱스들의 세트(the set of other bit indices)를 $\overline{\mathbf{Q}}_F^N$ 로 각각 표시하며, 여기서 $|\overline{\mathbf{Q}}_I^N| = K + n_{PC}$, $|\overline{\mathbf{Q}}_F^N| = N - |\overline{\mathbf{Q}}_I^N|$ 이며, n_{PC} 는 패리티 체크 비트들의 개수이다. 본 명세서에서 ISI는 세트 S 내 원소(element)들의 개수이다. $\overline{\mathbf{Q}}_I^N$ 및 $\overline{\mathbf{Q}}_F^N$ 는 다음과 같이 주어진다.

- [212] [표9]

$$\overline{\mathbf{Q}}_{F,tmp}^N = \emptyset$$

if $E < N$

if $K/E \leq 7/16$ -- puncturing

for $n = 0$ to $N - E - 1$

$$\overline{\mathbf{Q}}_{F,tmp}^N = \overline{\mathbf{Q}}_{F,tmp}^N \cup \{J(n)\};$$

end for

if $E \geq 3N/4$

$$\overline{\mathbf{Q}}_{F,tmp}^N = \overline{\mathbf{Q}}_{F,tmp}^N \cup \{0, 1, \dots, \lceil 3N/4 - E/2 \rceil - 1\};$$

else

$$\overline{\mathbf{Q}}_{F,tmp}^N = \overline{\mathbf{Q}}_{F,tmp}^N \cup \{0, 1, \dots, \lceil 9N/16 - E/4 \rceil - 1\};$$

end if

else -- shortening

for $n = E$ to $N - 1$

$$\overline{\mathbf{Q}}_{F,tmp}^N = \overline{\mathbf{Q}}_{F,tmp}^N \cup \{J(n)\};$$

end for

end if

end if

$$\overline{\mathbf{Q}}_{I,tmp}^N = \mathbf{Q}_0^{N-1} \setminus \overline{\mathbf{Q}}_{F,tmp}^N;$$

$\overline{\mathbf{Q}}_I^N$ comprises $(K + n_{PC})$ most reliable bit indices in $\overline{\mathbf{Q}}_{I,tmp}^N$;

$$\overline{\mathbf{Q}}_F^N = \mathbf{Q}_0^{N-1} \setminus \overline{\mathbf{Q}}_I^N;$$

[213] 본 명세서에서, $A \setminus B$ 는 세트 A로부터의 세트 B의 차집합(the difference of set B from set A), 즉, $A-B$ 을 의미하며, 세트 B에 속하지 않는 세트 A의 모든 요소들의 세트이다.

[214] HARQ는 순방향 오류 정정(forward error correction, FEC)와 자동 반복 요청(automatic repeat request, ARQ)가 결합된 기술이다. 예를 들어, 전송기에서 FEC를 이용하여 인코딩된 코딩된 비트들의 전체 또는 일부를 전송하고, 수신기에서 수신된 데이터의 오류 여부를 검출하고 전송기로 상기 수신된 데이터에 대한

확인(acknowledgement, ARQ) 혹은 부정 ARQ(negative ARQ, NACK)을 나타내는 HARQ-ACK 신호를 전송한다. 수신기에 수신된 데이터에 오류가 없거나 일정 임계치보다 낮다고 판단될 경우에 전송기는 새로운 데이터를 전송하는 반면, 수신기에 수신된 데이터에 오류가 존재하는 경우에는 전송기는 해당 데이터 블록을 재전송한다. 수신기는 재전송된 데이터 블록을 이전에 전송된 데이터 블록과 컴바이닝하여 다시 디코딩을 수행하여 오류 여부를 검출한다. 이와 같은 동작은 오류가 검출되지 않거나 미리 정해진 차수가 될 때까지 수행될 수 있다. 재전송되는 데이터 블록의 디코딩을 위한 컴바이닝 방식은 다음 2가지로 나뉠 수 있다.

- [215] * 체이스 컴바이닝(Chase combining): 수신기에서의 컴바이닝을 위해, 전송기는 최초 전송된 코딩된 비트들과 동일한 코딩된 비트들을 재전송한다. 체이스 컴바이닝은 재전송된 데이터 블록의 디코딩 시 전력 이득을 통해서 오류 확률을 줄일 수 있다.
- [216] * 증분 리던던시(Incremental redundancy, IR): 수신기에서의 컴바이닝을 위해, 전송기는 최초 전송된 코딩된 비트들과 동일하지 않은 코딩된 비트들을 재전송한다. 예를 들어, 전송기는 최초 전송에서 보내지 않은 리던던시를 재전송에서 수신기에게 보낸다. 재전송에서는 이전 전송에서 보내지 않은 리던던시가 보내지므로, 이전 전송의 리던던시와 현재 전송의 리던던시가 합해져 리던던시가 증가하게 되고, 이에 따라 코드 레이트가 낮아지는 효과가 있다. 즉, 증분 리던던시는 재전송된 데이터 블록의 디코딩 시 코딩 이득을 통해서 오류 확률을 줄일 수 있다 일반적으로, 체이스 컴바이닝은 증분 리던던시 중 증분된 리던던시가 없는 경우에 해당하므로, 체이스 컴바이닝은 증분 리던던시의 특별한 형태로 해석될 수도 있다.
- [217] HARQ 방식에도 여러 가지 종류가 있다. 예를 들어, HARQ 방식들은 크게는 재전송하는 타이밍에 따라 동기식(synchronous) HARQ와 비동기식(asynchronous) HARQ로 구분될 수 있고, 재전송시 사용하는 자원의 양에 대해 채널 상태를 반영하는지의 여부에 따라 채널-적응적(channel-adaptive) 방식과 채널-비-적응적(channel-non-adaptive) 방식으로 구분될 수 있다.
- [218] 동기 HARQ 방식의 경우, 초기 전송이 실패하면 이후의 재전송이 시스템에 의해 정해진 타이밍에 이루어진다. 예를 들어, 재전송이 이루어지는 타이밍이 초기 전송 실패 후에 매 4번째 시간 단위에 이루어진다고 가정하면, 이는 전송기와 수신기 사이에 이미 약속이 이루어져 있기 때문에, 전송기가 수신기에게 혹은 수신기가 전송기에게 이 타이밍에 대해 추가로 알려줄 필요는 없다. 다만, 동기식 HARQ 방식에서, 데이터 전송 측은 부정 확인(negative acknowledgment, NACK) 메시지를 받았다면, (긍정) 확인(acknowledgement, ACK) 메시지를 받기까지, 예를 들어, 매 4번째 시간 단위에서 프레임을 재전송하게 된다. 반면, 비동기식 HARQ 방식의 경우, 재전송 타이밍이 새로이 스케줄링되거나 추가적인 시그널링을 통해 (전송기에 의해 수신기에게 혹은 수신기에 의해 전송기에게) 제공될

수 있다. 비동기식 HARQ 방식에서, 이전에 실패했던 프레임에 대한 재전송이 이루어지는 타이밍은 채널 상태 등의 여러 요인에 의해 가변된다.

[219] 채널-비-적응적 HARQ 방식의 경우, 재전송시 프레임의 변조(modulation) 또는 이용하는 자원 블록들의 개수, 적응적 변조 및 코딩(adaptive modulation and coding, AMC) 등이 초기 전송시 정해진 대로 이루어지고, 이와 달리 채널-적응적 HARQ 방식의 경우, 이들이 채널의 상태에 따라 가변된다. 예를 들어, 채널-비-적응적 HARQ 방식에서, 전송 측이 초기 전송시 6개 자원 블록들을 이용하여 데이터를 전송하고, 이후 재전송시에도 동일하게 6개 자원 블록들을 이용하여 재전송한다. 반면, 채널-적응적 HARQ 방식에서, 초기에는 6개 자원 블록들을 이용하여 전송이 이루어졌다 하여도 이후에 채널 상태에 따라서는 6개보다 많거나 적은 자원 블록들을 이용하여 재전송한다.

[220] 이러한 분류에 의해 각각 네 가지의 HARQ의 조합이 이루어질 수 있으나, 주로 사용되는 HARQ 방식으로는 비동기식 및 채널-적응적 HARQ 방식과 동기식 및 채널-비-적응적 HARQ 방식이 있다. 비동기식 및 채널-적응적 HARQ 방식은 재전송 타이밍과 사용하는 자원의 양을 채널의 상태에 따라 적응적으로 달리함으로써 재전송 효율을 극대화시킬 수 있으나, 오버헤드가 커지는 단점이 있어서 상향링크를 위해서는 일반적으로 고려되지 않는다. 한편, 동기식 및 채널-비-적응적 HARQ 방식은 재전송을 위한 타이밍과 자원 할당이 시스템 내에서 약속되어 있기 때문에 이를 위한 오버헤드가 거의 없는 것이 장점이지만, 변화가 심한 채널 상태에서 사용될 경우 재전송 효율이 매우 낮아지는 단점이 있다.

[221] <중분 리던던시(increment redundancy, IR) HARQ>

[222] 현재까지의 3GPP 기반 무선 시스템에서 폴라 코드는 브로드캐스트 채널(broadcast channel, BCH), DCI, UCI 등과 같이 적은 비트들을 갖는 수송 채널 혹은 제어 정보에 대한 채널 코딩에만 사용되었기 때문에, 폴라 코딩이 적용된 정보 블록에 HARQ가 적용될 필요성이 낮았다. 그런데, 무선 통신 기술의 발달하고 요구되는 서비스들이 더욱 다양해지면 데이터 채널(예, 상향링크 공유 채널(uplink shared channel, UL-SCH), 하향링크 공유 채널(downlink shared channel, DL-SCH), 사이드링크 공유 채널(sidelink shared channel, SL-SCH))에도 폴라 코드 기반 채널 코딩을 적용하는 것이 고려될 수 있다. 향후 폴라 코드 기반 채널 코딩이 데이터에 대해 적용되는 경우, 폴라 코드 기반 채널 코딩이 적용된 정보 블록에 대한 HARQ를 지원할 방안이 필요하다. 이하에서는 폴라 코드에 대해 HARQ를 지원하기 위한 본 명세의 구현들이 설명된다.

[223] 도 13은 본 명세의 몇몇 구현들에 따른 정보 비트들을 폴라 인코더로의 할당하는 예들을 도시한 것이다. 특히, 도 13은 중분 리던던시(increment redundancy, IR)를 위한 정보 비트들의 폴라 인코딩 블록으로의 할당을 예시한 것으로서, 도 13의 예에서는 데이터 블록의 크기(즉, 폴라 인코딩으로의 정보 블록의 크기) $K = 6$, 최초 전송 시 머더 코드 크기 $N = 8$, 재전송 시 머더 코드 크기 $N = 16$ 이 가정된다. 도 13의 예에서는 Battacharyya 파라미터에 따른 신뢰도가 가정된다. 도 13(a)에서

큰 신뢰도 순서 값을 가진 비트 인덱스일수록 신뢰할만한(reliable) 비트 인덱스인 것으로 가정된다. 예를 들어, 신뢰도 순서 값 1인 비트 인덱스가 신뢰도 순서 값 0인 비트 인덱스보다 신뢰할만하다고 가정된다. 도 13(b)에서 입력 노드들 내 값들은 Battacharyya 파라미터를 계산한 값들로서, 작을수록 높은 신뢰도를 의미한다.

[224] 폴라 코드에 대해 중분 리던던시 기반 HARQ(이하, IR HARQ)를 지원하기 위해, 전송기는 재전송을 수행할 때 머더 코드 크기를 증가시킬 수 있다. 예를 들어, 전송기는 최초 전송에서는 머더 코드 크기 N을 적용하고, 재전송에서는 머더 코드 크기 2N을 적용할 수 있다.

[225] 도 13을 참조하면, 전송기는 최초 전송의 경우, K=6이므로, 머더 코드 크기 N=8의 비트 채널 인덱스들(즉, 폴라 인코딩 전 비트 인덱스들) 0~7 중 가장 신뢰할만한(most reliable) 비트 인덱스들 2, 3, 4, 5, 6, 7에 데이터 블록의 비트들 $c_0, c_1, c_2, c_3, c_4, c_5$ 을 배치하여 폴라 인코딩을 수행한다. 수신기가 상기 최초 전송에 대해 디코딩을 수행한 후 오류가 있다고 판단하여 재전송을 요구한 경우, 혹은 상기 전송기가 상기 최초 전송에 오류가 있을 것에 대비하여 재전송을 수행하고자 하는 경우, 상기 전송기는 머더 코드 크기 N=16의 비트 인덱스들 0~15 중 가장 신뢰할만한(most reliable) 6개 비트 인덱스들 7, 11, 12, 13, 14, 15에 데이터 블록의 비트들 $c_0, c_1, c_2, c_3, c_4, c_5$ 을 배치하여 폴라 인코딩을 수행한다. 하지만, 상기 전송기와 상기 수신기가 IR HARQ를 지원하기 위해서는 최초 전송에서 생성된 코딩된 비트들이 재전송에서 생성된 코딩된 비트들에 포함되는 특성을 만족하여야 한다. 예를 들어, 도 13(a) 및 도 13(b)를 참조하면, 이전 전송에서 정보 비트들 $c_0, c_1, c_2, c_3, c_4, c_5$ 가 배치된 비트 인덱스들에 현재 전송에서도 정보 비트들 $c_0, c_1, c_2, c_3, c_4, c_5$ 가 배치되어야 한다. 머더 코드 크기가 N에서 2N으로 증가하는 하는 경우, 폴라 인코딩된 코드워드는 다음 식으로 표현될 수 있다.

[226] [수식14]

$$\begin{bmatrix} U_2 & U_1 \end{bmatrix} \begin{bmatrix} F & 0 \\ F & F \end{bmatrix} = [(U_1 + U_2)F \quad U_1F]$$

[227] 여기서, F는 머더 코드 크기 N의 폴라 인코딩을 위한 커널(Kernel)이고, $[U_2 \ U_1]$ 은 데이터 블록이다. 이 경우, U_1F 는 최초 전송의 코드워드가 되어야 IR HARQ가 지원될 수 있다. 따라서, 도 13을 참조하면, 비트 인덱스 7에 해당하는 데이터가 비트 인덱스 10에도 할당되는 동작이 필요하다. 즉, 비트 인덱스 7과 비트 인덱스 10에는 동일한 데이터 비트가 배치되어 인코딩되어야 한다. 이와 같은 복사 동작(copy operation)은 재전송 시 머더 코드 크기가 증가하고, 데이터 블록 크기가 상위(upper) 폴라 인코더의 비트 인덱스들에 배치되는 경우 발생하게 된다. 즉, 도 13의 예에 의하면, N=16의 경우, 데이터 블록 크기가 5보다 크거나 같을 때 하위(lower) 폴라 인코더에 해당하는 비트 인덱스들 중 가장 신뢰도가 높은 비트 인덱스인 비트 인덱스 7에 정보 비트가 배치되므로, 복사 동작이 발생하게 된다. 이

하에서는 작은 비트 인덱스들의 폴라 서브코드를 하위 폴라 서브코드로, 큰 비트 인덱스들의 폴라 서브코드를 상위 폴라 서브코드로 칭한다.

- [228] 현재까지의 LTE 또는 NR 표준에 의하면, 하향링크 데이터를 나르는 채널(예, PDSCH) 또는 상향링크 데이터를 나르는 채널(예, PUSCH)에 관한 하향링크 제어 정보(downlink control information, DCI)는 하향링크 제어 채널(예, PDCCH)를 통해, 또는 사이드링크 데이터를 나르는 채널(예, 물리 사이드링크 공유 채널(physical sidelink shared channel, PSSCH))에 관한 사이드링크 제어 정보(sidelink control information, SCI)는 사이드링크 제어 채널(예, 물리 사이드링크 제어 채널(physical sidelink control channel, PSCCH))를 통해 전송될 수 있다. UE는 PDCCH를 통해 전송되는, 하향링크 또는 상향링크 데이터에 대한, 하향링크 제어 정보를 검출한 후, 해당 PDSCH 또는 PUSCH를 디코딩하여 하향링크 데이터 혹은 상향링크 데이터를 얻을 수 있고, PSSCH를 통해 전송되는 사이드링크 제어 정보를 검출한 후 해당 PSSCH를 디코딩하여 사이드링크 데이터를 얻을 수 있다.
- [229] 앞서 언급한 바와 같이, 5G NR 표준에서 폴라 코드는 제어 정보(예, BCH, DCI, UCI, SCI)에 사용된다. 제어 정보(제어 데이터라고도 함)의 크기는 표준에서 사전에 정의되고, 제어 정보를 나르는 PBCH/PDCCH, PUCCH/PUSCH, 혹은 PSCCH/PSSCH에 할당되는 시간 및/또는 주파수 자원도 정의, 지시 또는 설정되기 때문에, 해당 제어 정보를 인코딩하여 얻어지는 코딩된 비트들의 크기가 정해진다. 위의 정보(즉, 제어 정보의 크기, 시간/주파수 자원의 크기 등)를 이용하면, 폴라 인코더에 대한 머더 코드 크기가 결정될 수 있다. 예를 들어, DCI에 해당하는 제어 데이터의 크기 $K=40$, PDCCH에 할당되는 시간/주파수 자원에 따라 전송되는 코딩된 비트들의 크기 $E=120$ 으로 가정하는 경우, 표 7를 참조하면, 코드 레이트 $K/E = 1/3 < 7/16$ 이므로, 전송기는 머더 코드 크기 $N=128$ 을 이용하여 생성한 코드워드의 128개 비트들 중 8개 비트들을 평처링하여, PDCCH 상에서 전송하게 된다. 따라서, 전송기와 수신기는 시간/주파수 자원의 크기, 그리고 제어 데이터의 크기 또는 (전송 혹은 해당 채널의 타겟) 코드 레이트를 기반으로, 해당 제어 데이터에 적용될 혹은 적용된 머더 코드 크기를 결정할 수 있다.
- [230] 폴라 코드가 유니캐스트 데이터에도 적용되면, QPSK(Quadrature Phase Shift Keying) 뿐만 아니라 16QAM(Quadrature Amplitude Modulation)/64QAM/256QAM과 같은 차수 변조(higher order modulation)가 폴라 코드를 통해 얻어진 코딩된 비트들에 적용될 수 있다. 이 때, 본 명세의 몇몇 구현들에서, 폴라 코드로 인코딩된 데이터 블록 크기는 5G NR에 따른 PDSCH, PUSCH 또는 PSSCH의 데이터 블록 크기인 수송 블록 크기(transport block size, TBS)를 통해 전송기 또는 수신기에 지시될 수 있다. 예를 들어, DCI 포맷 또는 SCI 포맷 내 필드들 중 변조 및 코딩 방식(modulation and coding scheme, MCS)에 관한 필드의 값과 시간/주파수 자원 할당에 관한 필드(들)의 값(들)로부터 TBS가 계산될 수 있다. 따라서, TBS 또는 TBS에 기반하여 결정된 코드 블록 크기(code block size)로부터 결정된 정보 블록 크기 K 와 시간/주파수 자원에 따라 결정된 전송 비트들의 양 E 로부터 폴라

인코더의 머더 코드 크기가 얻어질 수 있다. 그러나, PDCCH/PSCCH는 전송 중 오류가 발생할 수 있으며, PDSCH/PSSCH를 스케줄링하는 제어 정보를 나르는 PDCCH/PSCCH에 오류가 발생하는 경우에 UE는 해당 제어 정보를 기반으로 디코딩되는 해당 PDSCH/PSSCH를 수신할 수 없으며, PUSCH를 스케줄링하는 제어 정보를 나르는 PDCCH에 오류가 발생하는 경우에 UE는 해당 제어 정보를 기반으로 PUSCH를 적절히 전송할 수 없다. 따라서, PDCCH/PSSCH에서 오류가 발생하더라도 UE가 안정적으로 동작하도록 하는 시그널링 방식이 필요하다.

[231] 이하에서는 폴라 인코딩이 적용되는 데이터에 관한 시그널링을 위한 본 명세의 몇몇 구현들이 설명된다. 설명의 편의를 위해, PDSCH가 나르는 DL-SCH 데이터에 폴라 인코딩이 적용되고, 상기 PDSCH에 관한 제어 정보가 PDCCH를 통해 전송되는 경우를 예로 하여 본 명세의 몇몇 구현들이 주로 설명되나, 본 명세의 몇몇 구현들은 PUSCH와 상기 PUSCH에 관한 DCI 포맷을 나르는 PDCCH, 및/또는 PSSCH와 상기 PSSCH에 관한 SCI 포맷을 나르는 PSSCH에도 적용될 수 있다.

[232] 예를 들어, 폴라 인코딩된 수송 블록의 최초 전송에 해당하는 제어 정보를 나르는 PDCCH에 오류가 발생할 수 있다. 이 경우, UE는 PDCCH에 오류가 발생하였기 때문에, 해당 제어 정보를 기반으로 디코딩하는 PDSCH를 수신할 수 없다. 따라서, 상기 UE는 상기 PDCCH에 대한 HARQ-ACK을 전송하는 시점에 어떤 신호도 전송할 수 없다. 하지만, BS는 상기 PDCCH를 전송했으므로 상기 UE의 HARQ-ACK을 나르는 PUCCH 또는 PUSCH의 검출을 시도하게 된다. HARQ-ACK의 검출은 BS 구현 방식에 따라 다르겠지만, UE에서 DTX(Discontinuous Transmission, DTX)된 HARQ-ACK을 BS는 NACK인 것으로 검출할 수 있다. 이는 HARQ-ACK의 오류에 대한 요구 조건에서 유추할 수 있다. HARQ-ACK을 수신한 수신기 입장에서 HARQ-ACK의 오류는 두 가지 종류로 구분할 수 있는데, ACK-to-NACK 오류와 NACK-to-ACK 오류가 그것이다. ACK-to-NACK 오류는 HARQ-ACK을 전송한 전송기가 ACK으로 전송된 신호를 수신기가 NACK으로 검출하는 오류이고, NACK-to-ACK 오류는 HARQ-ACK을 전송한 전송기가 NACK으로 전송한 신호를 ACK으로 검출하는 오류이다. 이 때, 상위 계층(예, MAC 계층, RLC 계층, PDCP 계층) 관점에서는 NACK-to-ACK 오류 발생 확률을 낮추는 것이 더 중요하게 된다. ACK-to-NACK 오류가 발생하는 경우, UE는 이미 수송 블록을 성공적으로 디코딩했지만, 오류로 인해 BS가 해당 수송 블록에 대한 재전송을 요구하게 되어 시스템 수율이 열화될 수는 있다. 그러나, NACK-to-ACK 오류가 발생하는 경우, UE는 수송 블록을 성공적으로 디코딩하지 못하였지만, 오류로 인해 BS가 해당 수송 블록이 상기 UE에서 성공적으로 디코딩되었다고 판단하여 새로운 수송 블록을 UE에게 전송하게 된다. 즉, NACK-to-ACK 오류가 발생하면 수송 블록 손실(loss)가 발생할 수 있으며, 수송 블록 손실이 발생하면 해당 수송 블록은 상위(higher) 계층 재전송을 통해 복구를 시도하게 될 것이므로 시스템 수율이 ACK-to-NACK 오류에 비해 더욱 열화된다. 이런 이유로 NACK-to-ACK 오류에 대한 요구 조건을 ACK-to-NACK 오류에 대한 요구조

건(requirement)보다 강하게 설정하는 것이 일반적이다. 따라서, UE에서 DTX된 HARQ-ACK(즉, 전송하지 않은 HARQ-ACK)은 BS에서 NACK으로 검출되며, 상기 BS는 해당 수송 블록에 대한 재전송을 수행하게 될 것이다. 일반적으로 재전송 시에는 TBS를 동일하게 유지되지만, 시간/주파수 자원은 변경될 수 있다. 또한, BS는 UE가 최초 전송을 통해서 전송한 코딩된 비트들을 고려하여, 재전송 시 시간/주파수 자원을 조정할 수 있다. 예를 들면, IR HARQ를 지원하는 경우, 수신기는 최초 전송의 코딩된 비트들과 재전송의 코딩된 비트들을 컴바이닝하여 디코딩을 수행하기 때문에, 재전송 시 전송되는 코딩된 비트들의 크기 최초 전송 시 전송되는 코딩된 비트들의 크기보다 작도록 시간/주파수 자원이 설정될 수 있다. 그럼에도 불구하고, 수송 블록을 수신하는 수신기에서는 컴바이닝을 통해서 더욱 큰 코딩 이득을 획득하여 오류 성능을 개선할 수 있다. 재전송 시 시간/주파수 자원을 변경하게 되면, 최초 전송 시 코딩된 비트들의 크기(즉, 코딩된 비트들의 길이)와 재전송 시 코딩된 비트들의 크기가 차이가 나게 된다. IR HARQ가 지원되는 경우, 재전송 시 머더 코드 크기는 최초 전송 시의 코딩된 비트들의 크기와 재전송 시의 코딩된 비트들의 크기를 합하여 설정될 수 있다. 이 경우, 전송기에서 코드워드를 생성할 때 사용한 머더 코드 크기와 수신기에서 사용하는 머더 코드 크기가 다를 수 있어서, 오류가 발생하여 계속 재전송이 요구될 수 있다. 예를 들어, 최초 전송을 스케줄링하는 DCI 포맷을 UE가 놓치고 BS가 머더 코드 크기를 N 에서 $2N$ 으로 증가시켜 재전송을 수행한 경우, 상기 UE는 상기 최초 전송에 대한 DCI 포맷을 놓쳤으므로, 재전송에 대한 머더 코드 크기가 최초 전송에 비해 증가된 것인지 및/또는 본 명세의 몇몇 구현들에 따른 복사 동작이 발생하는지를 모를 수 있다. DCI 포맷 내 새 데이터 지시자(new data indicator, NDI)가 상기 DCI 포맷이 스케줄링하는 전송이 새 전송인지 아니면 재전송인지를 알려줄 수는 있지만, 재전송인 경우에도 머더 코드 크기가 증가되지 않을 수도 있고 머더 코드 크기가 증가하더라도 K 가 작으면 복사 동작이 필요 없을 수 있다. 따라서, 본 명세의 몇몇 구현들에서는 수송 블록을 전송하는 전송기가 사용하는 머더 코드 크기(즉, 폴라 인코더 측의 머더 코드 크기)가 상기 수송 블록을 수신하는 수신기가 사용하는 머더 코드 크기(즉, 폴라 디코더 측의 머더 코드 크기)의 차이가 발생하는 상황을 회피하기 위해서 머더 코드 크기가 DCI 혹은 SCI를 통해 UE에게 제공될 수 있다.

- [233] 재전송 시, 전송기 혹은 폴라 인코더가, 복사 동작을 통해 데이터 및 패리티 검사(parity check, PC) 비트(들)을 비트 인덱스(들)에 배치하는 경우, PDCCH/PSCCH 오류에 강인한 IR HARQ가 설계될 필요가 있다. 복사 동작은 전송기가 머더 코드 크기가 증가하고, 상위 폴라 서브코드(upper polar subcode)에 해당하는 비트 인덱스들에 데이터 비트들을 배치할 때 수행되기 때문에, 본 명세의 몇몇 구현들에서는 재전송 시 전송기에서 머더 코드 크기가 증가하는 경우가 고려된다.

- [234] 도 14는 신뢰도의 오름차순으로 정렬된 비트 인덱스들을 예시한 것이다. 특히, 도 14는 3GPP TS 38.212 Rel-15의 Table 5.3.1.2-1에 따른 폴라 시퀀스를 기반으로 하며, 도 14(a)는 $N=32$ 인 폴라 시퀀스를, 도 14(b)는 $N=64$ 인 폴라 시퀀스를 예시한다.
- [235] 도 15 내지 도 18은 본 명세의 몇몇 구현들에 따라 데이터 비트들을 폴라 코드의 비트 인덱스들에 배치하는 예들을 도시한 것이다. 도 15 내지 도 18에서는 도 14에 따른 폴라 시퀀스들이 가정되며, 도 15 및 도 17의 예들에서는 $K=7$, 최초 전송에 대해 $N=32$ 및 $E=24$, 재전송에 대해 $N=64$ 및 $E=34$ 가 가정되고, 도 16 및 도 18의 예들에서는 $K=16$, 최초 전송에 대해 $N=32$ 및 $E=30$, 재전송에 대해 $N=64$ 및 $E=30$ 이 가정된다.
- [236] 도 15(a)를 참조하면, BS는 $N=32$ 인 폴라 인코더의 비트 인덱스들 0 ~ 31 중 가장 신뢰할만한 7개 비트 인덱스들에 최초 전송의 데이터 비트들, 즉, 정보 비트들 $c_0 \sim c_6$ 을 배치하고, 상기 정보 비트들 $c_0 \sim c_6$ 에 대한 폴라 인코딩을 통해 얻어진 코딩된 비트들을 기반으로 UE로의 대한 최초 전송을 수행할 수 있다. 상기 BS는 상기 최초 전송이 상기 UE에서 적절히 디코딩되지 못했다고 판단하는 경우, 혹은 상기 최초 전송에 대한 재전송이 필요하다고 판단하는 경우, 상기 BS는 도 15(b)의 Case-2에서와 같이 상기 정보 비트들 $c_0 \sim c_6$ 을 $N=64$ 인 폴라 인코더의 비트 인덱스들에 배치하고, 상기 정보 비트들 $c_0 \sim c_6$ 에 대한 폴라 인코딩을 통해 얻어진 코딩된 비트들을 기반으로 상기 UE로의 재전송을 수행할 수 있다. 그런데, 상기 UE가 상기 최초 전송에 대한 PDCCH 오류로 인해 상기 최초 전송을 나르는 PDSCH를 수신하지 못한 경우, 상기 UE는 상기 재전송을 나르는 PDSCH를 통해 수신한 코딩된 비트들을 디코딩할 때 도 15(b)의 Case-1에 예시된 바와 같이 정보 비트들이 폴라 인코더에 배치되었다고 가정하게 된다. 그러나, 상기 BS는 최초 전송을 이미 수행한 후이므로, 재전송 시 머더 코드 크기를 증가시켜 Case-2에서와 같이 정보 비트들을 폴라 인코더에 배치하므로, 상기 UE가 도 15(b)의 Case-1과 같은 정보 비트 할당을 가정하면 상기 BS와 상기 UE가 사용하는 정보 비트들의 비트 인덱스들로의 배치가 동일하지 않게 된다. 이와 같은 오류를 회피하기 위해서, 본 명세의 몇몇 구현들에서는 데이터 전송을 스케줄링하는 제어 정보(예, PDCCH, PSCCH)를 통해서, 복사 동작에 의해서 데이터 비트(즉, 정보 비트)를 비트 인덱스에 배치되는지에 관한 정보가 상기 제어 정보의 수신단에 제공된다. 예를 들어, BS가 복사 동작에 의해서 데이터 비트를 비트 인덱스에 배치하는 동작을 수행하였다면, UE는 하위 폴라 서브코드(lower polar subcode)의 비트 인덱스에 배치된 데이터 비트가 상위 폴라 서브코드(upper polar subcode)의 비트 인덱스에 동일하게 배치되도록 복사되었다고 가정하고 폴라 디코딩을 수행할 수 있다. 이 때, 해당 데이터 블록 크기, 즉, 정보 블록 크기에 해당하는 비트 인덱스들의 집합을 제외한, 프로즌 비트들로 설정되는 하위 폴라 서브코드의 비트 인덱스들 중에서 신뢰도가 가장 높은 비트 인덱스에 대하여 복사 동작이 수행될 수 있다. 예를 들어, 도 15(b)를 참조하면, 복사 동작을 수행하는 경우, 전송기는 비트

인덱스들 63, 62, 61, 59, 55, 47, 31에 정보 비트들을 배치하고 상기 비트 인덱스들 63, 62, 61, 59, 55, 47, 31을 제외한 비트 인덱스들 중 하위 폴라 서브 코드에서 가장 높은 신뢰도를 가지는 비트 인덱스 60에 대하여 복사 동작을 수행하고, 수신기는 이를 가정하여 폴라 디코딩을 수행할 수 있다.

- [237] 도 16(a)를 참조하면, BS는 $N=32$ 인 폴라 인코더의 비트 인덱스들 0 ~ 31 중 가장 신뢰할만한 16개 비트 인덱스들에 최초 전송의 데이터 비트들, 즉, 정보 비트들 $c_0 \sim c_{15}$ 을 배치하고, 상기 정보 비트들 $c_0 \sim c_{15}$ 에 대한 폴라 인코딩을 통해 얻어진 코딩된 비트들을 기반으로 UE로의 대한 최초 전송을 수행한 수 있다. 상기 BS는 상기 최초 전송이 상기 UE에서 적절히 디코딩되지 못했다고 판단하는 경우, 혹은 상기 최초 전송에 대한 재전송이 필요하다고 판단하는 경우, 상기 BS는 도 16(b)의 Case-2에서와 같이 상기 정보 비트들 $c_0 \sim c_{15}$ 를 $N=64$ 인 폴라 인코더의 비트 인덱스들에 배치하고, 상기 정보 비트들 $c_0 \sim c_{15}$ 에 대한 폴라 인코딩을 통해 얻어진 코딩된 비트들을 기반으로 상기 UE로의 재전송을 수행할 수 있다. 그런데, 상기 UE가 상기 최초 전송에 대한 PDCCH 오류로 인해 상기 최초 전송을 나르는 PDSCH를 수신하지 못한 경우, 상기 UE는 상기 재전송을 나르는 PDSCH를 통해 수신한 코딩된 비트들을 디코딩할 때 도 16(b)의 Case-1에 예시된 바와 같이 정보 비트들이 폴라 인코더에 배치되었다고 가정하게 된다. 그러나, 상기 BS는 최초 전송을 이미 수행한 후이므로, 재전송 시 머더 코드 크기를 증가시켜 Case-2에서와 같이 정보 비트들을 폴라 인코더에 배치하므로, 도 16(b)의 Case-1과 같은 정보 비트 할당을 가정하면 상기 BS와 상기 UE가 사용하는 정보 비트들의 비트 인덱스들로의 배치가 동일하지 않게 된다. 이와 같은 오류를 회피하기 위해서, 본 명세의 몇몇 구현들에서는, 데이터 전송을 스케줄링하는 제어 정보(예, PDCCH, PSCCH)를 통해, 복사 동작에 의해서 데이터 비트(즉, 정보 비트)를 비트 인덱스에 배치되는지에 관한 정보가 상기 제어 정보의 수신단에 제공된다. 예를 들어, BS가 복사 동작에 의해서 데이터 비트를 비트 인덱스에 배치하는 동작을 수행하였다면, UE는 하위 폴라 서브코드(lower polar subcode)의 비트 인덱스에 배치된 데이터 비트가 상위 폴라 서브코드(uppler polar subcode)의 비트 인덱스에 동일하게 배치되도록 복사되었다고 가정하고 폴라 디코딩을 수행할 수 있다. 이 때, 해당 데이터 블록 크기, 즉, 정보 블록 크기에 해당하는 비트 인덱스들의 집합을 제외한, 프로즌 비트들로 설정되는 하위 폴라 서브코드의 비트 인덱스들 중에서 신뢰도가 가장 높은 비트 인덱스에 대하여 복사 동작이 수행될 수 있다. 예를 들어, 도 16(b)를 참조하면, 복사 동작을 수행하는 경우, 전송기는 비트 인덱스들 63, 62, 61, 59, 55, 47, 31, 60, 58, 57, 54, 53, 46, 51, 45, 30에 정보 비트들을 배치하며, 상위 폴라 서브코드의 비트 인덱스들 31, 30에 2개 정보 비트들이 배치되므로 하위 폴라 서브코드에서 프로즌된 비트 인덱스들 중 신뢰도가 가장 높은 2개 비트 인덱스들 43, 39에 대해 복사 동작을 수행하여 도 16(b)의 Case-2에서와 같이 정보 비트들을 비트 인덱스들에 배치하고 이에 따라 폴라 인코딩을 수행할 수 있고,

수신기는 도 16(b)의 Case-2에서와 같이 정보 비트들이 폴라 인코더의 비트 인덱스들에 배치되었다고 가정하고 폴라 디코딩을 수행할 수 있다.

- [238] 도 15 및 도 16의 예에서는 전송기가 상위 폴라 서브코드의 비트 인덱스에 배치된 정보 비트(들)을 하위 폴라 서브코드 내 가장 신뢰할만한 프로즌된 비트 인덱스(들)에 복사하는 복사 동작을 수행하는 것으로 본 명세의 몇몇 구현들이 설명되었다. 그러나, 본 명세의 몇몇 구현들에서, 재전송을 위해 머더 코드 크기를 N 에서 $2N$ 으로 증가시키고 복사 동작을 수행하기로 결정, 지시 혹은 설정된 경우, 수신기는 길이 K 인 정보 블록의 크기 N 인 폴라 인코딩 블록으로의 매핑 패턴이 크기 $2N$ 인 폴라 인코딩 블록의 상위 폴라 서브코드에 그대로 매핑되도록 길이 K 인 정보 블록을 상기 크기 $2N$ 인 폴라 인코딩 블록에 매핑하고, 상기 크기 $2N$ 인 폴라 인코딩 블록의 상위 폴라 서브코드 내 길이 K 인 상기 정보 블록의 비트(들)이 매핑되는 비트 인덱스들 중 크기 $2N$ 인 폴라 인코딩 블록의 K 개 가장 신뢰할만한 비트 인덱스들이 아닌 비트 인덱스(들)의 정보 비트(들)을 상기 K 개 가장 신뢰할만한 비트 인덱스들 중 하위 폴라 서브코드에 속한 비트 인덱스(들)에 매핑하는 방식으로 복사 동작을 수행할 수 있고, 수신기는 이를 가정하여 폴라 디코딩을 수행할 수 있다. 예를 들어, 도 17(b)를 참조하면, 재전송을 위한 폴라 인코딩을 위해 복사 동작을 수행하는 전송기는 $N = 64$ 인 폴라 인코딩 블록으로 길이 $K = 7$ 인 정보 블록을 매핑할 때, 상기 폴라 인코딩 블록의 상위 폴라 서브코드의 비트 인덱스들(즉, 비트 인덱스들 32 ~ 63)이 $N = 32$ 인 폴라 인코딩 블록으로의 정보 블록 매핑 패턴을 포함하도록 정보 비트들 $c_0 \sim c_6$ 를 상기 상위 폴라 서브코드에 매핑하고(도 17(b)의 Case-1 참조), 정보 비트 c_3 가 매핑된 비트 인덱스 60는 $N = 64$ 인 폴라 코드의 비트 인덱스들 중 가장 신뢰할만한 7개 비트 인덱스들 63, 62, 61, 59, 55, 47, 31에 속하지 않으므로 상기 비트 인덱스 60에 매핑된 정보 비트 c_3 를 하위 폴라 서브코드에 속하면서 상기 가장 신뢰할만한 7개 비트 인덱스들 중 하나인 비트 인덱스 31에 매핑할 수 있다(도 17(b)의 Case-2 참조). 다른 예로, 도 18(b)를 참조하면, 재전송을 위한 폴라 인코딩을 위해 복사 동작을 수행하는 전송기는 $N = 64$ 인 폴라 인코딩 블록으로 길이 $K = 16$ 인 정보 블록을 매핑할 때, 상기 폴라 인코딩 블록의 상위 폴라 서브코드의 비트 인덱스들(즉, 비트 인덱스들 32 ~ 63)이 $N = 32$ 인 폴라 인코딩 블록으로의 정보 블록 매핑 패턴을 포함하도록 정보 비트들 $c_0 \sim c_{15}$ 를 상기 상위 폴라 서브코드에 매핑하고(도 18(b)의 Case-1 참조), 정보 비트들 c_1, c_0 가 매핑된 비트 인덱스들 43, 39는 $N = 64$ 인 폴라 코드의 비트 인덱스들 중 가장 신뢰할만한 16개 비트 인덱스들 63, 62, 61, 59, 55, 47, 31, 60, 58, 57, 54, 53, 46, 51, 45, 30에 속하지 않으므로 상기 비트 인덱스들 43, 39에 매핑된 정보 비트들 c_1, c_0 를 하위 폴라 서브코드에 속하면서 상기 가장 신뢰할만한 16개 비트 인덱스들에 속하는 비트 인덱스들 31, 30에 매핑할 수 있다(도 18(b)의 Case-2 참조).

- [239] 본 명세의 몇몇 구현들에서, 정보 비트(들)의 비트 인덱스(들)로의 매핑 순서 및/또는 복사 대상과 관계 없이, 재전송을 위한 크기 $2N$ 의 폴라 코드로의 입력 비트 시퀀스 $\mathbf{u} = [u_0, u_1, u_2, \dots, u_{2N-1}]$ 은, i) 상기 입력 비트 시퀀스 $\mathbf{u} = [u_0, u_1, u_2, \dots, u_{2N-1}]$ 중 상위(upper) 서브 비트 시퀀스 $\mathbf{u}_{\text{upper}} = [u_N, u_{N+1}, u_{N+2}, \dots, u_{2N-1}]$ 가 초기 전송을 위한 크기 N 의 폴라 코드로의 입력 비트 시퀀스 $\mathbf{u} = [u_0, u_1, u_2, \dots, u_{N-1}]$ 와 같고, ii) 하위(lower) 서브 비트 시퀀스 $\mathbf{u}_{\text{lower}} = [u_0, u_1, u_2, \dots, u_{N-1}]$ 에서, $n = 0 \sim N-1$ 에 대해, $n \in$

$$\overline{\mathbf{Q}}_I^N$$

인 u_n 은 정보 비트를 갖도록 생성될 수 있다. 전송기는 $\mathbf{d} = \mathbf{u}\mathbf{G}_n$ 에 의해 인코딩을 수행하여 코딩된 비트 시퀀스 $\mathbf{d} = [d_0, d_1, d_2, \dots, d_{2N-1}]$ 을 얻을 수 있다. 상기 코딩된 비트 시퀀스는 레이트 매칭, 변조 등을 거친 후에 물리 채널 상에서 다른 통신 기기(들)에게 전송된다. 물리 채널 상에서 코딩된 비트 시퀀스를 수신한 수신기는 본 명세의 몇몇 구현들에 따라 정보 블록이 폴라 인코딩 블록에 매핑되었다고 가정하고 폴라 디코딩을 수행할 수 있다.

- [240] <머더 코드 크기 지시>

- [241] 앞에서 언급했듯이, 하향링크 제어 채널의 수신에 오류가 발생하는 경우에는 BS와 UE 사이에, 혹은 사이드링크 제어 채널의 수신에 오류가 발생하는 경우에는 전송 UE와 수신 UE 사이에, 머더 코드 크기에 대한 모호성(ambiguity)이 발생할 수 있으며, 이에 따라 하향링크 혹은 상향링크 데이터 전송/수신, 혹은 사이드링크 데이터 전송/수신의 오류를 초래하여 시스템 성능을 저하시킬 수 있다. 따라서, 이와 같은 오류 케이스들에 강인하게 동작하도록 하기 위해서 머더 코드 크기가 UE에게 지시 혹은 제공되는 것이 필요할 수 있다. 머더 코드 크기의 지시를 위해, 본 명세의 몇몇 구현들에서, 다음 방법(들)이 사용될 수 있다. 예를 들어, PDSCH가 나르는 수송 블록에 대한 머더 코드 크기가 상기 PDSCH를 스케줄링하는 DCI 포맷을 통해, 혹은 PUSCH가 나르는 수송 블록에 대한 머더 코드 크기가 상기 PUSCH를 스케줄링하는 DCI 포맷을 통해, 혹은 PSSCH가 나르는 수송 블록에 대한 머더 코드 크기가 상기 PSSCH를 스케줄링하는 SCI 포맷을 통해, UE에게 다음 방법(들)에 따른 머더 코드 크기 관련 정보가 제공될 수 있다. 이하에서, 정보 크기(즉, 폴라 인코딩 블록으로의 정보 블록의 크기)는 K , i -번째 전송의 레이트 매칭 출력 크기는 E_i , 최초 전송의 머더 코드 크기는 N , 최대 머더 코드 크기는 N_{max} 로 표현한다.

- [242] > 방법 1: 머더 코드 크기가 직접 UE에게 지시될 수 있다. 가능한 머더 코드 크기들의 집합을 N_{mother} 라고 하면, 몇몇 구현들에서, $\text{ceil}(\log_2(n(N_{\text{mother}})))$ 개 비트(들)을 사용하여 머더 코드 크기가 UE에게 지시될 수 있으며, $\text{ceil}(\cdot)$ 은 올림 동작을 나타내고, $n(\cdot)$ 은 집합의 원소의 개수를 나타낸다. 예를 들어, $N_{\text{mother}} = \{32, 64, 128, 256, 512, 1024, 2048, 4096, 8192\}$ 라 하면 $\text{ceil}(\log_2(9))=4$ 가 되어, 4-비트를 이용하여 머더 코드 크기가 UE에게 지시될 수 있다.

- [243] > 방법 2: 최초 전송의 머더 코드 크기에 상대적인 재전송 시 머더 코드 크기의 증가 여부가 UE에게 지시될 수 있다. 본 명세의 몇몇 구현들에서, 최초 전송의 머더 코드 크기는 앞서 설명된 5G NR 표준에 기술된 방법을 이용하여 결정될 수 있다.
- [244] >> 방법 2-1: 머더 코드 크기를 $\min(2N, N_{\max})$ 까지 증가시키는 경우, 1-비트 정보(예, 복사 플래그)를 이용하여 머더 코드 크기가 UE에게 제공될 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그를 세팅하여 UE에게 제공할 수 있다.
- [245] >>> 최초 전송 시 전송 플래그는 0으로 세팅하여 전송한다.
- [246] >>> 재전송 시 머더 코드 크기를 증가시키지 않으면 복사 플래그를 0으로 세팅하고, 머더 코드 크기를 $2N$ 으로 증가시키면 복사 플래그를 1로 세팅하여 지시한다.
- [247] >>> 최초 전송 시 머더 코드 크기가 $N_{\max}$ 일 때, 재전송 시 머더 코드 크기가 증가하지 않으므로 복사 플래그를 0으로 세팅하여 지시한다.
- [248] >> 방법 2-2: 머더 코드 크기를 $\min(4N, N_{\max})$ 까지 증가시키는 경우, 1-비트 정보(예, 복사 플래그)를 이용하여 머더 코드 크기를 UE에게 알릴 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그를 세팅하여 UE에게 제공할 수 있다.
- [249] >>> 최초 전송 시 복사 플래그를 0으로 세팅하여 전송한다.
- [250] >>> 재전송 시 머더 코드 크기를 증가시키지 않으면 복사 플래그를 0으로 세팅하고, 머더 코드 크기를 $4N$ 으로 증가시키면 복사 플래그를 1로 세팅하여 지시한다.
- [251] >>> 최초 전송 시 머더 코드 크기가 $N_{\max}$ 일 때, 재전송 시 머더 코드 크기가 증가하지 않으므로, 복사 플래그를 0으로 세팅하여 지시한다.
- [252] >>> 재전송 시, $2N \leq N_{\max} < 4N$ 인 경우, 복사 플래그를 1로 세팅하고, 머더 코드 크기를 $2N$ 으로 증가시켜서 인코딩을 수행한다.
- [253] >> 방법 2-3: 머더 코드 크기를 $\min(2N, N_{\max})$, $\min(4N, N_{\max})$ 로 증가시키는 경우, 2-비트 정보(예, 복사 플래그0, 복사 플래그1)를 이용하여 머더 코드 크기가 UE에게 제공될 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그 0 및 복사 플래그1을 세팅하여 UE에게 지시할 수 있다.
- [254] >>> 최초 전송 시 복사 플래그0 및 복사 플래그1을 0으로 세팅하여 지시한다.
- [255] >>>> 혹은, 몇몇 구현들에서, 최초 전송 시 복사 플래그1은 다른 지시를 위하여 사용될 수도 있다.
- [256] >>> 재전송 시 복사 플래그0을 1로 세팅하여 머더 코드 크기의 증가를 지시하고, 머더 코드 크기를 $2N$ 으로 증가시키는 경우에는 복사 플래그1을 0으로 세팅하고, 머더 코드 크기를 $4N$ 으로 증가시키는 경우에는 복사 플래그1을 1로 세팅하여 지시한다.

- [257] >>> 최초 전송 시 머더 코드 크기가 $N_{\max}$ 일 때, 재전송 시 머더 코드 크기가 증가하지 않으므로, 재전송 시 복사 플래그0 및 복사 플래그1을 0으로 세팅하여 지시한다.
- [258] >> 방법 2-4: 머더 코드 크기를 $\min(2N, N_{\max})$, $\min(4N, N_{\max})$ 로 증가시키는 경우, 1-비트 정보(예, 복사 플래그)와 특정 파라미터(예, 최초 전송의 코드 레이트)를 이용하여 머더 코드 크기가 UE에게 제공될 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그를 세팅하여 UE에게 제공할 수 있다.
- [259] >>> 최초 전송 시 복사 플래그를 0으로 세팅하여 전송한다.
- [260] >>> 재전송 시 머더 코드 크기를 증가시키지 않으면 복사 플래그를 0으로 세팅하여 지시하고, 머더 코드 크기를 증가시키면 복사 플래그를 1로 세팅하되, 특정 파라미터(예, 해당 전송 직전까지의 코드 레이트)의 값이 특정 값 이하이면 머더 코드 크기를 $\min(2N, N_{\max})$ 로 증가시키고, 특정 값 이상이면 머더 코드 크기를 $\min(4N, N_{\max})$ 로 증가시켜서 인코딩을 수행한다.
- [261] >>> 최초 전송 시 머더 코드 크기가 $N_{\max}$ 일 때, 재전송 시 머더 코드 크기가 증가하지 않으므로 복사 플래그를 0으로 세팅하여 지시한다.
- [262] >>> 재전송 시, $2N \leq N_{\max} < 4N$ 인 경우, 복사 플래그를 1로 세팅하고, 특정 파라미터의 값에 상관없이 머더 코드 크기를 $2N$ 으로 증가시켜서 인코딩을 수행한다.
- [263] >> 방법 2-5: 머더 코드 크기를 $\min(2N, N_{\max})$, $\min(4N, N_{\max})$ 로 증가시키는 경우, 1-비트 정보(예, 복사 플래그)와 특정 파라미터(예, 현재 전송(예, i -번째 전송)까지의 유효(effective) 코드 레이트(예,
- $$\frac{K}{\sum_{j=1}^i E_j}$$
-))를 이용하여 머더 코드 크기가 UE에게 제공될 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그를 세팅하여 UE에게 제공할 수 있다.
- [264] >>> 최초 전송 시 복사 플래그는 0으로 세팅하여 전송한다.
- [265] >>> 재전송 시 직전 전송에서 사용한 머더 코드 크기를 증가시키지 않으면 복사 플래그를 0으로 세팅하여 지시하고, 머더 코드 크기를 증가시키면 복사 플래그를 1로 세팅하되, 현재 전송(예, i -번째 전송)까지의 유효 코드 레이트(예,
- $$\frac{K}{\sum_{j=1}^i E_j}$$
-))의 값이 특정 값 이상이면 머더 코드 크기를 이전 전송의 머더 코드 크기의 2배 증가시켜서 인코딩을 수행한다.
- [266] >>> 최초 전송 또는 재전송 시 머더 코드 크기가 $N_{\max}$ 일 때, 재전송 시 머더 코드 크기가 증가하지 않으므로 복사 플래그를 0으로 세팅하여 지시한다.

[267] >>> 재전송 시, $2N \leq N_{\max} < 4N$ 인 경우, 복사 플래그를 1로 세팅하고, 특정 파라미터의 값에 상관없이 머더 코드 크기를 $2N$ 으로 증가시켜서 인코딩을 수행한다.

[268] >> 방법 2-6: 머더 코드 크기를 $\min(2N, N_{\max})$, $\min(4N, N_{\max})$ 로 증가시키는 경우, 1-비트 정보(예, 복사 플래그)와 추가 2-비트 정보(예, 배수 인자(multiplication factor))를 이용하여 머더 코드 크기가 UE에게 제공될 수 있다. 예를 들면, BS 또는 전송 UE는 다음과 같이 복사 플래그와 배수 인자를 세팅하여 UE에게 제공할 수 있다.

[269] >>> 최초 전송 시 복사 플래그를 0으로 세팅하여 전송한다.

[270] >>> 재전송 시 최초 전송의 머더 코드 크기를 증가시키지 않는다면(예,

$$\sum_{j=1}^i E_j < N$$

, 복사 플래그를 0으로 세팅하여 지시하고, 머더 코드 크기를 증가시키면 복사 플래그를 1로 세팅하되, j-번째 전송의 레이트 매칭 출력 크기 E_j , 정보 크기 K, 증가한 머더 코드 크기 $\min(2N, N_{\max})$ 또는 $\min(4N, N_{\max})$ 에 따라서 적당한 2-비트 배수 인자(예, 1, 2, 4, 8)를 세팅하여 지시한다.

[271] >>>> 재전송 시(즉, $j > 1$), (E_j, K) 에 대해서 머더 코드 크기가 증가할 때, NR 표준에 기술될 방식대로 머더 코드 크기가 결정될 수 있는데, 이하에서는 이를 중간(intermediate) 머더 코드 크기라 표현한다.

[272] >>>>> 최초 전송의 머더 코드 크기 N에 대해서 (j-1)-번째 전송까지의 총 레이트 매칭 출력 크기

$$\sum_{i=1}^{j-1} E_i$$

은

$$E_{1,\min} \leq \sum_{i=1}^{j-1} E_i \leq E_{1,\max}$$

의 범위를 갖는다. 여기서, $E_{1,\min} = N/2 + x$, $0 < x < N/2$ 이고, $E_{1,\max} = N + y$, $0 < y < N/2$ 이다.

[273] >>>>> (E_j, K) 의 코드 레이트는 1 보다 작은 수이어야 하므로 $E_j > K$ 이다.

[274] >>>>> j-번째 전송 시 머더 코드 크기가 증가하므로

$$\sum_{i=1}^j E_i > N$$

이다.

[275] >>>>>>

$$E_j + \sum_{i=1}^{j-1} E_i > N$$

으로부터 $E_j > N - E_{1,\min} = N - N/2 - x = N/2 - x$ 의 관계식을 얻을 수 있다.

[276] >>>>>> j-번째 전송에서 머더 코드 크기가 $\min(2N, N_{\max})$ 또는 $\min(4N, N_{\max})$ 로 증가하므로

$$E_j + \sum_{i=1}^{j-1} E_i$$

< min(2N, Nmax)+z 또는

$$E_j + \sum_{i=1}^{j-1} E_i$$

< min(4N, Nmax)+z가 된다. 증가한 머더 코드 크기를 N' 이라 표현하면, $N' + z - E_{1,\max} < E_j < N' + z - E_{1,\min}$ 의 관계식을 만족하고, 이는 $N' + z - N - y < E_j < N' + z - N/2 - x$ 로 표현될 수 있다.

- [277] >>>>>> $N' = \min(2N, N_{\max}) = 2N$ 일 경우, $N + z - y < E_j < 3N/2 + z - x$ 가 된다. 따라서, 관계식 $E_j > N/2 - x$ 과 병합하면, $\min(N + z - y, N/2 - x) < E_j < 3N/2 + z + x$ 의 관계식을 만족하고, 이 때 가능한 머더 코드 크기는 $N/2, N, 2N$ 이 될 수 있다.
- [278] >>>>>> $N' = \min(4N, N_{\max}) = 4N$ 일 경우, $3N + z - y < E_j < 7N/2 + z - x$ 가 된다. 따라서, 관계식 $E_j > N/2 - x$ 과 병합하면, $\min(3N + z - y, N/2 - x) < E_j < 7N/2 + z - x$ 의 관계식을 만족하고, 이 때 가능한 머더 코드 크기는 $N/2, N, 2N, 4N$ 이 될 수 있다.
- [279] >>>>> j-번째 레이트 매칭 출력 크기를 하여 가능한 머더 코드 크기를 구한 후, 증가한 머더 코드 크기를 지시하기 위한 배수 인자를 선택한다. 예를 들어, 최초 전송의 머더 코드 크기가 N 이고, j-번째 전송에서 $2N$ 으로 증가한 머더 코드 크기를 이용하여 인코딩을 수행하고, j-번째 전송의 레이트 매칭 출력 크기에서 N 의 머더 코드 크기를 얻었을 경우, 배수 인자 2를 선택하여 머더 코드 크기 $2N$ 을 지시할 수 있다.
- [280] 다음 표는 최초 전송의 머더 코드 크기, 레이트 매칭 출력 크기, 정보 크기에 따른 재전송 시 머더 코드 크기들의 예이다. 특히, 다음 표는 방법 2-6에 따라 결정된 재전송용 머더 코드 크기들의 예이다. 다음 표에서 N_1 은 (E_1, K) 에 기반한 최초 전송용 머더 코드 크기이고, K 는 정보 크기이며, E_1 은 최초 전송의 레이트 매칭 출력 크기이고, E_2 는 재전송의 레이트 매칭 출력 크기이며, N_2 는 (E_2, K) 에 기반한 재전송용 머더 코드 크기이며, N' 은 재전송에서 인코딩을 위해 사용된 실제(actual) 머더 코드 크기이다.
- [281] [표10]

N1	K	E1	codeword (1st tx, (E1, K))	E2	codeword (all, (N', K))	codeword (2nd tx, (E2, K))	N2	Copy flag	Multiplication factor	N'
32	5	20	(20, 5)	10	(32, 5)	(10, 5)	16	0	2	32
32	5	20	(20, 5)	20	(64, 5)	(20, 5)	32	1	2	64
32	6	24	(24, 6)	16	(64, 6)	(16, 6)	16	1	4	64
32	6	30	(30, 6)	50	(128, 6)	(50, 6)	64	1	2	128
32	8	30	(30, 8)	32	(64, 8)	(32, 8)	32	1	2	64
32	10	30	(30, 10)	34	(64, 10)	(34, 10)	32	1	2	64
32	10	18	(18, 10)	16	(128, 10)	(16, 10)	16	1	8	128
32	10	30	(30, 10)	50	(128, 10)	(50, 10)	64	1	2	128
32	12	30	(30, 12)	36	(64, 10)	(36, 10)	64	1	1	64
32	16	30	(30, 16)	30	(64, 16)	(30, 16)	32	1	2	64
32	20	30	(30, 20)	50	(128, 20)	(50, 20)	64	1	2	128
32	24	30	(30, 24)	32	(64, 24)	(32, 20)	32	1	2	64
32	24	30	(30, 24)	36	(64, 24)	(34, 20)	64	1	1	64

[282] 표 10 및 방법 2-6을 참조하면, 제어 채널을 전송하는 통신 기기가 두 번째 전송 시에 $\text{codeword}(\text{all}, (N', K))$ 로 데이터를 인코딩하고 $\text{codeword}(2^{\text{nd}} \text{ tx}, (E2, K))$ 를 다른 통신 기기에게 전송한다. 예를 들어, 표 10에서, $N1 = 32, K = 5, E1 = 20, \text{codeword}(1^{\text{st}} \text{ tx}, (E1, K)) = (20, 5), E2 = 20, \text{codeword}(\text{all}, (N', K)) = (64, 5), \text{codeword}(2^{\text{nd}} \text{ tx}, (E2, K)) = (20, 5), N2 = 32, \text{Copy flag} = 1, \text{Multiplication factor} = 2, N' = 64$ 인 행(row)를 참조하면, 전송기는 두 번째 전송 시에 $(E2, K)$ 에 의해 결정되는 $N2$ 의 2배인 $N = 64$ 의 폴라 코드를 이용하여 길이 $K = 5$ 인 정보 블록을 인코딩하고, 길이 64인 인코딩된 비트 시퀀스의 비트들 중 20 비트만 전송한다. 본 명세의 몇몇 구현들에서, K 는 제어 정보를 통해 UE에게 제공되는 TBS를 기반으로, E 는 제어 정보를 통해 UE에게 제공되는 시간/주파수 자원 할당과 MCS를 기반으로 얻어질 수 있다. TBS는 MCS와 자원 할당을 기반으로 계산될 수 있다.

[283] BS 혹은 전송 UE가 어떤 HARQ 프로세스에 대해 최초 전송을 스케줄링하는 경우, PDCCH/PSCCH가 나르는 제어 정보 포맷 내 NDI 필드에 상기 HARQ 프로세스에 대한 이전 NDI 값을 토글한 값을 포함시켜, 상기 제어 정보 포맷을 전송한다. UE가 상기 최초 전송의 PDCCH/PSCCH를 놓친 경우, 상기 BS 혹은 상기 전송 UE는 상기 최초 전송의 PDCCH/PSCCH에 포함된 NDI 값과 동일한, 즉, 토글되지 않은 NDI 값을 포함하는 재전송 PDCCH/PSCCH를 UE에게 보내게 될 것이다. 상기 재전송 PDCCH/PSCCH를 수신한 UE는 상기 HARQ 프로세스에 대한 NDI가 이전 값에 비해 토글되어 있으므로, 상기 재전송 PDCCH/PSCCH를 최초 전송의 PDCCH/PSCCH로 오인할 위험이 있다. 따라서, 현재 PDCCH/PSCCH가 수송 블록에 대해 재전송인지 아닌지가 UE에게 지시될 필요가 있다. 본 명세의 몇몇 구현들에 의하면, 최초 PDCCH/PSCCH가 분실되더라도, 현재 PDCCH/PSCCH에 포함된 복사 플래그가 상기 현재 PDCCH/PSCCH가 스케줄링하는 수송 블록의 전송 전에 동일 수송 블록의 이전 전송이 있었음을 알려주는 역할을 할 수 있다.

[284] 기존 폴라 코드의 경우, 정보 블록 크기 K 와 레이트 매칭 출력 크기 E 에 따라 머더 코드 크기가 정해져 있었고, 폴라 코드가 적용되는 BCH, DCI, UCI, SCI에 대해서는 재전송이 수행되지 않았으므로 머더 코드 크기가 굳이 UE에게 제공될 필요가 없었다. 폴라 코드가 아닌 다른 채널 코드들의 경우에는 최소(minimum) 코드 레이트에 따라 채널 코딩이 수행된 후 코딩된 비트 시퀀스 중 일부가 적절히 선택되어 수신기에게 전송되었다. 그런데, PUSCH, PDSCH, 또는 PSSCH에 의해 운반되는 수송 블록에 대해 폴라 코드가 적용되는 경우, K 와 E 에 의해 정해지는 머더 코드 크기와는 다른 머더 코드 크기를 허용할 필요가 있다. 본 명세의 몇몇 구현들에 의하면, K 와 E 에 의해 정해지는 머더 코드 크기와는 다른 머더 코드 크기를 사용한 폴라 인코딩/디코딩이 가능해진다. 한편, 폴라 코드의 경우에는 머더 코드 크기가 증가한다고 해서 반드시 리턴턴시가 증가한다고 할 수는 없고, 머더 코드 크기가 증가한다는 것은 디코딩 복잡도(complexity)가 증가함을 의미한다. 본 명세의 몇몇 구현들에 의하면 적절한 머더 코드 크기부터 시작하여 머더 코드 크기를 증가시킴으로써, 디코딩 복잡도를 최소화하면서 코딩 이득을 증가시킬 수 있다.

[285] <레이트 매칭으로 인한 사전-프리징>

[286] 본 명세의 몇몇 구현들에서, 레이트 매칭 출력 시퀀스 길이 E 를 기반으로 수행되는 일반적인 레이트 매칭에 의해 코드워드의 일부가 평처링 혹은 쇼트닝되면, 사전-프리징(pre-freezing)이 수행될 수 있다. 사전-프리징은 평처링 또는 쇼트닝의 레이트 매칭을 위해 입력 비트 채널을 프로즌 비트로서 세팅하는 것을 의미한다. 사전-프리징을 수행하는 이유는 다음과 같이 설명될 수 있다. 예를 들어, 머더 코드 크기 $N=8$ 로 가정하면, 입력 $\mathbf{u}=(u_0, u_1, \dots, u_7)$, 코드워드 $\mathbf{d}=(d_0, d_1, \dots, d_7)$, 수학적 12의 폴라 코드 생성기 행렬 $\mathbf{G}$ 라 할 때, $\mathbf{d} = \mathbf{uG}$ 에 의해 구해질 수 있다. 평처링 또는 쇼트닝은 코드워드의 특정 부분을 전송하지 않는 것인데, 평처링은 코딩된 비트 인덱스들 중 낮은 인덱스(들)에 해당하는 비트(들)을 전송하지 않는 방식이고, 쇼트닝은 코딩된 비트 인덱스들 중 높은 인덱스(들)에 해당하는 비트(들)을 전송하지 않는 방식이다. 예를 들어, $N=8$ 의 머더 코드 크기에 대해서 1-비트 평처링이 수행되면 d_0 가 전송되지 않고, 1-비트 쇼트닝이 수행되면 d_7 이 전송되지 않는다. 이는 생성기 행렬의 첫 번째 또는 마지막 열(column)을 제거하여 얻어진 새로운 생성기 행렬을 이용하여 코드워드를 생성하는 것과 동일하다. 이 때, 1-비트 평처링의 경우, 새로운 생성기 행렬은 첫 번째 행(row)은 모두 0이 되기 때문에 입력 비트 u_0 는 코드워드에 표현되지 않기 때문에 수신단이 u_0 를 디코딩해낼 수 없게 된다. 따라서 전송단은 u_0 를 프로즌 비트로 세팅하여 정보를 할당하지 않는 것이 필요하다. 한편 1-비트 쇼트닝의 경우, 새로운 생성기 행렬의 마지막 행은 모두 1이 되기 때문에 모든 코딩된 비트에 간섭으로 작용하게 되므로, u_7 을 프로즌 비트로 세팅하여 간섭을 줄이는 것이 성능 향상에 도움이 될 수 있다. 따라서, 평처링

또는 쇼트닝의 레이트 매칭이 수행되는 경우, 특정 입력 비트 채널(들)이 프로즌 되는 것이 바람직하다.

[287] 도 19는 본 명세의 몇몇 구현들에 따른, 레이트 매칭을 위해 사전 프리징되는 폴라 코드 비트 인덱스들의 위치들을 예시한다.

[288] 전술한 표 9를 참조하면, 평처링/쇼트닝 레이트 매칭에 따라서 프로즌되는 비트 인덱스들이 달라진다. 또한, 레이트 매칭 출력 크기 E 에 따라서 프로즌되는 비트 인덱스들의 양이 달라지게 된다. 예를 들어, 표 9를 참조하면, K/E 가 기준 코드 레이트 R (표 9의 경우, $7/16$)보다 작거나 같으면 코딩된 비트 시퀀스 중 전단부가 전송되지 않는 평처링의 레이트 매칭이 수행되며, 도 19(a)에 예시된 바와 같이 선두 비트 인덱스들이 사전-프리징된다. 표 9를 참조하면, $E \leq 7/16$ 이고 $E \geq 3N/4$ 이면 비트 인덱스들 $0 \sim (\text{ceil}(3N/4 - E/2) - 1)$ 이 사전-프리징되고, $E \leq 7/16$ 이고 $E < 3N/4$ 이면 비트 인덱스들 $0 \sim (\text{ceil}(9N/16 - E/4) - 1)$ 이 사전-프리징된다. 다른 예로, 표 9를 참조하면, K/E 가 $7/16$ 보다 크면 코딩된 비트 시퀀스 중 후반부가 전송되지 않는 쇼트닝의 레이트 매칭이 수행되고, 도 19(b)에 예시된 바와 같이 선두 비트 인덱스들이 사전-프리징된다. 표 9를 참조하면, $E > 7/16$ 이면, 비트 인덱스들 $E \sim N-1$ 이 사전-프리징된다. 따라서, UE가 최초 전송의 제어 정보를 전송하는 PDCCH/PSCCH 검출에 실패하는 경우, 해당 정보 블록에 대한 재전송 시 상기 UE에서 폴라 코드를 생성할 수 없는 문제가 발생하게 된다. 재전송 시 머더 코드 크기가 증가하지 않는 경우, 최초 전송의 PDCCH/PSCCH 검출에 실패하였기 때문에 수신기는 최초 전송에서 적용한 레이트 매칭 방식에 따른 프로즌 비트 인덱스(들)에 대한 정보를 알 수 없게 된다. 예를 들어, 최초 전송에서 $(N, K) = (32, 7)$ 의 머더 코드를 평처링하여 $(20, 7)$ 로 전송하였다고 하면, 비트 인덱스 0부터 비트 인덱스 12까지 프로즌되어야 한다. 전송기가 재전송 시 머더 코드 크기를 증가시키지 않고, 12 비트들을 추가로 전송할 때, 수신기는 최초 전송의 레이트 매칭 출력 크기에 대한 정보가 없기 때문에 최초 전송과 동일한 비트 인덱스들을 프로즌으로 설정할 수 없다. 재전송 시 머더 코드 크기가 증가하는 경우, 상기 수신기가 최초 전송의 PDCCH/PSCCH 검출에 실패하였기 때문에 상기 수신기는 최초 전송에서 적용한 레이트 매칭 방식에 따른 프로즌 비트 인덱스(들)에 대한 정보를 알 수 없게 된다. 예를 들어, 전송기가 최초 전송에서 $(32, 7)$ 의 머더 코드를 평처링하여 $(20, 7)$ 로 전송하였다면 비트 인덱스 0부터 비트 인덱스 12까지 프로즌 되어야 하고, 재전송 시 머더 코드 크기를 증가시켜서 20 비트들을 추가로 전송한다고 하면 $(N, K) = (64, 7)$ 의 머더 코드에서 24 비트들을 평처링하여 생성된 $(40, 7)$ 의 코드워드 중 20 비트들을 전송하는 것이므로 비트 인덱스 0부터 비트 인덱스 25까지 프로즌되어야 한다. 하지만, 수신기가 최초 전송의 PDCCH/PSCCH 검출에 실패하였기 때문에 해당 정보를 알 수 없어서, 상기 수신기는 최초 전송과 동일한 프로즌 비트를 설정할 수 없다. 이 경우, 재전송 시 코드워드

를 $\begin{bmatrix} U_2 & U_1 \end{bmatrix} \begin{bmatrix} F & 0 \\ F & F \end{bmatrix} = \begin{bmatrix} (U_1 + U_2)F & U_1F \end{bmatrix}$ 와 같이 표현할 때, 수신기는 U_1 의 사전-프리징(pre-freezing)되는 비트 인덱스들에 대한 정보를 알 수 없기 때문에 최초 전송을 포함하는 코드워드를 생성 또는 결정할 수 없다.

[289] 이와 같은 현상은 레이트 매칭 출력 크기가 변함에 따라서 따라서 프로즌되는 비트 인덱스들의 양도 달라지기 때문에 발생한다. 이러한 문제는 레이트 매칭 출력 크기가 가변하더라도 프로즌 비트가 세팅되는 비트들의 양, 즉, 프로즌 비트 인덱스들의 양을 고정하면 해결할 수 있다. 이 때, 프로즌으로 세팅되는 비트들의 양의 고정 값은 머더 코드 크기 N , 정보 크기 K 의 (N, K) 코드워드에 대해 해당 레이트 매칭에 따른 사전-프리징되는 비트들의 양의 최대 값으로 설정될 수 있다.

[290] 다음 표는 $(N, K) = (32, 12)$ 의 코드워드에 대한 레이트 매칭 방식에 따라 사전-프리징되는 비트들의 양을 예시한다.

[291] [표11]

Codeword	Rate matching scheme	Amount of bits pre-freezed
(18, 12)	Shortening	14
(19, 12)	Shortening	13
(20, 12)	Shortening	12
(21, 12)	Shortening	11
(22, 12)	Shortening	10
(23, 12)	Shortening	9
(24, 12)	Shortening	8
(25, 12)	Shortening	7
(26, 12)	Shortening	6
(27, 12)	Shortening	5
(28, 12)	Puncturing	10
(29, 12)	Puncturing	10
(30, 12)	Puncturing	9
(31, 12)	Puncturing	9
(32, 12)	N/A	0
(33, 12)	Repetition	0
(34, 12)	Repetition	0
(35, 12)	Repetition	0

[292] 표 11을 참조하면, 최초 전송에서 평처링의 레이트 매칭을 적용하였다면, 사전-프리징되는 비트들의 양의 최대 값은 10이고, 쇼트닝을 적용하였다면 사전-프리징되는 비트들의 양의 최대 값은 14가 된다. 사전-프리징되는 비트들의 최대 값을 고정시키면 성능 저하의 문제가 생길 수 있지만, UE가 최초 전송을 스케줄링하는 PDCCH/PSCCH를 놓쳐서 코드 구성을 못하게 되면, 상위 계층 재전송, 즉, RLC PDU부터 재전송을 해야 할 수 있다는 더 큰 문제가 발생할 수 있다. 코드 구성을 제대로 하지 못하여 패킷이 분실(loss)된 것으로 판단될 수 있고, 이 경

우에는 해당 수송 블록에 대해 RLC 레벨에서부터 재전송 동작이 이뤄져서 더 긴 딜레이가 발생할 수 있다. HARQ는 PHY 계층과 MAC 계층에서 재전송을 동작시킴으로써 빠르게 재전송이 이뤄지게 할 수 있게 하는 것에 목적이 있다. 본 명세의 몇몇 구현들에 따라, 최초 전송에서 레이트 매칭 출력 크기에 관계없이 (N, K) 에 대해 적용하는 레이트 매칭 방식에 따라 사전-프리징되는 비트들의 양의 최대값에 따라 사전-프리징되는 비트들을 결정하게 되면, 가변하는 레이트 매칭 출력 크기에 따라 가변하는 사전-프리징되는 비트들의 양에 의해 발생할 수 있는 코드 구성(construction) 문제를 해결할 수 있다. 이 때, 레이트 매칭 방식별로 사전-프리징되는 비트 인덱스(들)의 위치(들)이 다르기 때문에, 레이트 매칭 방식별로 최대값을 설정하여 적용하는 것이 바람직할 수 있다. 본 명세의 몇몇 구현들에 의하면, HARQ가 적절히 수행될 수 있다.

[293] 재전송 시 코드워드를
$$\begin{bmatrix} U_2 & U_1 \end{bmatrix} \begin{bmatrix} F & 0 \\ F & F \end{bmatrix} = \begin{bmatrix} (U_1 + U_2)F & U_1F \end{bmatrix}$$
와 같이 표현할 때, 증

가한 머더 코드 크기에 대한 신뢰도 순서에 따라 정보 비트(들)이 할당되는데, U_1 의 사전-프리징되는 비트 인덱스들에 정보 비트들이 할당될 수 있다. 이 경우, 재전송 시의 코드워드가 최초 전송의 코드워드를 포함해야 하는 조건을 만족하지 못하게 되기 때문에, IR HARQ를 지원할 수 없다. 예를 들어, 최초 전송에서 머더 코드 크기 $N = 128$, 정보 비트 크기 $K = 39$ 인, 즉, $(N, K) = (128, 39)$ 의 머더 코드에서 38개 비트들을 펄칭하여 $(E, K) = (90, 39)$ 로 전송하였다고 가정할 때, 표 9를 참조하면, $E = 90 < 3 \cdot N/4 = 3 \cdot 128/4$ 이므로, 사전-프리징되는 비트 인덱스들은 비트 인덱스들 $0 \sim (\text{ceil}\{3 \cdot 128/4 - 90/2\} - 1)$, 즉, 비트 인덱스들 $0, \dots, 50$ 이다. 재전송 시 머더 코드 크기가 256으로 증가하는 경우, 최초 전송의 사전-프리징되는 U_1 의 비트 인덱스들은 재전송 시 비트 인덱스들 $128, \dots, 178$ 이 되기 때문에, 해당 비트 인덱스들은 프로즌 비트들이 세팅되어야 한다. 그러나, 머더 코드 크기 256에 대하여 39개 정보 비트들을 신뢰도 순서에 따라 할당하면, 비트 인덱스 177에 정보 비트가 할당된다. 따라서, 최초 전송의 코드워드 U_1F 와 동일한 코드워드를 포함하는 재전송 코드워드가 생성될 수 없다. 이와 같은 문제점을 해결하기 위해서, 본 명세의 몇몇 구현들에서, 전송기는 최초 전송 시 사전-프리징되는 비트 인덱스(들)에, 재전송 시 증가한 머더 코드 크기에 대한 신뢰도 순서에 따라서 정보 비트(들)을 할당해야 하는 경우, 해당 비트 인덱스(들)에는 정보를 할당하지 않고 프로즌 비트들을 세팅하고, 다음으로 신뢰도가 높은 비트 인덱스에 정보를 할당할 수 있다. 예를 들어, 최초 전송의 머더 코드 (N, K) 에 대하여 사전-프리징되는 r 개의 비트 인덱스들을 $f_0, f_1, \dots, f_{r-1}$ 이라고 하면, 증가한 머더 코드 $(2N, K)$ 에 대하여 신뢰도 순서에 의해 비트 인덱스 $N+f_0, N+f_1, \dots, N+f_{r-1}$ 에 정보 비트들이 할당되어야 하는 경우, 전송기는 해당 비트 인덱스들에 정보 비트들을 할당하지 않고 프로즌 비트들을 세팅하며 다음으로 신뢰도가 높은 비트 인덱스부터 다시 정보 비트를 할당할 수 있다. 또한, 증가한 머더 코드 $(4N, K)$ 에 대하여 신뢰도 순서에

의하여 비트 인덱스들 $3N+f_0, 3N+f_1, \dots, 3N+f_{r-1}$ 에 정보 비트들이 할당되어야 하는 경우, 전송기는 해당 비트 인덱스들에 정보 비트를 할당하지 않고 프로즌 비트들을 세팅하며 다음으로 신뢰도가 높은 비트 인덱스부터 다시 정보 비트를 할당할 수 있다. 또한, 머더 코드 크기가 $2N, 4N$ 으로 순차적으로 증가하여 전송하는 경우, 머더 코드 $(2N, K)$ 에 대하여 새로이 사전-프리징되는 s 개의 비트 인덱스들을 $g_0, g_1, \dots, g_{s-1}$ 라고 하면, 머더 코드 $(4N, K)$ 에 대하여 신뢰도 순서에 의하여 비트 인덱스들 $3N+f_0, 3N+f_1, \dots, 3N+f_{r-1}$ 에 정보 비트들이 할당되어야 하는 경우, 전송기는 해당 비트 인덱스들 $3N+f_0, 3N+f_1, \dots, 3N+f_{r-1}$ 에 정보 비트들을 할당하지 않고 프로즌 비트들을 세팅하며 다음으로 신뢰도가 높은 비트 인덱스부터 다시 정보 비트를 할당할 수 있고, 비트 인덱스들 $2N+g_0, 2N+g_1, \dots, 2N+g_{s-1}$ 에 정보 비트들이 할당되어야 하는 경우, 상기 비트 인덱스들 $2N+g_0, 2N+g_1, \dots, 2N+g_{s-1}$ 에 정보 비트들을 할당하지 않고 프로즌 비트들을 세팅하며 다음으로 신뢰도가 높은 비트 인덱스부터 다시 정보 비트를 할당할 수 있다.

- [294] 도 20은 본 명세의 몇몇 구현들에 따라, 레이트 매칭을 고려하여 데이터 비트들이 폴라 코드의 비트 인덱스들에 배치된 예들을 도시한 것이다. 특히, 도 20은 $K = 12$, 최초 전송에 대해 $N = 32$ 및 $E = 24$ 이고, 재전송에 대해 $N = 64$ 및 $E = 60$ 의 폴라 인코더를 사용하여 IR HARQ를 지원하는 정보 비트 배치 방법을 예시한다.
- [295] 사전-프리징되는 비트 인덱스(들)의 위치(들)을 전송기와 수신기가 모호함 없이 파악할 수 있도록 하기 위해, 본 명세의 몇몇 구현들에서, 레이트 매칭 방식에 관한 정보가 UE에게 제공될 수 있다. 예를 들어, 정보 블록에 적용된 레이트 매칭 방식이 평처링인지, 쇼트닝인지, 아니면 반복인지에 관한 2-비트 정보가 UE에게 제공될 수 있다.
- [296] 전송기가 최초 전송에서 쇼트닝을 이용하여 레이트 매칭을 수행하였다 하더라도 재전송 시 머더 코드 크기를 증가시키면 평처링을 이용한 레이트 매칭을 수행할 수 밖에 없는 경우가 발생할 수 있다. 5G NR 표준에 의하면 최초 전송에서 쇼트닝의 레이트 매칭이 이용되면, 쇼트닝되는 비트들의 양만큼의 큰 비트 인덱스들을 프로즌한다(즉, 정보 비트(들)을 배치하기 전에 폴라 코드의 해당 비트 인덱스들을 프로즌 비트 인덱스들로 세팅하는 사전-프리징을 수행한다). 따라서, 재전송 시 머더 코드 크기를 증가시키고 IR HARQ를 지원하기 위해서는, 도 20에 예시된 바와 같이, 증가한 머더 코드 크기의 폴라 코드의 비트 인덱스들 중 최초 전송에서 사전-프리징되었던 비트 인덱스들에 대응하는 비트 인덱스들(예, 머더 코드 크기가 $N1$ 에서 $2N1$ 으로 증가되면 사전-프리징되었던 비트 인덱스 $\#i$ 에 대응하는 비트 인덱스 $\#i+N1$)을 프로즌 비트인 것으로 세팅해야 한다. 즉, 쇼트닝에 대한 사전-프리징에 의해서 프로즌 세팅된 비트 인덱스들은 재전송 시에도 프로즌으로 계속 설정해야 한다. 그런데, 도 14에 예시된 바와 같이, 쇼트닝에 의해 프로즌으로 세팅된 비트 인덱스들은 일반적으로 신뢰도가 높아서, 재전송 시 해당 비트 인덱스를 프로즌으로 세팅하면 성능 열화의 요인이 될 수 있다.

- [297] 도 21은 본 명세의 몇몇 구현들에 따른 재전송의 성능을 예시한다. 특히 도 21은 최초 전송에서 쇼트닝의 레이트 매칭이 사용되고 재전송에서 머더 코드 사이즈가 증가되는 경우에 대한 프로즌 비트 세팅의 오류 성능을 예시한다. 도 21의 실험 환경은 다음과 같다. 도 21에서 "S"는 최초 전송의 레이트 매칭 타입이 쇼트닝임인 경우에 대한 재전송 성능을 나타내고, "P"는 최초 전송의 레이트 매칭 타입이 평처링인 경우에 대한 재전송 성능을 나타낸다.
- [298] > 정보 크기: 도 21(a)에 대해 $K=12$, 도 21(b)에 대해 $K=200$
- [299] > 머더 코드 크기 N : 도 21(a)에 대해 최초 전송의 $N=32$ 이고 재전송의 $N=64$, 도 21(b)에 대해 최초 전송의 $N=512$ 이고 재전송의 $N=1024$
- [300] > 레이트 매칭 출력 크기: 도 21(a)에 대해 최초 전송의 레이트 매칭 출력 크기 $E1=27$ 이고 재전송의 레이트 매칭 출력 크기 $E2=64$, 도 21(b)에 대해 최초 전송의 레이트 매칭 출력 크기 $E1=300$ 이고 재전송의 레이트 매칭 출력 크기 $E2=1024$.
- [301] > 디코더: SC 리스트-8 디코더
- [302] 도 21에서 알 수 있듯이 최초 전송 시 쇼트닝의 레이트 매칭이 수행되는 경우, 재전송 시 프로즌 비트 세팅으로 인해 성능 열화가 발생할 수 있다. 따라서, 본 명세의 몇몇 구현들에서는 IR HARQ를 지원하는 경우 쇼트닝을 지원하지 않고 평처링/반복만을 지원하는 것이 고려될 수 있다. 예를 들어, 본 명세의 몇몇 구현들에서는, $E < N$ 일 때 K/E 의 값에 관계 없이 코딩된 비트 시퀀스의 전반부만 보내지 않는 평처링의 레이트 매칭만을 적용하는 것이 고려될 수 있다. 이 경우, 레이트 매칭 타입은 평처링인지 아니면 반복인지만을 나타내는 1-비트 정보에 의해 UE에게 지시될 수 있다. 이렇게 함으로써, 레이트 매칭 관련 시그널링 부담이 줄어들 수 있다.
- [303] 평처링 혹은 쇼트닝의 레이트 매칭이 수행되는 경우에는 사전-프리징되는 비트 인덱스들이 발생할 수 있으므로, IR HARQ를 지원하는 전송기와 수신기는 본 명세의 몇몇 구현들에 따른 사전-프리징을 고려한 정보 비트들의 비트 인덱스들로의 매핑을 UE가 최초 전송의 PDCCH/PSCCH를 놓쳤는지 여부와 무관하게 수행 혹은 가정할 수 있다.
- [304] 종래 5G NR 표준에 의하면, UE가 최초 전송을 스케줄링하는 PDCCH/PSCCH를 놓치면, 레이트 매칭 출력 크기 E 와 폴라 인코딩 블록으로 입력되는 정보 블록 크기 K 를 모르므로, 상기 최초 전송에 대한 폴라 코드를 구성(construct)할 수 없다. 본 명세의 몇몇 구현들에 의하면, 재전송을 스케줄링하는 PDCCH/PSCCH를 검출하면 상기 최초 전송의 머더 코드 크기를 알 수 있다. 본 명세의 몇몇 구현들에서, 상기 재전송을 스케줄링하는 PDCCH/PSCCH가 운반하는 DCI/SCI 포맷은 상기 최초 전송의 레이트 매칭 방식이 쇼트닝인지, 평처링인지, 아니면 반복인지에 관한 정보를 포함할 수 있다. 본 명세의 몇몇 구현들에 의하면, 최초 전송을 스케줄링하는 PDCCH/PSCCH에 대응하는 수송 블록에 대한 폴라 코드 구성을 알 수 있다. 본 명세의 몇몇 구현들에 의하면, 현재 전송의 머더 코드 크기 N 과 크기

N인 폴라 코드로의 입력 $\mathbf{u} = [u_0, u_1, u_2, \dots, u_{N-1}]$ 가 복사된 정보 비트를 포함하는지 알 수 있으므로, PDCCH/PSCCH를 수신한 UE는 상기 현재 전송의 정보 블록이 폴라 코드의 비트 인덱스들에 어떤 형태로 배치되는지를 알 수 있다. 즉, 본 명세의 몇몇 구현들에 의하면, 최초 전송을 스케줄링하는 PDCCH/PSCCH에 오류가 발생했을 때 상기 PDCCH/PSCCH를 놓친 UE가 상기 최초 전송을 위한 폴라 코드의 코드 구성을 모르게 된다는 문제가 해결될 수 있다. 따라서, 본 명세의 몇몇 구현들에 의하면, UE가 이전 전송을 스케줄링하는 PDCCH/PSCCH를 놓치더라도, 현재 전송을 디코딩하는 것이 가능하다.

[305] 본 명세의 몇몇 구현들에 따른 폴라 인코딩/디코딩식을 이용하면 오류에 강인한 HARQ 동작이 수행될 수 있으므로 시스템 성능이 향상될 수 있다.

[306] 도 22는 본 명세의 몇몇 구현들에 따른, 채널 인코딩 과정을 예시한다.

[307] 통신 기기 혹은 인코더는 채널 인코딩과 관련하여 본 명세의 몇몇 구현들에 따른 동작들을 수행할 수 있다. 상기 통신 기기 혹은 인코더는 적어도 하나의 송수신기; 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함할 수 있다. 상기 통신 기기 혹은 인코더를 위한 프로세싱 장치는 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함할 수 있다. 컴퓨터 판독 가능 (비휘발성) 저장 매체는 적어도 하나의 프로세서에 의해 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 컴퓨터 프로그램을 저장할 수 있다. 컴퓨터 프로그램 혹은 컴퓨터 프로그램 제품(product)은 적어도 하나의 컴퓨터 판독 가능한 (비휘발성) 저장 매체에 기록되며, 실행될 때, (적어도 하나의 프로세서로 하여금) 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 지시들을 포함할 수 있다. 도 22를 참조하면, 상기 통신 기기, 상기 인코더, 상기 프로세싱 장치, 상기 컴퓨터 판독 가능 (비휘발성) 저장 매체, 및/또는 상기 컴퓨터 프로그램 제품에서, 상기 동작들은: 정보 블록의 인코딩을 위한 폴라 코드의 길이 N을 결정; 상기 정보 블록의 길이 K와 레이트 매칭 출력 길이 E를 기반으로, 길이 N인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정(S2201); 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N인 입력 비트 시퀀스를 결정(S2203); 길이 N인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N인 코딩된 비트 시퀀스를 생성(S2205); 길이 N인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E인 레이트 매칭된 비트 시퀀스를 생성(S2207); 및 상기 스케줄링 정보를 기

반으로, 상기 레이트 매칭된 비트 시퀀스를 전송(S2209)하는 것을 포함할 수 있다. 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i=0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이다. 몇몇 구현들에서, 상기 프로즌 비트 인덱스들을 결정하는 것은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하는 것을 포함할 수 있다. 몇몇 구현들에서, 상기 제1 개수는 상이한 E 값들에 대해 동일할 수 있다. 몇몇 구현들에서, 길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은: 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 (예를 들어, 가장 신뢰할만한) K 개 비트 인덱스들에 매핑하는 것을 포함할 수 있다.

[308] 도 23은 본 명세의 몇몇 구현들에 따른, 채널 디코딩 과정을 예시한다.

[309] 통신 기기 혹은 디코더는 채널 디코딩과 관련하여 본 명세의 몇몇 구현들에 따른 동작들을 수행할 수 있다. 상기 통신 기기는 적어도 하나의 송수신기; 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함할 수 있다. 상기 통신 기기 혹은 디코더를 위한 프로세싱 장치는 적어도 하나의 프로세서; 및 상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함할 수 있다. 컴퓨터 판독 가능 (비휘발성) 저장 매체는 적어도 하나의 프로세서에 의해 실행될 때, 상기 적어도 하나의 프로세서로 하여금 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 컴퓨터 프로그램을 저장할 수 있다. 컴퓨터 프로그램 혹은 컴퓨터 프로그램 제품(product)은 적어도 하나의 컴퓨터 판독 가능한 (비휘발성) 저장 매체에 기록되며, 실행될 때, (적어도 하나의 프로세서로 하여금) 본 명세의 몇몇 구현들에 따른 동작들을 수행하도록 하는 지시들을 포함할 수 있다. 도 23을 참조하면, 상기 통신 기기, 상기 디코더, 상기 프로세싱 장치, 상기 컴퓨터 판독 가능 (비휘발성) 저장 매체, 및/또는 상기 컴퓨터 프로그램 제품에서, 상기 동작들은: 정보 블록의 전송에 관한 스케줄링 정보를 수신(S2301); 상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신; 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정(S2301); 상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행(S2303)하여 상기 정보 블록을 결정하는 것을 포함할 수 있다. 몇몇 구현들에서, 상기 매핑 관계는: 상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴

라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함할 수 있고, 여기서, 길이 N 인 상기 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i=0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이다. 몇몇 구현들에서, 상기 프로즌 비트들은: $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함할 수 있다. 몇몇 구현들에서, 상기 제1 개수는 상이한 E 값들에 대해 동일할 수 있다.

[310] 몇몇 구현들에서, 상기 제1 개수는 주어진 N 에 대해 E 값들에 따라 달라지는 프리징된 선두 비트 인덱스들의 개수들 중 최대 값과 동일할 수 있다.

[311] 몇몇 구현들에서, 상기 동작들 혹은 상기 매핑 관계는: $E < N$ 이고 K/E 이 기결정된 값보다 작거나 같음을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 상기 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정; 및 $E < N$ 이고 K/E 이 상기 기결정된 값보다 크음을 기반으로 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 제2 개수의 후반 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하는 것을 포함할 수 있다.

[312] 몇몇 구현들에서, 상기 제2 개수는 상이한 E 값들에 대해 동일할 수 있다.

[313] 몇몇 구현들에서, 상기 제2 개수는 상기 주어진 N 에 대해 E 값들에 따라 달라지는 프리징되는 후반 비트 인덱스들의 개수들 중 최대 값과 동일할 수 있다.

[314] 몇몇 구현들에서, 상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드의 길이 N_1 에 관한 정보 및 상기 정보 블록의 상기 최초 전송에 적용된 레이트 매칭 방식에 관한 정보를 더 포함할 수 있다.

[315] 몇몇 구현들에서, 상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드에 관한 정보를 더 포함할 수 있다.

[316] 몇몇 구현들에서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로 그리고 상기 정보 블록의 상기 최초 전송에 적용된 상기 폴라 코드에 관한 상기 정보를 기반으로, 길이 N 인 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 상기 최초 전송에서 프리징된 비트 인덱스들을 결정하는 것을 더 포함할 수 있다.

[317] 몇몇 구현들에서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 비트들 $0 \sim K-1$ 은 상기 최초 전송에서 프리징된 비트 인덱스들에 매핑하지 않는 것을 포함할 수 있다.

[318] 몇몇 구현들에서, 상기 동작들 혹은 상기 매핑 관계는: 상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로, 상기 최초 전송에서 프리징된 비트 인덱스들을 프리징; 및 상기 정보 블록의 상기 비트들 $0 \sim K-1$ 중에서, 상기 최초 전송에서 프리징된 비트 인덱스에 매핑했어야 할 비트를, 길이 N 인 상기 폴라 코

드의 프리징되지 않은 비트 인덱스들 중 가장 신뢰할 만한 K 개 비트 인덱스들 다
음으로 신뢰할만한 비트 인덱스에 매핑하는 것을 포함할 수 있다.

- [319] 몇몇 구현들에서, 상기 스케줄링 정보는 N 이 상기 정보 블록의 최초 전송을 위
한 폴라 코드 길이 N_1 보다 큰지 여부를 나타내는 복사(copy) 관련 정보를 더 포함
할 수 있다.
- [320] 몇몇 구현들에서, 상기 복사 관련 정보는 상기 정보 블록의 상기 전송이 상기 최
초 전송이면 제1 값을 갖고, 상기 정보 블록의 상기 전송이 재전송이면 제2 값을
가질 수 있다.
- [321] 상술한 바와 같이 개시된 본 명세의 예들은 본 명세와 관련된 기술분야의 통상
의 기술자가 본 명세를 구현하고 실시할 수 있도록 제공되었다. 상기에서는 본
명세의 예들을 참조하여 설명하였지만, 해당 기술 분야의 통상의 기술자는 본 명
세의 예들을 다양하게 수정 및 변경시킬 수 있다. 따라서, 본 명세는 여기에 기재
된 예들에 제한되려는 것이 아니라, 여기서 개시된 원리들 및 신규한 특징들과
일치하는 최광의 범위를 부여하려는 것이다.
- [322] 본 명세의 구현들은 무선 통신 시스템에서, BS 또는 UE, 기타 다른 장비에 사용
될 수 있다.

청구범위

- [청구항 1] 무선 통신 시스템에서 통신 기기가 정보 블록을 전송함에 있어서,
 상기 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정;
 상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정;
 상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정;
 길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성;
 길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성; 및
 상기 스케줄링 정보와 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며,
 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,
 상기 프로즌 비트 인덱스들을 결정하는 것은:
 $E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하는 것을 포함하며,
 상기 제1 개수는 상이한 E 값들에 대해 동일하고,
 길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은:
 상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함하는, 정보 블록 전송 방법.
- [청구항 2] 제1항에 있어서,
 상기 제1 개수는 주어진 N 에 대해 E 값들에 따라 달라지는 프리징될 선두 비트 인덱스들의 개수들 중 최대 값과 동일한,
 정보 블록 전송 방법.
- [청구항 3] 제1항에 있어서,
 상기 프로즌 비트 인덱스들을 결정하는 것은:
 $E < N$ 이고 K/E 이 기결정된 값보다 작거나 같음을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 상기 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정; 및

$E < N$ 이고 K/E 이 상기 기결정된 값보다 큼을 기반으로 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 제2 개수의 후반 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하는 것을 포함하며,
상기 제2 개수는 상이한 E 값들에 대해 동일한,
정보 블록 전송 방법.

[청구항 4] 제3항에 있어서,
상기 제2 개수는 상기 주어진 N 에 대해 E 값들에 따라 달라지는 프리징될 후반 비트 인덱스들의 개수들 중 최대 값과 동일한,
정보 블록 전송 방법.

[청구항 5] 제1항에 있어서,
상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드의 길이 N_1 에 관한 정보 및 상기 정보 블록의 상기 최초 전송에 적용된 레이트 매칭 방식에 관한 정보를 더 포함하는,
정보 블록 전송 방법.

[청구항 6] 제1항에 있어서,
상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드에 관한 정보를 더 포함하고, 상기 방법은:
상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로 그리고
상기 정보 블록의 상기 최초 전송에 적용된 상기 폴라 코드에 관한 상기 정보를 기반으로, 길이 N 인 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 상기 최초 전송에서 프리징된 비트 인덱스들을 결정하는 것을 더 포함하며,
상기 정보 블록의 상기 비트들 $0 \sim K-1$ 은 상기 최초 전송에서 프리징된 비트 인덱스들에 매핑되지 않는,
정보 블록 전송 방법.

[청구항 7] 제6항에 있어서,
상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로, 상기 최초 전송에서 프리징된 비트 인덱스들을 프리징; 및
상기 정보 블록의 상기 비트들 $0 \sim K-1$ 중에서, 상기 최초 전송에서 프리징된 비트 인덱스에 매핑했어야 할 비트를, 길이 N 인 상기 폴라 코드의 프리징되지 않은 비트 인덱스들 중 가장 신뢰할 만한 K 개 비트 인덱스들 다음으로 신뢰할 만한 비트 인덱스에 매핑하는 것을 포함하는,
정보 블록 전송 방법.

[청구항 8] 제1항에 있어서,
상기 스케줄링 정보는 N 이 상기 정보 블록의 최초 전송을 위한 폴라 코드 길이 N_1 보다 큰지 여부를 나타내는 복사(copy) 관련 정보를 더 포함하는,
정보 블록 전송 방법.

[청구항 9] 제8항에 있어서,

상기 복사 관련 정보는 상기 정보 블록의 상기 전송이 상기 최초 전송이면 제1 값을 갖고, 상기 정보 블록의 상기 전송이 재전송이면 제2 값을 갖는, 정보 블록 전송 방법.

[청구항 10]

무선 통신 시스템에서 통신 기기가 정보 블록을 전송함에 있어서,

적어도 하나의 송수신기;

적어도 하나의 프로세서; 및

상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함하며, 상기 동작들은:

상기 정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 전송을 위한 스케줄링 정보를 전송;

상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정;

상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정;

길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성;

길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성;

상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며,

길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,

상기 프로즌 비트 인덱스들을 결정하는 것은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하고,

상기 제1 개수는 상이한 E 값들에 대해 동일하고,

길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은:

상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함하는, 통신 기기.

[청구항 11]

무선 통신 시스템에서 프로세싱 장치에 있어서,

적어도 하나의 프로세서; 및

상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함하며, 상기 동작들은:

정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 전송을 위한 스케줄링 정보를 전송;

상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정;

상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정;

길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성;

길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성;

상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며,

길이 N 인 상기 폴라 시퀀스 $Q^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,

상기 프로즌 비트 인덱스들을 결정하는 것은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선택된 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하고,

상기 제1 개수는 상이한 E 값들에 대해 동일하고,

길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은:

상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함하며, 프로세싱 장치.

[청구항 12]

컴퓨터 판독가능한 저장 매체에 있어서,

상기 저장 매체는 실행될 때 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 프로그램 코드를 저장하고, 상기 동작들은:

정보 블록의 인코딩을 위한 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 전송을 위한 스케줄링 정보를 전송;

상기 정보 블록의 길이 K 와 레이트 매칭 출력 길이 E 를 기반으로, 길이 N 인 상기 폴라 코드의 프로즌 비트 인덱스들을 결정;

상기 정보 블록, 상기 프로즌 비트 인덱스들, 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 를 기반으로, 길이 N 인 입력 비트 시퀀스를 결정;

길이 N 인 상기 입력 비트 시퀀스에 대해 폴라 인코딩을 수행하여 길이 N 인 코딩된 비트 시퀀스를 생성;

길이 N 인 상기 코딩된 비트 시퀀스에 대해 레이트 매칭을 수행하여 길이 E 인 레이트 매칭된 비트 시퀀스를 생성;

상기 스케줄링 정보를 기반으로, 상기 레이트 매칭된 비트 시퀀스를 전송하는 것을 포함하며,

길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,

상기 프로즌 비트 인덱스들을 결정하는 것은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선택된 비트 인덱스들을 상기 프로즌 비트 인덱스들로서 결정하고,

상기 제1 개수는 상이한 E 값들에 대해 동일하고,

길이 N 인 상기 입력 비트 시퀀스를 결정하는 것은:

상기 정보 블록의 비트들 $0 \sim K-1$ 을 길이 N 인 상기 폴라 코드의 프로징되지 않은 비트 인덱스들 중 K 개 비트 인덱스들에 매핑하는 것을 포함하며, 저장매체.

- [청구항 13] 무선 통신 시스템에서 통신 기기가 정보 블록을 수신함에 있어서,
 상기 정보 블록의 전송에 관한 스케줄링 정보를 수신;
 상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신;
 상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정;
 상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함하며,
 상기 매핑 관계는:
 상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,
 상기 프로즌 비트들은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고,
상기 제1 개수는 상이한 E 값들에 대해 동일한,
정보 블록 수신 방법.

[청구항 14] 제13항에 있어서,
상기 제1 개수는 주어진 N 에 대해 E 값들에 따라 달라지는 프리징되는 선두 비트 인덱스들의 개수들 중 최대 값과 동일한,
정보 블록 수신 방법.

[청구항 15] 제13항에 있어서,
상기 프로즌 비트 인덱스들은:
 $E < N$ 이고 K/E 이 기결정된 값보다 작거나 같음을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 상기 제1 개수의 선두 비트 인덱스들을 포함; 및
 $E < N$ 이고 K/E 이 상기 기결정된 값보다 큼을 기반으로 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 제2 개수의 후반 비트 인덱스들을 포함하며,
상기 제2 개수는 상이한 E 값들에 대해 동일한,
정보 블록 전송 방법.

[청구항 16] 제15항에 있어서,
상기 제2 개수는 상기 주어진 N 에 대해 E 값들에 따라 달라지는 프리징되는 후반 비트 인덱스들의 개수들 중 최대 값과 동일한,
정보 블록 수신 방법.

[청구항 17] 제13항에 있어서,
상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드의 길이 N_1 에 관한 정보 및 상기 정보 블록의 상기 최초 전송에 적용된 레이트 매칭 방식에 관한 정보를 더 포함하는,
정보 블록 수신 방법.

[청구항 18] 제13항에 있어서,
상기 스케줄링 정보는 상기 정보 블록의 최초 전송에 적용된 폴라 코드에 관한 정보를 더 포함하고, 상기 방법은:
상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로 그리고
상기 정보 블록의 상기 최초 전송에 적용된 상기 폴라 코드에 관한 상기 정보를 기반으로, 길이 N 인 상기 폴라 코드의 상기 N 개 비트 인덱스들 중 상기 최초 전송에서 프리징된 비트 인덱스들을 결정하는 것을 더 포함하며,
상기 정보 블록의 상기 비트들 $0 \sim K-1$ 은 상기 최초 전송에서 프리징된 비트 인덱스들에 매핑되지 않는,
정보 블록 수신 방법.

[청구항 19] 제18항에 있어서,
상기 프로즌 비트 인덱스들은:

상기 정보 블록의 상기 전송이 상기 최초 전송이 아님을 기반으로, 상기 최초 전송에서 프리징된 비트 인덱스들 포함하고,

상기 매핑 관계는:

상기 정보 블록의 상기 비트들 $0 \sim K-1$ 중에서, 상기 최초 전송에서 프리징된 비트 인덱스에 매핑했어야 할 비트를, 길이 N 인 상기 폴라 코드의 프리징되지 않은 비트 인덱스들 중 가장 신뢰할 만한 K 개 비트 인덱스들 다음으로 신뢰할 만한 비트 인덱스에 매핑하는 것을 포함하는, 정보 블록 수신 방법.

[청구항 20] 제13항에 있어서,
상기 스케줄링 정보는 N 이 상기 정보 블록의 최초 전송을 위한 폴라 코드 길이 N_1 보다 큰지 여부를 나타내는 복사(copy) 관련 정보를 더 포함하는, 정보 블록 수신 방법.

[청구항 21] 제20항에 있어서,
상기 복사 관련 정보는 상기 정보 블록의 상기 전송이 상기 최초 전송이면 제1 값을 갖고, 상기 정보 블록의 상기 전송이 재전송이면 제2 값을 갖는, 정보 블록 수신 방법.

[청구항 22] 무선 통신 시스템에서 통신 기기가 정보 블록을 수신함에 있어서,
적어도 하나의 송수신기;
적어도 하나의 프로세서; 및
상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함하며,
상기 동작들은:

상기 정보 블록의 전송에 관한 스케줄링 정보를 수신;

상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신;

상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함하며,

상기 매핑 관계는:

상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,

상기 프로즌 비트들은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고,

상기 제1 개수는 상이한 E 값들에 대해 동일한, 통신 기기.

[청구항 23] 무선 통신 시스템에서 프로세싱 장치에 있어서,

적어도 하나의 프로세서; 및

상기 적어도 하나의 프로세서에 동작 가능하게 연결 가능한, 그리고, 실행될 때, 상기 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 명령(instruction)들을 저장한, 적어도 하나의 컴퓨터 메모리를 포함하며, 상기 동작들은:

정보 블록의 전송에 관한 스케줄링 정보를 수신;

상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신;

상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함하며,

상기 매핑 관계는:

상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^N_0) < W(Q^N_1) < \dots < W(Q^N_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^N_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^N_i)$ 는 비트 인덱스 Q^N_i 의 신뢰도이고,

상기 프로즌 비트들은:

$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선두 비트 인덱스들을 포함하고,

상기 제1 개수는 상이한 E 값들에 대해 동일한, 프로세싱 장치.

[청구항 24] 컴퓨터 판독가능한 저장 매체에 있어서,

상기 저장 매체는 실행될 때 적어도 하나의 프로세서로 하여금 동작들을 수행하도록 하는 지시들을 포함하는 적어도 하나의 프로그램 코드를 저장하고, 상기 동작들은:

정보 블록의 전송에 관한 스케줄링 정보를 수신;

상기 스케줄링 정보를 기반으로, 길이 E 인 수신 비트 시퀀스를 수신;

상기 스케줄링 정보를 기반으로, 폴라 코드의 길이 N 을 결정;

상기 정보 블록의 길이 N 인 상기 폴라 코드의 비트 인덱스들로의 매핑 관계를 기반으로 길이 E 인 상기 수신 비트 시퀀스에 대한 폴라 디코딩을 수행하여 상기 정보 블록을 결정하는 것을 포함하며,

상기 매핑 관계는:

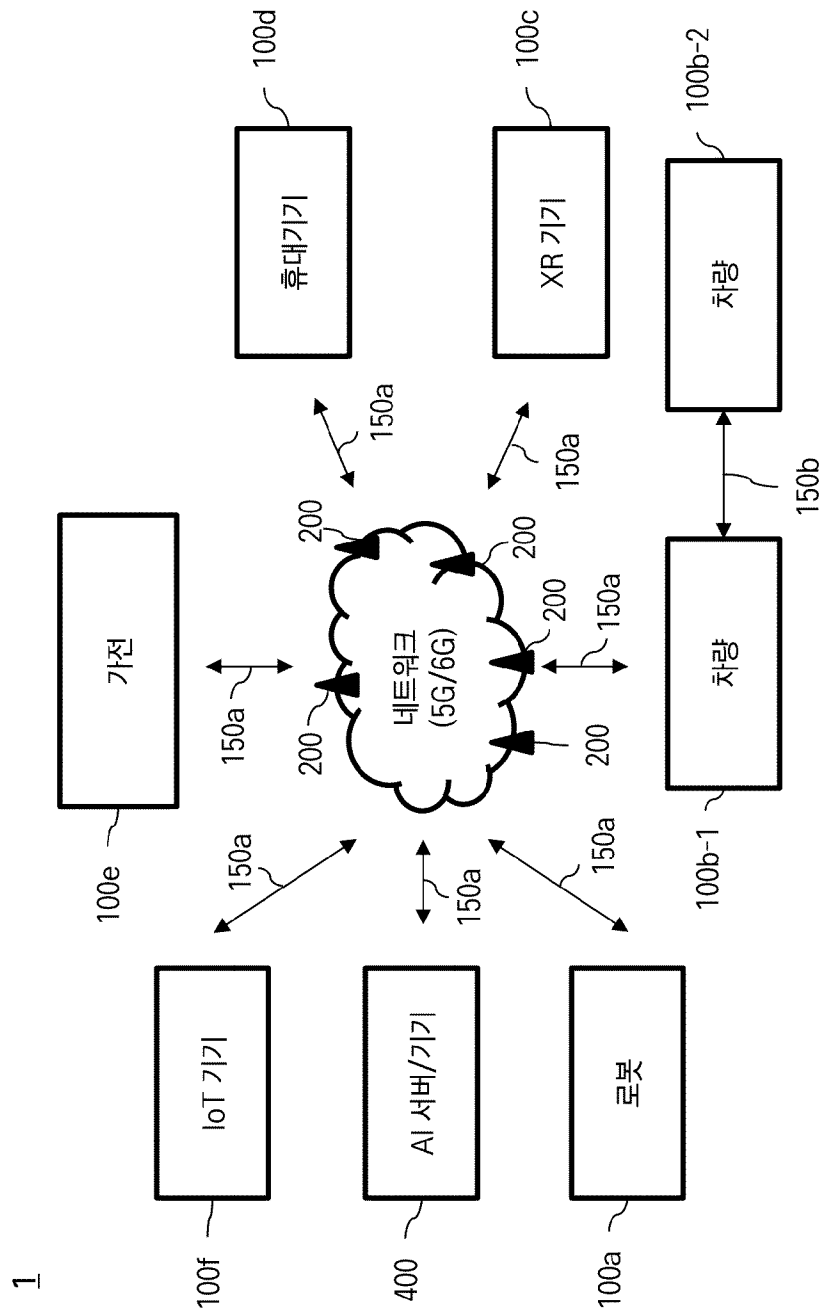
상기 정보 블록을 상기 정보 블록의 길이 K , 상기 수신 비트 시퀀스의 길이 E , 그리고 길이 N 인 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 으로 결정된 프로즌 비트 인덱스들을 제외한 나머지 비트 인덱스들 중 K 개 비트 인덱스에 매핑하는 것을 포함하고, 여기서, 길이 N 인 상기 폴라 시퀀스 $\mathbf{Q}^{N-1}_0 = \{Q_0, Q_1, \dots, Q_{N-1}\}$ 는 신뢰도 $W(Q^{N-1}_0) < W(Q^{N-1}_1) < \dots < W(Q^{N-1}_{N-1})$ 의 오름차순으로 정의된 것이며, 여기서 $0 \leq Q^{N-1}_i \leq N-1$ 는 $i = 0, 1, \dots, N-1$ 에 대한 비트 인덱스이고, $W(Q^{N-1}_i)$ 는 비트 인덱스 Q^{N-1}_i 의 신뢰도이고,

상기 프로즌 비트들은:

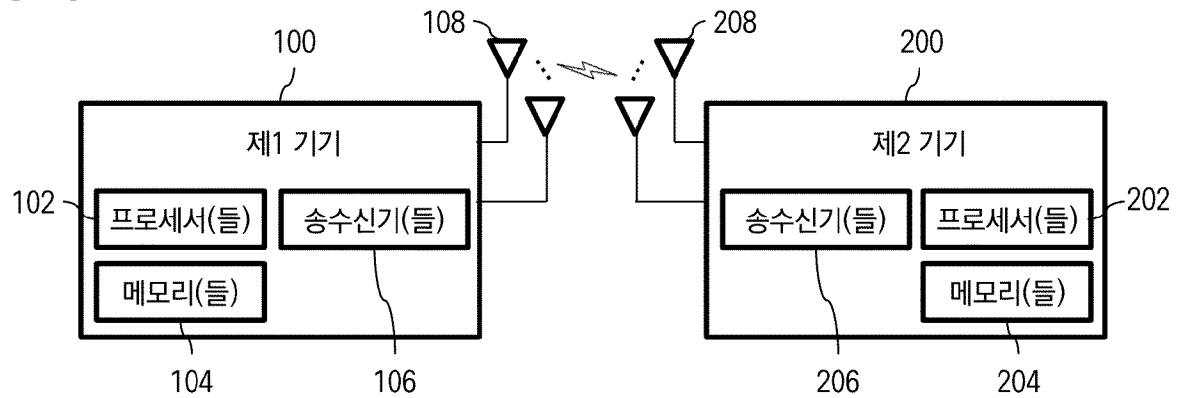
$E < N$ 임을 기반으로 상기 폴라 코드의 N 개 비트 인덱스들 중 제1 개수의 선택된 비트 인덱스들을 포함하고,

상기 제1 개수는 상이한 E 값들에 대해 동일한, 저장 매체.

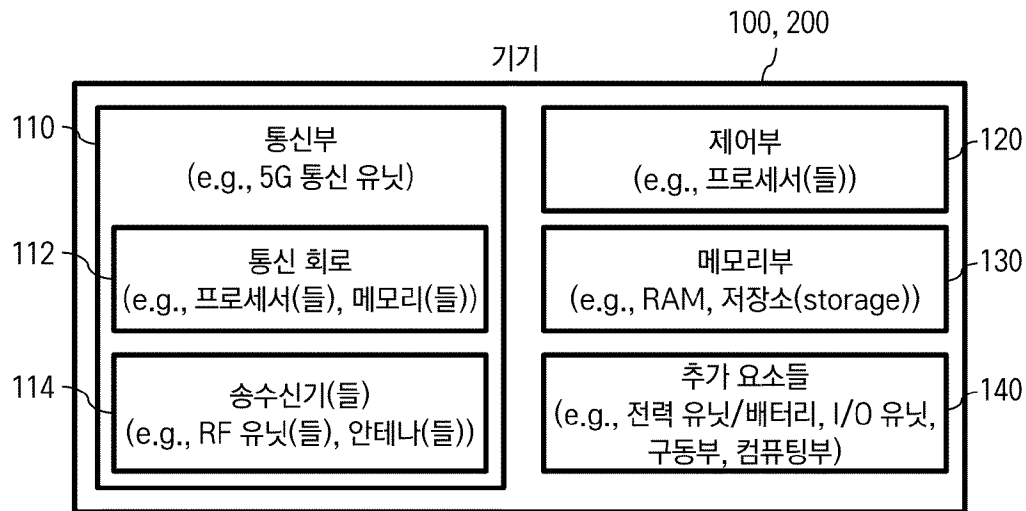
[도1]



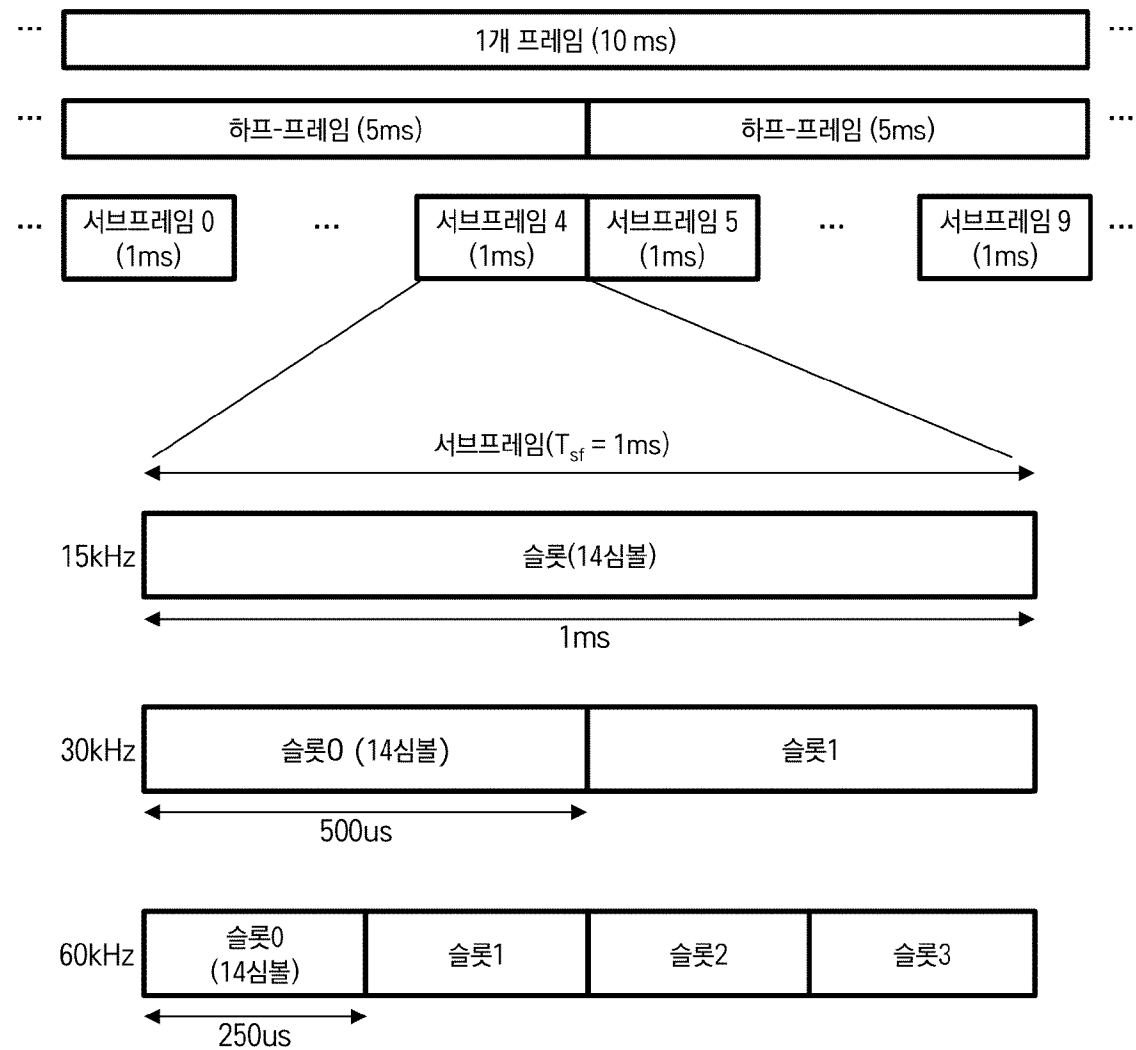
[도2]



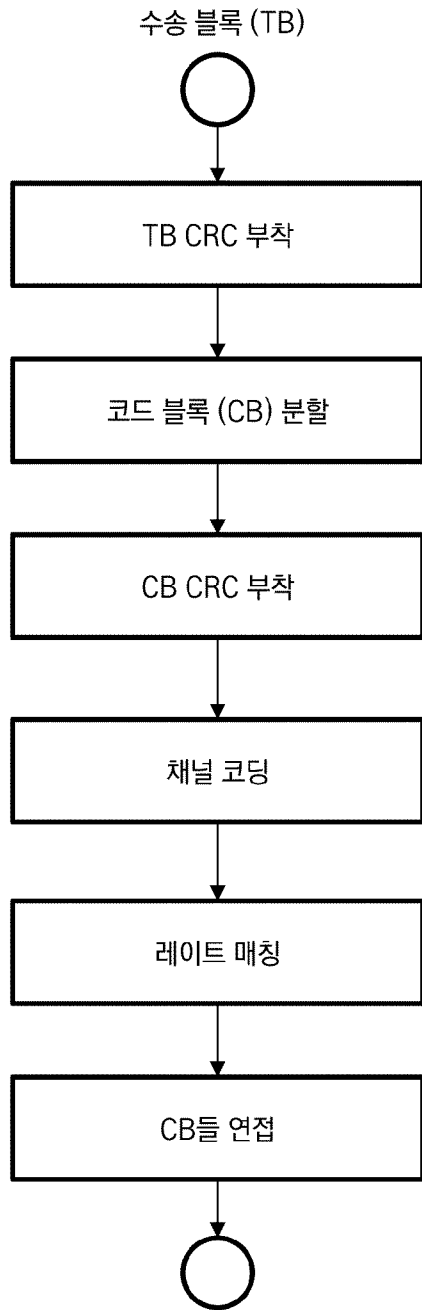
[도3]



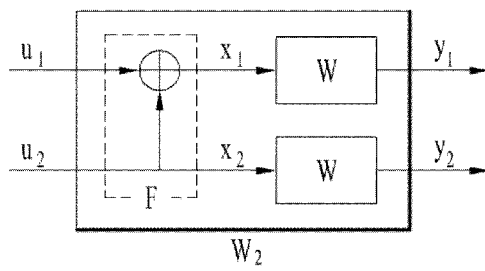
[도4]



[도5]



[도6]

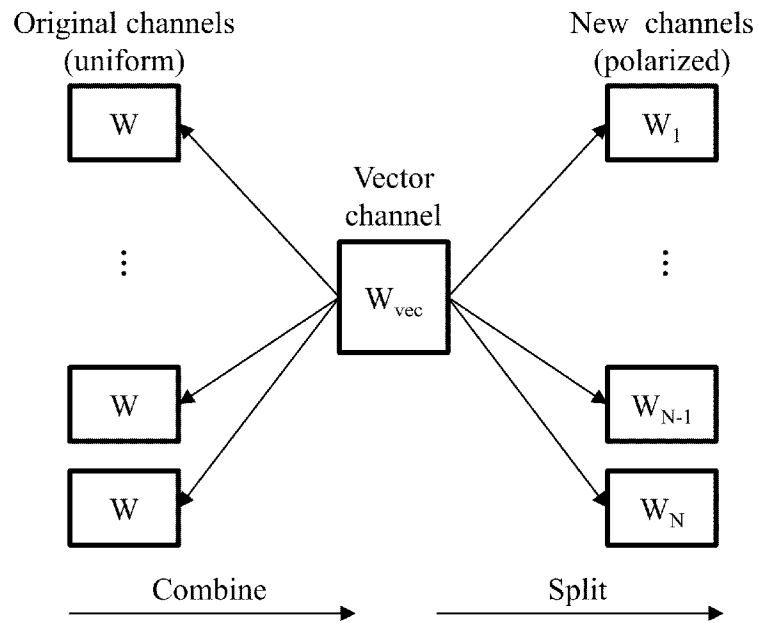


(a)

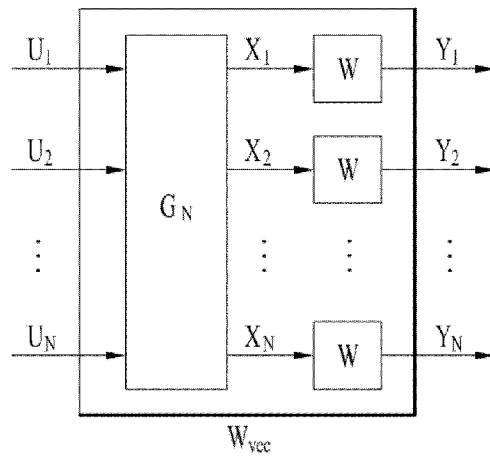
$$F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$$

(b)

[도7]

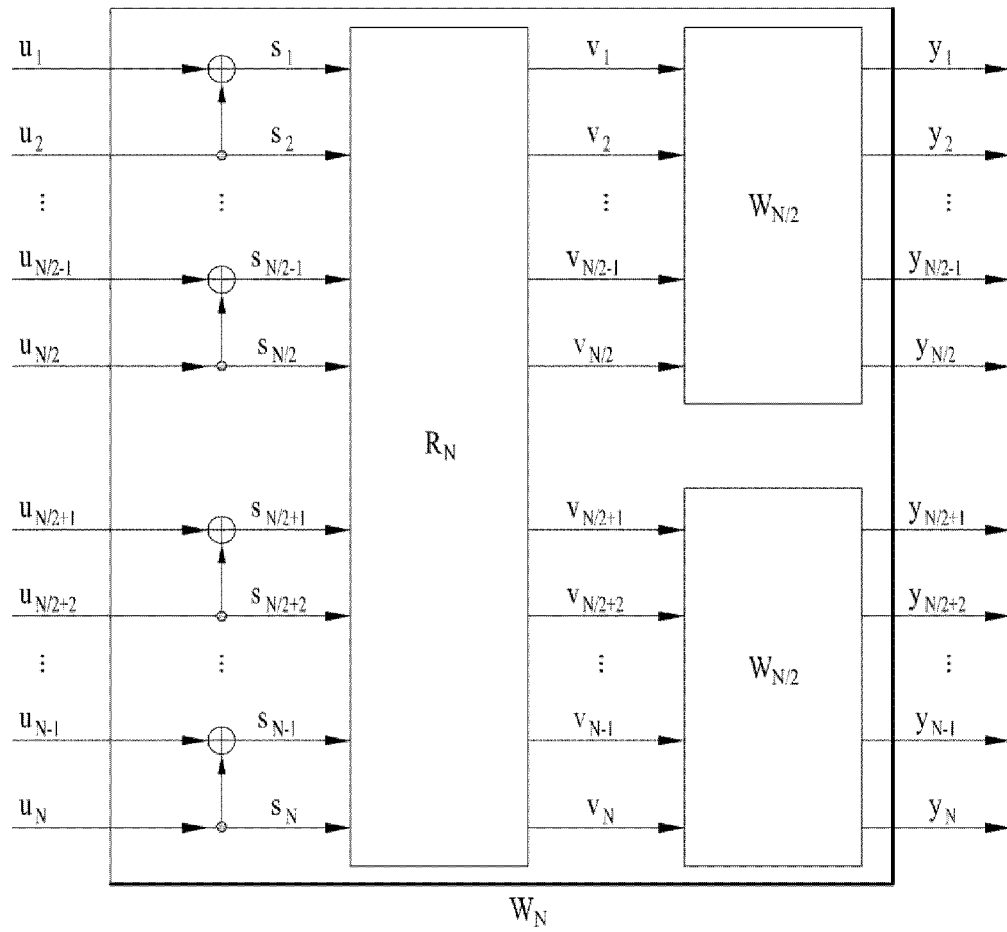


(a)

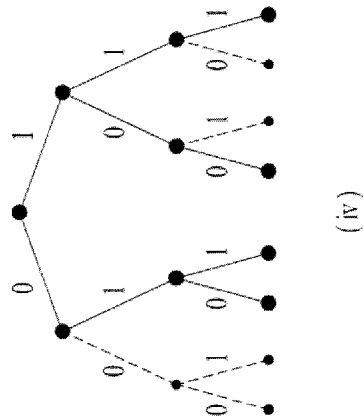
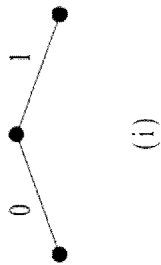
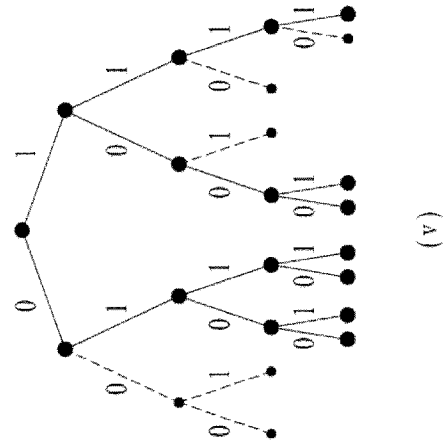
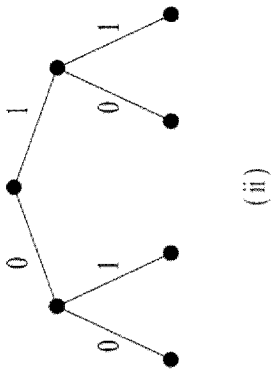
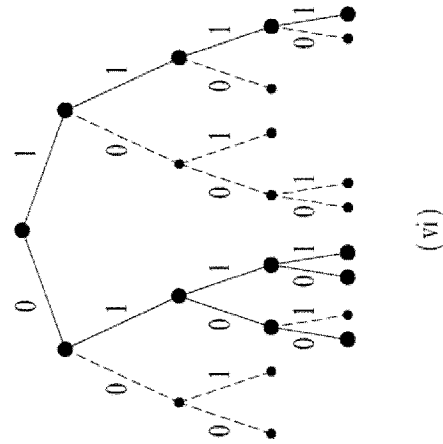
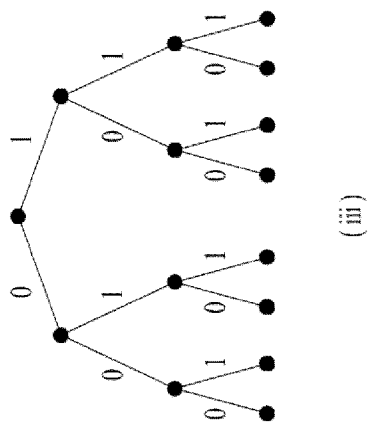


(b)

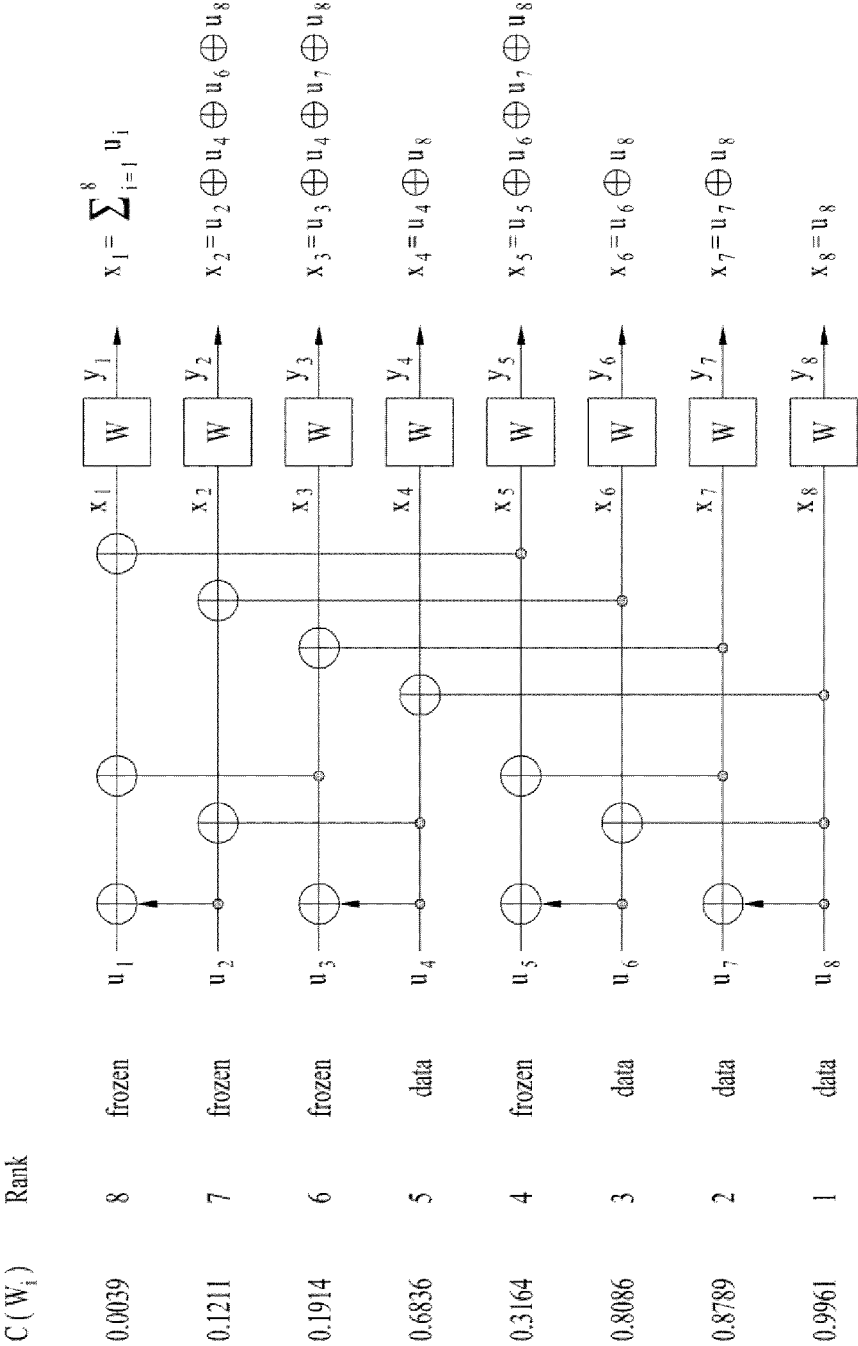
[도8]



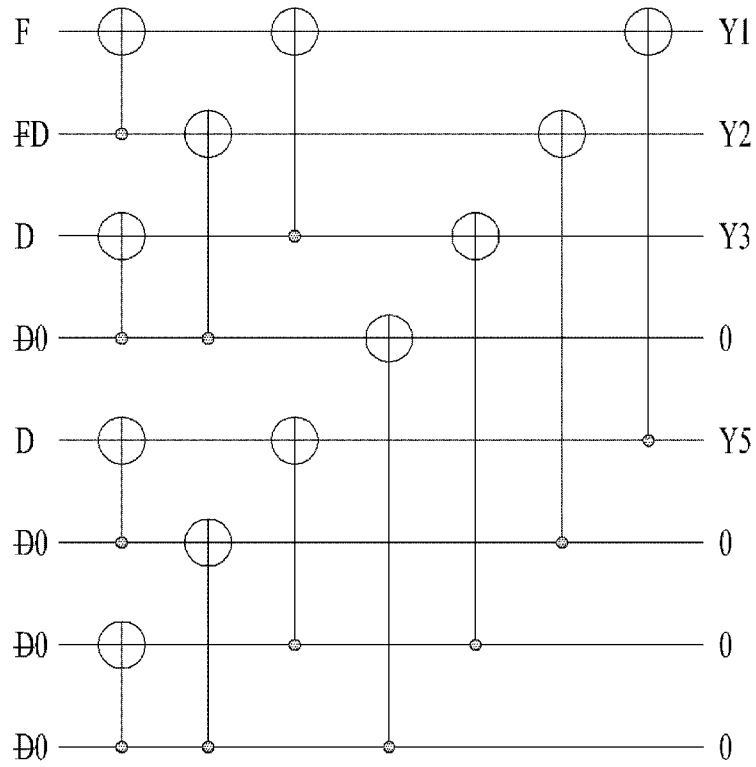
[도9]



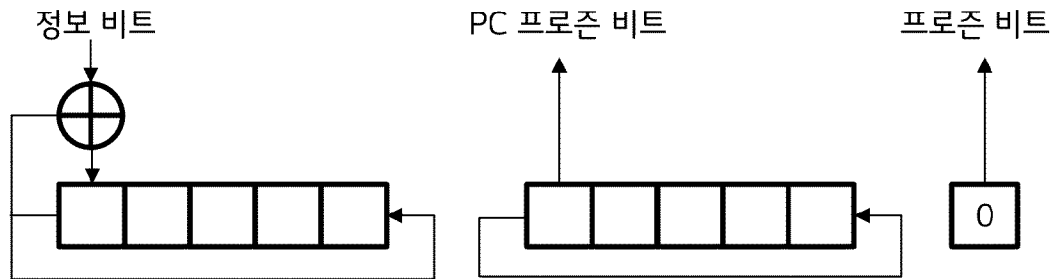
[도10]



[도11]

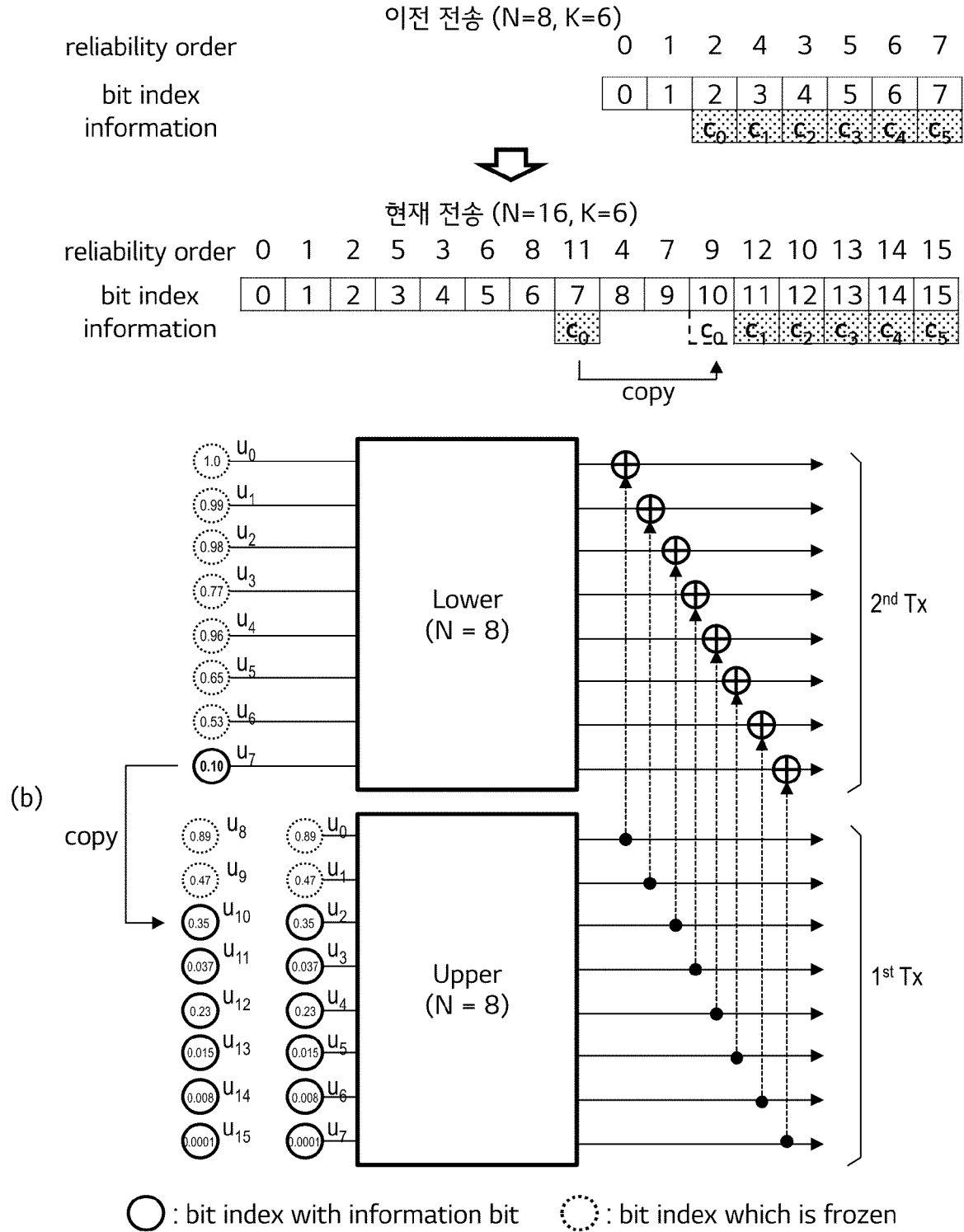


[도12]



각 비트를 인코딩시 좌 순환 천이
(left cyclic shift upon encoding each bit)

[도13]



[도 14]

31
30
29
27
23
15
28
22
25
26
21
14
13
19
11
7
24
20
12
18
10
17
6
9
5
3
16
8
4
2
1
0

(a) Polar sequence Q^{N-1}_0 for N=32

63
62
61
59
55
47
31
60
58
57
54
53
46
51
45
30
43
29
39
27
56
23
52
15
50
44
49
42
28
41
38
22
25
37
26
35
21
14
48
13
19
40
11
7
36
24
34
20
33
12
18
10
17
6
9
5
3
32
16
8
4
2
1
0

(b) Polar sequence Q^{N-1}_0 for N=64

Polar sequence Q^{N-1}_0 for $N=32$

31
30
29
27
23
15
28
22
25
26
21
14
13
19
11
7
24
20
12
18
10
17
6
9
5
3
16
8
4
2
1
0

31
30
29
28
27
26
25
24
23
22
21
20
19
18
17
16
15
14
13
12
11
10
9
8
7
6
5
4
3
2
1
0

Information bits u_0 to u_{K-L} allocated

C_6
 C_5
 C_4
 C_3
 C_2
 C_1
 C_0

Polar sequence Q^{N-1}_0 for $N=64$

63
62
61
59
55
47
31
60
58
57
54
53
46
51
45
30
43
29
39
27
56
23
52
15
50
44
49
42
28
41
38
22
25
37
26
35
21
14
48
13
19
40
11
7
36
24
34
20
33
12
18
10
17
6
9
5
3
32
16
8
4
2
1
0

(Case-1) Information bits u_0 to u_{K-1} allocated

63
62
61
60
59
58
57
56
55
54
53
52
51
50
49
48
47
46
45
44
43
42
41
40
39
38
37
36
35
34
33
32
31
30
29
28
27
26
25
24
23
22
21
20
19
18
17
16
15
14
13
12
11
10
9
8
7
6
5
4
3
2
1
0

(Case-2) Information bits u_0 to u_{K-1} allocated

C_6
 C_5
 C_4
 C_3
 C_2
 C_1
 C_0
 C_3
 C_2
 C_1
 C_0

(b) $K=7, N=64, E=34$

(b) $K=16, N=64, E=30$

(b) $K=7, N=64, E=34$

[도 18]

Polar sequence Q^{N-1}_0 for $N=32$

31
30
29
27
23
15
28
22
25
26
21
14
13
19
11
7
24
20
12
18
10
17
6
9
5
3
16
8
4
2
1
0

Bit index 0 to $N-1$ for $N=32$

31
30
29
28
27
26
25
24
23
22
21
20
19
18
17
16
15
14
13
12
11
10
9
8
7
6
5
4
3
2
1
0

Information bits u_0 to u_{K-1} allocated

c_{15}
c_{14}
c_{13}
c_{12}
c_{11}
c_{10}
c_9
c_8
c_7
c_6
c_5
c_4
c_3
c_2
c_1
c_0

(a) $K=16$, $N=32$, $E=30$ Polar sequence Q^{N-1}_0 for $N=64$

63
62
61
59
55
47
31
60
58
57
54
53
46
51
45
30
43
29
39
27
56
23
52
15
50
44
49
42
28
41
38
22
25
37
26
35
21
14
48
13
19
40
11
7
36
24
34
20
33
12
18
10
17
6
9
5
3
32
16
8
4
2
1
0

Bit index 0 to $N-1$ for $N=64$

63
62
61
60
59
58
57
56
55
54
53
52
51
50
49
48
47
46
45
44
43
42
41
40
39
38
37
36
35
34
33
32
31
30
29
28
27
26
25
24
23
22
21
20
19
18
17
16
15
14
13
12
11
10
9
8
7
6
5
4
3
2
1
0

(Case-1) Information bits u_0 to u_{K-1} allocated

c_{15}
c_{14}
c_{13}
c_{12}
c_{11}
c_{10}
c_9
c_8
c_7
c_6
c_5
c_4
c_3
c_2
c_1
c_0

(Case-2) Information bits u_0 to u_{K-1} allocated

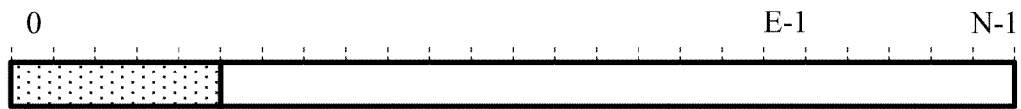
c_{15}
c_{14}
c_{13}
c_{12}
c_{11}
c_{10}
c_9
c_8
c_7
c_6
c_5
c_4
c_3
c_2
c_1
c_0

copy

copy

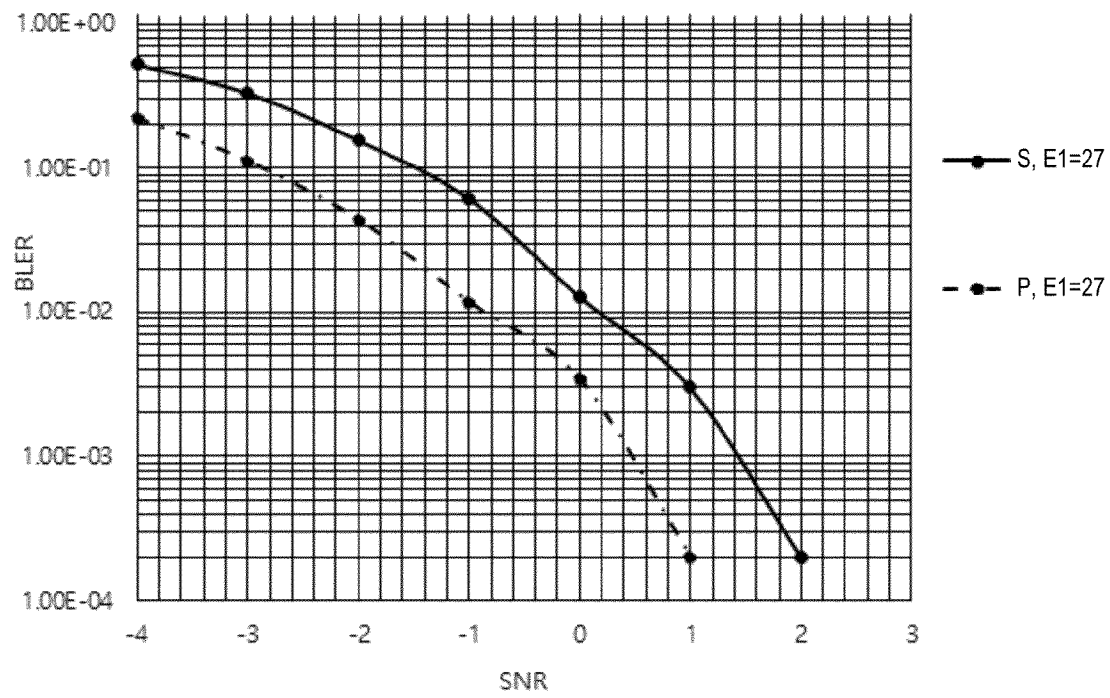
(b) $K=16$, $N=64$, $E=30$

[도 19]

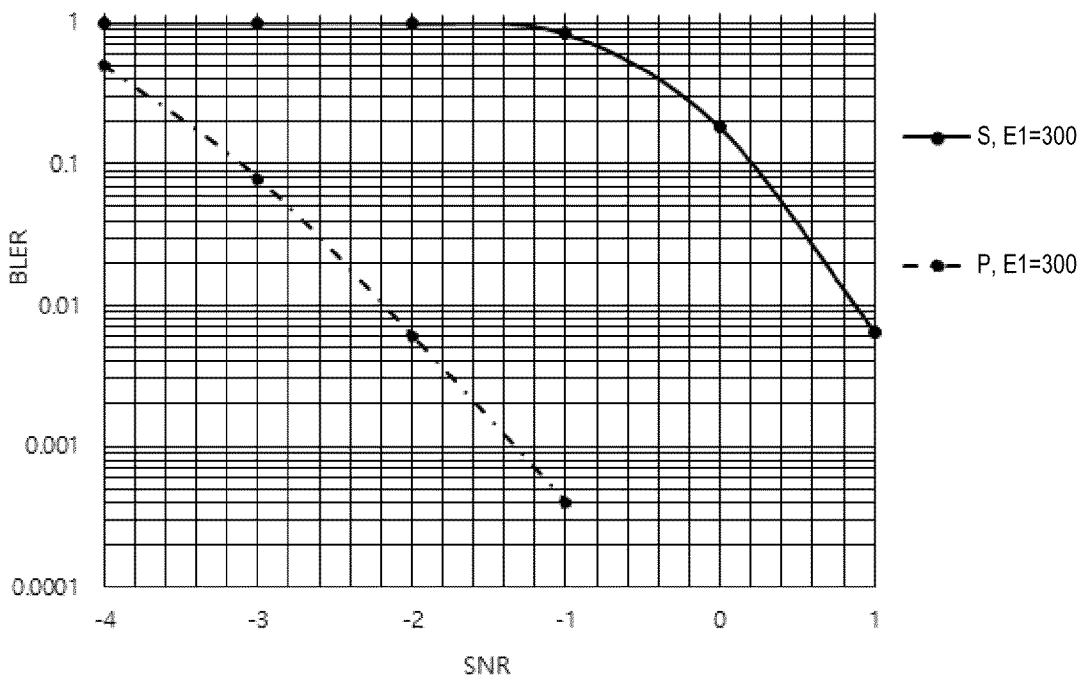
(a) $K/E \leq R$ (b) $K/E > R$  Bits pre-frozen by rate matching

(b) $K=12, N=64, E=60$

[도21]

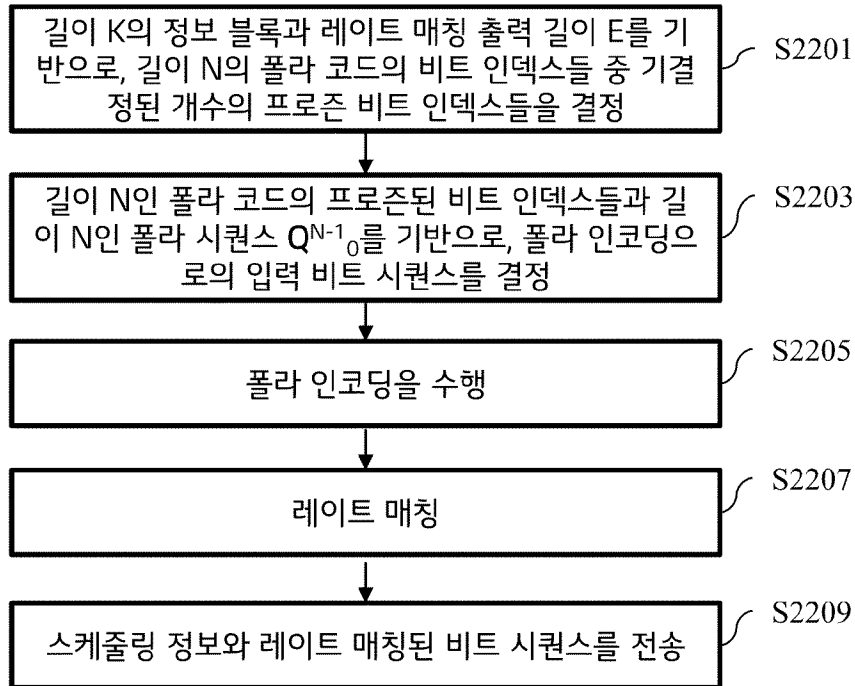


(a)

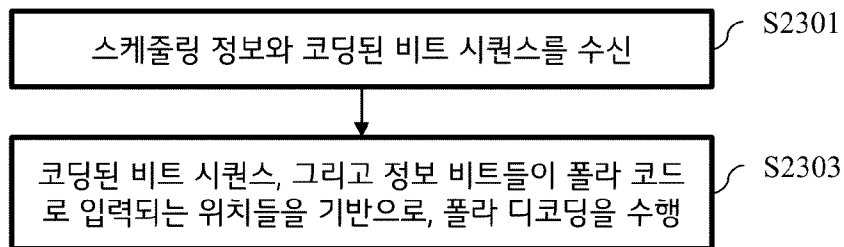


(b)

[도22]



[도23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/006635

A. CLASSIFICATION OF SUBJECT MATTER**H04L 1/00**(2006.01)i; **H04L 1/18**(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L 1/00(2006.01); H03M 13/00(2006.01); H03M 13/13(2006.01); H03M 13/37(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 정보 블록(information block), 인코딩(encoding), 폴라 코드(polar code), 레이트 매칭(rate matching), 프로즌 비트 인덱스(frozen bit index), 비트 시퀀스(bit sequence), 신뢰도(reliability), 오름 차순(ascending order), 매핑(mapping), 선두 비트 인덱스(leading bit index)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
DA	3GPP; TSG RAN; NR; Multiplexing and channel coding (Release 17). 3GPP TS 38.212 V17.5.0. 30 March 2023. See pages 15-19 and 27; and table 5.3.1.2-1.	1-24
A	KR 10-2019-0111991 A (ZTE CORPORATION) 02 October 2019 (2019-10-02) See paragraphs [0073]-[0132]; and claims 1-4.	1-24
A	KR 10-2020-0066606 A (ACCELERCOMM LTD.) 10 June 2020 (2020-06-10) See paragraphs [0045]-[0054].	1-24
A	KR 10-2018-0134276 A (SAMSUNG ELECTRONICS CO., LTD.) 18 December 2018 (2018-12-18) See claims 1-9.	1-24
A	KR 10-2019-0137160 A (HUAWEI TECHNOLOGIES CO., LTD.) 10 December 2019 (2019-12-10) See claims 1-10.	1-24



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 February 2024

Date of mailing of the international search report

07 February 2024

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/006635

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-2019-0111991	A	02 October 2019	CN	108288966	A	17 July 2018
				CN	108288966	B	18 November 2022
				CN	116707540	A	05 September 2023
				EP	3567734	A1	13 November 2019
				EP	3567734	A4	09 September 2020
				JP	2020-507250	A	05 March 2020
				JP	2021-119706	A	12 August 2021
				JP	6882490	B2	02 June 2021
				JP	7321208	B2	04 August 2023
				KR	10-2021-0046842	A	28 April 2021
				KR	10-2244117	B1	27 April 2021
				KR	10-2383593	B1	08 April 2022
				US	11342945	B2	24 May 2022
				US	2020-0083912	A1	12 March 2020
				US	2022-0399906	A1	15 December 2022
KR	10-2020-0066606	A	10 June 2020	AU	2020-300569	A1	13 February 2020
				AU	300569	B2	19 May 2022
				CA	3069482	A1	17 January 2019
				CA	3069482	C	31 January 2023
				CN	110999095	A	10 April 2020
				CN	110999095	B	04 August 2023
				EP	3649738	A1	13 May 2020
				JP	2020-532927	A	12 November 2020
				JP	7365335	B2	19 October 2023
				KR	10-2386191	B1	12 April 2022
				US	11043972	B2	22 June 2021
				US	11265020	B2	01 March 2022
				US	2020-0204197	A1	25 June 2020
				US	2021-0242886	A1	05 August 2021
				WO	2019-011555	A1	17 January 2019
KR	10-2018-0134276	A	18 December 2018	KR	10-2452618	B1	11 October 2022
				TW	201904206	A	16 January 2019
				TW	I791023	B	01 February 2023
KR	10-2019-0137160	A	10 December 2019	AU	2019-309213	A1	28 November 2019
				AU	309213	B2	02 July 2020
				BR	112019024002	A2	18 February 2020
				BR	112019024002	B1	08 December 2020
				BR	122020003960	A2	18 February 2020
				BR	19024002	A2	18 February 2020
				BR	20003960	A2	18 February 2020
				CA	3062966	A1	02 December 2019
				CA	3062966	C	03 October 2023
				CN	107592181	A	16 January 2018
				CN	107592181	B	15 October 2021
				CN	108650053	A	12 October 2018
				CN	108650053	B	19 April 2019
				CN	111490852	A	04 August 2020
				CN	111490852	B	23 March 2021
				CN	114070330	A	18 February 2022
				CN	114095122	A	25 February 2022

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/006635

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
	CN	114095122 B	07 July 2023
	CN	114095123 A	25 February 2022
	DK	3457606 T3	09 May 2022
	EP	3457606 A1	20 March 2019
	EP	3457606 A4	01 May 2019
	EP	3457606 B1	02 March 2022
	EP	3457606 B8	18 May 2022
	EP	4109795 A1	28 December 2022
	ES	2910208 T3	11 May 2022
	ES	2910208 T8	20 May 2022
	JP	2020-524929 A	20 August 2020
	JP	2022-066220 A	28 April 2022
	JP	7025456 B2	24 February 2022
	JP	7408701 B2	05 January 2024
	KR	10-2249201 B1	10 May 2021
	MX	2019015482 A	20 February 2020
	PL	3457606 T3	19 April 2022
	PT	3457606 T	29 March 2022
	RU	2729773 C1	12 August 2020
	US	11811528 B2	07 November 2023
	US	2022-0109524 A1	07 April 2022
	WO	2019-024555 A1	07 February 2019
	WO	2019-024555 A8	14 November 2019
	ZA	201907741 B	30 November 2022

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H04L 1/00(2006.01)i; H04L 1/18(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H04L 1/00(2006.01); H03M 13/00(2006.01); H03M 13/13(2006.01); H03M 13/37(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드:정보 블록(information block), 인코딩(encoding), 폴라 코드(polar code), 레이트 매칭(rate matching), 프로즌 비트 인덱스(frozen bit index), 비트 시퀀스(bit sequence), 신뢰도(reliability), 오름 차순(ascending order), 매핑(mapping), 선두 비트 인덱스(leading bit index)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
DA	'3GPP; TSG RAN; NR; Multiplexing and channel coding (Release 17)', 3GPP TS 38.212 V17.5.0, 2023.03.30 페이지 15-19, 27; 및 테이블 5.3.1.2-1	1-24
A	KR 10-2019-0111991 A (지티이 코포레이션) 2019.10.02 단락 [0073]-[0132]; 및 청구항 1-4	1-24
A	KR 10-2020-0066606 A (엑셀러콤 엔티티) 2020.06.10 단락 [0045]-[0054]	1-24
A	KR 10-2018-0134276 A (삼성전자주식회사) 2018.12.18 청구항 1-9	1-24
A	KR 10-2019-0137160 A (후아웨이 테크놀러지 컴퍼니 리미티드) 2019.12.10 청구항 1-10	1-24
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2024년02월07일 (07.02.2024)		국제조사보고서 발송일 2024년02월07일 (07.02.2024)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 양정록 전화번호 +82-42-481-5709

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2019-0111991 A	2019/10/02	CN 108288966 A	2018/07/17
		CN 108288966 B	2022/11/18
		CN 116707540 A	2023/09/05
		EP 3567734 A1	2019/11/13
		EP 3567734 A4	2020/09/09
		JP 2020-507250 A	2020/03/05
		JP 2021-119706 A	2021/08/12
		JP 6882490 B2	2021/06/02
		JP 7321208 B2	2023/08/04
		KR 10-2021-0046842 A	2021/04/28
		KR 10-2244117 B1	2021/04/27
		KR 10-2383593 B1	2022/04/08
		US 11342945 B2	2022/05/24
		US 2020-0083912 A1	2020/03/12
		US 2022-0399906 A1	2022/12/15
KR 10-2020-0066606 A	2020/06/10	AU 2020-300569 A1	2020/02/13
		AU 300569 B2	2022/05/19
		CA 3069482 A1	2019/01/17
		CA 3069482 C	2023/01/31
		CN 110999095 A	2020/04/10
		CN 110999095 B	2023/08/04
		EP 3649738 A1	2020/05/13
		JP 2020-532927 A	2020/11/12
		JP 7365335 B2	2023/10/19
		KR 10-2386191 B1	2022/04/12
		US 11043972 B2	2021/06/22
		US 11265020 B2	2022/03/01
		US 2020-0204197 A1	2020/06/25
		US 2021-0242886 A1	2021/08/05
		WO 2019-011555 A1	2019/01/17
KR 10-2018-0134276 A	2018/12/18	KR 10-2452618 B1	2022/10/11
		TW 201904206 A	2019/01/16
		TW I791023 B	2023/02/01
KR 10-2019-0137160 A	2019/12/10	AU 2019-309213 A1	2019/11/28
		AU 309213 B2	2020/07/02
		BR 112019024002 A2	2020/02/18
		BR 112019024002 B1	2020/12/08
		BR 122020003960 A2	2020/02/18
		BR 19024002 A2	2020/02/18
		BR 20003960 A2	2020/02/18
		CA 3062966 A1	2019/12/02
		CA 3062966 C	2023/10/03
		CN 107592181 A	2018/01/16
		CN 107592181 B	2021/10/15
		CN 108650053 A	2018/10/12
		CN 108650053 B	2019/04/19
		CN 111490852 A	2020/08/04
		CN 111490852 B	2021/03/23
		CN 114070330 A	2022/02/18
		CN 114095122 A	2022/02/25

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CN 114095122 B	2023/07/07
		CN 114095123 A	2022/02/25
		DK 3457606 T3	2022/05/09
		EP 3457606 A1	2019/03/20
		EP 3457606 A4	2019/05/01
		EP 3457606 B1	2022/03/02
		EP 3457606 B8	2022/05/18
		EP 4109795 A1	2022/12/28
		ES 2910208 T3	2022/05/11
		ES 2910208 T8	2022/05/20
		JP 2020-524929 A	2020/08/20
		JP 2022-066220 A	2022/04/28
		JP 7025456 B2	2022/02/24
		JP 7408701 B2	2024/01/05
		KR 10-2249201 B1	2021/05/10
		MX 2019015482 A	2020/02/20
		PL 3457606 T3	2022/04/19
		PT 3457606 T	2022/03/29
		RU 2729773 C1	2020/08/12
		US 11811528 B2	2023/11/07
		US 2022-0109524 A1	2022/04/07
		WO 2019-024555 A1	2019/02/07
		WO 2019-024555 A8	2019/11/14
		ZA 201907741 B	2022/11/30
