

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 10 月 3 日 (03.10.2024)



(10) 国际公布号
WO 2024/198643 A1

- (51) 国际专利分类号:
H10K 59/12 (2023.01)
- (21) 国际申请号: PCT/CN2024/072250
- (22) 国际申请日: 2024 年 1 月 15 日 (15.01.2024)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202310319700.6 2023年3月29日 (29.03.2023) CN
202311857627.4 2023年12月29日 (29.12.2023) CN
- (71) 申请人: 昆山国显光电有限公司 (**KUNSHAN GO-VISIONOX OPTO-ELECTRONICS CO., LTD**) [CN/CN]; 中国江苏省苏州市昆山市开发区龙腾路1号4幢, Jiangsu 215300 (CN)。

- (72) 发明人: 陈龙(**CHEN, Long**); 中国江苏省苏州市昆山市开发区龙腾路1号4幢, Jiangsu 215300 (CN)。
刘胜优(**LIU, Shengyou**); 中国江苏省苏州市昆山市开发区龙腾路1号4幢, Jiangsu 215300 (CN)。
- (74) 代理人: 北京东方亿思知识产权代理有限公司 (**BEIJING EAST IP LTD.**); 中国北京市东城区东长安街1号东方广场东方经贸城东2座1601室, Beijing 100738 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN,

(54) **Title:** DISPLAY PANEL AND DISPLAY APPARATUS

(54) 发明名称: 显示面板及显示装置

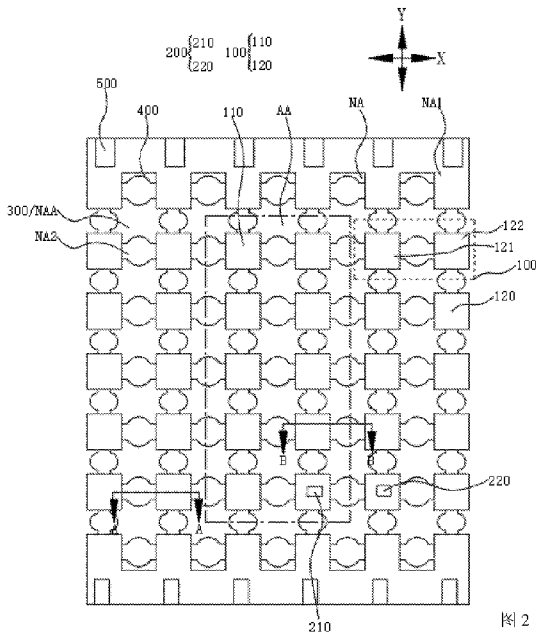


图 2

(57) **Abstract:** Embodiments of the present application provide a display panel and a display apparatus. The display panel is provided with a first region and a second region located on the periphery of the first region. The first region and the second region both comprise island regions and a stretching region. An array of a plurality of island regions is distributed in the first region and the second region, and the stretching region is located between two adjacent rows and/or two adjacent columns of island regions. The display panel comprises: a plurality of functional islands, wherein each functional island is provided with a functional member, the plurality of functional islands

MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

comprise a plurality of pixel islands located in the first region and a plurality of circuit islands located in the second region, and the functional members comprise first pixel circuit structures provided on the pixel islands and driving circuit structures provided on the circuit islands; a stretching part connected between two adjacent functional islands, wherein in the second region, at least part of the stretching region penetrates through the second region in a direction from the first region to the second region; and a signal line arranged on the stretching part and used for connecting the functional members of two adjacent functional islands. The present application can improve the tensile property of the display panel.

(57) 摘要: 本申请实施例提供一种显示面板及显示装置, 显示面板具有第一区和位于第一区周边的第二区, 第一区和第二区均包括岛区和拉伸区, 多个岛区在第一区和第二区阵列分布, 拉伸区位于相邻两行和/或相邻两列岛区之间, 显示面板包括: 多个功能岛, 各功能岛上设置有功能件, 多个功能岛包括位于第一区的多个像素岛和位于第二区的多个电路岛, 功能件包括设置于像素岛的第一像素电路结构和设置于电路岛的驱动电路结构; 拉伸部, 连接于相邻的两个功能岛之间, 且在第二区, 至少部分拉伸区沿第一区至第二区的方向贯穿第二区设置; 信号线, 设置于拉伸部并用于连接相邻的两个功能岛的功能件。本申请能够提高显示面板的拉伸性能。

显示面板及显示装置

相关申请的交叉引用

本申请要求享有于 2023 年 03 月 29 日提交的名称为“显示面板及显示装置”的中国专利申请第 202310319700.6 号的优先权、及 2023 年 12 月 29 日提交的名称为“显示面板及显示装置”的中国专利申请第 202311857627.4 号的优先权，该两个申请的全部内容通过引用并入本文中。

技术领域

本申请涉及显示设备技术领域，尤其涉及一种显示面板及显示装置。

背景技术

有机发光二极管（Organic light-emitting diode，OLED）显示面板因具有广视角、超高对比度和响应快速等优点而备受人们的青睐。OLED 显示基板的其中一个优势就是可以实现柔性化，其通过将 OLED 器件制作在柔性衬底上，便可实现可弯曲的显示设备。但随着可穿戴设备的日渐流行，其对于 OLED 柔性面板的拉伸性能提出了更高的要求。

发明内容

本申请实施例提供一种显示面板及显示装置，旨在提高显示面板的拉伸性能。

本申请第一方面的实施例提供了一种显示面板，显示面板具有第一区和环绕至少部分第一区设置的第二区，第一区和第二区均包括岛区和拉伸区，多个岛区在第一区和第二区阵列分布，拉伸区位于相邻两行和/或相邻两列岛区之间，显示面板包括：多个功能岛，各功能岛位于各岛区且功能岛上设置有功能件，多个功能岛包括位于第一区的多个像素岛和位于第二区的多个电路岛，功能件包括设置于像素岛的第一像素电路结构、第一发光单元和设置于电路岛的驱动电路结构，第一像素电路结构用于驱动第一发光单元发光；拉伸部，设置于拉伸区并连接于相邻的两个功能岛之间，且在第二区，至少部分拉伸部沿第一区至第二区的方向贯穿第二区设置；信号线，设置于拉伸部并用于连接相邻的两个功能岛的功能件。

根据本申请第一方面的实施方式，多个电路岛包括第一岛组件，第一岛组件包括：第一电路岛，驱动电路结构包括设置于第一电路岛的移位寄存单元，

第二电路岛，和第一电路岛并排设置，驱动电路结构包括设置于第二电路岛的连接部；

信号线包括连接移位寄存单元的第一信号线、连接连接部的第二信号线，多个移位寄存单元通过至少部分第二信号线、连接部和第一信号线与第一像素电路结构连接，以向第一像素电路结构提供扫描信号。

根据本申请第一方面前述任一实施方式，多个电路岛和多个像素岛沿第一方向和第二方向成行成列排布，同一行的电路岛和像素岛中，电路岛上的移位寄存单元用于

驱动与其同行的像素岛的第一像素电路结构。

根据本申请第一方面前述任一实施方式，第一岛组件的第一电路岛和第二电路岛沿第一方向并排设置，且多个第一岛组件沿第二方向间隔设置，沿第二方向并排设置的多个第一电路岛的第一信号线相互连接，沿第二方向并排设置的多个第二电路岛的第二信号线相互连接。

根据本申请第一方面前述任一实施方式，沿第二方向间隔设置的多个第一岛组件的第一电路岛沿第二方向对齐设置。

根据本申请第一方面前述任一实施方式，沿第二方向间隔设置的多个第一岛组件的第二电路岛沿第二方向对齐设置。

根据本申请第一方面前述任一实施方式，功能件还包括设置于第一电路岛和第二电路岛至少一者上的第二像素电路结构和第二发光单元，第二像素电路结构用于驱动第二发光单元发光。

根据本申请第一方面前述任一实施方式，第一岛组件的第一电路岛和第二电路岛中靠近第一区的电路岛上设有第二像素电路结构和第二发光单元。

根据本申请第一方面前述任一实施方式，第一岛组件包括一个第一电路岛和两个第二电路岛，两个第二电路岛分设于第一电路岛的两侧，第二像素电路结构设置于位于第一电路岛朝向第一区的第二电路岛上。

根据本申请第一方面前述任一实施方式，同一第一岛组件中的第一电路岛和第二电路岛上均设置有第二发光单元，且同一第一岛组件中的第一电路岛和第二电路岛中的一者上设置有第二像素电路结构，第二像素电路结构用于驱动同一第一岛组件中的多个第二发光单元发光。

根据本申请第一方面前述任一实施方式，至少一个第二电路岛上设置有虚拟像素电路。

根据本申请第一方面前述任一实施方式，两个第二电路岛上均设置有虚拟像素电路，且其中一个第二电路岛上的第二像素电路结构和虚拟像素电路的数量之和与另一第二电路岛上的虚拟像素电路数量之和相等。

根据本申请第一方面前述任一实施方式，第二发光单元包括第一电极，信号线包括：

第一连接线，用于连接同一第一岛组件内相邻的两个第一电极；

第二连接线，为扫描线并用于连接驱动电路结构和第二像素电路结构，或者，用于连接相邻的第一像素电路结构和第二像素电路结构；

第三连接线，为电源信号线并用于连接第一像素电路结构和第二像素电路结构；

其中，连接于相邻两个电路岛之间的第二连接线与第一连接线沿显示面板的厚度方向层叠设置；和/或，连接于相邻两个电路岛之间的第二连接线与第三连接线沿显示面板的厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，第二发光单元还包括第二电极，第一信号线还包括第四连接线，第四连接线用于连接相邻两个电路岛上的第二电极，第四连接线与第二连接线沿厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，第四连接线和第一电极同层并间隔绝缘设置，第四连接线和第二电极过孔连接。

根据本申请第一方面前述任一实施方式，第二连接线包括第一扫描线和第二扫描线，第一扫描线和第二扫描线沿第二方向间隔设置，第一扫描线和第四连接线沿厚度方向层叠设置，第二扫描线和第一连接线沿厚度方向层叠设置，或者，第二扫描线和第三连接线沿厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，信号线包括连接像素岛的并沿第二方向

延伸的第七连接线，至少一条第四连接线连接第二电路岛和像素岛，且在像素岛连接第七连接线。

根据本申请第一方面前述任一实施方式，信号线包括连接设置有第二像素电路结构的第二电路岛的数据线和第六连接线，数据线和第六连接线沿第一方向并排设置，且第六连接线和第一扫描线相互电连接。

根据本申请第一方面前述任一实施方式，信号线包括：

时钟信号线，时钟信号线连接于位于第一电路结构背离第一区的第二电路岛上；

第五连接线，第五连接线连接时钟信号线和驱动电路结构，连接于相邻两个电路岛之间的第五连接线与第一连接线沿厚度方向层叠设置；和/或，连接于相邻两个电路岛之间的第五连接线与第四连接线沿厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，时钟信号线包括第一时钟信号线和第二时钟信号线，第五连接线包括连接第一时钟信号线的第一子连接线和连接第二时钟信号线的第二子连接线，第一子连接线和第二子连接线沿第二方向间隔设置，第一子连接线和第四连接线沿厚度方向层叠设置，第二子连接线和第一连接线沿厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，信号线还包括位于第一区的冗余走线、用于连接相邻第一像素电路结构的信号走线，至少部分冗余走线和信号走线沿厚度方向层叠设置。

根据本申请第一方面前述任一实施方式，相邻两个像素岛之间的冗余走线和信号走线的数量之和与相邻两个电路岛之间的信号线的数量相同。

根据本申请第一方面前述任一实施方式，相邻两个像素岛之间的冗余走线和第一连接线、第二连接线、第三连接线和第四连接线中的至少一者同层同材料设置。

根据本申请第一方面前述任一实施方式，第一信号线包括第一子线，第一子线由第一电路岛在第二方向的两侧伸出；

第二信号线包括第二子线，第二子线由第二电路岛在第二方向的两侧伸出，

其中，各第一电路岛对应的第一子线的数量和各第二电路岛对应的第二子线的数量相同。

根据本申请第一方面前述任一实施方式，信号线还包括连接第一像素电路结构的驱动信号线，驱动信号线包括第三子线，第三子线由像素岛在第二方向的两侧伸出，各像素岛对应的第三子线的数量和各第一电路岛对应的第一子线的数量相同。

根据本申请第一方面前述任一实施方式，第一信号线包括第四子线，第四子线由第一电路岛在第一方向的两侧伸出；

第二信号线包括第五子线，第五子线由第二电路岛在第一方向的两侧伸出，

其中，各第一电路岛对应的第四子线的数量和各第二电路岛对应的第五子线的数量相同。

根据本申请第一方面前述任一实施方式，驱动信号线包括第六子线，第六子线由像素岛在第一方向的两侧伸出，各像素岛对应的第六子线的数量和各第一电路岛对应的第四子线的数量相同。

根据本申请第一方面前述任一实施方式，同一第一电路岛对应第一子线的数量和第三子线的数量相同。

根据本申请第一方面前述任一实施方式，同一第二电路岛对应第二子线的数量和第五子线的数量相同。

根据本申请第一方面前述任一实施方式，同一像素岛对应第三子线的数量和第六子线的数量相同。

根据本申请第一方面前述任一实施方式，至少部分第三子线和至少部分第六子线

相互连接，以使第一像素电路结构能够通过第六子线、第三子线和移位寄存单元相互电连接。

根据本申请第一方面前述任一实施方式，至少部分第四子线和至少或部分第六子线相互连接，以使第一像素电路结构能够通过第六子线、第四子线和连接部相互电连接。

根据本申请第一方面前述任一实施方式，第二电路岛的个数为一个，第二电路岛设置于第一电路岛朝向或背离第一区的一侧；

第二信号线包括时钟信号线、扫描线和第一电源信号线中的至少一者。

根据本申请第一方面前述任一实施方式，第二电路岛的个数为多个，多个第二电路岛分设于第一电路岛的两侧，或者多个第二电路岛设置于第一电路岛朝向或背离第一区的一侧。

根据本申请第一方面前述任一实施方式，第二区包括沿第一方向延伸的第一子区和沿第二方向延伸的第二子区，第一岛组件位于第二子区，显示面板还包括绑定引脚，绑定引脚位于第一子区。

根据本申请第一方面前述任一实施方式，至少部分拉伸部沿第一方向贯穿第二子区设置。

根据本申请第一方面前述任一实施方式，两个第二子区分设于第一区在第一方向的两侧，各第二子区内均设置有第一岛组件。

根据本申请第一方面前述任一实施方式，多个绑定引脚在第一子区沿第二方向间隔分布。

根据本申请第一方面前述任一实施方式，两个第一子区分设于第一区在第二方向的两侧，各第一子区内均设置有绑定引脚。

根据本申请第一方面前述任一实施方式，第一子区在第一方向上的延伸尺寸小于第二子区在第二方向上的延伸尺寸。

根据本申请第一方面前述任一实施方式，像素岛、第一电路岛和第二电路岛中的至少两者的尺寸相同。

扫描线根据本申请第一方面前述任一实施方式，第二电路岛的个数为两个，其中一个第二电路岛对应的第二信号线包括第一时钟信号线和第二时钟信号线，另一个第二电路岛对应的第二信号线包括扫描线和第一电源信号线，第一信号线包括高电平电源线 and 低电平电源线；

或者，第二电路岛的个数为三个以上，至少一个第二电路岛对应的第二信号线包括虚拟信号线。

根据本申请第一方面前述任一实施方式，第二信号线包括虚拟信号线，且虚拟信号线的数量和与其连接于同一第二电路岛的信号线对称设置。

根据本申请第一方面前述任一实施方式，至少部分信号线呈弧形。

根据本申请第一方面前述任一实施方式，信号线包括圆弧分段。

根据本申请第一方面前述任一实施方式，连接于同一功能岛、且由功能岛的同侧伸出的两条信号线对称设置。

本申请第一方面的实施例还提供了一种显示面板，显示面板具有第一区和位于第一区周边的第二区，第一区和第二区均包括岛区和拉伸区，多个岛区在第一区和第二区阵列分布，拉伸区位于相邻两行和/或相邻两列岛区之间，显示面板包括：多个功能岛，各功能岛位于各岛区且功能岛上设置有功能件，多个功能岛包括位于第一区的多个像素岛和位于第二区的多个电路岛，功能件包括设置于像素岛的第一像素电路结构、第一发光单元和设置于电路岛的驱动电路结构，第一像素电路结构用于驱动第一发光单元发光；拉伸部，设置于拉伸区并连接于相邻的两个功能岛之间，且在第二区，至

少部分拉伸区沿第一区至第二区的方向贯穿第二区设置；信号线，设置于拉伸区并用于连接相邻的两个功能岛的功能件；多个电路岛包括第一岛组件，第一岛组件包括：第一电路岛，驱动电路结构包括设置于第一电路岛的移位寄存单元；第二电路岛，和第一电路岛并排设置，移位寄存单元通过信号线与第一像素电路结构连接，以向第一像素电路结构提供扫描信号，第一岛组件的第一电路岛和第二电路岛沿第一方向并排设置，且多个第一岛组件沿第二方向间隔设置，功能件还包括设置于第一电路岛和第二电路岛至少一者上的第二像素电路结构和与第二像素电路结构电连接的第二发光单元，第二像素电路结构用于驱动第二发光单元发光，第一岛组件的第一电路岛和第二电路岛中靠近第一区的电路岛上设有第二像素电路结构和第二发光单元。

本申请第二方面的实施例还提供了一种显示装置，包括上述任一第一方面实施例的显示面板。

在本申请实施例提供的显示面板中，显示面板具有第一区和第二区，第一区可以用于设置发光单元实现显示面板的显示，第二区可以设置用于驱动显示面板发光的信号线和控制器等。显示面板包括功能岛、拉伸部和信号线。功能岛上设置有功能件，功能岛包括像素岛和电路岛，功能件包括第一像素电路结构和驱动电路结构，将第一像素电路结构设置于像素岛，能够改善第一像素电路结构在显示面板拉伸过程中易损坏的问题。同样的，将驱动电路结构设置于电路岛，也能够改善驱动电路结构在显示面板拉伸过程中易损坏的问题。功能岛之间设置有拉伸部，能够提高显示面板的拉伸性能，且第二区的至少部分拉伸部贯穿第二区设置，形成了非显示拉伸区，能够进一步提高第二区的拉伸性能。信号线设置于拉伸部内并连接相邻的功能岛的功能件，以实现不同功能件之间的信号传输。

附图说明

通过阅读以下参照附图对非限制性实施例所作的详细描述，本申请的其它特征、目的和优点将会变得更明显，其中，相同或相似的附图标记表示相同或相似的特征。

图 1 是本申请第一方面实施例提供的一种显示面板的示意图；

图 2 是本申请第一方面实施例提供的一种显示面板的结构示意图；

图 3 是本申请第一方面实施例提供的一种显示面板的第一岛组件的结构示意图；

图 4 是图 2 中 A-A 处的剖视图；

图 5 是本申请第一方面另一实施例提供的一种显示面板的第一岛组件的结构示意图；

图 6 是图 2 中 B-B 处的剖视图；

图 7 是本申请第一方面又一实施例提供的一种显示面板的第一岛组件和像素岛的结构示意图；

图 8 是图 7 的局部剖视图；

图 9 是图 7 另一位置的局部剖视图；

图 10 是本申请第一方面实施例提供的一种显示面板的像素岛的结构示意图；

图 11 是本申请第一方面另一实施例提供的一种显示面板的结构示意图；

图 12 是本申请第一方面又一实施例提供的一种显示面板的第一岛组件的结构示意图；

图 13 是本申请第一方面又一实施例提供的一种显示面板的第一岛组件的结构示意图。

具体实施方式

下面结合图 1 至图 13 对本申请实施例的显示面板和显示装置进行详细描述。

如图 1 至图 10 所示，本申请第一方面的实施例提供了一种显示面板，显示面板具有第一区 AA 和环绕至少部分第一区 AA 设置的第二区 NA，第一区 AA 和第二区 NA 均包括岛区和拉伸区，多个岛区在第一区 AA 和第二区 NA 阵列分布，拉伸区位于相邻两行和/或相邻两列岛区之间，显示面板包括功能岛 100、拉伸部 300 和信号线 400，各功能岛 100 位于各岛区且功能岛 100 上设置有功能件 200，多个功能岛 100 包括位于第一区 AA 的多个像素岛 110 和位于第二区 NA 的多个电路岛 120，功能件 200 包括设置于像素岛 110 的第一像素电路结构 210 和设置于电路岛 120 的驱动电路结构 220；拉伸部 300 设置于拉伸区并连接于相邻的两个功能岛 100 之间，且在第二区 NA，至少部分拉伸区沿第一区 AA 至第二区 NA 的方向贯穿第二区 NA 设置；至少部分信号线 400 设置于拉伸部 300 并用于连接相邻的两个功能岛 100 的功能件 200。

可选的，至少部分拉伸区沿第一区 AA 至第二区 NA 的方向贯穿第二区 NA 设置；也就是说，第二区 NA 被拉伸区分隔为多个子区，相邻的子区之间形成用于将第二区 NA 断开的拉伸区，拉伸区即设置有拉伸部 300 的区域。

在本申请实施例提供的显示面板中，显示面板具有第一区 AA 和第二区 NA，第一区 AA 可以用于设置发光单元实现显示面板的显示，第二区 NA 可以设置用于驱动显示面板发光的信号线 400 和控制器等。显示面板包括功能岛 100、拉伸部 300 和信号线 400。功能岛 100 上设置有功能件 200，功能岛 100 包括像素岛 110 和电路岛 120，功能件 200 包括第一像素电路结构 210 和驱动电路结构 220，将第一像素电路结构 210 设置于像素岛 110，能够改善第一像素电路结构 210 在显示面板拉伸过程中易损坏的问题。同样的，将驱动电路结构 220 设置于电路岛 120，也能够改善驱动电路结构 220 在显示面板拉伸过程中易损坏的问题。功能岛 100 之间设置有拉伸部 300，能够提高显示面板的拉伸性能，且第二区 NA 的至少部分拉伸部 300 贯穿第二区 NA 设置，能够进一步提高第二区的拉伸性能。信号线 400 设置于拉伸部 300 内并连接相邻的功能岛 100 的功能件 200，以实现不同功能件 200 之间的信号传输。

可选的，多个岛区沿第一方向 X 和第二方向 Y 成行成列分布，多个岛区间隔设置，拉伸区位于沿第二方向 Y 相邻的两行岛区之间，和/或，拉伸区位于沿第一方向 X 相邻的两列岛区之间。可选的，在第一区 AA，相邻的两行和两列岛区之间均设置有拉伸区，使得第一区 AA 在第一方向 X 和第二方向 Y 上均能够被拉伸。岛区可以认为设置功能岛 100 的区域，拉伸区可以认为是设置拉伸部 300 的区域。在第二区 NA，一部分第二区 NA 的相邻的两行或相邻的两列岛区之间设置有拉伸区。例如，如图 1 所示，位于第一区 AA 在第一方向两侧的部分第二区 NA 中，相邻的两行和两列岛区之间均设置有拉伸区，这一部分区域的岛区相互间隔设置，使得这部分第二区 NA 能够在第一方向和第二方向上被拉伸。而位于第一区 AA 在第二方向两侧的部分第二区 NA 中，拉伸区并未沿第二方向 Y 贯穿第二区设置。

至少部分拉伸部 300 沿第一区 AA 至第二区 NA 的方向贯穿第二区 NA 设置。也就是说，第二区 NA 包括两部分，一部分用于设置电路岛 120，另一部分设置拉伸部 300，拉伸部 300 沿第一区 AA 至第二区 NA 的方向贯穿第二区 NA 设置。即至少部分第二区 NA 不是环绕第一区 AA 呈连续结构，环绕第一区 AA 的至少部分第二区 NA 被拉伸部 300 分隔为多个用于设置电路岛 120 的结构。

可选的，如图 2 至图 4 所示，功能岛 100 为刚性区域，功能岛 100 包括依次层叠设置的衬底 (PI)、缓冲层 (图中未示出)、半导体层 (P-Si)、多个金属层 (M)、平坦化层 (PLN)、像素定义层 (PDL)、支撑柱层及位于相邻两个金属层之间的绝缘层等功能层结构。

可选的，如图 8 所示，拉伸部 300 为柔性区域，拉伸部 300 的功能层结构数量少于功能岛 100 的功能层结构数量，使得拉伸部 300 易变形以实现显示面板的可拉伸。例如，拉伸部 300 包括金属层 301 及位于金属层 301 两侧的防护层 302，信号线 400 设置于金属层 301，防护层 302 用于向信号线 400 提供防护，并用于避免信号线 400 与其他电路短路连接等问题。

可选的，拉伸部 300 还包括弹性填充层 600，弹性填充层 600 具有弹性，以提高显示面板的拉伸性能。可选的，弹性填充层 600 可以位于用于设置信号线 400 的金属层在厚度方向 Z 上的一侧或两侧。可选的，弹性填充层 600 的透光率大于 15%，例如弹性填充层 600 的透光率大于 20%、或者弹性填充层 600 的透光率大于 80%，甚至弹性填充层 600 的透光率大于 95%。使得弹性填充层 600 具有良好的透光性能，提高显示面板的显示效果。

可选的，信号线 400 在拉伸部 300 内沿直线路径延伸，利用信号线 400 本身材料特性克服显示面板拉伸时产生的拉伸力。

在另一些可选的实施例中，至少部分信号线 400 沿弯折路径延伸设置。在显示面板拉伸时，通过信号线 400 自身的形状变形以克服该拉伸力，能够改善信号线 400 受力易断裂的问题。

多个电路岛 120 包括第一岛组件 100a，第一岛组件 100a 包括第一电路岛 121 和第二电路岛 122，驱动电路结构 220 包括设置于第一电路岛 121 的移位寄存单元 221，第二电路岛 122 和第一电路岛 121 并排设置，驱动电路结构 220 包括设置于第二电路岛 122 的连接部 222。信号线 400 包括连接移位寄存单元 221 的第一信号线 410、连接连接部 222 的第二信号线 420，多个移位寄存单元 221 通过至少部分第二信号线 420、连接部 222 和第一信号线 410 与第一像素电路结构 210 连接，以向第一像素电路结构 210 提供扫描信号。图 2 中以虚线框出了第一岛组件 100a 的所在位置，虚线框并不构成对本申请实施例结构上的限定。

在这些可选的实施例中，第一岛组件 100a 包括间隔并排设置的第一电路岛 121 和第二电路岛 122，由于第一电路岛 121 和第二电路岛 122 相互间隔设置，因此第一电路岛 121 和第二电路岛 122 之间能够形成间隙，该间隙可以设置拉伸部 300 从而增加第二区 NA 的拉伸性能，进而增加整个显示面板的拉伸性能。

此外，信号线 400 分为第一信号线 410、第二信号线 420，使得移位寄存单元 221 可以通过第一信号线 410 和第二信号线 420 连接第一像素电路结构 210，从而向第一像素电路结构 210 提供扫描信号。

本申请实施例在第二区 NA 设置了两个不同的电路岛 120，即第一电路岛 121 和第二电路岛 122，使得第二区 NA 内的移位寄存单元 221 和连接信号线 400 的连接部 222 等可以分设在第一电路岛 121 和第二电路岛 122 上，一方面能够为移位寄存单元 221 和信号线 400 提供足够的设置区域；另一方面还能够改善移位寄存单元 221 和信号线 400 布线相互干扰的问题。

在本申请实施例中，连接部 222 和第二信号线 420 的不同之处在于所处位置，连接部 222 设置在第二电路岛 122，第二信号线 420 设置于拉伸部 300，但是连接部 222 和第二信号线 420 可以用于传输相同的信号，连接部 222 和第二信号线 420 也可以设置于同一导电层，连接部 222 和第二信号线 420 的延伸方向也可以相同或不同。

可选的，多个电路岛 120 分为第一电路岛 121 和第二电路岛 122，第一电路岛 121 和第二电路岛 122 的不同之处在于其上设置的功能件 200 不同，第一电路岛 121 上设置有移位寄存单元 221，第二电路岛 122 上设置有连接部 222，移位寄存单元 221 用于传输扫描信号，连接部 222 用于实现不同信号线 400 之间的连接。连接部 222 设置于第二电路岛 122，能够改善不同信号线 400 之间的连接位置处在显示面板拉伸过程中易断裂

的问题。

可选的，第一电路岛 121 和第二电路岛 122 又并排组合形成第一岛组件 100a，第一岛组件 100a 包括第一电路岛 121 和一个或多个第二电路岛 122。

可选的，多个电路岛 120 和多个像素岛 110 沿第一方向 X 和第二方向 Y 成行成列排布，同一行的电路岛 120 和像素岛 110 中，电路岛 120 上的移位寄存单元 221 用于驱动与其同行的像素岛 110 的第一像素电路结构 210。

在这些可选的实施例中，相互连接的移位寄存单元 221 和第一像素电路结构 210 位于同一行设置的电路岛 120 和像素岛 110 上，能够简化信号线 400 的布置路径。

如图 1 至图 6 所示，第一信号线 410 的设置方式有多种，第一信号线 410 可以包括高电平电源线（VGH）、低电平电源线（VGL）中的至少一者。例如第一信号线 410 包括高电平电源线和低电平电源线，且高电平电源线和低电平带能源信号线沿第一方向 X 并排设置。

第二信号线 420 的设置方式有多种，例如，第二信号线 420 包括第一时钟信号线（CLK1）、第二时钟信号线（CLK2）、第一电源信号线 400（VSS）和扫描线（Sn）中的至少一者。第一电源信号线可以用于传输负电压，第一电源信号线可以连接第一区 AA 的阴极。

在一些可选的实施例中，同一第一岛组件 100a 内的第一电路岛 121 和第二电路岛 122 沿第一方向 X 间隔设置，多个第一岛组件 100a 在第二区 NA 内沿第二方向 Y 间隔设置，沿第二方向 Y 设置的多个第一电路岛 121 连接的第一信号线 410 相互连接，即第一信号线 410 用于连接沿第二方向 Y 设置的移位寄存单元 221；沿第二方向 Y 设置的多个第二电路岛 122 连接的第二信号线 420 相互连接，即第二信号线 420 用于连接沿第二方向 Y 设置的连接部 222。

在这些可选的实施例中，多个第一电路岛 121 和第二电路岛 122 沿第一方向 X 和第二方向 Y 阵列分布，沿第一方向 X 相邻的第一电路岛 121 和第二电路岛 122 之间具有间隙，沿第二方向 Y 相邻的第一电路岛 121 或第二电路岛 122 之间也有间隙，这些间隙内均可以设置拉伸部 300，能够提高显示面板在第一方向 X 和第二方向 Y 上的拉伸性能。

可选的，沿第二方向 Y 间隔设置的多个第一岛组件 100a 的第一电路岛 121 沿第二方向 Y 对齐设置，即多个第一岛组件 100a 的第一电路岛 121 位于同一列内，列方向为第二方向 Y，使得多个第一电路岛 121 的排布更加规律，同时便于第一信号线 410 连接相邻的栅极驱动电路。

可选的，沿第二方向 Y 间隔设置的多个第一岛组件 100a 的第二电路岛 122 沿第二方向 Y 对齐设置。即多个第一岛组件 100a 的第二电路岛 122 位于同一列内，列方向为第二方向 Y，使得多个第二电路岛 122 的排布更加规律，同时便于第二信号线 420 沿第二方向 Y 相互连接。

可选的，当同一第一岛组件 100a 内的第二电路岛 122 的个数为多个时，多个第二电路岛 122 沿第一方向 X 并排设置，多个第一岛组件 100a 的第二电路岛 122 呈多列分布，且同列的多个第二电路岛 122 沿第二方向 Y 对齐设置。

可选的，在上述任一实施例中，第二区 NA 可以不设置发光单元，第二区 NA 用于设置移位寄存单元 221 和相关的信号线 400 并构成显示面板的非显示区。

在另一些实施例中，如图 7 所示，功能件 200 还包括设置于第一电路岛 121 和第二电路岛 122 至少一者上的第二像素电路结构 230 和第二发光单元，第二像素电路结构 230 用于驱动第二发光单元发光。

在这些实施例中，第二像素电路结构 230 可以驱动第二发光单元发光，从而使得第二区 NA 也能够显示，扩大显示面板的显示面积，提高显示面板的屏占比。

可选的，第二发光单元包括第一电极 240、第二电极 250 和设置于第一电极 240 和第二电极 250 之间的发光结构，第一电极 240 可以连接于第二像素电路结构 230，使得第二像素电路结构 230 通过第一电极 240 驱动发光结构发光。

可选的，第二像素电路结构 230 和第二发光单元可以相互连接设置于其中一个第一电路岛 121 或第二电路岛 122 上。或者，第一电路岛 121 和第二电路岛 122 上均设置有相互连接的第二发光单元和第二像素电路结构 230。

在还一些实施例中，第一岛组件 100a 的第一电路岛 121 和第二电路岛 122 中靠近第一区 AA 的电路岛 120 上设置有第二像素电路结构 230 和第二发光单元，令部分靠近第一区 AA 的第二区 NA 能够显示，进而扩大显示面板的显示区域面积，实现窄边框的目的。

在另一些可选的实施例中，同一第一岛组件 100a 中的第一电路岛 121 和第二电路岛 122 上均设置有第一电极 240，且同一第一岛组件 100a 中的第一电路岛 121 和第二电路岛 122 中的一者上设置有第二像素电路结构 230，第二像素电路结构 230 用于驱动同一第一岛组件 100a 中的多个第一电极 240。

在这些可选的实施例中，同一第一岛组件 100a 中的第一电路岛 121 和第二电路岛 122 上均设置有第一电极 240，使得第一岛组件 100a 中的第一电路岛 121 和第二电路岛 122 对应位置均可以设置第二发光单元以实现显示面板的发光显示。同一第一岛组件 100a 中的一个电路岛 120 上设置第二像素电路结构 230，且该一个第二像素电路结构 230 用于驱动同一第一岛组件 100a 中的多个第一电极 240，第二像素电路结构 230 和第一电极 240 为一驱多的关系，能够减少第二区 NA 内信号线 400 的布置数量，进而提高第二区 NA 的拉伸性能。

可选的，第二像素电路结构 230 可以设置于第二电路岛 122，以改善第二像素电路结构 230 和移位寄存单元 221 之间位置的相互干扰，第二电路岛 122 上具有足够的设置空间以设置第二像素电路结构 230。

可选的，第一岛组件 100a 包括一个第一电路岛 121 和两个第二电路岛 122，两个第二电路岛 122 分设于第一电路岛 121 的两侧，第二像素电路结构 230 设置于位于第一电路岛 121 朝向第一区 AA 的第二电路岛 122 上。可选的，如图 7 所示，左起前三个电路岛 120 组成第一岛组件 100a，且左起第一个和第三个为第二电路岛 122，左起第二个为第一电路岛 121，最右的功能岛 100 为像素岛 110。

在这些可选的实施例中，第二像素电路结构 230 靠近第一区 AA 设置，能够减小第二像素电路结构 230 和第一像素电路结构 210 之间的间距，便于从第一像素电路结构 210 处引入其他信号传输线至第二像素电路结构 230，能够简化显示面板的信号线 400 布置。

可选的，至少一个第二电路岛 122 上设置有虚拟像素电路 260。通过设置虚拟像素电路 260 结构，能够保证多个功能岛 100 上金属布线密度的一致性，改善显示面板的显示效果。

可选的，两个第二电路岛 122 上均设置有虚拟像素电路 260，且其中一个第二电路岛 122 上的第二像素电路结构 230 和虚拟像素电路 260 的数量之和与另一第二电路岛 122 上的虚拟像素电路 260 数量之和相等。例如，位于第一电路岛 121 背离第一区 AA 一侧的第二电路岛 122 上设置有 3 个虚拟像素电路 260，位于第一电路岛 121 朝向第一区 AA 一侧的第二电路岛 122 上设置有 2 个虚拟像素电路 260 和 1 个第二像素电路结构 230，能够保证两个第二电路岛 122 上金属布线密度的一致性。

在一些可选的实施例中，如图 7 至图 9 所示，信号线 400 包括第一连接线 401、第二连接线 402 和第三连接线 403，第一连接线 401 用于连接同一第一岛组件 100a 内相邻的两个第一电极 240；第二连接线 402 为扫描线并用于连接驱动电路结构 220 和第二像

素电路结构 230，或者，用于连接相邻的第一像素电路结构 210 和第二像素电路结构 230；第三连接线 403 为电源信号线并用于连接第一像素电路结构 210 和第二像素电路结构 230；其中，连接于相邻两个电路岛 120 之间的第二连接线 402 与第一连接线 401 沿显示面板的厚度方向 Z 层叠设置；和/或，连接于相邻两个电路岛 120 之间的第二连接线 402 与第三连接线 403 沿显示面板的厚度方向 Z 层叠设置。

在这些可选的实施例中，第一连接线 401 连接沿第一方向 X 相邻的第一电极 240，使得同一第二像素电路结构 230 能够驱动通过第一连接线 401 连接的两个以上第一电极 240。例如，第一连接线 401 的个数为两个，两个第一连接线 401 分设于第一电路岛 121 的两侧，两个第一连接线 401 分别连接第二电路岛 122 上的第一电极 240 和第一电路岛 121 上的第一电极 240，使得三个第一电极 240 相互连接，第二像素电路结构 230 可以同时驱动三个第一电极 240。

可选的，图 8 可以为图 7 中左起第一个第二电路岛 122 和左起第二个第一电路岛 121 之间的其中一组相互层叠设置的信号线 400 的横截面示意图。例如，图 7 中左起第一个第二电路岛 122 和左起第二个第一电路岛 121 之间具有两组相互层叠设置的信号线 400，图 8 为两组层叠设置的信号线 400 中上数的第一组的横截面结构示意图。

第二连接线 402 为扫描线，第二连接线 402 可以位于第一电路岛 121 和第二电路岛 122 之间以连接移位寄存单元 221 和第二像素电路结构 230，和/或，第二连接线 402 也可以位于第二电路岛 122 和像素岛 110 之间以连接第一像素电路结构 210 和第二像素电路结构 230。当第二连接线 402 位于第一电路岛 121 和第二电路岛 122 之间时，第二连接线 402 与同样位于第一电路岛 121 和第二电路岛 122 之间的第一连接线 401 可能用于连接相同的电路岛 120，第二连接线 402 和第一连接线 401 可以沿厚度方向 Z 层叠设置，以减小金属布线的分布面积，保证显示面板的透光率和拉伸率。

第三连接线 403 为电源信号线并连接第一像素电路结构 210 和第二像素电路结构 230，此时第三连接线 403 可以位于第二电路岛 122 和像素岛 110 之间，当第二连接线 402 同样位于第二电路岛 122 和像素岛 110 之间以连接第一像素电路结构 210 和第二像素电路结构 230 时，第三连接线 403 可以与第二连接线 402 沿厚度方向 Z 层叠设置，以减小金属布线的分布面积，保证显示面板的透光率和拉伸率。

在一些可选的实施例中，如上所述，显示面板还包括第二电极 250，第二电极 250 设置于第一电路岛 121 和第二电路岛 122，信号线 400 还包括第四连接线 404，第四连接线 404 用于连接相邻两个电路岛 120 上的第二电极 250，第四连接线 404 与第二连接线 402 沿厚度方向第二电极 250 层叠设置。

在这些可选的实施例中，第一电路岛 121 和第二电路岛 122 上均设置有第二电极 250，第二电极 250 和第一电极 240 相互作用以驱动第一个发光结构发光。第四连接线 404 可以为两条，两条第四连接线 404 可以分设于第一电路岛 121 的两侧，使得第四连接线 404 可以连接第一电路岛 121 上的第二电极 250 和第二电路岛 122 上的第二电极 250。当第二连接线 402 位于第一电路岛 121 和第二电路岛 122 之间以连接移位寄存单元 221 和第二像素电路结构 230 时，第四连接线 404 和第二连接线 402 可以沿厚度方向 Z 层叠设置，以减小金属布线的分布面积，保证显示面板的透光率和拉伸率。

第四连接线 404 可以与第二电极 250 同层设置。或者，第四连接线 404 可以与第一电极 240 层同层设置。

可选的，第二连接线 402 包括第一扫描线 4021 和第二扫描线 4022，第一扫描线 4021 和第二扫描线 4022 沿第二方向 Y 间隔设置，第一扫描线 4021 和第四连接线 404 沿厚度方向 Z 层叠设置，第二扫描线 4022 和第一连接线 401 沿厚度方向 Z 层叠设置，或者，第二扫描线 4022 和第三连接线 403 沿厚度方向 Z 层叠设置。

当第二连接线 402 包括第一扫描线 4021 和第二扫描线 4022 时，第一扫描线 4021

和第二扫描线 4022 可以均连接移位寄存单元 221，第一扫描线 4021 和第二扫描线 4022 中的一者作为输入信号连接于移位寄存单元 221，另一者作为输出连接于移位寄存单元 221。本申请实施例以第一扫描线 4021 输入信号连接于移位寄存单元 221，第二扫描线 4022 作为输出连接于移位寄存单元 221 为例进行举例说明。

当第一扫描线 4021 和第二扫描线 4022 连接于第一电路岛 121 的同侧时，第一电路岛 121 的这一侧也可能设置有第一连接线 401 和第四连接线 404，第一扫描线 4021 和第二扫描线 4022 中的一者与第一连接线 401 沿厚度方向 Z 层叠设置，另一者与第四连接线 404 沿厚度方向 Z 层叠设置。

当第一扫描线 4021 和第二扫描线 4022 连接于设置有第二像素电路结构 230 的第二电路岛 122 和像素电路岛之间时，第二电路岛 122 的这一侧也可能设置有第四连接线 404 和第三连接线 403，第一扫描线 4021 和第二扫描线 4022 中的一者与第三连接线 403 沿厚度方向 Z 层叠设置，另一者与第四连接线 404 沿厚度方向 Z 层叠设置。

可选的，第四连接线 404 连接第二电极 250，第四连接线 404 可以用于传输负电压信号（VSS）。第一区 AA 可以设置有负电压信号线，可以直接将第一区 AA 的负电压信号线引至第二区 NA，以减少第二区 NA 内信号线 400 的布置数量。例如：信号线 400 包括连接像素岛 110 并沿第二方向延伸的第七连接线 40a，至少一条第四连接线 404 连接第二电路岛 122 和像素岛 110 且在像素岛 110 连接第七连接线 40a。

在这些可选的实施例中，信号线 400 包括位于第一区 AA 并连接像素岛 110 的第七连接线 40a，第七连接线 40a 沿第二方向 Y 延伸，用于连接第二电极 250 的第四连接线 404 在像素岛 110 上连接第七连接线 40a，从而将第一区 AA 的负电压信号线引入第二区 NA 的第二电极 250。

可选的，信号线 400 包括连接设置有第二像素电路结构 230 的第二电路岛 122 的数据线（Data）和第六连接线 406，数据线和第六连接线 406 沿第一方向 X 并排设置，且第六连接线 406 和第一扫描线 4021 相互电连接。

在这些可选的实施例中，第六连接线 406 可以连接于上一行电路岛的扫描输出线（例如上一行第一岛组件 100a 的第二扫描线 4022），上一行电路岛 120 的扫描输出线作为下一行电路岛 120 的扫描输入线。第二扫描线 4022 可以通过第六连接线 406 连接下一行的第一扫描线 4021。数据线用于向第二电路岛 122 上的第二像素电路结构 230 输入数据信号。

在一些可选的实施例中，信号线 400 还包括时钟信号线和第五连接线 405，时钟信号线连接于位于第一电路岛 121 背离第一区 AA 的第二电路岛 122 上；第五连接线 405 连接时钟信号线和驱动电路结构 220，连接于相邻两个电路岛之间的第五连接线 405 与第一连接线 401 沿厚度方向 Z 层叠设置；和/或，连接于相邻两个电路岛 120 之间的第五连接线 405 与第四连接线 404 沿厚度方向 Z 层叠设置。

可选的，第五连接线 405 可以用于连接时钟信号线和驱动电路结构 220，即第五连接线 405 可用于连接时钟信号线和移位寄存单元 221，那么第五连接线 405 连接于第一电路岛 121 和第二电路岛 122 之间，第五连接线 405 与第一连接线 401、第四连接线 404 可能连接于相同的两个电路岛 120 之间，连接于相邻两个电路岛 120 之间的第五连接线 405 与第四连接线 404、和/或第五连接线 405 和第一连接线 401 沿厚度方向 Z 层叠设置，以减小金属布线的分布面积，保证显示面板的透光率和拉伸率。

可选的，时钟信号线可以包括第一时钟信号线 CLK1 和第二时钟信号线 CLK2，第五连接线 405 可以包括第一子连接线 4051 和第二子连接线 4052，第一子连接线 4051 连接第一时钟信号线 CLK1 和驱动电路结构 220，第二子连接线 4052 连接第二时钟信号线 CLK2 和驱动电路结构 220。那么第一子连接线 4051 和第二子连接线 4052 中的一者可以与第四连接线 404 沿厚度方向层叠设置，另一者可以与第一连接线 401 沿厚度方向

层叠设置。

可选的，当第二区 NA 不用于显示，且第一岛组件 100a 包括两个第二电路岛 122 和第一电路岛 121，两个第二电路岛 122 分设于第一电路岛 121 的两侧时，第二区 NA 的信号线 400 可以包括第一时钟信号线 CLK1、第二时钟信号线 CLK2、第一扫描线 Sn 和第二扫描线 Sn+1，第一时钟信号线 CLK1 和第二时钟信号线 CLK2 可以连接于其中一个第二电路岛 122 并延伸至第二电路岛 122 和第一电路岛 121 之间以连接移位寄存单元 221，第一扫描线 Sn 和第二扫描线 Sn+1 可以连接于另一第二电路岛 122 并延伸至第二电路岛 122 和第一电路岛 121 之间以连接移位寄存单元 221，因此相邻的两个电路岛 120 之间设置有两条并排设置的连接线，即其中一个第二电路岛 122 和第一电路岛 121 之间并排设置有部分的第一时钟信号线 CLK1、第二时钟信号线 CLK2，另外一个第二电路岛 122 和第一电路岛 121 之间并排设置有部分的第一扫描线 Sn、第二扫描线 Sn+1。

当第二区 NA 用于显示，且第一岛组件 100a 包括两个第二电路岛 122 和第一电路岛 121，两个第二电路岛 122 分设于第一电路岛 121 的两侧时，第一电路岛 121 和两个第二电路岛 122 上设置有第二发光单元，第二发光单元包括第一电极 240 和第二电极 250，且同一第二像素电路结构 230 驱动同一第一岛组件 100a 内的三个第二发光单元。这就需要连接线连接相邻两个电路岛 120 的第一电极 240 和第二电极 250，因此在相邻的两个电路岛 120 之间增设了第一连接线 401 和第四连接线 404。第一连接线 401 用于连接相邻电路岛 120 的第一电极 240，第四连接线 404 用于连接相邻两个电路岛 120 的第二电极 250。由于增设了第一连接线 401 和第四连接线 404，因此第一连接线 401 可以与原有相邻两个电路岛 120 之间两个连接线中的一者（例如第一扫描线 Sn 或第一时钟信号线 CLK1）相互层叠设置，第四连接线 404 可以与原有相邻两个电路岛 120 之间两个连接线中的另一者（例如第二扫描线 Sn+1 或第二时钟信号线 CLK2）相互层叠设置。

在一些可选的实施例中，信号线 400 还包括位于第一区 AA 的冗余走线 407、用于连接相邻第一像素电路结构 210 的信号走线 408，至少部分冗余走线 407 和信号走线 408 沿厚度方向层叠设置。

在这些实施例中，在第一区 AA 设置有冗余走线 407，令冗余走线 407 和信号走线 408 沿厚度方向层叠设置，使得第一区 AA 和第二区 NA 的信号线 400 布置方式趋于相同，能够改善第一区 AA 和第二区 NA 之间的拉伸率差异。

可选的，相邻两个像素岛 110 之间的冗余走线 407 和信号走线 408 的数量之和与相邻两个电路岛 120 之间的第一信号线 410 的数量相同。进一步改善第一区 AA 和第二区 NA 之间的拉伸率差异。

可选的，相邻两个像素岛 110 之间的冗余走线 407 和第一连接线 401、第二连接线 402、第三连接线 403 和第四连接线 404 中的至少一者同层同材料设置。例如，当第一连接线 401 和第一扫描线 Sn 层叠设置时，冗余走线 407 可以与第一连接线 401、第一扫描线 Sn 中的一者同层同材料设置，信号走线 408 和另一者同层同材料设置，以简化显示面板的制备工艺。

在一些可选的实施例中，第一信号线 410 包括第一子线 411，第一子线 411 由第一电路岛 121 在第二方向 Y 的两侧伸出；第二信号线 420 包括第二子线 421，第二子线 421 由第二电路岛 122 在第二方向 Y 的两侧伸出，其中，各第一电路岛 121 对应的第一子线 411 的数量和各第二电路岛 122 对应的第二子线 421 的数量相同。第一电路岛 121 对应的第一子线 411 是指由该第一电路岛 121 在第二方向 Y 的两侧伸出的第一子线 411。第二电路岛 122 对应的第二子线 421 是指由该第二电路岛 122 在第二方向 Y 两侧伸出的第二子线 421。

在这些可选的实施例中，由第一电路岛 121 和第二电路岛 122 同侧伸出的第一子线

411 和第二子线 421 的数量相同,使得第一电路岛 121 和第二电路岛 122 在第二方向 Y 上的拉伸率趋于一致,能够很好地改善显示面板第二区 NA 在第二方向 Y 上的拉伸性能。

可选的,第一电路岛 121 在第二方向 Y 的两侧均伸出有第一子线 411,且沿第二方向 Y 对应设置的第一子线 411 可以用于传输相同的信号,第一子线 411 例如包括高电平电源线(VGH)、低电平电源线(VGL)中的至少一者。

可选的,第二电路岛 122 在第二方向 Y 的两侧均伸出有第二子线 421,且沿第二方向 Y 对应设置的第二子线 421 用于传输相同的信号,第二子线 421 例如包括第一时钟信号线(CLK1)、第二时钟信号线(CLK2)、第一电源信号线(VSS)、扫描线(Sn)、数据线(data)和第六连接线(Vin)中的至少一者。第二子线 421 作为扫描线可以连接相邻两行的移位寄存单元 221,或者第二子线 421 作为扫描线可以用于连接相邻两行沿第二方向 Y 延伸的扫描线,以使得第 i 行的像素驱动单元被驱动时,第 i+1 行的像素驱动单元可以被复位。

可选的,当第二区 NA 用于显示时,第二子线 421 可以包括第一时钟信号线、第二时钟信号线、扫描线、数据线和第六连接线中的至少一者。当第二区 NA 不用于显示时,第二子线 421 可以包括第一时钟信号线(CLK1)、第二时钟信号线(CLK2)、第一电源信号线(VSS)、扫描线(Sn)中的至少一者。

可选的,驱动信号线 430 包括第三子线 431,第三子线 431 由像素岛 110 在第二方向 Y 的两侧伸出,各像素岛 110 对应的第三子线 431 的数量和各第一电路岛 121 内第一子线 411 的数量相同。各像素岛 110 对应的第三子线 431 为由该像素岛 110 伸出的第三子线 431。

在这些可选的实施例中,单个像素岛 110 的第三子线 431 的数量和单个第一电路岛 121 的第一子线 411 的数量相同,使得第一区 AA 和第二区 NA 在第二方向 Y 上的拉伸率趋于一致,能够很好地改善显示面板整体在第二方向 Y 上的拉伸性能。

可选的,第三子线 431 可以包括数据线、第一电源信号线、第二电源信号线等。

在一些可选的实施例中,第一信号线 410 包括第四子线 412,第四子线 412 由第一电路岛 121 在第一方向 X 的两侧伸出;第二信号线 420 包括第五子线 422,第五子线 422 由第二电路岛 122 在第一方向 X 的两侧伸出,其中,各第一电路岛 121 对应的第四子线 412 的数量和各第二电路岛 122 对应的第五子线 422 的数量相同。

在这些可选的实施例中,单个第一电路岛 121 上伸出的第四子线 412 的数量和单个第二电路岛 122 上伸出的第五子线 422 的数量相同,使得第一电路岛 121 和第二电路岛 122 在第一方向 X 上的拉伸率趋于一致,能够很好地改善显示面板第二区 NA 在第一方向 X 上的拉伸性能。

可选的,第四子线 412 可以包括上述的第一连接线 401、第二连接线 402、第三连接线 403、第四连接线 404 和第五连接线 405 中的至少一者,例如,用于连接第一电路岛 121 的第一连接线 401、第二连接线 402、第三连接线 403、第四连接线 404 和第五连接线 405 中的至少一者可以为第四子线 412。

第五子线 422 可以包括上述的第一连接线 401、第二连接线 402、第三连接线 403、第四连接线 404 和第五连接线 405 中的至少一者。

可选的,至少部分第四子线 412 和至少部分第五子线 422 相互连接,使得第一电路岛 121 的移位寄存单元 221 可以通过第四子线 412、第五子线 422 连接连接部 222,使得第二信号线 420 可以连接于移位寄存单元 221。

在一些可选的实施例中,驱动信号线 430 包括第六子线 432,第六子线 432 由像素岛 110 在第一方向 X 的两侧伸出,各像素岛 110 对应的第六子线 432 的数量和各第一电路岛 121 对应的第四子线 412 的数量相同。

在这些可选的实施例中，单个像素岛 110 上伸出的第六子线 432 的数量和单个第一电路岛 121 伸出的第四子线 412 的数量一致，使得第一区 AA 和第二区 NA 在第一方向 X 上的延伸率趋于一直，能够提高显示面板整体的拉伸性能。

可选的，第六子线 432 可以包括上述的信号走线 408 和冗余走线 407。

可选的，至少部分第四子线 412 和至少部分第六子线 432 相互连接，使得移位寄存单元 221 能够通过第四子线 412、第六子线 432 连接第一像素电路结构 210，从而向第一像素电路结构 210 传输驱动信号。

可选的，至少部分第五子线 422 和至少部分第六子线 432 相互连接，使得第一像素电路结构 210 能够通过第六子线 432、第五子线 422 连接第二电路岛 122 的连接部 222。

可选的，第一子线 411、第二子线 421、第三子线 431、第四子线 412、第五子线 422 和第六子线 432 的不同之处在于其布置位置不同，其中的至少两者可以用于传输相同的信号，至少两者可以位于同一导电层并一体成型，或者至少两者的延伸方向可以相同或不同。

在一些可选的实施例中，同一第一电路岛 121 对应的第一子线 411 的数量和第三子线 431 的数量相同。使得移位寄存单元 221 在不同方向的受力更加平衡。

在一些可选的实施例中，同一第二电路岛 122 对应的第二子线 421 的数量和第五子线 422 的数量相同。使得连接部 222 在不同方向的受力更加平衡。

在一些可选的实施例中，同一像素岛 110 对应的第三子线 431 的数量和第六子线 432 的数量相同。使得第一像素电路结构 210 在不同方向的受力更加平衡。在一些实施例中，第二子线 421 包括第一时钟信号线、第二时钟信号线、第一扫描线和第一负电压信号线（即第一电源信号线），第五子线 422 可以用于连接第一时钟信号线和移位寄存单元，或者第五子线 422 可以用于连接第二时钟信号线和移位寄存单元 221，或者，第五子线 422 用于连接移位寄存单元 221 和第一扫描线。

在一些实施例中，驱动信号线 430 包括数据线、第二扫描线、第二负电压信号线、第一正电压信号线（即第二电源线）。第六子线 432 也可以通过第四子线 412 连接移位寄存单元 221 和第一像素电路结构 210。第六子线 432 可以连接第一扫描线和第二扫描线，或者第六子线 432 也可以连接第一负电压信号线和第二负电压信号线。

在一些可选的实施例中，如图 1 和图 2 所示，第二区 NA 包括沿第一方向 X 延伸的第一子区 NA1 和沿第二方向 Y 延伸的第二子区 NA2，第一岛组件 100a 位于第二子区 NA2，显示面板还包括绑定引脚 500，绑定引脚 500 位于第一子区 NA1。

在这些可选的实施例中，第二区 NA 分为第一子区 NA1 和第二子区 NA2，第一岛组件 100a 位于第二子区 NA2，绑定引脚 500 位于第一子区 NA1，使得第一岛组件 100a 和绑定引脚 500 的布置互不影响。在第一子区 NA1 内可以为绑定引脚 500 设置连续的金属层或其他材料层。

可选的，拉伸部 300 位于第二子区 NA2，且拉伸部 300 沿第一方向 X 贯穿第二子区 NA2，电路岛 120 设置于相邻的拉伸部 300 之间。

可选的，两个第二子区 NA2 分设于第一区 AA 在第一方向 X 的两侧，各第二子区 NA2 内均设置有第一岛组件 100a，即各第二子区 NA2 内均设置有移位寄存单元 221，以便于从第一区 AA 在第一方向 X 的两侧同时驱动第一区 AA 内的发光单元，能够改善驱动迟滞性，提高显示面板的显示效果。

可选的，绑定引脚 500 可以用于绑定连接扫描驱动器、显示驱动器等。可选的，多个绑定引脚 500 在第一子区 NA1 内沿第二方向 Y 间隔分布，以便于通过绑定引脚 500 连接多个驱动器等部件。

可选的，两个第一子区 NA1 分设于第一区 AA 在第二方向 Y 的两侧，各第一子区 NA1 内均设置有绑定引脚 500，以便于在第一子区 NA1 内布置更多的绑定引脚 500。

可选的，第一子区 NA1 在第一方向 X 上的延伸尺寸小于第二子区 NA2 在第二方向 Y 上的延伸尺寸。即第一方向 X 可以为显示面板的宽度方向，第二方向 Y 为显示面板的长度方向。第一岛组件 100a 在第二子区 NA2 内沿长度方向分布，能够提高显示面板在其长度方向上的拉伸性能。

请参阅图 11，在其他实施例中，绑定引脚 500 也可以设置于第二子区 NA2，第一岛组件 100a 设置于第一子区 NA1。此时，拉伸部 300 可以位于第一子区 NA1，以提高第一子区 NA1 的拉伸性能。

在一些可选的实施例中，如图 1 至图 10 所示，信号线 400 还包括驱动信号线 430，驱动信号线 430 连接于第一像素电路结构 210，且驱动信号线 430 沿弯折路径延伸成型。

在这些可选的实施例中，驱动信号线 430 沿弯折路径延伸成型，能够提高驱动信号线 430 的拉伸性能，改善驱动信号线 430 在拉伸显示面板过程中易损坏的问题。

可选的，驱动信号线 430 可以为数据线 (Data)、扫描线 (Scan)、第二电源线 (VSS) 等。第二电源线可以连接于第一区 AA 发光单元的阳极。

在一些可选的实施例中，像素岛 110、第一电路岛 121 和第二电路岛 122 中的至少两者的尺寸相同。使得显示面板不同位置的拉伸率趋于一致，能够很好地改善显示面板的拉伸性能。

例如，第一电路岛 121 和第二电路岛 122 的尺寸相同，使得沿第二方向 Y 相邻的两个第一电路岛 121 之间的间隙与沿第二方向 Y 相邻的两个第二电路岛 122 之间的间隙相同，进而使得第二区 NA 内第一电路岛 121 所在位置和第二电路岛 122 所在位置的拉伸率趋于一致，改善第二区 NA 的拉伸性能。

或者，像素岛 110、第一电路岛 121 和第二电路岛 122 三者的尺寸均相同，使得第二区 NA 的拉伸率与第一区 A 的拉伸率趋于一致，能够改善显示面板整体的拉伸性能。

如图 3 所示，第二电路岛 122 可以为一个，第二电路岛 122 用于设置连接部 222，第一电路岛 121 用于设置移位寄存单元 221，本申请通过将第二区 NA 内的连接部 222 和移位寄存单元 221 分设在不同的电路岛 120，能够增加移位寄存单元 221 与连接部 222 之间的距离，保证移位寄存单元 221 与连接部 222 之间的绝缘性能。

在另一些可选的实施例中，如图 5 所示，第二电路岛 122 的个数为两个以上。例如，第二电路岛 122 的个数为两个，其中一个第二电路岛 122 的第二信号线 420 包括时钟信号线，例如，其中一个第二电路岛 122 的第二信号线 420 包括第一时钟信号线 CLK1 和第二时钟信号线 (CLK2)，另一个第二电路岛 122 的第二信号线 420 包括扫描线和第一电源信号线 (VDD)。如图 2 所示，两个第二电路岛 122 可以分设于第一电路岛 121 在第一方向 X 的两侧，或者两个第二电路岛 122 可以位于第一电路岛 121 在第一方向 X 的同侧。

可选的，在图 5 所示的显示面板中，两个第二电路岛 122 分设于第一电路岛 121 在第一方向 X 的两侧。远离第一区 AA 的第二电路岛 122 上设置有第一时钟信号线 CLK1 和第二时钟信号线 CLK2，第一时钟信号线 CLK1 和第二时钟信号线 CLK2 延伸至第二电路岛 122 和第一电路岛 121 之间以连接第一电路岛 121 的移位寄存单元 221。靠近第一区 AA 的第二电路岛 122 上设置有扫描线和第一电源信号线 VDD，扫描线包括第一扫描线 Sn 和第二扫描线 Sn+1，第一扫描线 Sn 作为输入延伸至第二电路岛 122 和第一电路岛 121 之间以连接移位寄存单元 221，第二扫描线 Sn+1 作为输出延伸至第二电路岛 122 和第一电路岛 121 之间以连接移位寄存单元 221。可选的，第一电路岛 121 上还可以连接有高电平电源线 VGH 和低电平电源线 VGL，高电平电源线 VGH 和低电平电源线 VGL 由第一电路岛 121 在第二方向 Y 上的两侧伸出。可选的，上述的第一信号线 410 包括上述与移位寄存单元 221 连接的信号线 400，上述的第二信号线 420 包括连接于第二电路岛 122 的信号线 400，本申请以设置位置和连接对象将信号线 400 分为第一

信号线 410 和第二信号线 420，部分第一信号线 410 和第二信号线 420 可以用于传输相同的信号。

或者，如图 12 所示，第二电路岛 122 的个数为三个以上，例如第二电路岛 122 的个数为三个，第二信号线 420 包括时钟信号线、虚拟信号线（dum）、扫描线和第一电源信号线，时钟信号线、虚拟信号线、扫描线和第一电源信号线设置于三个第二电路岛 122 上。时钟信号线可以包括第一时钟信号线（CLK1）和第二时钟信号线（CLK2），虚拟信号线也可以包括第一虚拟信号线和第二虚拟信号线，例如，第一时钟信号线和第一虚拟信号线设置于同一第二电路岛 122，第二虚拟信号线和第二时钟信号线设置于另一第二电路岛 122，扫描线和第一电源信号线设置于第三第二电路岛 122。

请继续参阅图 12，可选的，第二电路岛 122 的个数为三个，第一电路岛 121 的个数为一个，两个第二电路岛 122 位于第一电路岛 121 远离第一区 AA 的一侧，一个第二电路岛 122 位于第一电路岛 121 靠近第一区 AA 的一侧。在第一电路岛 121 远离第一区 AA 的两个第二电路岛 122 中，其各自分别连接有一个时钟信号线和一个虚拟信号线，例如左起第一个第二电路岛 122 连接有第一时钟信号线 CLK1 和一虚拟信号线 dum，左起第二个第二电路岛 122 连接有第二时钟信号线 CLK2 和一虚拟信号线 dum，第一时钟信号线 CLK1 和第二时钟信号线 CLK2 延伸至两个第二电路岛 122、及第二电路岛 122 和第一电路岛 121 以连接移位寄存单元 221。靠近第一区 AA 的第二电路岛 122 上设置有扫描线和第一电源信号线 VDD，扫描线和第一电源信号线 VDD 的设置方式如图 3 所示，在此不再赘述。第一电路岛 121 上还可以连接有高电平电源线 VGH 和低电平电源线 VGL，其设置方式如图 3，在此不再赘述。

或者，如图 13 所示，第二电路岛 122 的个数还可以为四个，各第二电路岛 122 分别包括两条第二信号线，虚拟信号线的数量为四个，各虚拟信号线分别设置于各第二电路岛 122，第一时钟信号线、第二时钟信号线、扫描线和第一电源信号线分别设置于各第二电路岛 122。

如图 13 所示，第二电路岛 122 的个数为四个，四个第二电路岛 122 平均分设于第一电路岛 121 的两侧，即第一电路岛 121 的一侧设置有两个第二电路岛 122。位于第一电路岛 121 远离第一区 AA 一侧的两个第二电路岛 122 及其上连接的信号线 400 的设置方式如图 12 所示，在此不再赘述。在靠近第一区 AA 的两个第二电路岛 122 中，其中一者连接有扫描线和虚拟信号线 dum，另一者连接有第一电源信号线 VDD 和虚拟信号线 dum，扫描线和延伸至两个第二电路岛 122、及第二电路岛 122 和第一电路岛 121 之间以连接移位寄存单元 221。第一电路岛 121 上还可以连接有高电平电源线 VGH 和低电平电源线 VGL，其设置方式如图 3，在此不再赘述。

可选的，在上述任一实施例中，如图 13 所示，信号线 400 上还可以设置有辅助线 409，辅助线 409 和信号线 400 交叉并位于电路岛 120 上，辅助线 409 用于增加信号线 400 和电路岛 120 的接触面积，提高信号线 400 位置的稳定性。

在上述实施例中，通过增设虚拟信号线 125，一方面可以通过合理布置虚拟信号线的位置，使得虚拟信号线靠近第二区 NA 背离第一区 AA 的一侧布置，可以使得至少部分第二信号线 420（例如第一电源信号线）远离第二区 NA 的边缘设置，从而能够改善切割产生的静电对第二信号线 420 的影响；另外通过合理设置虚拟信号线的数量，还能够使得第二电路岛 122 的第二子线 421、第五子线 422 与第一电路岛 121 的第一子线 411、第四子线 412 的数量趋于一致，改善显示面板的拉伸性能。

可选的，信号线 400 的延伸路径设置方式有多种，例如信号线 400 不为直线。例如，至少部分信号线 400 呈弧形。例如信号线 400 包括圆弧分段，信号线 400 包括半圆弧分段。可选的，同一功能岛 100 的同侧伸出有两条信号线 400。可选的，连接于同一功能岛 100、且由功能岛 100 同侧伸出的两条信号线 400 的半圆弧分段对称设置。可选

的，当信号线 400 包括第一信号线 410，第一电路岛 121 的一侧设置有并排分布的两条第一信号线 410 时，两条第一信号线 410 的弧形开口相对设置。弧形开口为半圆形第一信号线 410 弯折形成的开口。

可选的，第一区 AA 的两侧均设置有第二区 NA，且各第二区 NA 内均设置有驱动电路结构 220，实现显示面板的双侧驱动，能够改善压降的问题，提升显示面板的显示效果。

本申请第一方面的实施例还提供另一显示面板，具有第一区 AA 和环绕至少部分第一区 AA 设置的第二区 NA，第一区 AA 和第二区 NA 均包括岛区和拉伸区，多个岛区在第一区 AA 和第二区 NA 阵列分布，拉伸区位于相邻两行和/或相邻两列岛区之间，显示面板包括功能岛 100、拉伸部 300 和信号线 400，各功能岛 100 位于各岛区且功能岛上设置有功能件 200，多个功能岛 100 包括位于第一区 AA 的多个像素岛 110 和位于第二区 NA 的多个电路岛 120，功能件 200 包括设置于像素岛 110 的第一像素电路结构 210 和设置于电路岛 120 的驱动电路结构 220；拉伸部 300 设置于拉伸区并连接于相邻的两个功能岛 100 之间，且在第二区 NA，至少部分拉伸区沿第一区 AA 至第二区 NA 的方向贯穿第二区 NA 设置；信号线 400 设置于拉伸部 300 并用于连接相邻的两个功能岛 100 的功能件 200。多个电路岛 120 包括第一岛组件 100a，第一岛组件 100a 包括第一电路岛 121 和第二电路岛 122，驱动电路结构 220 包括设置于第一电路岛 121 的移位寄存单元 221，第二电路岛 122 和第一电路岛 121 并排设置，移位寄存单元 221 通过信号线 400 与第一像素电路结构 210 连接，以向第一像素电路结构 210 提供扫描信号。同一第一岛组件 100a 内的第一电路岛 121 和第二电路岛 122 沿第一方向 X 间隔设置，多个第一岛组件 100a 在第二区 NA 内沿第二方向 Y 间隔设置。功能件 200 还包括设置于第一电路岛 121 和第二电路岛 122 至少一者上的第二像素电路结构 230 和第二发光单元，第二像素电路结构 230 用于驱动第二发光单元发光。第一岛组件 100a 的第一电路岛 121 和第二电路岛 122 中靠近第一区 AA 的电路岛 120 上设置有第二像素电路结构 230 和第二发光单元，令部分靠近第一区 AA 的第二区 NA 能够显示，进而扩大显示面板的显示区域面积，实现窄边框的目的。

可选的，该显示面板的设置方式如上述任一实施例的显示面板所述，在此不再赘述。

本申请第二方面的实施例还提供一种显示装置，包括上述任一第一方面实施例的显示面板。由于本申请第二方面实施例提供的显示装置包括上述第一方面任一实施例的显示面板，因此本申请第二方面实施例提供的显示装置具有上述第一方面任一实施例的显示面板具有的有益效果，在此不再赘述。

本申请实施例中的显示装置包括但不限于手机、个人数字助理（Personal Digital Assistant，简称：PDA）、平板电脑、电子书、电视机、门禁、智能固定电话、控制台等具有显示功能的设备。

虽然已经参考优选实施例对本申请进行了描述，但在不脱离本申请的范围的情况下，可以对其进行各种改进并且可以用等效物替换其中的部件。尤其是，只要不存在结构冲突，各个实施例中所提到的各项技术特征均可以任意方式组合起来。本申请并不局限于文中公开的特定实施例，而是包括落入权利要求的范围内的所有技术方案。

权 利 要 求 书

1.一种显示面板，其中，所述显示面板具有第一区和位于所述第一区周边的第二区，所述第一区和所述第二区均包括岛区和拉伸区，多个所述岛区在所述第一区和所述第二区阵列分布，所述拉伸区位于相邻两行和/或相邻两列所述岛区之间，所述显示面板包括：

多个功能岛，各所述功能岛位于各所述岛区且所述功能岛上设置有功能件，多个所述功能岛包括位于所述第一区的多个像素岛和位于所述第二区的多个电路岛，所述功能件包括设置于所述像素岛的第一像素电路结构、第一发光单元和设置于所述电路岛的驱动电路结构，所述第一像素电路结构用于驱动所述第一发光单元发光；

拉伸部，设置于所述拉伸区并连接于相邻的两个所述功能岛之间，且在所述第二区，至少部分所述拉伸区沿所述第一区至所述第二区的方向贯穿所述第二区设置；

信号线，设置于所述拉伸部并用于连接相邻的两个所述功能岛的所述功能件。

2.根据权利要求1所述的显示面板，其中，多个所述电路岛包括第一岛组件，所述第一岛组件包括：

第一电路岛，所述驱动电路结构包括设置于所述第一电路岛的移位寄存单元；

第二电路岛，和所述第一电路岛并排设置，所述驱动电路结构包括设置于所述第二电路岛的连接部；

所述信号线包括连接所述移位寄存单元的第一信号线、连接所述连接部的第二信号线，多个所述移位寄存单元通过至少部分所述第二信号线、所述连接部和所述第一信号线与所述第一像素电路结构连接，以向所述第一像素电路结构提供扫描信号。

3.根据权利要求2所述的显示面板，其中，多个所述电路岛和多个所述像素岛沿第一方向和第二方向成行成列排布，同一行的所述电路岛和所述像素岛中，所述电路岛上的所述移位寄存单元用于驱动与其同行的所述像素岛的所述第一像素电路结构。

4.根据权利要求2所述的显示面板，其中，所述第一岛组件的所述第一电路岛和所述第二电路岛沿所述第一方向并排设置，且多个所述第一岛组件沿所述第二方向间隔设置。

5.根据权利要求4所述的显示面板，其中，沿所述第二方向间隔设置的多个所述第一岛组件的所述第一电路岛沿所述第二方向对齐设置；

和/或，沿所述第二方向间隔设置的多个所述第一岛组件的所述第二电路岛沿所述第二方向对齐设置。

6.根据权利要求4所述的显示面板，其中，所述功能件还包括设置于所述第一电路岛和所述第二电路岛至少一者上的第二像素电路结构和与第二像素电路结构电连接的第二发光单元，所述第二像素电路结构用于驱动所述第二发光单元发光。

7.根据权利要求6所述的显示面板，其中，所述第一岛组件的所述第一电路岛和所述第二电路岛中靠近所述第一区的所述电路岛上设有所述第二像素电路结构和所述第二发光单元。

8.根据权利要求6所述的显示面板，其中，所述第一岛组件包括一个所述第一电路岛和两个所述第二电路岛，两个所述第二电路岛分设于所述第一电路岛的两侧，所述第二像素电路结构设置于位于所述第一电路岛靠近所述第一区的所述第二电路岛上。

9.根据权利要求6所述的显示面板，其中，同一所述第一岛组件中的所述第一电路岛和所述第二电路岛上均设置有所述第二发光单元，且同一所述第一岛组件中的所述第一电路岛和所述第二电路岛中的一者上设置有所述第二像素电路结构，所述第二像素电路结构用于驱动同一所述第一岛组件中的多个所述第二发光单元发光。

10.根据权利要求 8 所述的显示面板,其中,至少一个所述第二电路岛上设置有虚拟像素电路,其中,两个所述第二电路岛上均设置有所述虚拟像素电路,且其中一个所述第二电路岛上的所述第二像素电路结构和所述虚拟像素电路的数量之和与另一所述第二电路岛上的所述虚拟像素电路数量之和相等。

11.根据权利要求 9 所述的显示面板,其中,所述第一发光单元包括第一电极,所述信号线包括:

第一连接线,用于连接同一所述第一岛组件内相邻的两个所述第一电极;

第二连接线,为扫描线并用于连接所述驱动电路结构和所述第二像素电路结构,或者,用于连接相邻的第一像素电路结构和第二像素电路结构;

第三连接线,为电源信号线并用于连接所述第一像素电路结构和所述第二像素电路结构;

其中,连接于相邻两个所述电路岛之间的第二连接线与第一连接线沿所述显示面板的厚度方向层叠设置;和/或,连接于相邻两个所述电路岛之间的第二连接线与第三连接线沿所述显示面板的厚度方向层叠设置。

12.根据权利要求 11 所述的显示面板,其中,所述第二发光单元包括第二电极,所述信号线还包括第四连接线,所述第四连接线用于连接相邻两个所述电路岛上的所述第二电极,所述第四连接线与所述第二连接线沿所述厚度方向层叠设置。

13.根据权利要求 12 所述的显示面板,其中,所述第四连接线和所述第一电极同层并间隔绝缘设置,所述第四连接线和所述第二电极过孔连接。

14.根据权利要求 12 所述的显示面板,其中,所述第二连接线包括第一扫描线和第二扫描线,所述第一扫描线和所述第二扫描线沿所述第二方向间隔设置,所述第一扫描线和所述第四连接线沿所述厚度方向层叠设置,所述第二扫描线和所述第一连接线沿所述厚度方向层叠设置,或者,所述第二扫描线和所述第三连接线沿所述厚度方向层叠设置。

15.根据权利要求 14 所述的显示面板,其中,所述信号线包括连接所述像素岛并沿所述第二方向延伸的第七连接线,至少一条所述第四连接线连接所述第二电路岛和所述像素岛,且在所述像素岛连接所述第七连接线,

和/或,所述信号线包括连接设置有所述第二像素电路结构的第二电路岛的数据线和第六连接线,所述数据线和所述第六连接线沿所述第一方向并排设置,且所述第六连接线和所述第一扫描线相互电连接。

16.根据权利要求 12 所述的显示面板,其中,所述信号线包括:

时钟信号线,所述时钟信号线连接于位于所述第一电路结构背离所述第一区的所述第二电路岛上;

第五连接线,所述第五连接线连接所述时钟信号线和所述驱动电路结构,连接于相邻两个所述电路岛之间的第五连接线与第一连接线沿所述厚度方向层叠设置;和/或,连接于相邻两个所述电路岛之间的第五连接线与第四连接线沿所述厚度方向层叠设置。

17.根据权利要求 16 所述的显示面板,其中,所述时钟信号线包括第一时钟信号线和第二时钟信号线,所述第五连接线包括连接所述第一时钟信号线的第一子连接线和连接所述第二时钟信号线的第二子连接线,所述第一子连接线和所述第二子连接线沿所述第二方向间隔设置,所述第一子连接线和所述第四连接线沿所述厚度方向层叠设置,所述第二子连接线和所述第一连接线沿所述厚度方向层叠设置。

18.根据权利要求 12 所述的显示面板,其中,所述信号线还包括位于所述第一区的冗余走线、用于连接相邻所述第一像素电路结构的信号走线,至少部分所述冗余走线和所述信号走线沿所述厚度方向层叠设置。

19.根据权利要求 18 所述的显示面板,其中,相邻两个所述像素岛之间的所述冗余

走线和所述信号走线的数量之和与相邻两个所述电路岛之间的所述信号线的数量相同；
和/或，相邻两个所述像素岛之间的所述冗余走线和所述第一连接线、所述第二连接线、所述第三连接线和所述第四连接线中的至少一者同层同材料设置。

20.根据权利要求 3 所述的显示面板，其中，

所述第一信号线包括第一子线，所述第一子线由所述第一电路岛在所述第二方向的两侧伸出；

所述第二信号线包括第二子线，所述第二子线由所述第二电路岛在所述第二方向的两侧伸出，

其中，各所述第一电路岛对应的所述第一子线的数量和各所述第二电路岛对应的所述第二子线的数量相同。

21.根据权利要求 20 所述的显示面板，其中，所述信号线还包括连接所述第一像素电路结构的驱动信号线，所述驱动信号线包括第三子线，所述第三子线由所述像素岛在所述第二方向的两侧伸出，各所述像素岛对应的所述第三子线的数量和各所述第一电路岛对应的所述第一子线的数量相同。

22.根据权利要求 21 所述的显示面板，其中，所述第一信号线包括第四子线，所述第四子线由所述第一电路岛在所述第一方向的两侧伸出；

所述第二信号线包括第五子线，所述第五子线由所述第二电路岛在所述第一方向的两侧伸出，

其中，各所述第一电路岛对应的所述第四子线的数量和各所述第二电路岛对应的所述第五子线的数量相同。

23.根据权利要求 22 所述的显示面板，其中，所述驱动信号线包括第六子线，所述第六子线由所述像素岛在所述第一方向的两侧伸出，各所述像素岛对应的所述第六子线的数量和各所述第一电路岛对应的所述第四子线的数量相同。

24.根据权利要求 23 所述的显示面板，其中，至少部分所述第三子线和至少部分所述第六子线相互连接，以使所述第一像素电路结构能够通过所述第六子线、所述第三子线和所述移位寄存单元相互电连接；

和/或，至少部分所述第四子线和至少或部分所述第六子线相互连接，以使所述第一像素电路结构能够通过所述第六子线、所述第四子线和所述连接部相互电连接。

25.根据权利要求 4 所述的显示面板，其中，所述第二电路岛的个数为一个，所述第二电路岛设置于所述第一电路岛朝向或背离所述第一区的一侧；

所述第二信号线包括时钟信号线、扫描线和第一电源信号线中的至少一者。

26.根据权利要求 2 所述的显示面板，其中，所述第二区包括沿第一方向延伸的第一子区和沿第二方向延伸的第二子区，所述第一岛组件位于所述第二子区，所述显示面板还包括绑定引脚，所述绑定引脚位于所述第一子区。

27.根据权利要求 26 所述的显示面板，其中，至少部分所述拉伸部沿所述第一方向贯穿所述第二子区设置；

和/或，两个所述第二子区分设于所述第一区在所述第一方向的两侧，各所述第二子区内均设置有所述第一岛组件。

28.根据权利要求 26 所述的显示面板，其中，多个所述绑定引脚在所述第一子区沿第二方向间隔分布；两个所述第一子区分设于所述第一区在所述第二方向的两侧，各所述第一子区内均设置有所述绑定引脚。

29.根据权利要求 26 所述的显示面板，其中，所述第一子区在第一方向上的延伸尺寸小于第二子区在所述第二方向上的延伸尺寸。

30.根据权利要求 2 所述的显示面板，其中，所述像素岛、所述第一电路岛和所述第二电路岛中的至少两者的尺寸相同。

31.根据权利要求 2 所述的显示面板，其中，所述第二电路岛的个数为多个，多个所述第二电路岛分设于所述第一电路岛的两侧，或者多个所述第二电路岛设置于所述第一电路岛朝向或背离所述第一区的一侧。

32.根据权利要求 31 所述的显示面板，其中，所述第二电路岛的个数为两个，其中一个所述第二电路岛对应的所述第二信号线包括第一时钟信号线和第二时钟信号线，另一个所述第二电路岛对应的所述第二信号线包括扫描线和第一电源信号线，所述第一信号线包括高电平电源线和低电平电源线；

或者，所述第二电路岛的个数为三个以上，至少一个所述第二电路岛对应的所述第二信号线包括虚拟信号线。

33.根据权利要求 32 所述的显示面板，其中，所述第二信号线包括虚拟信号线，且所述虚拟信号线的数量和与其连接于同一所述第二电路岛的所述信号线对称设置。

34.根据权利要求 1 所述的显示面板，其中，所述信号线包括圆弧分段，连接于同一所述功能岛、且由所述功能岛同侧伸出的两条所述信号线的圆弧分段对称设置。

35.一种显示面板，其中，所述显示面板具有第一区和位于所述第一区周边的第二区，所述第一区和所述第二区均包括岛区和拉伸区，多个所述岛区在所述第一区和所述第二区阵列分布，所述拉伸区位于相邻两行和/或相邻两列所述岛区之间，所述显示面板包括：

多个功能岛，各所述功能岛位于各所述岛区且所述功能岛上设置有功能件，多个所述功能岛包括位于所述第一区的多个像素岛和位于所述第二区的多个电路岛，所述功能件包括设置于所述像素岛的第一像素电路结构、第一发光单元和设置于所述电路岛的驱动电路结构，所述第一像素电路结构用于驱动所述第一发光单元发光；

拉伸部，设置于所述拉伸区并连接于相邻的两个所述功能岛之间，且在所述第二区，至少部分所述拉伸区沿所述第一区至所述第二区的方向贯穿所述第二区设置；

信号线，设置于所述拉伸部并用于连接相邻的两个所述功能岛的所述功能件；

多个所述电路岛包括第一岛组件，所述第一岛组件包括：

第一电路岛，所述驱动电路结构包括设置于所述第一电路岛的移位寄存单元；

第二电路岛，和所述第一电路岛并排设置，所述驱动电路结构包括设置于所述第二电路岛的连接部，

所述移位寄存单元通过所述信号线与所述第一像素电路结构连接，以向所述第一像素电路结构提供扫描信号，

所述第一岛组件的所述第一电路岛和所述第二电路岛沿第一方向并排设置，且多个所述第一岛组件沿第二方向间隔设置，所述功能件还包括设置于所述第一电路岛和所述第二电路岛至少一者上的第二像素电路结构和与第二像素电路结构电连接的第二发光单元，所述第二像素电路结构用于驱动所述第二发光单元发光，所述第一岛组件的所述第一电路岛和所述第二电路岛中靠近所述第一区的所述电路岛上设有所述第二像素电路结构和所述第二发光单元。

36.一种显示装置，其中，包括权利要求 1-35 任一项所述的显示面板。

1/7

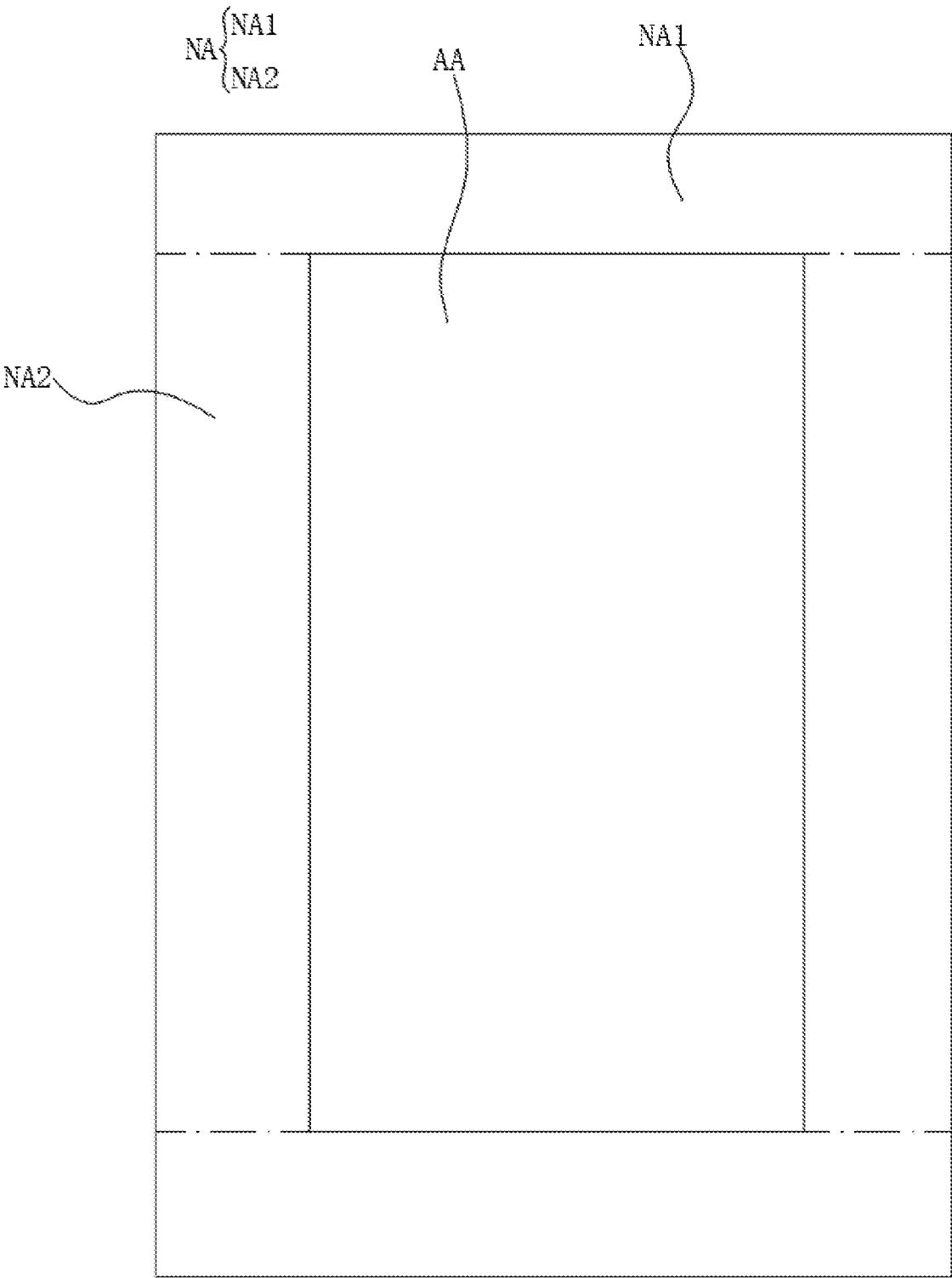


图 1

3/7

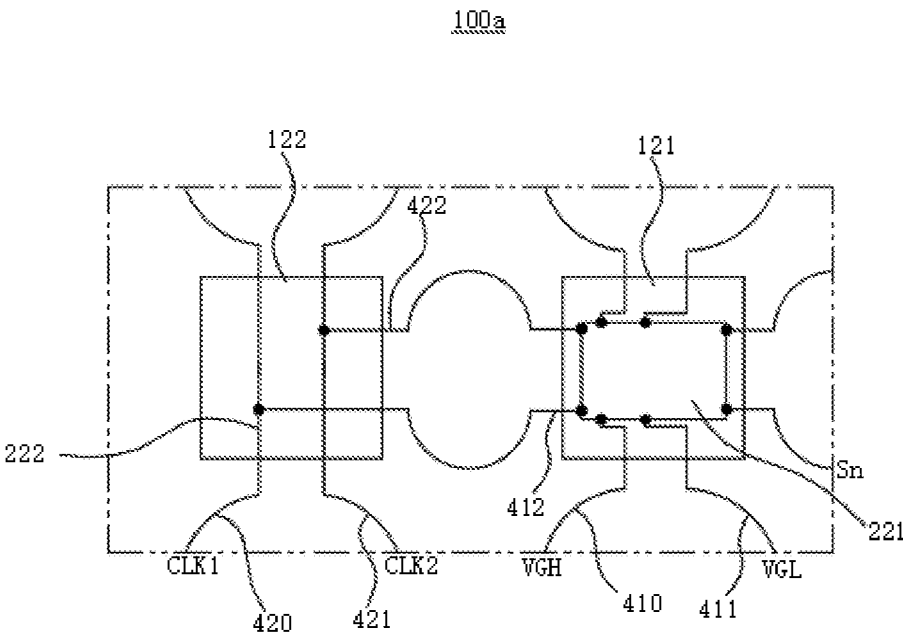


图 3

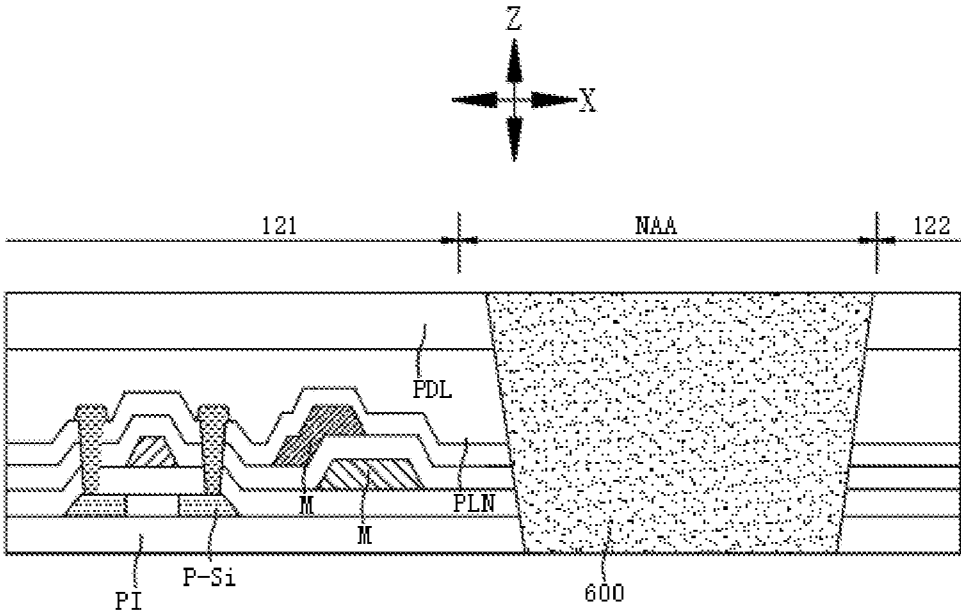


图 4

4/7

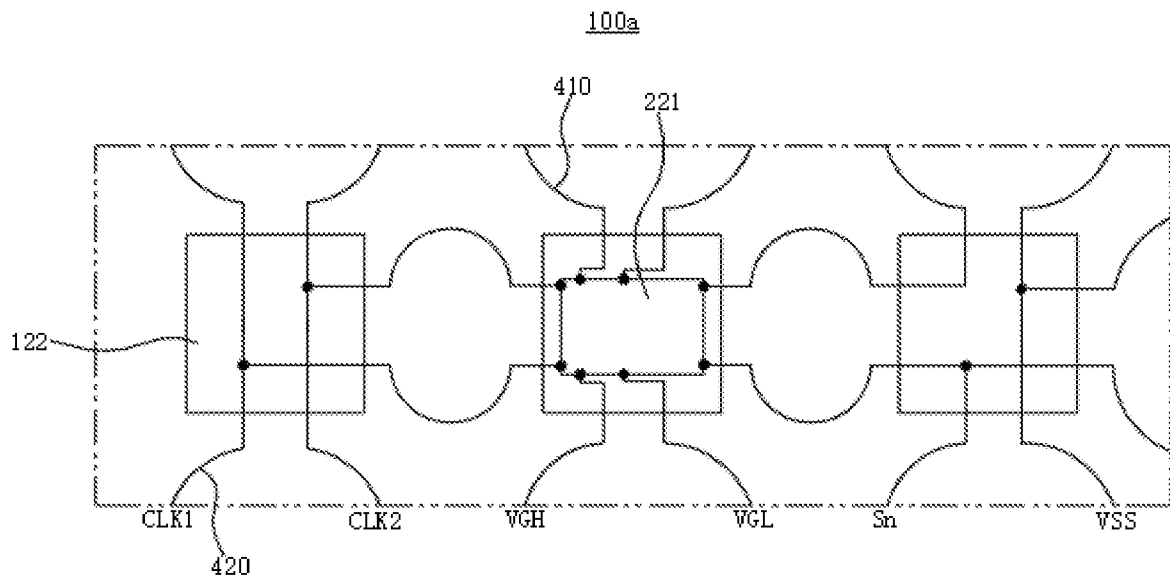


图 5

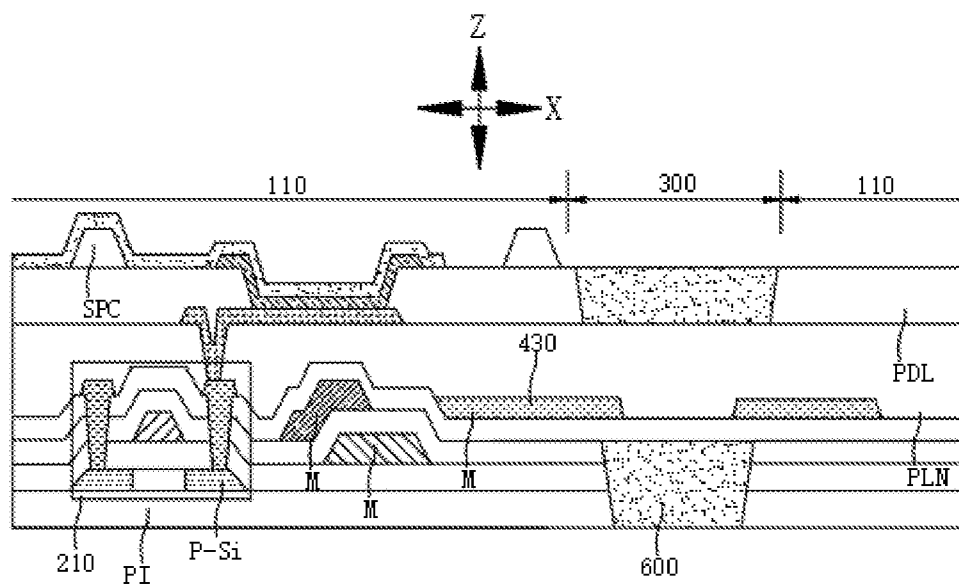


图 6

6/7

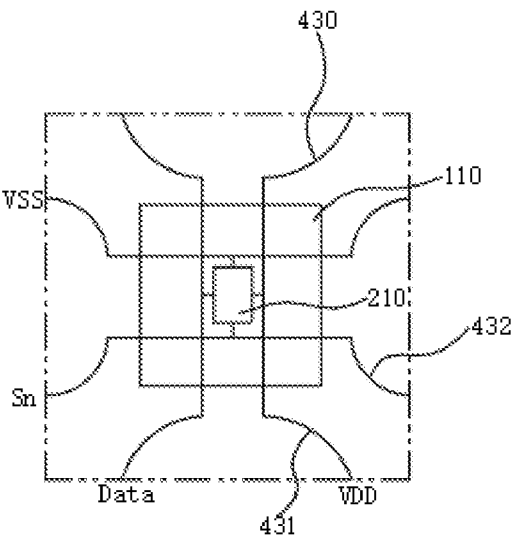


图 10

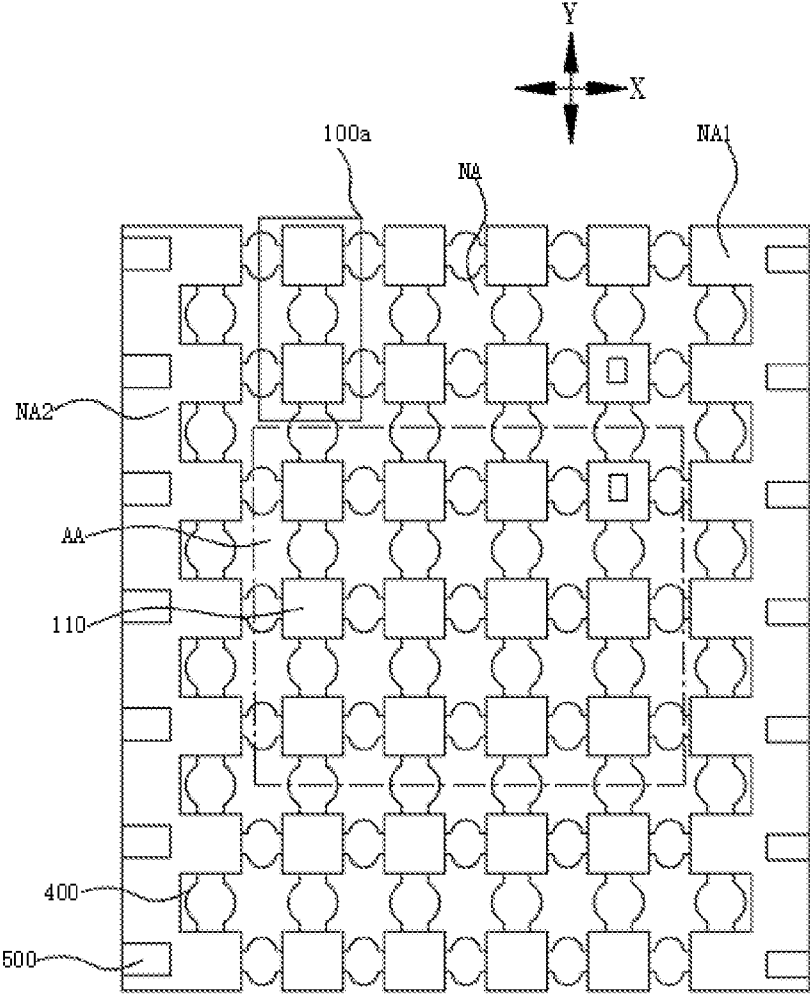


图 11

7/7

100a

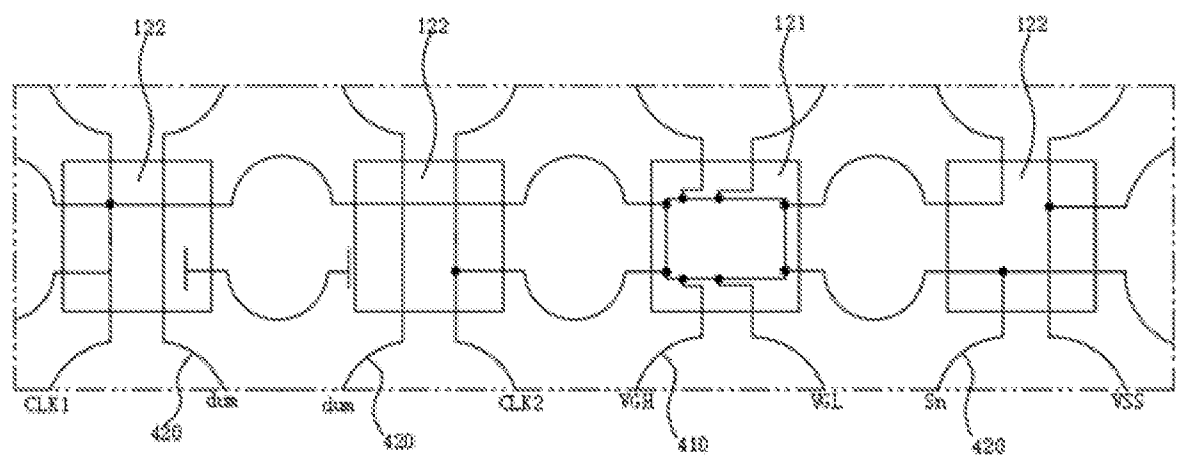


图 12

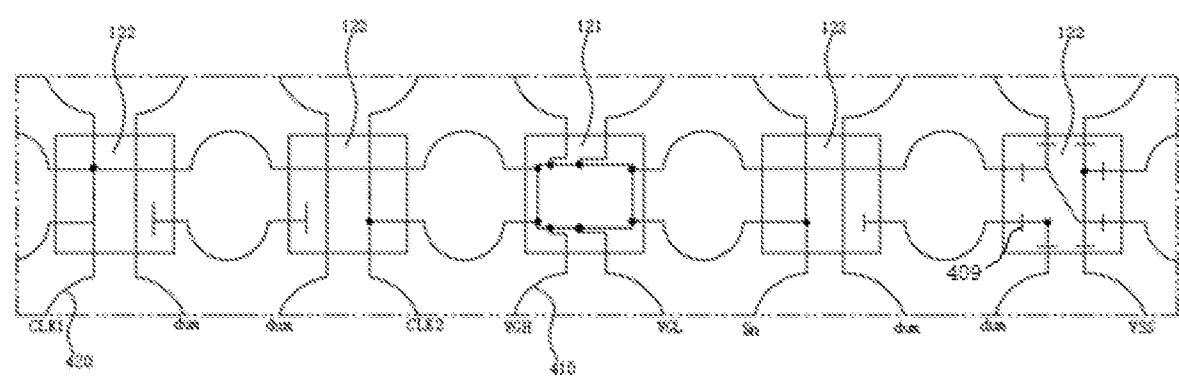


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/072250

A. CLASSIFICATION OF SUBJECT MATTER H10K59/12(2023.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC: H10K, H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT, ENTXTC, ENTXT, DWPI, WPABSC, CNKI, IEEE: 显示基板, 显示面板, 显示装置, 岛区, 拉伸区, 岛部, 拉伸部, 像素岛, 电路岛, 驱动电路, 信号线, display, substrate, base, board, device, panel, island?, stretch+, pixel, circuit, drive, signal, line		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 116322145 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 23 June 2023 (2023-06-23) claims 1-10, description, paragraphs 1-132, and figures 1-10	1-36
X	CN 112258994 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 22 January 2021 (2021-01-22) description, paragraphs 27-56, and figures 1-13	1-36
X	CN 111341813 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 26 June 2020 (2020-06-26) description, paragraphs 25-61, and figures 1-13	1
A	CN 115035805 A (BOE TECHNOLOGY GROUP CO., LTD.) 09 September 2022 (2022-09-09) entire document	1-36
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 29 February 2024		Date of mailing of the international search report 05 March 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2024/072250

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN	116322145	A	23 June 2023	None	
CN	112258994	A	22 January 2021	CN 112258994	B 23 August 2022
CN	111341813	A	26 June 2020	CN 111341813	B 04 November 2022
CN	115035805	A	09 September 2022	CN 115035805	B 05 December 2023

A.主题的分类

H10K59/12(2023.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B.检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H10K, H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT,ENTXTC,ENTXT,DWPI,WPABSC,CNKI,IEEE:显示基板, 显示面板, 显示装置, 岛区, 拉伸区, 岛部, 拉伸部, 像素岛, 电路岛, 驱动电路, 信号线, display, substrate, base, board, device, panel, island?, stretch+, pixel, circuit, drive, signal, line.

C.相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 116322145 A (昆山国显光电有限公司) 2023年6月23日 (2023 - 06 - 23) 权利要求1-10、说明书第1-132段、图1-10	1-36
X	CN 112258994 A (上海天马微电子有限公司) 2021年1月22日 (2021 - 01 - 22) 说明书第27-56段, 附图1-13	1-36
X	CN 111341813 A (上海天马微电子有限公司) 2020年6月26日 (2020 - 06 - 26) 说明书第25-61段、图1-13	1
A	CN 115035805 A (京东方科技集团股份有限公司) 2022年9月9日 (2022 - 09 - 09) 全文	1-36

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年2月29日

国际检索报告邮寄日期

2024年3月5日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

甄丽娟

电话号码 (+86) 62411856

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/072250

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	116322145	A	2023年6月23日	无	
CN	112258994	A	2021年1月22日	CN	112258994 B 2022年8月23日
CN	111341813	A	2020年6月26日	CN	111341813 B 2022年11月4日
CN	115035805	A	2022年9月9日	CN	115035805 B 2023年12月5日