

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年9月23日(23.09.2021)



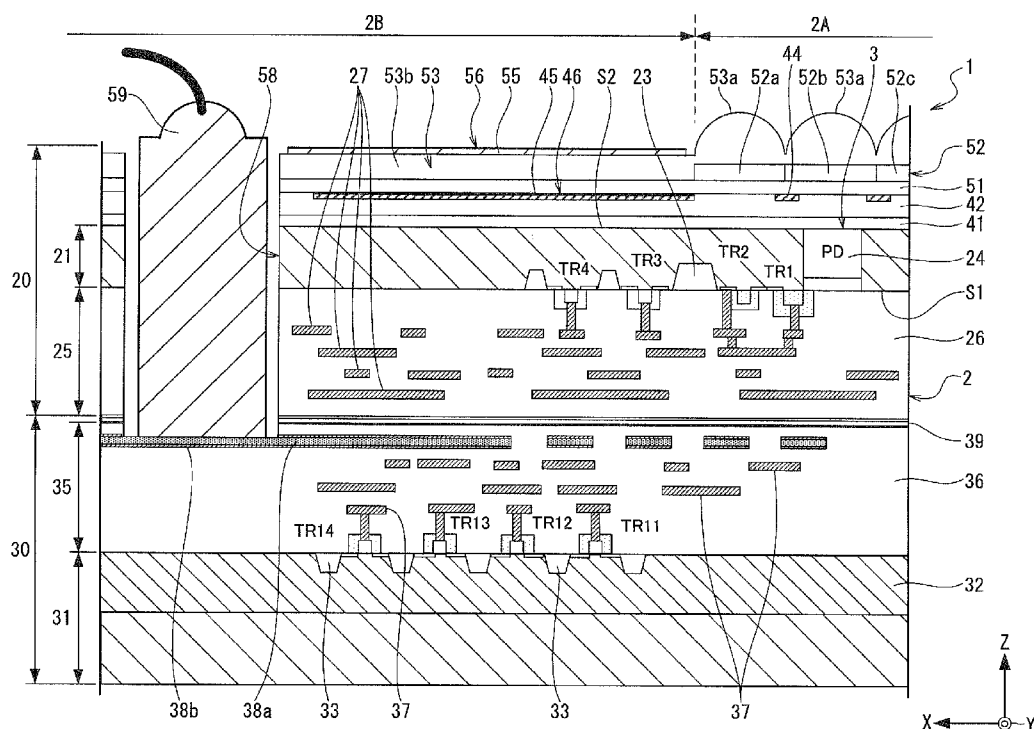
(10) 国際公開番号

WO 2021/186909 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2021/003009
- (22) 国際出願日: 2021年1月28日(28.01.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-048654 2020年3月19日(19.03.2020) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 馬場 友彦(BABA Tomohiko); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 田中 秀 ▲ てつ ▼, 外 (TANAKA Hidetetsu et al.); 〒1056032 東京都港区虎ノ門四丁目3番1号 城山トラストタワー32階 特許業務法人日栄国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: SOLID-STATE IMAGING DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称: 固体撮像装置及び電子機器



(57) Abstract: Provided is a solid-state imaging device capable of suppressing flair. The solid-state imaging device is provided with a pixel region in which a plurality of photoelectric conversion units are disposed, and a light reflection suppressing portion disposed outside the pixel region and having an irregular shape.

(57) 要約: フレアを抑制することが可能な固体撮像装置を提供する。固体撮像装置は、複数の光電変換部が配置された画素領域と、画素領域の外側に配置された凹凸形状の光反射抑制部とを備えている。

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称： 固体撮像装置及び電子機器

技術分野

[0001] 本技術（本開示に係る技術）は、固体撮像装置及び電子機器に関し、特に、画素領域の外側に遮光膜を有する固体撮像装置及びそれを備えた電子機器に適用して有効な技術に関するものである。

背景技術

[0002] 固体撮像装置は、光を電気信号に変換する光電変換部を有する画素が複数配置された画素領域を備えている。この種の固体撮像装置では、特許文献 1 に開示されているように、固体撮像装置の光入射側の表層部において、画素領域の外側に遮光膜を配置し、入射光によるトランジスタの誤動作を抑制している。

先行技術文献

特許文献

[0003] 特許文献1：特開 2 0 1 2 - 1 6 4 8 7 0 号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、固体撮像装置では、光入射側の表層部において、遮光膜や、空気と接する絶縁膜で入射光の反射が起こる。反射した入射光は、固体撮像装置の光入射側に配置されたカバーガラスや撮像レンズ、又は構造物で更に反射し、不要光として画素領域に入射する可能性がある。不要光が画素領域に入射した場合、フレアが発生し、画素劣化を引き起こす要因となるため、信頼性向上の観点から改良の余地があった。

[0005] 本技術の目的は、フレアを抑制することが可能な固体撮像装置及び電子機器を提供することにある。

課題を解決するための手段

[0006] 本技術の一態様に係る固体撮像装置は、複数の光電変換部が設けられた画

素領域と、画素領域の外側に配置された凹凸形状の光反射抑制部と、を備えている。

[0007] 本技術の他の態様に係る電子機器は、複数の光電変換部が設けられた画素領域、画素領域の外側に配置された凹凸形状の光反射抑制部を備えた固体撮像装置と、被写体からの像光を固体撮像装置の撮像面上に結像させる光学レンズと、固体撮像装置から出力される信号に信号処理を行う信号処理回路と、を備えている。

図面の簡単な説明

[0008] [図1]本技術の第1実施形態に係る固体撮像装置の一構成例を示すチップレイアウト図である。

[図2]本技術の第1実施形態に係る固体撮像装置の一構成例を示すブロック図である。

[図3]本技術の第1実施形態に係る固体撮像装置の積層構造を示す斜視図である。

[図4A]画素領域及び周辺領域の断面構造を示す模式的断面図である。

[図4B]図4Aの一部を拡大した模式的断面図である。

[図5A]遮光膜に設けられた第1光反射抑制部の構成を示す要部模式的平面図である。

[図5B]図5Aのa5-a5線に沿った断面構造を示す模式的断面図である。

[図6]第1光反射抑制部が設けられた遮光膜の表面での光波長と光反射率との依存性を示す反射特性図である。

[図7A]第1光反射抑制部が設けられた遮光膜の表面での光波長と光反射率との依存性を凸部のピッチ毎に示す反射特性図である。

[図7B]第1光反射抑制部が設けられた遮光膜の表面での光波長と光反射率との依存性を凸部の高さ毎に示す反射特性図である。

[図8A]従来の遮光膜の断面構造を示す模式的断面図である。

[図8B]図8Aの遮光膜の表面での光波長と光反射率との依存性を示す反射特性図である。

[図9A]第2光反射抑制部が設けられた絶縁膜の構成を示す要部模式的平面図である。

[図9B]図9Aのa9-a9線に沿った断面構造を示す模式的断面図である。

[図10A]第2光反射防止部が設けられた絶縁膜の表面での光波長と光反射率との依存性を示す反射特性図である。

[図10B]第2光反射防止部が設けられた絶縁膜での光波長と光透過率との依存性を示す透過特性図である。

[図11A]第2光反射防止部が設けられた絶縁膜の表面での光波長と光反射率との依存性を凸部の配列ピッチ毎に示す反射特性図である。

[図11B]第2光反射防止部が設けられた絶縁膜の表面での光波長と反射率との依存性を凸部の高さ毎に示す反射特性図である。

[図12A]従来の絶縁膜の断面構造を示す模式的断面図である。

[図12B]従来の絶縁膜の表面での光波長と光反射率との依存性を示す反射特性図である。

[図12C]従来の絶縁膜での光波長と光透過率との依存性を示す透過特性図である。

[図13A]光反射抑制の原理を説明するための図である。

[図13B]光反射抑制の原理を説明するための図である。

[図13C]光反射抑制の原理を説明するための図である。

[図13D]光反射抑制の原理を説明するための図である。

[図14A]通常の第1カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図14B]通常の第1カメラモジュールに本術の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図15A]通常の第2カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図15B]通常の第2カメラモジュールに本技術の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図16A]車載カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図16B]車載カメラモジュールに本技術の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。

[図17A]ウエハの平面構成を示す図である。

[図17B]図17AのB領域を拡大してチップ形成領域の構成を示す図である。

[図18A]本技術の第1実施形態に係る固体撮像装置の製造方法の模式的工程断面図である。

[図18B]図18Aに引く続く模式的工程断面図である。

[図18C]図18Bに引く続く模式的工程断面図である。

[図18D]図18Cに引く続く模式的工程断面図である。

[図18E]図18Dに引く続く模式的工程断面図である。

[図18F]図18Eに引く続く模式的工程断面図である。

[図18G]図18Fに引く続く模式的工程断面図である。

[図18H]図18Gに引く続く模式的工程断面図である。

[図18I]図18Hに引く続く模式的工程断面図である。

[図19A]第1変形例に係る第1光反射抑制部を示す要部模式的平面図である。

[図19B]図19Aのa19-a19線に沿った断面構造を示す模式的断面図である。

[図19C]第1光反射抑制部が設けられた遮光膜の表面での光波長と光反射率との依存性を示す反射特性図である。

[図20A]第2変形例に係る第1光反射抑制部の要部模式的平面図である。

[図20B]図20Aのa20-a20線に沿った断面構造を示す模式的断面図である。

[図20C]第1光反射抑制部が設けられた遮光膜での光波長と光反射率との依存性を示す反射特性図である。

[図21A]第3変形例に係る第2光反射抑制部を示す要部模式的平面図である。

[図21B]図21Aのa21-a21線に沿った断面構造を示す模式的断面図で

ある。

[図22A]第4変形例に係る第2光反射抑制部を示す要部模式的平面図である。

[図22B]図22Aのa22-a22線に沿った断面構造を示す模式的断面図である。

[図23A]第5変形例に係る第2光反射抑制部を示す要部模式的平面図である。

[図23B]図23Aのa23-a23線に沿った断面構造を示す模式的断面図である。

[図24A]第6変形例に係る第2光反射抑制部を示す要部模式的平面図である。

[図24B]図24Aのa24-a24線に沿った断面構造を示す模式的断面図である。

[図25]本技術の第2実施形態に係る電子機器の概略構成を示す図である。

発明を実施するための形態

[0009] 以下、図面を参照して本技術の実施形態を詳細に説明する。

なお、本技術の実施形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

[0010] また、各図面は模式的なものであって、現実のものとは異なる場合がある。また、以下の実施形態は、本技術の技術的思想を具体化するための装置や方法を例示するものであり、構成を下記のものに特定するものではない。すなわち、本技術の技術的思想は、特許請求の範囲に記載された技術的範囲内において、種々の変更を加えることができる。

[0011] また、以下の実施形態では、空間内で互に直交する三方向において、同一平面内で互に直交する第1の方向及び第2の方向をそれぞれX方向、Y方向とし、第1の方向及び第2の方向のそれぞれと直交する第3の方向をZ方向とする。以下の実施形態では、半導体基体の厚さ方向をZ方向として説明する。

[0012] 〔第1実施形態〕

この第1実施形態では、裏面照射型のCMOS (Complementary Metal Oxide Semiconductor) イメージセンサである固体撮像装置に本技術を適用した

一例について説明する。

[0013] 《固体撮像装置の全体構成》

まず、固体撮像装置 1 の全体構成について説明する。

図 1 に示すように、本技術の第 1 実施形態に係る固体撮像装置 1 は、平面視したときの二次元平面形状が矩形の半導体チップ 2 を主体に構成されている。この固体撮像装置 1 (101) は、図 25 に示すように、光学レンズ 102 を介して被写体からの像光 (入射光 106) を取り込み、撮像面上に結像された入射光 106 の光量を画素単位で電気信号に変換して画素信号として出力する。

[0014] 図 1 に示すように、固体撮像装置 1 が搭載された半導体チップ 2 は、二次元平面において、中央部に設けられた矩形状の画素領域 2A と、この画素領域 2A の外側に画素領域 2A を囲むようにして配置された周辺領域 2B とを備えている。

[0015] 画素領域 2A は、例えば図 25 に示す光学レンズ (光学系) 102 により集光される光を受光する受光面である。そして画素領域 2A には、X 方向及び Y 方向を含む二次元平面において複数の画素 3 が行列状に配置されている。

[0016] 複数の画素 3 の各々の画素 3 は、図 4A に示す光電変換部 24 と、詳細に図示していないが複数の画素トランジスタを含む。複数の画素トランジスタとしては、例えば、転送トランジスタ、リセットトランジスタ、選択トランジスタ、アンプトランジスタの 4 つのトランジスタを採用できる。また、複数の画素トランジスタとしては、例えば選択トランジスタを除いた 3 つのトランジスタを採用してもよい。図 4A では、複数の画素トランジスタを代表して 2 つの画素トランジスタ T_{r1} 、 T_{r2} を示している。

[0017] 図 1 に示すように、周辺領域 2B には、複数の電極パッド 38b が配置されている。複数の電極パッド 38b の各々は、例えば、半導体チップ 2 の二次元平面における 4 つの辺に沿って配列されている。複数の電極パッド 38b の各々は、半導体チップ 2 を図示しない外部装置と電氣的に接続する際に

用いられる入出力端子である。

[0018] また、半導体チップ2は、図2に示すように、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6、出力回路7及び制御回路8などを備えている。

垂直駆動回路4は、例えばシフトレジスタによって構成されている。垂直駆動回路4は、所望の画素駆動配線10を順次選択し、選択した画素駆動配線10に画素3を駆動するためのパルスを供給し、各画素3を行単位で駆動する。即ち、垂直駆動回路4は、画素領域2Aの各画素3を行単位で順次垂直方向に選択走査し、各画素3の光電変換部24において受光量に応じて生成した信号電荷に基づく画素3からの画素信号を、垂直信号線11を通してカラム信号処理回路5に供給する。

[0019] カラム信号処理回路5は、例えば画素3の列毎に配置されており、1行分の画素3から出力される信号に対して画素列毎にノイズ除去等の信号処理を行う。例えばカラム信号処理回路5は、画素固有の固定パターンノイズを除去するためのCDS（Correlated Double Sampling：相関2重サンプリング）及びAD（Analog Digital）変換等の信号処理を行う。

[0020] 水平駆動回路6は、例えばシフトレジスタによって構成されている。水平駆動回路6は、水平走査パルスをカラム信号処理回路5に順次出力することによって、カラム信号処理回路5の各々を順番に選択し、カラム信号処理回路5の各々から信号処理が行われた画素信号を水平信号線12に出力させる。

[0021] 出力回路7は、カラム信号処理回路5の各々から水平信号線12を通して順次に供給される画素信号に対し、信号処理を行って出力する。信号処理としては、例えば、バッファリング、黒レベル調整、列ばらつき補正、各種デジタル信号処理等を用いることができる。

[0022] 制御回路8は、垂直同期信号、水平同期信号、及びマスタクロック信号に基づいて、垂直駆動回路4、カラム信号処理回路5、及び水平駆動回路6等の動作の基準となるクロック信号や制御信号を生成する。そして、制御回路

8は、生成したクロック信号や制御信号を、垂直駆動回路4、カラム信号処理回路5、及び水平駆動回路6等に出力する。

[0023] <<固体撮像装置の具体的な構成>>

次に、固体撮像装置1の具体的な構造について説明する。

図3に示すように、半導体チップ2は、互に向かい合って積層された第1半導体基体20及び第2半導体基体30を備えている。第1半導体基体20には、画素領域2A及び制御回路8が搭載されている。第2半導体基体30には、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6及び出力回路7などを含むロジック回路15が搭載されている。

[0024] 図4Aに示すように、第1半導体基体20は、複数の光電変換部24が設けられた半導体層21と、この半導体層21の厚さ方向において互いに反対側に位置する第1の面S1および第2の面S2のうちの第1の面S1側に配置された多層配線層25とを有している。第2半導体基体30は、半導体層31と、この半導体層31の第1の面側に配置された多層配線層35とを備えている。そして、第1半導体基体20及び第2半導体基体30は、各々の多層配線層25、35を向かい合わせた状態で各々の多層配線層25、35が例えば接着材を介して接合されている。

[0025] <第2半導体基体の構成>

図4Aに示す第2半導体基体30の半導体層31は、例えば単結晶シリコンからなるp型の半導体基板で構成されている。半導体層31には、例えばp型の半導体領域からなるウエル領域32が設けられている。ウエル領域32は、半導体層31の第1の面側から深さ方向に厚さを有し、平面視で画素領域2A直下の半導体層31及び周辺領域2B直下の半導体層31に亘って設けられている。

[0026] 半導体層31の第1の面には、分離領域33で区画された複数の素子形成領域が設けられている。この複数の素子形成領域の各々の素子形成領域には、ロジック回路15（図1参照）を構成する電界効果トランジスタとして例えばMOSトランジスタ（Metal Oxide Semiconductor Field Effect Transi

stor) が構成されている。このMOSトランジスタは、平面視で画素領域2 A直下の半導体層3 1及び周辺領域2 B直下の半導体層3 1に亘って配置されている。図4 Aでは、複数のMOSトランジスタを代表して4つのMOSトランジスタTr 1 1, Tr 1 2, Tr 1 3, Tr 1 4を示している。この4つのMOSトランジスタTr 1 1~Tr 1 4は、図4 Aでは平面視で周辺領域2 Bに位置する半導体層3 1に配置されている。分離領域3 3としては、これに限定されないが、例えば半導体層3 1の第1の面から深さ方向に延伸する溝部を形成し、この溝部内に絶縁膜を選択的に埋め込むことによって構築されるSTI (Shallow Trench Isolation) 構造の分離領域が用いられている。

[0027] 第2半導体基体3 0の多層配線層3 5は、層間絶縁膜3 6を介して配線層が例えば4段に積層された4層配線構造になっている。半導体層3 1側から数えて第1層目から第3層目の配線層には、導電材料として例えば銅(Cu)又はCuを主成分とするCu合金からなる単層構造の配線3 7が設けられている。そして、半導体層3 1側から数えて最上層の配線層である第4層目の配線層には配線3 8 a及び電極パッド3 8 bが設けられている。この配線3 8 a及び電極パッド3 8 bは、導電材料として例えばアルミニウム(Al)又はAlを主成分とするAl合金からなるコア膜を厚さ方向の両側からバリアメタル膜で挟んだ複合膜(多層構造)で構成されている。バリアメタル膜は、コア膜における金属の拡散を防止する。

[0028] 配線3 7及び配線3 8 aは、平面視で画素領域2 A直下の多層配線層3 5及び周辺領域2 B直下の多層配線層3 5に亘って配置されている。電極パッド3 8 bは、平面視で周辺領域2 B直下の多層配線層3 5に配置されている。即ち、電極パッド3 8 bは、平面視で画素領域2 Aの外側に配置されている。この配線3 7、配線3 8 a及び電極パッド3 8 bを介してロジック回路1 5を構成するMOSトランジスタ(Tr 1 1, Tr 1 2, Tr 1 3, Tr 1 4)が駆動される。

[0029] 最上層の層間絶縁膜3 6上には、第1半導体基体2 0と第2半導体基体3

0とを貼り合わせる際に反りを軽減するための反り矯正膜39が設けられている。この反り矯正膜39は、平面視で画素領域2A及び周辺領域2Bに亘って設けられ、最上層の層間絶縁膜36の半導体層31側とは反対側の全体を覆っている。

[0030] なお、配線37は、上述の配線38aと同様に、Cu又Cu合金からなるコア膜を厚さ方向の両側からバリアメタル膜で挟んだ複合膜（多層構造）で構成してもよい。

[0031] <第1半導体基体の構成>

図4Aに示す第1半導体基体20の半導体層21は、例えば単結晶シリコンからなるp型の半導体基板で構成されている。半導体層21に設けられた複数の光電変換部24の各々の光電変換部24は、画素領域2Aにおいて、複数の画素3の各々の画素3に対応して行列状に配置されている。すなわち、画素領域2Aには、半導体層21に設けられた光電変換部24を含む画素3が行列状（二次元マトリクス状）に複数配置されている。

[0032] 複数の光電変換部24の各々の光電変換部24には、光電変換素子として例えばホトダイオード（PD：Photo Diode）素子が構成されている。各光電変換部24では、入射光の光量に応じた信号電荷が生成及び蓄積される。

各光電変換部24は、半導体層21に設けられた分離領域23によって区画されている。分離領域23としては、これに限定されないが、上述の分離領域33と同様にSTI構造の分離領域が用いられている。

[0033] 半導体層21の第1の面S1には、分離領域23で区画された複数の素子形成領域が設けられている。この複数の素子形成領域の各々の素子形成領域には、制御回路8を構成する電界効果トランジスタとして例えばMOSトランジスタが構成されている。このMOSトランジスタは、周辺領域2Bに配置されている。図4Aでは、制御回路8を構成する複数のMOSトランジスタを代表して2つのMOSトランジスタTR3、TR4を示している。

[0034] 第1半導体基体20の多層配線層25は、層間絶縁膜26を介して配線層が例えば4段に積層された4層配線構造になっている。半導体層21側から

数えて第1層目から第4層目の配線層には、導電材料として例えば銅（Cu）又はCuを主成分とするCu合金からなる単層構造の配線27が設けられている。配線27は、平面視で画素領域2A直下の多層配線層25及び周辺領域2B直下の多層配線層25に亘って配置されている。この配線27を介して制御回路8を構成するMOSトランジスタ（Tr3，T14）や画素トランジスタ（Tr1，Tr2）が駆動される。

[0035] なお、配線27も、上述の配線38aと同様に、Cu又Cu合金からなるコア膜を厚さ方向の両側からバリアメタル膜で挟んだ複合膜（多層構造）で構成してもよい。

[0036] 図4Aに示すように、第1半導体基体20は、半導体層21の第2の面S2側である光入射面側に、この光入射面側から順次積層された反射防止コーティング膜41、絶縁膜42、平坦化膜51、カラーフィルタ層52及びマイクロレンズ層53を更に備えている。また、第1半導体基体20は、絶縁膜42の凹部内に埋め込まれて絶縁膜42と平坦化膜51との間に配置された遮光膜44及び遮光膜45と、マイクロレンズ層53の半導体層21側とは反対側に配置され、かつ空気層と接する絶縁膜55とを更に備えている。

[0037] 反射防止コーティング膜41は、平面視で画素領域2A及び周辺領域2Bに亘って設けられ、半導体層21の第2の面S2側全体を覆っている。

[0038] 絶縁膜42は、平面視で画素領域2A及び周辺領域2Bに亘って設けられ、反射防止コーティング膜41の半導体層21側とは反対側の全体を覆っている。絶縁膜42としては、例えば光透過性を有する酸化シリコン（SiO₂）膜が用いられている。

[0039] 遮光膜44は、平面視で画素領域2Aに配置されている。遮光膜44は、所定の画素3の光が隣の画素3へ漏れ込まないように、平面視の平面パターンが複数の光電変換部24のそれぞれの受光面側を開口する格子状平面パターンになっている。

[0040] 図4A及び図4Bに示すように、遮光膜45は、平面視で周辺領域2Bに配置されている。すなわち、遮光膜45は、平面視で画素領域2Aの外側に

配置されている。遮光膜45は、図1に示すように、平面視の平面パターンが画素領域2Aを囲むようにして周辺領域2Bを覆う環状平面パターンになっている。また、遮光膜45は、図4A及び図4Bに示すように、半導体層21の光入射面側である第2の面S2側に配置されている。

[0041] 遮光膜45は、半導体チップ2の光入射面側から入射した光が第1半導体基体20の半導体層21や第2半導体基体30の半導体層31に差し込まれるのを防止している。平面視で周辺領域2Bに位置する半導体層21には、制御回路8を構成するMOSトランジスタが設けられている。また、平面視で周辺領域2Bに位置する半導体層31には、ロジック回路15を構成するMOSトランジスタが形成されている。半導体チップ2の光入射面側から入射した光が、平面視で周辺領域2Bに位置する半導体層21及び31に差し込まれると、平面視で周辺領域2Bに位置する半導体層21及び31に構成されたMOSトランジスタが誤動作する場合がある。したがって、遮光膜45は、半導体チップ2の光入射面側から入射した光が第1半導体基体20の半導体層21や第2半導体基体30の半導体層31に差し込まれるのを防止し、平面視で周辺領域2Bに位置する半導体層21、31に設けられたMOSトランジスタの誤動作を防止している。

また、平面視で画素領域2Aに位置する半導体層31に配置されたMOSトランジスタの誤動作も防止できる。

[0042] 遮光膜45は、これに限定されないが、例えば図4Bに示すように、絶縁膜42側からチタン(Ti)膜43a及びタングステン(W)膜43bを順次積層した複合膜で構成されている。Ti膜43a及びW膜43bの各々は遮光性を有する。Ti膜43aは、絶縁膜42に対するW膜43bの接着性を高める下地膜として機能する。また、Ti膜43aは、W膜43b中の金属原子が半導体層21に拡散するのを防止するバリア機能も有する。Ti膜43aは、厚さ t_1 が例えば0.05 μm の設計値で形成されている。W膜43bは、厚さ t_2 が例えば0.35 μm の設計値で形成されている。

[0043] 遮光膜45は、遮光膜44と同一工程で形成されている。即ち、遮光膜4

4も、遮光膜45と同様の複合膜で形成されている。

[0044] 図4Aに示すように、平坦化膜51は、平面視で画素領域2A及び周辺領域2Bに亘って設けられ、半導体層21の光入射面（第2の面S2）側が凹凸のない平坦面となるように絶縁膜42、遮光膜44及び45の半導体層21側とは反対側全体を覆っている。平坦化膜51としては、例えば酸化シリコン膜が用いられている。

[0045] 図4Aに示すように、カラーフィルタ層52は、主に画素領域2A上に設けられている。カラーフィルタ層52は、例えば、赤色（R）の第1カラーフィルタ部52aと、緑色（G）の第2カラーフィルタ部52bと、青色（B）の第3カラーフィルタ部52cとを含む。この第1～第3カラーフィルタ部52a～52cは、複数の画素3の各々の画素3、即ち、複数の光電変換部24の各々の光電変換部24に対応して行列状に配置されている。第1～第3カラーフィルタ部52a～52cの各々は、光電変換部24に受光させたい入射光の特定の波長を透過し、透過させた入射光を光電変換部24に入射させる構成になっている。

[0046] 図4Aに示すように、マイクロレンズ層53は、画素領域2A上に配置された複数のマイクロレンズ部53aと、周辺領域2B上に配置された平坦部53bとを有している。複数のマイクロレンズ53aの各々のマイクロレンズ53aは、画素領域2Aにおいて、複数の画素3の各々の画素3、即ち複数の光電変換部24の各々の光電変換部24に対応して行列状に配置されている。マイクロレンズ部53aは、照射光を集光し、集光した光を、カラーフィルタ層52を介して半導体層21の光電変換部24に効率よく入射させる。複数のマイクロレンズ部53aは、カラーフィルタ層52の光入射面側においてマイクロレンズアレイを構成している。平坦部53bは、画素領域2Aを囲むようにして周辺領域2Bに配置されている。マイクロレンズ層53は、例えばSTSR又はCSiL等の材料で形成されている。

[0047] 図4A及び図4Bに示すように、絶縁膜55は、平面視で画素領域2Aの外側の周辺領域2Bに画素領域2Aを囲むようにして設けられ、マイクロレ

ンズ層 53 の平坦部 53b を覆っている。すなわち、絶縁膜 55 は、詳細に図示していないが、遮光膜 45 と同様に、平面視の平面パターンが画素領域 2A を囲むようにして周辺領域 2B を覆う環状平面パターンになっている。そして、絶縁膜 55 は、平面視で遮光膜 45 と重畳している。

[0048] 絶縁膜 55 は、例えば低光反射率の酸化シリコン膜で形成されている。絶縁膜 55 は、厚さ t_{12} が例えば $0.215\ \mu\text{m}$ の設計値で形成されている。この絶縁膜 55 は、半導体チップ 2 の光入射面側において最上層に設けられ、半導体チップ 2 の外周囲の空気層と接する。

[0049] <電極パッドの構成>

図 4A に示すように、半導体チップ 2 は、第 1 半導体基体 20 及び第 2 半導体基体 30 を積層した積層構造になっている。そして、半導体チップ 2 は、第 1 半導体基体 20 の光入射面側から第 2 半導体基体 30 の電極パッド 38b に到達して電極パッド 38b の表面を露出するボンディング開口部 58 を更に備えている。ボンディング開口部 58 及び電極パッド 38b は、平面視で画素領域 2A の外側の周辺領域 2B に配置されている。

[0050] なお、電極パッド 38b には、固体撮像装置 1 を電子機器に組み込む際、ボンディング開口部 58 を通して、ボンディングワイヤが接続される。図 4A では電極パッド 38b にボンディングワイヤ 59 が接続された状態を示している。

[0051] また、図 4A に示すように、遮光膜 45 は、平面視で電極パッド 38b よりも画素領域 2A 側に配置されている。

[0052] <光反射抑制部の構成>

図 4A 及び図 4B に示すように、半導体チップ 2 は、平面視で画素領域 2A の外側に配置された凹凸形状の光反射抑制部として、周辺領域 2B に位置する遮光膜 45 に設けられた第 1 光反射抑制部 46 と、周辺領域 2B に位置する絶縁膜 55 に設けられた第 2 光反射抑制部 56 とを更に備えている。この第 1 光反射抑制部 46 は、遮光膜 45 の表面での光反射を抑制する。また、この第 2 光反射抑制部 56 は、空気層と接する絶縁膜 55 の表面での光反

射を抑制する。この第1光反射抑制部46及び第2光反射抑制部56は、半導体層21の光入射面側（第2の面S2側）に配置されている。

[0053] （第1光反射抑制部）

図5A及び図5Bに示すように、第1光反射抑制部46は、遮光膜45の半導体層21側とは反対側の表面に設けられた凸部47aと凹部47bとを含む構成になっている。凸部47aは、遮光膜45のW膜43bを選択的にエッチング加工することによって突起状に形成される。即ち、W膜43bは、平面層（支持層）43b₁と、この平面層43b₁から突出する凸部47aとを有する。

[0054] 図5Aに示すように、凸部47aは、平面視したときの平面パターンが格子状平面パターンになっている。この格子状平面パターンは、例えば、遮光膜45の表面の二次元平面において、X方向に延伸し、かつX方向と直交するY方向に所定の配列ピッチで配列された複数の凸部47aと、Y方向に延伸し、かつX方向に所定の配列ピッチで配列された複数の凸部47aとが同一平面内で交差する網目状パターンとして定義することができる。また、この格子状平面パターンは、凹部47bが凸部47aを介してX方向及びY方向のそれぞれの方向に繰り返し配置されたドット状パターンとして定義することもできる。

凹部47bは、平面視したときの平面形状が矩形状になっており、四方が凸部47aで囲まれている。この凹部47b内には、図5Bに示すように、平坦化膜51の一部が埋め込まれている。

[0055] 凸部47aの高さ t_3 は、W膜43bの厚さ t_2 （ $0.35\mu\text{m}$ ）に対して例えば $0.3\mu\text{m}$ の設計値に設定されている。この凸部47aの高さ t_3 は、凹部47bの深さ、又は凸部47aと凹部47bとの高低差（段差）として定義することもできる。また、図5Aに示す凸部47aのX方向の配列ピッチ P_{1x} 及びY方向の配列ピッチ P_{1y} は、共に設計値で例えば $0.3\mu\text{m}$ に設定されている。

なお、凸部47aの幅 W_1 は例えば設計値で $0.06\mu\text{m}$ に設定され、凹部

4 7 b の平面サイズは設計値で例えば $0.24 \mu\text{m} \times 0.24 \mu\text{m}$ に設定されている。また、W膜 4 3 b の平面層 4 3 b₁ の厚さ ($t_2 - t_3$) は、例えば設計値で $0.05 \mu\text{m}$ に設定されている。

[0056] (第2光反射抑制部)

図 9 A 及び図 9 B に示すように、第2光反射抑制部 5 6 は、絶縁膜 5 5 の空気層接触面側の表面に設けられた複数の凸部 5 7 a が絶縁膜 5 5 の表面の二次元平面内において互いに直交する X 方向及び Y 方向のそれぞれの方向に点在するドット状平面パターンになっている。このドット状平面パターンは、図 9 A に示すように、平面視で互いに隣り合う（隣接する）3 つの凸部 5 7 a が正三角形 E t の 3 つの頂点にそれぞれ位置する配置パターンで点在している。複数の凸部 5 7 a の各々の凸部 5 7 a は、絶縁膜 5 5 を選択的にエッチング加工することによって突起状に形成される。即ち、絶縁膜 5 5 は、平面層（支持層）5 5 a と、この平面層 5 5 a から上方に突出する凸部 5 7 a とを有する。

[0057] 図 9 A 及び図 9 B に示すように、複数の凸部 5 7 a の各々の凸部 5 7 a は、例えば円柱状で構成されている。各凸部 5 7 a の高さ h_{13} は、絶縁膜 5 5 の厚さ t_{12} ($0.215 \mu\text{m}$) に対して例えば設計値で $0.115 \mu\text{m}$ に設定されている。また、各凸部 5 7 a の直径 d_{11} は、例えば設計値で約 $0.221 \mu\text{m}$ に設定されている。また、互に隣り合う（隣接する）2 つの凸部 5 7 a の配列ピッチ P_{11} は、例えば設計値で $0.34 \mu\text{m}$ に設定されている。また、絶縁膜 5 5 の平面層 5 5 a の厚さ ($t_{12} - t_{13}$) は、例えば設計値で $0.1 \mu\text{m}$ に設定されている。

[0058] ≪光反射抑制部の反射抑制原理≫

次に、第1光反射抑制部 4 6 及び第2光反射抑制部 5 6 での反射抑制の原理的な考え方の一つを図 1 3 A から図 1 3 D を用いて説明する。

[0059] 図 1 3 A 及び図 1 3 B は、ワイヤグリッド (Wire Grid) 偏光素子を通った光の E 波を表している。図 1 3 A に示すワイヤグリッド偏光素子 6 5 A は、透明な 2 枚

のガラス基板の間に、X方向に延伸する複数の金属ワイヤ66aがY方向に所定の間隔をおいて平行に配置された構造になっている。これに対し、図13Bに示すワイヤグリッド偏光素子65Bは、透明な2枚のガラス基板の間に、Y方向に延伸する複数の金属ワイヤ66bがX方向に所定の間隔をおいて平行に配置された構造になっている。即ち、ワイヤグリッド偏光素子65Bの金属ワイヤ66bはワイヤグリッド偏光素子65Aの金属ワイヤ66aに対して直交する。そして、図13Bに示すE波も図13Aに示すE波に対して直交する。

[0060] 図13Cに示すように、このワイヤグリッド偏光素子65Aと65Bとを、各々の金属ワイヤ66a、66bが直交するようにZ方向に並べると、Z方向の入射光はほぼ通過しない。

[0061] そこで、図13Dに示すように、2つのワイヤグリッド偏光素子65A及び65Bをおよそ一つの合体構造体65にして、入射光を通らなくするようにしたのが本技術の第1光反射抑制部46及び第2光反射抑制部56である。

[0062] 第1光反射抑制部46では、光反射率の高いW膜43bの表面に、2つのワイヤグリッド偏光素子65A及び65Bの合体構造体65を施して反射光を消すように設計されている。この一例を図5A及び図5Bに示している。また、第2光反射抑制部56では、空気層と接する絶縁膜55に2つのワイヤグリッド偏光素子65A及び65Bの合体構造体65を施して反射光を消すように設計されている。この一例を図9A及び図9Bに示している。

[0063] ≪光反射抑制部の光反射抑制≫

次に、第1光反射抑制部46及び第2光反射抑制部56のそれぞれの光反射抑制について、従来の遮光膜及び絶縁膜（本技術の光反射抑制部を設けていない場合）と比較しながら説明する。

[0064] <第1光反射抑制部の光反射抑制>

図6は、図5A及び図5Bに示す格子状平面パターンの第1光反射抑制部46が設けられた遮光膜45の表面での光波長と光反射率との依存性を示す

反射特性図である。

一方、図 8 A は、従来の遮光膜 1 4 5 の断面構造を示す模式的断面図である。そして、図 8 B は、図 8 A の遮光膜 1 4 5 の表面での光波長と光反射率との依存性を示す反射特性図である。

[0065] 図 8 A に示す従来の遮光膜 1 4 5 は、図 5 A 及び図 5 B に示す本技術の遮光膜 4 5 と同様に、絶縁膜 4 2 側から T i 膜 1 4 3 a 及び W 膜 1 4 3 b を順次積層した複合膜で構成されている。そして、従来の遮光膜 1 4 5 は、本技術の遮光膜 4 5 とは異なり、W 膜 1 4 3 b の表面が平らになっている。従来の遮光膜 1 4 5 は、一般的に、T i 膜 1 4 3 a の厚さ t_1 が例えば $0.05 \mu\text{m}$ 、W 膜 1 4 3 b の厚さ t_2 が例えば $0.2 \mu\text{m}$ になっている。本技術の遮光膜 4 5 及び従来の遮光膜 1 4 5 の光反射率は同一条件で測定した。

[0066] 本技術の遮光膜 4 5 及び従来の遮光膜 1 4 5 は、図示していないが、何れも光透過率がほぼ 0 % であった。そして、図 8 B に示すように、従来の遮光膜 1 4 5 の表面での光反射率は概ね 5 0 % であった。これに対し、図 6 に示すように、本技術の遮光膜 4 5 の表面での光反射率は、従来の遮光膜 1 4 5 の表面での光反射率と比較して 1 / 2 0 程度に抑えられた。このことから分かるように、格子状平面パターンの第 1 光遮光抑制部 4 6 は、従来の遮光膜 1 4 5 と比較して遮光膜 4 5 での光反射を抑制することができる。

[0067] (凸部の配列ピッチに対する表面反射特性)

次に、図 5 A 及び図 5 B に示す格子状平面パターンの第 1 光反射抑制部 4 6 において、凸部 4 7 a の配列ピッチを変えた場合の表面反射特性について説明する。

図 7 A は、図 5 A 及び図 5 B に示す遮光膜 4 5 において、光波長と光反射率との依存性を凸部 4 7 a の配列ピッチ毎に示す反射特性図である。図 7 A では、凸部 4 7 a の X 方向の配列ピッチ P_{1x} 及び Y 方向の配列ピッチ P_{1y} が共に、 $1 \mu\text{m}$ 、 $0.8 \mu\text{m}$ 、 $0.5 \mu\text{m}$ 、 $0.3 \mu\text{m}$ 、 $0.2 \mu\text{m}$ 、 $0.1 \mu\text{m}$ 、 $0.01 \mu\text{m}$ の場合を示している。

[0068] ここで、この第 1 実施形態に係る固体撮像装置（半導体チップ 2）1 は、

デジタルビデオカメラ、デジタルスチルカメラ、アクションカメラ等の電子機器や、車載カメラ、携帯電話器、パーソナルコンピュータ（PC）、IoT（Internet of Things）機器などの電子機器に搭載される。したがって、遮光膜45で必要とする光反射率は、固体撮像装置1を搭載した電子機器でのアセンブリ状態や、電子機器に搭載された固体撮像装置1の使用状況によって変わる。このため、遮光膜45の光反射率のボーダラインを設定するのは、難しいが、次の（a）、（b）、（c）を考慮して、概ね25%とした。

（a）；従来の遮光膜145の光反射率（W膜143bの光反射率）が50%であり、50%が許容される状態では、本技術を適用する必要がないこと。

（b）；CMOSセンサでの画素領域内の光反射率は、一般的に直接反射率と回折反射の成分を合計して10%弱であり、どれだけ最良な状態であっても、ある程度の反射があること。

（c）；遮光膜54に微細な凹凸構造を施すには工程数がかかり、ある程度の効果がないと施す意味がないこと。

[0069] 図7Aに示すように、格子状平面パターンの第1光反射抑制部46では、凸部47aのX方向及びY方向の配列ピッチ（ P_{1x} 及び P_{1y} ）が $1\mu\text{m}$ で光反射率が概ね25%を超える。このため、凸部47aのX方向及びY方向の配列ピッチ（ P_{1x} 及び P_{1y} ）の最大値としては $1\mu\text{m}$ 以下が好ましい。一方、光反射率の最小値は、図7Aより分かるように、 $0.2\mu\text{m}$ 以下で飽和しており、これ以下では値が変わらず10%程度であることから、凸部47aのX方向及びY方向の配列ピッチ（ P_{1x} 及び P_{1y} ）の下限值は設定しないことが好ましい。

[0070] （凸部の高さに対する表面反射特性）

次に、図5A及び図5に示す格子状平面パターンの第1光反射抑制部46において、凸部47aの高さ h_3 を変えた場合の表面反射特性について説明する。

図 7 B は、図 5 A 及び図 5 B に示す遮光膜 4 5 の表面において、光波長と光反射率との依存性を凸部 4 3 a の高さ毎に示す反射特性図である。図 7 B では、凸部 4 7 a の高さ t_3 が、 $10\ \mu\text{m}$ 、 $0.5\ \mu\text{m}$ 、 $0.3\ \mu\text{m}$ 、 $0.1\ \mu\text{m}$ 、 $0.05\ \mu\text{m}$ 、 $0.04\ \mu\text{m}$ 、 $0.03\ \mu\text{m}$ の場合を示している。

図 7 B に示すように、遮光膜 4 5 での凸部 4 7 a の高さ h_3 が $0.03\ \mu\text{m}$ で光反射率が 25% を超える。上述と同様の理由より、遮光膜 4 5 の光反射率を 25% のレベルに抑えたいため、凸部 4 7 a の高さ h_3 の最小値としては $0.03\ \mu\text{m}$ 以上とすることが好ましい。一方、光反射率の最大値は、図 7 B より分かるように、 $0.5\ \mu\text{m}$ 以上で飽和しており、光反射率が 2% 程度であるので、凸部 4 7 a の高さ h_3 の上限値は設定しないことが好ましい。

[0071] <第 2 光反射抑制部の光反射抑制>

図 10 A は、図 9 A 及び図 9 B に示すドット状平面パターンの第 2 光反射抑制部 5 6 が設けられた絶縁膜 5 5 の表面での光波長と光反射率との依存性を示す反射特性図である。また、図 10 B は、図 9 A 及び図 9 B に示すドット状平面パターンの第 2 光反射抑制部 5 6 が設けられた絶縁膜 5 5 での光波長と光透過率との依存性を示す光透過特性図である。

一方、図 12 A は、従来の絶縁膜 1 5 5 での断面構造を示す模式的断面図である。また、図 12 B は、図 12 A の絶縁膜 1 5 5 での光波長と光反射率との依存性を示す反射特性図である。また、図 12 C は、図 12 A の絶縁膜 1 5 5 での光波長と光透過率との依存性を示す光透過特性図である。

図 12 A に示す従来の絶縁膜 1 5 5 は、本技術の絶縁膜 5 5 と同様に、酸化シリコン膜で構成されている。そして、従来の絶縁膜 1 5 5 は、本技術の絶縁膜 5 5 とは異なり、表面が平らになっており、厚さ t_2 が例えば $0.2\ \mu\text{m}$ に設定されている。本技術の絶縁膜 5 5 における光反射率及び光透過率と、従来の絶縁膜 1 5 5 における光反射率及び光透過率とは、同一条件で測定した。

[0072] 従来の絶縁膜 1 5 5 の光透過率は、図 12 C に示すように、概ね 96.5% であった。これに対し、本技術の絶縁膜 5 5 の光透過率は、図 10 B に示

すように、概ね100%であった。

一方、従来の絶縁膜155の光反射率は、図12Aに示すように、概ね3.5%程度であった。これに対し、本技術の絶縁膜55の表面での光反射率は、図10Aに示すように、概ね0.3%以内に抑えられていた。このことから分かるように、ドット状平面パターンの第2光反射抑制部56は、従来の絶縁膜145と比較して、空気層と接する絶縁膜55での光反射を抑制することができる。

[0073] (凸部の配列ピッチに対する表面反射特性)

次に、ドット状平面パターンの第2光反射抑制部56において、凸部57aの配列ピッチを変えた場合の表面反射特性について説明する。

[0074] 図11Aは、図9A及び図9Bに示す第2光反射抑制部56が設けられた絶縁膜55において、光波長と光反射率との依存性を凸部57aの配列ピッチ毎に示す反射特性図である。図11Aでは、凸部57aの配列ピッチ P_{11} が、 $10\mu\text{m}$ 、 $0.5\mu\text{m}$ 、 $0.3\mu\text{m}$ 、 $0.1\mu\text{m}$ 、 $0.05\mu\text{m}$ 、 $0.03\mu\text{m}$ 、 $0.02\mu\text{m}$ の場合を示している。

[0075] 図11Aより分かるように、ドット状平面パターンの第2光反射抑制部56では、凸部57aの配列ピッチが $0.02\mu\text{m}$ から $10\mu\text{m}$ という十分な広範囲で概ね3.5%以下の光反射率に抑えられている。このため、凸部57aの配列ピッチ P_{11} の上限値及び下限値は設定しないことが好ましい。

[0076] (凸部の高さに対する表面反射特性)

次に、ドット状平面パターンの第2光反射抑制部56で凸部57aの高さ t_{13} を変えた場合の表面反射特性について説明する。

[0077] 図11Bは、図9A及び図9Bに示す遮光膜54において、光波長と光反射率との依存性を凸部57aの高さ毎に示す反射特性図である。図11Bでは、凸部57aの高さ h_{13} が、 $0.39\mu\text{m}$ 、 $0.37\mu\text{m}$ 、 $0.35\mu\text{m}$ 、 $0.3\mu\text{m}$ 、 $0.25\mu\text{m}$ 、 $0.1\mu\text{m}$ 、 $0.01\mu\text{m}$ の場合を示している。

[0078] 図11Bより分かるように、ドット状平面パターンの第2光遮光抑制部5

6では、凸部57aの高さ h_3 が $0.35\mu\text{m}$ 以下で従来の絶縁膜155と比較して光透過率の改善効果が得られるが、凸部57aの高さ h_3 の上限値及び下限値は設定しないことが好ましい。

[0079] <フレアの発生及び抑制>

次に、固体撮像装置を搭載した電子機器でのフレアの発生及び抑制について説明する。

(通常の第1カメラモジュール)

図14Aは、通常の第1カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。図14Bは、図14Aの第1カメラモジュールに従来の固体撮像装置に換えて本技術の固体撮像装置を搭載した場合の入射光の反射状態を示す図である。なお、図中の符号16は、トランジスタ形成部である。

[0080] 図14Aに示すように、従来の固体撮像装置1Xを搭載した第1カメラモジュール70A₁は、従来の固体撮像装置1Xと、この固体撮像装置1Xの画素領域2A側にカバーガラス71を介して配置され、かつ撮像レンズ72a、72b、72c、72d及び72eを含む撮像レンズ構造体72とを備えている。そして、撮像レンズ構造体72、カバーガラス71及び固体撮像装置1Xは、支持体73に支持されている。

[0081] 従来の固体撮像装置1Xを搭載した第1カメラモジュール70A₁では、撮像レンズ構造体72（撮像レンズ72a～72e）及びカバーガラス71を介して、固体撮像装置1Xの画素領域2Aの外側の周辺領域に入射光74が入射すると、図14Aに示すように、入射光74は周辺領域に配置された遮光膜145で反射する。遮光膜145で反射した入射光74は、カバーガラス71や撮像レンズ構造体72などで再度反射してボンディングワイヤ59に当たる。ボンディングワイヤ59に当たった入射光74はボンディングワイヤ59で更に反射し、不要光として画素領域2Aに入射する可能性がある。不要光が画素領域2Aに入射すると、フレアが発生して画素劣化を引き起こし、カメラ特性を損なう。

[0082] これに対し、本技術の固体撮像装置 1 を搭載した第 1 カメラモジュール 70 A₂では、固体撮像装置 1 の周辺領域 2 B の遮光膜 4 5 に第 1 光反射抑制部 4 6 が設けられているため（図 4 A 及び図 4 B 参照）、撮像レンズ 7 2 a ~ 7 2 e 及びカバーガラス 7 1 を介して固体撮像装置 1 の画素領域 2 A の外側の周辺領域 2 B に入射した入射光 7 4 は、図 1 4 B に示すように、遮光膜 4 5 の第 1 光反射抑制部 4 6 により遮光膜 4 5 での反射が抑制される。このため、反射した入射光 7 4 が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。

[0083] また、本技術の固体撮像装置 1 では、周辺領域 2 B において、空気層と接する絶縁膜 5 5 に第 2 光反射抑制部 5 6 が設けられているため（図 4 及び図 4 B 参照）、撮像レンズ構造体（撮像レンズ 7 2 a ~ 7 2 e）7 2 及びカバーガラス 7 1 を介して、固体撮像装置 1 の画素領域 2 A の外側の周辺領域 2 B に入射した入射光 7 4 は、第 2 光反射抑制部 5 6 により絶縁膜 5 5 での反射が抑制される。これにより、絶縁膜 5 5 の表面で反射した入射光 7 4 が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。

[0084] （通常の第 2 カメラモジュール）

図 1 5 A は、通常の第 2 カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。図 1 5 B は、図 1 5 A の第 2 カメラモジュールに従来の固体撮像装置に換えて本技術の固体撮像装置を搭載した場合の入射光の反射状態を示す図である。図 1 5 A の第 2 カメラモジュール 70 B₁は、基本的に上述の第 1 カメラモジュール 70 A₁とほぼ同様の構成になっており、支持体 7 3 に突起部 7 3 a が設けられている点が異なっている。突起部 7 3 a は、カバーガラス 7 1 の撮像レンズ構造体 7 2 側においてカバーガラス 7 1 の周辺部から中央部に向かって突出し、カバーガラス 7 1 を支持している。

[0085] 従来の固体撮像装置 1 X を搭載した第 2 カメラモジュール 70 B₁では、撮像レンズ構造体 7 2 （撮像レンズ 7 2 a ~ 7 2 e）及びカバーガラス 7 1 を

介して、固体撮像装置 1 X の画素領域 2 A の外側の周辺領域に入射光 7 4 が入射すると、図 1 5 A に示すように、入射光 7 4 は周辺領域に配置された遮光膜 1 5 4 で反射する。遮光膜 1 5 4 で反射した入射光 7 4 は、撮像レンズ内構造部として、例えば支持体 7 3 の突起部 7 3 a に当たる。突起部 7 3 a に当たった入射光 7 4 は突起部 7 3 a で更に反射し、第 1 カメラモジュール 7 0 A₁ と同様に不要光として画素領域 2 A に入射する可能性がある。不要光が画素領域 2 A に入射すると、フレアが発生して画素劣化を引き起こし、カメラ特性を損なう。

[0086] これに対し、本技術の固体撮像装置 1 を搭載した第 1 カメラモジュール 7 0 B₂ では、固体撮像装置 1 の周辺領域 2 B の遮光膜 4 5 に光反射抑制部 4 6 が設けられているため（図 4 A 及び図 4 B 参照）、撮像レンズ構造体 7 2 及びカバーガラス 7 1 を介して固体撮像装置 1 の画素領域 2 A の外側の周辺領域 2 B に入射した入射光 7 4 は、図 1 5 B に示すように、遮光膜 4 5 の第 1 光反射抑制部 4 6 により遮光膜 4 5 での反射が抑制される。このため、本技術の固体撮像装置 1 を搭載した第 1 カメラモジュール 7 0 A₂ と同様に、反射した入射光 7 4 が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。

[0087] また、本技術の固体撮像装置 1 では、周辺領域 2 B において、空気層と接する絶縁膜 5 5 に第 2 光反射抑制部 5 6 が設けられているため（図 4 B 参照）、撮像レンズ構造体（7 2 a ～ 7 2 e）7 2 及びカバーガラス 7 1 を介して、固体撮像装置 1 の画素領域 2 A の外側の周辺領域 2 B に入射した入射光 7 4 は、第 2 光反射抑制部 5 6 により絶縁膜 5 5 での反射が抑制される。これにより、上述の第 1 カメラモジュール 7 0 A₁ と同様に、反射した入射光 7 4 が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。

[0088] （車載カメラモジュール）

図 1 6 A は、車載カメラモジュールに従来の固体撮像装置（半導体チップ）を搭載した場合の入射光の反射状態を示す図である。図 1 6 B は、図 1 6

Aの車載カメラモジュールに従来の固体撮像装置に換えて本技術の固体撮像装置を搭載した場合の入射光の反射状態を示す図である。なお、図中の符号16は、トランジスタ形成部である。

[0089] 図16Aに示すように、従来の固体撮像装置1Xを搭載した車載カメラモジュール70C₁は、従来の固体撮像装置1Xと、この固体撮像装置1Xの画素領域2A側にカバーガラス75を介して配置され、かつ撮像レンズ75a、75b、75c、75d及び75eを含む撮像レンズ構造体76とを備えている。車載カメラモジュール70C₁では、撮像レンズのFnoが明るくなっており、図16A及び図16Bに示す撮像レンズ構造体76では、Fno1.5の撮像レンズ(75a、75b、75c、75d、75e)を用いている。

[0090] 図16A及び図16Bにおいて、入射光77のうち、一点鎖線が主光線77a、二点鎖線が下光線77b、実線が上光線77cである。

[0091] 従来の固体撮像装置1Xを搭載した車載カメラモジュール70C₁では、撮像レンズ構造体76(撮像レンズ76a~76e)及びカバーガラス75を介して、固体撮像装置1Xの画素領域2Aの外側の周辺領域に入射光77が入射すると、図16Aに示すように、入射光77は周辺領域に配置された遮光膜145で反射する。撮像レンズ構造体76ではFnoが明るいいため、遮光膜145で反射した入射光77のうち、上光線77cが内側に反射する。内側に反射した上光線77cは更にカバーガラス75で反射し、不要光として画素領域2Aに入射する可能性がある。不要光が画素領域2Aに入射すると、フレアが発生して画素劣化を引き起こし、カメラ特性を損なう。

[0092] これに対し、本技術の固体撮像装置1を搭載した車載カメラモジュール70C₂では、固体撮像装置1の周辺領域2Bの遮光膜45に光反射抑制部46が設けられているため(図5A及び図5B参照)、撮像レンズ構造体(撮像レンズ76a~76e)76及びカバーガラス75を介して固体撮像装置1の画素領域2Aの外側の周辺領域2Bに入射した入射光77の主光線77a、下光線77b及び上光線77cは、図16Bに示すように、遮光膜45の

第1光反射抑制部46により遮光膜45での反射が抑制される。このため、反射した入射光77の上光線77cが不要光として画素領域2Aに入射することで発生するフレアを抑制することができる。

[0093] また、本技術の固体撮像装置1では、周辺領域2Bにおいて、空気層と接する絶縁膜55に第2光反射抑制部56が設けられているため（図4B参照）、撮像撮像レンズ構造体（撮像レンズ76a～76e）76及びカバーガラス75を介して、固体撮像装置1の画素領域2Aの外側の周辺領域2Bに入射した入射光77は、第2光反射抑制部56により絶縁膜55での反射が抑制される。これにより、反射した入射光77の上光線77cが不要光として画素領域2Aに入射することで発生するフレアを抑制することができる。

[0094] 《固体撮像装置の製造方法》

次に、この第1実施形態に係る固体撮像装置1の製造方法について、図17A及び図17B、並びに図18Aから図18Iを用いて説明する。

図17Aは、ウエハの平面構成を示す図である。図17Bは、図17AのB領域を拡大してチップ形成領域の構成を示す図である。

また、図18A～図18Iは、固体撮像装置1の製造方法を説明するための模式的断面図である。

ここで、図17A及び図17Bに示すように、固体撮像装置1は、半導体ウエハ60のチップ形成領域62に製作される。チップ形成領域62は、スクライブライン61で区画され、行列状に複数配置されている。図17Bでは、9個のチップ形成領域62を示している。そして、この複数のチップ形成領域62をスクライブライン61に沿って個々に個片化することにより、固体撮像装置1を搭載した半導体チップ2（図1参照）が形成される。チップ形成領域62の個片化は、以下に説明する製造工程が施された後に行われる。

なお、スクライブライン61は物理的に形成されているものではない。

[0095] まず、図18Aに示す第1半導体基体20及び図18Bに示す第2半導体基体30を形成する。

図18Aに示す第1半導体基体20の製造は、半導体層21の第1の面S1側に、分離領域23、光電変換部24、画素トランジスタ（Tr1, Tr2）、制御回路8を構成するMOSトランジスタ（Tr3, Tr4）などを形成する工程を有する。また、第1半導体基体20の製造は、半導体層21の第1の面S1上に、層間絶縁膜26と、この層間絶縁膜26を介して複数層に積層された配線27とを含む多層配線層25を形成する工程を有する。これらの工程を施すことによって第1半導体基体20は形成される。半導体層21としては、例えば単結晶シリコンからなる半導体基板を用いる。

[0096] この工程において、分離領域23、光電変換部24、画素トランジスタ（Tr1, Tr2）、制御回路8を構成するMOSトランジスタ（Tr3, Tr4）、及び多層配線層25などは、図17Bに示すチップ形成領域62毎に形成される。そして、各チップ形成領域62には、図1に示す画素領域2A及び周辺領域2Bが形成される。なお、この工程において、図1及び図17Bに示す遮光膜45は、まだ形成されていない。

[0097] 一方、図18Bに示す第2半導体基体30の製造は、半導体層31の第1の面側に、ウエル領域32、分離領域33、ロジック回路15を構成するMOSトランジスタ（Tr11～Tr14）などを形成する工程を有する。また、第2半導体基体30の製造は、半導体層31の第1の面上に、層間絶縁膜36と、この層間絶縁膜36を介して複数層に積層された配線37、配線38a及び電極パッド38bとを含む多層配線層35を形成する工程を有する。また、半導体基体30の製造は、多層配線層35の最上層の層間絶縁膜36上に反り矯正膜39を形成する工程を有する。これらの工程を施すことによって半導体基体30は構築される。半導体層31としては、例えば単結晶シリコンからなる半導体基板を用いる。

[0098] 次に、図18Cに示すように、第1半導体基体20と第2半導体基体30とを、各々の多層配線層25, 35が向かい合う状態で貼り合わせる。この貼り合わせは、接着材にて行う。この他に、プラズマ接合により貼り合わせてもよい。

この工程により、異なる2つの半導体層21, 31を含む半導体ウエハ60が形成される。

[0099] 次に、半導体層21の第2の面側を例えばCMP (Chemical Mechanical Polishing) 法などにより研削及び研磨して半導体層21の厚さを薄くし、その後、図示していないが、半導体層21の第2の面S2側に、暗電流を抑制するためのp型の半導体領域を形成する。研削及び研磨前の半導体層21の厚さは例えば600 μ m程度であるが、この半導体層21を例えば3~5 μ m程度の厚さまで薄くする。この半導体層21の第2の面S2が裏面照射型の固体撮像装置1では光入射面となる。

[0100] 次に、半導体層21の第2の面S2側に、反射防止コーティング膜41及び絶縁膜42を画素領域2A及び周辺領域2Bに亘って形成する(図18D参照)。反射防止コーティング膜41は、半導体層21の第2の面2S上の全面に例えばCVD法で成膜することによって形成される。絶縁膜42は、反射防止コーティング膜41上の全面に例えば酸化シリコン膜をCVD法で堆積することによって形成される。

[0101] 次に、図18Dに示すように、絶縁膜42の遮光膜形成領域に溝部42a及び42bを形成する。溝部42aは、平面視で画素領域2A内に形成される。溝部42aは、平面視での平面パターンが複数の光電変換部24のそれぞれの受光面側を開口する格子状平面パターンで形成される。溝部42bは、平面視で周辺領域2Bに形成される。溝部42bは、平面視での平面パターンが画素領域2Aを囲むようにして周辺領域2Bを覆う環状平面パターンで形成される。

[0102] 次に、図18Eに示すように、絶縁膜42の溝部42aに遮光膜44を選択的に埋め込むと共に、絶縁膜42の溝部42b内に遮光膜45を選択的に埋め込む。

遮光膜44及び遮光膜45は、絶縁膜42の溝部42a内及び溝部42b内を含む絶縁膜42上の全面にTi膜43a及びW膜43b(図5B参照)をスパッタ法で順次成膜し、その後、溝部42a内及び溝部42b内のW膜

4 3 b 及び T i 膜 4 3 a を除く絶縁膜 4 2 上の W 膜 4 3 b 及び T i 膜 4 3 a を例えば C M P 法で選択的に除去することによって形成される。T i 膜 4 3 a は、図 5 B を参照して説明すると、溝部 4 2 a 内及び溝部 4 2 b 内の各々の側面及び底面に沿って形成される膜厚、例えば $0.05 \mu\text{m}$ の厚さで形成される。W 膜 4 3 b は、溝部 4 2 a 内及び溝部 4 2 b 内を埋め込む膜厚、例えば $0.35 \mu\text{m}$ の厚さで形成される。

この工程により、平面視で画素領域 2 A に格子状平面パターンの遮光膜 4 4 が形成される。また、平面視で周辺領域 2 B に環状平面パターンの遮光膜 4 5 が形成される（図 1 及び図 1 7 B 参照）。

[0103] 次に、図 1 8 F に示すように、遮光膜 4 5 の表面に凹凸形状の第 1 光反射抑制部 4 6 を形成する。第 1 光反射抑制部 4 6 は、遮光膜 4 5 の W 膜 4 3 b の表面を選択的にエッチングすることによって形成される。この第 1 実施形態の第 1 光反射抑制部 4 6 は、図 5 A 及び図 5 B に示す格子状平面パターンで形成される。

なお、第 1 光反射抑制部 4 6 は、遮光膜 4 4 に形成してもよい。

[0104] 次に、遮光膜 4 4 上及び遮光膜 4 5 上を含む絶縁膜 4 2 上の全面に平坦化膜 5 1 を画素領域 2 A 及び周辺領域 2 B に亘って形成する（図 1 8 G 参照）。平坦化膜 5 1 は、絶縁膜 4 2 上に例えば酸化シリコン膜を C V D 法で成膜した後、この酸化シリコン膜の表面を C M P 法やエッチバック法で研削することによって形成される。

[0105] 次に、平面視で画素領域 2 A と重畳する平坦化膜 5 1 上に、赤色（R）の第 1 カラーフィルタ部 5 2 a、緑色（G）の第 2 カラーフィルタ部 5 2 b 及び青色（B）の第 3 カラーフィルタ部 5 2 c を含むカラーフィルタ層 5 2 を形成する（図 1 8 G 参照）。第 1 ～第 3 カラーフィルタ部 5 2 a ～5 2 c は、対応する色（赤色、緑色、青色）の分光特性を有する有機膜を成膜及びパターンニングすることによって形成される。この第 1 ～第 3 カラーフィルタ部 5 2 a ～5 2 c は、複数の画素 3 の各々の画素 3、即ち、複数の光電変換部 2 4 の各々の光電変換部 2 4 に対応して行列状に形成される。

[0106] 次に、図 1 8 G に示すように、カラーフィルタ層 5 2 上を含む平坦化膜 5 1 上の全面にマイクロレンズ層 5 3 を形成する。マイクロレンズ層 5 3 は、平面視で画素領域 2 A 内のカラーフィルタ層 5 2 上に配置された複数のマイクロレンズ部 5 3 a と、平面視で周辺領域 2 B 内の平坦化膜 5 1 上に配置された平坦部 5 3 b とを有する。複数のマイクロレンズ部 5 3 a は、例えば感光性レジスト膜を用いたエッチバック法で形成される。

[0107] 次に、平面視で周辺領域 2 B と重畳するマイクロレンズ層 5 3 の平坦部 5 3 b 上に、空気層と接する絶縁膜 5 5 を選択的に形成する（図 1 8 H 参照）。絶縁膜 5 5 は、例えば、複数のマイクロレンズ部 5 3 a 及び平坦部 5 3 b を含むマイクロレンズ層 5 3 上の全面に例えば酸化シリコン膜を C V D 法で成膜し、その後、この酸化シリコン膜をパターンニングすることによって形成される。

[0108] 次に、図 1 8 H に示すように、絶縁膜 5 5 の表面に凹凸形状の第 2 光反射抑制部 5 6 を形成する。第 2 光反射抑制部 5 6 は、絶縁膜 5 5 の表面を選択的にエッチングすることによって形成される。この第 1 実施形態の第 2 光反射抑制部 5 6 は、図 9 A 及び図 9 B に示すドット平面パターンで形成される。

[0109] 次に、図 1 8 I に示すように、電極パッド 3 8 b 上に、マイクロレンズ層 5 3 の平坦部 5 3 b 側から電極パッド 3 8 b に到達するボンディング開口部 5 8 を形成する。

この工程により、画素領域 2 A、周辺領域 2 B、半導体層 2 1、光電変換部 2 4、画素トランジスタ（T R 1， T R 2）、制御回路 8 を構成する M O S トランジスタ、多層配線層 2 5、反射防止コーティング膜 4 1、絶縁膜 4 2、遮光膜 4 4， 4 5、第 1 光反射抑制部 4 6、平坦化膜 5 1、カラーフィルタ層 5 2、マイクロレンズ層 5 3、絶縁膜 5 5、第 2 光反射抑制部 5 6、及びボンディング開口部 5 8 などを含む第 1 半導体基体 2 0 が形成される。

また、この工程により、第 1 半導体基体 2 0 及び第 2 半導体基体 3 0 を含む固体撮像装置 1 がほぼ完成する。

また、この工程により、図 1 7 A 及び図 1 7 B に示す半導体ウエハ 6 0 がほぼ完成する。半導体ウエハ 6 0 のチップ形成領域 6 2 には固体撮像装置 1 が形成されている。

[0110] この後、半導体ウエハ 6 0 の複数のチップ形成領域 6 2 をスクライブライン 6 1 に沿って個々に個片化することにより、固体撮像装置 1 を搭載した半導体チップ 2 が形成される。

[0111] 《第 1 実施形態の効果》

次に、この第 1 実施形態の主な効果を説明する。

この第 1 実施形態に係る固体撮像装置 1 は、上述したように、周辺領域 2 B の遮光膜 4 5 に凹凸形状の第 1 光反射抑制部 4 6 を備えている。したがって、この第 1 実施形態に係る固体撮像装置 1 によれば、遮光膜 4 5 の表面での光反射率を数%に抑制することができる。

また、この第 1 実施形態に係る固体撮像装置 1 によれば、遮光膜 4 5 の表面での光反射率を抑制することができるので、遮光膜 4 5 の表面で反射した入射光が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。

また、遮光膜 4 5 は、半導体チップ 2 の光入射面側から入射した入射光が第 1 半導体基体 2 0 の半導体層 2 1 や第 2 半導体基体 3 0 の半導体層 3 1 に差し込まれるのを防止し、平面視で周辺領域 2 B に位置する半導体層 2 1 及び 3 1 に設けられた MOS トランジスタの誤動作を防止している。遮光膜 4 5 としては、一般的に、この第 1 実施形態の様に、入射光を吸収して透過させない遮光性が高い W 膜 4 3 b (図 4 B 参照) が使用される。しかしながら、W 膜は遮光性が良いが一方で反射率が概ね 5 0 % である。したがって、この第 1 実施形態に係る固体撮像装置 1 によれば、W 膜 4 3 b の表層に第 1 光反射抑制部 4 6 を備えることにより、MOS トランジスタの誤動作を防止することができると共に、遮光膜 4 5 の表面で反射した入射光が不要光として画素領域 2 A に入射することで発生するフレアを抑制することができる。この結果、固体撮像装置 1 の信頼性向上を図ることができる。

[0112] この第1実施形態に係る固体撮像装置1は、上述したように、周辺領域2Bにおいて、空気層と接する絶縁膜55に凹凸形状の第2光反射抑制部56を備えている。したがって、この第1実施形態に係る固体撮像装置1によれば、空気層と接する絶縁膜55の表面での光反射率を従来の空気層と接する絶縁膜の表面での光反射率よりも抑制することができる。

また、この第1実施形態に係る固体撮像装置1によれば、空気層と接する絶縁膜55の表面での光反射率を抑制することができるので、絶縁膜55の表面で反射した入射光が不要光として画素領域2Aに入射することで発生するフレアを抑制することができる。

また、この第1実施形態の固体撮像装置1は、第1光反射抑制部46と第2光反射抑制部56の両方を備えている。したがって、この第1実施形態の固体撮像装置1によれば、第1光反射抑制部46及び第2光反射抑制部56の何れか一方を備えた場合と比較して、MOSトランジスタの誤動作を防止しつつ、フレアの発生をより抑制することができる。

[0113] また、この第1実施形態に係る固体撮像装置1の製造方法は、遮光膜45のW膜43bを加工して第1光反射抑制部46を形成し、空気層と接する絶縁膜55を加工して第2光反射抑制部56を形成しているので、第1光反射抑制部46及び第2光反射抑制部56を備えた固体撮像装置1を低コストで製造することができる。

[0114] [変形例]

次に、第1光反射抑制部及び第2光反射抑制部の変形例について説明する。

《第1光反射抑制部の変形例》

まず、最初に遮光膜45に設けられる凹凸形状の第1光反射抑制部の変形例について説明する。

＜第1変形例＞

図19Aは、第1変形例に係る第1光反射抑制部の要部模式的平面図である。

図19Bは、図19Aのa19-a19線に沿った断面構造を示す模式的断面構造である。

図19A及び図19Bに示すように、第1変形例に係る第1光反射抑制部46Aは、遮光膜45の半導体層21側とは反対側の表面に設けられた複数の凸部47a₁が遮光膜45の表面の二次元平面内において互いに直交するX方向及びY方向のそれぞれの方向に点在するドット状平面パターンになっている。このドット状平面パターンは、凸部47a₁が凹部47b₁を介してX方向及びY方向のそれぞれの方向に繰り返し配置されたチェッカーフラグ状平面パターンとして定義することもできる。

[0115] この第1変形例での遮光膜45は、上述の第1実施形態の遮光膜45と同様に、絶縁膜42側からTi膜43a及びW膜43bをこの順で積層した複合膜で構成されている。そして、第1実施形態と同様に、Ti膜43aの膜厚 t_1 は設計値で例えば $0.05\mu\text{m}$ 、W膜43bの膜厚 t_2 は設計値で例えば $0.35\mu\text{m}$ にそれぞれ設定されている。

[0116] 複数の凸部47a₁の各々の凸部47a₁は、例えば四角錐形状で構成されている。この複数の凸部47a₁の各々の凸部47a₁は、遮光膜45のW膜43bを選択的にエッチング加工することによって突起状に形成される。

[0117] 各凸部47a₁の高さ h_3 は、W膜43bの厚さ t_2 ($0.35\mu\text{m}$) に対して設計値で例えば $0.3\mu\text{m}$ に設定されている。各凸部47a₁のX方向の配列ピッチ P_{1x} 及びY方向の配列ピッチ P_{1y} は、共に設計値で例えば $0.44\mu\text{m}$ に設定されている。

[0118] 各凸部47a₁の底面サイズ及び各凹部47b₁の平面サイズは、例えば設計値で $0.22\mu\text{m} \times 0.22\mu\text{m}$ に設定されている。各凹部47b₁は、平面視で四方が4つの凸部47a₁で囲まれている。この凹部47b₁内には、平坦化膜51の一部が埋め込まれている。

[0119] なお、W膜43bは、平面層（支持層）43b₁と、この平面層43b₁から突出する凸部47a₁とを有する。W膜43bの平面層43b₁の厚さ ($t_2 - t_3$) は、例えば設計値で $0.05\mu\text{m}$ に設定されている。

[0120] 図19Cは、図19a及び図19bに示すドット状平面パターンの第1光反射抑制部46Aが設けられた遮光膜45の表面での光波長と光反射率との依存性を示す反射特性図である。この第1変形例の遮光膜45の表面での光反射率は、上述の第1実施形態の遮光膜45の表面での光反射率と同一条件で測定した。

[0121] 図19Cに示すように、第1光反射抑制部46Aが設けられた遮光膜45の表面での反射率は、概ね8%程度に抑えられている。そして、第1光反射抑制部46Aが設けられた遮光膜45の透過率は、図示していないが、ほぼ0%である。

[0122] したがって、この第1変形例の第1光反射抑制部46Aにおいても、上述の第1実施形態と同様の効果が得られる。

[0123] <第2変形例>

図20Aは、第2変形例に係る第1光反射抑制部の要部模式的平面図である。図20Bは、図20Aのa20-a20線に沿った断面構造を示す模式的断面構造である。

[0124] 図20A及び図20Bに示すように、第2変形例に係る第1光反射抑制部46Bは、図9A及び図9Bに示す上述の第1実施形態に係る第2光反射抑制部57と同様に、遮光膜45の半導体層21側とは反対側の表面に設けられた複数の凸部47a₂が遮光膜45の表面の二次元平面内において互いに直交するX方向及びY方向のそれぞれの方向に点在するドット状平面パターンになっている。このドット状平面パターンは、図20Aに示すように、平面視で隣り合う3つの凸部47a₂が正三角形E_tの3つの頂点にそれぞれ位置する配置パターンで点在している。複数の凸部47a₂の各々の凸部47a₂は、遮光膜45のW膜43bを選択的にエッチング加工することによって突起状に形成される。

[0125] 図20A及び図20Bに示すように、複数の凸部47a₂の各々の凸部47a₂は、例えば円柱形状で構成されている。各凸部47a₂の高さh₃は、W膜43bの厚さt₂ (0.35 μm) に対して設計値で例えば0.3 μmに設定

されている。互いに隣り合う（隣接する）2つの凸部47a₂の配列ピッチP₁は、例えば0.35μmに設定されている。また、各凸部47a₂の直径d₁は、例えば設計値で約0.175μmに設定されている。この互いに隣り合う2つの凸部47b₂の間には、平坦化膜51の一部が埋め込まれている。

[0126] なお、W膜43bは、平面層43b₁と、この平面層43b₁から突出する凸部47a₂とを有する。W膜43bの平面層43b₁の厚さ（t₂−t₃）は、例えば設計値で0.05μmに設定されている。

[0127] 図20Cは、図20A及び図20Bに示すドット状平面パターンの第1光反射抑制部46Bが設けられた遮光膜45の表面での光波長と光反射率との依存性を示す反射特性図である。この第2変形例の遮光膜45の表面での光反射率は、上述の第1実施形態の遮光膜45の表面での光反射率と同一条件で測定した。

[0128] 図20Cに示すように、第1光反射抑制部46Bが設けられた遮光膜45の表面での光反射率は、概ね2%以内に抑えられている。そして、第1光反射抑制部46Bが設けられた遮光膜45の透過率は、図示していないが、ほぼ0%である。

したがって、この第2変形例の第1光反射抑制部46Bにおいても、上述の第1実施形態と同様の効果が得られる。

[0129] <第2光反射抑制部の変形例>

次に、絶縁膜55に設けられる凹凸形状の第2光反射抑制部の変形例について説明する。

<第3変形例>

図21Aは、第3変形例に係る第2光反射抑制部の要部模式的平面図である。

図21Bは、図21Aのa21−a21線に沿った断面構造を示す模式的断面構造である。

[0130] 図21A及び図21Bに示すように、第2光反射抑制部56Aは、絶縁膜55の空気層接触面側の表面に設けられた複数の凸部57a₁が絶縁膜55の

表面の二次元平面内において互いに直交するX方向及びY方向のそれぞれの方向に点在するドット状平面パターンになっている。このドット状平面パターンは、図21Aに示すように、平面視で互いに隣り合う3つの凸部57a₁が正三角形E_tの3つの頂点にそれぞれ位置する配置パターンで点在している。複数の凸部57a₁の各々の凸部57a₁は、絶縁膜55を選択的にエッチング加工することによって突起状に形成される。絶縁膜55の厚さt₁₂は、上述の第1実施形態の絶縁膜55とは異なり、例えば設計値で0.32μmに設定されている。

[0131] 図21A及び図21Bに示すように、複数の凸部57a₁の各々の凸部57a₁は、上述の第1実施形態の凸部57aとは異なり、例えば円錐形状で構成されている。各凸部57a₁の高さh₁₃は、絶縁膜55の厚さt₁₂(0.32μm)に対して例えば設計値で0.22μmに設定されている。また、各凸部57a₁の底面の直径d₁₁は、例えば設計値で約0.34μmに設定されている。また、互に隣り合う2つの凸部57a₁の配列ピッチP₁₁は、例えば設計値で0.34μmに設定されている。絶縁膜55は、平面層55aと、この平面層55aから突出する凸部57a₁とを有する。

すなわち、第2光反射抑制部56Aは、絶縁膜55の厚さが0.1μmの平面層55a(支持層)上に、底面の直径d₁₁が0.34μm、高さが0.22μmの円錐形状の凸部57a₁を0.34μmの配列ピッチP₁₁で繰り返し配置したドット状平面パターンになっている。

[0132] なお、絶縁膜55は、平面層55aと、この平面層55aから上方に突出する凸部57a₁とを有する。そして、絶縁膜55の平面層55aの厚さ(t₁₂ - t₁₃)は、例えば設計値で0.1μmに設定されている。

[0133] この第3変形例の第2光反射抑制部56Aが設けられた絶縁膜55の光透過率は、概ね100%である。これにより、空気層と接する絶縁膜55の表面での光反射率をほぼ0%に抑えられる。したがって、この第3変形例の第2光反射抑制部56Bにおいても、上述の第1実施形態と同様の効果が得られる。

[0134] <第4変形例>

図22Aは、第4変形例に係る第2光反射抑制部の要部模式的平面図である。

図22Bは、図22Aのa22-a22線に沿った断面構造を示す模式的断面構造である。

[0135] 図22A及び図22Bに示すように、第2光反射抑制部56Bは、基本的に上述の第3変形例の第2光反射抑制部56Aとほぼ同様のドット状平面パターンになっており、第2光反射抑制部56Aと異なる点は凸部57a₂が円錐台形状になっている。絶縁膜55の厚さ t_{12} は、設計値で例えば0.27 μm に設定されている。

[0136] 凸部57a₂は、高さ h_{13} が設計値で例えば0.17 μm 、底面の直径 d_{11} が設計値で例えば0.34 μm 、上面の直径 d_{12} が設計値で例えば0.12 μm にそれぞれ設定されている。そして、隣り合う2つの凸部57a₂の配列ピッチ P_{11} は、設計値で例えば0.34 μm に設定されている。

[0137] 凸部57a₂は、絶縁膜55を選択的にエッチング加工することによって突起状に形成される。絶縁膜55は、平面層55aと、この平面層55aから上方に突出する凸部57a₂とを有する。そして、絶縁膜55の平面層55aの厚さ($t_{12}-t_{13}$)は、例えば設計値で0.1 μm に設定されている。

[0138] この第4変形例の第2光反射抑制部56Bが設けられた絶縁膜55の光透過率は、概ね100%である。これにより、空気層と接する絶縁膜55の表面での光反射率をほぼ0%に抑えられる。したがって、この第4変形例の第2光反射抑制部56Bにおいても、上述の第1実施形態と同様の効果が得られる。

[0139] <第5変形例>

図23Aは、第5変形例に係る第2光反射抑制部の要部模式的平面図である。

図23Bは、図23Aのa23-a23線に沿った断面構造を示す模式的断面構造である。

[0140] 図23A及び図23Bに示すように、第2光反射抑制部56Cは、基本的に上述の第3変形例の第2光反射抑制部56Bとほぼ同様のドット状平面パターンになっており、第2光反射抑制部56Bと異なる点は凸部57a₃が八角錐形状になっている。絶縁膜55の厚さ t_{12} は、設計値で例えば $0.32\mu\text{m}$ に設定されている。

[0141] 凸部57a₃は、高さ h_{13} が設計値で例えば $0.22\mu\text{m}$ 、底面の直径 d_{11} が設計値で例えば $0.221\mu\text{m}$ にそれぞれ設定されている。そして、隣り合う2つの凸部57a₃の配列ピッチ P_{11} は、設計値で例えば $0.34\mu\text{m}$ に設定されている。絶縁膜55は、平面層55aと、この平面層55aから突出する凸部57a₃とを有する。

すなわち、第2光反射抑制部56Cは、絶縁膜55の厚さが $0.1\mu\text{m}$ の平面層55a（支持層）上に、底面の直径 d_{11} が $0.221\mu\text{m}$ 、高さが $0.22\mu\text{m}$ の八角錐形状の凸部57a₃を $0.34\mu\text{m}$ の配列ピッチ P_{11} で繰り返し配置したドット状平面パターンになっている。

[0142] 凸部57a₃は、絶縁膜55を選択的にエッチング加工することによって突起状に形成される。絶縁膜55は、平面層55aと、この平面層55aから上方に突出する凸部57a₃とを有する。そして、絶縁膜55の平面層55aの厚さ（ $t_{12} - t_{13}$ ）は、例えば設計値で $0.1\mu\text{m}$ に設定されている。

[0143] この第5変形例の第2光反射抑制部56Cが設けられた絶縁膜55の光透過率は、概ね100%である。これにより、空気層と接する絶縁膜55の表面での光反射率をほぼ0%に抑えられる。したがって、この第5変形例の第2光反射抑制部56Cにおいても、上述の第1実施形態と同様の効果が得られる。

[0144] <第6変形例>

図24Aは、第6変形例に係る第2光反射抑制部の要部模式的平面図である。

図24Bは、図24Aのa24-a24線に沿った断面構造を示す模式的断面構造である。

- [0145] 図24A及び図24Bに示すように、第6変形例の第2光反射抑制部56Dは、基本的に上述の第5変形例の第2光反射抑制部56Cとほぼ同様のドット状平面パターンになっており、第2光反射抑制部56Cと異なる点は凸部57a₄が八角錐台形状になっている。絶縁膜55の厚さ t_{12} は、設計値で例えば $0.27\mu\text{m}$ に設定されている。
- [0146] 凸部57a₄は、高さ h_{13} が設計値で例えば $0.17\mu\text{m}$ 、底面の直径 d_{11} が設計値で例えば $0.34\mu\text{m}$ 、上面の直径 d_{12} が設計値で例えば $0.12\mu\text{m}$ にそれぞれ設定されている。そして、互に隣り合う2つの凸部57a₄の配列ピッチ P_{11} は、設計値で例えば $0.34\mu\text{m}$ に設定されている。
- [0147] 凸部57a₄は、絶縁膜55を選択的にエッチング加工することによって突起状に形成される。絶縁膜55は、平面層55aと、この平面層55aから上方に突出する凸部57a₄とを有する。そして、絶縁膜55の平面層55aの厚さ($t_{12}-t_{13}$)は、例えば設計値で $0.1\mu\text{m}$ に設定されている。
- [0148] この第6変形例の第2光反射抑制部56Dが設けられた絶縁膜55の光透過率は、概ね100%である。これにより、空気層と接する絶縁膜55の表面での光反射率をほぼ0%に抑えられる。したがって、この第6変形例の第2光反射抑制部56Bにおいても、上述の第1実施形態と同様の効果が得られる。
- [0149] <第1及び第2光反射抑制部の組み合わせ>
- 上述の第1実施形態では、図5A及び図5Bに示す格子状平面パターンの第1光反射抑制部46と、図9A及び図9Bに示すドット状平面パターンの第2光反射抑制部56とを組み合わせた場合で説明した。しかしながら、本技術は、第1実施形態の組み合わせに限定されない。すなわち、上述の第1実施形態及び上述の第1～第2変形例の第1光反射抑制部46、46A、46Bの何れかと、上述の第1実施形態及び上述の第3～第6変形例の第2光反射抑制部56、56A、56B、56C、56Dの何れかとを組み合わせることができる。
- [0150] なお、上述の第1実施形態及び変形例では、遮光膜に設けられた第1光反

射抑制部と、空気層と接する絶縁膜に設けられた第2光反射抑制部とを両方備えた場合について説明した。しかしながら、本技術は、第1光反射抑制部及び第2光反射抑制部の両方を備えた場合に限定されるものではない。本技術は、第1光反射抑制部及び第2光反射抑制部のうちの少なくとも何れか一方を備えていればよい。

[0151] また、上述の第1実施形態及び変形例では、空気層と接する絶縁膜として、マイクロレンズ層53上の絶縁膜55に第2光反射抑制部56を設けた場合について説明した。しかしながら、第2光反射抑制部の適用は、絶縁膜55に限定されない。例えば、マイクロレンズ層の平坦部が最上層で空気層と接する場合、このマイクロレンズ層の平坦部に第2光反射抑制部を設けてもよい。

[0152] また、上述の第1実施形態及び変形例では、第1光反射抑制部を設ける遮光膜として、W膜を含む遮光膜45について説明したが、本技術は、このW膜を含む遮光膜に限定されない。遮光膜としては、例えば、アルミニウム（Al）膜、Al合金膜、銅（Cu）膜、Cu合金膜などの単層膜、若しくはこれらの複合膜を用いることができる。

[0153] また、上述の第1実施形態及び変形例では、第2光反射抑制部を設ける絶縁膜として、酸化シリコン膜を例示したが、本技術は、この酸化シリコン膜に限定されない。第2光反射抑制部が設けられる絶縁膜としては、窒化シリコン膜、酸化アルミニウム（ Al_2O_3 ）膜、樹脂膜などの他の絶縁膜を用いることができる。

[0154] また、上述の第1実施形態及び変形例では、第1半導体基体20に画素領域2A及び制御回路8を搭載した場合について説明したが、本技術は、第2半導体基体30にロジック回路15と共に制御回路8を搭載した場合にも適用することができる。

[0155] [第2実施形態]

《電子機器への応用例》

本技術（本開示に係る技術）は、例えば、デジタルスチルカメラ、デジタ

ルビデオカメラ等の撮像装置、撮像機能を備えた携帯電話機、又は、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0156] 図25は、本技術の第2実施形態に係る電子機器（例えば、カメラ）の概略構成を示す図である。

[0157] 図25に示すように、電子機器100は、固体撮像装置101と、光学レンズ102と、シャッタ装置103と、駆動回路104と、信号処理回路105とを備えている。この電子機器100では、固体撮像装置101として本技術の第1実施形態に係る固体撮像装置1や変形例に係る固体撮像装置1を用いている。

[0158] 光学レンズ102は、被写体からの像光（入射光106）を固体撮像装置101の撮像面上に結像させる。これにより、固体撮像装置101内に一定期間にわたって信号電荷が蓄積される。シャッタ装置103は、固体撮像装置101への光照射期間及び遮光期間を制御する。駆動回路104は、固体撮像装置101の転送動作及びシャッタ装置103のシャッタ動作を制御する駆動信号を供給する。駆動回路104から供給される駆動信号（タイミング信号）により、固体撮像装置101の信号転送を行なう。信号処理回路105は、固体撮像装置101から出力される信号（画素信号）に各種信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記憶され、或いはモニタに出力される。

[0159] このような構成により、第2実施形態の電子機器100では、固体撮像装置101において光反射抑制部により、遮光膜や、空気層と接する絶縁膜での光反射が抑制させているため、フレを抑制することができ、画質の向上を図ることができる。

[0160] なお、固体撮像装置1を適用できる電子機器100としては、カメラに限られるものではなく、他の電子機器にも適用することができる。例えば、携帯電話機やタブレット端末等のモバイル機器向けカメラモジュール等の撮像装置に適用してもよい。

[0161] なお、本技術は、以下のような構成としてもよい。

- (1) 複数の光電変換部が配置された画素領域と、
前記画素領域の外側に配置された凹凸形状の光反射抑制部と、
を備えている固体撮像装置。
- (2) 前記画素領域の外側に配置された遮光膜を更に備え、
前記光反射抑制部は、前記遮光膜に設けられている、上記(1)に記載の
固体撮像装置。
- (3) 前記画素領域の外側に配置され、かつ空気層と接する絶縁膜を更に備え、
前記光反射抑制部は、前記絶縁膜に設けられている、上記(1)に記載の
固体撮像装置。
- (4) 前記画素領域の外側に配置された遮光膜と、前記画素領域の外側に配置され、かつ空気層と接する絶縁膜とを更に備え、
前記光反射抑制部は、前記遮光膜及び前記絶縁膜の各々に設けられている、
上記(1)に記載の固体撮像装置。
- (5) 前記遮光膜に設けられた前記光反射抑制部は、凸部の配列ピッチが $1\mu\text{m}$ 以下である、上記(2)又は(4)に記載の固体撮像装置。
- (6) 前記遮光膜に設けられた前記光反射抑制部は、凸部の高さが $0.03\mu\text{m}$ 以上である、上記(2)又は(4)に記載の固体撮像装置。
- (7) 前記画素領域の外側に配置された電極パッドを更に備え、
前記光反射抑制部は、前記電極パッドよりも前記画素領域側に配置されている、
上記(1)から(7)の何れかに記載の固体撮像装置。
- (8) 前記複数の光電変換部が設けられた半導体層を更に備え、
前記光反射抑制部は、前記半導体層の光入射面側に配置されている、上記
(1)から(6)の何れかに記載の固体撮像装置。
- (9) 複数の光電変換部が配置された画素領域、前記画素領域の外側に配置され、かつ凹凸が繰り返し形成された光反射抑制部を有する固体撮像装置と、
被写体からの像光を前記固体撮像装置の撮像面上に結像させる光学レンズ

と、

前記固体撮像装置から出力される信号に信号処理を行う信号処理回路と、
を備えている電子機器。

[0162] 本技術の範囲は、図示され記載された例示的な実施形態や変形例に限定されるものではなく、本技術が目的とするものと均等な効果をもたらす全ての実施形態をも含む。さらに、本技術の範囲は、請求項により画される発明の特徴の組み合わせに限定されるものではなく、全ての開示されたそれぞれの特徴のうち特定の特徴のあらゆる所望する組み合わせによって画されうる。

符号の説明

[0163] 1 …固体撮像装置
2 …半導体チップ
2 A …画素領域
2 B …周辺領域
3 …画素
4 …垂直駆動回路
5 …カラム信号処理回路
6 …水平駆動回路
7 …出力回路
8 …制御回路
1 0 …画素駆動配線
1 1 …垂直信号線
1 2 …水平信号線
1 3 …電極パッド
1 5 …ロジック回路
2 0 …第1半導体基体
2 1 …半導体層
2 3 …分離領域
2 4 …光電変換部

- 2 5 …多層配線層
- 2 6 …層間絶縁膜
- 2 7 …配線
- 3 0 …第2半導体基体
- 3 1 …半導体層
- 3 2 …ウエル領域
- 3 3 …分離領域
- 3 5 …多層配線層
- 3 6 …層間絶縁膜
- 3 7 …配線
- 3 8 a …配線
- 3 8 b …電極パッド
- 3 9 …反り矯正膜
- 4 1 …反射防止コーティング膜
- 4 2 …絶縁膜
- 4 3 a …Ti（チタン）膜
- 4 3 b …W（タングステン）膜
- 4 4, 4 5 …遮光膜
- 4 6, 4 6 A, 4 6 B …第1光反射抑制部
- 4 7 a …凸部
- 4 7 b …凹部
- 5 1 …平坦化膜
- 5 2 …カラーフィルタ層
- 5 3 …マイクロレンズ層
- 5 5 …絶縁膜
- 5 6, 5 6 A, 5 6 B, 5 6 C, 5 6 D …第2光反射抑制部
- 5 7 a …凸部
- 5 8 …ボンディング開口部

5 9 …ボンディングワイヤ

6 0 …半導体ウエハ

6 1 …スクライブライン

6 2 …チップ形成領域

6 5 …合体構造体

6 5 A, 6 5 B …ワイヤグリッド偏光素子

6 5 a, 6 5 b …金属ワイヤ

7 0 A₁, 7 0 A₂ …第1カメラモジュール

7 0 B₁, 7 0 B₂ …第2カメラモジュール

7 0 C₁, 7 0 C₂ …車載カメラモジュール

7 1 …カバーガラス

7 2 …撮像レンズ構造体

7 2 a, 7 2 b, 7 2 c, 7 2 d, 7 2 e …撮像レンズ

7 3 …支持体

7 3 a …突起部

7 4 …入射光

7 5 …カバーガラス

7 6 …撮像レンズ構造体

7 6 a, 7 6 b, 7 6 c, 7 6 d, 7 6 e …撮像レンズ

7 7 …入射光

7 7 a …主光線

7 7 b …下光線

7 7 c …上光線

請求の範囲

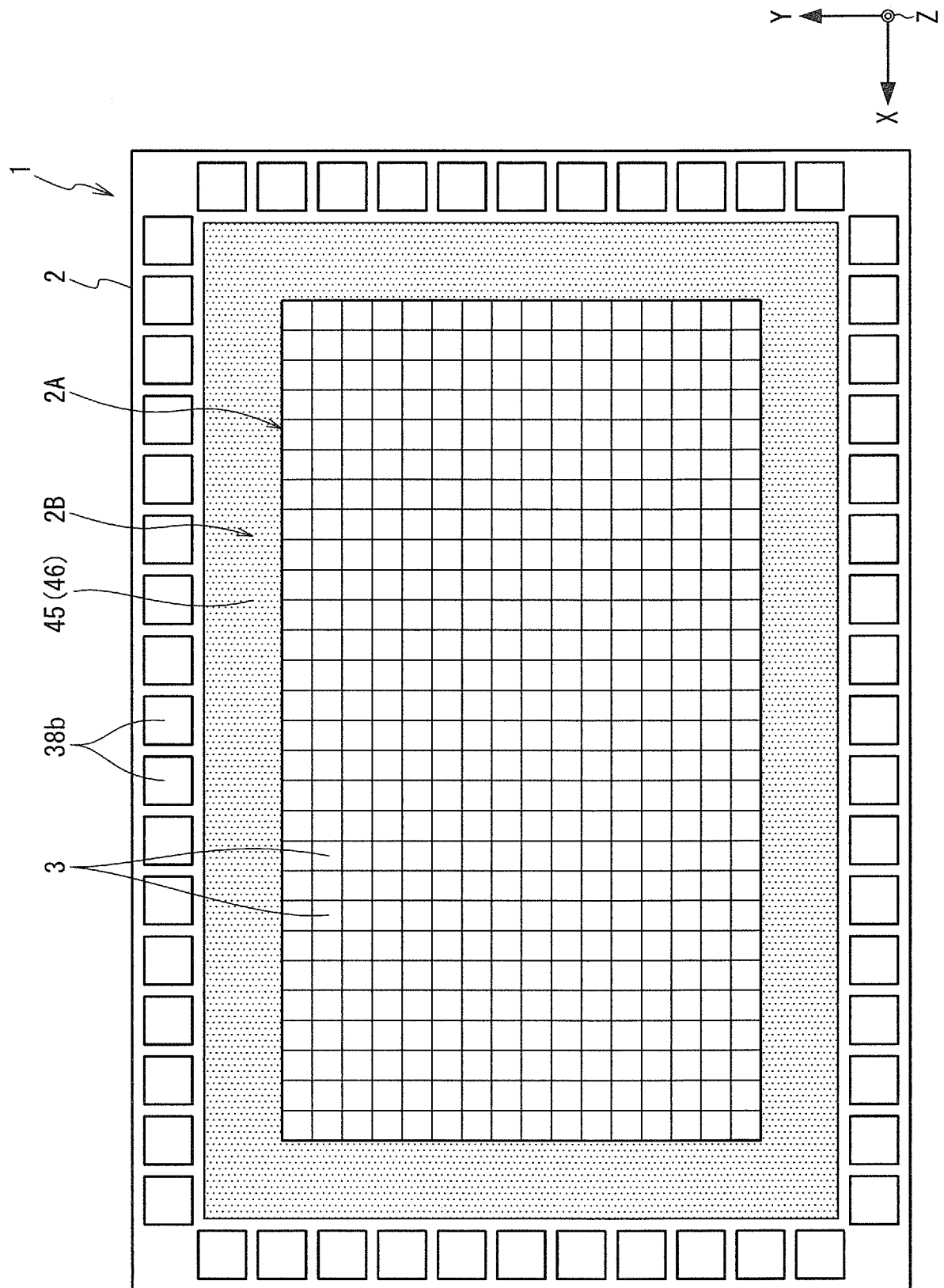
- [請求項1] 複数の光電変換部が配置された画素領域と、
前記画素領域の外側に配置された凹凸形状の光反射抑制部と、
を備えている固体撮像装置。
- [請求項2] 前記画素領域の外側に配置された遮光膜を更に備え、
前記光反射抑制部は、前記遮光膜に設けられている、請求項1に記載の固体撮像装置。
- [請求項3] 前記画素領域の外側に配置され、かつ空気層と接する絶縁膜を更に備え、
前記光反射抑制部は、前記絶縁膜に設けられている、請求項1に記載の固体撮像装置。
- [請求項4] 前記画素領域の外側に配置された遮光膜と、前記画素領域の外側に配置され、かつ空気層と接する絶縁膜とを更に備え、
前記光反射抑制部は、前記遮光膜及び前記絶縁膜の各々に設けられている、請求項1に記載の固体撮像装置。
- [請求項5] 前記遮光膜に設けられた前記光反射抑制部は、凸部の配列ピッチが $1\ \mu\text{m}$ 以下である、請求項2又は4に記載の固体撮像装置。
- [請求項6] 前記遮光膜に設けられた前記光反射抑制部は、凸部の高さが $0.03\ \mu\text{m}$ 以上である、請求項2又は4に記載の固体撮像装置。
- [請求項7] 前記画素領域の外側に配置された電極パッドを更に備え、
前記光反射抑制部は、前記電極パッドよりも前記画素領域側に配置されている、請求項1に記載の固体撮像装置。
- [請求項8] 前記複数の光電変換部が設けられた半導体層を更に備え、
前記光反射抑制部は、前記半導体層の光入射面側に配置されている、請求項1に記載の固体撮像装置。
- [請求項9] 複数の光電変換部が配置された画素領域、前記画素領域の外側に配置され、かつ凹凸が繰り返し形成された光反射抑制部を有する固体撮像装置と、

被写体からの像光を前記固体撮像装置の撮像面上に結像させる光学レンズと、

前記固体撮像装置から出力される信号に信号処理を行う信号処理回路と、

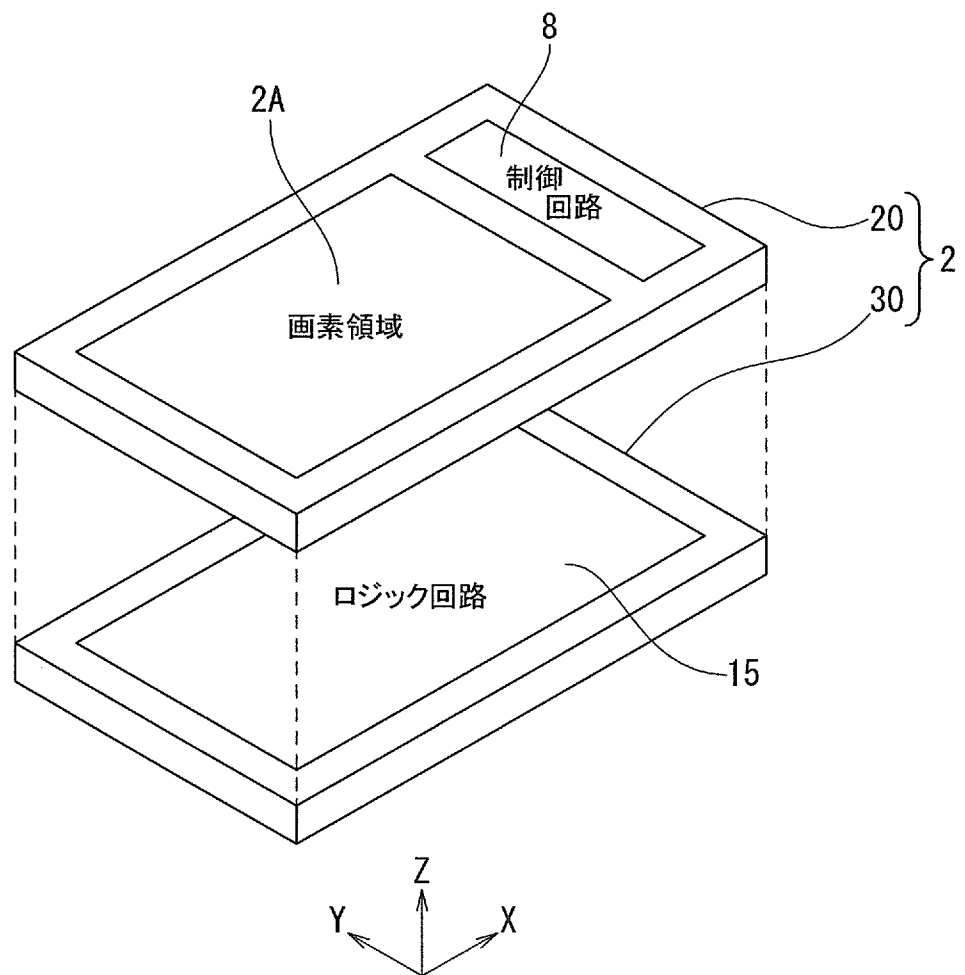
を備えている電子機器。

[図1]

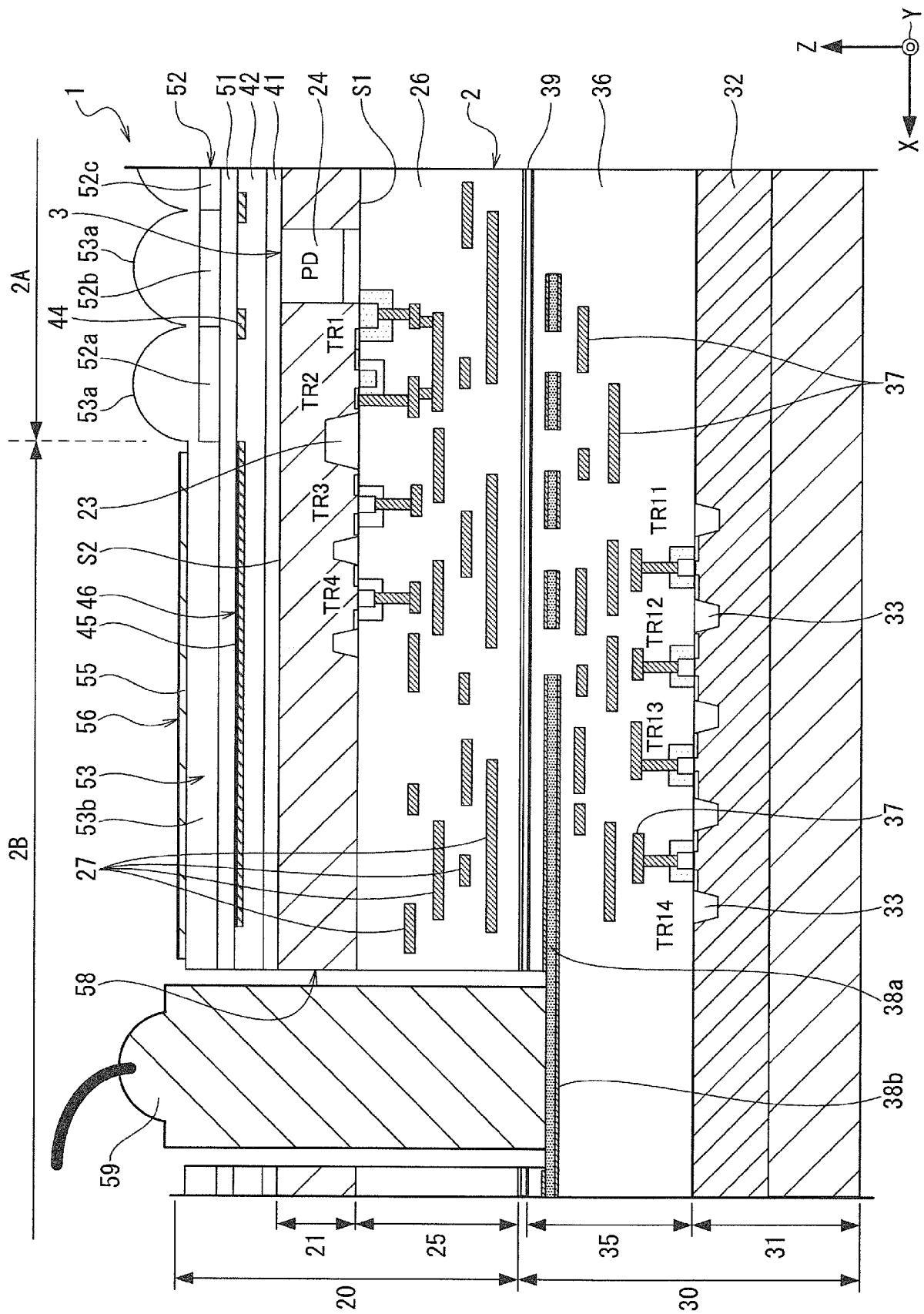


[illegible]

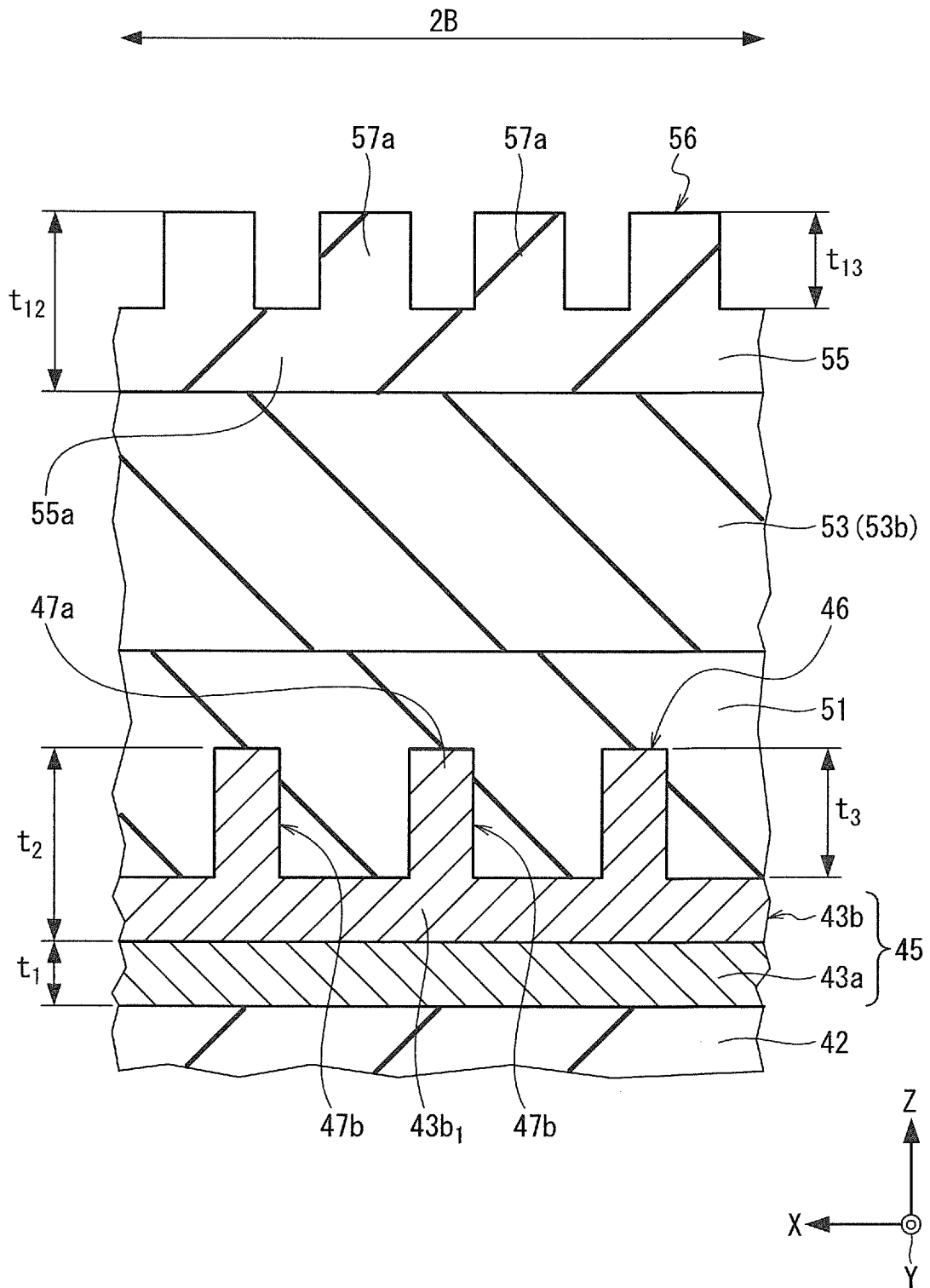
[図3]



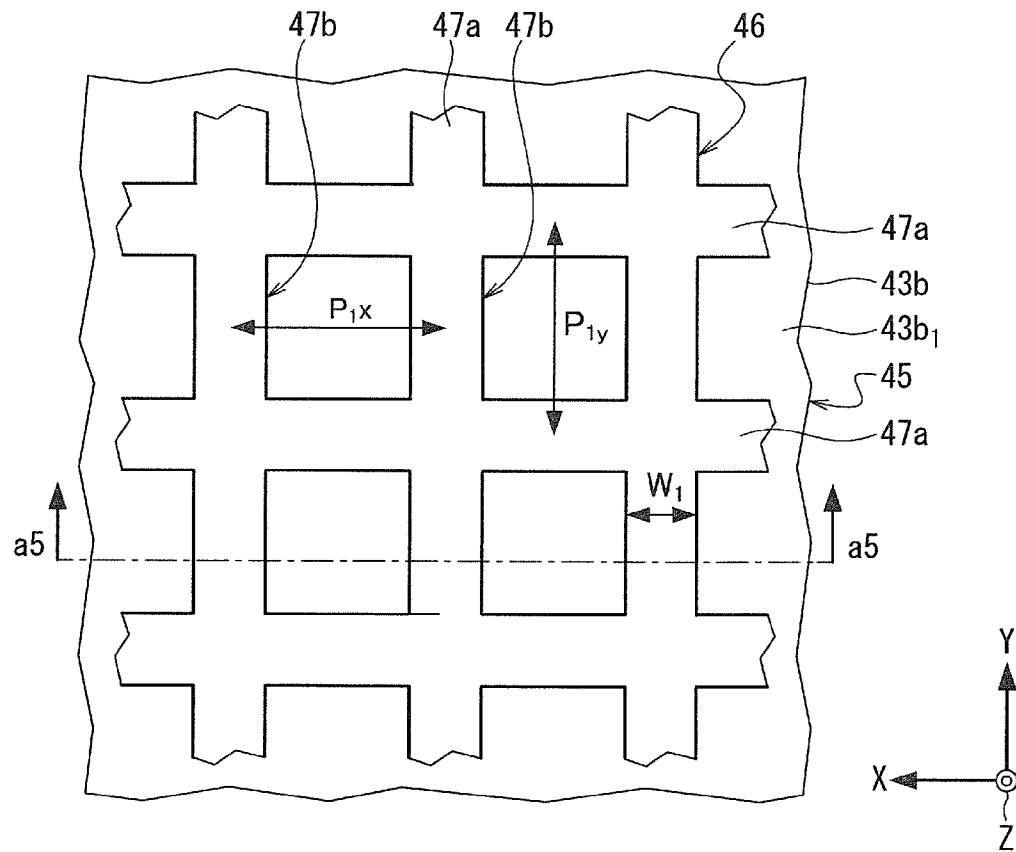
[図4A]



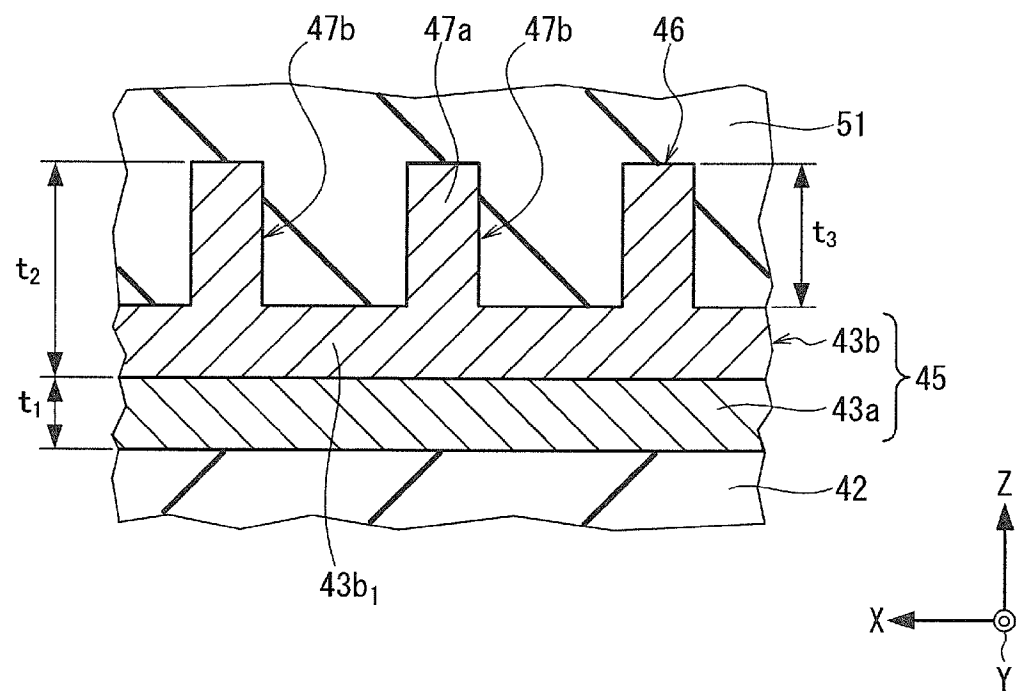
[図4B]



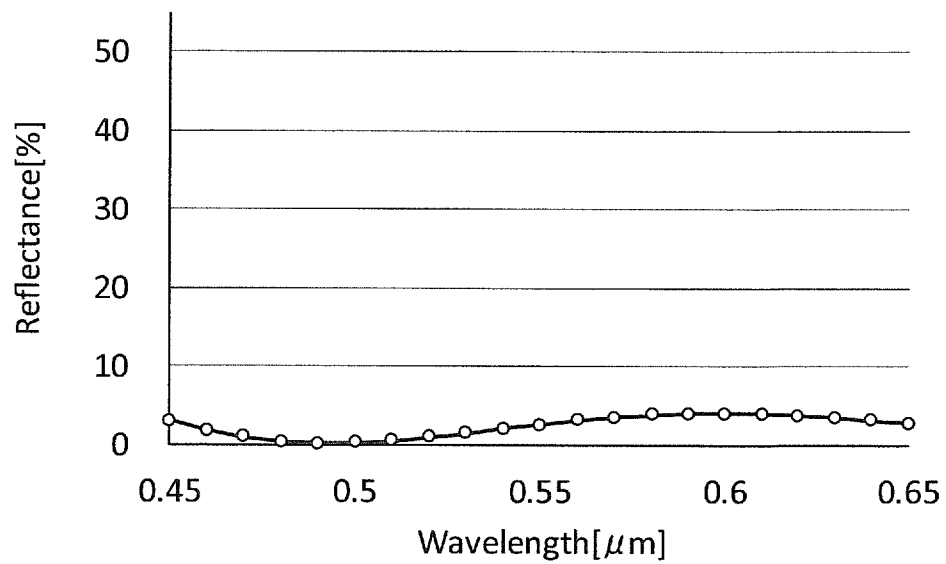
[図5A]



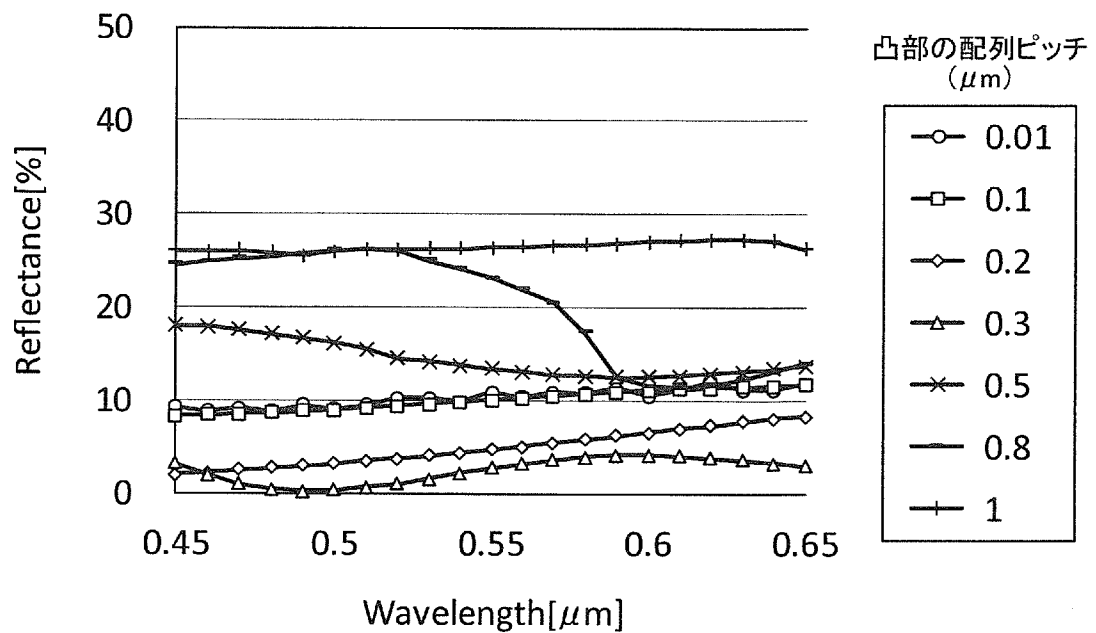
[図5B]



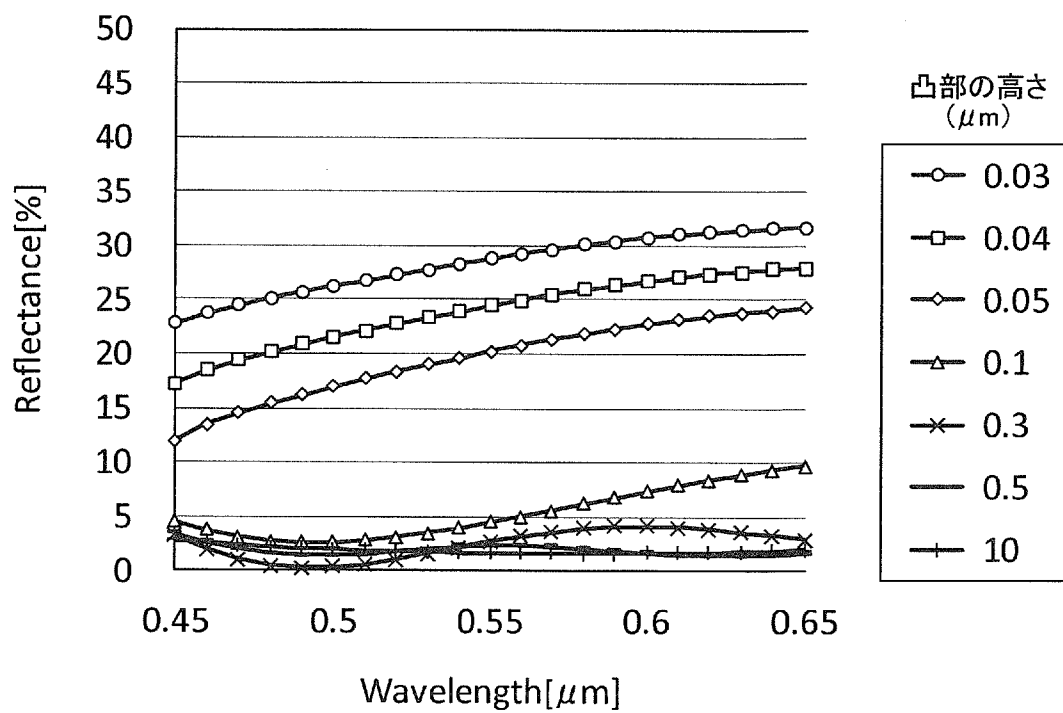
[図6]



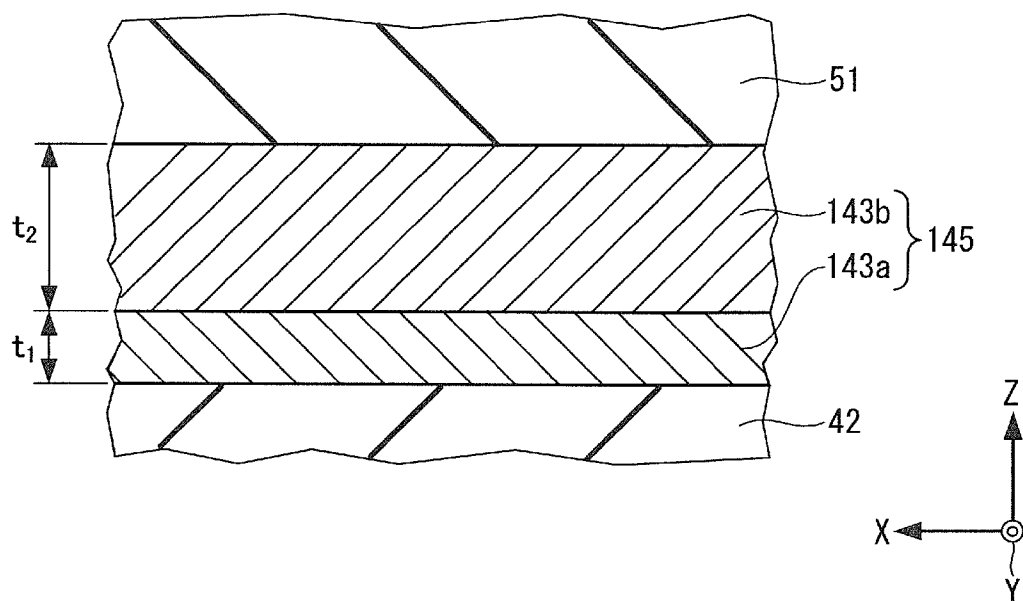
[図7A]



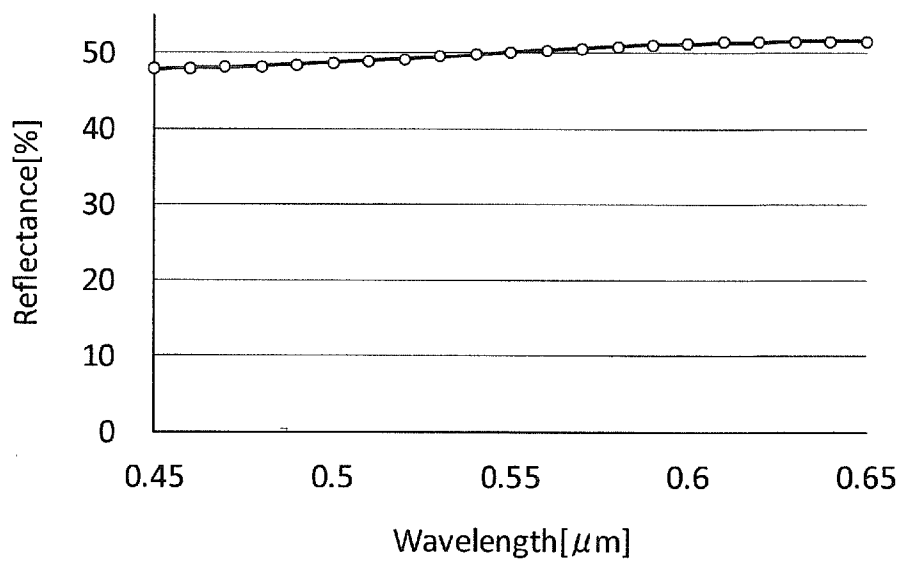
[図7B]



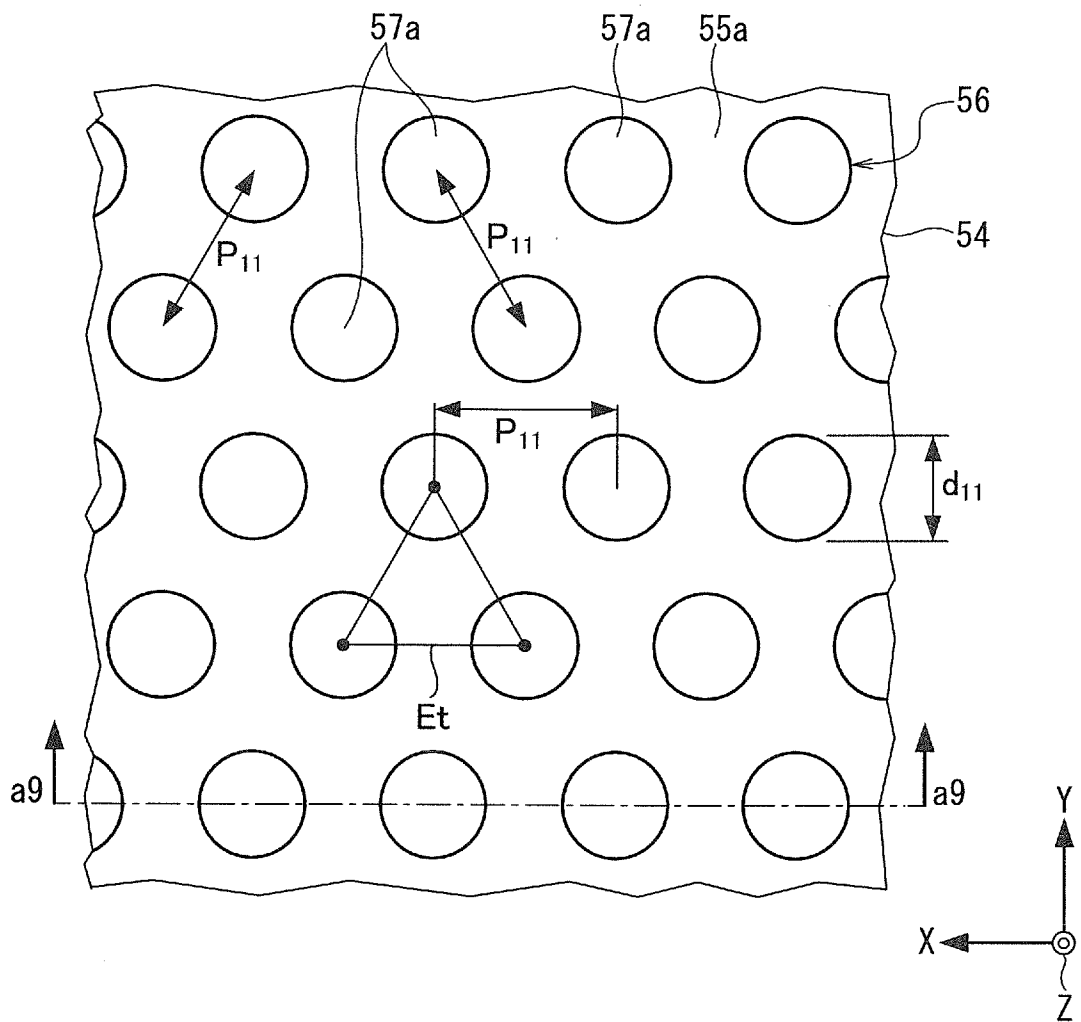
[図8A]



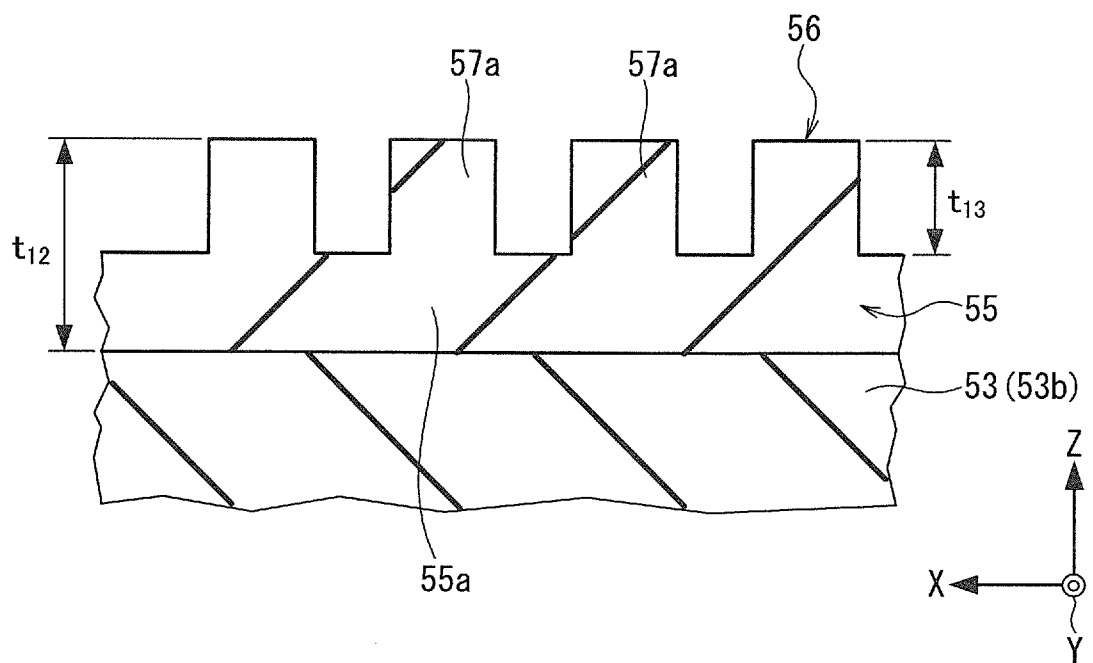
[図8B]



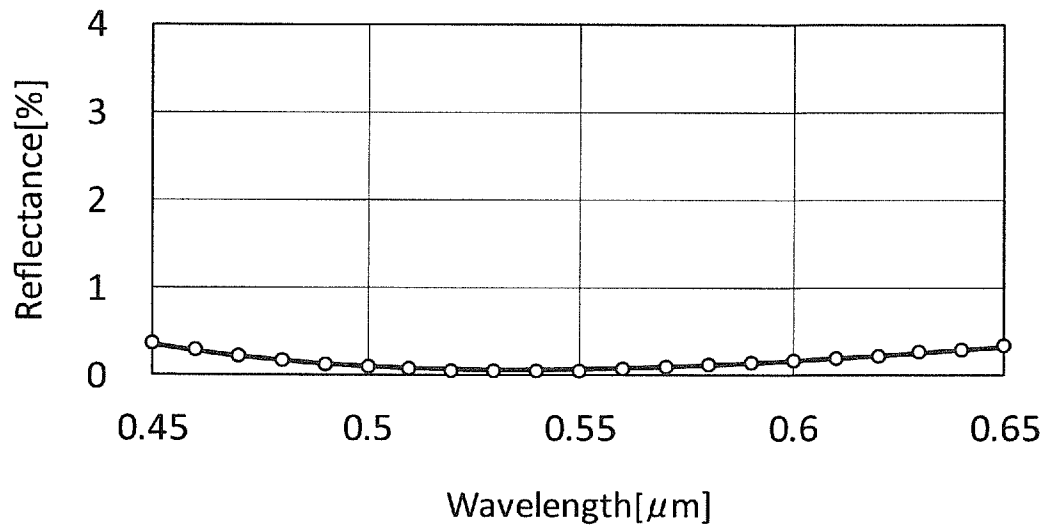
[図9A]



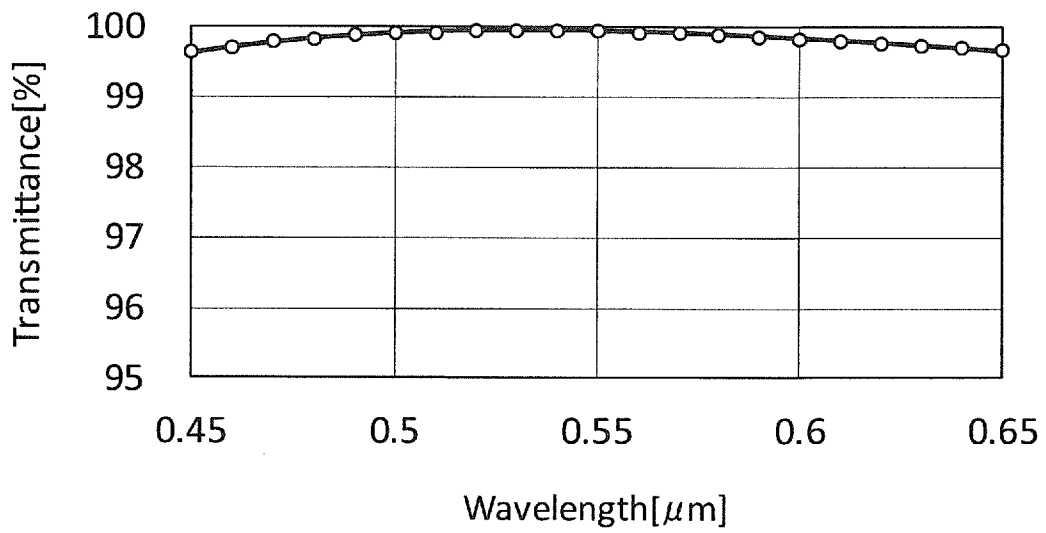
[図9B]



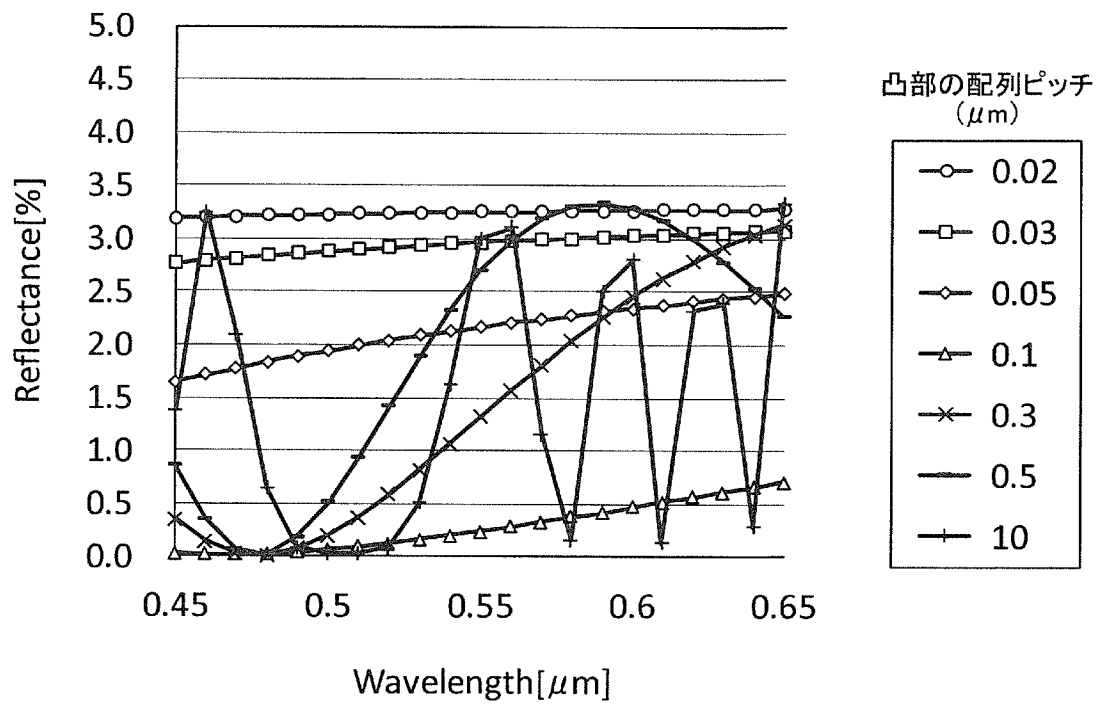
[図10A]



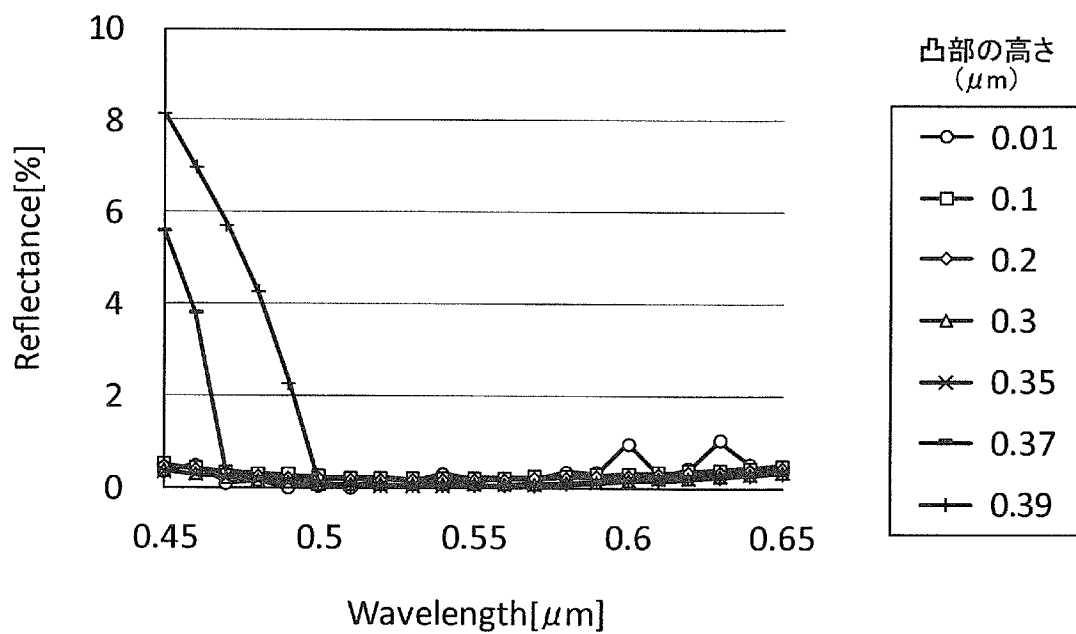
[図10B]



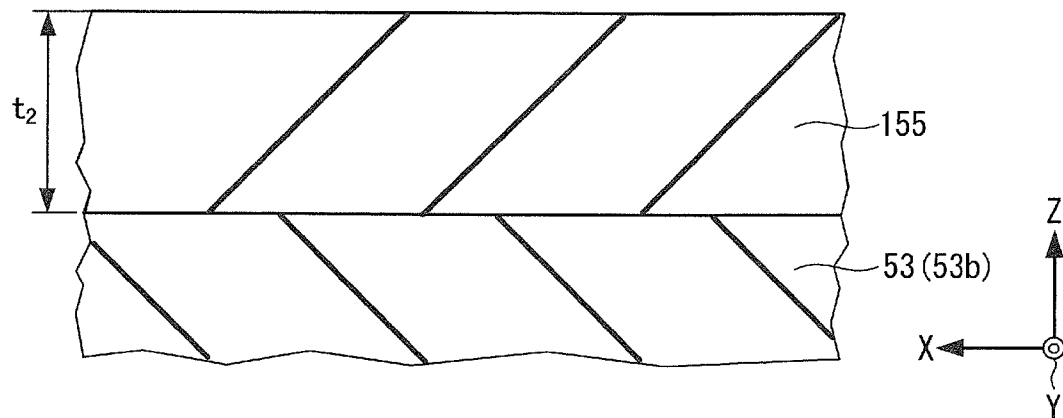
[図11A]



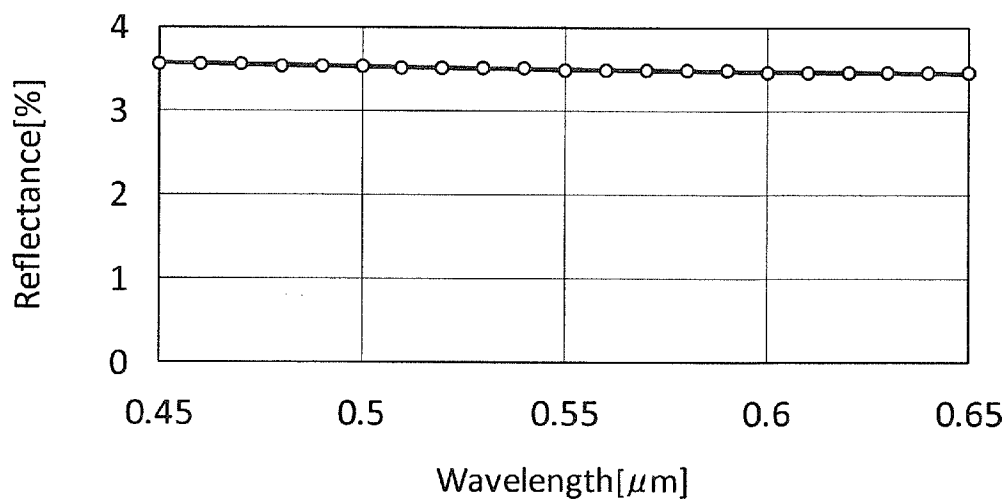
[図11B]



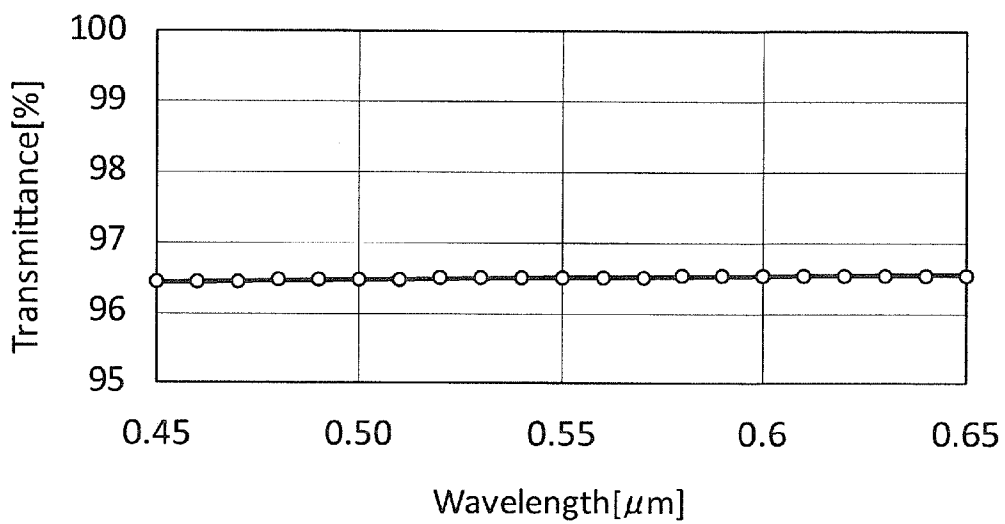
[図12A]



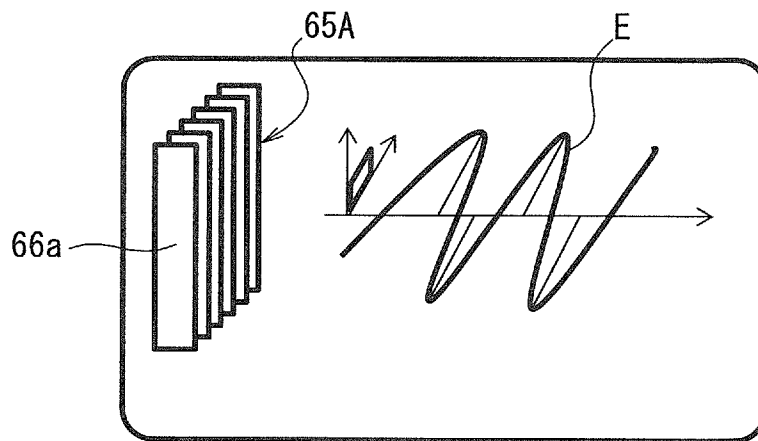
[図12B]



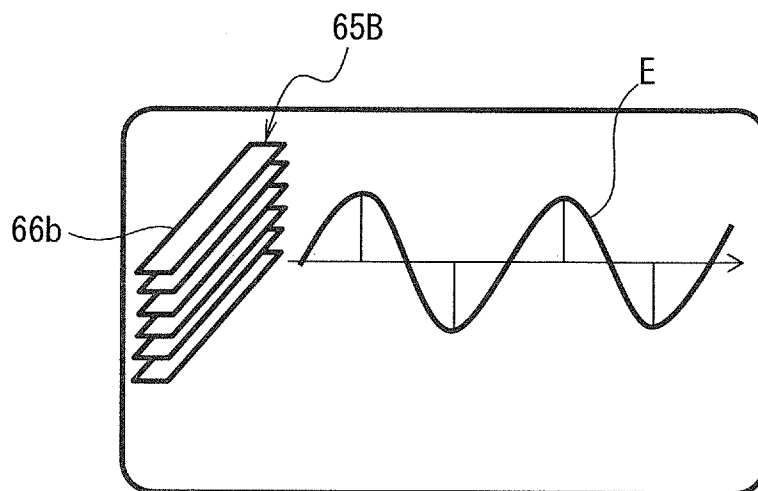
[図12C]



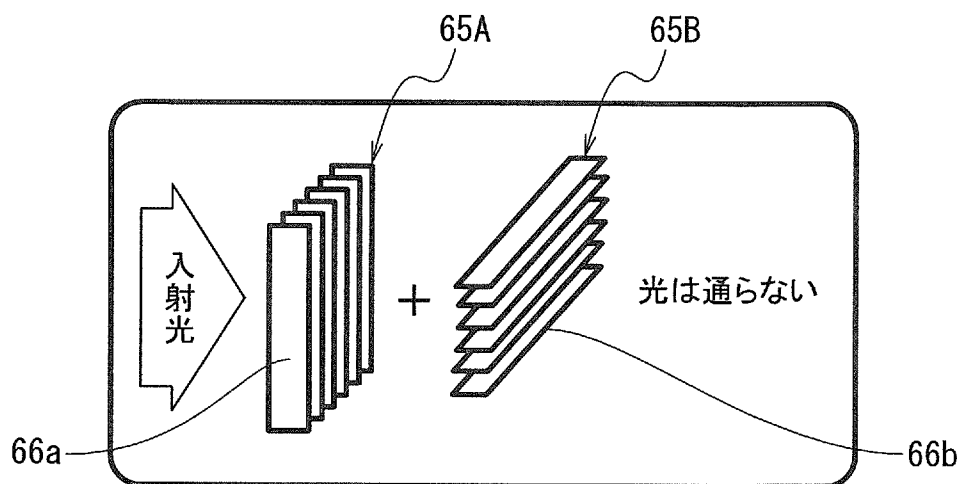
[図13A]



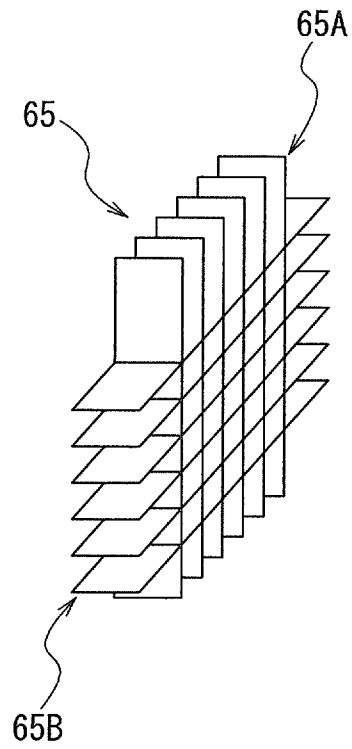
[図13B]



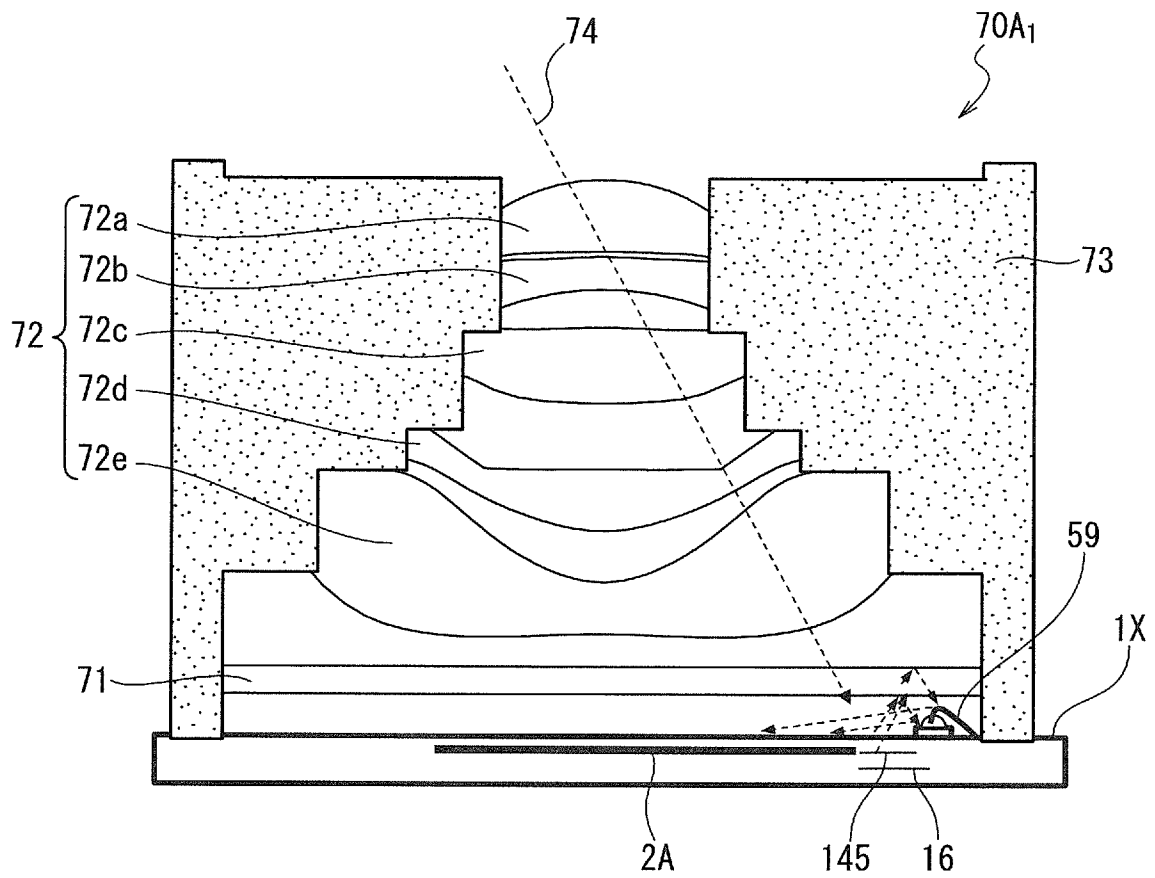
[図13C]



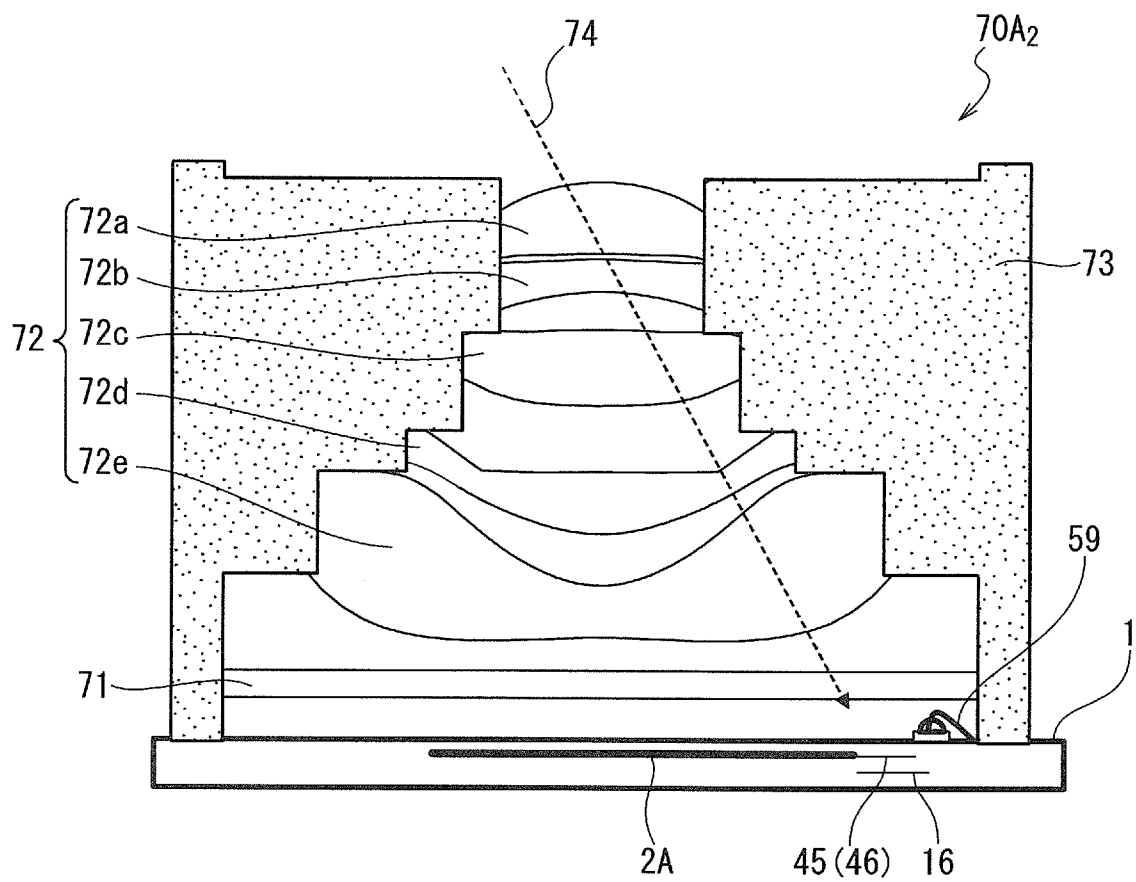
[図13D]



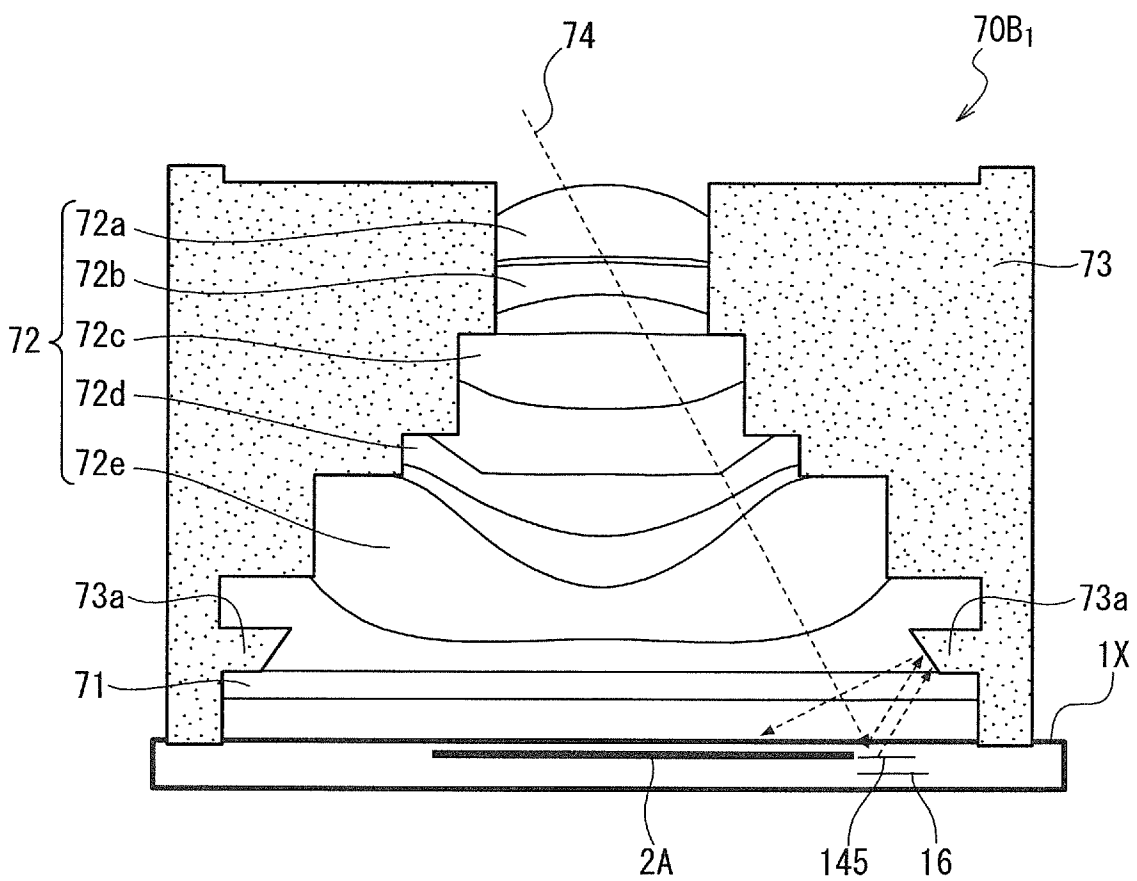
[図14A]



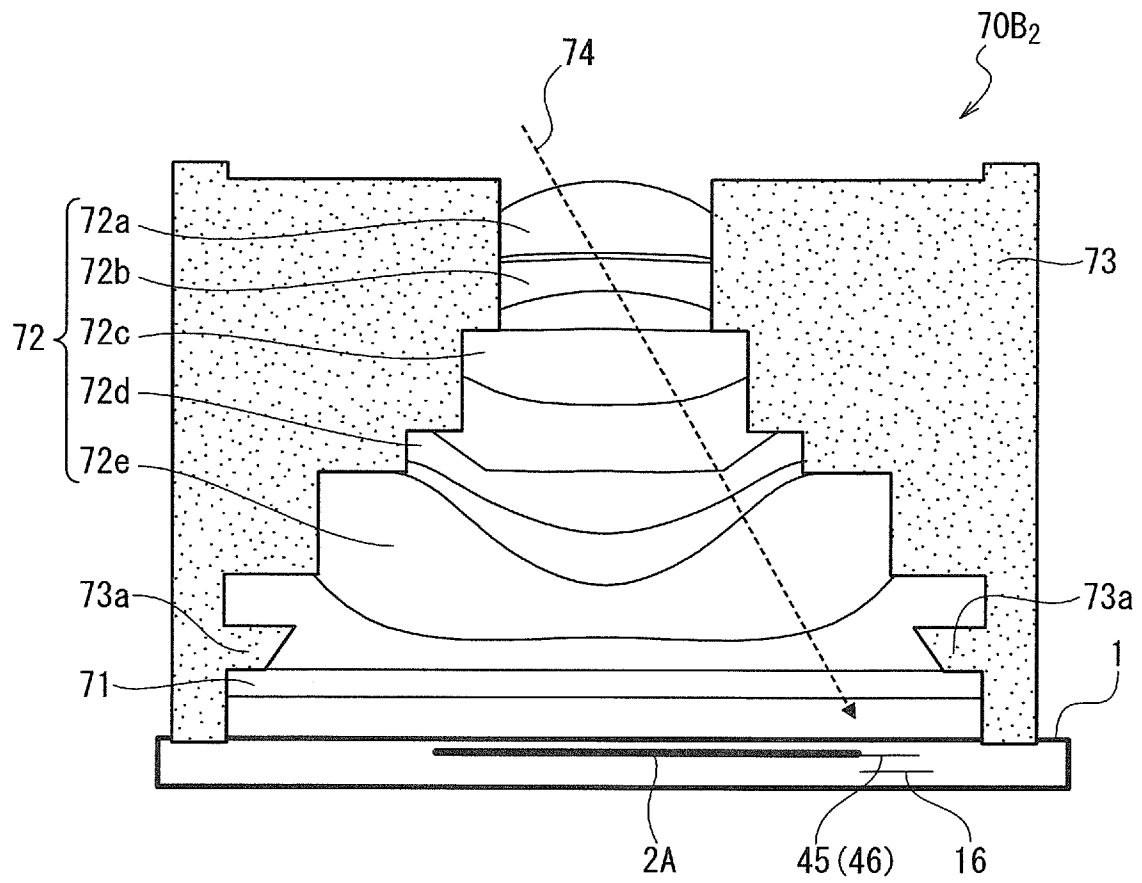
[図14B]



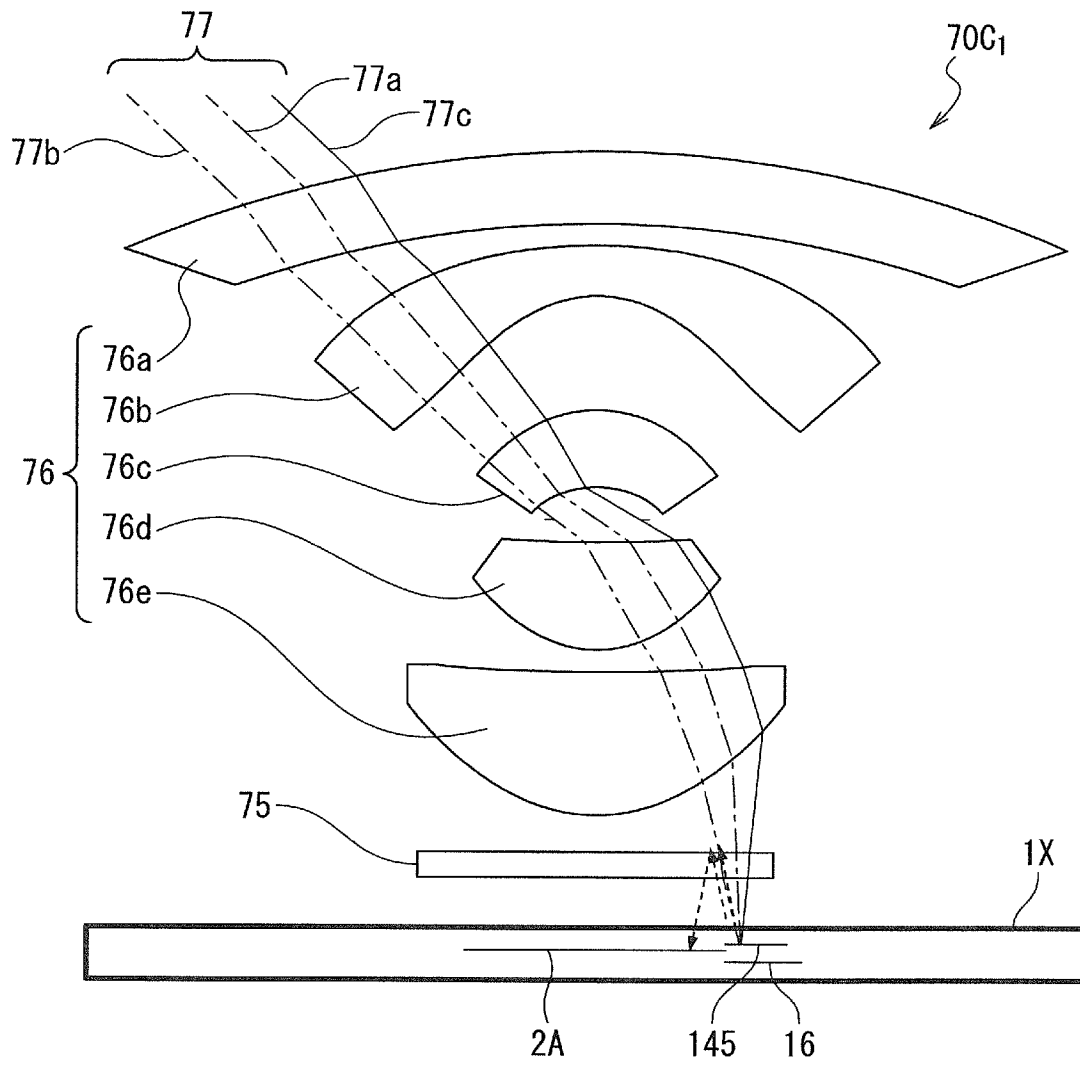
[図15A]



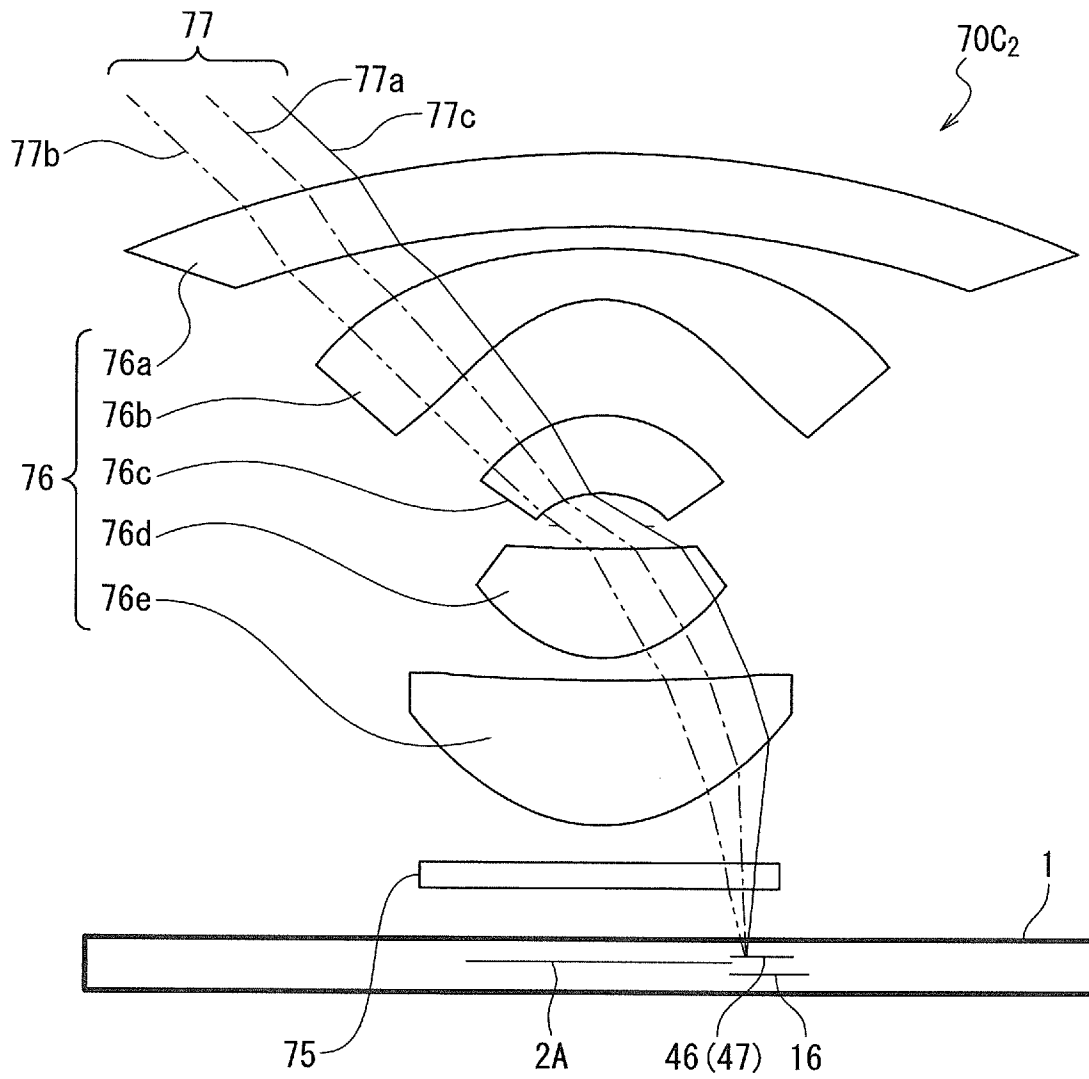
[図15B]



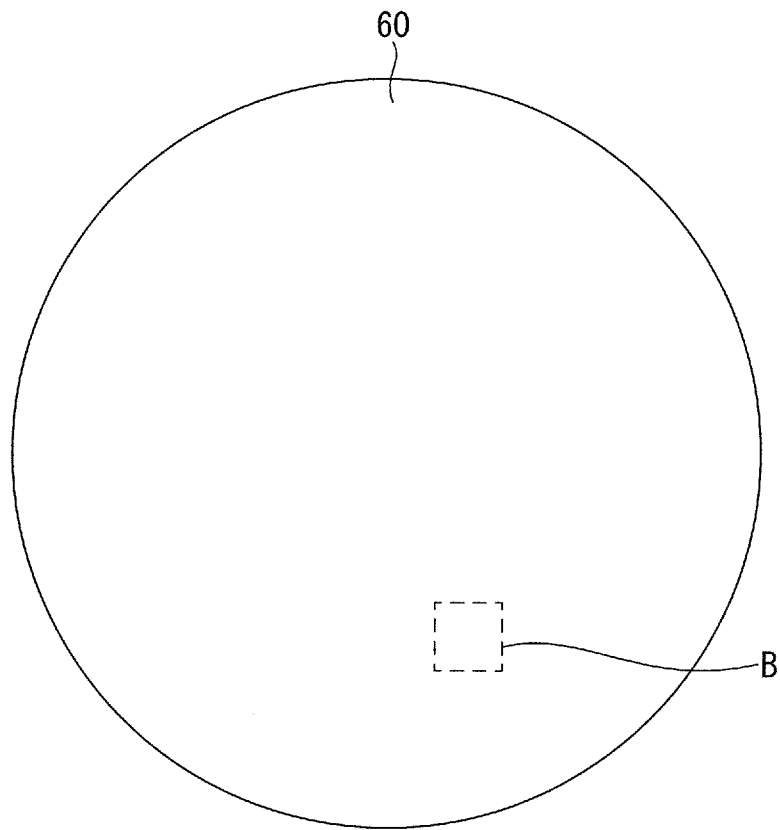
[図16A]



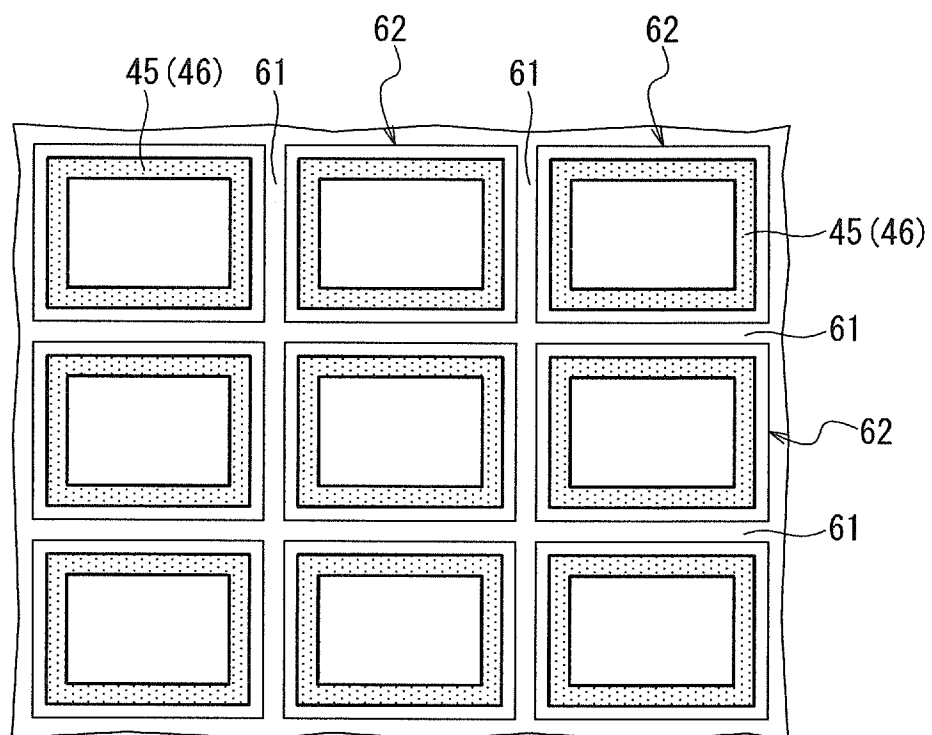
[図16B]



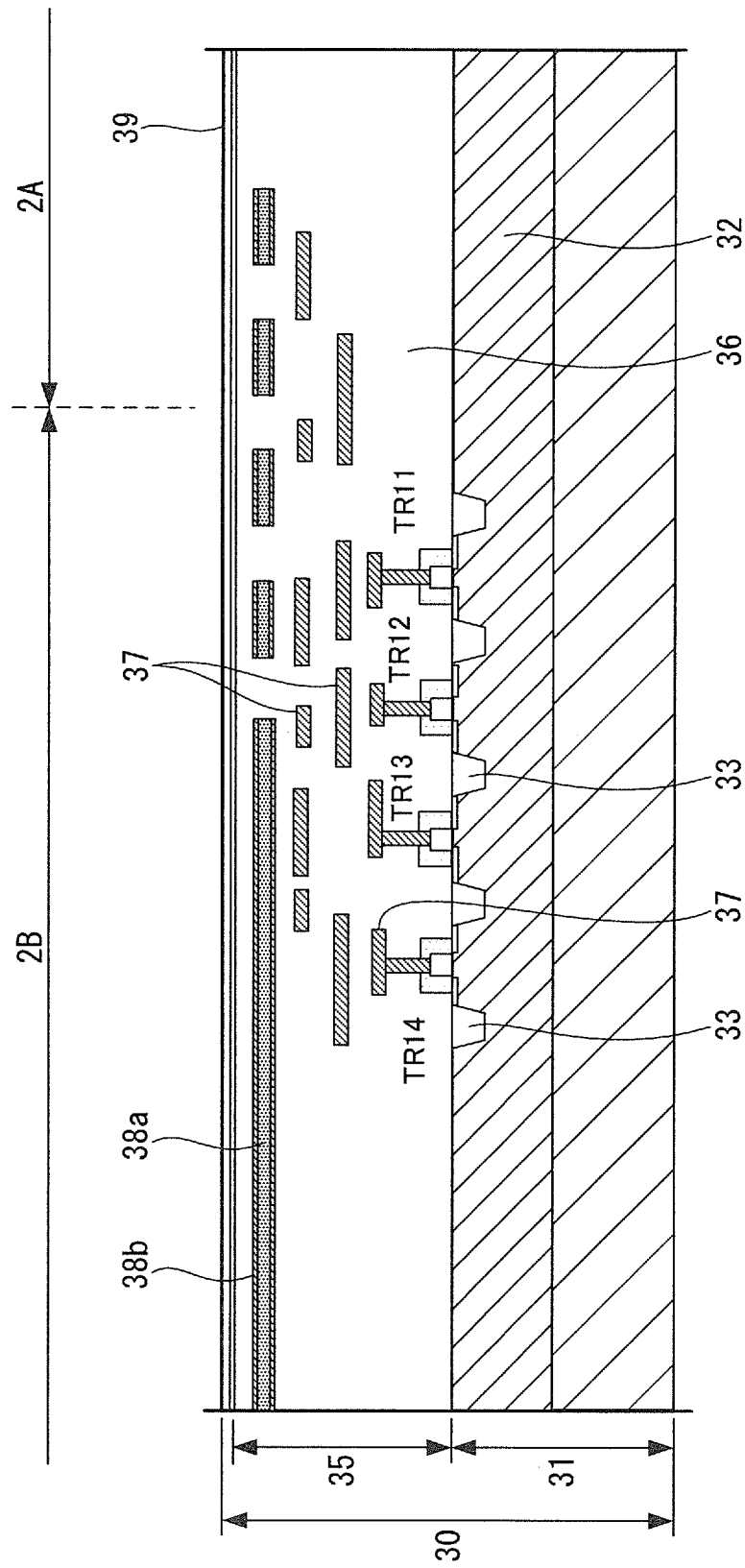
[図17A]



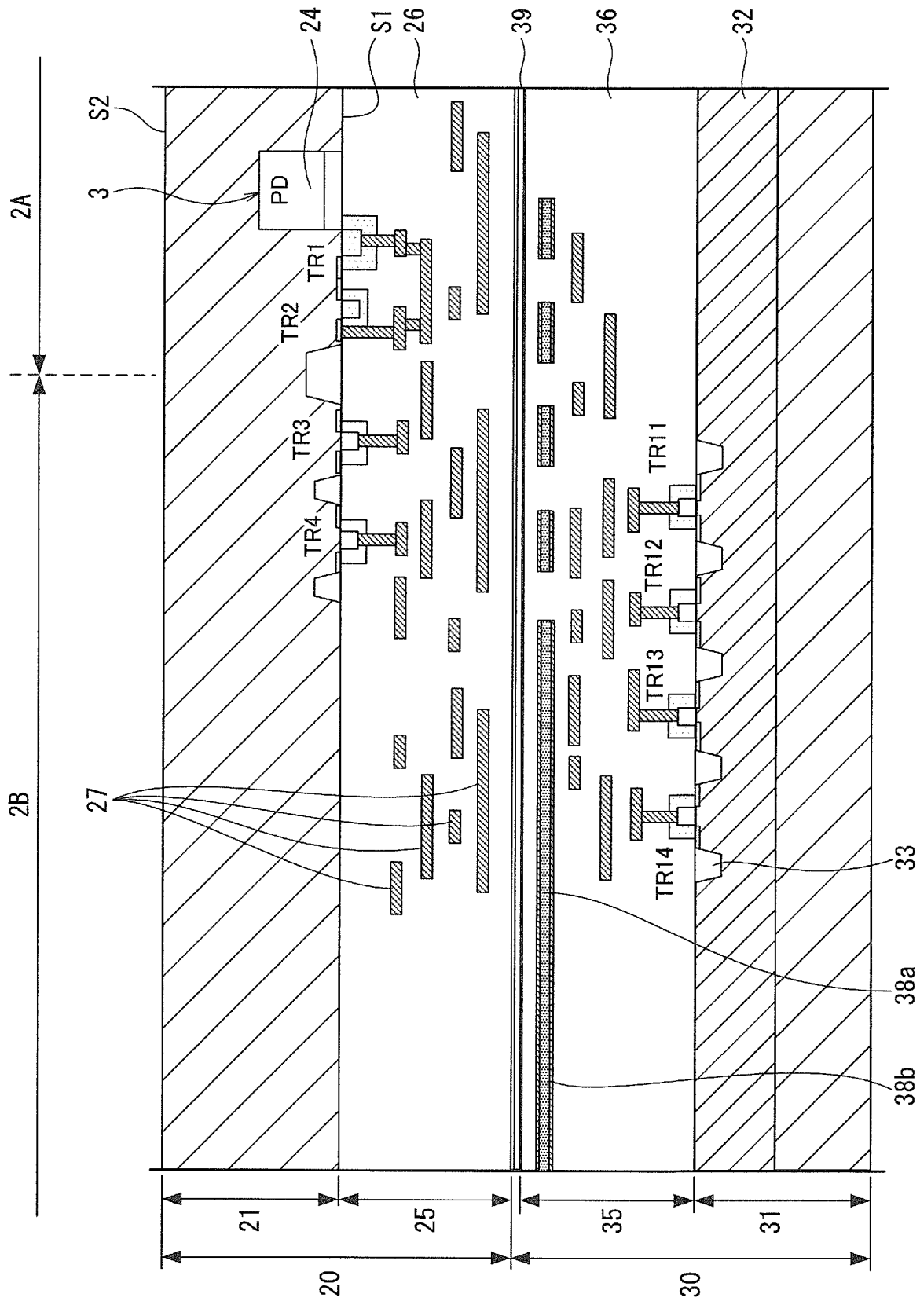
[図17B]



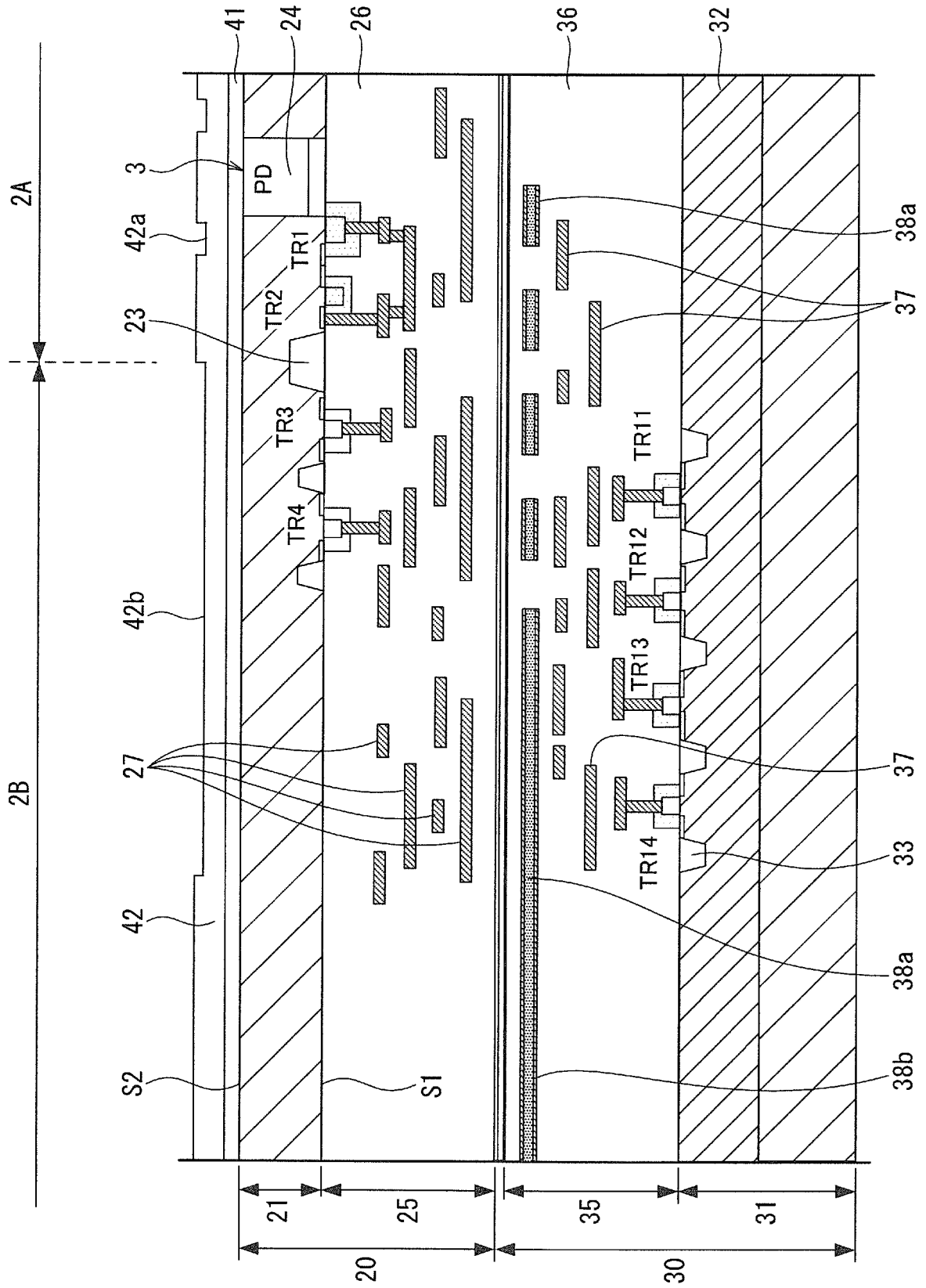
[図18B]



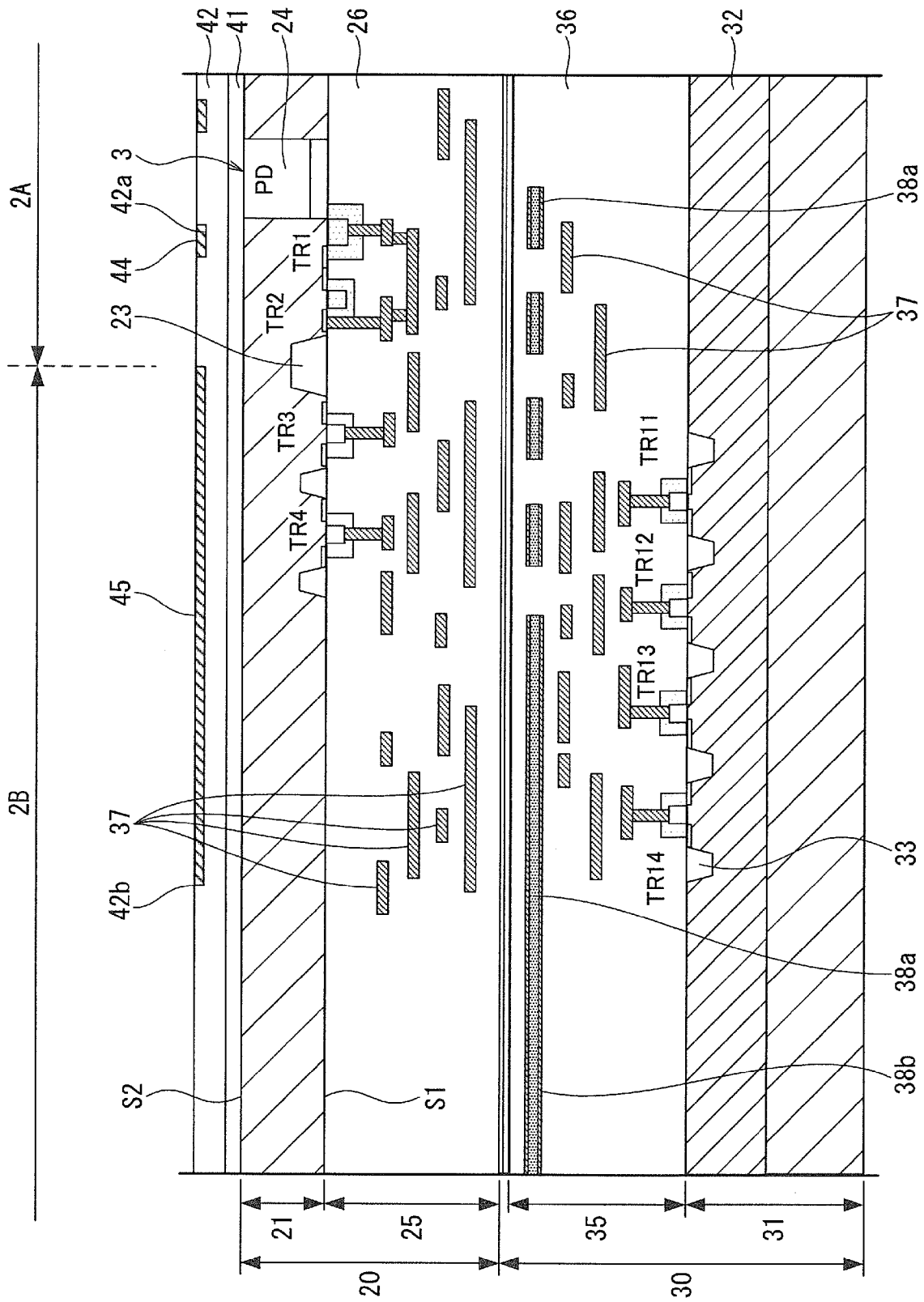
[図18C]



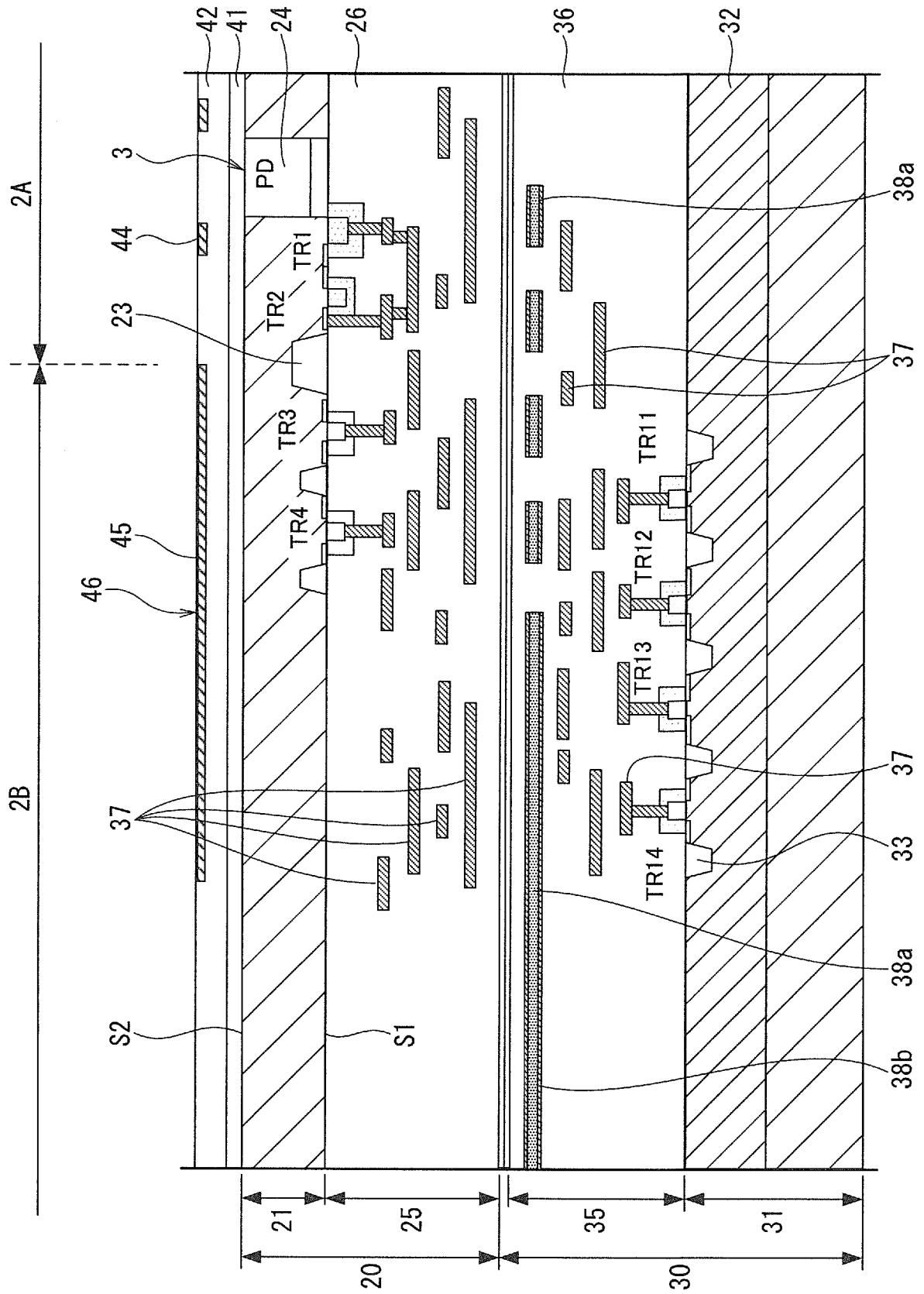
[図18D]



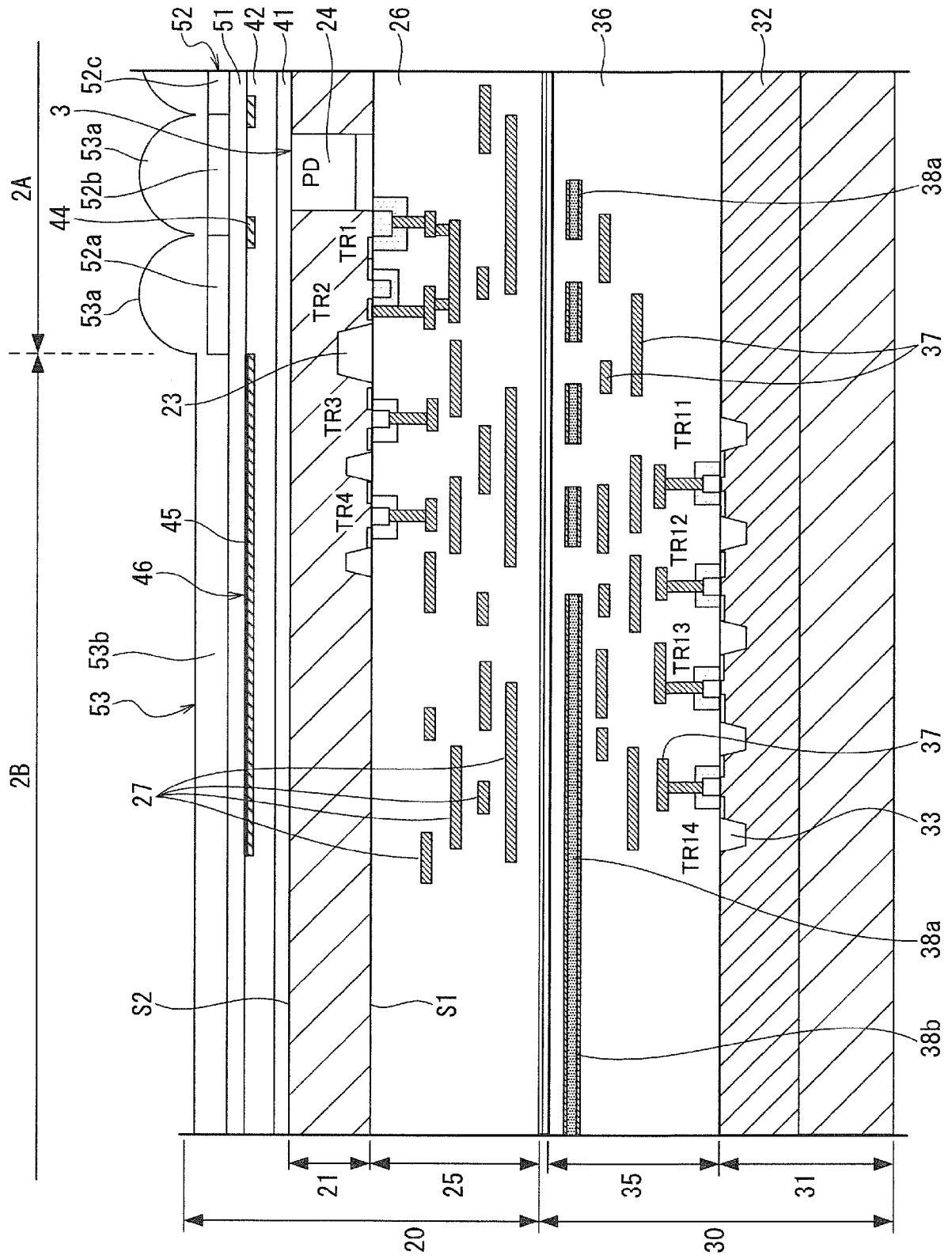
[図18E]



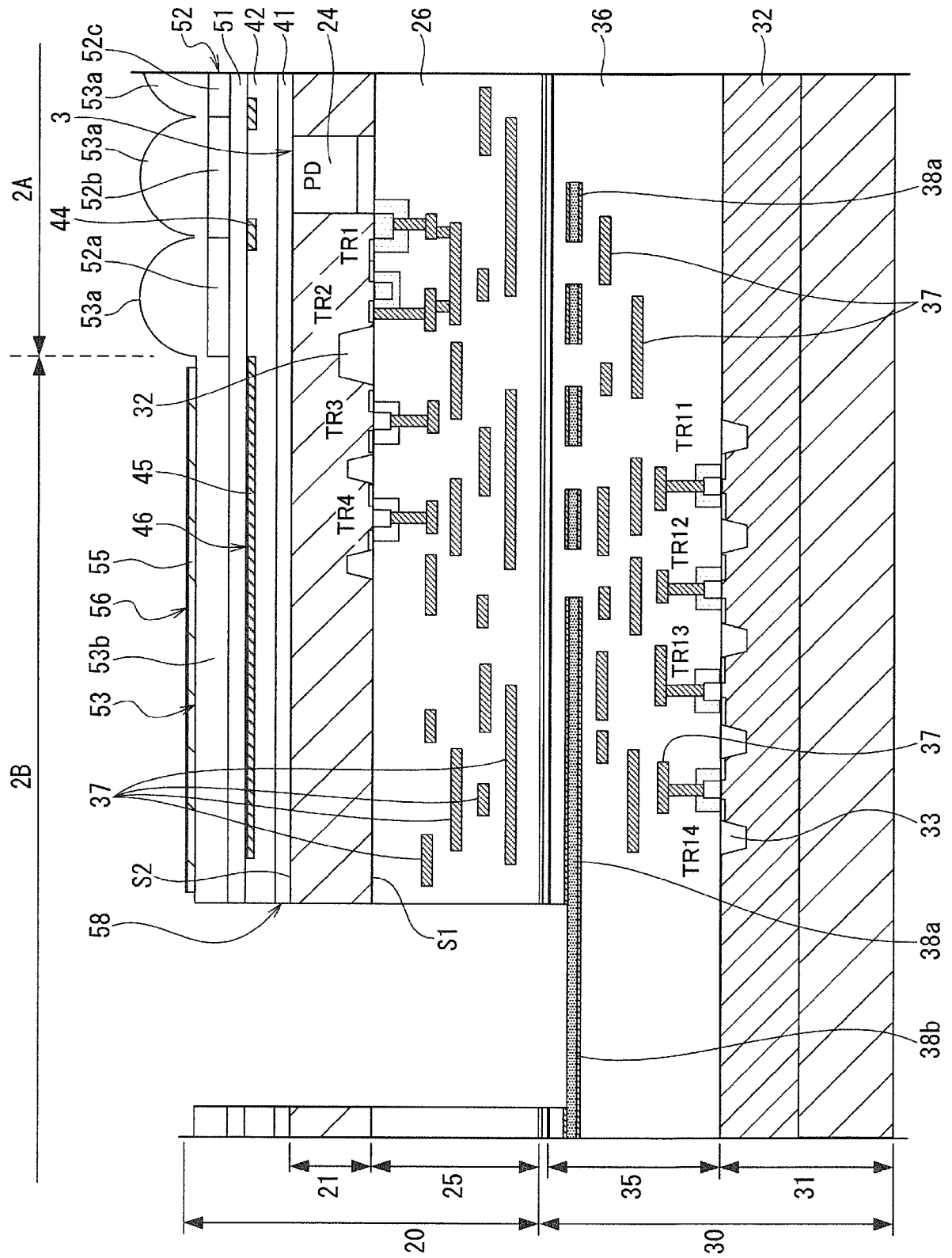
[図18F]



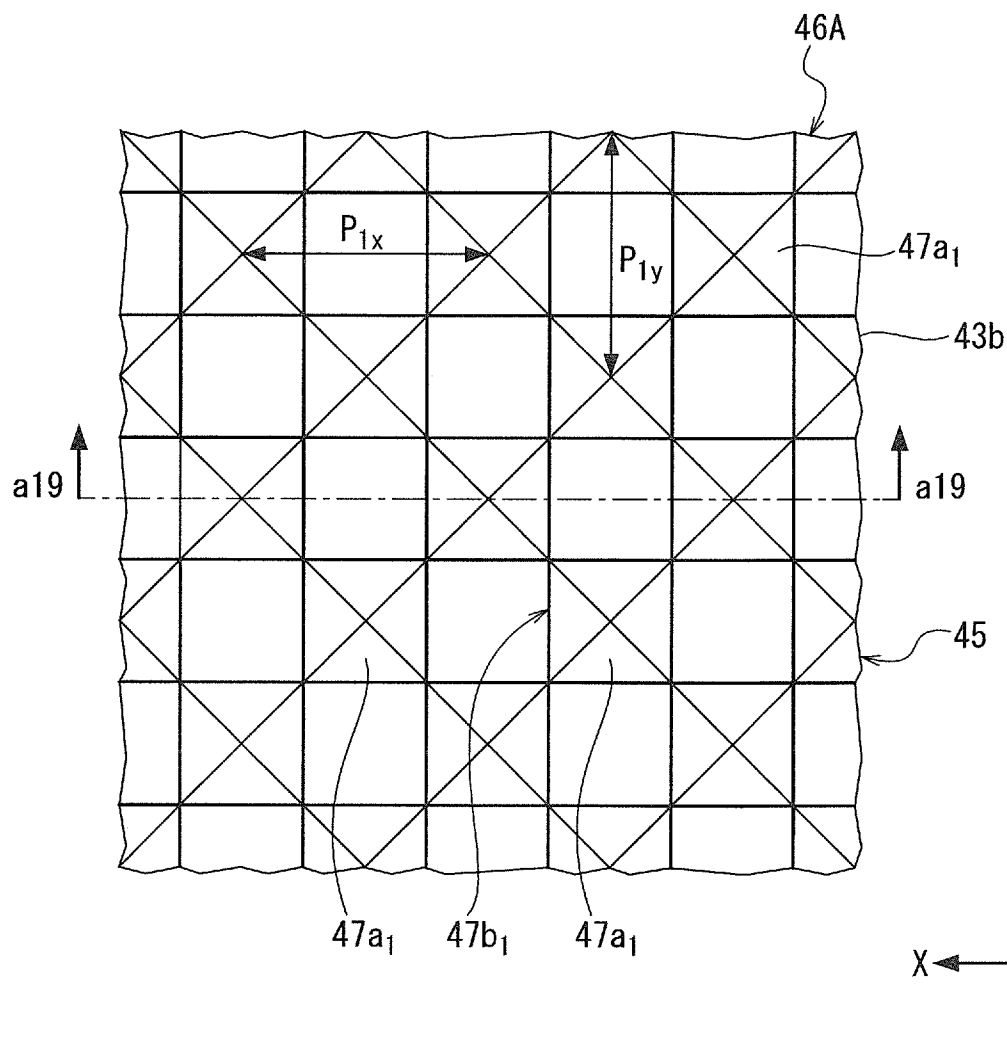
[図18G]



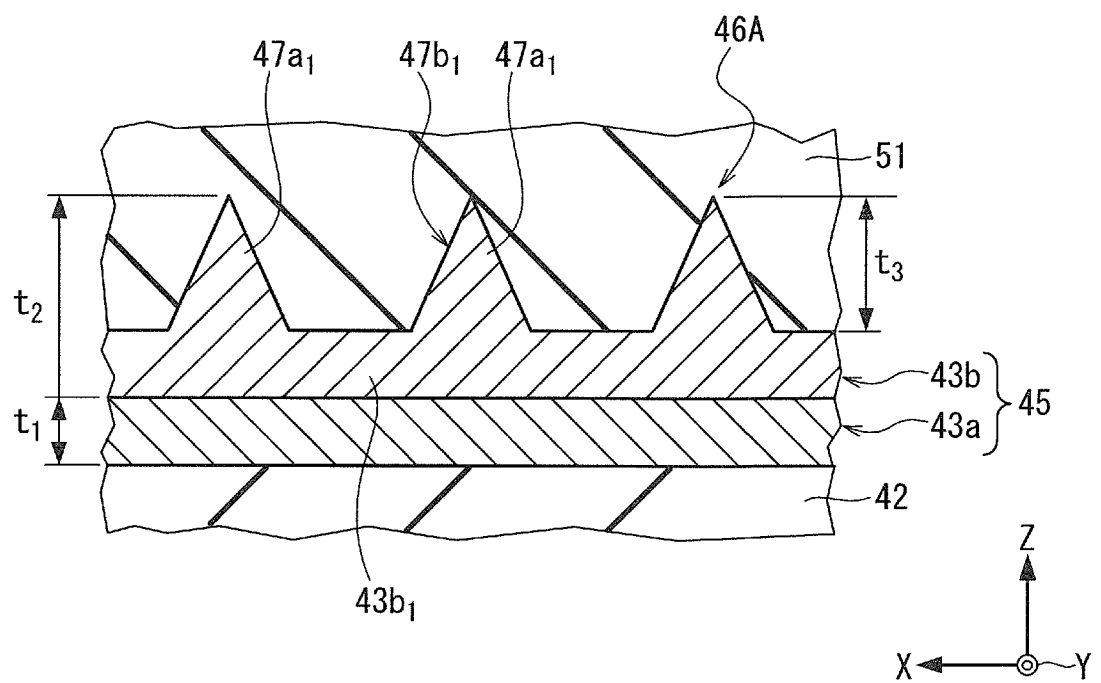
[図18I]



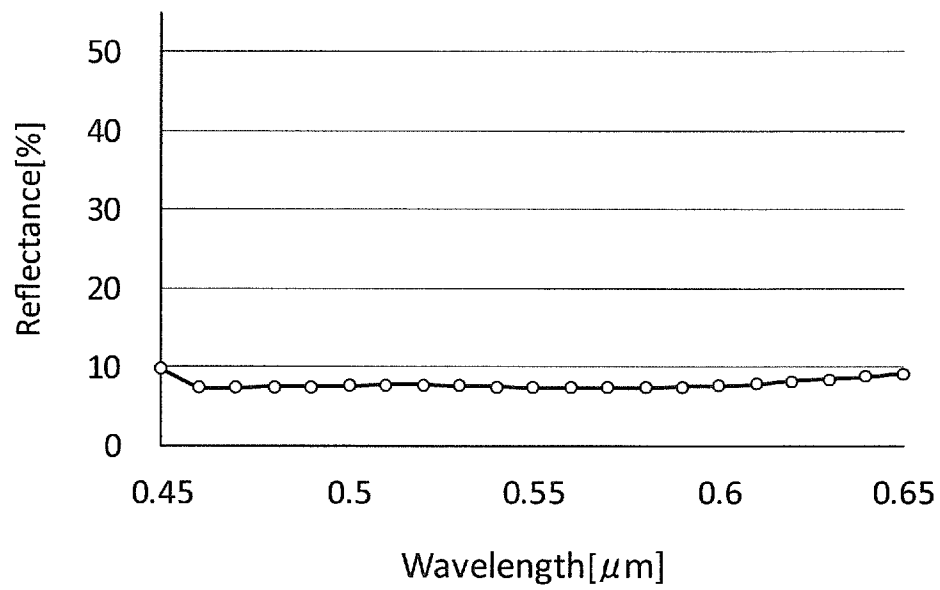
[図19A]



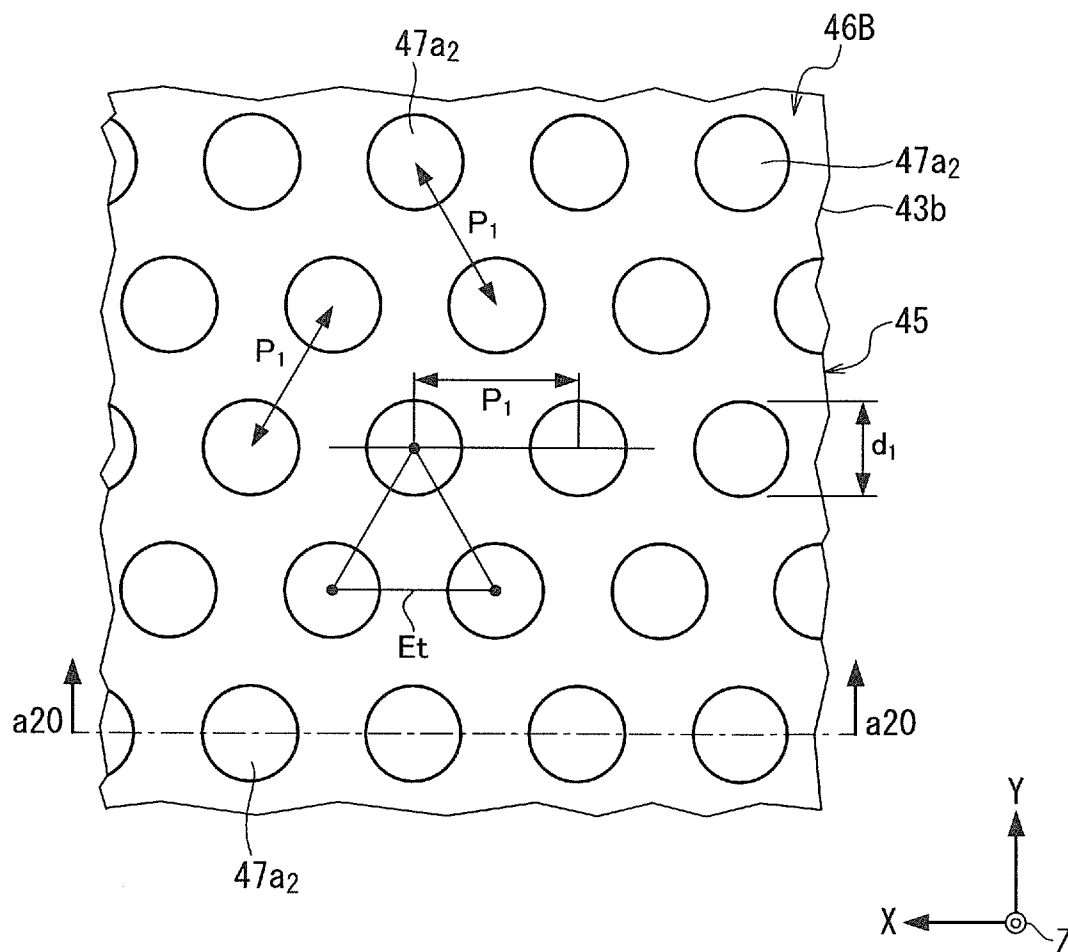
[図19B]



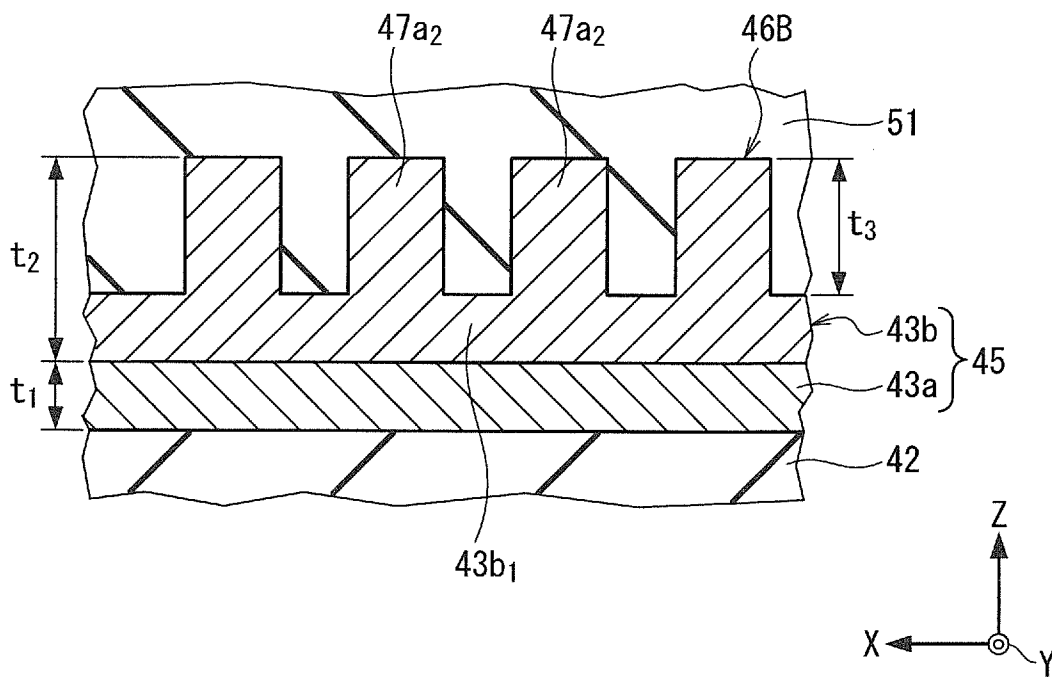
[図19C]



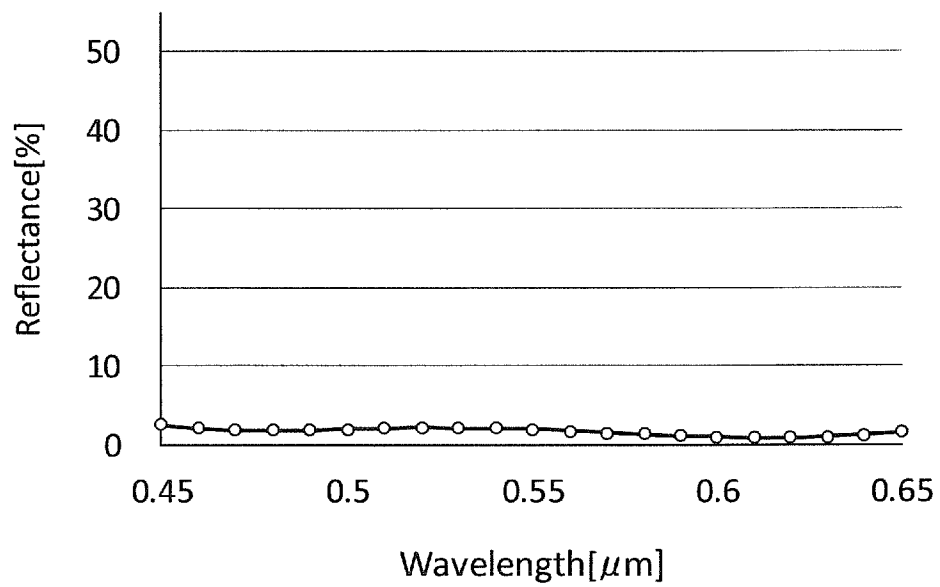
[図20A]



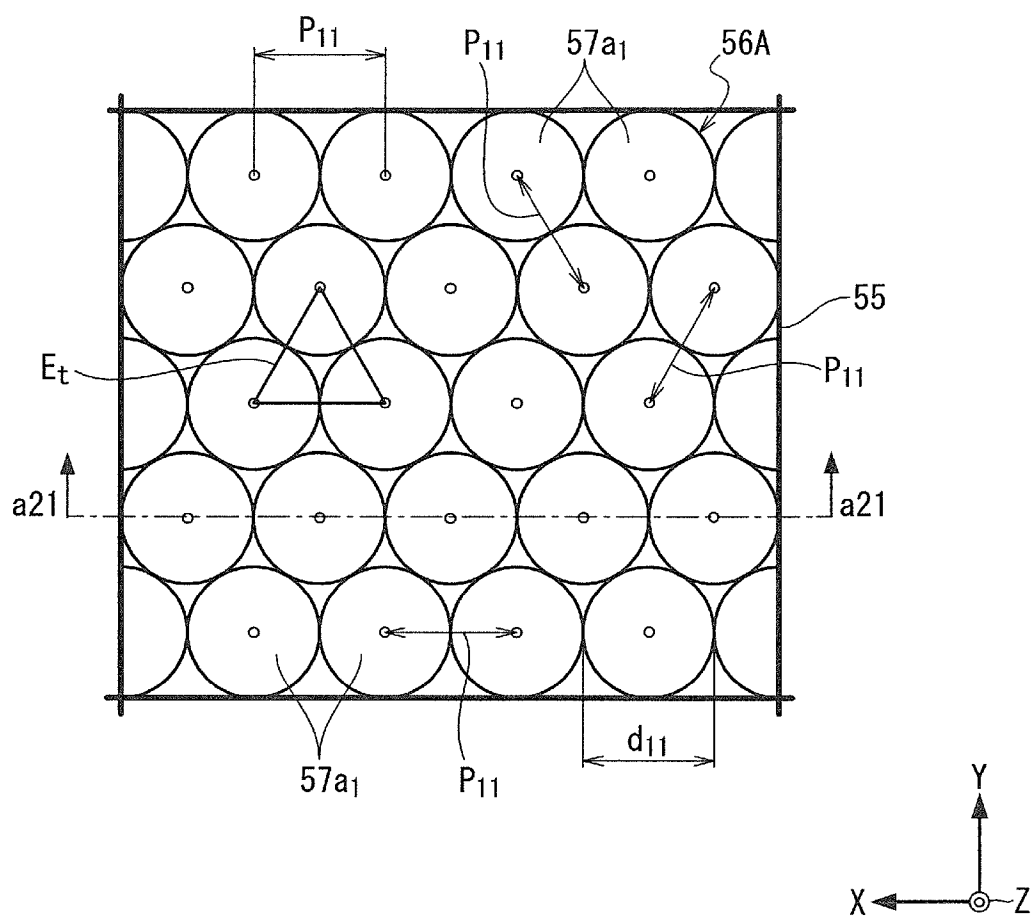
[図20B]



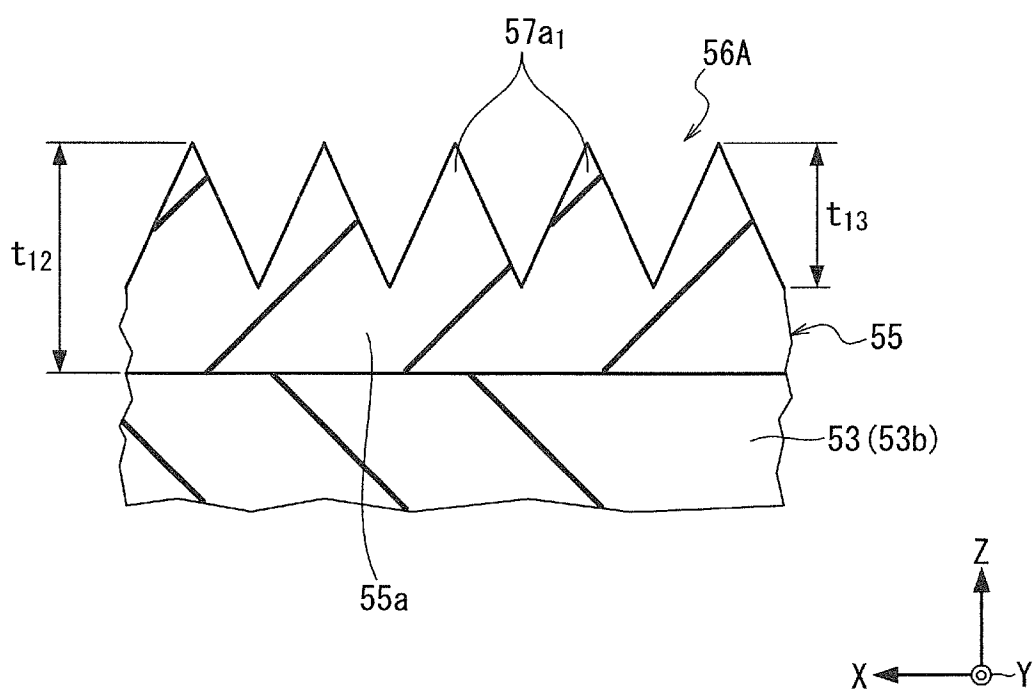
[図20C]



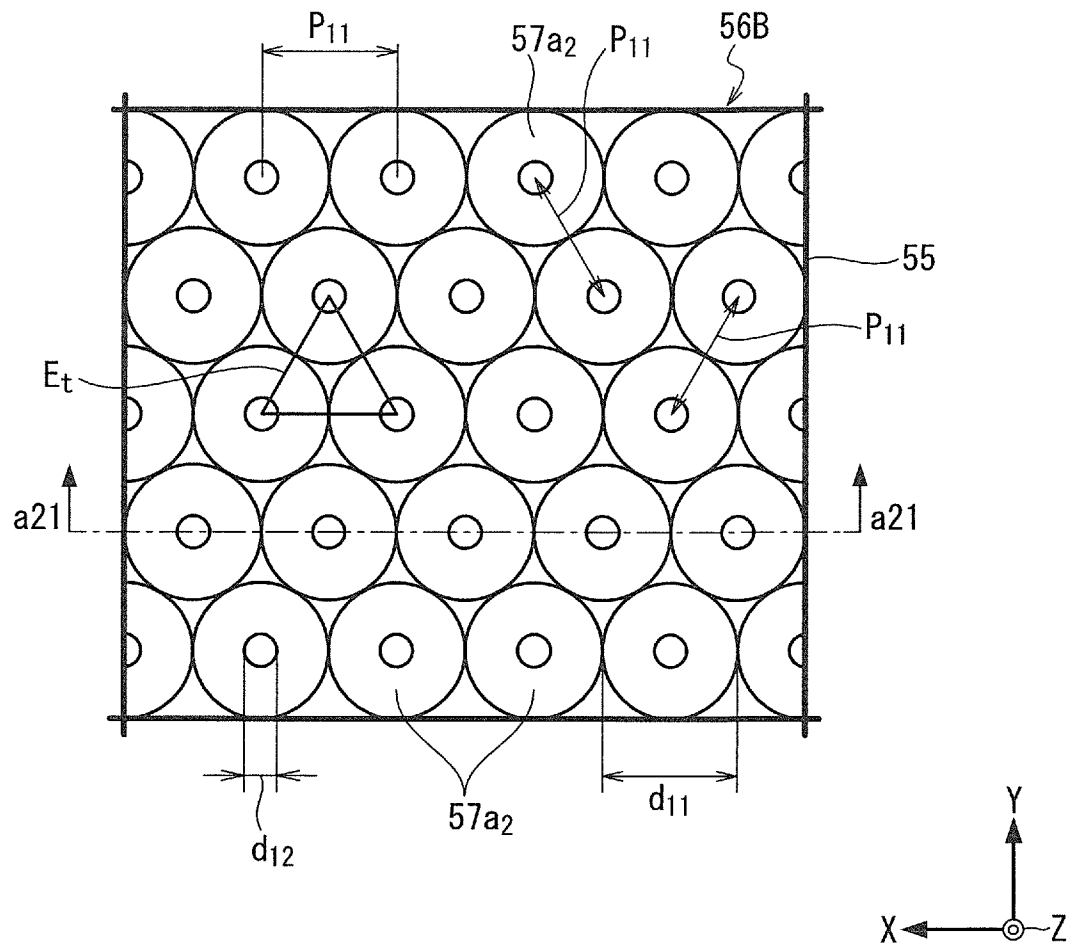
[図21A]



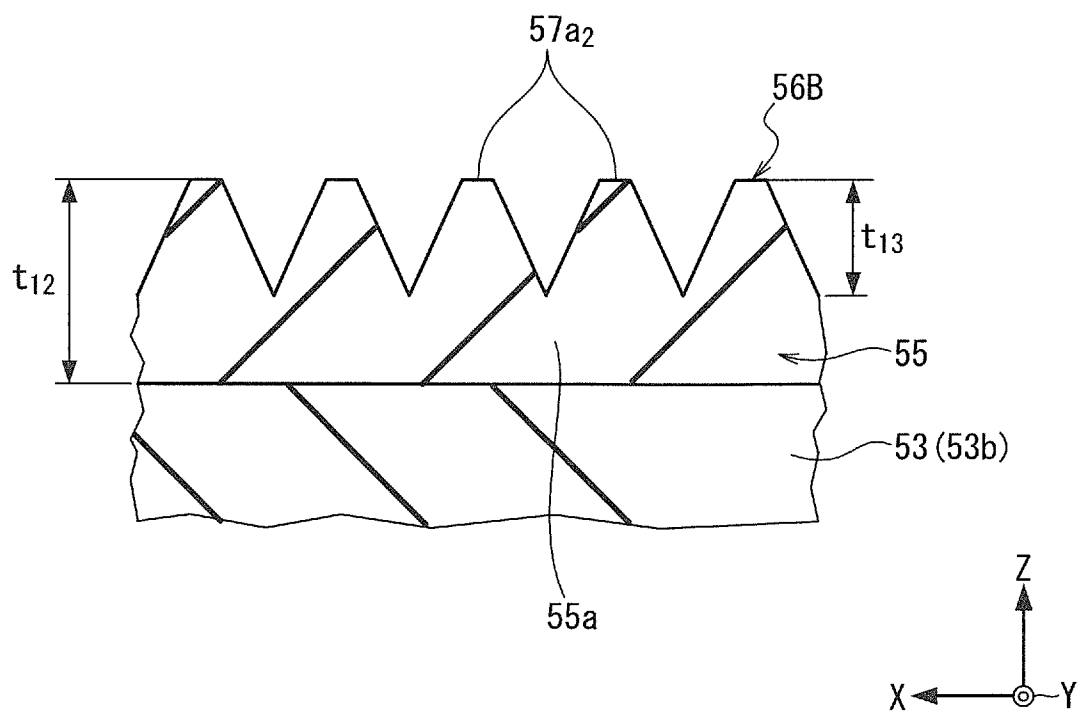
[図21B]



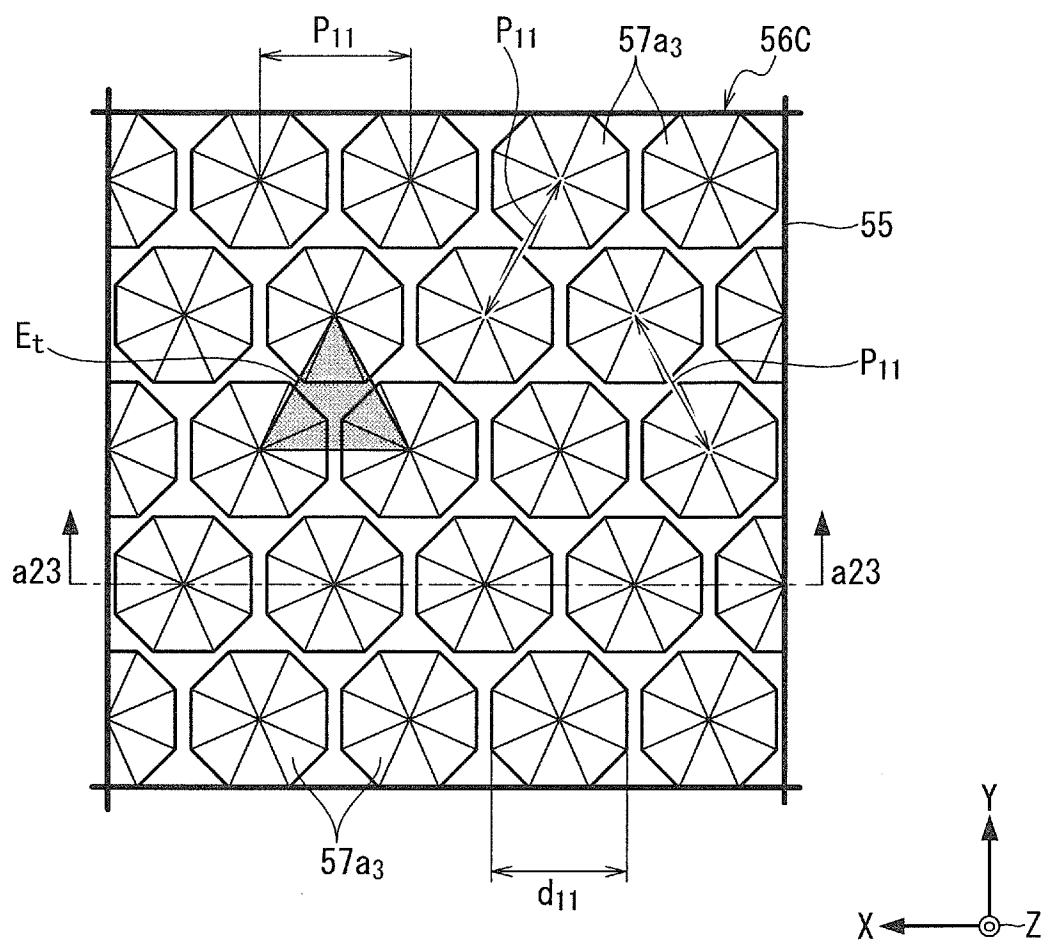
[図22A]



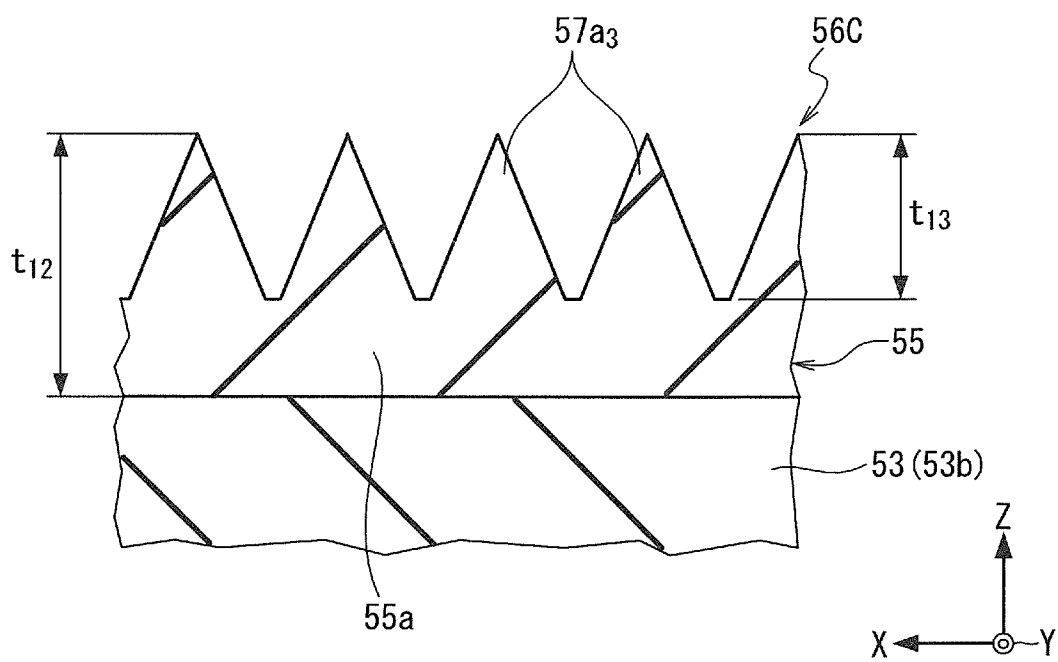
[図22B]



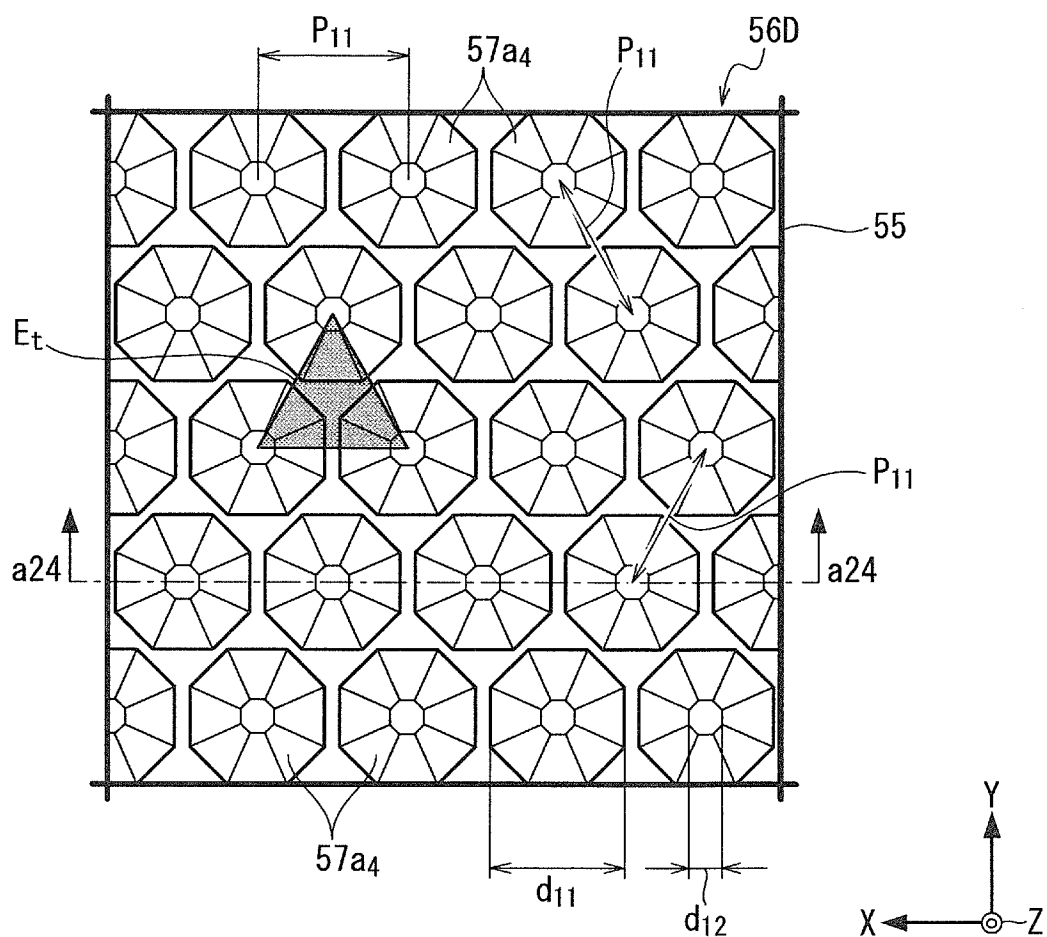
[図23A]



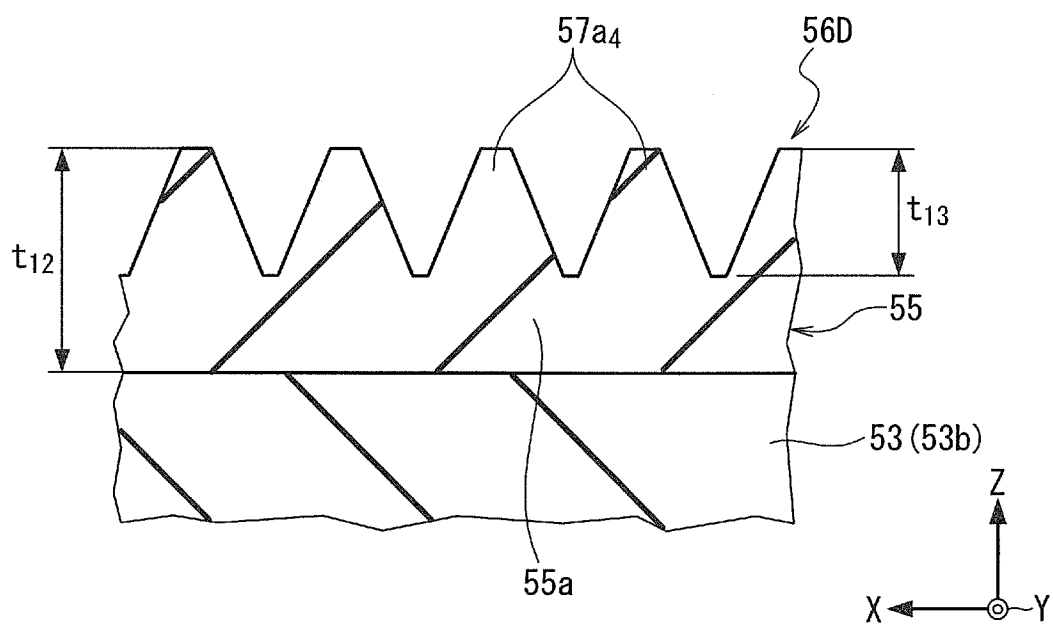
[図23B]



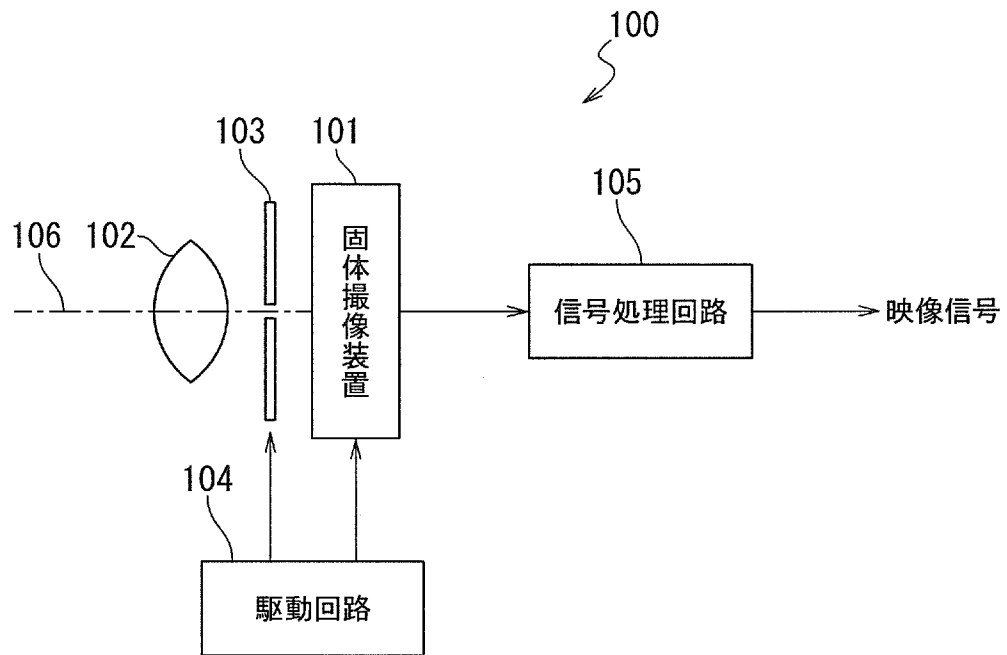
[図24A]



[図24B]



[図25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/003009

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L27/146 (2006.01) i, H04N5/369 (2011.01) i
FI: H01L27/146 D, H04N5/369

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L27/146, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2015-207638 A (CANON INC.) 19 November 2015, paragraphs [0009]-[0018], fig. 1-3	1-3, 7-9 4-7
X Y	JP 2007-53153 A (TOPPAN PRINTING CO., LTD.) 01 March 2007, paragraphs [0013]-[0056], fig. 1-9	1, 3, 7-9 2, 4-7
X Y	JP 9-293848 A (SONY CORP.) 11 November 1997, paragraphs [0001]-[0012], fig. 1-5	1, 3, 8-9 2, 4-7
Y	WO 2018/180477 A1 (FUJIFILM CORP.) 04 October 2018, paragraphs [0010]-[0207], fig. 1-7	2, 4-6
Y	JP 62-134966 A (VICTOR COMPANY OF JAPAN, LTD.) 18 June 1987, p. 2, upper right column, line 2 to p. 3, upper right column, line 3, fig. 1, 2	2, 4-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08.04.2021

Date of mailing of the international search report
20.04.2021

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/003009

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2018-11018 A (SONY CORP.) 18 January 2018, paragraphs [0014]-[0049], [0110]-[0115], fig. 1-5, 29	1, 3, 7-9
A	JP 2010-62417 A (PANASONIC CORP.) 18 March 2010, entire text, all drawings	1-9

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/003009

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2015-207638 A	19.11.2015	US 2015/0303226 A1 paragraphs [0012]- [0026], fig. 1A-3D (Family: none)	
JP 2007-53153 A	01.03.2007	(Family: none)	
JP 9-293848 A	11.11.1997	(Family: none)	
WO 2018/180477 A1	04.10.2018	US 2020/0006414 A1 paragraphs [0032]- [0492], fig. 1-7 CN 110446952 A TW 201903436 A (Family: none)	
JP 62-134966 A	18.06.1987	(Family: none)	
JP 2018-11018 A	18.01.2018	EP 3486947 A1 paragraphs [0014]- [0049], [0110]- [0115], fig. 1-5, 29 CN 109478555 A WO 2018/012314 A1 (Family: none)	
JP 2010-62417 A	18.03.2010	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 D; H04N5/369		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H04N5/369 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-207638 A（キヤノン株式会社）19.11.2015（2015-11-19） 段落[0009]-[0018]，図1-3	1-3，7-9
Y		4-7
X	JP 2007-53153 A（凸版印刷株式会社）01.03.2007（2007-03-01） 段落[0013]-[0056]，図1-9	1，3，7-9
Y		2，4-7
X	JP 9-293848 A（ソニー株式会社）11.11.1997（1997-11-11） 段落[0001]-[0012]，図1-5	1，3，8-9
Y		2，4-7
Y	WO 2018/180477 A1（富士フイルム株式会社）04.10.2018（2018-10-04） 段落[0010]-[0207]，図1-7	2，4-6
Y	JP 62-134966 A（日本ビクター株式会社）18.06.1987（1987-06-18） 第2頁右上欄第2行-第3頁右上欄第3行，第1図-第2図	2，4-6
X	JP 2018-11018 A（ソニー株式会社）18.01.2018（2018-01-18） 段落[0014]-[0049]，[0110]-[0115]，図1-5，29	1，3，7-9
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.04.2021		国際調査報告の発送日 20.04.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 今井 聖和 5F 4666 電話番号 03-3581-1101 内線 3516

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-62417 A (パナソニック株式会社) 18.03.2010 (2010 - 03 - 18) 全文全図	1-9

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/003009

引用文献			公表日	パテントファミリー文献	公表日
JP	2015-207638	A	19.11.2015	US 2015/0303226 A1 段落[0012]-[0026], 図1A-3D	
JP	2007-53153	A	01.03.2007	(ファミリーなし)	
JP	9-293848	A	11.11.1997	(ファミリーなし)	
WO	2018/180477	A1	04.10.2018	US 2020/0006414 A1 段落[0032]-[0492], 図1-7 CN 110446952 A TW 201903436 A	
JP	62-134966	A	18.06.1987	(ファミリーなし)	
JP	2018-11018	A	18.01.2018	EP 3486947 A1 段落[0014]-[0049], [0110]-[0115], 図1-5, 29 CN 109478555 A WO 2018/012314 A1	
JP	2010-62417	A	18.03.2010	(ファミリーなし)	