(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 1 月 4 日 (04.01.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/000474 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01)

(21) 国际申请号: PCT/CN2016/090572

(22) 国际申请日: 2016 年 7 月 20 日 (20.07.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610513808.9 2016年6月30日 (30.06.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 吴宇(WU, Yu); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区登良路21号南油第二工业区206栋6层611室（恒裕中心B座）, Guangdong 518054 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(54) **Title:** DISPLAY DEVICE HAVING CIRCUIT STRUCTURE HAVING MULTIPLE VBO RECEIVING ENDS

(54) **发明名称**: 具有VBO多接收端的电路结构的显示装置

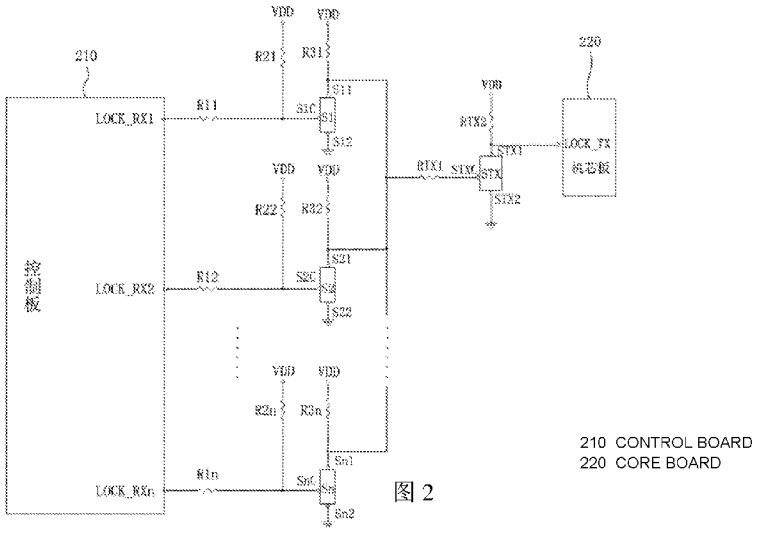


图 2

(57) **Abstract:** A display device having a circuit structure having multiple V-by-One (VBO) receiving ends comprises: a core board having a VBO transmitting end; a control board having multiple VBO receiving ends; multiple first switches, in which a control end of each of the first switches is connected to one of the VBO receiving ends of the control board via a resistor, a first connecting end of each of the first switches is connected to a predetermined voltage source via a resistor, and a second connecting end of each of the first switches is grounded; and a second switch, in which a control end of the second switch is connected to the first connecting end of each of the first switches via a resistor, a first connecting end of the second switch is connected to the predetermined voltage source via a resistor and is connected to the VBO transmitting end of the core board, and a second connecting end of the second switch is grounded. Therefore, correct data transmission can be ensured when a single error occurs on multiple VBO receiving ends of the control board or frequency locking is not synchronized.

WO 2018/000474 A1

[见续页]

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种具有VBO多接收端的电路结构的显示装置，包括：机芯板，具有一个VBO发送端；控制板，具有多个VBO接收端；多个第一开关，每个第一开关的控制端经由一电阻连接到控制板的一个VBO接收端，每个第一开关的第一连接端经由一电阻连接到预定电压源，每个第一开关的第二连接端接地；一个第二开关，第二开关的控制端经由一电阻连接到所述多个第一开关的每个第一开关的第一连接端，第二开关的第一连接端经由一电阻连接到所述预定电压源并且第二开关的第一连接端连接到机芯板的VBO发送端，第二开关的第二连接端接地，因此能够在控制板的多个VBO接收端出现单个异常或出现锁频不同步的情况下确保数据传输的正确性。

具有VBO多接收端的电路结构的显示装置

技术领域

本发明属于显示装置技术领域，更具体地说，涉及一种具有 VBO 多接收端的电路结构的显示装置。

背景技术

近年来，随着对显示装置显示高质量画面的需求的增加，对于显示装置的信号传输接口的要求也越来越高。因此，v-by-one（VBO）成为适用于平板显示器的信号传输接口标准，具有传输质量高、传输速度快并且节省成本和安装空间等优点，广泛应用于显示设备、多功能打印机等办公设备、车载娱乐设备、机器人、安防系统等领域。尤其是对于超高清（UD）显示装置，一般使用 VBO 接口作为机芯板与控制板（例如，TCON 板）之间通信的接口。

VBO 信号是高频差分信号，没有单独的时钟信号，而是在不同的时间分别传输时钟信号和数据信号，并且具有特定的通信机制。在 VBO 信号的通信机制中，首先，VBO 的发送端（例如，机芯板）可按照固定的频率向 VBO 的接收端（例如，控制板）传输时钟信号，VBO 的接收端接收到时钟信号并基于该时钟信号锁定 VBO 的发送端传输数据的传输频率，随后，当 VBO 的接收端锁定了 VBO 的发送端传输数据的传输频率之后，VBO 的接收端可向 VBO 的发送端发送锁定（Lock）信号以告知已锁定传输数据的传输频率，则 VBO 的发送端可按照该固定的频率向 VBO 的接收端传输数据信号，从而 VBO 的接收端可以按照该固定的频率来接收并抓取数据。这里，时钟信号可以是时钟数据恢复训练模式（CDR（clock data recovery）training pattern）。

图 1 是示出根据现有技术的显示装置中的 VBO 多接收端的电路结构的示图。如图 1 所示，控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 分别经由一电阻连接至机芯板的 VBO 发送端 LOCK_TX，机芯板的 VBO 发送端 LOCK_TX 通过一电阻连接至一预定电压源

VDD。

当预定电压源(例如,3.3V)上电时,控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送的锁定信号默认为高电平信号。锁定信号为高电平表示控制板未锁定传输数据的传输频率。当机芯板的 VBO 发送端 LOCK_TX 接收到高电平信号时,机芯板的 VBO 发送端 LOCK_TX 向控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送时钟信号(例如, CDR training pattern)。当控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 基于时钟信号锁定传输数据的传输频率时,控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 将锁定信号拉低(即,发送一个低电平信号)。锁定信号为低电平表示控制板已锁定传输数据的传输频率。当机芯板的 VBO 发送端 LOCK_TX 接收到低电平信号时,机芯板的 VBO 发送端 LOCK_TX 向控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送数据信号。一旦控制板丢失传输数据的传输频率时,控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 可再次将锁定信号拉高,则机芯板的 VBO 发送端 LOCK_TX 再次发送时钟信号。

在如图 1 所示的电路结构中,由于控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 是短接在一起来接收机芯板的一个 VBO 发送端 LOCK_TX 发送的时钟信号和数据信号,因此,一旦其中一个 VBO 接收端丢失传输信号的传输频率,其发送的高电平的锁定信号也会被其它 VBO 接收端发送的低电平信号拉低,导致机芯板的 VBO 发送端 LOCK_TX 无法重新发送时钟信号,而丢失传输频率的 VBO 接收端仍然按照错误的频率接收数据。另外,当预定电压源上电时,控制板的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 锁定频率不同步时,也会出现这样的错误。

发明内容

为克服现有技术的不足,本发明的示例性实施例提供一种具有 VBO 多接收端的电路结构的显示装置,该显示装置能够在控制板的多个 VBO 接收端出现单个异常或控制板的多个 VBO 接收端锁频不同步的情况下确保数据传输的正确性。

根据本发明的一方面，提供了一种具有 VBO 多接收端的电路结构的显示装置，包括：机芯板，具有一个 VBO 发送端，并通过 VBO 发送端向控制板传输时钟信号和数据信号；控制板，具有多个 VBO 接收端，并通过所述多个 VBO 接收端从机芯板接收时钟信号和数据信号；多个第一开关，其中，每个第一开关的控制端经由一电阻连接到控制板的一个 VBO 接收端，每个第一开关的第一连接端经由一电阻连接到预定电压源，每个第一开关的第二连接端接地；一个第二开关，其中，第二开关的控制端经由一电阻连接到所述多个第一开关的每个第一开关的第一连接端，第二开关的第一连接端经由一电阻连接到所述预定电压源并且第二开关的第一连接端连接到机芯板的 VBO 发送端，第二开关的第二连接端接地。

可选地，当任意一个第一开关的控制端从控制板的 VBO 接收端接收到高电平信号时，该任意一个第一开关导通，当任意一个第一开关的控制端从控制板的 VBO 接收端接收到低电平信号时，该任意一个第一开关断开。

可选地，当第二开关的控制端从所述多个第一开关的每个第一开关的第一连接端接收到高电平信号时，第二开关导通，当第二开关的控制端从所述多个第一开关的每个第一开关的第一连接端接收到低电平信号时，第二开关断开。

可选地，第一开关和第二开关是 NMOS 晶体管，其中，第一开关和第二开关的控制端为栅极，第一开关和第二开关的第一连接端为漏极，第一开关和第二开关的第二连接端为源极。

可选地，控制板可基于从机芯板接收到的时钟信号来锁定从机芯板接收到的数据信号的传输频率。

可选地，当控制板的任意一个 VBO 接收端接收的数据信号的传输频率未被锁定时，该任意一个 VBO 接收端向与自己连接的第一开关的控制端发送高电平信号。

可选地，当控制板的任意一个 VBO 接收端接收的数据信号的传输频率已被锁定时，该任意一个 VBO 接收端向与自己连接的第一开关的控制端发送低电平信号。

可选地，当机芯板的 VBO 发送端从第二开关的第一连接端接收到高电平信号时，机芯板的 VBO 发送端向控制板的所述多个 VBO 接收端发送时钟信号。

可选地，当机芯板的 VBO 发送端从第二开关的第一连接端接收到低电平

信号时，机芯板的VBO发送端向控制板的所述多个VBO接收端发送数据信号。

可选地，所述多个第一开关的每个第一开关的输入端经由一电阻连接到所述预定电压源，从而控制板的所述多个 VBO 接收端通过将预定电压源上电来发送高电平信号。

根据本发明的示例性实施例提供的具有 VBO 多接收端的电路结构的显示装置，能够解决在控制板的多个 VBO 接收端出现单个异常或控制板的多个VBO 接收端锁频不同步的情况下锁频异常的问题，并确保数据传输的正确性。

将在接下来的描述中部分阐述本发明另外的方面和/或优点，还有一部分通过描述将是清楚的，或者可以经过本发明的实施而得知。

附图说明

通过下面结合附图进行的对实施例的描述，本发明的上述和/或其它目的和优点将会变得更加清楚，其中：

图 1 是示出根据现有技术的显示装置中的 VBO 多接收端的电路结构的示图；

图 2 是示出根据本发明示例性实施例的具有 VBO 多接收端的电路结构的显示装置的示图；

图 3 是示出根据本发明的另一示例性实施例的具有 VBO 多接收端的电路结构的显示装置的示图。

具体实施方式

现将详细描述本发明的示例性实施例，所述实施例的示例在附图中示出，其中，相同的标号指示相同的部分。以下将通过参照附图来说明所述实施例，以便解释本发明。

图 2 是示出根据本发明示例性实施例的具有 VBO 多接收端的电路结构的显示装置的示图。

参照图 2，根据本发明的示例性实施例的显示装置包括控制板 210、机芯

板 220、多个第一开关 S1, S2,…,Sn 以及一个第二开关 STX。

控制板 210 具有多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn。机芯板 220 具有一个 VBO 发送端 LOCK_TX。机芯板 220 通过 VBO 发送端 LOCK_TX 向控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送时钟信号和数据信号。控制板 210 通过所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 从机芯板 220 的 VBO 发送端 LOCK_TX 接收时钟信号和数据信号。

机芯板 220 的 VBO 发送端 LOCK_TX 可按照固定的频率来向控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送时钟信号。控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 可基于从机芯板 220 的 VBO 发送端 LOCK_TX 接收到的时钟信号来锁定从机芯板 220 的 VBO 发送端 LOCK_TX 接收到的数据信号的传输频率。这里，时钟信号可以是时钟数据恢复训练模式（CDR(clock data recovery) training pattern）。

根据本发明的一个示例性实施例，CDR training pattern 可以是 01010101…的信号。也就是说，机芯板 220 可的 VBO 发送端 LOCK_TX 按照固定的频率向控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送 01010101…的信号，当控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 接收到这样的 01010101…的信号时，控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 可侦测到 0 和 1 的切换的频率，从而锁定这样的传输频率。

当控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 向机芯板 220 的 VBO 发送端 LOCK_TX 发送锁定信号以通知已锁定数据传输的传输频率时，机芯板 220 可的 VBO 发送端 LOCK_TX 可按照这样的传输频率来向控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送数据信号，从而控制板 210 的多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 可按照这样的传输频率来接收并抓取数据。

所述多个第一开关 S1, S2,…,Sn 之中的每个第一开关具有控制端、第一连接端和第二连接端，其中，第一连接端和第二连接端接通表示第一开关导通，

第一连接端和第二连接端断开表示第一开关断开。每个第一开关的控制端经由一电阻连接到控制板 210 的一个 VBO 接收端，每个第一开关的第一连接端经由一电阻连接到预定电压源 VDD，每个第一开关的第二连接端接地。

根据示例性实施例，第一开关 S1 具有控制端 S1C、第一连接端 S11 和第二连接端 S12，其中，第一开关 S1 的控制端 S1C 经由电阻 R11 连接到控制板 210 的 VBO 接收端 LOCK_RX1，第一开关 S1 的第一连接端 S11 经由电阻 R31 连接到预定电压源 VDD，第一开关 S1 的第二连接端 S12 接地。第一开关 S2 具有控制端 S2C、第一连接端 S21 和第二连接端 S22，其中，第一开关 S2 的控制端 S2C 经由电阻 R12 连接到控制板 210 的 VBO 接收端 LOCK_RX2，第一开关 S2 的第一连接端 S21 经由电阻 R32 连接到预定电压源 VDD，第一开关 S2 的第二连接端 S22 接地。第一开关 Sn 具有控制端 SnC、第一连接端 Sn1 和第二连接端 Sn2，其中，第一开关 Sn 的控制端 SnC 经由电阻 R1n 连接到控制板 210 的 VBO 接收端 LOCK_RXn，第一开关 Sn 的第一连接端 Sn1 经由电阻 R3n 连接到预定电压源 VDD，第一开关 Sn 的第二连接端 Sn2 接地。

根据示例性实施例，当所述多个第一开关 S1, S2,...,Sn 之中的任意一个第一开关的控制端从与其连接的 VBO 接收端接收到高电平信号时，该任意一个第一开关导通。例如，第一开关 S1 的控制端 S1C 从 VBO 接收端 LOCK_RX1 接收到高电平信号时，第一开关 S1 导通。第一开关 S2 的控制端 S2C 从 VBO 接收端 LOCK_RX2 接收到高电平信号时，第一开关 S2 导通。第一开关 Sn 的控制端 SnC 从 VBO 接收端 LOCK_RXn 接收到高电平信号时，第一开关 Sn 导通。

根据示例性实施例，当所述多个第一开关 S1, S2,...,Sn 之中的任意一个第一开关的控制端从与其连接的 VBO 接收端接收到低电平信号时，该任意一个第一开关断开。例如，第一开关 S1 的控制端 S1C 从 VBO 接收端 LOCK_RX1 接收到低电平信号时，第一开关 S1 断开。第一开关 S2 的控制端 S2C 从 VBO 接收端 LOCK_RX2 接收到低电平信号时，第一开关 S2 断开。第一开关 Sn 的控制端 SnC 从 VBO 接收端 LOCK_RXn 接收到低电平信号时，第一开关 Sn 断开。

第二开关 STX 具有控制端 STXC、第一连接端 STX1 和第二连接端 STX2，

其中，第一连接端 STX1 和第二连接端 STX2 接通表示第二开关 STX 导通，第一连接端 STX1 和第二连接端 STX2 断开表示第二开关 STX 断开。第二开关 STX 的控制端经 STXC 由电阻 RTX1 连接到所述多个第一开关 S1, S2,…,Sn 的每个第一开关的第一连接端，第二开关 STX 的第一连接端 STX1 经由电阻 RTX2 连接到预定电压源 VDD，并且第二开关 STX 的第一连接端 STX1 连接到机芯板 220 的 VBO 发送端 LOCK_TX，第二开关 STX 的第二连接端 STX2 接地。

根据示例性实施例，当第二开关 STX 的控制端 STXC 从所述多个第一开关 S1, S2,…,Sn 的每个第一开关的第一连接端接收到高电平信号时，第二开关 STX 导通。

根据示例性实施例，当第二开关 STX 的控制端 STXC 从所述多个第一开关 S1, S2,…,Sn 的每个第一开关的第一连接端接收到低电平信号时，第二开关 STX 断开。

根据示例性实施例，当控制板 210 的任意一个 VBO 接收端接收的数据信号的传输频率未被锁定时，该任意一个 VBO 接收端向与自己连接的第一开关的控制端发送高电平信号作为锁定信号，其中，锁定信号为高电平信号表示数据信号的传输频率未被锁定。这里，数据信号的传输频率未被锁定的情况可包括控制板 210 的 VBO 接收端未确定数据信号的传输频率、控制板 210 的 VBO 接收端丢失数据信号的传输频率、控制板 210 的 VBO 接收端锁定传输频率不同步中的至少一个。

例如，当 VBO 接收端 LOCK_RX1 接收的数据信号的传输频率未被锁定时，VBO 接收端 LOCK_RX1 向第一开关 S1 的控制端 S1C 发送高电平信号作为锁定信号。当 VBO 接收端 LOCK_RX2 接收的数据信号的传输频率未被锁定时，VBO 接收端 LOCK_RX2 向第一开关 S2 的控制端 S2C 发送高电平信号作为锁定信号。当 VBO 接收端 LOCK_RXn 接收的数据信号的传输频率未被锁定时，VBO 接收端 LOCK_RXn 向第一开关 Sn 的控制端 SnC 发送高电平信号作为锁定信号。

根据示例性实施例，控制板 210 的 VBO 接收端向与自己连接的第一开关的控制端发送高电平信号可通过以下方式来实现：所述多个第一开关 S1, S2,…,Sn 的每个第一开关的输入端经由一电阻连接到预定电压源 VDD，从而控

制板的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 通过将预定电压源 VDD 上电来发送高电平信号。也就是说，当预定电压源 VDD 上电时，控制板的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 默认发送高电平信号作为锁定信号。

根据示例性实施例，当控制板 210 的任意一个 VBO 接收端接收的数据信号的传输频率已被锁定时，该任意一个 VBO 接收端可将锁定信号拉低，即，该任意一个 VBO 接收端向与自己连接的第一开关的控制端发送低电平信号作为锁定信号，其中，锁定信号为低电平信号表示数据信号的传输频率已被锁定。

例如，当 VBO 接收端 LOCK_RX1 接收的数据信号的传输频率已被锁定时，VBO 接收端 LOCK_RX1 向第一开关 S1 的控制端 S1C 发送低电平信号作为锁定信号。当 VBO 接收端 LOCK_RX2 接收的数据信号的传输频率已被锁定时，VBO 接收端 LOCK_RX2 向第一开关 S2 的控制端 S2C 发送低电平信号作为锁定信号。当 VBO 接收端 LOCK_RXn 接收的数据信号的传输频率已被锁定时，VBO 接收端 LOCK_RXn 向第一开关 Sn 的控制端 SnC 发送低电平信号作为锁定信号。

根据示例性实施例，当机芯板 220 的 VBO 发送端 LOCK_TX 从第二开关 STX 的第一连接端 STX1 接收到高电平信号时，机芯板 220 的 VBO 发送端 LOCK_TX 向控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送时钟信号。

根据示例性实施例，当机芯板 220 的 VBO 发送端 LOCK_TX 从第二开关 STX 的第一连接端 STX1 接收到低电平信号时，机芯板 220 的 VBO 发送端 LOCK_TX 向控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 发送数据信号。

根据如图 2 所示的根据本发明示例性实施例的具有 VBO 多接收端的电路结构的显示装置，当控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 未锁定传输数据的传输频率时，控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 将高电平信号作为锁定信号发送至各自的第一开关 S1, S2,…,Sn 的控制端 S1C, S2C,…, SnC。当第一开关 S1, S2,…,Sn 的控制端 S1C, S2C,…, SnC 接收到高电平信号时，第一开关 S1, S2,…,Sn 导通，那么由于第一开关 S1, S2,…,Sn 的第二连接端 S12,

S22, …, Sn2 接地，因此第一开关 S1, S2,…,Sn 的第一连接端 S11, S21, …, Sn1 输出低电平信号，从而第二开关 STX 的控制端 STXC 接收到低电平信号。当第二开关 STX 的控制端 STXC 接收到低电平信号时，第二开关 STX 断开，因此第二开关 STX 的第一连接端 STX1 输出高电平信号，从而机芯板 220 的 VBO 发送端 LOCK_TX 接收到高电平信号。当机芯板 220 的 VBO 发送端 LOCK_TX 接收到高电平信号时，确认控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 未锁定传输数据的传输频率，从而发送时钟信号。

当控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 基于时钟信号已锁定传输数据的传输频率时，控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 将高电平信号拉低，即，将低电平信号作为锁定信号发送至各自的第一开关 S1, S2,…,Sn 的控制端 S1C, S2C,…, SnC。当第一开关 S1, S2,…,Sn 的控制端 S1C, S2C,…, SnC 接收到低电平信号时，第一开关 S1, S2,…,Sn 断开，因此第一开关 S1, S2,…,Sn 的第一连接端 S11, S21, …, Sn1 输出高电平信号，从而第二开关 STX 的控制端 STXC 接收到高电平信号。当第二开关 STX 的控制端 STXC 接收到高电平信号时，第二开关 STX 导通，那么由于第二开关 STX 的第二连接端 STX2 接地，因此第二开关 STX 的第一连接端 STX1 输出低电平信号，从而机芯板 220 的 VBO 发送端 LOCK_TX 接收到低电平信号。当机芯板 220 的 VBO 发送端 LOCK_TX 接收到低电平信号时，确认控制板 210 的所述多个 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 已锁定传输数据的传输频率，从而发送数据信号。

根据上述显示装置，只要有一个 VBO 接收端（例如，LOCK_RX1）发送高电平信号作为锁定信号（即，只要有一个 VBO 接收端 LOCK_RX1 未锁定传输数据的传输频率），机芯板 220 的 VBO 发送端 LOCK_TX 接收到的信号都会为高电平信号，则机芯板 220 会继续发送时钟信号而不会发送数据信号。这是因为，只要有一个 VBO 接收端（例如，LOCK_RX1）发送高电平信号作为锁定信号，与该 VBO 接收端 LOCK_RX1 连接的第一开关 S1 导通，则该 VBO 接收端 LOCK_RX1 连接的第一开关 S1 由于第二连接端 S12 接地使得第一连接端 S11 输出的信号也为低电平信号，使得第二开关 STX 的控制端 STXC 接收到的信号为低电平信号，则第二开关 STX 断开，从而第二开关 STX 的第一连

接端 STX1 输出的信号为高电平信号，即，机芯板 220 的 VBO 发送端 LOCK_TX 接收到的信号为高电平信号。因此，只有当所有 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 都发送低电平信号作为锁定信号（即，所有 VBO 接收端 LOCK_RX1, LOCK_RX2, …,LOCK_RXn 都已锁定传输数据的传输频率），机芯板 220 的 VBO 发送端 LOCK_TX 接收到的信号才会为低电平信号，则机芯板 220 开始发送数据信号。这样就解决了在控制板的多个 VBO 接收端出现单个异常或控制板的多个 VBO 接收端锁频不同步的情况下锁频异常的问题，并确保数据传输的正确性。

图 3 是示出根据本发明的另一示例性实施例的具有 VBO 多接收端的电路结构的显示装置的示图。

参照图 3，根据本发明的另一示例性实施例的显示装置包括控制板 310、机芯板 320、多个第一 N 型金属氧化物半导体（NMOS）晶体管 Q1, Q2,…,Qn 以及一个 NMOS 晶体管 QTX。

在该示例性实施例的显示装置中，仅通过使用多个第一 NMOS 晶体管 Q1, Q2,…,Qn 来实现如图 2 所示的显示装置中的多个第一开关 S1, S2,…,Sn，并通过使用一个 NMOS 晶体管 QTX 个来实现如图 2 所示的显示装置中的一个第二开关 STX。

根据示例性实施例，NMOS 晶体管 Q1, Q2,…,Qn 的栅极 G 为第一开关 S1, S2,…,Sn 的控制端，NMOS 晶体管 Q1, Q2,…,Qn 的漏极 D 为第一开关 S1, S2,…,Sn 的第一连接端，NMOS 晶体管 Q1, Q2,…,Qn 的源极 S 为第一开关 S1, S2,…,Sn 的第二连接端。NMOS 晶体管 QTX 的栅极 G 为第二开关 STX 的控制端 STXC，NMOS 晶体管 QTX 的漏极 D 为第二开关 STX 的第一连接端 STX1，NMOS 晶体管 QTX 的源极 S 为第二开关 STX 的第二连接端 STX2。

此外，如图 3 所示的根据示例性实施例显示装置的其它组件与如图 2 所示的根据示例性实施例显示装置的其它组件的连接关系和实现方式一致，因此，这里不再赘述。

此外，根据本发明的示例性实施例的显示装置中的第一开关和第二开关不限于通过 NMOS 晶体管实现，还可通过双极结型（BJT）晶体管等已知方式来实现。

根据本发明的示例性实施例提供的具有 VBO 多接收端的电路结构的显示装置，能够解决在控制板的多个 VBO 接收端出现单个异常或控制板的多个 VBO 接收端锁频不同步的情况下锁频异常的问题，并确保数据传输的正确性。

本发明的以上实施例仅仅是示例性的，而本发明并不受限于此。本领域技术人员应该理解：在不脱离本发明的原理和精神的情况下，可对这些实施例进行改变，其中，本发明的范围在权利要求及其等同物中限定。

权利要求书

1、一种具有 VBO 多接收端的电路结构的显示装置，包括：

机芯板，具有一个 VBO 发送端，并通过 VBO 发送端向控制板传输时钟信号和数据信号；

控制板，具有多个 VBO 接收端，并通过所述多个 VBO 接收端从机芯板接收时钟信号和数据信号；

多个第一开关，其中，每个第一开关的控制端经由一电阻连接到控制板的一个 VBO 接收端，每个第一开关的第一连接端经由一电阻连接到预定电压源，每个第一开关的第二连接端接地；

一个第二开关，其中，第二开关的控制端经由一电阻连接到所述多个第一开关的每个第一开关的第一连接端，第二开关的第一连接端经由一电阻连接到所述预定电压源并且第二开关的第一连接端连接到机芯板的 VBO 发送端，第二开关的第二连接端接地。

2、如权利要求 1 所述的显示装置，其中，当任意一个第一开关的控制端从控制板的 VBO 接收端接收到高电平信号时，该任意一个第一开关导通，

其中，当任意一个第一开关的控制端从控制板的 VBO 接收端接收到低电平信号时，该任意一个第一开关断开。

3、如权利要求 1 所述的显示装置，其中，当第二开关的控制端从所述多个第一开关的每个第一开关的第一连接端接收到高电平信号时，第二开关导通，

其中，当第二开关的控制端从所述多个第一开关的每个第一开关的第一连接端接收到低电平信号时，第二开关断开。

4、如权利要求 1 所述的显示装置，其中，第一开关和第二开关是 NMOS 晶体管，其中，第一开关和第二开关的控制端为栅极，第一开关和第二开关的第一连接端为漏极，第一开关和第二开关的第二连接端为源极。

5、如权利要求 1 所述的显示装置，其中，控制板基于从机芯板接收到的时钟信号来锁定从机芯板接收到的数据信号的传输频率。

6、如权利要求 5 所述的显示装置，其中，当控制板的任意一个 VBO 接收端接收的数据信号的传输频率未被锁定时，该任意一个 VBO 接收端向与自己

连接的第一开关的控制端发送高电平信号。

7、如权利要求 5 所述的显示装置，其中，当控制板的任意一个 VBO 接收端接收的数据信号的传输频率已被锁定时，该任意一个 VBO 接收端向与自己连接的第一开关的控制端发送低电平信号。

8、如权利要求 5 所述的显示装置，其中，当机芯板的 VBO 发送端从第二开关的第一连接端接收到高电平信号时，机芯板的 VBO 发送端向控制板的所述多个 VBO 接收端发送时钟信号。

9、如权利要求 5 所述的显示装置，其中，当机芯板的 VBO 发送端从第二开关的第一连接端接收到低电平信号时，机芯板的 VBO 发送端向控制板的所述多个 VBO 接收端发送数据信号。

10、如权利要求 6 所述的显示装置，其中，所述多个第一开关的每个第一开关的输入端经由一电阻连接到所述预定电压源，从而控制板的所述多个 VBO 接收端通过将预定电压源上电来发送高电平信号。

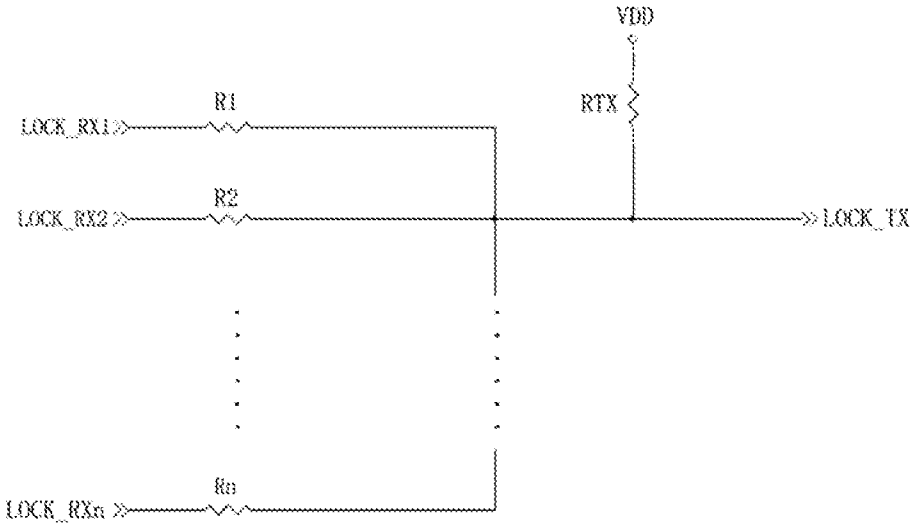

VDD
RTX
R1
LOCK_RX1
R2
LOCK_RX2
LOCK_TX
Rn
LOCK_RXn

图 1

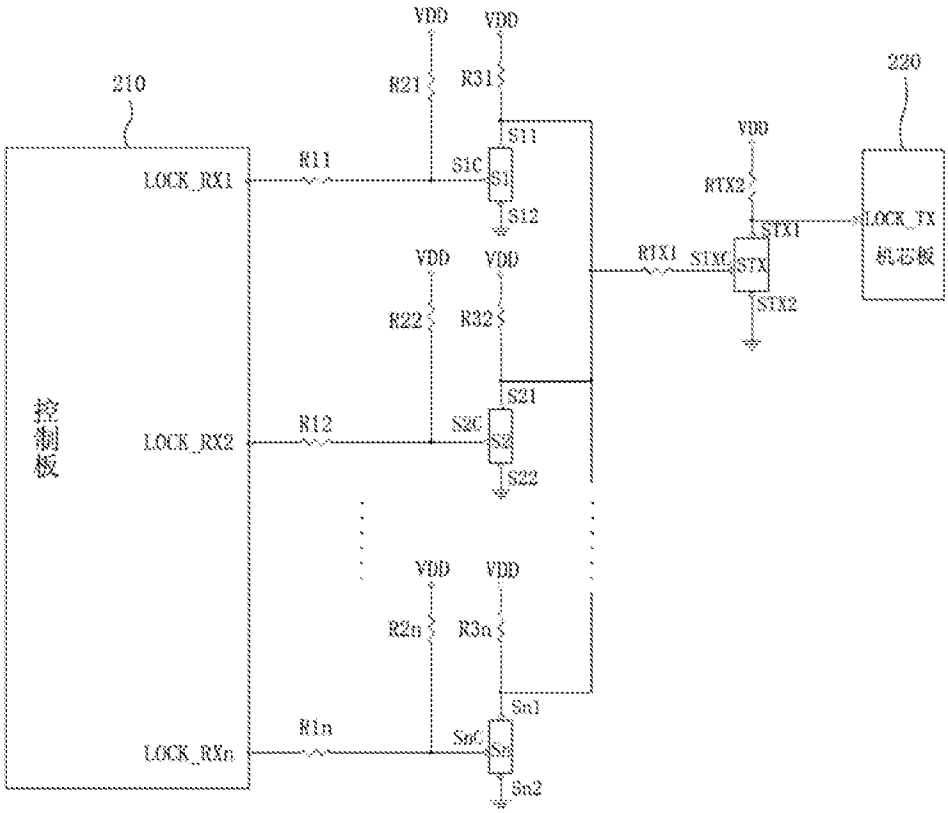

210
220
VDD
R21
R31
S11
R11
LOCK_RX1
S1C
S1
S12
RTX2
STX1
LOCK_TX
RTX1
S1XC
STX
STX2
R22
R32
S21
R12
LOCK_RX2
S2C
S2
S22
R2n
R3n
Sn1
R1n
LOCK_RXn
SnC
Sn
Sn2

图 2

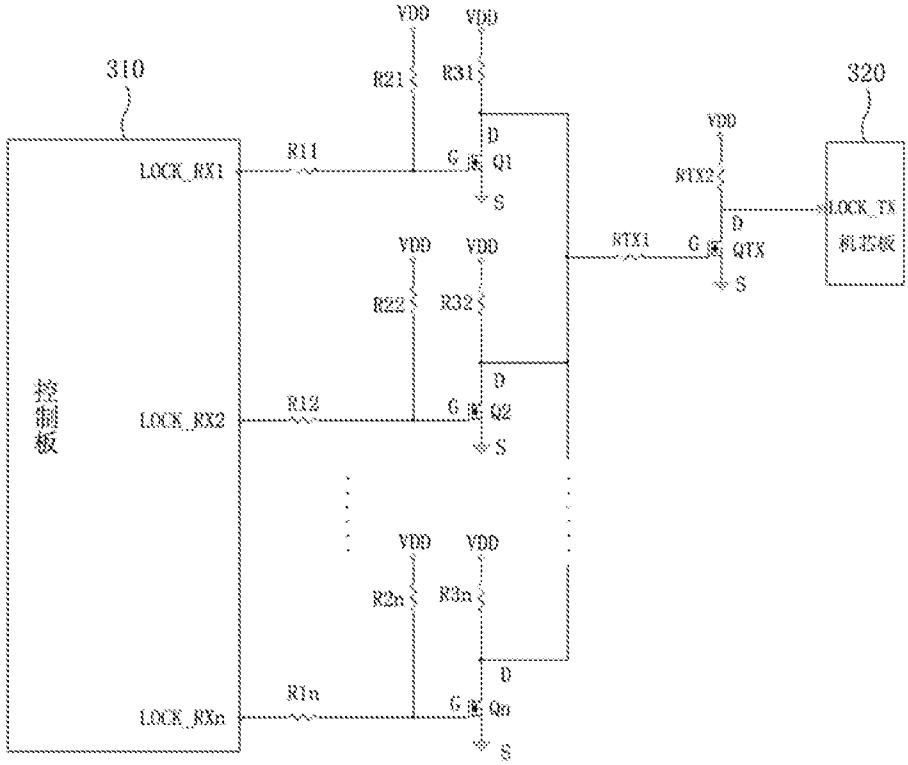

310
320
VDD
VDD
R21
R31
R11
LOCK_RX1
D
G
Q1
S
RTX2
LOCK_TX
RTX1
QTX
R22
R32
R12
LOCK_RX2
Q2
R2n
R3n
R1n
LOCK_RXn
Qn

图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/090572

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; CNKI; WPI; EPODOC: receiving end, sending end, deck, level, transmission frequency, lock, VOB, V-by-one, vb1, receive, sent, switch, ground, frequency, voltage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 105681866 A (HISENSE HIVIEW TECH CO., LTD.), 15 June 2016 (15.06.2016), description, paragraphs [0011]-[0015], and figure 5	1-10
A	CN 104683714 A (SICHUAN CHANGHONG ELECTRIC CO., LTD.), 03 June 2015 (03.06.2015), the whole document	1-10
A	CN 104935859 A (WUHAN JINGCE ELECTRONIC TECHNOLOGY CORP.), 23 September 2015 (23.09.2015), the whole document	1-10

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 March 2017 (28.03.2017)	**11 April 2017 (11.04.2017)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **CONG, Lei** Telephone No.: (86-10) **62414028**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/090572

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105681866 A	15 June 2016	None	
CN 104683714 A	03 June 2015	None	
CN 104935859 A	23 September 2015	None	

国际检索报告

国际申请号
PCT/CN2016/090572

A. 主题的分类

G09G 3/20(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT；CNKI；WPI；EPODOC:接收端、发送端、开关、接地、机芯板、电平、传输频率、锁定、电压、VBO、V-by-one、vbl、receive、sent、switch、ground、frequence、voltage

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 105681866 A (青岛海信信芯科技有限公司) 2016年 6月 15日 (2016-06-15) 说明书第[0011]-[0015]段，图5	1-10
A	CN 104683714 A (四川长虹电器股份有限公司) 2015年 6月 3日 (2015-06-03) 全文	1-10
A	CN 104935859 A (武汉精测电子技术股份有限公司) 2015年 9月 23日 (2015-09-23) 全文	1-10

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 3月 28日	2017年 4月 11日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 从磊 电话号码 (86-10)62414028

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2016/090572

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	105681866	A	2016年 6月 15日	无	
CN	104683714	A	2015年 6月 3日	无	
CN	104935859	A	2015年 9月 23日	无	