

# 公告本

申請日期：89 6 18 案號：89112005

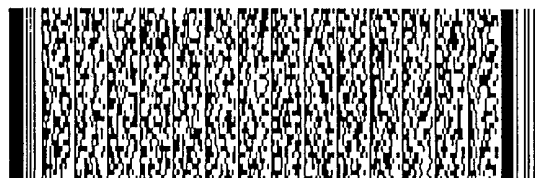
類別：H01L 21/48 ; H01L 23/495

(以上各欄由本局填註)

## 發明專利說明書

469544

|            |                    |                                                         |
|------------|--------------------|---------------------------------------------------------|
| 一、<br>發明名稱 | 中文                 | 製造經鍍的電子終端之方法                                            |
|            | 英文                 | METHOD OF MANUFACTURING A PLATED ELECTRONIC TERMINATION |
| 二、<br>發明人  | 姓名<br>(中文)         | 1. 馬克 闊卡<br>2. 傑克 林恩                                    |
|            | 姓名<br>(英文)         | 1. MARK KWOKA<br>2. JACK LINN                           |
|            | 國籍                 | 1. 美國 2. 美國                                             |
|            | 住、居所               | 1. 美國佛羅里達州龐貝市希綽斯路1197號<br>2. 美國佛羅里達州墨爾本市南山坡路512號        |
| 三、<br>申請人  | 姓名<br>(名稱)<br>(中文) | 1. 美商因特希耳公司                                             |
|            | 姓名<br>(名稱)<br>(英文) | 1. INTERSIL CORPORATION                                 |
|            | 國籍                 | 1. 美國                                                   |
|            | 住、居所<br>(事務所)      | 1. 美國佛羅里達州龐貝市東北龐貝路2401號                                 |
|            | 代表人<br>姓名<br>(中文)  | 1. 霍華 E. 羅思曼                                            |
|            | 代表人<br>姓名<br>(英文)  | 1. HOWARD E. ROTHMAN                                    |



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

美國 US

1999/06/30 09/343,845

有

有關微生物已寄存於

寄存日期

寄存號碼

無

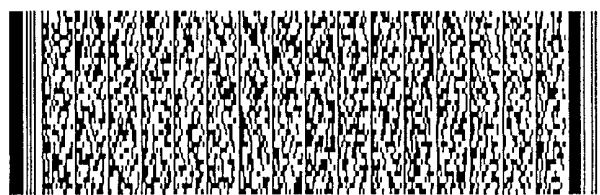
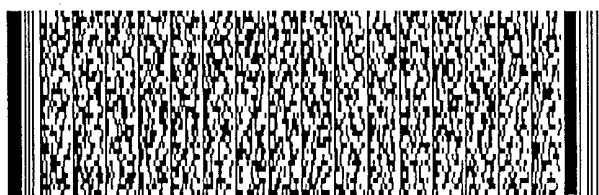


## 五、發明說明(1)

在將具導線/終端之積體電路(IC)元件黏接至一電路板之處，必須提供適合的方法以在導線/終端與電路板間製造令人滿意的電力和機械連接。導線是從該積體電路組上突出的金屬線，其被用於製造與欲裝上積體電路之電路板間的電力連接。終端是一用於製造任何電力或電子元件間之電力連接的表面。當連接符合工業對溼潤及加邊線所定義之視覺性質的需要，並且具有一條不會改變藉其所傳送訊號之目標電力特徵的路徑時，此被認為是令人滿意的連接。溼潤是液體分佈或覆蓋整個固體表面以藉此產生接觸的能力。加邊線是一種用於連接兩表面之接合材料的體積、高、面積及周圍之描述。該連接在機械上也必須是永久性的。

這些永久性連接通常是由焊接達成。焊接時，當兩種金屬表面間形成一焊接點時，將其合而為一體。焊接劑是一種金屬或金屬組合物，其可在相當低的溫度下(近 $200^{\circ}\text{C}$ )熔化並溼潤表面，其中焊接劑係以融熔態被塗覆在表面上。焊接劑是一種合金如辛與銅，或錫與鉛的合金。藉由冷卻，焊接劑在半導體導線/終端表面與電路板表面之間形成一永久性機械及電連接。

焊接技術中總是希望能改善機械連接以最大化焊接劑溼潤及加邊線所焊接表面間的量。其他人曾嘗試利用特殊沐浴法或特殊鍍法/固定技術改善鍍錫/焊接劑所形成的焊連接。本發明係關於一種製造導線/終端以改善其可焊接性的方法。可焊接性是材料或表面在特定條件下被融熔焊接



## 五、發明說明 (2)

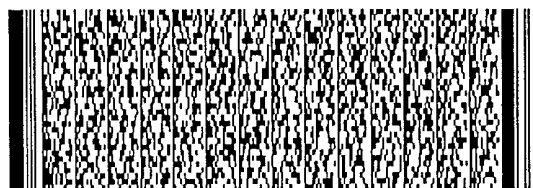
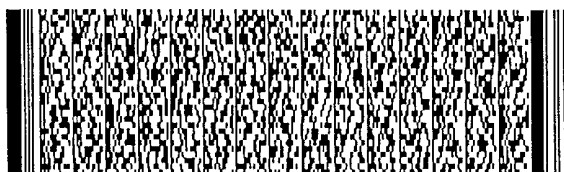
劑弄溼的能力。

生產封裝IC之製造程序包括將一導線/終端修飾法應用在金屬導線/終端以保護並提高下層基本金屬導線/終端固有的可焊接性。此導線/終端修飾法一般被用作薄膜塗層。該導線/終端修飾保護導線/終端並使封裝IC或電力/電子零件容易被焊接在電路板上。兩種應用此導線/終端修飾之普通方法：(1)一種焊鍍錫/鉛之導線修飾法，或(2)一種融熔熱焊接劑浸漬法。上述兩種方法在焊接及IC製造技術方面是為人所熟知的。

本發明包括一種製造電力元件之導線或終端的方法，其包括塗覆一塗層於金屬導線/終端上，扁平化該金屬導線/終端直到該經塗覆導線實質上變得較平滑而且孔洞較少，以及實質上扁平化直到塗層厚度降低約0.1%至約10%等步驟。

本發明也包括一種製造積體電路之金屬導線的方法，其包括塗覆一塗層於積體電路組的金屬導線上，扁平化該金屬導線直到該經塗覆導線實質上變得較平滑而且孔洞較少，塗覆該塗層於金屬導線/終端上使該塗層在扁平化之前的厚度是約10微英吋至約1000微英吋，而且扁平化後的塗層厚度降低約0.1%至約10%，以及扁平化直到塗層的孔隙度降低約80%至約90%等步驟。

熱浸漬方法有利於提供一種高品質修飾，但不容易控制塗層厚度的分佈。由於液體表面張力之顧慮，因此可獲得的最大塗層厚度受到限制。鍍敷方法相對較容易控制其塗



## 五、發明說明 (3)

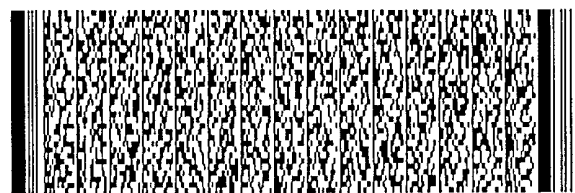
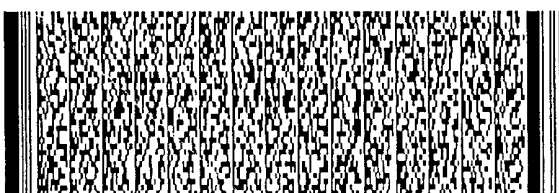
層度的分佈。可獲得的最大塗層厚度是不受限制的。但是，鍍敷的可焊接性或被融熔焊接劑弄溼表面的能力一般不如融熔熱浸漬導線/終端修飾法般良好。本發明是一種製造IC封裝物使該導線具有較高可焊接性之方法。此改善可利用蒸汽老化與溼潤平衡測量測得及測試。該進行導線修飾的方法結合機械方式扁平化該導線所鍍敷的塗層。此可藉機械方式如滾動、壓扁、敲打(藉一重擊敲打或衝擊使一金屬片的表面變硬)、鑄造(藉壓緊兩塑模之間形成金屬以清晰地將記號印在該工作物兩面上)、鍛造(利用壓縮力藉塑膠變形使金屬定型)或其他適合的扁平化技術完成。這些技術中，我們發現滾動產生較好的結果。藉扁平化該導線的塗層，該表面的孔洞變得較少，而且最小化整個表面使溼潤該導線/終端表面之所需工作變少。而且，扁平化該塗層降低造成極佳可焊接性之無定形背脊及凹槽的不利影響。無定形背脊及凹槽與一般塗覆過之等線/終端修飾的粒狀結構物有關。

現在以實例方式描述本發明並參考所附圖形，其中：

圖1是一個導線結構物圖。

圖2(a)是一個導線之已塗覆表面放大3,000倍的顯微照片，其中左手邊為已扁平化的導線塗層而右手邊是未扁平化的導線塗層。

圖2(b)是一個導線之已塗覆表面放大500倍的顯微照片，其中左手邊為已扁平化的導線塗層而右手邊是未扁平化的導線塗層。



## 五、發明說明(4)

圖3(a)是一個導線之已塗覆表面放大3,000倍的顯微照片，其中該導線塗層未經扁平化。

圖3(b)是一個導線之已塗覆表面放大500倍的顯微照片，其中該導線塗層未經扁平化。

圖4(a)是一個導線之已塗覆表面放大3,000倍的顯微照片，其中該導線塗層經部份扁平化。

圖4(b)是一個導線之已塗覆表面放大500倍的顯微照片，其中該導線塗層曾經過敲打而部份扁平化。

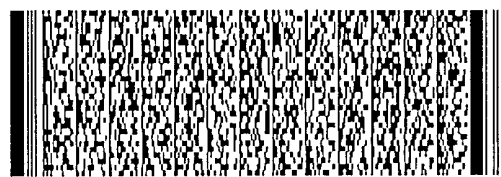
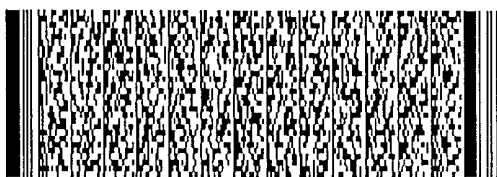
圖5(a)是一個導線結構物的表示圖，其中該結構物包括一銅底層、中間鎳鍍層及頂部焊接劑鍍層。

圖5(b)是一個導線結構物的表示圖，其中該結構物包括一銅底層、中間鎳鍍層及頂部金鍍層。

圖5(c)是一個導線結構物的表示圖，其中該結構物包括一銅底層、中間鎳鍍層及頂部鈀鍍層。

扁平化電子元件的導線，最特別的是積體電路的導線增加該導線的可焊接性。扁平化可藉滾動、壓扁、敲打、鑄造或鍛造完成。

封裝積體電路是利用金屬導線結構物所製得，其中該金屬結構物具有實質上平坦表面。該碎片(塑模)形式之積體電路被黏在導線結構物(為了塑模黏接，其有一特殊銀或銅點鍍於其上)、經黏合及轉移模型、經爐密封或經焊接的線上以製造一種具有從包裝主體突出之導線的經包裝(封裝)積體電路。圖1顯示含有一金屬導線結構物11之帶狀細線10的輪廓，其中該金屬導線結構物包括一個中心塑

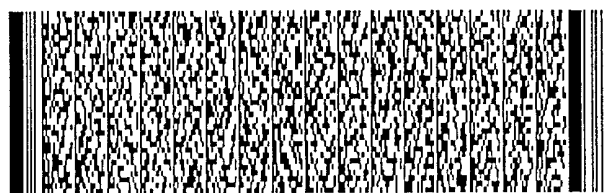
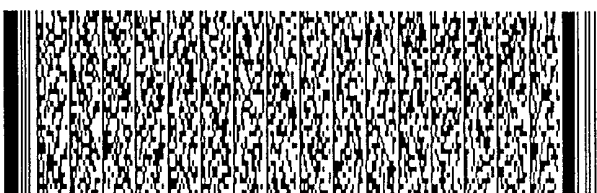


## 五、發明說明 (5)

模墊及許多導線14。該IC片(未顯示出)被安置在塑模墊12上。該積體電路片留有空隙地被放置在IC塑模墊12上,其中該IC塑模墊實質上符合所黏附碎片的形狀(如所示之矩形)。扁平的金屬導線14與該積體電路之結合墊產生電力接觸,其中該結合墊具有從該導線延伸至該IC的結合墊上之薄結合線(未顯示出)。如圖1中所示,金屬導線14的內側端16圍繞在該IC塑模墊12的周圍。所有金屬導線14皆是從IC塑模墊12放射狀向外延伸。金屬導線14的外側端18係以一平行該帶狀細線10的角度朝下一個IC封裝結構物之金屬導線14突出的金屬導線14。

將相鄰導線固定在一起並以封閉條30將其固定在該結構物上。藉連接條32將塑模墊12連接至軌道34上。在該塑模(未顯示出)被黏至該塑模墊12之後,將導線結構物放在模型中。將融熔塑膠倒入模型中以包圍該塑模及由軌道34和封閉條30所形成之周圍內部的導線。在所塑成的元件冷卻後,以一慣用導線修整操作讓封閉條30及連接條32與軌道34分開。然後在一慣用形成操作中將導線14彎成一所需角度。此獲得各個IC包裝的結構物。最好在黏接該碎片之前,但至少在插入該電路板之前,金屬導線14的塗層被壓平。此可藉機械方式如滾動、壓扁、敲打、鑄造、鍛造或其他適合的扁平化技術完成。將變彎的金屬導線插入及焊接在該電路板上。

在扁平化之前及之後,導線上的塗層厚度為約10微英吋至約1000微英吋,其可焊接性表面接觸面積表示為總塗層



## 五、發明說明 (6)

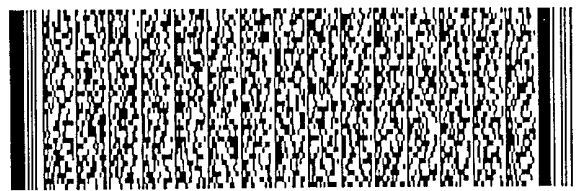
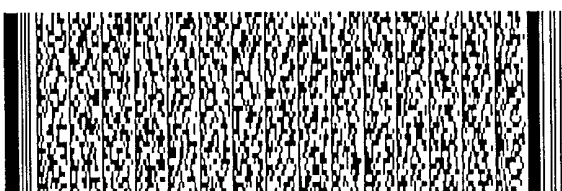
表面積之約10-100%。該導線厚度從扁平化前的原尺寸降低0.1%至約10%。

圖2-4是導線之塗層表面的顯微照片。底部極左側是此照片的序號，讀者可忽略之。第二個數目，2 KV，代表施予電子顯微鏡之電壓。圖2(a)、3(a)及4(a)顯示放大3,000倍之已塗覆導線表面20。圖2(b)、3(b)、4(b)及5(b)顯示放大500倍之已塗覆導線表面20。圖2(a)及(b)顯示一導線圖層，左手邊為已扁平化之導線塗層而右手邊是未扁平化的導線塗層。圖2(a)及(b)中左側已壓平部份及右側未壓扁部份之間在平滑度上的差異是容易被了解的。在圖2(a)及(b)中從左側移至右側，在左側可見到一空隙度相當低之幾近平滑的表面，移至右側時，逐漸變換成一不平滑且空隙度高的表面。

圖2(a)及2(b)應與圖3(a)及3(b)相反，後兩者是未經扁平化的。但是，如與3(a)之未壓扁表面比較，可注意到2(a)之經部份扁平化的表面是如何幾近平滑。比較圖2(b)之經部份扁平化的部份與圖3(b)中所示之未壓扁的表面時，同理也為真。圖4(a)及4(b)顯示敲打的結果。比較圖4(a)及(b)與3(a)及3(b)顯露出敲打可使表面變平滑並空隙度降低。注意較粗的部份200是因榔頭漏掉之故。

在扁平化之前，在此特定具體實例中的導線圖層包含80/20錫/鉛組成。這些導線被用於封裝在Harris T0-220包裝中的元件。

圖5(a)、5(b)及5(c)顯示改變導線結構物及其塗層。所

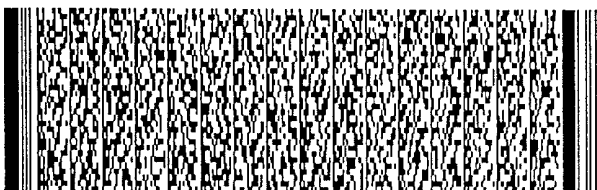


## 五、發明說明 (7)

有圖5(a)、5(b)及5(c)皆顯示一具有銅底層及中間鎳鍍層之導線結構物。該頂部鍍層(其提供可焊接性表面接觸區)各有不同-在5(a)中該頂部鍍層是錫/鉛焊接劑鍍層，在5(b)中該頂部鍍層是金鍍層，在5(c)中該頂部鍍層是鈀鍍層。利用一種金於鎳上的塗層是一個較佳的具體實例，其中金塗層是2微英吋或更薄。欲使用任何這些上述組合物。

雖然上述材料及方法是較佳的，在所申請的本發明範圍內可使用其他焊接導線材料。

一種結合機械方式扁平化金屬導線所鍍塗層以進行導線修飾的方法。此可藉機械方式如滾動、壓扁、敲打、鑄造、鍛造完成。



## 四、中文發明摘要 (發明之名稱：製造經鍍的電子終端之方法)

一種結合機械方式扁平化金屬導線所鍍塗層以進行導線修飾的方法。此可藉機械方式如滾動、壓扁、敲打、鑄造、鍛造完成。

## 英文發明摘要 (發明之名稱：METHOD OF MANUFACTURING A PLATED ELECTRONIC TERMINATION)

A method of making a lead finish incorporating mechanically flattening the plated coating of metal leads. This may be accomplished by mechanical means such as rolling, stamping, peening, coining, forging.



## 六、申請專利範圍

1. 一種製造電力元件之導線或終端之方法，其包括塗覆一塗層於金屬導線/終端上，扁平化該金屬導線/終端直到該經塗覆導線實質上變得較平滑而且孔洞較少，以及實質上扁平化直到塗層厚度降低約0.1%至約10%等步驟。

2. 根據申請專利範圍第1項之方法，其特徵在於另外以扁平化直到塗層孔隙度降低約80%至90%。

3. 根據申請專利範圍第1或2項之方法，其特徵在於藉由滾動或壓扁，或藉敲打，或藉鑄造，或藉鍛造扁平化金屬導線/終端。

4. 根據申請專利範圍第1項之方法，其中塗覆一塗層於電力元件之金屬導線/終端上的步驟包括以錫/鉛組合物塗覆該導線或終端，較佳係以80/20錫/鉛組合物塗覆該導線或終端。

5. 根據申請專利範圍第1項之方法，其特徵在於塗覆一塗層於電力元件之金屬導線/終端上的步驟包括令該導線或終端進行一種錫/鉛焊鍍導線之修飾方法，或令該導線或終端進行一種融熔熱焊接劑浸漬方法。

6. 根據申請專利範圍第1項之方法，其中塗覆一塗層於金屬導線/終端上的步驟包括以一塗層塗覆該導線或終端，其中該塗層基本上係選自包含銀、金、鎳或錫。

7. 根據申請專利範圍第5或6項之方法，其中塗覆一塗層於電路之金屬導線上的步驟包括以一約2微英吋或更薄的金塗層塗覆該導線。

8. 一種製造積體電路之金屬導線之方法，其包括塗覆一



## 六、申請專利範圍

塗層於積體電路組的金屬導線上，扁平化該金屬導線直到該經塗覆導線實質上變得較平滑而且孔洞較少，塗覆該塗層於金屬導線/終端上使該塗層在扁平化之前的厚度是約10微英吋至約1000微英吋，而且扁平化後的塗層厚度降低約0.1%至約10%，以及扁平化直到塗層的孔隙度降低約80%至約90%等步驟。

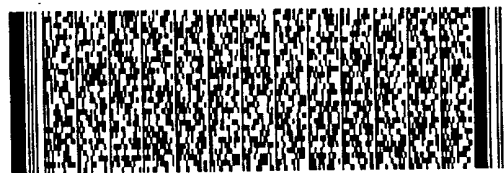
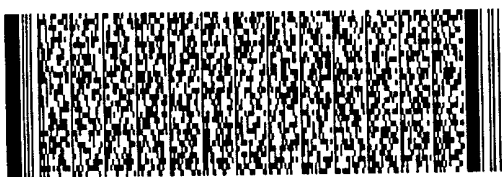
9. 根據申請專利範圍第8項之方法，其特徵在於藉由滾動，或藉壓扁，或藉敲打，或藉鑄造，或藉鍛造或藉敲打扁平化積體電路組之金屬導線。

10. 根據申請專利範圍第8項之方法，其中塗覆一塗層於積體電路組之金屬導線上的步驟包括以錫/鉛組合物塗覆該導線，較佳係以80/20錫/鉛組合物塗覆該導線。

11. 根據申請專利範圍第8項之方法，其特徵在於塗覆一塗層於積體電路之金屬導線上的步驟包括以一塗層塗覆該導線，其中該塗層基本上係選自包含銀、金、鎳或錫，而且塗覆該積體電路之金屬導線包括令該導線進行一種熔融熱焊接劑浸漬方法。

12. 根據申請專利範圍第8項之方法，其特徵在於中塗覆一塗層於積體電路之金屬導線上的步驟包括以一塗層塗覆該導線，其中該塗層基本上係選自包含銀、金、鎳或錫。

13. 根據申請專利範圍第8項之方法，其中塗覆一塗層於積體電路之金屬導線上的步驟包括以一約2微英吋或更薄的金塗層塗覆該導線。



圖式

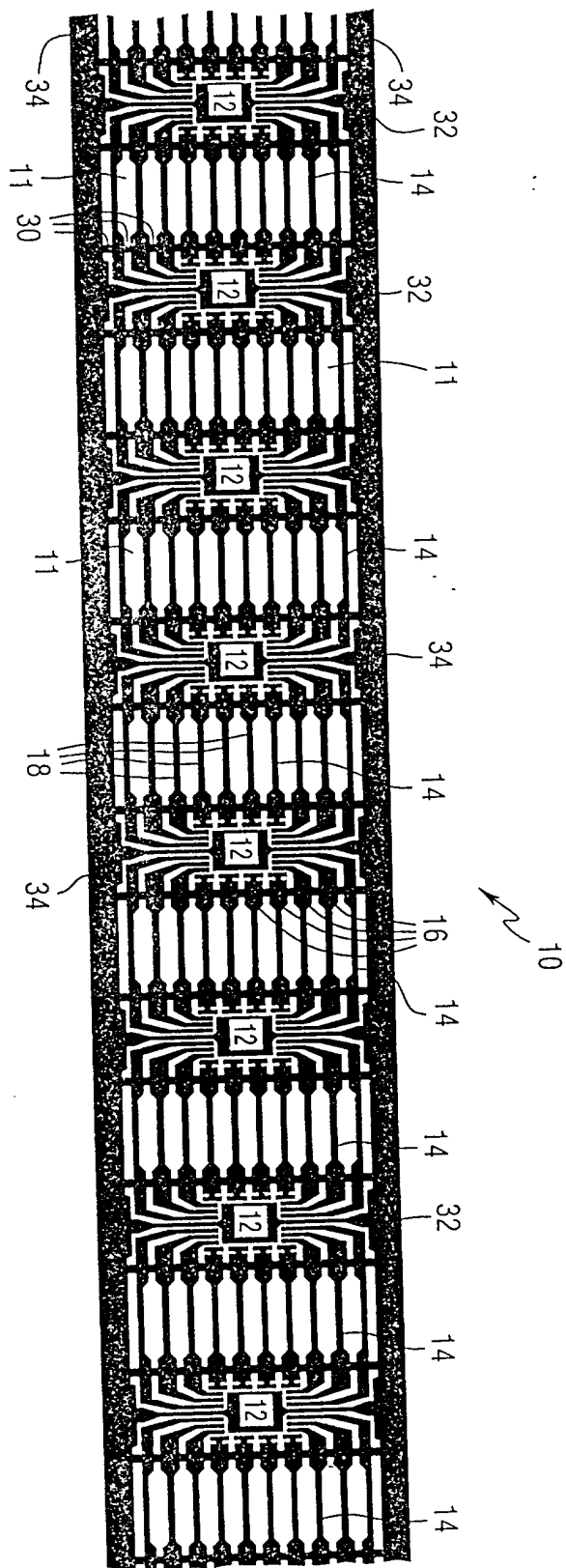


圖 7

圖式

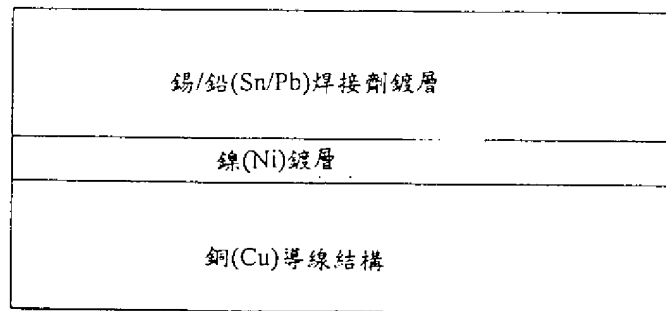


圖 5(a)

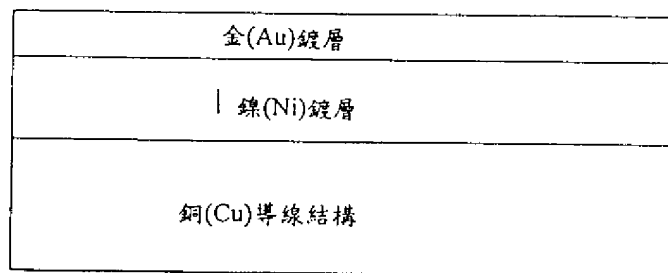


圖 5(b)

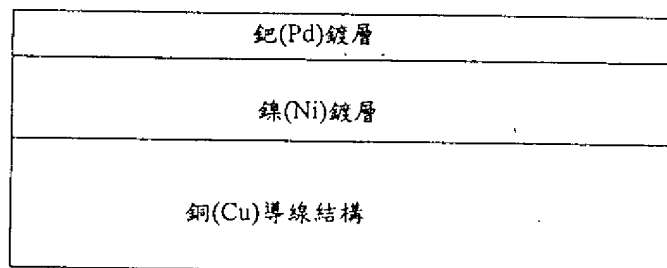


圖 5(c)

## 六、申請專利範圍

1. 一種製造電力元件之導線或終端之方法，其包括塗覆一塗層於金屬導線/終端上，扁平化該金屬導線/終端直到該經塗覆導線實質上變得較平滑而且孔洞較少，以及實質上扁平化直到塗層厚度降低約0.1%至約10%等步驟。

2. 根據申請專利範圍第1項之方法，其特徵在於另外以扁平化直到塗層孔隙度降低約80%至90%。

3. 根據申請專利範圍第1或2項之方法，其特徵在於藉由滾動或壓扁，或藉敲打，或藉鑄造，或藉鍛造扁平化金屬導線/終端。

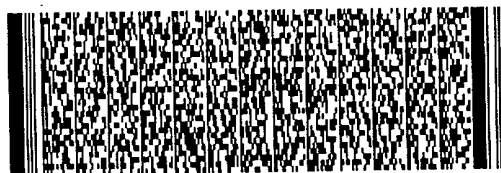
4. 根據申請專利範圍第1項之方法，其中塗覆一塗層於電力元件之金屬導線/終端上的步驟包括以錫/鉛組合物塗覆該導線或終端，較佳係以80/20錫/鉛組合物塗覆該導線或終端。

5. 根據申請專利範圍第1項之方法，其特徵在於塗覆一塗層於電力元件之金屬導線/終端上的步驟包括令該導線或終端進行一種錫/鉛焊鍍導線之修飾方法，或令該導線或終端進行一種融熔熱焊接劑浸漬方法。

6. 根據申請專利範圍第1項之方法，其中塗覆一塗層於金屬導線/終端上的步驟包括以一塗層塗覆該導線或終端，其中該塗層基本上係選自包含銀、金、鎳或錫。

7. 根據申請專利範圍第5或6項之方法，其中塗覆一塗層於電路之金屬導線上的步驟包括以一約2微英吋或更薄的金塗層塗覆該導線。

8. 一種製造積體電路之金屬導線之方法，其包括塗覆一



## 六、申請專利範圍

塗層於積體電路組的金屬導線上，扁平化該金屬導線直到該經塗覆導線實質上變得較平滑而且孔洞較少，塗覆該塗層於金屬導線/終端上使該塗層在扁平化之前的厚度是約10微英吋至約1000微英吋，而且扁平化後的塗層厚度降低約0.1%至約10%，以及扁平化直到塗層的孔隙度降低約80%至約90%等步驟。

9. 根據申請專利範圍第8項之方法，其特徵在於藉由滾動，或藉壓扁，或藉敲打，或藉鑄造，或藉鍛造或藉敲打扁平化積體電路組之金屬導線。

10. 根據申請專利範圍第8項之方法，其中塗覆一塗層於積體電路組之金屬導線上的步驟包括以錫/鉛組合物塗覆該導線，較佳係以80/20錫/鉛組合物塗覆該導線。

11. 根據申請專利範圍第8項之方法，其特徵在於塗覆一塗層於積體電路之金屬導線上的步驟包括以一塗層塗覆該導線，其中該塗層基本上係選自包含銀、金、鎳或錫，而且塗覆該積體電路之金屬導線包括令該導線進行一種熔融熱焊接劑浸漬方法。

12. 根據申請專利範圍第8項之方法，其特徵在於中塗覆一塗層於積體電路之金屬導線上的步驟包括以一塗層塗覆該導線，其中該塗層基本上係選自包含銀、金、鎳或錫。

13. 根據申請專利範圍第8項之方法，其中塗覆一塗層於積體電路之金屬導線上的步驟包括以一約2微英吋或更薄的金塗層塗覆該導線。

