

公告本

發明專利說明書

591282

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：P1135042 ※IPC分類：G02F133

※申請日期：P1.12.3

壹、發明名稱

(中文)液晶顯示裝置及圖像顯示裝置

(英文)LIQUID CRYSTAL DISPLAY DEVICE AND IMAGE DISPLAY
DEVICE

貳、發明人(共3人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文)小野 記久雄

(英文)

住居所地址：(中文)日本國東京都千代田區丸內一丁目5番1號新九大樓日
立製作所股份有限公司知的財產權本部

(英文)

國籍：(中文)日本 (英文)JAPAN

參、申請人(共1人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文)日商日立製作所股份有限公司

(英文)HITACHI, LTD.

住居所或營業所地址：(中文)日本國東京都千代田區神田駿河台四丁目6
番地

(英文)

國籍：(中文)日本 (英文)JAPAN

代表人：(中文)庄山 悅彥

(英文)ETSUHIKO SHOYAMA

發明人 2姓名：(中文) 落合 孝洋
(英文) _____住居所地址：(中文) 日本國東京都千代田區丸內一丁目 5 番 1 號新丸大樓日
立製作所股份有限公司知的財產權本部
(英文) _____國籍：(中文) 日本 (英文) JAPAN發明人 3姓名：(中文) 桶 隆太郎
(英文) _____住居所地址：(中文) 日本國東京都千代田區丸內一丁目 5 番 1 號新丸大樓日
立製作所股份有限公司知的財產權本部
(英文) _____國籍：(中文) 日本 (英文) JAPAN

捌、聲明事項

☐ 本案係符合專利法第二十條第一項□第一款但書或□第二款但書規定之期間，其日期為：_____

☒ 本案已向下列國家(地區)申請專利，申請日期及案號資料如下：

【格式請依：申請國家(地區)；申請日期；申請案號 順序註記】

1. 日本；2002年01月17日；特願2002-008283

2. _____

3. _____

☒ 主張專利法第二十四條第一項優先權：

【格式請依：受理國家(地區)；日期；案號 順序註記】

1. 日本；2002年01月17日；特願2002-008283

2. _____

3. _____

4. _____

5. _____

6. _____

7. _____

8. _____

9. _____

10. _____

☐ 主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. _____

2. _____

3. _____

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. _____

2. _____

3. _____

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. _____

2. _____

3. _____

☐ 熟習該項技術者易於獲得，不須寄存。

(1)

玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

[發明之技術領域]

本發明係有關液晶顯示裝置，尤其是有關薄膜電晶體(TFT)方式等之主動矩陣型液晶顯示裝置及其製造方法。

[先前技藝]

IPS模式之液晶顯示裝置，已知於特開平7-36058號等提出一種可實現廣視野角之方式。此外，特開平9-230378號中提出一種在有機系之樹脂上，經由開設於前述樹脂之通孔配置像素電極及共用電極之方式。再者，亦知用於切換之主動元件，除使用非晶矽之TFT外，尚有使用多晶矽之TFT。

[發明所欲解決之問題]

IPS型液晶顯示裝置存在開口率低於TN方式的問題，亦存在開口率提高的問題。此外，為求對應大型尺寸之包含液晶電視的影像數位媒體，還存在實現高照度化，及以大畫面尺寸實現減少配線延遲之影響而均一顯示的問題。

再者，IPS顯示之液晶顯示裝置之畫面尺寸大型化，其解像度高度精細化時，存在照度不均一、模糊等惡化及畫質惡化等問題。主動矩陣型之使用驅動之IPS顯示裝置係以施加於各像素之像素電極與共用電極間之橫電場驅動液晶。像素電極由於各像素係獨立驅動，因此各個像素內之延遲時間係由對像素TFT之液晶電容與保持電容之總和的驅動能力來決定。IPS顯示裝置與TN顯示裝置比較，其液晶電容較小，保持電容值較大。另外，共用電極係畫面內接線之

(2)

配線，對其電極材料之電阻率及與其他配線之電容值之負載的配線延遲形成使畫質惡化的延遲時間。觀察各像素時，保持電容為導致配線延遲的最大因素。因此，發現欲提高畫質，須縮短共用電極之配線延遲時間係特別有效。

再者，已證實為求將驅動汲極配線之電路內藏於玻璃等 TFT 基板上，而減少外部之驅動 IC 數量，須縮短汲極配線之配線延遲。因而存在減少汲極配線電容的問題。

本專利之目的在解決以上一種或數種問題，其第一目的在提供一種提高開口率之 IPS 型液晶顯示裝置。第二目的在提供一種實現高照度化之 IPS 型液晶顯示裝置。第三目的在提供一種即使大畫面仍可減少配線延遲之影響，且可改善畫質之液晶顯示裝置。

作為本專利之解決目的之其他問題，從本專利說明書中即可瞭解。

[解決問題之手段]

列舉本發明之解決問題之主要手段如下。

(手段 1)

一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素

(3)

電極，

且前述共用電極配線在前述像素區域包含：延伸於前述閘極配線延伸方向之第一共用電極配線，與延伸於前述汲極配線延伸方向之第二共用電極配線，該第一共用電極配線與該第二共用電極配線以第一絕緣膜隔開，該第一共用電極配線與該第二共用電極配線以設於第一絕緣膜上之開口部連接，該開口部上形成有第二絕緣膜。

(手段2)

於手段1中，構成前述第一共用電極配線與第二共用電極配線在前述像素區域，與前述共用電極之間至少具有前述第二絕緣膜，且前述共用電極於前述汲極配線上至少包含經由前述第二絕緣膜比前述汲極配線更寬配置的部分。

(手段3)

一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線及像素電極，

且前述像素區域內具有第一島狀電極，覆蓋第一島狀電極之第一絕緣膜上具有開口部，具有延伸於前述汲極配線延伸方向之共用電極配線，該第一島狀電極與該共用電極配線以前述開口部連接，該第一島狀電極構成下部電極，

(4)

連接於前述薄膜電晶體之源極而形成於前述第一絕緣膜上之第二島狀電極構成上部電極，並構成保持電容。

(手段4)

於手段3中，構成於前述第一基板上具有覆蓋於前述汲極配線上之絕緣膜上所構成之共用電極，該共用電極在鄰接之像素間連接成矩陣狀而構成，且該共用電極於覆蓋於前述汲極配線上之絕緣膜上包含比前述汲極配線更寬配置的部分。

(手段5)

於手段3中，前述保持電容之絕緣膜作為覆蓋前述薄膜電晶體之閘極配線的無機絕緣膜。

(手段6)

於手段3中，構成前述第一島狀電極以前述薄膜電晶體之半導體層構成，前述保持電容之絕緣膜至少包含前述薄膜電晶體之閘極絕緣膜。

(手段7)

一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，

(5)

且前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之島狀金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成6個部分以上的開口部，前述島狀金屬像素電極與前述鄰接之汲極配線中之一方之間至少具有1個開口部，前述共用電極配線與前述鄰接之汲極配線中之另一方汲極配線之間至少具有2個開口部，前述島狀金屬像素電極與前述共用電極配線之間至少具有3個開口部。

(手段8)

一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，

且前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之島狀金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成8個部分以上的開口部，前述島狀金屬像素電極與前述鄰接之汲極配線中之一方之間至少具有3個開口部，前述共用電極配線與前述鄰接之汲極配線中之另一方汲極配線之間至少具有2個開口部，前述島狀金屬像素電極與前述

(6)

共用電極配線之間至少具有3個開口部。

(手段9)

一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、透明共用電極、及透明像素電極，

且前述透明共用電極與前述透明像素電極形成於前述汲極配線更上層之同層上，前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成6個部分以上的開口部，前述金屬像素電極配置於最鄰接於前述鄰接之汲極配線中之一方汲極配線之透明像素電極的下部，前述共用電極配線鄰接於前述鄰接配置之汲極配線中之另一方汲極配線，且配置於並非在另一方汲極配線上之透明共用電極的下部，前述金屬像素電極與前述共用電極配線之間至少具有1個以上之透明共用電極或透明像素電極。

(手段10)

一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

(7)

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，

且具有配置於被鄰接之汲極配線夾著之區域的金屬像素電極，前述共用電極具有延伸於前述汲極配線延伸方向之共用電極，以對像素區域之分割數大致均等之間隔配置於前述鄰接之汲極配線中之一方與該金屬像素電極之間、該金屬像素電極與該共用電極之間、該共用電極與前述鄰接之汲極配線中之另一方汲極配線之間。

(手段11)

於手段7至10中，共用電極配線具有：延伸於前述閘極配線延伸方向之第一共用電極配線；及延伸於前述汲極配線延伸方向之第二共用電極配線；前述第一共用電極配線與第二共用電極配線於像素區域內彼此以絕緣膜之開口部連接。

(手段12)

於手段10中，對前述像素區域之分割數大致均等之間隔，於鄰接之影像信號線間之區域之分割數為8構成之液晶顯示裝置中，以3+3+2之方式構成，於鄰接之影像信號線間之區域之分割數為10構成之液晶顯示裝置中，以3+3+4之方式構成，於鄰接之影像信號線間之區域之分割數為12構成之

(8)

液晶顯示裝置中，以5+4+3之方式構成。

(手段13)

一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有保持電極配線及像素電極，

且前述像素區域內具有第一島狀電極，覆蓋第一島狀電極之第一絕緣膜上具有開口部，具有延伸於前述汲極配線延伸方向之保持電極配線，該第一島狀電極與該保持電極配線以前述開口部連接，該第一島狀電極構成下部電極，連接於前述薄膜電晶體之源極而形成於前述第一絕緣膜上之第二島狀電極構成上部電極，並構成保持電容。

(手段14)

於手段13中，具有延伸於前述閘極配線延伸方向之第二保持電容配線，並藉由形成於前述第一絕緣膜之通孔電性連接該第二保持電容配線與延伸於前述汲極配線延伸方向之保持電容配線。

(手段15)

於手段13中，具有延伸於前述閘極配線延伸方向之第二保持電容配線，該第二保持電容配線兼前述第一島狀電極。

(手段16)

(9)

一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素具有共用電極配線、透明共用電極及像素電極，

且前述閘極配線於其上部具有絕緣膜，再者，其上部具有前述透明共用電極以大於前述閘極配線之寬度覆蓋之區域，比該閘極配線更寬之透明電極配線發揮液晶顯示裝置之黑矩陣的功能。

(手段17)

於手段16中，比前述閘極配線更寬之透明電極配線亦覆蓋薄膜電晶體之半導體層。

(手段18)

於手段16中，前述絕緣膜係丙烯酸等有機絕緣膜。

(手段19)

於手段1, 2, 4, 7至10, 12之任一手段中，前述共用電極與像素電極以透明電極構成，兩者形成於前述第一基板之配向膜下之最上層。

(手段20)

手段1至10, 12至18之液晶顯示裝置係橫電場方式之液晶顯示裝置。

(10)

(手段21)

於手段1至10, 12至18之任一手段中, 係以多晶矽構成前述薄膜電晶體之半導體層。

(手段22)

使用手段1至10, 12至18之任一手段之主動矩陣型液晶顯示裝置, 構成用作液晶電視之圖像顯示裝置。

(手段23)

使用手段1至10, 12至18之任一手段之主動矩陣型液晶顯示裝置, 構成用作液晶監視器之圖像顯示裝置。

(手段24)

使用手段1至10, 12至18之任一手段之主動矩陣型液晶顯示裝置, 構成用作一體型個人電腦之圖像顯示裝置。

本發明之其他手段從包含申請專利範圍之本專利說明書中即可瞭解。

[發明之實施形態]

藉由以下實施例說明顯示本發明之特徵的代表性構造。

(實施例1)

圖1~圖5係本發明一種實施例之液晶顯示裝置之像素的平面及剖面圖。圖2、圖3、圖4分別顯示圖1中以2-2'、3-3'、4-4'之單點線表示之切斷線的剖面。圖中為求便於觀察切斷部, 係以○圈住數字來顯示切斷部。另外圖式係用於說明而記載重要部分者, 部分圖式中省略配向膜。此外, 亦有部分圖式省略相對基板側之構造。以下按照順序顯示。

(11)

圖1顯示像素之模式平面圖案。被鄰接之閘極配線GL及鄰接之汲極配線DL包圍而構成1個像素。閘極配線GL亦用於以多晶矽PSI構成之TFT的閘極，供給使TFT接通的電壓。汲極線供給電流至多晶矽PSI。亦即，將於前述閘壓GL供給接通電壓之時間所施加之影像電壓(汲壓)供電於1個像素之液晶電容、保持電容，因而金屬像素電極SPM及與其連結之透明像素電極SPT之電位形成影像電位。

前述電流之流動係自汲極配線DL通過第一接觸孔CNT1而連接於多晶矽PSI，該多晶矽中之電流通過第二接觸孔CNT2流入金屬像素電極SPM。繼續自金屬像素電極SPM經由第三接觸孔CNT3到達絕緣膜上之透明像素電極SPT。

圖1係於DL與PSI之接觸孔CNT1周圍局部放大DL而構成。藉此實現CNT1之連接電阻降低與穩定的接觸。當然，只要可接觸，DL的大小亦可相同。

像素電極與構成液晶電容或保持電容之另一方電極的共用電極電位經以下路徑施加。配置於鄰接之閘極配線間之大致中央的橫共用電極配線CLMG與配置於鄰接之汲極配線間之大致中央的縱共用電極配線CLMD首先施加共用電位。此等共用電極配線自畫面外部之電源供給。再者，該橫共用電極配線CLMG係以與閘極配線GL相同材料，並於相同步驟中形成。另外，縱共用電極配線CLMD係以與汲極配線DL相同材料，並於相同步驟中形成。

本平面一種構造係該橫共用電極配線CLMG與縱共用電極配線CLMD以第四接觸孔CNT4彼此連線。因此，自液晶

(12)

顯示裝置畫面區域觀察時，在低電阻之篩網狀之共用電極配線連線狀態下配線延遲極小。以此等金屬構成之共用電極配線發揮以金屬像素電極SPM與橫共用電極配線平面性重疊之面積區域所定義之保持電容上主要供給電位的功能。構成保持電容之絕緣膜係絕緣分離閘極配線GL與汲極配線的層間絕緣膜。因而藉由與汲極配線同一層形成縱共用電極配線CLMD，與閘極配線同一層形成橫共用電極配線CLMG，以各像素連接兩者之共用電極配線，可減少閘極配線、汲極配線與共用電極配線間之寄生電容，亦包含矩陣狀之供電效果，因供給之共用電極電位穩定化，因此可大幅減少照度不均一及模糊而實現穩定的顯示。再者，該共用電極配線之配置，其縱共用電極配線CLMD形成與同層之汲極配線平行方向，橫共用電極配線CLMG與閘極配線平行方向，因此可降低同層之電極間短路的概率，亦可提高良率。再者，汲極配線之影像信號因汲極配線係橫切多條閘極配線來供電，因此包含電容結合對閘極配線之影響。本實施例藉由與汲極配線同層形成縱共用電極配線CLMD，自縱方向供給之共用電位係自閘極配線接受類似於影像信號的影響。因而寫入保持電容部之電壓變成兩者的壓差，因此發揮有助於消除閘極配線之影響的效果。因而有助於進一步減少顯示不均一及模糊。此外，如圖3所示，因連接橫共用電極配線CLMG與縱共用電極配線CLMD之通孔CNT4之上部被PAS保護，因此亦可提高連接部之可靠性。再者，由於可以FPAS予以平坦化，因此亦不產生對摩擦的影響。

(13)

發明說明續頁

此外，藉由以閘極配線層形成橫共用電極配線CLMG，以及汲極配線層形成縱共用電極配線CLMD，兩者間之接觸孔可形成於無機絕緣膜上。因此可減少接觸孔的大小，而進一步提高開口率。

另外，各像素區域內，與上述電性連接成篩網狀之金屬構成之共用電極配線不同，具有將閘極配線GL及汲極配線DL上配置成經由低介電常數之絕緣膜於其上部遮蔽上述配線的透明共用電極CLT，並於鄰接之像素間構成篩網狀。透明共用電極CLT向像素內分歧，發揮與像素電極SPT同時驅動液晶之共用電極的功能。透明共用電極CLT於像素內部與以金屬所形成之橫共用電極配線CLMG及縱共用電極配線CLMD連接，而於畫面周邊區域連線。此外，該透明共用電極CLT發揮充電液晶電容的功能，而橫共用電極配線CLMG及縱共用電極配線CLMD則係主要充電保持電容的配線。IPS液晶顯示裝置之液晶電容形成如圖1之透明共用電極CLT與透明像素電極SPT間所定義之值，因此該值小達為形成於相對之基板面大部分區域之電極間形成液晶電容之TN液晶顯示裝置之一半以下的值。因而，即使透明共用電極CLT之配線電阻規格相當高，仍可充電於液晶電容，各種透明導體可使用ITO(銦－錫－氧化物)、IZO(銦－鋅－氧化物)、ITZO(銦－錫－鋅－氧化物)、二氧化鋅、三氧化二銦等，且可獲得控制照度不均一及模糊的良好畫質。

上述共用電極及共用電極配線之電位於各幀設定經交流化之像素電位的大致中點電位(以圖14再度詳細說明)。為使

(14)

用 TFT 之液晶顯示裝置時，宜考慮插入電壓造成之變動來設定。藉由該像素電極電位與共用電極電位構成液晶電容及保持電容，並且藉由該電位間之電位差使電場產生於液晶層內，並以自前述汲極配線 DL 供給之影像電壓與前述共用電壓來顯示影像。圖 1 之主要透過部係沿著 2-2' 線所設置的 4 個開口部。

以下，使用剖面圖詳細說明各部構造。圖 2 係沿著圖 1 之 2-2' 線的剖面圖，其係橫切鄰接之汲極線 DL 間之 1 個像素區域的部分。於畸變點約 670°C 之無鹼 TFT 玻璃基板 GLS1 上形成有包含膜厚為 50 nm 之四氮化三矽膜與膜厚為 120 nm 之氧化矽膜的底層絕緣膜 ULS。底層絕緣膜 ULS 具有防止鈉等雜質自 TFT 玻璃基板 GLS1 擴散的功能。底層絕緣膜 ULS 上形成有包含氧化矽之閘極絕緣膜 GI。

以覆蓋上述之方式形成包含氧化矽之層間絕緣膜 ILI。層間絕緣膜 ILI 上形成有包含鈦/鋁/鈦之三層金屬膜的汲極配線 DL。與上述汲極配線 DL 相同材料，並於相同步驟所形成之金屬像素電極 SPM，於圖 1 中係自 TFT 之第二接觸孔 CNT2 供給像素電位的電極。此外，於同層上配置有平行，且與前述汲極配線 DL 相同材料，於相同步驟所形成之縱共用電極配線 CLMD，其發揮對保持電容供給共用電位的功能。

其上層藉由膜厚為 200 nm 之包含四氮化三矽之保護絕緣膜 PAS 與膜厚為 2 μm 之以丙烯酸系樹脂為主要成分之有機保護膜 FPAS 覆蓋。有機保護膜 FPAS 上形成有比汲極配線 DL 寬，且由銦-錫氧化物 (ITO) 構成的透明共用電極 CLT。

(15)

包含於相同步驟，且以相同材料製造之ITO之透明像素電極SPT亦形成於前述有機絕緣膜FPAS上。

上述說明中之配線材料並非特別限定者。

主要透過區域包含：(1)汲極線DL上之透明共用電極CLT與透明像素電極SPT之間；(2)前述透明像素電極SPT與圖1之平面圖中以覆蓋縱共用電極配線CLMD之方式配置，且自閘極配線GL上側起上下延伸之透明共用電極CLT之間；(3)前述透明共用電極CLT與透明像素電極SPT之間；及(4)前述透明像素電極SPT與汲極配線DL上之透明共用電極CPT之間的四個區域。上述透明像素電極SPT及透明共用電極CPT係驅動液晶之電極。

另外，密封液晶LC之相對基板係濾色層(CF)基板GLS2。CF玻璃基板GLS2之由分散於液晶側進行顏色顯示之顏料之有機膜材料構成之濾色層(FIL)，形成因應分配至各像素之顏色，呈現藍(B)、紅(R)、綠(G)之透過光的濾色層(紅色時為FIL(R))。其內側形成有包含有機材料之罩面膜OC膜。雖然無OC膜亦可，不過基於提高平坦性之目的，以設置該OC膜為宜。對CF基板GLS2及TFT基板GLS1之液晶LC連接之面上印刷有配向膜OLI，並實施特定的摩擦，來控制初期配向方向。此外，於上述CF玻璃基板GLS2及TFT玻璃基板GLS1之外側面上分別貼附偏光板POL。該偏光板形成於彼此之玻璃基板間偏向軸直交之所謂正交尼科耳狀態。

圖16顯示摩擦方向與偏光板之角度的關係。偏光軸之一方PD2與GL同方向，另一方PD1形成與GL直交方向。此外

(16)

，上下基板之摩擦方向RD均形成與GL直交方向。藉此配置成正常黑模式，並藉由圖1之彎曲形狀的像素圖案進行多界化。當然非多界時，亦包含於本專利的範疇，此時偏光板配置亦須採正交尼科耳方式。

本剖面之CF基板GLS2上並未形成所謂黑矩陣BM。濾色層FIL之色合成係於以覆蓋汲極配線DL之方式所配置之透明共用電極CLT上進行。

本剖面構造的一種特徵為：藉由有機絕緣膜FPAS上之透明像素電極SPT及透明共用電極CPT，1個像素對液晶LC至少具有分割成4部分的開口(主要之透過區域)。

此外，其他特徵為：於有機絕緣膜FPAS上，以施加液晶顯示電壓之方式隔開間隔所配置之具有特定寬度之透明像素電極SPT與透明共用電極CLT之下部，夾著有機絕緣膜FPAS及保護膜PAS之疊層絕緣膜配置有金屬像素電極SPM、縱共用電極配線CLMD及汲極配線DL。此等之透明電極寬設定如下。

覆蓋汲極配線DL之透明共用電極CLT寬須為汲極配線寬之至少2倍以上。此因IPS液晶顯示裝置基本上於液晶上施加共用電極電位與像素電位以外之電場時，產生模糊及多界，因此需要遮蔽。另外，金屬像素電極SPM與縱共用電極配線CLMD上之透明電極SPT及CLT之寬度係與下部之金屬電極同電位，因此金屬電極之SPM、CLMD之寬度不受限。但是，使用正型之液晶材料的IPS液晶顯示裝置，即使在透明電極上光仍不透過。此因在較寬的電極上無施加橫電

場，液晶分子不旋轉。反之，自透明電極之端部向其寬度內部深達1.5 μm 之區域施加邊緣的橫電場而透過。基於以上因素，金屬像素電極SPM及縱共用電極配線之寬度基本上設定成與此等上部之透明像素電極SPT及透明共用電極CLT相同寬度或比其窄。此外，縱共用電極配線CLMD之配線材料與汲極配線DL相同，基本上係低電阻之鈦/鋁/鈦配線，因此具有其寬度即使設定以處理原則決定之最小值，仍可使配線延遲小，不使開口率降低的特徵。尤其是本實施例係配置於液晶驅動上不可或缺之透明共用電極CLT下部，因此不使開口率降低亦為一種新的特徵。

圖3係沿著圖1之3-3'線的剖面圖。本剖面圖顯示於圖1之平面圖中，於汲極配線DL~第一接觸孔CNT1~TFT之多晶矽層PSI~第二接觸孔CNT2~橫共用電極配線CLMG上，經由層間絕緣膜ILI跨越配置之金屬像素電極SPM~第三接觸孔CNT3~橫共用電極配線CLMG與連接縱共用電極配線CLMD之第四接觸孔CNT4的剖面。圖3之剖面圖的左側係TFT的剖面。係具有將汲極配線DL、金屬像素電極SPM作為所謂汲極、源極，將閘極配線GL作為閘極，及閘極絕緣膜GI的所謂MOS型TFT。ULS上有p-矽層，汲極配線DL及金屬像素電極SPM分別通過開設於閘極絕緣膜GI及層間絕緣膜ILI之第一接觸孔CNT1及第二接觸孔CNT2，並連接於低溫多晶矽PSI摻雜有磷雜質的高濃度n型層PSI(n^+)。該高濃度n型層PSI(n^+)之導電性高，發揮類似配線部功能。另外GL下之PSI形成摻雜有硼雜質之p型層PSI(p)，發揮所謂半

(18)

導體層功能，並於GL上顯示以ON電位形成接通狀態，以OFF電位形成斷開狀態的切換動作。閘極配線GL上施加有接通電壓時，於閘極配線GL下部為閘極絕緣膜GI下部，摻雜有硼雜質之p型層PSI(p)之閘極絕緣膜GI界面的電位反轉而形成通道層，並予以n型化，接通電流流入TFT內，因而電流流入金屬像素電極SPM，液晶電容及保持電容充電。保持電容Cstg如該圖所示，將橫共用電極配線CLMG作為一方之電極，絕緣膜為層間絕緣膜ILI，將另一方電極作為金屬像素電極SPM而形成。保持電容Cstg為求對該圖之TFT之多晶矽PSI，自TFT玻璃基板GLS1側以顯示之背照光之光照射產生之電子、空穴之對增加的漏電流，保持以液晶電容決定之圖像顯示期間(保持期間)中的電位而設定。該值若能設定較大，即可極為良好地保持顯示畫面上的均一性。

圖4係沿著圖1之4-4'線的剖面圖。本剖面圖主要顯示經由閘極配線GL與TFT之低溫多晶矽PSI及經由有機保護膜覆蓋此等之透明共用電極配線CLT至透過區域的剖面構造。

圖4之剖面構造於左手側係閘極配線GL，右手側係透過區域。閘極配線GL及低溫多晶矽PSI被配置於保護膜PAS及有機保護膜FPAS上之透明共用電極CLT覆蓋。此因避免閘極配線GL之電位於透明共用電極CLT及透明像素電極SPT所夾著的透過區域，閘極配線GL電力線洩漏引起顯示的錯誤動作。

本構造之特徵為：上述以覆蓋閘極配線及低溫多晶矽層

之方式所配置之透明共用電極配線CLT顯示透明電極且極為良好之黑矩陣BM的效果。如圖2所示，使液晶驅動之電場E係透明共用電極配線CLT與透明像素電極SPT之橫電場。IPS型液晶顯示裝置以該橫電場使液晶分子LC旋轉，並對直交之偏光板POL改變透過率。由於無電場或橫方向電場小的狀態下，偏光板採正交尼科耳配置，因此形成黑顯示。施加電場時產生橢圓偏光的透過，並因應電場透過。因此於無電場及橫方向電場小的區域，即使透明共用電極CLT以ITO等透明電極形成時，自TFT玻璃基板GLS1側之背照光不透過，即使自觀察者側之CF基板GLS2觀察亦形成良好之黑狀態。另外，於施加電壓狀態下，自透明電極之端部向電極內部深達約 $1.5\ \mu\text{m}$ 之區域(圖4中以WT顯示GL上之CLT時之區域)，有邊緣狀態之橫電場成分而有助於透過。

因此，對來自TFT玻璃基板GLS1側之背照光的圖像，於圖1之平面構造中，至少含低溫多晶矽PSI之TFT與覆蓋閘極配線GL之方式寬度擴大所設定之透明共用電極CLT，於觀察者目視時，發揮使各像素輪廓清晰，使圖像鮮明之BM相同的功能。圖4中，其透明共用電極CLT上之WN區域，亦即存在透明電極單體，且自透明電極端部深達 $1.5\ \mu\text{m}$ 以上內側之區域幾乎無橫方向電場成分，於液晶層透過中，由於光的偏向狀態不受影響，因此最後被CF基板上之偏光板POL遮光。如低溫多晶矽PSI應可看出紅色著色，但是卻看出完全黑顯示狀態的BM。由於閘極配線GL之區域WR被該金屬完全遮光，因此不論有無電場均成黑狀態。

如圖4之剖面圖所示，本實施例構造於CF基板GLS2上並未形成先前之BM。因此使用本實施例構造之IPS型液晶顯示裝置不需要BM層形成步驟，所以可降低成本。前述透明共用電極CLT對外光發揮極良好之反射少之BM的功能。該效果係因將透明電極用作遮光層，且該遮光層設在與觀察側基板相對的基板上，因此進一步減少反射。透明共用電極CLT之WN區域內，外光雖因CLT本身之吸收，及被保護膜PAS、有機保護膜FPAS等吸收，但因並非反射率高之金屬層，因此向觀察者側的反射少。另外，閘極配線GL上其材料為鎢化鉬，如與鋁比較雖小，但仍存在若干反射，不過上層保護膜通過兩次PAS等，且有正交尼科耳狀態之偏光板POL的效果，因此僅限於小的反射。因而使用透明共用電極CLT作為黑矩陣BM時，可形成反射極少的BM。再者，因不需要於CF基板上形成BM，因此上下基板的對準允許度擴大，可提高生產性。此外，因不需要預估對準偏差的設計，先前BM須自需要遮光之區域預估對準允許度，被BM多餘遮光之區域形成透過區域，因此可提高開口率。再者，由於透明電極端部之遮光區域於黑顯示時，係電極上全部區域，於白顯示時係自電極端至 $1.5\mu\text{m}$ 形成透過區域，因此在需要鮮明顯示圖像之黑顯示狀態與需要明亮顯示之白顯示狀態下，透明電極之遮光層發揮使遮光區域動態且自動地改變，於黑顯示時遮光區域擴大，於白顯示時遮光區域縮小之精確且理想之BM的作用。藉此，可兼顧圖像鮮明度提高、反差提高及照度提高之看似相反的現象。

(21)

其次，使用圖5~圖9及圖3說明圖3所示之NMOS型TFT的製造步驟。

洗淨厚度為0.7 mm，尺寸為730 mm × 920 mm之畸變點約670°C之無鹼TFT玻璃基板GLS1後，藉由使用四氫化矽、三氫化氮及氮之混合氣體的電漿CVD法形成膜厚為50 nm之四氮化三矽膜，繼續藉由使用四乙氧基矽烷與氧之混合氣體之電漿CVD法形成膜厚為120 nm之氧化矽膜堆疊的底層絕緣膜ULS。本絕緣膜ULS係用於防止鈉自TFT玻璃基板GLS1擴散至多晶矽膜。四氮化三矽及氧化矽之形成溫度均為400°C。另外，本專利之半導體層係以多晶矽為代表，不過亦可為巨大結晶矽、連續粒場矽、及非晶矽。

其次，其上藉由使用四氫化矽、氮之混合氣體之電漿CVD法形成50 nm之大致本質(Intrinsic)的氮化非晶質矽膜。成膜溫度為400°C，成膜之後的氮氣量約為5at%。其次，藉由以450°C將基板予以退火約30分鐘，使氮化非晶質矽膜中的氮氣釋放。退火後之氮氣量約為1at%。

其次，於前述非晶質矽膜上以能量密度400 mJ/cm²照射波長為308 nm之準分子雷射光LASER，使非晶質矽膜熔融再晶化，而獲得大致本質之多晶矽膜。此時雷射光束為寬度為0.3 mm，長度為200 mm之細線狀的形狀，於大致垂直於射束長度方向之方向上，以10 μm之間距移動基板並進行照射。照射時形成氮氣環境。

藉由一般之光蝕刻法在多晶矽膜上形成特定之光阻圖案，並藉由使用四氟化碳與氧之混合氣體的反應性離子蝕刻

(22)

法將多晶矽膜PSI加工成特定形狀(圖5)。

其次，藉由使用四乙氧基矽烷與氧之混合氣體的電漿CVD法形成膜厚為100 nm之氧化矽，而獲得閘極絕緣膜GI。此時之四乙氧基矽烷與氧之混合比為1：50，形成溫度為400℃。繼續藉由離子植入法，以加速電壓33 KeV，劑量 $1E12(\text{cm}^{-2})$ 植入硼離子，而形成n型TFT之通道區域的多晶矽膜PSI(p)。

其次，藉由濺射法形成金屬配線，如形成200 nm之鉬或鎢化鉬膜後，藉由一般之光蝕刻法在鉬膜上形成特定之光阻圖案，藉由使用混酸之濕式蝕刻法將鉬膜形成特定形狀，而獲得掃描配線GL及第二橫共用電極配線CLMG。

於殘留用於蝕刻之光阻圖案的情況下，藉由離子植入法以加速電壓60 KeV，劑量 $1E15(\text{cm}^{-2})$ 植入磷離子，而形成n型TFT之源極、汲極區域PSI(n^+)(圖6)。上述之n型TFT之源極、汲極完成 n^+ 型之低溫多晶矽膜PSI(n^+)及p型之通道區域的多晶矽膜PSI(p)，繼續如下述，於p型與 n^+ 型之間製造磷離子濃度少於 n^+ 型之n型LDD區域，可減少TFT的漏電流(圖上未顯示)。亦即，除去用於蝕刻之光阻圖案後，再度藉由離子植入法以加速電壓65 KeV，劑量 $2E13(\text{cm}^{-2})$ 植入磷離子，而形成n型TFT的LDD區域。LDD區域之長度依濕式蝕刻鉬時之側方蝕刻量而定。本實施例約為0.8 μm 。該長度可藉由改變鉬之過度蝕刻時間來控制。

其次，於基板上藉由照射準分子燈或鹵化金屬燈之光的快速熱退火(RAT)法活化植入之雜質。藉由使用富含準分子

(23)

燈或鹵化金屬燈等紫外光進行退火，可選擇性地僅加熱多晶矽層PSI，可避免玻璃基板因加熱造成損傷。雜質之活化在不致發生基板收縮、彎曲變形等問題的範圍內，亦可藉由約450°C以上溫度的熱處理(圖6)。

其次，藉由使用四乙氧基矽烷與氧之混合氣體的電漿CVD法形成膜厚為500 nm之氧化矽膜，而獲得層間絕緣膜ILI。此時之四乙氧基矽烷與氧之混合比為1：5，形成溫度為350°C。

其次，形成特定之光阻圖案後，藉由使用混酸之濕式蝕刻法，於前述層間絕緣膜上開設第一接觸孔CNT1、第二接觸孔CNT2及圖1之平面圖之第四接觸孔CNT4(圖7)。

繼續，藉由濺射法依序堆疊形成50 nm之鈦，500 nm之鋁-矽合金、及50 nm之鈦後，形成特定之光阻圖案，而後藉由使用三氯化硼與氯之混合氣體的反應性離子蝕刻法同時蝕刻，而獲得汲極配線DL、金屬像素電極SPM及縱共用電極配線CLMD(圖8)。

藉由使用四氮化矽、三氫化氮、及氮之混合氣體的電漿CVD法形成膜厚為300 nm之四氮化三矽膜之保護膜PAS，繼續藉由自旋塗敷法塗敷膜厚約3.5 μm之丙烯酸系感光性樹脂，使用特定之掩模曝光及顯像，於前述丙烯酸系樹脂上形成通孔。其次，藉由以230°C烘烤20分鐘，燒成丙烯酸樹脂，而獲得膜厚為2.0 μm之平坦化有機保護膜FPAS。繼續，將設於前述有機保護膜FPAS上之通孔圖案作為掩模，藉由使用四氟化碳之反應性離子蝕刻法將下層之四氮

(24)

化三矽予以加工，在四氮化三矽膜上形成第三接觸孔CNT3(圖9)。

如此，藉由使用有機保護膜FPAS作為掩模，將下層之絕緣膜予以加工，可在一次的光蝕刻步驟中將兩層膜予以圖案化，可簡化步驟。

最後，藉由濺射法形成70 nm之ITO膜等透明導電膜，藉由使用混酸之濕式蝕刻加工成特定形狀，形成透明共用電極配線CLT及透明像素電極SPT，而完成主動矩陣基板(圖3)。經以上六次光蝕刻步驟而形成多晶矽TFT。

其次，說明液晶面板之大致平面構造。圖10係顯示包含上下玻璃基板GLS1, GLS2之顯示面板之矩陣(AR)周邊的重要部分平面圖。該面板製造時，若為小尺寸，為求提高通量，係以一片玻璃基板同時加工數個部分的裝置後加以分割，若為大尺寸時，為求製造設備共用，不論任何種類，均係加工經過標準化之大小的玻璃基板後，再縮小成符合各種類的尺寸，任何情況均係經過一連串步驟後切斷玻璃。

圖10係顯示後者之例，因此顯示上下基板GLS1, GLS2切斷後。任何情況均係於完成狀態時，外部連接端子群Tg, Td存在的部分(圖之上邊)，以露出此等之方式，上側基板GLS2之大小比下側基板GLS1受限於內側。端子群Tg, Td分別為在後述之TFT玻璃基板GLS1上，對配置於顯示部AR左右之低溫多晶矽TFT之掃描電路GSCL供給電源及時間資料的相關連接端子，及於顯示區域AR上部，在TFT玻璃基板GLS1

(25)

上對低溫多晶矽 TFT 之影像信號電路 DDC 供給影像資料或電源資料用的端子 Td。搭載有積體電路晶片 CHI 之輸送膠帶封裝體 TCP (圖 11) 之單位上配置數條引出配線部並註記名稱。自各群之矩陣部經過影像信號電路 DDC 至外部連接端子部之引出配線隨接近兩端而傾斜。此因為使顯示面板之影像信號端子 Td 對準封裝體 TCP 之排列間距及各封裝體 TCP 之連接端子間距。

於透明玻璃基板 GLS1, GLS2 之間，以沿著其邊緣，除去液晶封入口 INJ，來封裝液晶 LC 之方式形成密封圖案 SL。密封材料如包含環氧樹脂。

圖 2 之剖面構造所示之配向膜 ORI 層，其一種方式係形成於密封圖案 SL 的內側。液晶 LC 於設定液晶分子方向之下部配向膜 ORI 與上部配向膜 ORI 之間封入被密封圖案 SL 隔開的區域。

該液晶顯示裝置於下部透明 TFT 玻璃基板 GLS1 側及上部透明 CF 玻璃基板 GLS2 側分別堆疊各種層，於基板 GLS2 側形成密封圖案 SL，使下部透明玻璃基板 SUB1 與上部透明玻璃基板 GLS2 重疊，自密封材料 SL 之開口部 INJ 植入液晶 LC，並以環氧樹脂等密封植入口 INJ，藉由切斷上下基板組裝。

圖 11 係顯示圖 10 所示之顯示面板上搭載影像信號驅動 IC 之 TCP，與 TFT 基板 GLS1 上以低溫多晶矽 TFT 形成之信號電路 DDC 之連接；及連接於 TFT 基板 GLS1 上以低溫多晶矽 TFT 形成之掃描電路 GSCL 與外部之狀態的上面圖。

TCP係輸送膠帶封裝體，驅動用IC晶片係藉由膠帶自動接合法安裝者。PCB1係安裝有上述TCP、控制IC之TCON、其他電源用放大器、電阻、及電容器等的驅動電路基板。CJ係導入來自個人電腦等之信號及電源的連接器連接部分。

圖12係顯示將輸送膠帶封裝體TCP連接於液晶顯示面板之信號電路用端子Td之狀態的重要部分剖面圖。輸送膠帶封裝體TCP藉由異方性導電膜ACF連接於液晶顯示面板。TCP之輸出端子與面板側之連接端子Td電性連接，並以覆蓋TFT之保護膜PAS及有機保護膜FPAS之開口部的方式形成，且與透明共用電極CLT相同步驟所形成之透明電極ITO連接。密封圖案SL外側之上下玻璃基板的間隙於洗淨後藉由環氧樹脂EPX等保護，並於TCP與上側CF基板GLS2之間進一步填充矽樹脂作多重化保護(圖上未顯示)。此外，上下玻璃基板GLS2，GSL1對液晶LC的間隙係以有機膜所形成之支柱SPC或纖維決定其高度。

圖13顯示顯示矩陣部之等價電路與其周邊電路之連線圖。圖中之DL表示汲極線，DL1，DL2，DL3及其數字表示自畫面左之畫面內的汲極配線(影像信號線)，加註字R，G及B分別對應於紅、綠及藍像素附加。GL表示閘極配線GL，GL1，GL2及其數字表示自畫面上部之畫面內的閘極線。加註字1，2係按照掃描時間順序附加。CLX表示橫共用電極配線CLMG，CLX1，CLX2及其數字表示自畫面上部之畫面內的共用電極配線。另外，CLY表示縱共用電極配線CLMD，

(27)

CLY1, CLY2及其數字表示自畫面上部之畫面內的共用電極配線。

閘極配線GL(省略加註字)連接於玻璃基板上之掃描電路GSCL, 供給該掃描電路之電源或時間信號係自形成於玻璃基板外部之PCB上之電源及時間電路SCC供給。上述之以低溫多晶矽TFT所構成之玻璃基板上之掃描電路, 為求提高冗餘性, 係自左右兩側對1條閘極線(掃描線)供電, 不過亦可因應畫面尺寸等而自一側供電。

另外, 對汲極配線DL之供電係自以玻璃基板上之低溫多晶矽TFT所構成之信號電路DDC供電。信號電路DDC具有因應R, G, B之色資料分配玻璃基板之自影像信號電路IC所構成之電路供給之影像資料的功能。因此, 來自玻璃基板上之信號電路的連接端子數量為畫面內之汲極配線數量的三分之一。

此外, 本實施例之共用電極配線具有以金屬構成之橫共用電極配線CLX、縱共用電極配線CLY、及透明共用電極。如圖1所示, 橫共用電極配線與縱共用配線於像素內連線而形成矩陣狀的金屬配線。橫共用電極配線CLX引出於畫面的左右, 集中連線於阻抗低之共用電極母線CLB, 並連線於電源及時間電路IC的SCC。縱共用電極配線CLY引出於下部, 而連線於阻抗低的共用電極母線CLB, 同樣連線至電源電路SCC。如圖1所示, 透明共用電極於畫面內不與前述橫共用電極配線、縱共用電極配線連線, 而於畫面外周在左右方向與橫共用電極配線連線, 在下部與縱共用電極配

(28)

線連線，並連線於共用電極母線CLB，同樣地連接於外部電源SCC。圖13係構成矩陣狀，不過圖上並未顯示。該共用電極供給畫面內之像素的共用電位。

畫面內之低溫多晶矽TFT係n型之TFT，於閘極配線GL上施加閘壓，此時藉由在與共用電極配線間之液晶電容Clc供給供電至汲極線DL之汲壓(資料)來進行顯示。為求提高於顯示期間中維持液晶電容Clc之電位的能力，而於橫共用電極配線CLMG與如圖3所示之金屬像素電極SPM之間形成保持電容Cstg。CC係以檢查汲極配線DL之斷線之低溫多晶矽TFT所形成之檢查電路，CPAD係檢查端子。

圖14顯示本發明之液晶顯示裝置的驅動波形。並顯示將共用電極電壓Vcom作為直流電壓時之例。閘壓Vg依序掃描各條閘極線，於對汲極電位Vd施加有進一步加入像素之低溫多晶矽TFT之臨限值電壓的電壓時，像素TFT處於接通狀態，而對圖13所示之液晶電容Clc充電。上述共用電極電壓Vcom、閘壓Vg、汲壓Vd分別施加於圖13之橫共用電極配線CLX、縱共用電極配線CLY、圖1所示之透明共用電極CLT、閘極配線GL、及汲極配線DL。本實施例係顯示汲壓Vd如以正常黑模式之液晶顯示進行白顯示時，閘極線被逐條選擇，其各條對共用電極電壓Vcom予以正、負之極性反轉。像素電位Vp通過TFT而充電於液晶電容Clc，不過在奇數、偶數幀對共用電極電壓Vcom反轉。對特定位址之TFT的閘極配線GL選擇閘極配線，當Vg大於Vd時，於液晶電容Clc內充電對應於圖像之電位，而如上述地形成次幀，於施

(29)

加對共用電極電壓 V_{com} 反轉之 V_d 前，須保持液晶電容 C_{lc} 的電位。該保持率於 TFT 之斷開(洩漏)電流變大時降低。為加以防止，須設定較大之圖 13 之等價電路的保持電容 C_{stg} 。該保持電容 C_{stg} 變大時，當共用電極配線之寄生電容大時，配線延遲增加，產生照度不均一、模糊、甚至產生殘影及閃爍等畫面內均一性無法保持，而如圖 1、圖 3 之平面及剖面構造所示，於畫面內連線金屬材料之橫共用電極配線 CLMG 與縱共用電極配線 CLMD，形成矩陣狀並減少電阻的構造。另外，透明共用電極 CLT 在畫面內以有機絕緣膜狀地連接像素間的方式連線，畫面內 CLT 及金屬共用電極配線 CLMG, CLMD 並未直接連線。但是，CLT 之功能僅係影響電容的充電，如前所述電阻較高之材料亦可適用。再者，於畫面外部連接於低阻抗之圖 13 的共用電極母線 CLB 而予以低電阻化。藉由此等效果，本專利即使增加保持電容 C_{stg} 時仍可提高畫面的畫質均一性。

圖 15 係顯示液晶顯示模組 MDL 之各構成零件的分解斜視圖。其中 SHD 係由金屬板構成之框狀遮蔽箱(金屬框)，LCW 係其顯示窗，PNL 係液晶顯示面板，SPB 係光擴散板，LCB 係導光體，RM 係反射板，BL 係背照光螢光管，LCA 係背照光箱，以圖示之上下的配置關係堆疊各構件來組裝模組 MDL。

模組 MDL 藉由設於遮蔽箱 SHD 之爪及鉤將整體固定。背照光箱 LCA 形成收納背照光螢光管 BL、光擴散板 SPB、導光體 LCB 及反射板 RM 的形狀，將配置於導光體 LCB 側面之

(30)

背照光螢光管BL之光，藉由導光體LCB、反射板RM、及光擴散板SPB於顯示面上形成均一的背照光，並設達液晶顯示面板PNL側。背照光螢光管BL上連接有反向器電路基板PCB2，而形成背照光螢光管BL之電源。

(實施例2)

圖17係顯示本發明第二種實施例之像素的平面圖，圖18顯示圖17中以18-18'之單點線表示之切斷線的剖面。圖中為求便於觀察切斷部，係以○圈住數字來顯示切斷部。

圖17與實施例1同樣地，係於橫切汲極配線DL之方向上具有4個主要透過部之IPS方式的像素圖案。其構造與實施例1近似，最大特徵在於以金屬構成之共用電極配線僅配線有縱共用電極配線CLMD，而除去圖1所配置之橫方向共用電極配線。因此保持電容形成上使用新型構造。再者，藉由該構造與實施例1比較可提高開口率。

保持電容Cstg形成如下的構造。首先將與閘極配線GL相同步驟、材料構成之保持電容電極STM加工成島狀。經由第四接觸孔CNT4將其與縱共用電極配線CLMD連線。另外，自低溫多晶矽PSI所構成之TFT之第二接觸孔CNT2延伸之金屬像素電極SPM延伸於保持電容電極STM上。該金屬像素電極SPM與保持電容電極STM經由層間絕緣膜，其重疊之面積部分構成保持電容。透明像素電極SPT經由第三接觸孔CNT3與金屬像素電極SPM連線，使像素電位供電於液晶。另外，透明共用電極配線CLT於畫面內不與縱共用電極配線CLMD連線，而於畫面區域外連線，將共用電位供電至液

(31)

晶。

藉由上述構造，可重新獲得兩項效果。第一，於圖 17 之像素之平面圖的 4 個透過區域內，以覆蓋汲極配線 DL 之透明共用電極 CLT 與其像素內之內側之透明像素電極 SPT 定義之新的開口部，藉由除去實施例 1 之圖 1 之橫共用電極配線而形成(圖 17 之 LL, LR 所定義之區域)。藉此，可提供明亮之 IPS 型的液晶顯示裝置。第二，因除去與汲極配線 DL 交叉之橫共用電極配線 CLMG，汲極配線 DL 之寄生電容減少。藉此，可增加圖 13 之汲極分割電路 DDC 之內藏電路的分割數，可減少以圖 11 所示之 TCP 構成之構件數量，可降低成本。

圖 17 之 18-18' 切斷線之剖面圖係圖 18。形成影像信號之汲壓自汲極配線 DL 經由第一接觸孔 CNT1 以低溫多晶矽 PSI 傳送。於閘極配線 GL 上施加接通電壓時，MOS 型 TFT 動作，影像電壓傳送至經由第二接觸孔 CNT2 所連接之金屬像素電極 SPM，最後傳送至經由第三接觸孔所連接之透明像素電極 SPT，而形成液晶電容之一方電位的像素電位。驅動液晶之另一方電位的共用電壓施加於透明共用電極 CLT。圖 17 之 LR 所示之新的開口部以該透明像素電極 SPT 與施加於 CLT 之橫電場形成透過區域，可提供明亮的液晶顯示裝置。

再者，亦如本圖所示，於 CF 基板上並未形成黑矩陣，以低溫多晶矽所形成之 TFT 及閘極配線 GL 以配置於有機保護膜 FPAS 之透明共用電極配線覆蓋，雖是透明電極但是形成

(32)

無橫電場之區域，而發揮良好之黑矩陣的功能。

再者，因本實施例除去之共用電極配線係橫共用電極配線CLMG，因此於此種情況下仍可達到對實施例1中說明之縱共用電極配線CLMD與汲極配線DL同層，且因橫切閘極配線GL所獲得之保持電容之閘極電位的消除效果。

(實施例3)

圖19係顯示本發明第三種實施例之像素的平面圖，圖20顯示圖19中以20-20'之單點線表示之切斷線的剖面。圖中為求便於觀察切斷部，係以○圈住數字來顯示切斷部。

圖19與實施例2同樣地，係於橫切汲極配線DL之方向上具有4個主要透過部之IPS方式的像素圖案。其構造與實施例2近似，最大特徵在於保持電容之下部電極以多晶矽PSI構成，該多晶矽PSI經由第五接觸孔與縱共用電極配線CLMD連接。因而形成構成保持電容之絕緣膜的短路缺陷率降低，進一步提高良率之液晶顯示裝置。

保持電容Cstg形成如下的構造。首先將薄膜電晶體之低溫多晶矽PSI加工成島狀。經由第五接觸孔CNT5將其與縱共用電極配線CLMD連線。另外，自低溫多晶矽PSI所構成之TFT之第二接觸孔CNT2延伸之金屬像素電極SPM延伸於構成保持電容之下部電極的低溫多晶矽PSI上。該金屬像素電極SPM與構成保持電容之下部電極之低溫多晶矽PSI經由閘極絕緣膜與層間絕緣膜，其重疊之面積部分構成保持電容。透明像素電極SPT經由第三接觸孔CNT3與金屬像素電極SPM連線，使像素電位供電於液晶。另外，透明共用

電極CLT於畫面內不與縱共用電極配線CLMD連線，而於畫面區域外連線，將共用電位供電至液晶。

圖19之20-20'切斷線之剖面圖係圖20。形成影像信號之汲壓自汲極配線DL經由第一接觸孔CNT1以低溫多晶矽PSI傳送。於閘極電壓GL上施加接通電壓時，MOS型TFT動作，影像電壓傳送至經由第二接觸孔CNT2所連接之金屬像素電極SPM，最後傳送至經由第三接觸孔所連接之透明像素電極SPT，而形成液晶電容之一方電位的像素電位。驅動液晶之另一方電位的共用電壓施加於透明共用電極配線CLT。圖19之LR所示之新的開口部以該透明像素電極SPT與施加於透明共用電極配線CLT之橫電場形成透過區域，可提供明亮的液晶顯示裝置。

因保持電容Cstg之下部電極係以低溫多晶矽PSI(n^+)構成，其絕緣膜形成閘極絕緣膜GI與層間絕緣膜ILI之疊層膜，因此其絕緣耐壓高於實施例3之保持電容之層間絕緣膜ILI之單層膜。藉此可提供短路不良造成之點缺陷少的IPS型液晶顯示裝置。

(實施例4)

圖21係本發明第四種實施例之像素的平面圖，圖22及圖23係圖21之平面圖之21-21'線、22-22'線的剖面構造。

圖21之像素的平面圖案在1個像素尺寸大且畫面尺寸大之液晶電視提供提高開口率的構造。圖21於橫方向上具有10個透過區域，被分割成10部分之梳齒電極間的尺寸註記成L1, L2, L3, L4, L5, L6, L7, L8, L9, L10。各梳齒電極間之

間隔L與實施例1之圖1大致相同。本實施例係對大畫面之高照度型之液晶電視適切之IPS液晶顯示裝置上的像素圖案。使用低溫多晶矽PSI之TFT如圖3所示，背照光配置於TFT玻璃基板側，其光直接照射於低溫多晶矽PSI。因此存在光照射漏電流增加，像素電位降低的問題。其因應對策須增加1個像素之保持電容，並減少隨之增加之共用電極配線的配線延遲。

圖21之像素係被相鄰之汲極配線DL及閘極配線GL所包圍之1個像素區域，與汲極配線DL相同步驟、材料構成之縱共用電極配線CLMD與汲極配線大致平行而配置於透明共用電極配線CLT的下部。由於縱共用電極配線CLMD施加有共用電位，因此對其剖面構造，如圖22所示，須配置於透明共用電極配線CLT下部。其因配置於透明像素電極SPT下部時，將影響像素電極SPT與透明共用電極配線CLT所定義之影像資料。因此，縱共用電極配線CLMD須自汲極配線DL經過自1個孔之透明像素電極SPT之至少1個梳齒間隔(圖21之L9)，於其內側平面地配置。此外，由於縱共用電極配線CLMD與汲極配線在製程上係以相同步驟、材料構成，因此容易因製造步驟中之污垢造成短路，發生短路時形成線上的缺陷。有關這一點，若自汲極配線DL，於像素內側至少經過2個開口部(圖21之L9, L10)來配置時亦有助於良率提高。

前述縱共用電極配線CLMD經由第四接觸孔與橫共用電極配線CLMG連接，於畫面上形成金屬的矩陣配線，即使形

成大的保持電容時，仍可實現配線延遲小且均一的畫面顯示。保持電容於圖21之平面圖中，係將連接於低溫多晶矽PSI之TFT部之第二接觸孔CNT2的金屬像素電極SPM作為上部電極，將橫共用電極配線CLMG作為下部電極之電容。因金屬像素電極SPM與縱共用電極配線CLMD以相同步驟、材料構成，所以無法彼此交叉。因此為求獲得更大值之保持電容，於圖21之平面圖及圖22之剖面圖中，金屬像素電極SPM須配置於靠近左側之汲極配線DL之梳齒狀之透明像素電極SPT的下部，縱共用電極配線CLMD須配置於靠近右側之汲極配線DL之梳齒狀的透明共用電極配線CLT下部。而後，藉由形成於前述透明像素電極SPT與縱共用電極配線CLMD之間至少配置1個以上之透明共用電極CLT或透明像素電極SPT的構造，可使保持電容形成更大值，在液晶TV用途等要求高照度的用途，亦即要求背照光之照度高，保持電容要求更大值的用途上，可提供照度不均一、模糊、殘影及閃爍少之IPS型液晶顯示裝置。

上述配置可藉由(1)將1個像素之透過區域分割成6個以上，(2)將金屬像素電極SPM配置於最鄰接一方之汲極配線DL之梳齒狀之透明像素電極SPT的下部，(3)將縱共用電極配線CLMD配置於另一方之汲極配線DL側，且與該汲極配線上不同之透明共用電極CLT下部，(4)於透明像素電極SPT與縱共用電極配線CLMD之間至少配置1個以上之透明共用電極CLT或透明像素電極SPT來實現。本實施例如圖21、圖22所示，具有10個透過區域，於金屬像素電極SPM與縱共

(36)

用電極配線CLMD之間具有6個梳齒狀透明電極。

圖23係沿著橫共用電極配線CLMG之剖面，顯示保持電容的剖面構造。並將連接於以低溫多晶矽PSI構成之TFT的金屬像素電極SPM作為上部電極，將下部電極作為橫共用電極配線CLMG，絕緣膜作為層間絕緣膜ILI來構成。橫共用電極配線CLMG經由第四接觸孔CNT4與保護膜PAS下部之縱共用電極配線CLMD連接，來減少其配線延遲時間。此外，金屬像素電極SPM之電位經由第三接觸孔CNT3傳送至有機保護膜FPAS上之透明像素電極SPT來驅動液晶。如前所述，因縱共用電極配線CLMD與金屬像素電極SPM配置於同一層上，所以可配置於靠近右手側之汲極配線DL的位置，增加橫共用電極配線CLMG上之金屬像素電極SPM的面積，亦即可增加保持電容。

(實施例5)

圖24係本發明第五種實施例之1個像素的平面圖，圖25係沿著圖24之25-25'線的剖面構造。

圖24之像素的平面圖案對應於1個像素尺寸大且畫面尺寸大之液晶電視。圖24具有10個透過區域，其被分割成10個部分之梳齒電極間的尺寸註記成L1, L2, L3, L4, L5, L6, L7, L8, L9, L10。各梳齒間隔L與圖21大致相同。本實施例與實施例4同樣地，係對大畫面之高照度型之液晶電視適切之IPS液晶顯示裝置上的像素圖案，不過係於進一步將使用低溫多晶矽PSI之電路配置於TFT玻璃基板上時，將其驅動能力作最大限度運用的像素方式。

如實施例1之圖13所示，像素區域之汲極配線DL經過TFT玻璃基板上之信號側內藏電路DDC而連接於外部電路IDC。實施例1中，將3條汲極線DL經過1個汲極端子Td連接於外部。因此，與玻璃基板上使用無內藏信號側內藏電路DDC之非晶質矽TFT的液晶顯示裝置比較，可使得用於外部電路IDC之驅動器IC減少至1/3，因此可降低成本。另外，此時汲極配線DL與非晶質矽TFT之液晶顯示裝置比較，需要以3倍的時間寫入影像電壓。因而需要減少汲極配線DL之配線電阻及電容。

如實施例4之圖21所示，橫共用電極配線CLMG經由絕緣膜與汲極配線DL交叉，該交叉區域形成汲極配線的寄生電容。因此可排除該交叉區域時即可減少汲極配線之寄生電容，可減少汲極配線的延遲時間。

圖24係對應於上述目的之1個像素的平面圖。延伸於縱方向之2條汲極配線DL之間具有10個透過區域(其間隔註記成L1, L2...L10)。與實施例4同樣地，金屬像素電極SPM係靠近配置有低溫多晶矽PSI之TFT之左手側之汲極配線DL來配置，並配置於被L1與L2之透過區域夾著的透明像素電極SPT下部。另外，縱共用電極配線CLMD並非在右手側之汲極配線DL上，而係配置於最靠近透明共用電極配線CLT之被L8與L9夾著的透明共用電極配線CLT下部。此種配置於具有透過區域分割成6個部分以上之像素的IPS型液晶顯示裝置，可將保持電容予以最大化。

保持電容於平面圖案上形成以下的構造。亦即，形成與

閘極配線GL相同步驟、材料構成之保持電容電極STM。該電極不與汲極配線DL交叉配置，因而可減少汲極配線之延遲時間。前述保持電容電極STM形成保持電容之一方電極，並通過第四接觸孔CNT4與縱共用電極配線CLMD連接而供給共用電位。保持電容之另一方電極與實施例4同樣地，係自低溫多晶矽PSI之第二接觸孔CNT2延伸的金屬像素電極SPM。藉此，前述保持電容電極STM與金屬像素電極SPM之交叉面積部分構成保持電容。

上述構造之像素除閘極配線GL，與汲極配線DL交叉之保持電容配線被除去，汲極配線電容減少，驅動汲極配線之TFT玻璃基板上之信號側電路進行良好的動作。

再者如上述，與實施例4比較，橫共用電極配線CLMG被除去之部分(圖24之平面圖之LL, LR之間隔所決定之透過區域)形成新的透過區域，可提供更明亮之IPS型液晶顯示裝置。

圖25顯示其剖面構造。其係橫切鄰接之汲極配線DL與保持電容電極STM的剖面圖。於汲極配線DL間之閘極絕緣膜GI上配置與閘極配線GL相同步驟、材料構成之保持電容電極STM。該電極不延伸於汲極配線DL下部，不形成電容。另外，與配置於層間絕緣膜ILI之汲極配線DL相同步驟、材料構成之縱共用電極配線CLMD通過開口於層間絕緣膜ILI之第四接觸孔CNT4供給共用電位至前述保持電容電極STM。另外，金屬像素電極SPM自TFT供給像素電位，並通過開口於有機保護膜FPAS之第三接觸孔CNT3供給像素電

(39)

位至透明像素電極SPT。並將前述金屬像素電極SPM作為上部電極，將絕緣膜作為層間絕緣膜ILI，將保持電容電極STM作為下部電極來構成保持電容Cstg。

圖25顯示圖24之像素平面圖之新的透過區域剖面構造。液晶之驅動電壓藉由前述透明像素電極SPT與透明共用電極CLT供給。透明共用電極CLT於像素內如圖24所示，未與縱共用電極配線CLMD連線。其係以兼用閘極配線GL之黑矩陣之方式配置於有機保護膜FPAS上，亦以覆蓋汲極配線之方式配置，並於整個像素區域配置成網眼狀。對透明共用電極CLT之供電與實施例1之圖13所示者同樣地，於TFT基板GLS1上最後連接於畫面區域外之共用電極母線CLB上，自外部電源電路SCC供給共用電位。藉由上述兩個透明電極，於汲極配線DL與保持電容電極STM之間隙LL及LR之新的透過區域內施加液晶的驅動電壓，可提供明亮之IPS型液晶顯示裝置。

(實施例6)

圖26係本發明第六種實施例之1個像素的平面圖，圖27、圖28係沿著圖26之27-27'線、28-28'線的剖面構造。

圖26之像素的平面圖案對應於1個像素尺寸大且畫面尺寸大之液晶電視。圖26具有10個透過區域，其被分割成10個部分之梳齒電極間的尺寸註記成L1, L2, L3, L4, L5, L6, L7, L8, L9, L10。各梳齒間隔L與實施例4之圖21大致相同。本實施例與實施例4同樣地，係對大畫面之高照度型之液晶電視適切之IPS液晶顯示裝置上的像素圖案，不過係實現減

(40)

發明說明續頁

少畫面上線缺陷及點缺陷之發生的液晶顯示裝置。

圖26係減少因與汲極配線DL相同步驟、材料構成之金屬梳齒電極或電極配線間之短路發生之線缺陷、點缺陷的像素平面圖案。夾在相鄰之閘極配線GL、汲極配線DL間的1個像素區域，與汲極配線DL相同步驟、材料構成者，係自低溫多晶矽PSI之TFT之第二接觸孔CNT2向橫共用電極配線CLMG上延伸，再通過第三接觸孔CNT3供給像素電位至透明像素電極SPT之金屬像素電極SPM；及與汲極配線DL大致平行而向縱方向延伸，並通過第四接觸孔CNT4與橫共用電極配線CLMG連接，供給共用電位之縱共用電極配線CLMD。

上述金屬像素電極SPM與左側之汲極配線DL短路時即為點缺陷，縱共用電極配線CLMD與汲極配線DL短路時即為線缺陷。此外，金屬像素電極SPM與縱共用電極配線CLMD彼此短路時形成點缺陷。

為求減少因製程中之微細塵埃等雜質而概率性發生之短路不良，須縮短同一平面上相對之金屬電極或配線的長度，或是加長相對之電極間的距離。相對電極間之距離短時，只要相對之長度短即可。

圖26之像素平面構造，其縱共用電極配線CLMD與右手側之汲極配線DL以4個透過區域之L7, L8, L9, L10與3個透明電極構成其間隔來降低短路概率。另外，左手側之汲極配線DL與金屬像素電極SPM係以3個透過區域之L1, L2, L3與2個透明電極構成其間隔。此外，前述金屬像素電極SPM

(41)

與縱共用電極配線CLMD係以3個透過區域L4, L5, L6與2個透明電極形成其間隔。如上所述,對像素之分割數以大致均等的間隔配置夾在相鄰之汲極配線DL間的金屬像素電極SPM、縱共用電極配線CLMD及汲極配線DL間。透過區域數量為4, 3, 3, 雖並非完全一致,不過只要透過區域合計為10,即可對分割數大致均等的間隔。此因上述4, 3, 3之分割其次接近的分割數為4, 4, 2或5, 3, 2, 分割數之間均出現2以上的差,分割數之差異比差異為1之4, 3, 3時擴大。

再者,上述之對像素之分割數以大致均等之間隔配置夾在相鄰之汲極配線DL間之金屬像素電極SPM、縱共用電極配線CLMD及汲極配線DL間時,至少2個透過電極與3個透過區域須配置於與金屬像素電極SPM鄰接之汲極配線DL間,及金屬像素電極SPM與縱共用電極配線CLMD間。此時像素分割數須在8以上。藉此,如分割為8個時,可分割成3, 3, 2, 可以差異為1大致均等地配置。此外分割為12個時,藉由分割成3, 5, 4, 可使12分割的配置中大致均等。此因分割成4, 4, 4時,無法在SPM之下配置SPT,此外,分割成5, 5, 2時差異擴大,因此3, 5, 4之分割為均等之值。因而於可配置之中藉由實現實質的均等配置可獲得最大良率。另外,藉由上述配置提高良率之效果並不限定於上述汲極配線、金屬像素電極及縱共用電極時,只要係在同層所形成之電極間的構造,藉由應用此種配置均可獲得同樣的效果。

(42)

發明說明續頁

如具有8分割以上之透過區域之像素構造時，該透過區域於相鄰之汲極配線DL間具有金屬之縱共用配線CLMD，且具有自TFT供給像素電位之金屬像素電極SPM時，可提供各金屬電極間具有2個透明電極之梳齒與3個透過區域之像素圖案可使金屬電極間之短路不良發生率最低之IPS型的液晶顯示裝置。橫共用電極配線CLMG圖案上之金屬像素電極SPM與縱共用電極配線CLMD及金屬像素電極SPM與左手側之汲極配線DL的間隔雖窄，但是相對長度短並未及於像素區域，因此此時的短路概率低。

圖27係相鄰之汲極配線間的剖面圖。TFT玻璃基板GLS1上之層間絕緣膜ILI上，於汲極配線DL之間配置有金屬像素電極SPM及縱共用電極配線CLMD。汲極配線DL、金屬像素電極SPM、及縱共用電極配線CLMD配置成大致均等的間隔，形成如前述不易發生短路不良的配置。各電極或配線間至少形成有2個以上的透過區域。此外，金屬像素電極SPM上，經由有機保護膜FPAS被透明像素電極SPT覆蓋，SPT上施加與SPM相同的電壓。縱共用電極配線CLMD上，經由有機保護膜FPAS被透明共用電極CLT覆蓋，CLT上施加與CLMD相同的電壓。藉此，自有機保護膜FPAS上之各個梳齒透明電極的施加電壓無誤差，可於液晶上施加電場E。

圖28係沿著橫共用電極配線CLMG的剖面圖。TFT基板GLS1上形成與閘極配線GL相同步驟所形成之橫共用電極配線CLMG，並以第四接觸孔CNT4與開口於覆蓋其之層間

(43)

絕緣膜ILI之縱共用電極配線連接予以低電阻化。另外，金屬像素電極SPM通過開口於其上部之有機保護膜FPAS之第三接觸孔CNT3與透明像素電極SPT連接。覆蓋汲極配線DL之有機保護膜FPAS上被透明共用電極CLT覆蓋，於液晶內施加汲極配線DL不需要的電場，形成不致錯誤動作的配置。將下部電極作為橫共用電極配線CLMG，將上部電極作為金屬像素電極SPM，將絕緣膜作為層間絕緣膜ILI來構成保持電容Cstg。

(實施例7)

圖29係搭載適用實施例1至實施例6中任何一種之液晶顯示裝置構成液晶TV之例。液晶顯示裝置LCM與放大器SP同時配置，實現圖像、語音兩者的輸出。藉此，畫面可以廣視野角、高照度、高反差實現鮮明顯示。再者，亦可提高畫面之照度均一性。此外，因生產性高及良率高，因此可以更低價格提供液晶TV。

(實施例8)

圖30係搭載適用實施例1至實施例6中任何一種之液晶顯示裝置構成液晶監視器之例。液晶顯示裝置LCM顯示來自個人電腦等的資訊，來實現低耗電、高照度之監視器。藉此，畫面可以廣視野角、高照度、高反差實現鮮明顯示。再者，亦可提高畫面之照度均一性。此外，因生產性高及良率高，因此可以更低價格提供液晶監視器。

(實施例9)

圖31係搭載適用實施例1至實施例6中任何一種之液晶顯

(44)

示裝置構成一體型個人電腦之例。圖中以筆記型PC為例，包含鍵盤KB均一體地構成。當然並不限定於此，只要為液晶個人電腦等液晶部與運算裝置部構成於同一框體中者即可。液晶顯示裝置LCM顯示來自個人電腦等的資訊，來實現低耗電、高照度之顯示。藉此，畫面可以廣視野角、高照度、高反差實現鮮明顯示。再者，亦可提高畫面之照度均一性。此外，因生產性高及良率高，因此可以更低價格提供一體型個人電腦。

(實施例10)

本實施例使用實施例1至9中任一種所揭示之構想，以縱電場方式，亦即TN方式、VA方式、PVA方式、MVA方式、OCB方式、ASV方式等實現藉由增加保持電容以穩定顯示與提高良率。另外，該TN方式、VA方式、PVA方式、MVA方式、OCB方式、ASV方式之方式本身均為熟知者，其在應用本專利之實施例所揭示之構想上有所差異。

上述實施例之效果並不限定於橫電場型，即使採上述各縱電場方式仍可獲得其效果之一部分或全部。此時共用電極配線發揮保持電容配線之功能，並於相對之CF基板上形成共用電極來取代TFT基板上的像素電極。

本專利之各實施例所揭示的技術構想只要在其構想的範圍內，即為本專利說明書揭示的範圍。

如以上詳述，藉由本發明之主要以低溫多晶矽TFT構成之IPS顯示方式的液晶顯示裝置，可以明亮、對環境之穩定性高，生產性高，良率高，照度均一性佳，反差比高，

且圖像間區劃明確之高畫質，提供可靠性高的液晶顯示裝置。

[圖式之簡單說明]

圖1係本發明一種實施例之TFT液晶顯示裝置之像素的重要部分平面圖。

圖2係沿著圖1之2-2'線之像素的重要部分剖面圖。

圖3係沿著圖1之3-3'線之像素的重要部分剖面圖。

圖4係沿著圖1之4-4'線之像素的重要部分剖面圖。

圖5係說明本發明一種實施例之TFT液晶顯示裝置之TFT基板至第一光蝕刻步驟為止之製造方法用的剖面圖。

圖6係說明本發明一種實施例之TFT液晶顯示裝置之TFT基板至第二光蝕刻步驟為止之製造方法用的剖面圖。

圖7係說明本發明一種實施例之TFT液晶顯示裝置之TFT基板至第三光蝕刻步驟為止之製造方法用的剖面圖。

圖8係說明本發明一種實施例之TFT液晶顯示裝置之TFT基板至第四光蝕刻步驟為止之製造方法用的剖面圖。

圖9係說明本發明一種實施例之TFT液晶顯示裝置之TFT基板至第五光蝕刻步驟為止之製造方法用的剖面圖。

圖10係LCD單元之整體平面圖。

圖11係LCD單元內連接PCB基板與TAB之整體平面圖。

圖12係LCD單元之TAB與汲極側引出端子部附近的剖面圖。

圖13係顯示本發明一種實施例之TFT-LCD之概略等價電路的平面圖。

(46)

圖14係顯示本發明一種實施例之TFT-LCD之像素驅動波形的時間圖。

圖15係顯示本發明一種模組構造的說明圖。

圖16係本發明一種實施例之偏光板與初期配向方向之關係的說明圖。

圖17係本發明其他實施例之TFT液晶顯示裝置之像素的平面圖。

圖18係沿著圖17之18-18'的重要部分剖面圖。

圖19係本發明其他實施例之TFT液晶顯示裝置之像素的平面圖。

圖20係沿著圖19之20-20'的重要部分剖面圖。

圖21係顯示本發明其他實施例之TFT液晶顯示裝置之像素的平面圖。

圖22係沿著圖21之22-22'的重要部分剖面圖。

圖23係沿著圖21之23-23'的重要部分剖面圖。

圖24係本發明其他實施例之TFT液晶顯示裝置之像素的平面圖。

圖25係沿著圖24之25-25'的重要部分剖面圖。

圖26係本發明其他實施例之TFT液晶顯示裝置之像素的平面圖。

圖27係沿著圖26之27-27'的重要部分剖面圖。

圖28係沿著圖26之28-28'的重要部分剖面圖。

圖29係應用本發明之液晶TV之模式圖。

圖30係應用本發明之液晶監視器之模式圖。

(47)

圖31係應用本發明之一體型個人電腦之模式圖。

圖式代表符號說明

CJ	連接部
CLMD	縱共用電極配線
CLMG	橫共用電極配線
CLT	透明共用電極
CPAD	檢查墊
CNT1	連接汲極配線與島狀矽之接觸孔
CNT2	連接金屬像素電極與島狀矽之接觸孔
CNT3	連接金屬像素電極與透明像素電極之接觸孔
CNT4	連接縱共用電極配線與橫共用電極配線之接觸孔
Cstg	保持電容
DDC	玻璃基板上之汲極分割電路
DL	汲極配線
EPX	環氧樹脂
CF	濾色層
FIL	濾色層
FPAS	有機保護膜
GFPC	閘極FPC
GI	閘極絕緣膜
GL	閘極配線
GLS1	TFT玻璃基板
GLS2	CF玻璃基板

(48)

IDC	外接汲極電路
INJ	封入口
ILI	層間絕緣膜
LC	液晶(分子)
LCB	導光板
MDL	模組
OC	濾色層之罩面膜
OLI	配向膜
PAS	保護絕緣膜
POL	偏光板
PSI	p-島狀矽
PSI(p)	p型p-矽半導體層
PSI(n ⁺)	n ⁺ 型p-矽半導體層
RM	反射板
SPB	擴散膜
SPC	支柱
SHD	底板
SPM	金屬像素電極
SPT	透明像素電極
STM	保持電容電極
SSC	電源，控制電路
TCP	輸送膠帶封裝體
ULS	底層絕緣膜

(49)

發明說明續頁

SP 放 大 器
LCM 液 晶 顯 示 裝 置
SW 開 關
KB 鍵 盤

肆、中文發明摘要

本發明之液晶顯示裝置具有被透明之第一基板與第二基板夾著之液晶層與濾色層，前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，其中前述共用電極配線在前述像素區域包含：延伸於前述閘極配線延伸方向之第一共用電極配線，與延伸於前述汲極配線延伸方向之第二共用電極配線，該第一共用電極配線與該第二共用電極配線以第一絕緣膜隔開，該第一共用電極配線與該第二共用電極配線以設於第一絕緣膜上之開口部連接，該開口部上形成有第二絕緣膜。

伍、日文發明摘要

透明な第1の基板と第2の基板に挟まれた液晶層とカラーフィルタ層とを有し、前記第1の基板上には複数のゲート配線と、前記複数のゲート配線とマトリクス状に交差する複数のドレイン配線と、前記ゲート配線とドレイン配線のそれぞれの交点に対応して形成された薄膜トランジスタを有し、隣接するゲート配線とドレイン配線とで囲まれる領域で画素領域が構成されそれぞれの画素は少なくとも共通電極配線と共通電極と画素電極とを有する液晶表示装置において、前記共通電極配線は、前記画素領域で前記ゲート配線延在方向に延在された第1の共通電極配線と前記ドレイン配線延在方向に延在された第2の共通電極配線を含み、該第1の共通電極配線と該第2の共通電極配線は第1の絶縁膜で離間され、該第1の共通電極配線と該第2の共通電極配線は第1の絶縁膜に設けられた開口部で接続され、該開口部上には第2の絶縁膜が形成されている。

陸、(一)、本案指定代表圖為：第1圖

(二)、本代表圖之元件代表符號簡單說明：

DL 汲極配線
PS1 多晶矽
CLT 透明共用電極
SPT 透明像素電極
SPM 金屬像素電極
CNT1 連接汲極配線與島狀矽之接觸孔
CNT2 連接金屬像素電極與島狀矽之接觸孔
CNT3 連接金屬像素電極與透明像素電極之接觸孔
CNT4 連接縱共用電極配線與橫共用電極配線之接觸孔
CLMD 縱共用電極配線
CLMG 橫共用電極配線
GL 閘極配線
CLT 透明共用電極

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

拾、申請專利範圍

1. 一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，其特徵為：

前述共用電極配線在前述像素區域包含：延伸於前述閘極配線延伸方向之第一共用電極配線，與延伸於前述汲極配線延伸方向之第二共用電極配線，該第一共用電極配線與該第二共用電極配線以第一絕緣膜隔開，該第一共用電極配線與該第二共用電極配線以設於第一絕緣膜上之開口部連接，該開口部上形成有第二絕緣膜。

2. 如申請專利範圍第1項之液晶顯示裝置，其中前述第一共用電極配線與第二共用電極配線在前述像素區域，與前述共用電極之間至少具有前述第二絕緣膜，且前述共用電極於前述汲極配線上至少包含經由前述第二絕緣膜比前述汲極配線更寬配置的部分。

3. 一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線

，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線及像素電極，其特徵為：

前述像素區域內具有第一島狀電極，覆蓋第一島狀電極之第一絕緣膜上具有開口部，具有延伸於前述汲極配線延伸方向之共用電極配線，該第一島狀電極與該共用電極配線以前述開口部連接，該第一島狀電極構成下部電極，連接於前述薄膜電晶體之源極而形成於前述第一絕緣膜上之第二島狀電極構成上部電極，並構成保持電容。

4. 如申請專利範圍第3項之液晶顯示裝置，其中於前述第一基板上具有覆蓋於前述汲極配線上之絕緣膜上所構成之共用電極，該共用電極在鄰接之像素間連接成矩陣狀而構成，且該共用電極於覆蓋於前述汲極配線上之絕緣膜上包含比前述汲極配線更寬配置的部分。
5. 如申請專利範圍第3項之液晶顯示裝置，其中前述保持電容之絕緣膜係覆蓋前述薄膜電晶體之閘極配線的無機絕緣膜。
6. 如申請專利範圍第3項之液晶顯示裝置，其中前述第一島狀電極以前述薄膜電晶體之半導體層構成，前述保持電容之絕緣膜至少包含前述薄膜電晶體之閘極絕緣膜。
7. 一種液晶顯示裝置，其具有被第一基板與第二基板夾著

之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，其特徵為：

前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之島狀金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成6個部分以上的開口部，前述島狀金屬像素電極與前述鄰接之汲極配線中之一方之間至少具有1個開口部，前述共用電極配線與前述鄰接之汲極配線中之另一方汲極配線之間至少具有2個開口部，前述島狀金屬像素電極與前述共用電極配線之間至少具有3個開口部。

8. 一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，其特徵為：

前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之島狀金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成8個部分以上的開口部，前述島狀金屬像素電極與前述鄰接之汲極配線中之一方之間至少具有3個開口部，前述共用電極配線與前述鄰接之汲極配線中之另一方汲極配線之間至少具有2個開口部，前述島狀金屬像素電極與前述共用電極配線之間至少具有3個開口部。

9. 一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、透明共用電極、及透明像素電極，其特徵為：

前述透明共用電極與前述透明像素電極形成於前述汲極配線更上層之同層上，前述共用電極配線具有延伸於前述汲極配線延伸方向之共用電極配線，具有連接於前述薄膜電晶體之源極之金屬像素電極，前述像素區域在鄰接之汲極配線間具有被分割成6個部分以上的開口部，前述金屬像素電極配置於最鄰接於前述鄰接之汲極配線中之一方汲極配線之透明像素電極的下部，前述共

用電極配線鄰接於前述鄰接配置之汲極配線中之另一方汲極配線，且配置於並非在另一方汲極配線上之透明共用電極的下部，前述金屬像素電極與前述共用電極配線之間至少具有1個以上之透明共用電極或透明像素電極。

10. 一種液晶顯示裝置，其具有被第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有共用電極配線、共用電極、及像素電極，其特徵為：

具有配置於被鄰接之汲極配線夾著之區域的金屬像素電極，前述共用電極具有延伸於前述汲極配線延伸方向之共用電極，並以對像素區域之分割數大致均等之間隔配置於前述鄰接之汲極配線中之一方與該金屬像素電極之間、該金屬像素電極與該共用電極之間、該共用電極與前述鄰接之汲極配線中之另一方汲極配線之間。

11. 如申請專利範圍第7至10項中任一項之液晶顯示裝置，其中共用電極配線具有：延伸於前述閘極配線延伸方向之第一共用電極配線；及延伸於前述汲極配線延伸方向之第二共用電極配線；前述第一共用電極配線與第二共用電極配線於像素區域內彼此以絕緣膜之開口部連接。

12. 如申請專利範圍第10項之液晶顯示裝置，其中對前述像素區域之分割數大致均等之間隔，於鄰接之影像信號線間之區域之分割數為8構成之液晶顯示裝置中，以3+3+2之方式構成，於鄰接之影像信號線間之區域之分割數為10構成之液晶顯示裝置中，以3+3+4之方式構成，於鄰接之影像信號線間之區域之分割數為12構成之液晶顯示裝置中，以5+4+3之方式構成。
13. 一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，
- 前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素至少具有保持電極配線及像素電極，其特徵為：
- 前述像素區域內具有第一島狀電極，覆蓋第一島狀電極之第一絕緣膜上具有開口部，具有延伸於前述汲極配線延伸方向之保持電極配線，該第一島狀電極與該保持電極配線以前述開口部連接，該第一島狀電極構成下部電極，連接於前述薄膜電晶體之源極而形成於前述第一絕緣膜上之第二島狀電極構成上部電極，並構成保持電容。
14. 如申請專利範圍第13項之液晶顯示裝置，其中具有延伸於前述閘極配線延伸方向之第二保持電容配線，並藉由

形成於前述第一絕緣膜之通孔電性連接該第二保持電容配線與延伸於前述汲極配線延伸方向之保持電容配線。

15. 如申請專利範圍第13項之液晶顯示裝置，其中具有延伸於前述閘極配線延伸方向之第二保持電容配線，該第二保持電容配線兼前述第一島狀電極。

16. 一種液晶顯示裝置，其具有被透明之第一基板與第二基板夾著之液晶層與濾色層，

前述第一基板上具有：數條閘極配線；數條汲極配線，其係與前述數條閘極配線交叉成矩陣狀；及薄膜電晶體，其係對應於前述閘極配線與汲極配線之各個交叉點而形成；以鄰接之閘極配線與汲極配線所包圍之區域構成像素區域，各個像素具有共用電極配線、透明共用電極及像素電極，其特徵為：

前述閘極配線於其上部具有絕緣膜，再者，其上部具有前述透明共用電極以大於前述閘極配線之寬度覆蓋之區域，比該閘極配線更寬之透明電極配線發揮液晶顯示裝置之黑矩陣的功能。

17. 如申請專利範圍第16項之液晶顯示裝置，其中比前述閘極配線更寬之透明電極配線亦覆蓋薄膜電晶體之半導體層。

18. 如申請專利範圍第16項之液晶顯示裝置，其中前述絕緣膜係丙烯酸等有機絕緣膜。

19. 如申請專利範圍第1, 2, 4, 7至10, 12項中任一項之液晶

顯示裝置，其中前述共用電極與像素電極係透明電極，兩者形成於前述第一基板之配向膜下之最上層。

20. 如申請專利範圍第1至10, 12至18項中任一項之液晶顯示裝置，其中前述液晶顯示裝置係橫電場方式之液晶顯示裝置。
21. 如申請專利範圍第1至10, 12至18項中任一項之液晶顯示裝置，其中係以多晶矽構成前述薄膜電晶體之半導體層。
22. 一種圖像顯示裝置，其係用作液晶電視，該液晶電視之特徵為使用申請專利範圍第1至10, 12至18項中任一項之液晶顯示裝置。
23. 一種圖像顯示裝置，其係用作液晶監視器，該液晶監視器之特徵為使用申請專利範圍第1至10, 12至18項中任一項之液晶顯示裝置。
24. 一種圖像顯示裝置，其係用作一體型個人電腦，該一體型個人電腦之特徵為使用申請專利範圍第1至10, 12至18項中任一項之液晶顯示裝置。

拾壹、圖式

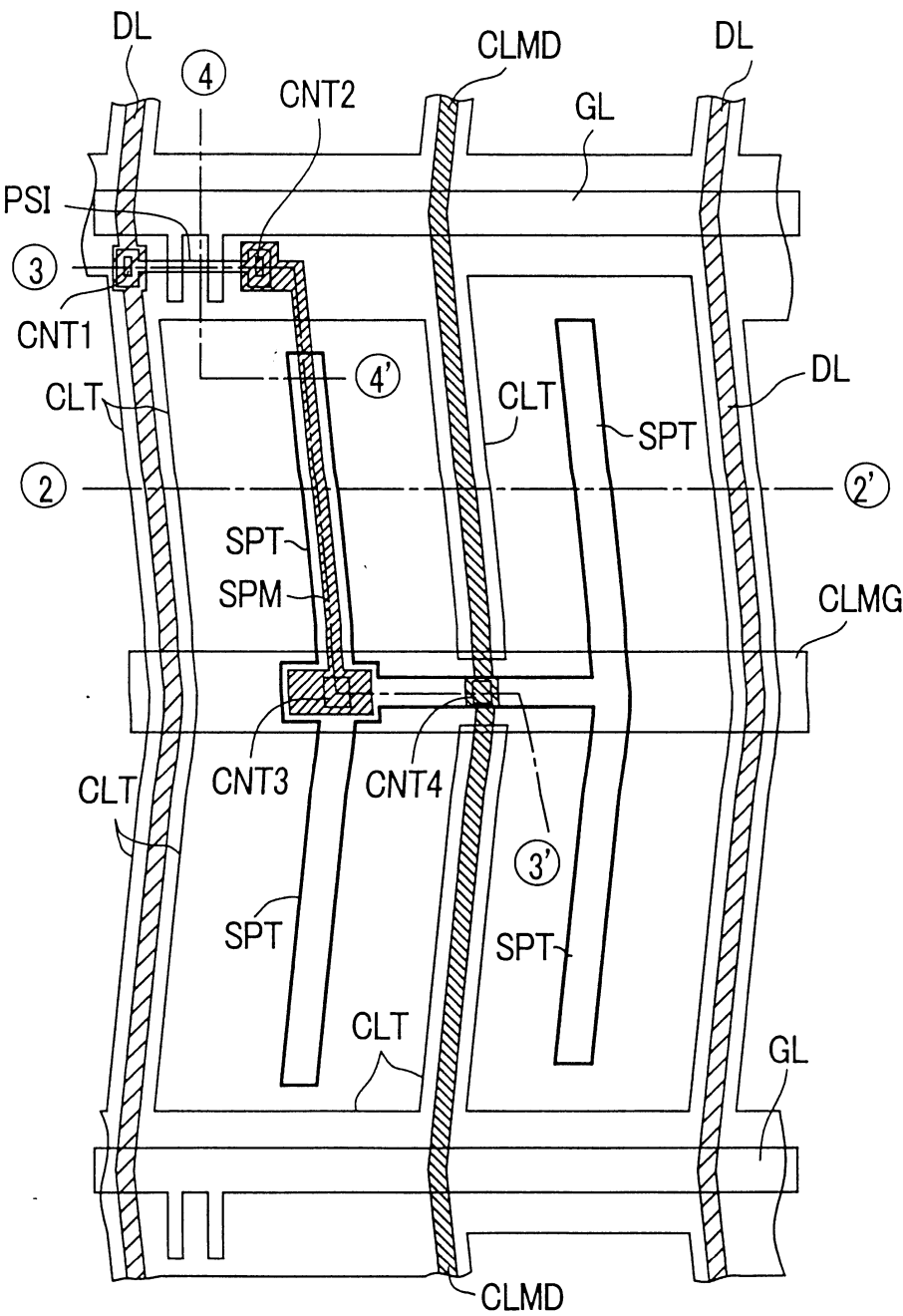


圖 1

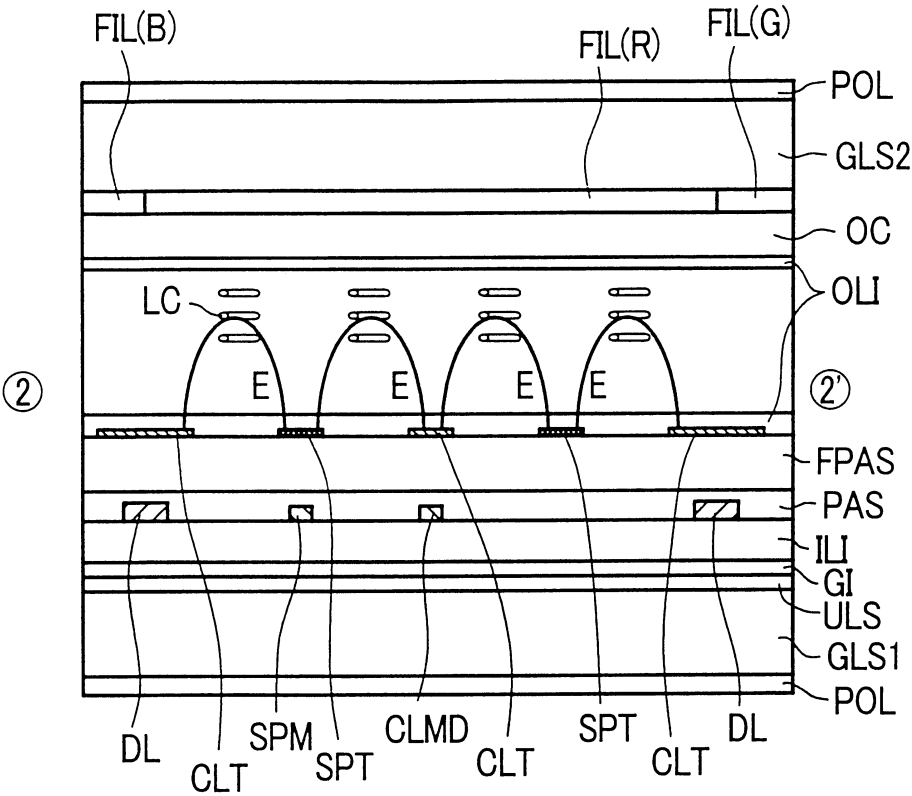


圖 2

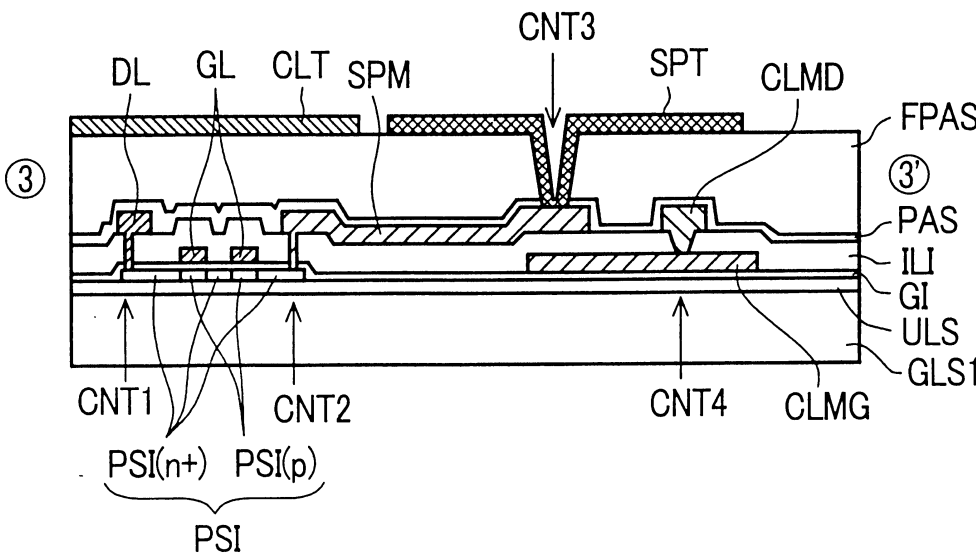


圖 3

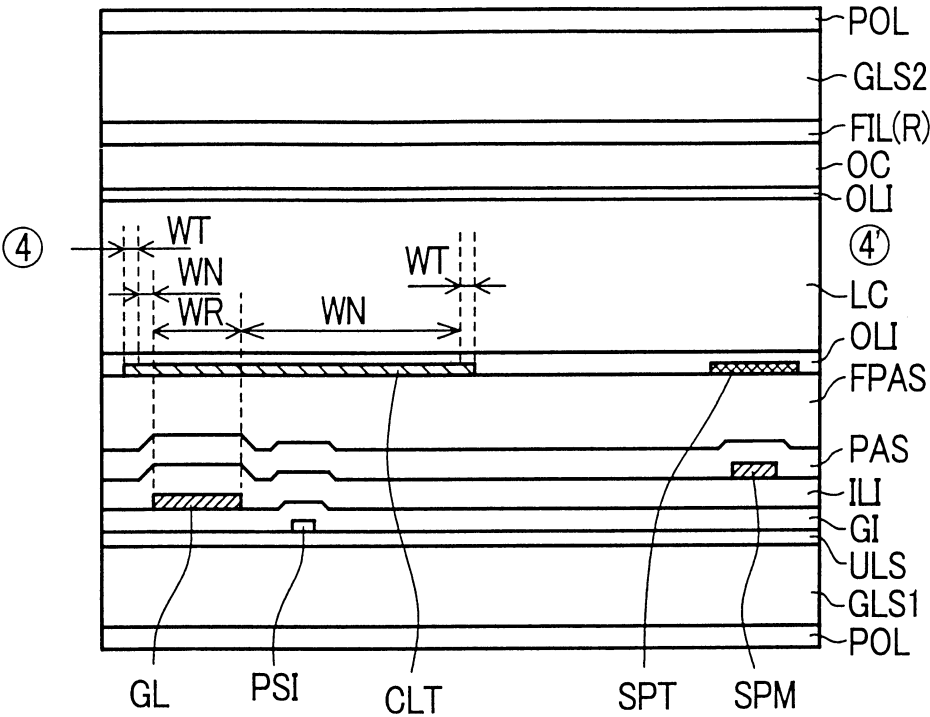


圖 4

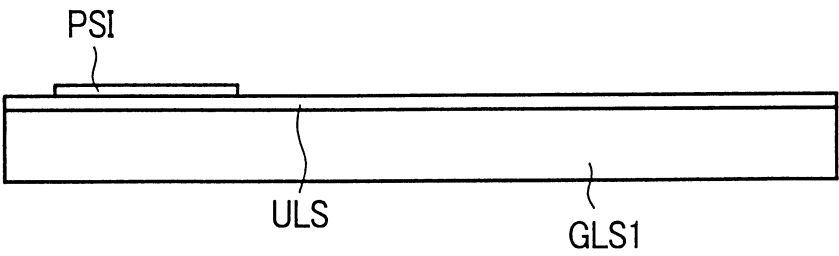


圖 5

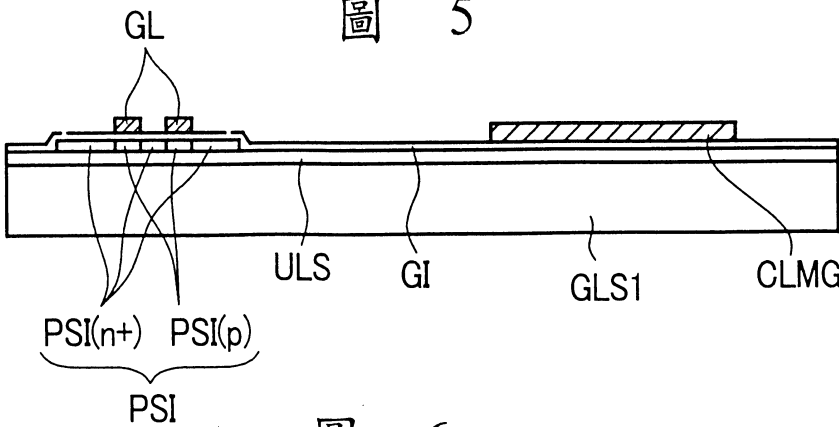


圖 6

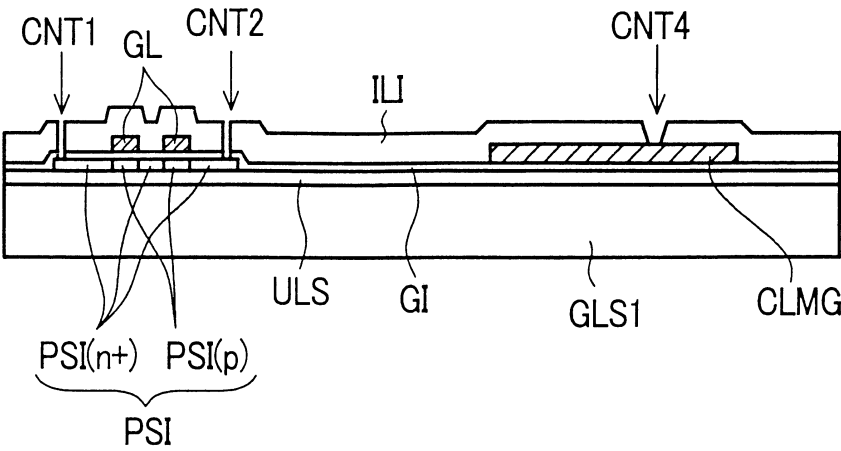


圖 7

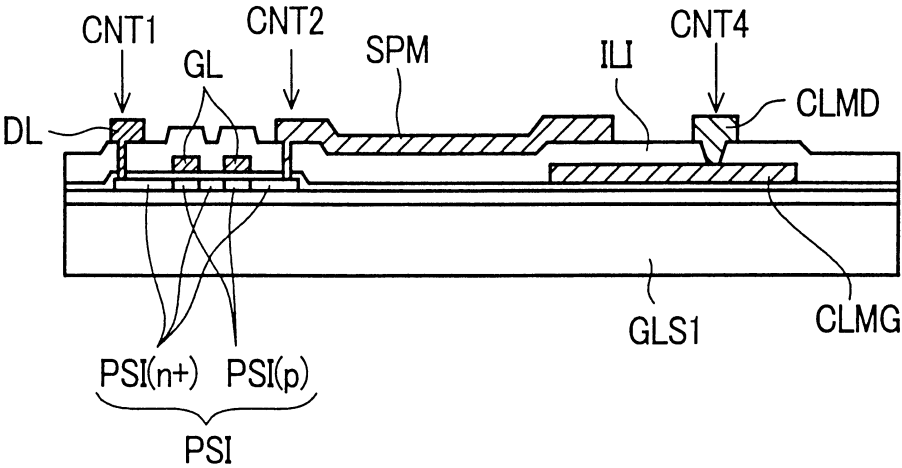


圖 8

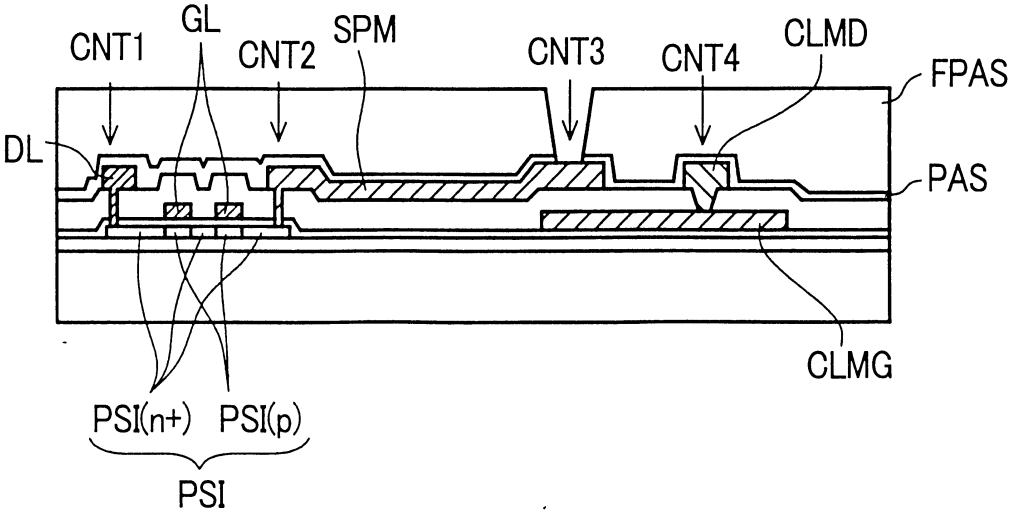


圖 9

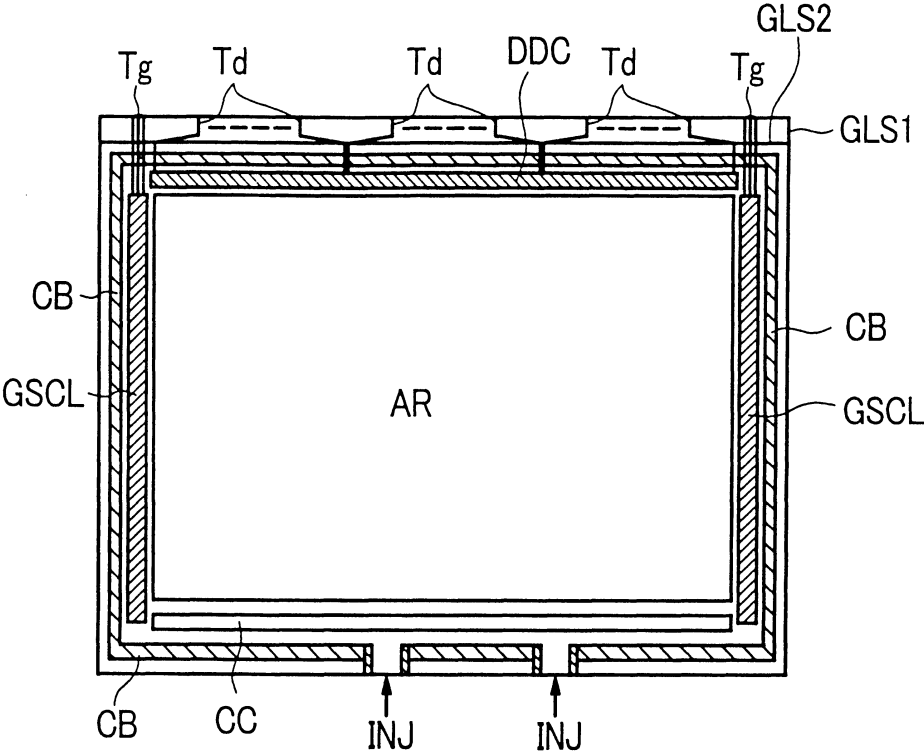


圖 10

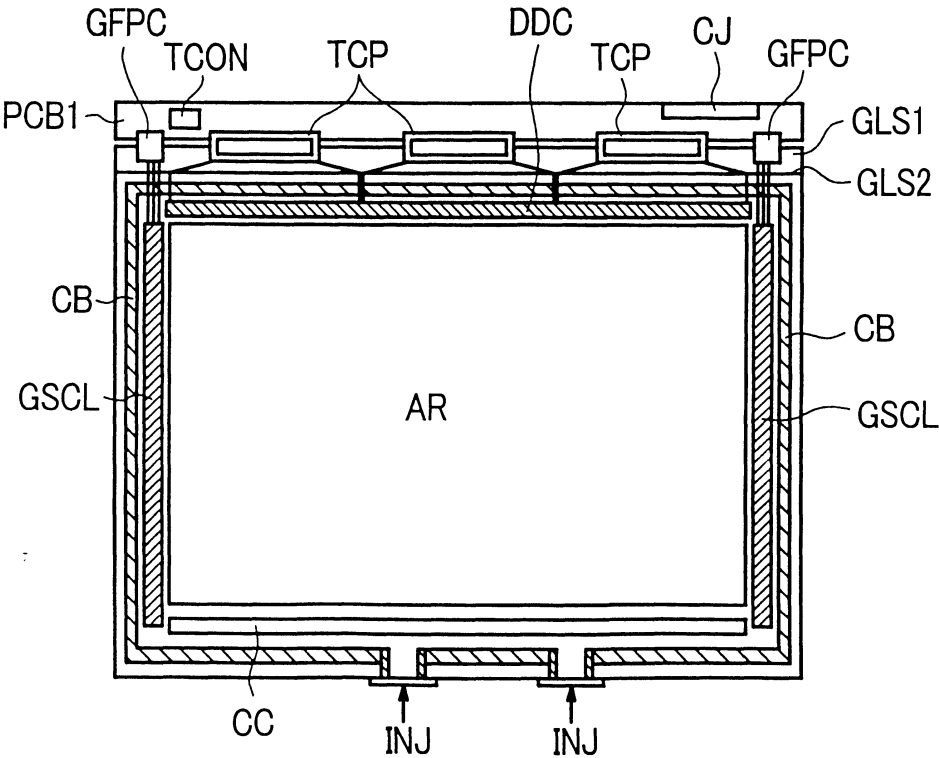


圖 11

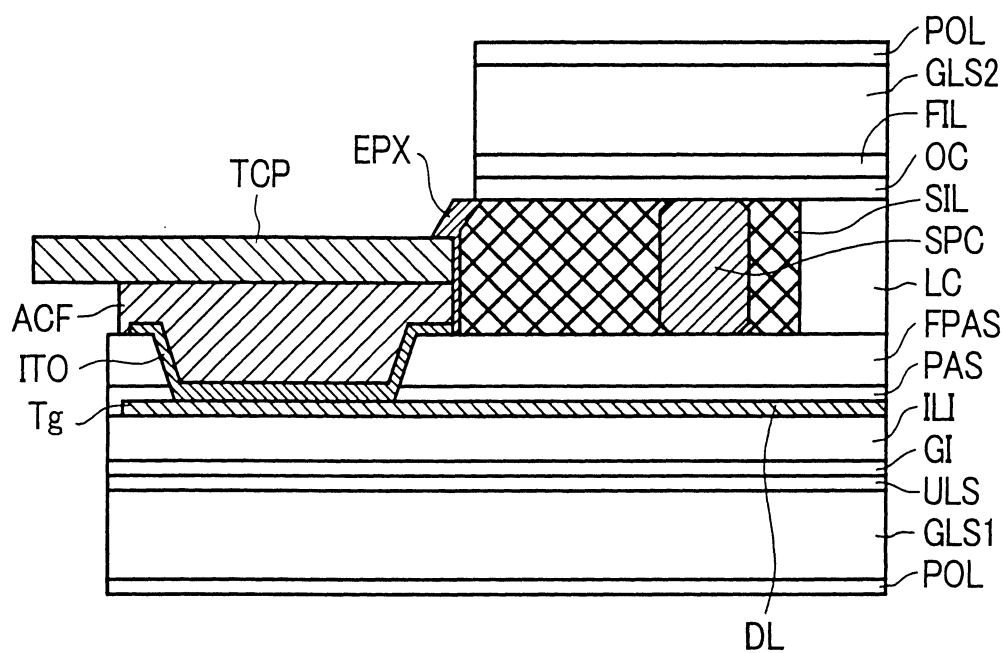


圖 12

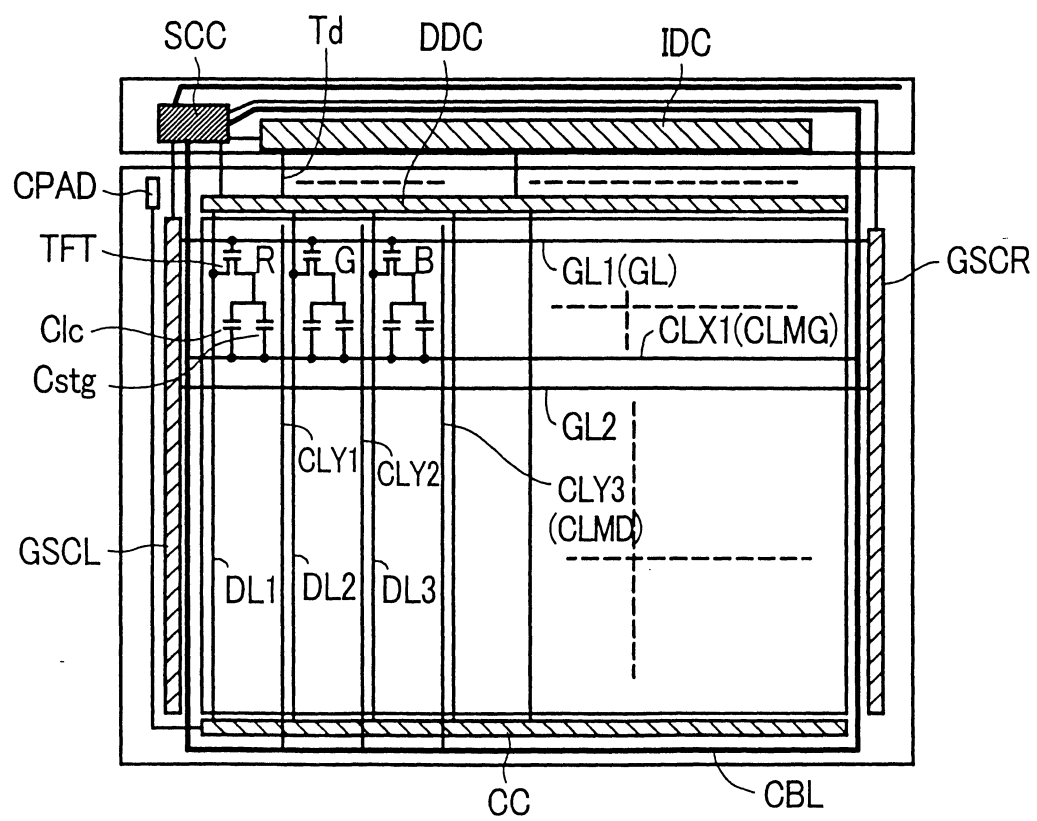


圖 13

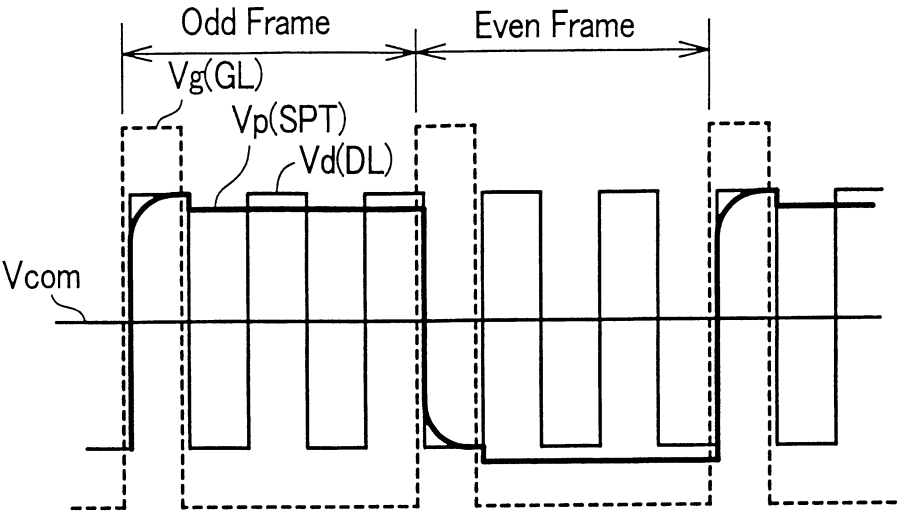


圖 14

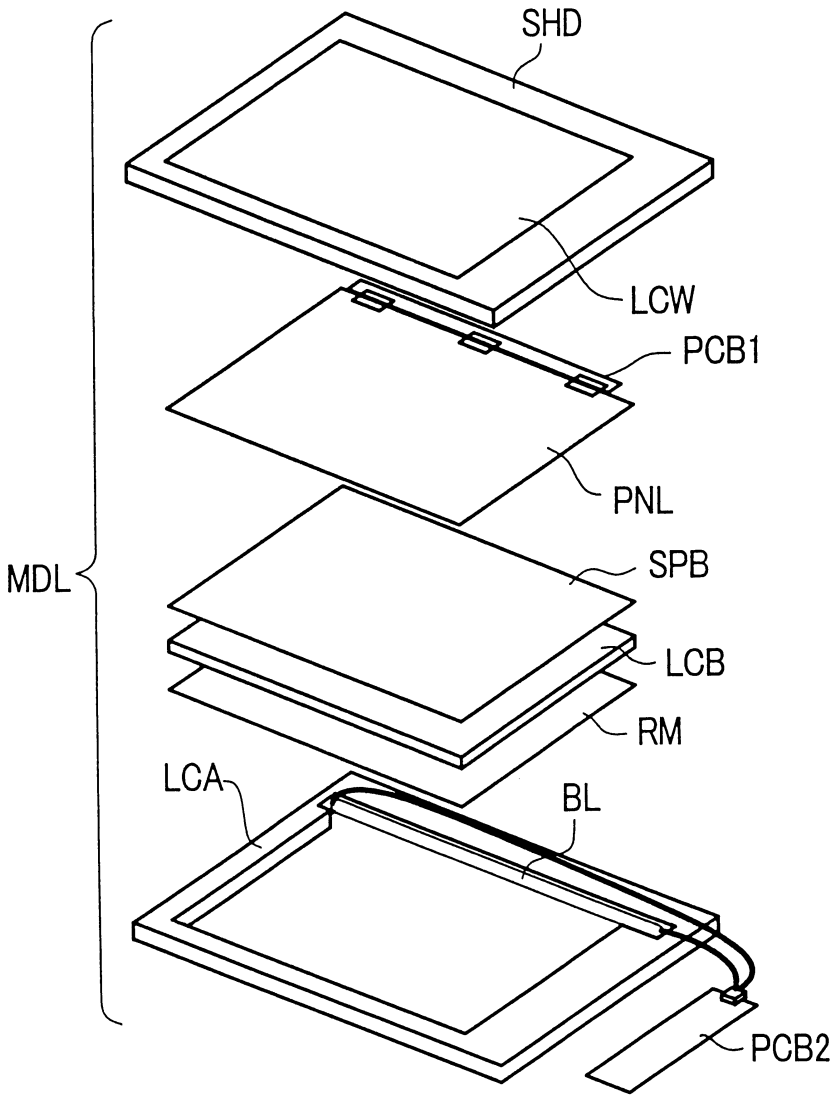


圖 15

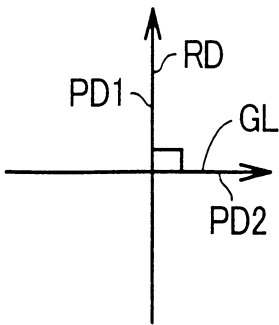


圖 16

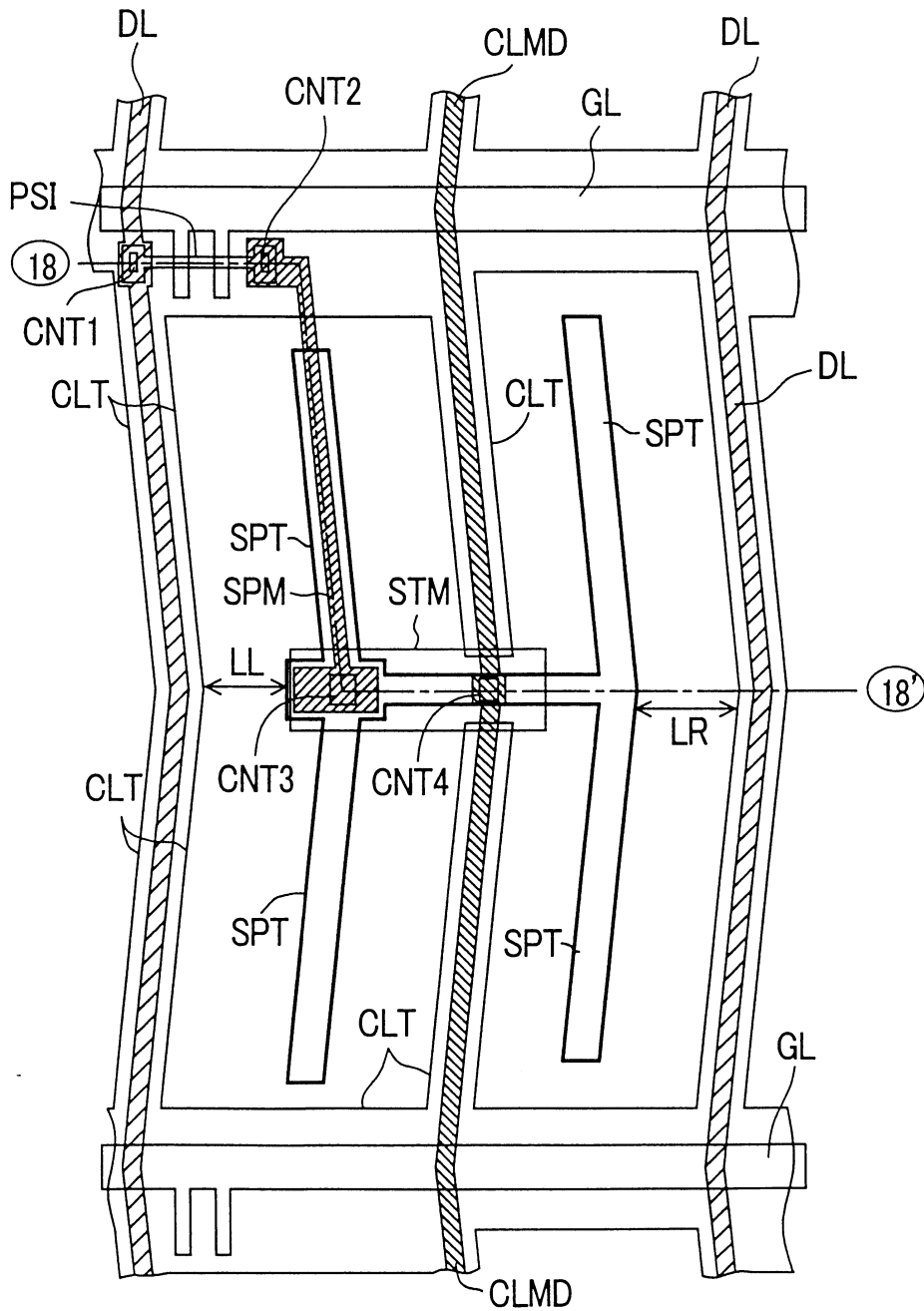


圖 17

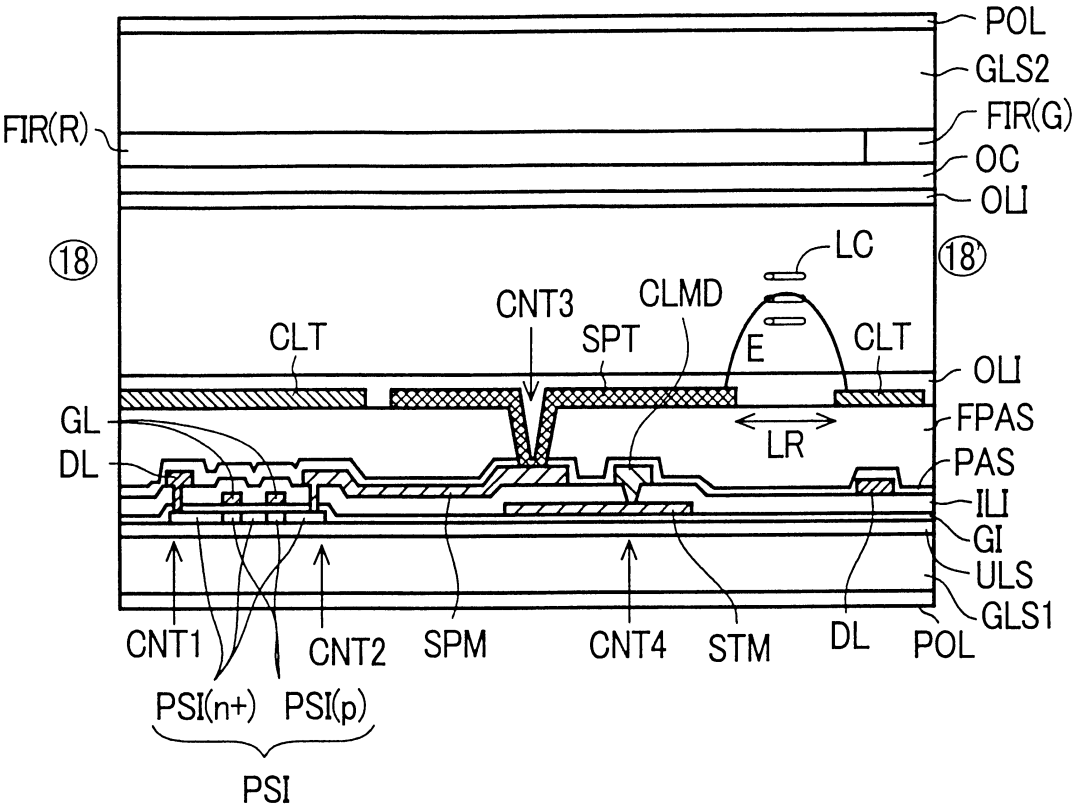


圖 18

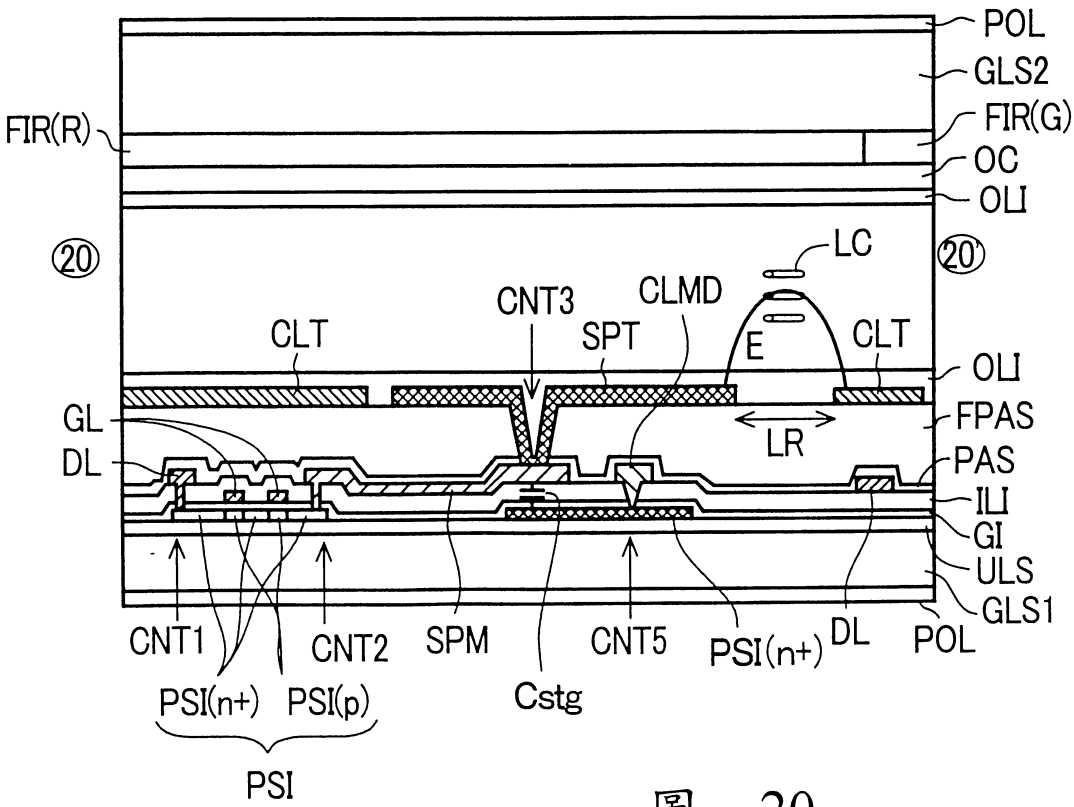


圖 20

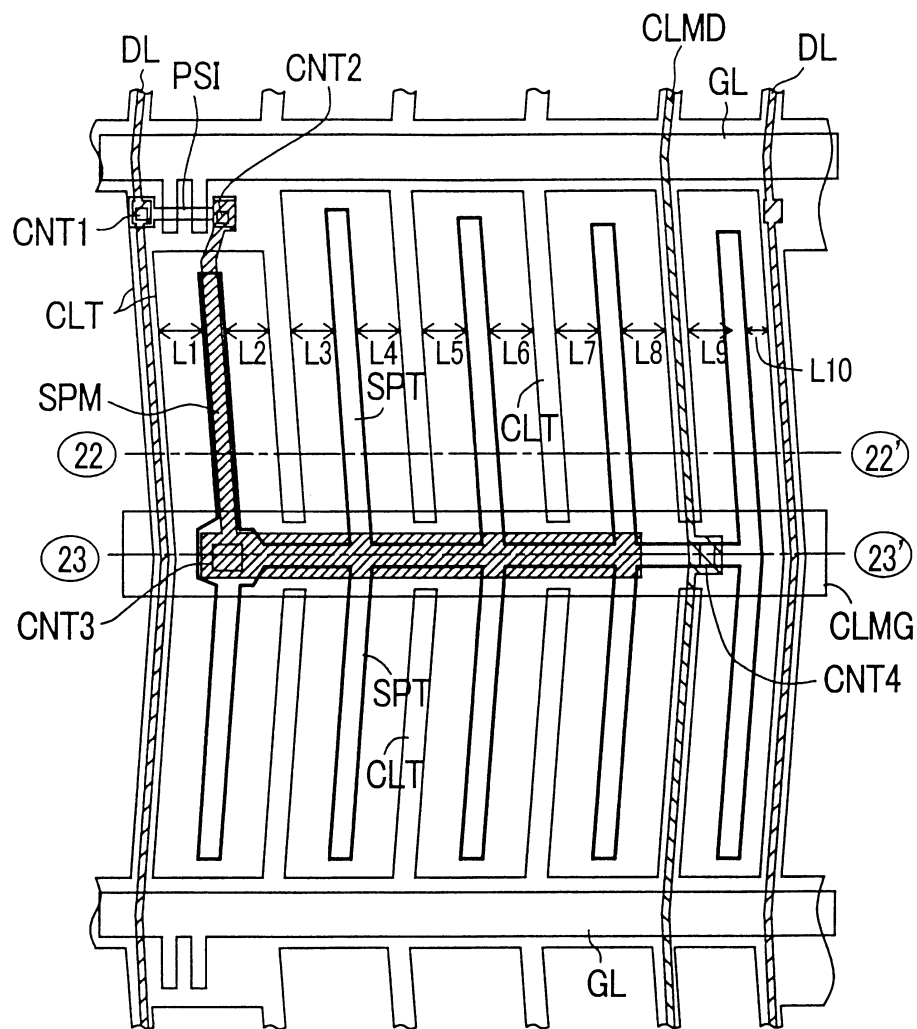


圖 21

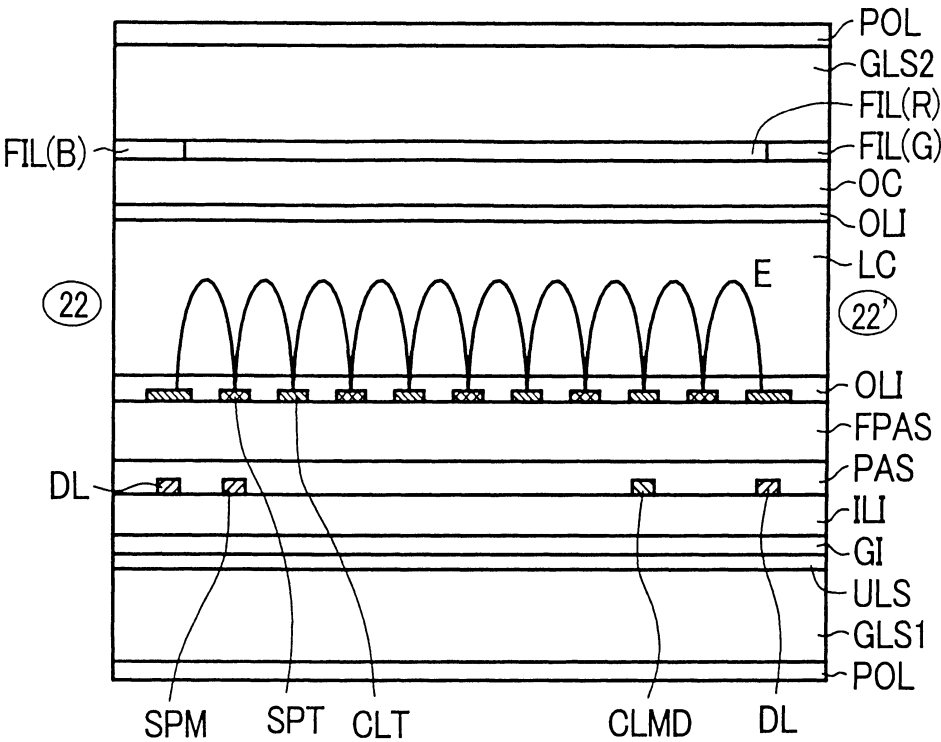


圖 22

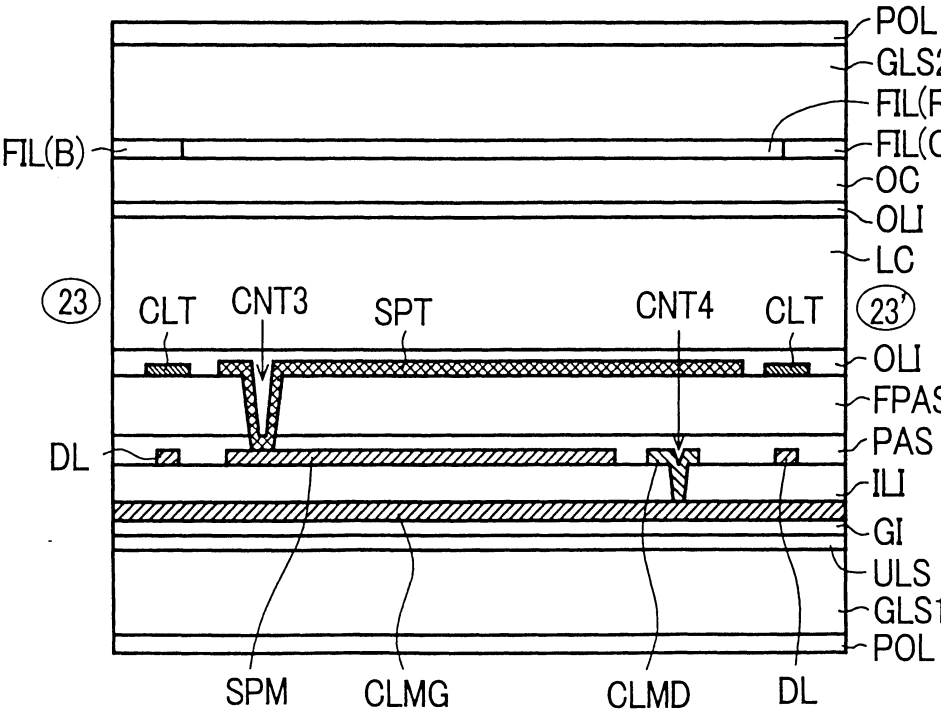


圖 23

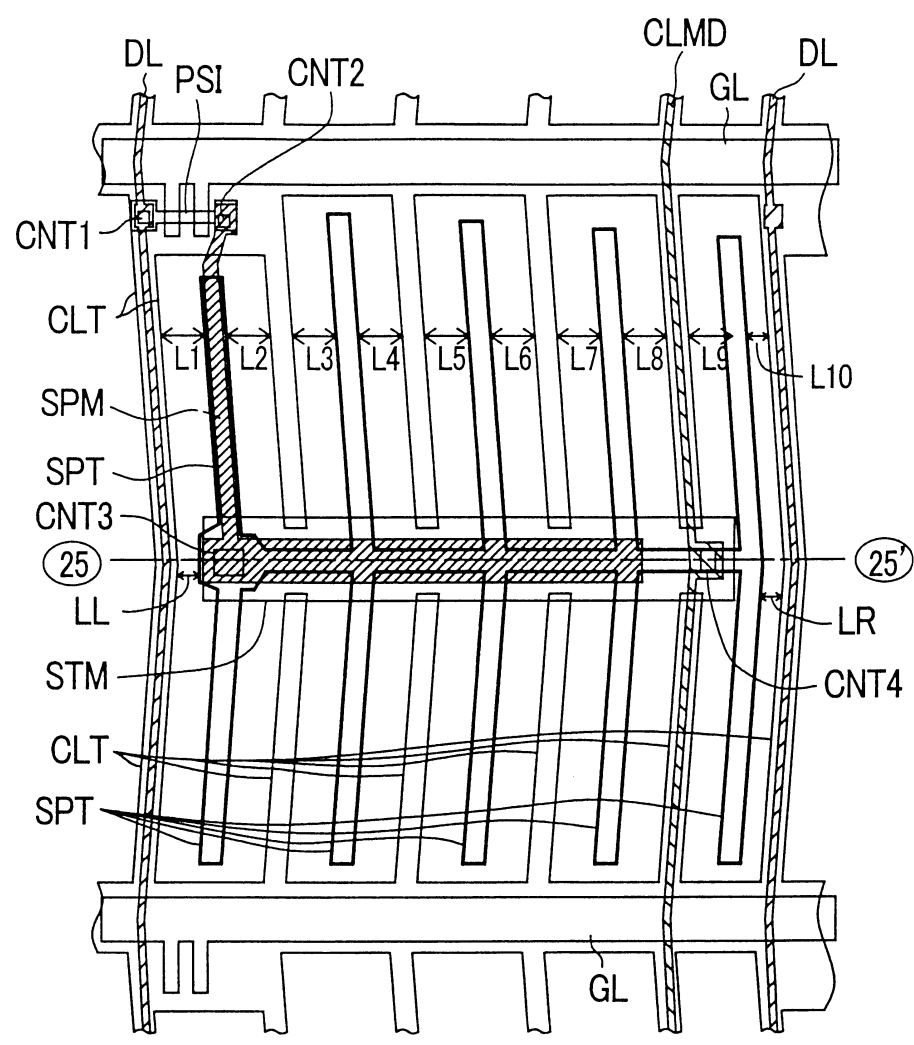


圖 24

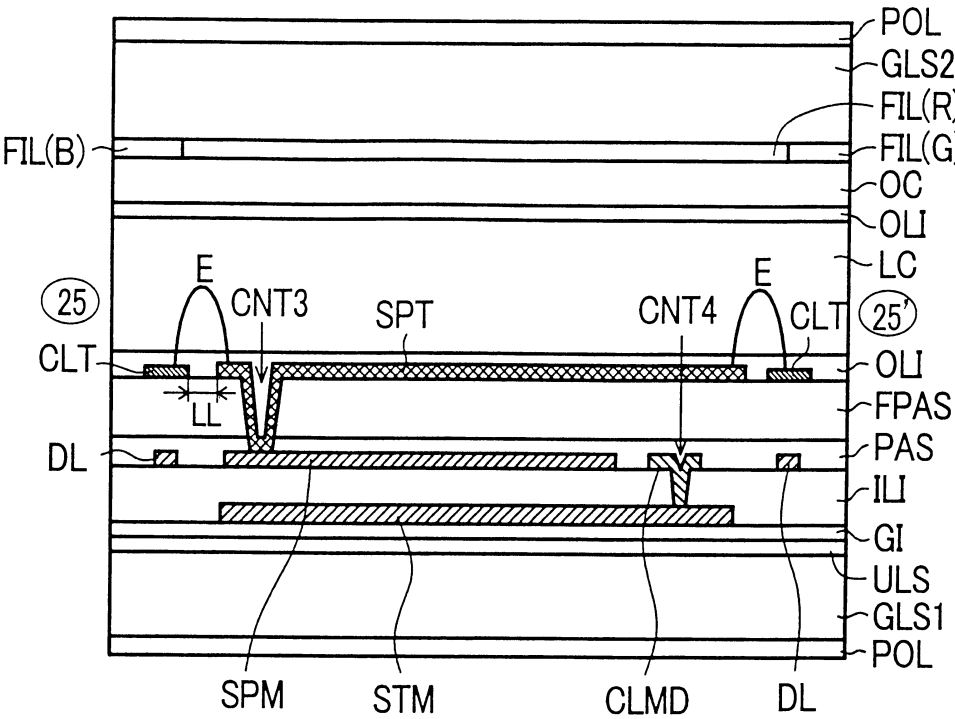


圖 25

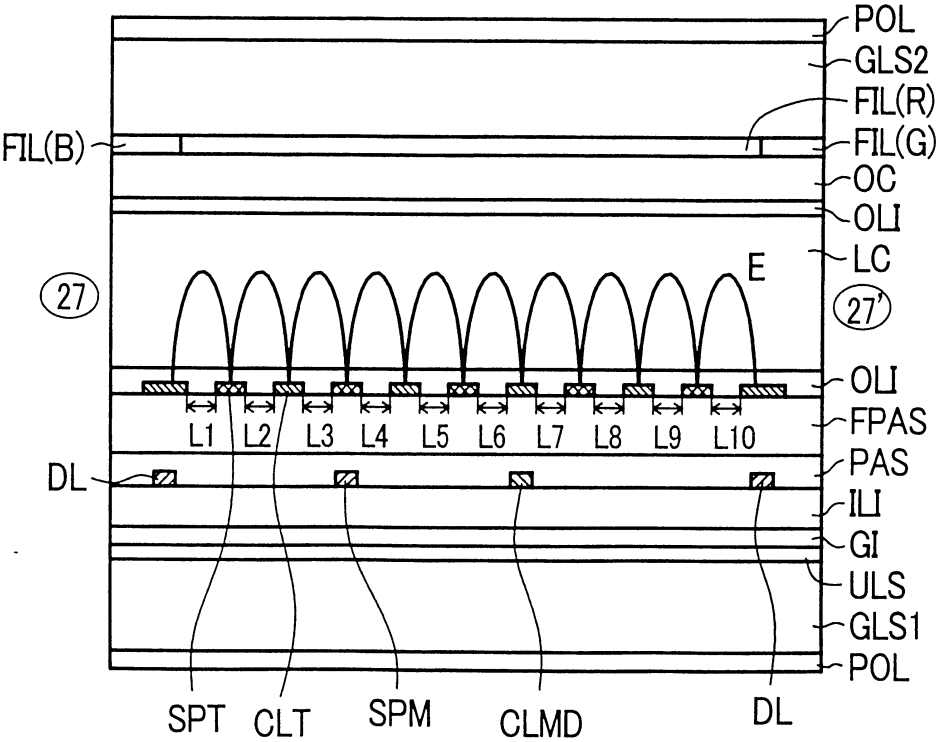


圖 27

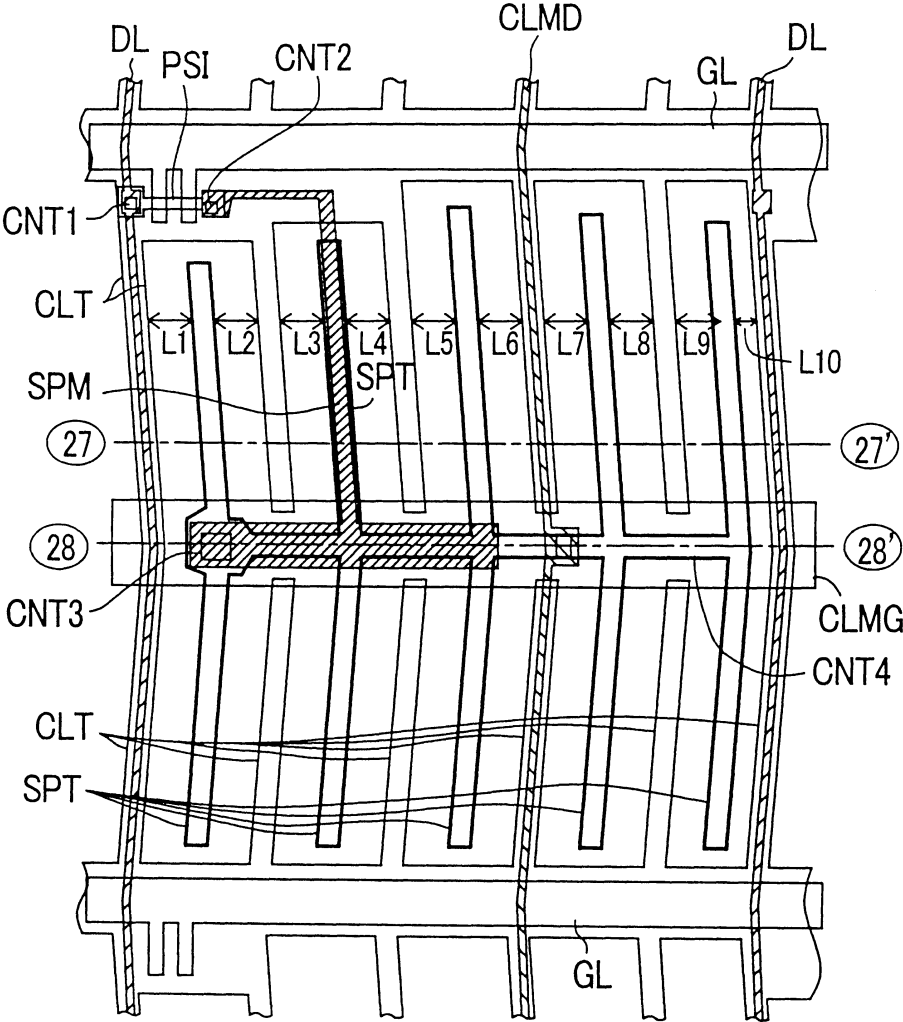


圖 26

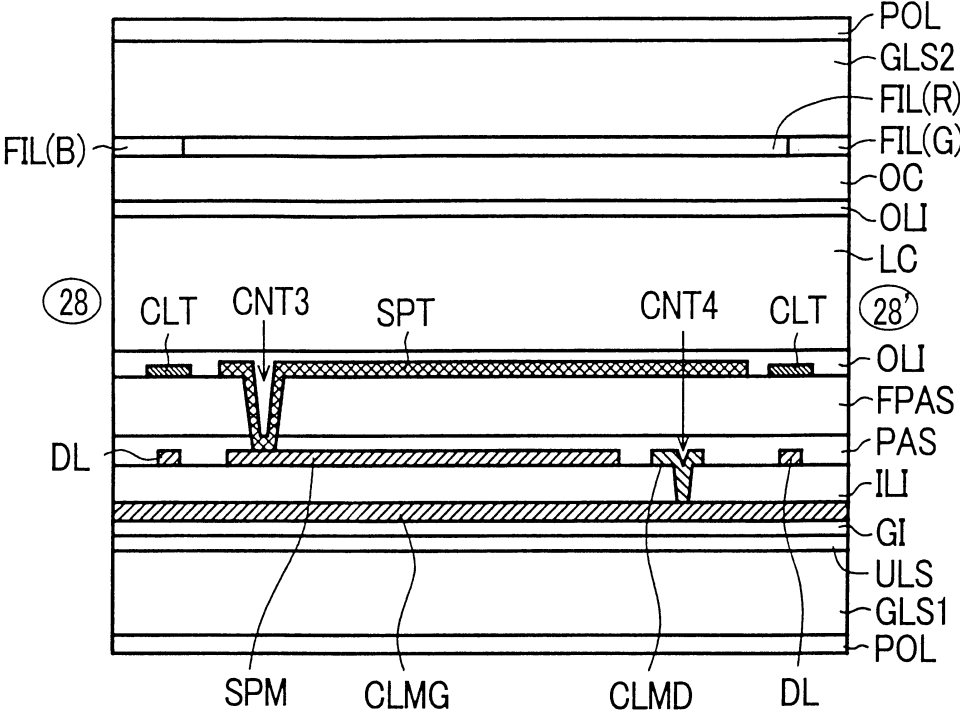


圖 28

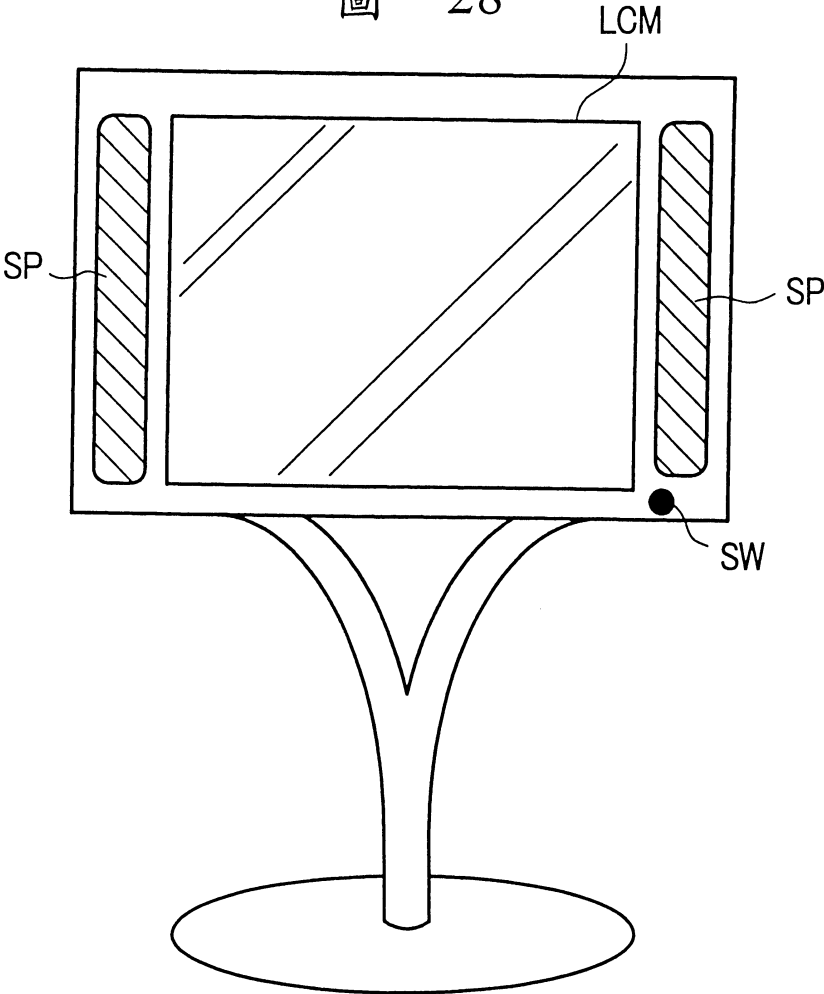


圖 29

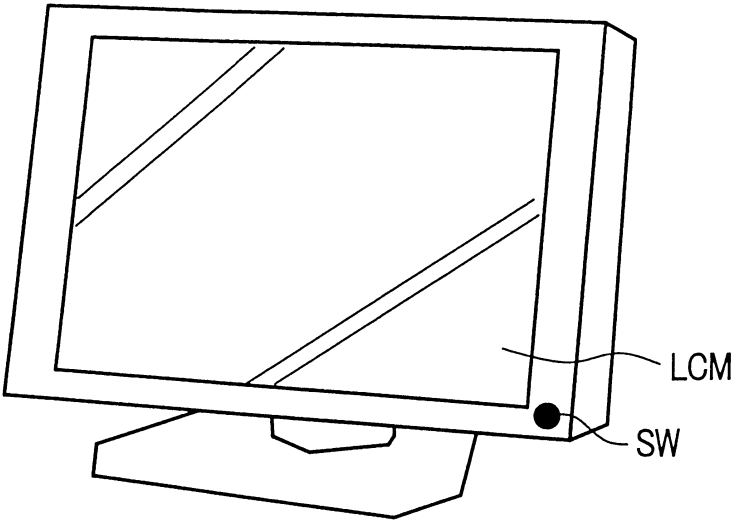


圖 30

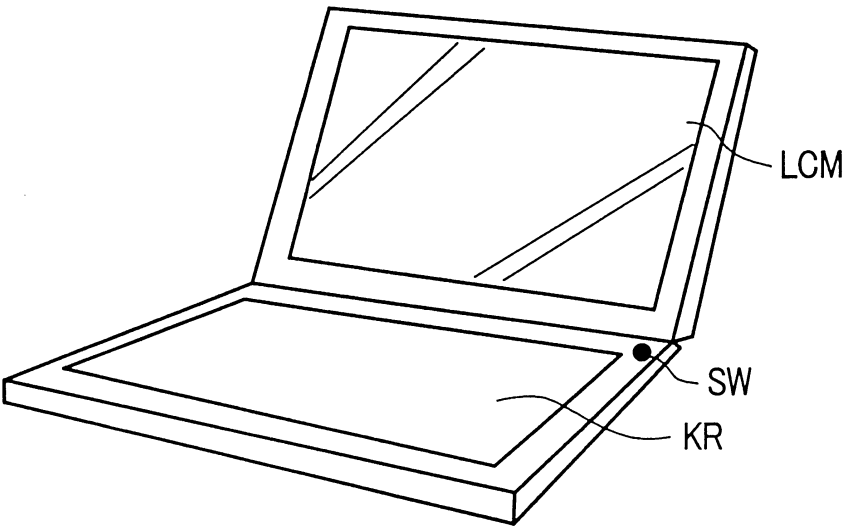


圖 31