

- 7 : 센스앰프로부 8 : 메모리회로부
 9 : 판독완료검출부 10,71 : 제어회로부
 11 : 내부전원회로부 12 : 버스
 50 : 패스워드대조부 51~58 : 패스워드 대조회로
 81 : 클럭생성부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은, 데이터판독/기록장치와 데이터의 교환을 행하는 IC 카드에 관한 것이다. 종래에는 데이터판독/기록장치와 데이터의 교환을 행하는 IC 카드로서, 데이터판독/기록장치와 전기적으로 접속하여 데이터의 교환을 행하는 접촉형의 IC 카드와, 데이터판독/기록장치의 데이터의 교환을 전파등의 비접촉매체를 사용하여 행하는, 비접촉형의 IC 카드가 있었다. 도 7은, 종래의 비접촉형의 IC 카드의 예를 나타낸 개략블럭도이다.

도 7에 있어서, 비접촉형의 IC 카드(이하, IC 카드라고 부른다)100은, 데이터판독/기록장치(이하, 판독기록기라고 부른다)101와의 사이에서 전파의 교환을 행하는 안테나회로부102와, 데이터의 변복조를 행하는 변복조회로부103와, 직렬데이터를 병렬데이터로 변환하는 동시에 병렬데이터를 직렬데이터로 변환하는 입출력회로부104와, EPROM에서 형성된 불휘발성 메모리부105와 센스앰프로부106를 구비한 메모리회로부107를 구비하고 있다. 또한, IC 카드100은 입출력회로부104 및 메모리회로부107의 제어를 하는 제어회로부108와, 안테나회로부102로 수신한 전파를 정류하여 각회로에 전원으로서 공급하는 내부전원 회로부109와, 입출력회로부104, 메모리회로부107 및 제어회로부108를 접속하는 버스110를 구비하고 있다.

도 8은 센스앰프로부106의 회로예를 나타낸 도면이고, 도 8에서 나타낸 회로는, 본원발명의 출원인이 앞서 특원평7-1304호의 명세서로 제안한 회로이다. 도 8에 있어서, 불휘발성 메모리부105의 메모리셀121에 접속된 비트선122의 기생용량123에의 충전속도가, 메모리셀121에 전하가 축적되어 있는 경우와 축적되어 있지 않은 경우가 서로 다르다.

여기서, 소정용량의 콘덴서124를 설치하여, 판독시에 전류공급부125의 n채널형MOS 트랜지스터126 및 127에서 공급되는 전류에 대한 기생용량123과 콘덴서124의 충전속도를 비교하여, 메모리셀121에 축적된 전하의 유무, 즉, 메모리셀121에 격납된 데이터 2값의 레벨을 검출하는 동시에 판독할 수 있다. 또, 불휘발성 메모리부105가 8비트 구성인 경우, 상기 센스앰프로부106는, 도 8에서 나타낸 센스앰프로를 각 비트에 대응하여 8개 가지고 있고, 도 8에서는 그 중 하나를 나타내고 있다.

상기한 바와 같은 구성에 있어서, 제어회로부108는 판독 기록기101에 의한 불휘발성메모리부105에의 액세스시에 판독 기록기 101에서 입력되는 패스워드와, 미리 불휘발성 메모리부105에 격납된 패스워드와의 비교를 행한다. 제어회로부108는 패스워드가 일치하면 판독 기록기101에서 입력된 커맨드에 따라서 불휘발성 메모리부105에 대한 액세스를 행하고, 패스워드가 일치하지 않으면, 불휘발성 메모리부105에 대한 액세스를 하지 않고 소정의 에러처리를 행한다. 이와 같이 판독 기록기101는, 패스워드가 일치하지 않으면 불휘발성 메모리부105에 액세스할 수가 없다.

발명이 이루고자 하는 기술적 과제

여기서 센스앰프로부106는, 다른 각 회로부보다도 동작전원전압의 범위가 작고, 즉, 센스앰프로부106의 동작전원전압의 하한치가 다른 회로부보다도 높기 때문에, 내부전원 회로부109에서 공급되는 전원전압이 저하한 경우, 센스앰프로부106만이 동작하지 않고, 그 밖의 회로부는 동작하고 있는 상태가 생긴다. 이 때, 센스앰프로부106의 출력은 "H" 레벨이 되고, 예컨대 불휘발성 메모리부105가 8비트구성인 경우, 센스앰프로부106에서의 각 센스앰프로의 출력은 전부 "H" 레벨이 된다. 이러한 상태에서 판독 기록기101에서 패스워드의 대조가 행하여진 경우, 센스앰프로부106의 출력이 모두 "H"레벨이기 때문에, 불휘발성 메모리부105에 미리 격납한 패스워드에 관계없이 패스워드는 FF라고 하는 것이 된다.

IC 카드100의 전원은, 내부전원회로부109에 의해서 외부에서의 전파를 정류하여 공급되고, 예컨대 판독기록기101에 IC 카드100를 가까이 하거나 멀리하기도 함으로써, IC 카드내의 전원전압을 용이하게 바꿀 수 있다. 이에 의해 전원전압을 저하시켜서 센스앰프로부106만이 동작하지 않는 상태로 하고, 패스워드 FF에서 패스워드의 대조를 완료시킨 후, 각 센스앰프로부106가 동작하는 범위까지 전원전압을 상승시킴으로써, 불휘발성 메모리부105에 대하여 액세스가 행해지게 된다. 이 때문에, 패스워드를 모르더라도 불휘발성 메모리부105에 액세스가 행해지게 되어, 데이터의 기밀성을 유지할 수가 없게 된다고 하는 문제가 있었다.

이러한 문제는, 비접촉형의 IC 카드에만 발생하는 것이 아니고, 접촉형의 IC 카드에서도, IC 카드에 공급하는 전원전압을 저하시켜서 메모리부에서의 센스앰프로부만이 동작하지 않는 상태로 되면 같은 문제가 일어난다.

본 발명은, 상기한 바와 같은 문제를 해결하기 위해서 이루어진 것으로, 메모리에 격납된 데이터의 기밀성을 높일 수 있는 IC 카드를 얻는 것을 목적으로 한다.

본 제 1의 발명에 관계되는 IC 카드는, 데이터판독/기록장치의 데이터의 교환을 행하는 IC 카드에 있어서, 데이터판독/기록장치의 인터페이스를 행하는 인터페이스부와, 복수의 메모리셀로 형성되어, 소정

의 패스워드가 격납된 메모리부와, 해당 메모리부의 선택된 메모리셀의 데이터를 판독하는 센스앰프회로부와, 해당 센스앰프회로부가 메모리부에서의 데이터판독을 완료했는지 아닌지의 검출을 하여, 해당 데이터판독의 완료를 검출하면, 판독이 완료한 것을 나타내는 판독완료신호를 출력하는 판독완료검출부와, 상기 인터페이스부를 통해 입력되는 데이터판독/기록장치에서의 커맨드에 따라서, 상기 메모리부 및 센스앰프회로부의 동작제어를 행하는 제어회로부를 구비하고, 해당 제어회로부는 데이터판독/기록장치에서 커맨드와 동시에 출력된 패스워드와 메모리부에 격납된 패스워드와의 대조를 할 때, 판독완료검출부에서 판독완료신호가 출력되지 않을 경우, 데이터판독/기록장치에서의 커맨드를 무시하는 동시에 소정의 에러처리를 행하는 것이다.

본 제 2의 발명에 관계되는 IC 카드는, 데이터판독/기록장치의 데이터의 교환을 행하는 IC 카드에 있어서, 데이터판독/기록장치의 인터페이스를 행하는 인터페이스부와, 복수의 메모리셀로 형성되고 소정의 패스워드가 격납된 메모리부와, 해당 메모리부에서 선택된 메모리셀의 데이터를 판독하는 센스앰프회로부와, 상기 인터페이스부를 통해 입력되는 데이터판독/기록장치에서의 커맨드에 따라서, 상기 메모리부 및 센스앰프회로부의 동작제어를 하는 제어회로부를 구비하며, 상기 제어회로부는, 센스앰프회로부보다도 동작전원전압의 하한치가 높아지도록 형성되는 것이다.

발명의 구성 및 작용

다음에, 도면에 나타내는 실시의 형태에 따라서 본 발명을 상세히 설명한다.

(실시의 형태 1.)

도 1은, 본 발명의 실시의 형태 1에서의 IC 카드의 예를 나타낸 개략블럭도이다.

도 1에 있어서, 비접촉형의 IC 카드(이하, IC 카드라고 부른다)1는, 데이터판독/기록장치(이하, 판독 기록기라고 부른다)2와의 사이에서 전파의 교환을 행하는 안테나회로부3와, 데이터의 변복조를 행하는 변복조회로부4와, 직렬데이터를 병렬데이터로 변환하는 동시에 병렬데이터를 직렬데이터로 변환하는 입출력회로부5와, E²PROM으로 형성된 불휘발성메모리부6와 센스앰프회로부7를 구비한 메모리회로부8를 구비하고 있다.

또한 IC 카드1는, 센스앰프회로부7가 불휘발성 메모리부6에서의 데이터판독이 완료했는지 아닌지의 검출을 행하는 판독완료검출부9와, 입출력회로부5 및 메모리회로부8의 제어를 하는 제어회로부10와, 안테나회로부3에서 수신한 전파를 정류하여 각 회로부에 전원으로서 공급하는 내부전원회로부11와, 입출력회로부5, 메모리회로부8, 판독완료검출부9 및 제어회로부10를 접속하는 버스12를 구비하고 있다. 또, 안테나회로부3, 변복조회로부4 및 입출력회로부5는 인터페이스부를 이루고, 불휘발성 메모리부6는 메모리부를 이룬다.

안테나회로부3는, 변복조회로부4 및 내부전원회로부11에 각각 접속되고, 변복조회로부4는, 입출력회로부5에 접속되어 있다. 또한, 입출력회로부5, 메모리회로부8, 판독완료검출부9 및 제어회로부10는 버스12에 접속되고, 내부전원회로부11는 변복조회로부4, 입출력회로부5, 메모리회로부8, 판독완료검출부9 및 제어회로부10에 각각 접속되어 있다.

이러한 구성에 있어서, 판독 기록기2는 항상 전파를 발신하고 있고, 안테나회로부3는 판독 기록기2에서의 전파를 수신하며, 해당 수신한 전파를 전기신호로 변환하여 변복조회로부4 및 내부전원회로부11에 출력한다. 내부전원회로부11는 입력된 전기신호의 정류를 행하여 각 회로부로 출력하여 전원공급을 한다. 판독 기록기2는 IC 카드1로 데이터를 송신하지 않는 경우는 무변조의 전파를 발신하고 있고, 데이터를 송신하는 경우는 해당 데이터를 반송파로 변조해서 포함시킨 전파를 발신한다.

판독 기록기2에서 IC 카드1로 데이터가 송신된 경우, 변복조회로부4는 안테나회로부3에서 입력된 전기신호의 복조를 하여 데이터의 추출을 행하고, 추출한 데이터를 입출력회로부5로 출력한다. 입출력회로부5는 변복조회로부4에서 입력된 직렬데이터를 병렬데이터로 변환하여 버스12로 출력한다. 제어회로부10는, 판독 기록기2에서 발신된 커맨드에 따라서 동작하며 메모리회로부8의 동작제어를 한다.

또한, 메모리회로부8로 격납된 데이터를 판독 기록기2로 송신하는 경우, 제어회로부10는 메모리회로부8에 대하여 원하는 데이터의 판독동작을 행하게 하고, 해당 판독을 한 데이터를 버스12를 통해 입출력회로부5로 병렬데이터로 출력하며, 입출력회로부5는 입력된 병렬데이터를 직렬데이터로 변환하여 변복조회로부4로 출력한다. 변복조회로부4는 입력된 직렬데이터를 반송파로 변조해서 포함시키는 변조동작을 한 뒤, 해당 변조한 신호를 안테나회로부3로 출력하고, 안테나회로부3는 입력된 변조신호를 전파로 해서 송신한다.

다음에, 도 2는 센스앰프회로부7 및 판독완료검출부9의 예를 나타낸 회로도면이다. 또, 도 2에서는 복수 있는 센스앰프중 하나를 나타내고 있다. 도 2에 있어서, 센스앰프회로부7는 p채널형 MOS 트랜지스터(이하, pMOS 트랜지스터라고 부른다) 21~23, n채널형 MOS 트랜지스터(이하, nMOS 트랜지스터라고 부른다.)24~29, 인버터회로30, 31 및 콘덴서32로 형성된 센스앰프20를 가지고 있다. 또한, 판독완료검출부9는 센스앰프회로부7의 각 센스앰프에 대응하는 2입력의 NOR회로를 각각 가지고 있고, 도 2에서는 센스앰프20에 대응하는 2입력의 NOR회로40를 나타내고 있다.

센스앰프20에 있어서, pMOS 트랜지스터21 및 nMOS 트랜지스터24로 인버터회로33가 형성되고, pMOS 트랜지스터22 및 nMOS 트랜지스터25로 인버터회로34가 형성되어 있다. 인버터회로33에 있어서, pMOS 트랜지스터21 및 nMOS 트랜지스터24의 각 드레인은 접속되어 출력을 행하는 동시에, pMOS 트랜지스터21 및 nMOS 트랜지스터24의 각 게이트는 접속되어 입력을 하며, nMOS 트랜지스터24의 소스는 접지되어 있다. 마찬가지로, 인버터회로34에 있어서, pMOS 트랜지스터22 및 nMOS 트랜지스터25의 각 드레인은 접속되어 출력을 행하는 동시에, pMOS 트랜지스터22 및 nMOS 트랜지스터25의 각 게이트는 접속되어 입력을 하고, nMOS 트랜지스터25의 소스는 접지되어 있다.

인버터회로33의 출력은 인버터회로34의 입력에 접속되어 해당 접속부를 a로 함과 동시에, 인버터회로33의

입력은 인버터회로34의 출력에 접속되어 해당 접속부를 b로 하여, 인버터회로33 및 34로 차동증폭기35를 형성하고 있다. pMOS 트랜지스터21 및 22의 각 소스는, 각각 pMOS 트랜지스터23의 드레인에 접속되고, pMOS 트랜지스터23의 소스는 전원단자 VDD에 접속되어 있다. 또한, 데이터의 판독시에 제어회로부10에서 "H" 레벨의 신호가 입력되는 구동신호 입력단자36는, 인버터회로30를 통해 pMOS 트랜지스터23, nMOS 트랜지스터26 및 27의 각 게이트에 접속됨과 동시에, nMOS 트랜지스터28 및 29의 각 게이트에 각각 접속되어 있다.

nMOS 트랜지스터26 및 28의 각 드레인은 접속부a에 접속되어 있고, nMOS 트랜지스터26의 소스는 접지되어 있다. nMOS 트랜지스터28의 소스는 데이터 입력단자37를 통해 불휘발성메모리부6의 비트선45에 접속됨과 동시에, 불휘발성메모리부6에 있어서, 비트선45에는 EPROM의 다수의 메모리셀로 접속되어 있으나, 여기서는, 그 중의 하나인 메모리셀46을 대표하여 나타내고 있다. 메모리셀46의 드레인은 비트선45에 접속되고, 메모리셀46의 소스는 접지되며, 비트선45에는 기생용량47이 존재하고 있다.

또한, nMOS 트랜지스터27 및 29의 각 드레인은 접속부 b에 접속되어 있고, nMOS 트랜지스터27의 소스는 접지되며 nMOS 트랜지스터29의 소스는 콘덴서32를 통해 접지되어 있다. 또한, 접속부a는 판독완료검출부9에서의 NOR회로40의 한 편의 입력에 접속되고, 접속부b는 NOR회로40의 다른 편의 입력에 접속됨과 동시에 인버터회로31의 입력에 접속되며, 인버터회로31의 출력은 출력단자38에 접속되고, 해당 출력단자38는 센스앰프20의 출력을 행하는 동시에 센스앰프회로부7의 출력을 이룬다. 또한, NOR회로40의 출력은 판독완료검출부9의 출력을 이루며, 버스12를 통해 제어회로부10에 접속되어 있다. 또, nMOS 트랜지스터 28 및 29는 전류공급부를 이룬다. 다음에 센스앰프회로부7의 동작을 설명한다. 제어회로부10는 센스앰프회로부7를 동작시키지 않을 때, 구동신호입력단자36에 "L" 레벨의 신호를 출력하고 있고, pMOS 트랜지스터23는 오픈하는 동시에, nMOS 트랜지스터 26 및 27은 온하기 때문에 접속부a 및 b는 동시에 "L"레벨이 된다. 이 때문에, 판독완료 검출부9에서의 NOR회로40의 출력은 "L"레벨이 된다. 다음에, 구동신호 입력단자36에 "H" 레벨의 신호가 입력되면, nMOS 트랜지스터 26 및 27이 오픈하기 때문에, 접속부 a 및 b는 동시에 플로우딩 상태가 된다. 또한 pMOS 트랜지스터23, nMOS 트랜지스터28 및 29가 온함으로써, pMOS 트랜지스터21 및 22가 온하여, 콘덴서32 및 기생용량47에의 충전이 시작된다.

여기서 메모리셀46의 플로팅게이트에 전하가 존재하고 있는 경우, 즉, 메모리셀46에 "L" 레벨의 데이터가 격납되어 있는 경우, 데이터입력단자37에 접속되어 있는 선택된 메모리셀46에 메모리셀전류 I_e 가 흐르기 때문에, 메모리셀46은 도통상태로 된다. 이 때문에, 기생용량47을 충전하는 속도보다도 콘덴서32를 충전하는 속도쪽이 빠르고, 콘덴서32의 충전완료시에 접속부 b가 먼저 "H" 레벨이 됨으로써, pMOS 트랜지스터 21가 오픈하는 동시에 nMOS 트랜지스터24가 온한다.

그 결과, 접속부 a가 "L" 레벨로 고정되므로 pMOS 트랜지스터22가 온하고 nMOS 트랜지스터25가 오픈하며, 접속부 b는 "H" 레벨로 고정된다. 접속부a가 "L"레벨로 고정됨과 동시에 접속부 b가 "H"레벨로 고정되므로, 판독완료 검출부9에서의 NOR회로40의 출력은 "H"레벨이 되고, 출력단자38는 "L"레벨이 된다.

다음에, 메모리셀46의 플로팅게이트에 전하가 존재하지 않는 경우, 즉, 메모리셀46에 "H"레벨의 데이터가 격납되어 있는 경우, 데이터입력단자37에 접속되어 있는 선택된 메모리셀46에 메모리셀전류 I_e 가 흐르지 않기 때문에, 메모리셀46은 비도통상태로 된다. 또한, 기생용량47보다도 콘덴서32의 용량쪽이 크기 때문에, 콘덴서32를 충전하는 속도보다도 기생용량47을 충전하는 속도의 쪽이 빠르고, 기생용량47의 충전완료시에 접속부a가 먼저 "H"레벨이 되므로, pMOS 트랜지스터22가 오픈하는 동시에 nMOS 트랜지스터25가 온한다.

그 결과, 접속부 b가 "L" 레벨에 고정되므로써 pMOS 트랜지스터21가 온하고 nMOS 트랜지스터24가 오픈하며, 접속부 a는 "H"레벨에 고정된다. 접속부 a가 "H" 레벨에 고정됨과 동시에, 접속부b가 "L"레벨에 고정되므로, 판독완료검출부9의 NOR회로40의 출력은 "H" 레벨이 되고, 출력단자38는 "H"레벨이 된다.

이 때문에, 불휘발성메모리부6에 격납되어 있는 데이터를 판독하는 경우, 제어회로부10에 의해서 구동신호입력단자36가 "H"레벨이 되고, 메모리셀46에 격납된 데이터가 출력단자38에서 판독됨과 동시에, 판독완료검출부9의 NOR회로40의 출력이 "H"레벨이 되어 판독이 완료된 것을 나타내고, 해당 "H"레벨의 신호가 판독완료 신호를 한다. 또한, NOR회로40의 출력이 "L"레벨일 때는 판독이 완료되지 않은 것을 나타내고 있다. 제어회로부10는, 판독완료검출부9에서의 NOR회로40의 출력레벨에 의해서 센스앰프회로부7에 의한 데이터의 판독이 완료되었는지 아닌지를 판정한다.

여기서, 도 3은 IC 카드1와 판독 기록기2의 사이에서 행해지는 데이터교환의 예를 나타낸 도면이다. 도 3에 있어서, IC 카드1에서 데이터를 판독하는 경우, 판독 기록기2는 리이드커맨드 RCMD의 뒤에 패스워드를 부가한 데이터를 IC 카드1에 송신한다. IC 카드1는 판독 기록기2에서 송신된 패스워드와 미리 불휘발성메모리에 격납된 패스워드의 대조를 행하여, 일치하면 리이드커맨드 RCMD를 실행하여 불휘발성메모리부6에서 판독한 데이터를 판독 기록기2로 송신한다.

다음에, IC 카드1에 데이터를 기록하는 경우, 판독 기록기2는 라이트커맨드 WCMD의 뒤에 패스워드를 부가하고, 다시 패스워드의 뒤에 기록하는 데이터를 부가한 데이터를 IC 카드1에 송신한다. IC 카드1는, 판독 기록기2에서 송신된 패스워드와 미리 불휘발성메모리부6에 격납된 패스워드의 대조를 행하여, 일치하면 라이트커맨드 WCMD를 실행하여 판독 기록기2에서 송신된 기록데이터를 불휘발성 메모리부6에 기록한 뒤, 판독 기록기2에 기록완료신호를 출력한다.

이와 같이, 판독 기록기2는, IC 카드1에 대한 판독 및 기록의 커맨드를 송신하는 경우, 해당 커맨드의 뒤에 반드시 패스워드를 부가하여 송신하고, IC 카드1는 판독 기록기2에서 송신되어 온 패스워드가 불휘발성 메모리부6내에 격납된 패스워드와 일치할 때만, 판독 기록기2로부터의 커맨드에 따라서 불휘발성 메모리부6에서의 데이터의 판독 및 기록을 행한다. 상기 패스워드의 대조는 제어회로부10내에 설정된 패스워드대조부50에서 행해진다.

도 4는, 패스워드대조부50의 예를 나타낸 개략 회로도이다. 또, 도 4에서는, 불휘발성메모리부6가 8비트 구성인 경우를 예로하여 나타내고 있다.

도 4에 있어서, 패스워드대조부50는 패스워드 대조회로51~58와 8입력의 NOR회로59로 형성되어 있고, 각 패스워드대조회로51~58의 구성은 각각 동일하기 때문에 패스워드 대조회로51를 예로하여 설명한다. 또, 도에서는 패스워드대조회로53~56를 생략하고 있다. 패스워드 대조회로51는, 비교회로 61, 2입력의 NOR회로62, 63 및 D플립플롭 64으로 형성되어 있다.

NOR회로62는, 한쪽의 입력이 반전입력으로 되어 있고, 다른 쪽의 입력이 비반전입력으로 되어 있다. NOR회로62의 반전입력은 센스앰프회로부7에서의 NOR회로40의 출력에 접속되고, 비반전입력은 비교회로61의 출력에 접속되어 있다. NOR회로63에 있어서, 한 편의 입력은 NOR회로62의 출력에, 다른 쪽의 입력은 D플립플롭64의 비반전출력Q에, 출력은 D플립플롭64의 D입력에 각각 접속되어 있다.

또한, D플립플롭64의 클럭 펄스입력T는 반전입력으로 되어 있고, 불휘발성메모리부6에서 데이터의 판독을 행하고 있는 것을 나타낸다. 예컨대 여기서는 데이터의 판독을 행하고 있는 동안은 "H"레벨이 되고, 그 이외는 "L" 레벨이 되는 판독신호가 제어회로부10에 의해서 입력된다. D플립플롭64의 리셋트입력 R에서도 반전입력으로 되어 있고, 패스워드의 비교를 하고 있는 동안 "H"레벨의 신호가 제어회로부10에 의해서 입력되며, D플립플롭64의 비반전출력Q는 NOR회로59의 입력의 하나에 접속되어 있다. 또 도 4에 있어서, NOR회로62의 반전입력으로 입력되는 신호를 e로 하고, D플립플롭64에 있어서, 클럭 펄스입력T으로 입력되는 신호를 f로 하며, 리셋트입력R으로 입력되는 신호를 g로 하고, NOR회로59에서 출력되는 신호를 h로 해서 나타내고 있다.

비교회로61의 한 편의 입력에는 불휘발성메모리부6에서 판독된 패스워드를 형성하는 1비트의 데이터가 입력되고, 비교회로61의 다른 쪽의 입력으로는 판독 기록기2에서 송신된 패스워드를 형성하는 1비트의 데이터가 입력된다. 예컨대, 불휘발성 메모리부6에서 판독된 패스워드가 8비트의 데이터 D0~D7로 형성되고, 해당 데이터 D0~D7에 대응하는 판독 기록기2에서 입력된 패스워드의 8비트데이터를 Da0~Da7로 하면, 비교회로61의 한편의 입력에는 1비트 데이터 D0가 입력되며, 비교회로61의 다른 쪽의 입력으로는 1비트데이터 Da0가 입력된다. 비교회로61는, 데이터 D0와 데이터 Da0의 비교를 행하여, 일치하지 않는 경우에만 출력에서 "H"레벨의 불일치신호를 출력하고, 그렇지 않을 때는 출력이 "L"레벨이 된다.

도 5는, 패스워드 대조회로51에서의 패스워드가 일치하고 있을 때의 동작예를 나타낸 타이밍 차트이고, 도 5를 참조하면서 패스워드 대조부50의 동작을 설명한다. 또, 도 5에서는 불휘발성메모리부6에 격납된 패스워드를 PW로 하고, 판독 기록기2에서 입력된 패스워드를 PWa로서 나타내고 있으며, 패스워드 PW 및 PWa는 각각 복수의 바이트데이터로 이루어지고, 8비트데이터를 1바이트데이터로 해서 나타내고 있다. 이하, 패스워드 PW의 1바이트분의 데이터 D0~D7 및, 패스워드 PWa의 1바이트분의 데이터 Da0~Da7를 예로하여 설명한다.

센스앰프회로부7에 의한 데이터의 판독이 완료된 경우, 판독완료 검출부9에서의 NOR회로40의 출력은 "H"레벨이 되고, NOR회로62의 반전입력에 "H"레벨의 신호가 입력되기 때문에, 비교회로61에 의한 비교결과, 즉 비교회로61의 출력레벨에 따라서NOR회로62의 출력의 레벨이 변화한다. 비교회로61에 의한 비교결과 일치한 경우에는, 비교회로61의 출력은 "L"레벨이 되고 NOR회로62의 출력도 "L"레벨이 된다.

여기서, 패스워드의 판독이 행하여져서 클럭 펄스입력T이 "H"레벨로 올라가면 D플립플롭64의 비반전출력Q은 "L"레벨이 된다. 마찬가지로 해서, 패스워드 대조회로52~58의 각 비교회로에 의해 1비트데이터 D1~D8와 Da1~Da8의 비교가 행하여져서, 패스워드대조회로52~58의 각 D플립플롭의 비반전출력Q이 전부 "L"레벨이면 NOR회로59의 출력은 "L"레벨이 되어, 대조에러가 발생하지 않고 정상인 것을 나타내며, 제어회로부10는 판독 기록기2에서 패스워드와 동시에 송신되어 온 커맨드에 따라서 동작한다.

또한, 비교회로61에 의한 비교결과가 일치하지 않는 경우, 비교회로61의 출력은 "H"레벨이 되고, NOR회로62의 출력도 "H"레벨이 되며, D플립플롭64의 비반전출력은 "H"레벨이 된다. 이 결과, NOR회로59의 출력은 "H"레벨이 되어 대조에러가 발생한 것을 나타낸다. 이와 같이, 패스워드 대조회로51~58의 각 D플립플롭의 비반전출력중 어느 하나라도 "H"레벨인 경우, NOR회로59의 출력은 "H"레벨이 되어 대조에러가 발생한 것을 나타낸다.

이 때문에, 제어회로부10는 소정의 대조에러처리, 예컨대 패스워드과 동시에 송신되어 온 판독 또는 기록 등의 커맨드의 실행을 행하지 않고, 판독 기록기2에 대조에러가 발생한 것을 나타내는 소정의 대조에러신호를 버스12에 출력한다. 버스12에 출력된 대조에러신호는, 입출력회로부5에서 직렬데이터에 변환된 후, 변복조회로부4로 변조되어 안테나회로부3에서 발신된다. 또, 소정의 대조에러처리로서 판독 기록기2에 대조에러신호를 출력하지 않고, 패스워드와 동시에 송신되어 온 판독 또는 기록 등의 커맨드의 실행을 행하지 않고서 판독 기록기2에서의 새로운 커맨드의 송신을 기다리도록 해도 된다.

한편, 센스앰프회로부7에 의한 데이터의 판독이 완료되어 있지 않은 경우, 판독완료검출부9에서의 NOR회로40의 출력은 "L"레벨이고, NOR회로62의 반전입력에 "L"레벨의 신호가 입력됨으로써, 비교회로61의 비교결과에 관계없이 NOR회로62의 출력은 "H"레벨이 되며, NOR회로63의 출력도 "H"레벨이 되며, D플립플롭64의 비반전출력Q은 "H"레벨이 된다. 이 결과, NOR회로59의 출력은 "H"레벨이 되어 대조에러가 발생한 것을 나타내고, 제어회로부10는 소정의 대조에러처리를 한다.

여기서, 내부전원 회로부11에서의 전원전압이 저하하고 센스앰프 회로부7만이 동작을 정지한 상태에서, 제어회로부10가 패스워드의 대조를 행하기 위해서 불휘발성 메모리부6에 격납된 패스워드를 판독하는 경우, 제어회로부10에서 "H"레벨의 신호가 구동신호 입력단자36에 입력되어, nMOS 트랜지스터28 및 29가 동시에 온함으로써, 센스앰프20의 접속부 a 및 b는 각각 "L"레벨이 된다. 이 때문에, 판독완료검출부9에서의 NOR회로40의 출력은 "L"레벨이 되어, 판독이 완료되어 있지 않은 것을 나타내고 있고, 제어회로부10는 상기한 바와 같이 패스워드가 일치하지 않았을 때와 같은 대조에러처리를 행한다.

상기에서는, 제어회로부10는 대조에러처리로서 판독 기록기2에서 패스워드와 동시에송신되어 온 커맨드의 처리를 하지 않고, 다음의 새로운 커맨드가 판독 기록기2에서 송신되는 것을 기다리는 커맨드대기의 상태가 되었지만, 대조에러처리로서 제어회로부10의 동작을 정지시켜서, 소정의 리셋트동작을 하지 않는 한 복귀하지 않도록 해도 된다. 이와 같이 함으로써, IC 카드1의 불휘발성 메모리부6에 대한 외부에서의

부정한 액세스를 보다 확실히 방지할 수 있어, IC 카드의 시큐어러티 기능을 더욱 높일 수가 있다.

또한, NOR회로59의 출력신호를 제어회로부10의 리셋트신호로서 사용해도 되고, 대조에러가 발생하여 NOR 회로59의 출력이 "H" 레벨이 되면, 제어회로부10에 리셋트가 걸려서 제어회로부10는 강제적으로 초기 상태로 되돌아가 커맨드대기로 된다. 이와 같이 함으로써 IC 카드1가 어떻게 하면 대조에러처리가 되는가를 알기 어렵게 되어, IC 카드1의 시큐어러티 기능을 더 한층 높일 수 있다.

이와 같이, 본 발명의 실시의 형태1에서의 IC 카드는, 제어회로부10에 의한 패스워드대조시에 센스앰프회로가 동작하지 않고 있는 상태, 특히 내부전원회로부11에서 공급되는 전원전압 저하에 의한 센스앰프회로의 동작정지상태를 검출할 수 있고, 불휘발성 메모리부6에 미리 격납된 패스워드가 정상적으로 판독되었는지 아닌지를 검출할 수 있다. 이로 인해 불휘발성 메모리부6에 미리 격납된 패스워드가 정상적으로 판독되고 있지 않는 것이 검출되면, 소정의 에러처리를 하여 불휘발성 메모리부6에의 부정한 액세스를 방지할 수 있다. 이 때문에, 전원전압의 저하시에 센스앰프회로부만이 동작하지 않는 상태에서의 부정한 패스워드의 대조가 행해지는 것을 방지하여 IC 카드의 시큐어러티 기능을 높일 수 있고, IC 카드에 격납된 데이터의 기밀성을 높일 수 있다.

(실시의 형태2.)

실시의 형태1에서는, 내부전원회로부11에서 공급되는 전원전압 저하에 의한 센스앰프회로부7만이 동작정지한 상태에서 소정의 에러처리를 행하여 패스워드의 대조가 행하여지지 않도록 하였다. 그러나, 제어회로부10의 동작전원전압의 범위가 센스앰프회로부7보다도 작아지는, 즉, 제어회로부10의 동작전원전압의 하한치가 센스앰프회로부7보다도 높아지도록 하여, 내부전원회로부11에서 공급되는 전원전압이 저하한 경우, 센스앰프회로부7보다도 먼저 제어회로부10가 동작하지 않도록 해도 되고, 이와 같이 한 것을 본 발명의 실시의 형태2로 한다.

도 6은 본 발명의 실시의 형태2에서의 IC 카드의 예를 나타낸 개략 블록도이다. 또, 도 6에 있어서, 도 1과 같은 것에는 같은 부호로 나타내고 있어 여기서는 그 설명을 생략하는 동시에, 도 1과의 상위점만 설명한다. 도 6에서의 도 1과 다른 점은, 도 1의 판독완료검출부9를 없애고 도 1의 제어회로부10의 회로구성을 바꾸었기 때문에 도 1의 제어회로부10를 제어회로부71로 하고, 이에 따라 도 1의 IC 카드 1를 IC 카드 75로 한 것이다.

도 6에 있어서, IC 카드75는 안테나회로부3와, 변복조회로부4와, 입출력회로부5와, 불휘발성 메모리부6와 센스앰프회로부7를 구비한 메모리회로부8를 구비하고 있다. 또한 IC 카드75는, 입출력회로부5 및 메모리회로부8의 제어를 하는 제어회로부71와, 내부전원회로부11와, 입출력회로부5, 메모리회로부8 및 제어회로부71를 접속하는 버스12를 구비하고 있다. 안테나회로부3는 변복조회로부4 및 내부전원회로부11에 각각 접속되고, 변복조회로부4는 입출력회로부5에 접속되어 있다. 또한, 입출력회로부5, 메모리회로부8 및 제어회로부71는 버스12에 접속되고, 내부전원회로부11는, 변복조회로부4, 입출력회로부5, 메모리회로부8 및 제어회로부71에 각각 접속되어 있다.

이러한 구성에 있어서, 판독 기록기2에서 IC 카드1에 데이터가 송신된 경우, 제어회로부71는 판독 기록기2에서 송신된 커맨드에 따라서 동작하여 메모리회로부8의 동작제어를 한다. 또한, 메모리회로부8에 격납된 데이터를 판독 기록기2에 송신하는 경우, 제어회로부71는 메모리회로부8에 대하여 원하는 데이터의 판독동작을 행하게 해서, 해당 판독을 행한 데이터를 버스12를 통해 입출력회로부5에 병렬데이터로 출력한다. 제어회로부71는 내부에 클럭신호를 생성하여 출력하는 클럭생성부81를 구비하고 있고, 해당 클럭생성부81에 생성된 클럭신호를 기초로 하여 동작하고 있다. 클럭생성부81는 클럭신호를 생성하는 클럭생성회로부82와 버퍼회로부83로 형성되어 있고, 클럭생성회로부82에서 생성된 클럭신호는 버퍼회로부83를 통해 제어회로부71내에 출력된다. 클럭생성부81에서 클럭신호가 출력되어 없으면 제어회로부71는 동작을 정지한다.

여기서, 제어회로부71의 동작전원전압의 범위는 센스앰프회로부7보다도 작고, 즉, 제어회로부71는, 동작전원전압의 하한치가 센스앰프회로부7보다도 높아지도록 형성되어 있다. 구체적으로는, 클럭생성부81에서의 버퍼회로부83는 동작전원전압의 하한치가 센스앰프회로부7보다도 높아지도록 형성되어 있다. 이렇게 함으로써, 내부전원회로부11에서 공급되는 전원전압이 저하한 경우, IC 카드75내에서 버퍼회로부83가 가장 높은 전원전압으로 동작하지 않게 되어, 이것에 따라 제어회로부71의 동작이 정지한다.

또한, 제어회로부71가 마이크로컴퓨터로 형성되어 있는 경우, 해당 마이크로컴퓨터는 내장된 마스크ROM에 격납되어 있는 프로그램에 따라서 동작한다. 따라서, 마이크로컴퓨터는 마스크ROM이 동작하지 않게 되면 동작을 정지하며, 제어회로부71도 동작을 정지한다. 여기서, 마이크로컴퓨터에 내장되어 있는 마스크ROM은 동작전원전압의 범위가 센스앰프회로부7보다도 작게 되도록, 즉, 동작전원전압의 하한치가 센스앰프회로부7보다도 높아지도록 형성되어 있다. 이와 같이 함으로써 내부전원회로부11에서 공급되는 전원의 전압이 저하한 경우, IC 카드75내에서 마스크ROM이 가장 높은 전원전압에서 동작하지 않게 되고, 이것 따라, 마이크로컴퓨터의 동작이 정지하여 제어회로부71의 동작도 정지한다.

이처럼 본 발명의 실시의 형태2에서의 IC 카드는, 제어회로부71에서 동작전원전압의 범위를 작게 하여 동작전원전압의 하한치가 센스앰프회로부7보다도 높아지도록 하였다. 이렇게 함으로써 내부전원회로부11에서 공급되는 전원전압의 저하시에 센스앰프회로부7만이 동작정지상태가 되는 일이 없게 하여, 부정한 패스워드의 대조가 행하여지지 않도록 할 수 있다. 이에 의해, 전원전압의 저하시에 센스앰프회로부7만이 동작을 정지하여 부정한 패스워드의 대조가 행하여지는 것을 방지하여, IC 카드의 시큐어러티 기능을 높일 수 있고, IC 카드에 격납된 데이터의 기밀성을 높일 수 있다. 또, 상기 실시의 형태 1 및 실시의 형태 2에 있어서, 비접촉형의 IC 카드를 예로하여 설명하였지만, 본 발명은 이것에 한정되는 것은 아니고 접촉형의 IC 카드에서도 적용할 수 있다. 접촉형의 IC 카드의 경우, 안테나회로부3를 판독 기록기2에 전기적으로 접속하기 위한 커넥터로 대체하고, 변복조회로부4 및 입출력회로부5를 판독 기록기2와의 인터페이스를 행하는 인터페이스 회로부로 대체하여, 내부전원회로부11가 아닌 판독 기록기2에서 직접 전원이 공급되는 외에는 실시의 형태1 및 실시의 형태2로 나타낸 비접촉형의 IC 카드와 마찬가지로 하기 때문에 그 설명을 생략한다. 또, 이러한 접촉형의 IC 카드카드에 있어서는, 상기 커넥터 및 인터페이스 회로부가 인터

페이스부를 이룬다.

발명의 효과

제 1의 발명에 관계되는 IC 카드는, 제어회로부에 의한 패스워드대조시에 판독완료검출부에 의해서 센스앰프회로부가 동작하지 않고 있는 상태, 특히 전원전압의 저하에 의한 센스앰프회로부의 동작정지상태를 검출할 수가 있고, 메모리부에 미리 격납된 패스워드가 정상적으로 판독된 것인지 아닌지를 검출할 수 있다. 이에 의해, 메모리부에 미리 격납된 패스워드가 정상적으로 판독되고 있는지 아닌지를 검출하면, 소정의 에러처리를 행하여 메모리부에의 부정한 액세스를 방지할 수가 있다. 이 때문에, 전원전압의 저하시에 센스앰프 회로부만이 동작하지 않은 상태에서의, 부정한 패스워드의 대조가 행하여지는 것을 방지하여 IC 카드의 시큐어리티 기능을 높일 수 있고, IC 카드에 격납된 데이터의 기밀성을 높일 수 있다.

제 2의 발명에 관계되는 IC 카드는, 제어회로부에서의 동작전원전압의 범위를 작게 하여 동작전원전압의 하한치가 센스앰프 회로부보다도 높아지도록 하였다. 이에 의해, 전원전압 저하시에 센스앰프회로부만이 동작정지 상태가 되는 것을 방지하여, 부정한 패스워드의 대조가 행하여지지 않도록 할 수 있다. 이 때문에, 전원전압의 저하시에 센스앰프 회로부만이 동작을 정지해서 부정한 패스워드의 대조가 행하여지는 것을 방지하여 IC 카드의 시큐어리티 기능을 높일 수 있고, IC 카드에 격납된 데이터의 기밀성을 높일 수 있다.

(57) 청구의 범위

청구항 1

데이터판독/기록장치와 데이터의 교환을 행하는 IC 카드에 있어서,

데이터판독/기록장치의 인터페이스를 행하는 인터페이스부와,

복수의 메모리셀로 형성되고 소정의 패스워드가 격납된 메모리부와,

해당 메모리부가 선택된 메모리셀의 데이터를 판독하는 센스앰프회로부와,

해당 센스앰프회로부가 메모리부에서의 데이터판독을 완료했는지 아닌지의 검출을 행하여, 해당 데이터판독의 완료를 검출하면, 판독이 완료된 것을 나타내는 판독완료신호를 출력하는 판독완료검출부와,

상기 인터페이스부를 통해 입력되는 데이터판독/기록장치에서의 커맨드에 따라서, 상기 메모리부 및 센스앰프회로부의 동작제어를 하는 제어회로부를 구비하고,

상기 제어회로부는, 데이터판독/기록장치에서 커맨드와 동시에 출력된 패스워드와, 메모리부에 격납된 패스워드와 대조를 할 때, 판독완료검출부에서 패스워드의 판독완료신호가 출력되지 않은 경우, 데이터판독/기록장치에서의 커맨드를 무시하는 동시에, 소정의 에러처리를 하는 것을 특징으로 하는 IC 카드.

청구항 2

데이터판독/기록장치와 데이터의 교환을 행하는 IC 카드에 있어서,

데이터판독/기록장치와 인터페이스를 행하는 인터페이스부와,

복수의 메모리셀로 형성되고 소정의 패스워드가 격납된 메모리부와,

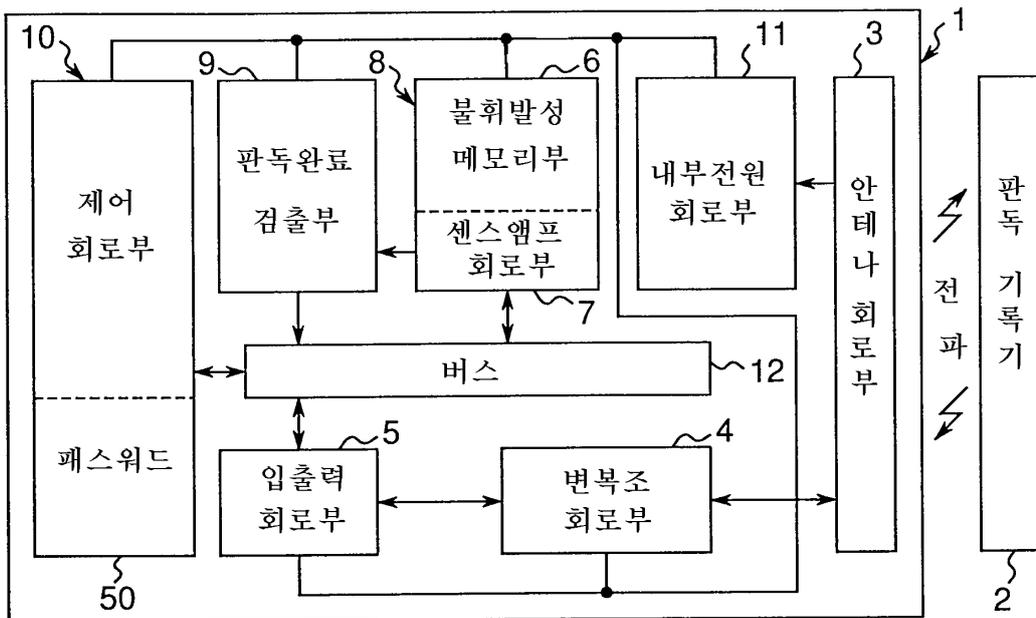
해당 메모리부에서 선택된 메모리셀의 데이터를 판독하는 센스앰프회로부와,

상기 인터페이스부를 통해 입력되는 데이터판독/기록장치에서의 커맨드에 따라서, 상기 메모리부 및 센스앰프회로부의 동작제어를 하는 제어회로부를 구비하고,

상기 제어회로부는, 센스앰프회로부보다도 동작전원전압의 하한치가 높아지도록 형성되는 것을 특징으로 하는 IC 카드.

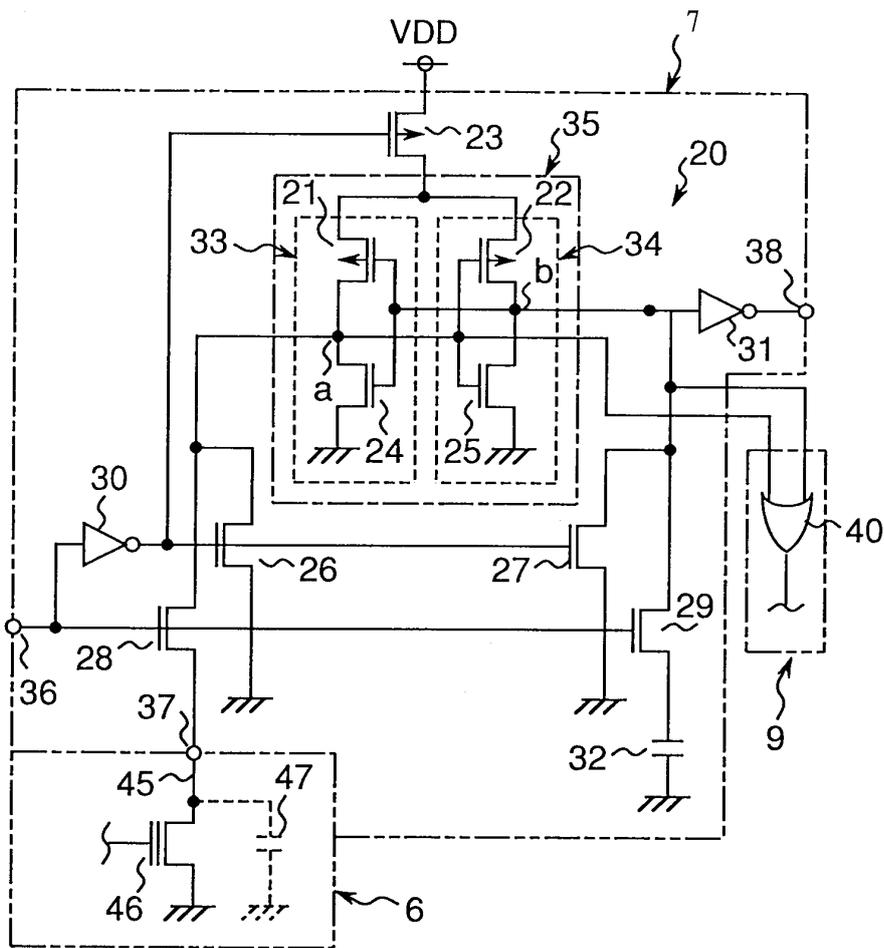
도면

도면1

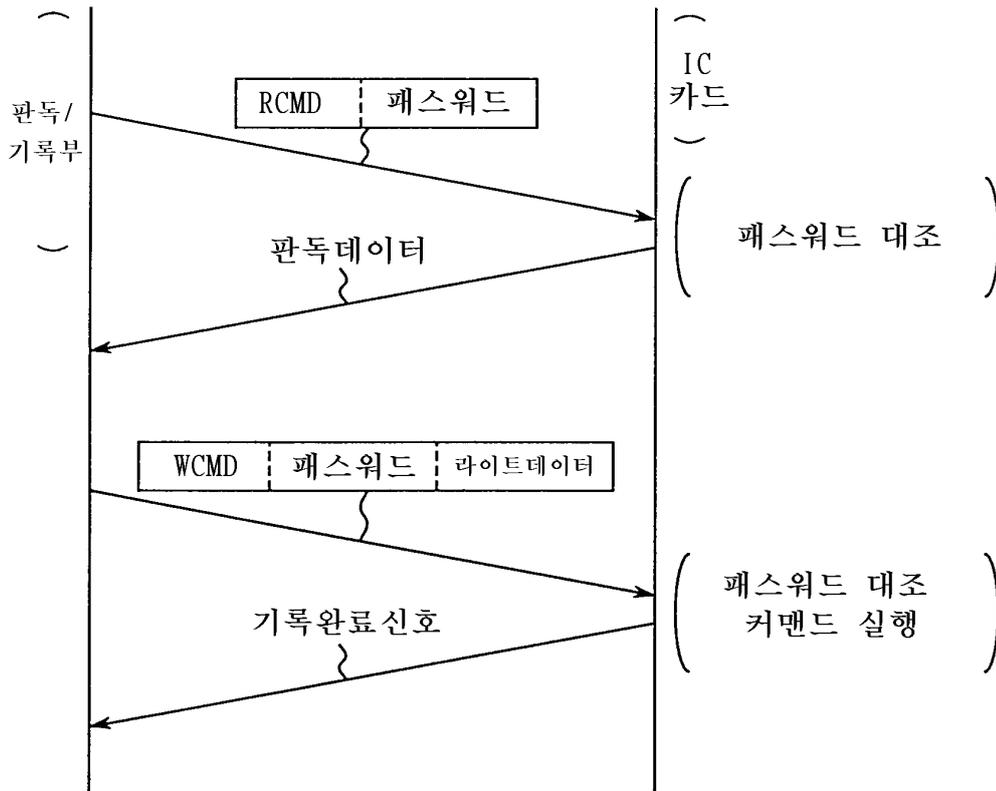


이출력

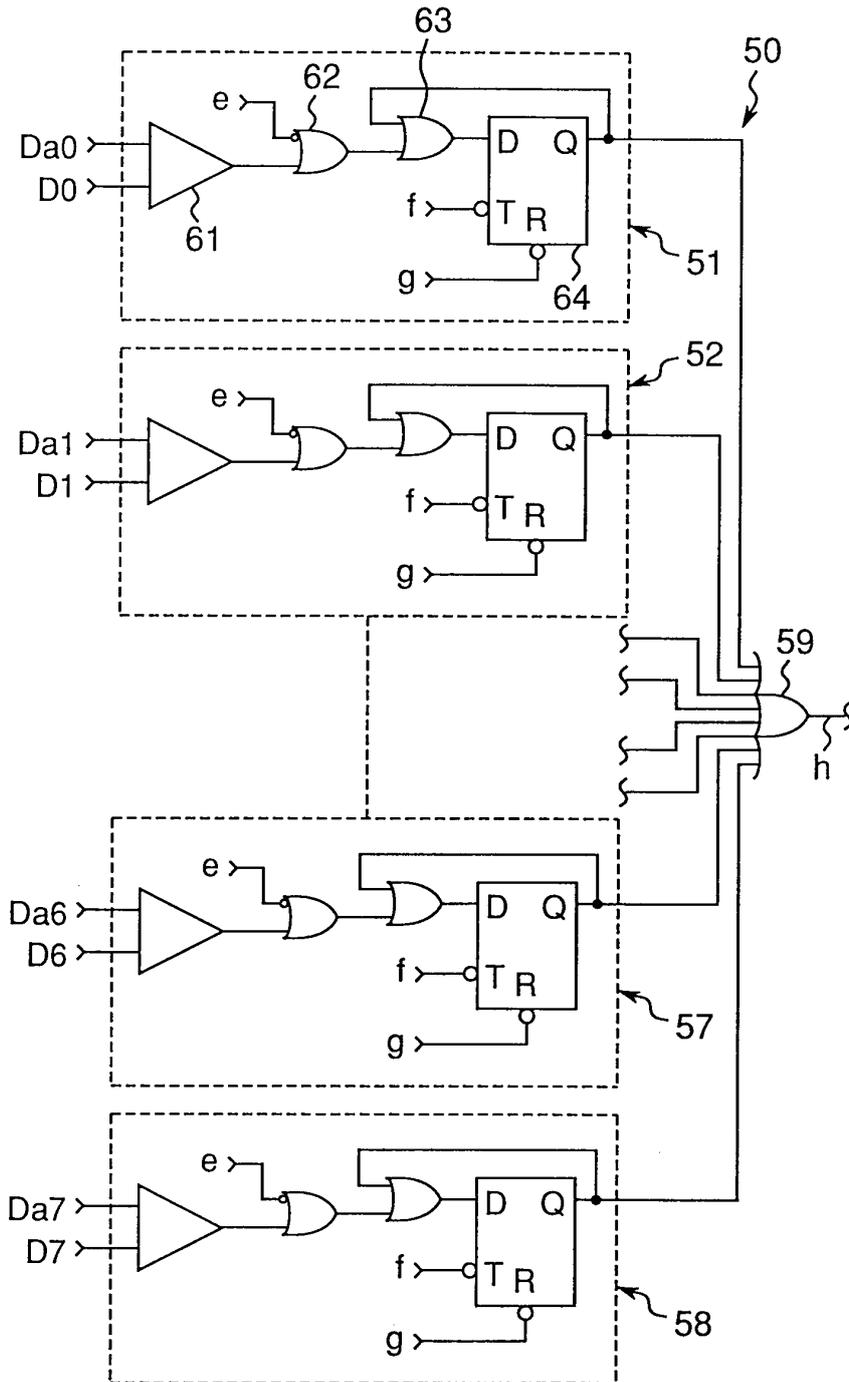
도면2



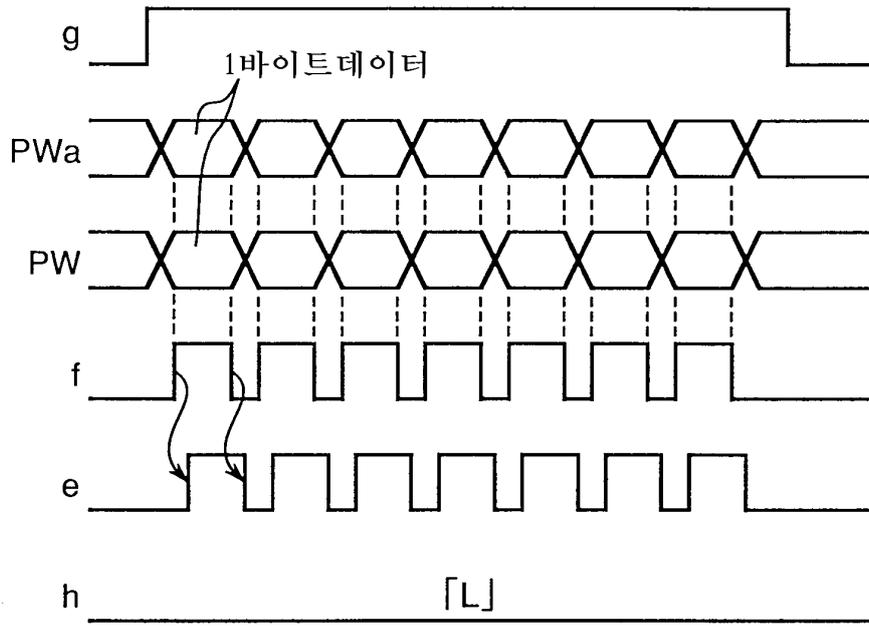
도면3



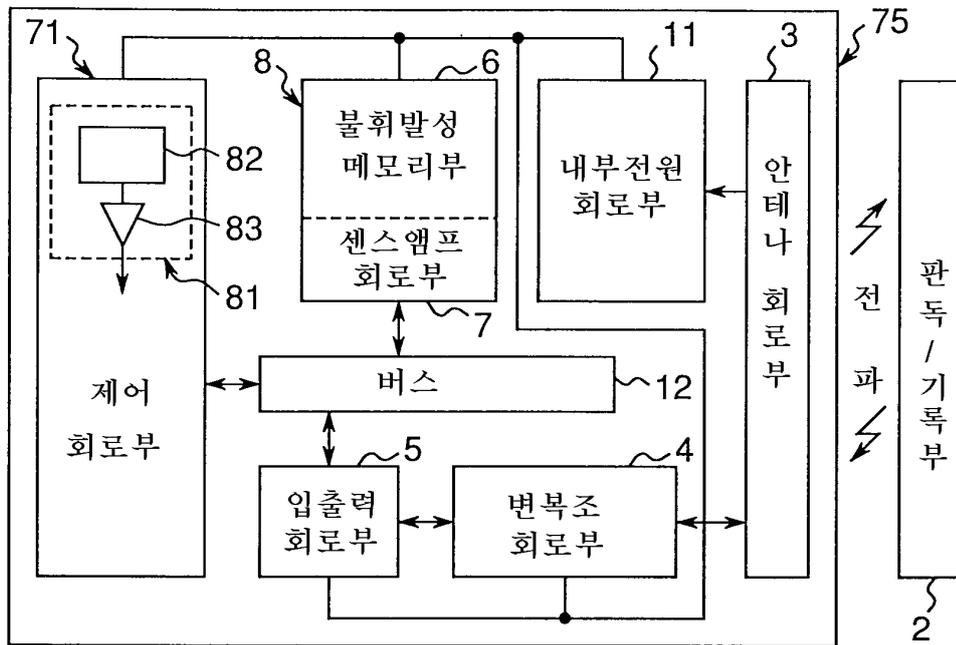
도면4



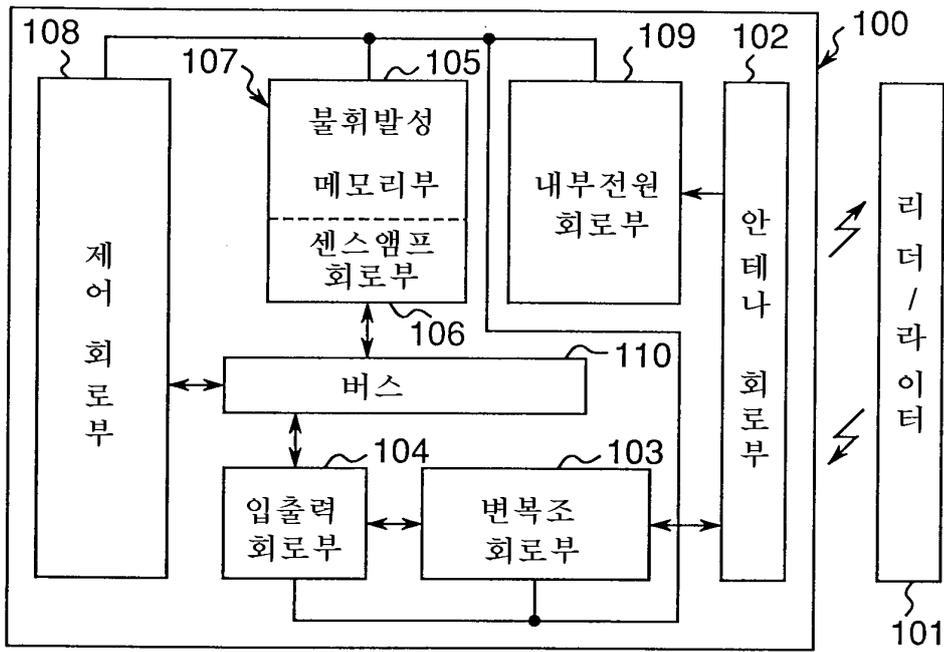
도면5



도면6



도면7



도면8

