



(12) 发明专利

(10) 授权公告号 CN 113228504 B

(45) 授权公告日 2024. 10. 25

(21) 申请号 201980085138.7

(22) 申请日 2019.12.18

(65) 同一申请的已公布的文献号
申请公布号 CN 113228504 A

(43) 申请公布日 2021.08.06

(30) 优先权数据
62/782,464 2018.12.20 US

(85) PCT国际申请进入国家阶段日
2021.06.21

(86) PCT国际申请的申请数据
PCT/US2019/067083 2019.12.18

(87) PCT国际申请的公布数据
W02020/132011 EN 2020.06.25

(73) 专利权人 京瓷AVX元器件公司
地址 美国南卡罗来纳州

(72) 发明人 崔权 玛丽安·贝罗里尼

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274
专利代理师 张凯

(51) Int.Cl.
H03H 7/01 (2006.01)
H03H 1/00 (2006.01)

(56) 对比文件
JP 2001345661 A, 2001.12.14
US 2007085108 A1, 2007.04.19
US 2016307702 A1, 2016.10.20
US 2017093358 A1, 2017.03.30

审查员 张小波

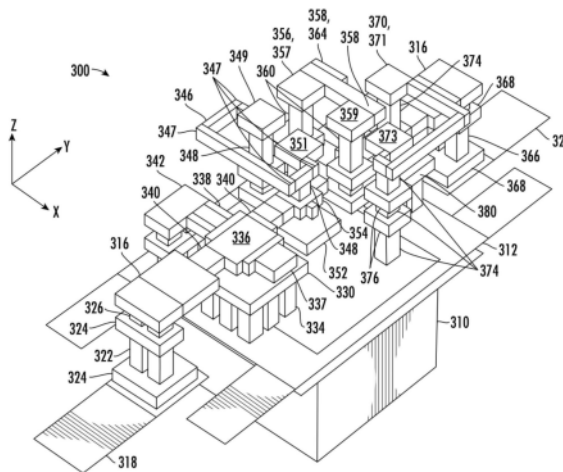
权利要求书2页 说明书16页 附图31页

(54) 发明名称

高频多层滤波器

(57) 摘要

一种高频多层滤波器可以包括多个介电层、以及具有输入和输出的信号路径。多层滤波器可以包括电感器,所述电感器包括形成在第一介电层上方的导电层。所述电感器可以在第一位置处与所述信号路径电连接且在第二位置处与所述信号路径或接地中的至少一者电连接。所述多层滤波器可以包括电容器,所述电容器包括第一电极和第二电极,所述第二电极通过第二介电层与所述第一电极分隔开。所述多层滤波器具有大于约6GHz的特征频率。



1. 一种高频多层滤波器,所述高频多层滤波器包括:
多个介电层;
信号路径,所述信号路径具有输入和输出,所述信号路径包括导电层,所述导电层在第一方向上伸长且在与所述第一方向垂直的第二方向上具有宽度;
电感器,所述电感器包括形成在第一介电层上方的导电层,并且其中,所述电感器在第一位置处与所述信号路径电连接以及在第二位置处与所述信号路径或接地中的至少一者电连接;
电容器,所述电容器包括第一电极和第二电极,所述第二电极通过第二介电层与所述第一电极分隔开;以及
自对准电容器,所述自对准电容器包括在Z方向上从所述信号路径的所述导电层偏移的导电层,所述Z方向垂直于所述第一方向和所述第二方向中的每一者,所述自对准电容器的所述导电层在所述第二方向上伸长且在所述第一方向上具有宽度;
其中,所述多层滤波器具有大于8GHz的特征频率。
2. 根据权利要求1所述的高频多层滤波器,其中,所述特征频率包括低通频率、高通频率、或带通频率的上限中的至少一者。
3. 根据权利要求1所述的高频多层滤波器,其中,所述电感器的所述导电层与X-Y平面平行,并且在所述Z方向上与所述电容器的所述第一电极和所述第二电极中的每一者间隔开至少10微米,所述Z方向与所述X-Y平面垂直。
4. 根据权利要求1所述的高频多层滤波器,其中,所述电感器包括:第一伸长段,所述第一伸长段在第一方向上伸长且具有第一宽度;和第二伸长段,所述第二伸长段在第二方向上伸长且具有第二宽度,以及其中,所述第一方向与所述第二方向成大于15度。
5. 根据权利要求4所述的高频多层滤波器,其中,所述第一伸长段的所述第一宽度与所述第二伸长段的所述第二宽度近似相等。
6. 根据权利要求1所述的高频多层滤波器,其中,所述电感器包括至少两个角部。
7. 根据权利要求1所述的高频多层滤波器,其中,所述电感器限定小于一半的环。
8. 根据权利要求1所述的高频多层滤波器,其中,所述电感器限定至少一半的环。
9. 根据权利要求1所述的高频多层滤波器,其中,所述电感器的所述导电层在所述第一位置与所述第二位置之间具有有效长度,所述有效长度小于2mm。
10. 根据权利要求1所述的高频多层滤波器,其中,所述电感器的所述导电层具有小于1mm的宽度。
11. 根据权利要求1所述的高频多层滤波器,其中,所述电感器的所述导电层形成于所述介电层上,所述介电层具有小于100微米的宽度。
12. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括形成在所述介电层中的过孔,所述电感器的所述导电层形成在所述介电层上,所述过孔电连接至所述电感器和所述接地。
13. 根据权利要求12所述的高频多层滤波器,所述高频多层滤波器还包括:
形成在所述多个介电层的另一个上方的附加导电层;和
形成在所述介电层中的过孔,所述电感器的所述导电层形成在所述介电层上,所述过孔电连接至所述电感器和所述附加导电层。

14. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括介电材料,所述介电材料具有在25°C的操作温度和1MHz的频率下、根据IPC TM-650 2.5.5.3确定的小于100的介电常数。

15. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括介电材料,所述介电材料具有在25°C的操作温度和1MHz的频率下、根据IPC TM-650 2.5.5.3确定的大于100的介电常数。

16. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括有机介电材料。

17. 根据权利要求16所述的高频多层滤波器,其中,所述有机介电材料包括液晶聚合物。

18. 根据权利要求16所述的高频多层滤波器,其中,所述有机介电材料包括聚苯醚。

19. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括介电材料,所述介电材料包括陶瓷填充的环氧树脂。

20. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括电容器,所述电容器包括第一电极、和与所述第一电极间隔开的第二电极,所述多层滤波器包括设置在所述第一电极与所述第二电极之间的介电材料,所述介电材料具有在25°C的操作温度和1MHz的频率下、根据IPC TM-6502.5.5.3的范围从5至8的介电常数。

21. 根据权利要求20所述的高频多层滤波器,所述高频多层滤波器还包括附加介电材料,所述附加介电材料具有在25°C的操作温度和1MHz的频率下、根据IPC TM-650 2.5.5.3的范围从1至4的介电常数。

22. 根据权利要求1所述的高频多层滤波器,其中,所述接地包括接地平面,以及其中,所述自对准电容器电连接至所述接地平面且与所述信号路径电容性耦合。

23. 根据权利要求1所述的高频多层滤波器,所述高频多层滤波器还包括电容面积小于 0.05mm^2 的电容器。

24. 一种形成高频多层滤波器的方法,所述方法包括:

在第一介电层上形成包括导电层的电感器;

形成包括第一电极和第二电极的电容器,所述第二电极通过第二介电层与所述第一电极分隔开;

在第一位置处形成将所述电感器与信号路径电连接的第一过孔;

在第二位置处形成将所述电感器、与所述信号路径或接地平面中的至少一者电连接的第二过孔;以及

形成自对准电容器,其中,所述信号路径包括导电层,所述信号路径的所述导电层在第一方向上伸长且在与所述第一方向垂直的第二方向上具有宽度,并且其中,所述自对准电容器包括在Z方向上从所述信号路径的所述导电层偏移的导电层,所述Z方向垂直于所述第一方向和所述第二方向中的每一者,所述自对准电容器的所述导电层在所述第二方向上伸长且在所述第一方向上具有宽度,

其中,所述多层滤波器具有大于8GHz的特征频率。

高频多层滤波器

[0001] 相关申请的交叉引用

[0002] 本申请要求申请日为2018年12月20日的美国临时专利申请序列号62/782,464的申请权益,该美国临时专利申请的全部内容通过引用合并于此。

背景技术

[0003] 电滤波器执行许多功能,并且被用于各种电气设备中。诸如高频无线电信号通信的高频信号的滤波最近变得越来越流行。例如,对于无线连接的增加的数据传输速度的需求已经驱动了对高频部件的需求,这些高频部件包括那些被配置为在高频(包括5G谱频率)下操作的部件。当前的高频滤波器采用波导或腔设计。但是,这种设计的性能特征难以定做或定制。如此,高频多层滤波器在本领域中将受到欢迎。

发明内容

[0004] 根据本公开的一个实施方案,一种高频多层滤波器可以包括多个介电层、以及具有输入和输出的信号路径。多层滤波器可以包括电感器,该电感器包括形成在第一介电层上方的导电层。所述电感器可以在第一位置处与所述信号路径电连接且在第二位置处与所述信号路径或接地中的至少一者电连接。所述多层滤波器可以包括电容器,所述电容器包括第一电极和第二电极,所述第二电极通过第二介电层与所述第一电极分隔开。所述多层滤波器具有大于约8GHz的特征频率(characteristic frequency)。

[0005] 根据本公开的另一个实施方案,一种形成高频多层滤波器的方法可以包括:在第一介电层上形成包括导电层的电感器;和形成包括第一电极和第二电极的电容器,该第二电极通过第二介电层与第一电极分隔开。该方法可包括在第一位置处形成将所述电感器与所述信号路径电连接的第一过孔(via);和在第二位置处形成将所述电感器、与所述信号路径或接地平面中的至少一者电连接的第二过孔。该方法可以包括堆叠第一介电层和第二介电层。所述多层滤波器可以具有大于约8GHz的特征频率。

附图说明

[0006] 在说明书的其余部分中,参照附图,针对本领域普通技术人员更具体地阐述了本公开的完整而可行的公开,包括其最佳模式,在附图中:

[0007] 图1是根据本公开的方面的带通滤波器的简化示意图;

[0008] 图2是根据本公开的方面的另一带通滤波器的简化示意图;

[0009] 图3A和图3B是根据本公开的方面的示例性带通滤波器的立体图;

[0010] 图3C是图3A和图3B的滤波器的侧视图;

[0011] 图4A至图4E是滤波器的一系列顺序俯视图,其中在每个顺序图中示出了附加层;

[0012] 图5A至图5D分别是图3A至图3C的滤波器的第一电感器、第二电感器、第三电感器和第四电感器的放大立体图;

[0013] 图6A和图6B是根据本公开的方面的多层滤波器的另一实施方案的立体图;

- [0014] 图6C是图6A和图6B的滤波器的侧视图；
- [0015] 图7A至图7D是图6A和图6B的滤波器的一系列顺序俯视图,其中在每个顺序图中示出了附加层；
- [0016] 图8A是根据本公开的方面的多层滤波器的另一实施方案的立体图；
- [0017] 图8B是图8A的滤波器的侧视图；
- [0018] 图9A至图9D是图8A和图8B的滤波器的一系列顺序俯视图,,其中在每个顺序图中示出了附加层；
- [0019] 图10A是根据本公开的方面的多层滤波器的另一实施方案的立体图；
- [0020] 图10B是图10A的滤波器的侧视图；
- [0021] 图11A至图11D是图10A和图10B的滤波器的一系列顺序俯视图,其中在每个顺序图中示出了附加层；
- [0022] 图12是包括根据本公开的方面构造的滤波器的测量的插入损耗和回波损耗值的测试数据的曲线图；
- [0023] 图13是包括根据本公开的方面构造的滤波器的测量的插入损耗和回波损耗值的测试数据的曲线图；
- [0024] 图14是包括根据本公开的方面构造的滤波器的测量的插入损耗和回波损耗值的测试数据的曲线图；
- [0025] 图15是包括来自根据本公开的方面的滤波器的计算机分析的插入损耗和回波损耗值的模拟数据的曲线图；
- [0026] 图16是包括来自根据本公开的方面的滤波器的计算机分析的插入损耗和回波损耗值的模拟数据的曲线图；
- [0027] 图17是包括来自根据本公开的方面的滤波器的计算机分析的插入损耗和回波损耗值的模拟数据的曲线图；
- [0028] 图18是包括根据本公开的方面的滤波器的测试组件的立体图；以及
- [0029] 图19是根据本公开的方面的形成高频多层滤波器的方法的流程图。
- [0030] 在本说明书和附图中重复使用的参考字符旨在表示本公开的相同或相似的特征或元件。

具体实施方式

[0031] 本领域普通技术人员应理解,本讨论仅是对示例性实施方案的描述,而不是要限制本公开的更广泛的方面,这些更广泛的方面体现在示例性构造中。

[0032] 一般来说,本公开涉及一种高频多层滤波器。该多层滤波器可以包括具有输入和输出的信号路径。多层滤波器可以被配置为对来自输入的信号进行滤波并且在输出处产生滤波后的输出信号。多个介电层可以具有形成在其上的导电层,所述导电层被选择性地成形或图案化以形成电容器和/或电感器。

[0033] 多层滤波器可以包括电感器,该电感器包括形成在第一介电层上方的导电层。所述电感器可以在第一位置处与所述信号路径电连接且在第二位置处与所述信号路径或接地中的至少一者电连接。

[0034] 所述多层滤波器可以包括电容器,所述电容器包括第一电极和第二电极,所述第

二电极通过第二介电层与所述第一电极分隔开,该第二介电层与第一介电层不同。换句话说,电容器在竖直的Z方向上(例如,通过一个或多个介电层)与电感器分隔开,例如,至少10微米,在一些实施方案中至少约20微米,在一些实施方案中为至少约30微米,在一些实施方案中至少约40微米,在一些实施方案中至少约50微米,在一些实施方案中至少约60微米,在一些实施方案中至少约80微米,并且在一些实施方案中至少约150微米。

[0035] 本发明人已经发现,电感器与导体电极之间的这种分隔减小了干扰并且在高频下产生了优异的性能特征。在一些实施方案中,所述多层滤波器可以具有大于约6GHz的特征频率。示例性特征频率可以包括低通频率、高通频率、带通频率的上限、或带通频率的下限。特征频率通常定义在-3dB抑制。

[0036] 多层滤波器可以包括一种或多种介电材料。在一些实施方案中,一种或多种介电材料可以具有低介电常数。介电常数可以小于约100,在一些实施方案中小于约75,在一些实施方案中小于约50,在一些实施方案中小于约25,在一些实施方案中小于约15,并且在一些实施方案中小于约5。例如,在一些实施方案中,介电常数可以在约1.5至100的范围内,在一些实施方案中在约1.5至约75的范围内,并且在一些实施方案中在约2至约8的范围内。介电常数可以在25°C的操作温度和1MHz的频率下、根据IPC TM-6502.5.5.3确定。介电损耗角正切可以在约0.001至约0.04的范围内,在一些实施方案中在约0.0015至约0.0025的范围内。

[0037] 在一些实施方案中,一种或多种介电材料可以包括有机介电材料。示例性有机介电材料包括聚苯醚(PPE)类材料,诸如来自Polyclad的LD621和来自Park/Nelco公司的N6000系列;液晶聚合物(LCP),诸如来自Rogers公司或戈尔有限公司(W.L.Gore& Associates, Inc.)的LCP;烃类复合材料,诸如来自Rogers公司的4000系列;和环氧树脂类层压件(epoxy-based laminates),诸如来自Park/Nelco公司的N4000系列。例如,实施例包括环氧树脂类N4000-13、层压到LCP的无溴材料、具有高K材料的有机层、未填充的高K有机层、Rogers 4350、Rogers 4003材料以及其他热塑性材料,诸如聚苯硫醚树脂、聚对苯二甲酸乙二酯树脂、聚对苯二甲酸丁二醇酯树脂、聚硫醚树脂、聚醚酮树脂、聚四氟乙烯树脂和接枝树脂或类似的低介电常数、低损耗有机材料。

[0038] 在一些实施方案中,介电材料可以是陶瓷填充的环氧树脂。例如,介电材料可以包括有机化合物,诸如聚合物(例如环氧树脂);且可以包含陶瓷介电材料的颗粒,诸如钛酸钡、钛酸钙、氧化锌、具有低火玻璃的氧化铝,或其他合适的陶瓷或玻璃结合材料。

[0039] 但是可以使用其他材料,包括N6000、环氧树脂类N4000-13、层压到LCP的无溴材料、具有高K材料的有机层、未填充的高K有机层、Rogers4350、Rogers 4003材料(来自Rogers公司)以及其他热塑性材料,例如烃、特氟隆(Teflon)、FR4、环氧树脂、聚酰胺、聚酰亚胺和丙烯酸酯、聚苯硫醚树脂、聚对苯二甲酸乙二酯树脂、聚对苯二甲酸丁二醇酯树脂、聚硫醚树脂、聚醚酮树脂、聚四氟乙烯树脂、BT复合树脂(例如Speedboard C)、热固性材料(例如Hitachi MCL-LX-67F)和接枝树脂或类似的低介电常数、低损耗有机材料。

[0040] 另外,在一些实施方案中,可以使用非有机介电材料,包括陶瓷、半导体或绝缘材料,例如但不限于钛酸钡、钛酸钙、氧化锌、具有低火玻璃(low-fire glass)的氧化铝、或其他合适的陶瓷或玻璃结合材料。替代地,介电材料可以是有机化合物,诸如环氧树脂(混合或不混合陶瓷,混合或不混合玻璃纤维),流行的电路板材料或其他常见作为电介质的塑

料。在这些情况下,导体通常是铜箔,该铜箔被化学蚀刻以提供图案。在另外的实施方案中,介电材料可以包括具有相对高的介电常数(K)的材料,诸如NPO(COG)、X7R、X5R、X7S、Z5U、Y5V和钛酸锶中的一种。在这样的实施例中,介电材料具有的介电常数可以大于100,例如在约100至约4000的范围内,在一些实施方案中为约1000至约3000的范围内。

[0041] 在一些实施方案中,该高频多层滤波器可以包括具有输入和输出的信号路径。信号路径可包括在一个或多个介电层上方形成的一个或多个导电层。如本文所使用的,在介电层“上方形成的”导电层可以指在介电层上直接形成的导电层。但是,一个或多个薄的中间层或涂层可以位于导电层和/或介电层之间。

[0042] 导电层可以包括多种导电材料。例如,导电层可以包括铜、镍、金、银或其他金属或合金。

[0043] 可以使用多种合适的技术来形成导电层。可以在导电材料的面板或图案电镀中采用减材(subtractive)工艺、半增材(semi-additive)工艺、或全增材(fully additive)工艺,随后是印刷和蚀刻步骤以限定图案化的导电层。可以使用光刻、电镀(例如电解)、溅射、真空沉积、印刷或其他技术来形成导电层。例如,可以将导电材料的薄层(例如,箔)粘附(例如,层压)至介电层的表面。导电材料的薄层可以使用掩模和光刻法而选择性地蚀刻,以在介电材料的表面上生成期望的导电材料图案。

[0044] 在一些实施方案中,高频多层滤波器可以包括在介电层中的一个或多个中形成的一个或多个过孔。例如,过孔可以将一个介电层上的导电层与另一介电层上的导电层电连接。过孔可以包括各种导电材料,诸如铜、镍、金、银或其他金属或合金。可以通过对通孔进行钻孔(例如,机械钻孔、激光钻孔等)并用导电材料(例如使用化学镀层或晶种铜(seeded copper))来电镀该通孔来形成过孔。可以用导电材料填充过孔,使得形成导电材料的实心柱。可替代地,通孔的内表面可以被镀覆,使得过孔是中空的。

[0045] 不管所采用的特定配置如何,本发明人已经发现,通过选择性地控制元件的布置和材料的选择,可以实现具有大于约8GHz的特征频率的多层滤波器。高频多层滤波器可以被配置为提供具有非常低的电容的电容器和/或具有非常低的电感的电感器,使得多层频率在高频(例如,大于约8GHz)下提供优异的性能特征。在不受理论束缚的情况下,对于滤波器内的元件是合适的电容和/或电感的量级(magnitude)通常随着频率的增加而减小。本发明人发现,可以通过部件的选择性布置、尺寸的选择(例如,介电层的厚度)和/或材料的选择(例如,介电材料)来实现这种低电感和电容元件。另外,使用薄的介电层可以将寄生电感减小到令人满意的水平,这导致薄的垂直结构(例如,过孔)。

[0046] 特征频率的实施例包括低通频率、高通频率、带通频率的上限、或带通频率的下限。在一些实施方案中,滤波器具有的特征频率可以大于约6GHz,在一些实施方案中大于约8GHz,在一些实施方案中大于约10GHz,在一些实施方案中大于约15GHz,在一些实施方案中大于约20GHz,在一些实施方案中大于约25GHz,在一些实施方案中大于约30GHz,在一些实施方案中大于约35GHz,在一些实施方案中大于约40GHz,在一些实施方案中大于约45GHz,在一些实施方案中大于约50GHz,在一些实施方案中大于约60GHz,在一些实施方案中大于约70GHz,在一些实施方案中大于约80GHz。

[0047] 高频多层滤波器可以包括电感器。电感器可以包括在多个介电层中的一个上方形成的导电层。所述电感器可以在第一位置处与所述信号路径电连接且在第二位置处与所述

信号路径或接地中的至少一者电连接。例如,电感器可以形成信号路径的一部分,或者可以连接在信号路径与接地之间。

[0048] 在一些实施方案中,电感器可以包括至少一个角部(corner)。该角部具有的角度可大于约15度,在一些实施方案中大于约30度,在一些实施方案中大于约45度,以及在一些实施方案中大于约60度(例如,约90度)。电感器可以具有一个到九个角部、或者更多个,在一些实施方案中,电感器可以具有少于六个角部,在一些实施方案中小于四个角部,在一些实施方案中小于三个角部,以及在一些实施方案中小于两个角部。在一些实施方案中,电感器可以不具有任何角部。在一些实施方案中,电感器可以限定一完整的“环”或更少。例如,电感器可以限定小于一半的“环”。

[0049] 电感器可以包括在第一方向上伸长并具有第一宽度的第一伸长段、和在第二方向上伸长并具有第二宽度的第二伸长段。第一宽度可以近似等于第二宽度。第一方向可以与第二方向成大于约15度,在一些实施方案中大于约30度,在一些实施方案中大于约45度,以及在一些实施方案中大于约60度(例如,约90度)。换句话说,“角部”可以被定义为在第一伸长段与第二伸长段之间的大于15度的变化。

[0050] 在一些实施方案中,电感器可以在第一位置与第二位置之间具有有效长度。有效长度可以被定义为沿着导电层在第一位置与第二位置之间的长度。例如,有效长度可以等于连接在第一位置与第二位置之间的电感器的各个笔直部分(例如,在X-Y平面中)的长度之和。电感器的有效长度可以小于约5mm,在一些实施方案中小于约3mm,在一些实施方案中小于约2mm,在一些实施方案中小于约1mm,在一些实施方案中小于约800微米,在一些实施方案中小于约500微米,在一些实施方案中小于约300微米,在一些实施方案中小于约200微米,以及在一些实施方案中小于约100微米。

[0051] 在一些实施方案中,电感器的导电层具有的宽度可小于约1000微米,在一些实施方案中小于约500微米,在一些实施方案中小于约300微米,在一些实施方案中小于约200微米,以及在一些实施方案中小于约100微米。

[0052] 在一些实施方案中,电感器的导电层的长度与宽度之比可以在约0.5到约60的范围内,在一些实施方案中在约0.8到约50的范围内,以及在一些实施方案中在约1到约30的范围内。

[0053] 在一些实施方案中,介电层中的至少一些介电层具有的厚度可以小于约180微米,在一些实施方案中小于约120微米,在一些实施方案中小于约100微米,在一些实施方案中小于约80微米,在一些实施方案中小于约60微米,在一些实施方案中小于约50微米,在一些实施方案中小于约40微米,在一些实施方案中小于约30微米,以及在一些实施方案中小于约20微米。例如,电感器的导电层可以形成在介电层上方,该介电层具有的厚度小于约180微米,在一些实施方案中小于约100微米,以及在一些实施方案中小于约80微米。

[0054] 可以在介电层中形成一个或多个过孔。过孔可以电连接不同的导电层。例如,可以在介电层中形成过孔,电感器的导电层形成在该介电层上。这样的过孔可以将电感器与滤波器的另一部分(诸如信号路径的一部分或接地(例如,接地平面))连接。在一些实施方案中,这种过孔在Z方向上的长度可以等于在其中形成这种过孔的介电层的厚度。例如,这种过孔具有的长度可以小于约180微米,在一些实施方案中小于约100微米,以及在一些实施方案中小于约80微米。

[0055] 在一些实施方案中,一系列的过孔和中间层可以被竖直地布置以连接电感器与另一导电层、诸如接地平面或信号路径的一部分。一系列过孔和中间层在Z方向上的总竖直长度可以在约10微米至约500微米的范围内,在一些实施方案中在约30微米至约300微米的范围内,在一些实施方案中为约40微米至约200微米的范围内,以及在一些实施方案中为约60微米至约150微米的范围内。

[0056] 过孔可以具有各种合适的宽度。例如,在一些实施方案中,过孔的宽度可以在约20微米至约200微米的范围内,在一些实施方案中在约40微米至约180微米的范围内,在一些实施方案中为约60微米至约140微米的范围内,以及在一些实施方案中为约80微米至约120微米的范围内。

[0057] 在一些实施方案中,滤波器可以包括具有小的电容面积(例如,电极之间的重叠面积)的电容器。例如,在一些实施方案中,电容器的电容面积可以小于约0.05平方毫米(mm^2),在一些实施方案中小于约0.04 mm^2 ,在一些实施方案中小于约0.03 mm^2 ,在一些实施方案中小于约0.02 mm^2 ,以及在一些实施方案中小于约0.015 mm^2 。

[0058] 该滤波器可以在电容器的电极之间包括第一介电材料的第一层。第一介电材料可以是陶瓷填充的环氧树脂。第一介电材料可以不同于滤波器的另一层的第二介电材料。例如,电极之间的第一介电材料可以包括陶瓷填充的环氧树脂。第一介电材料具有的介电常数可以在约5至约9的范围内,在一些实施方案中在约6至约8的范围内。如上所述,例如,第二介电材料可以包括有机介电材料。第二介电材料具有的介电常数可以在约1至约5的范围内,在一些实施方案中在约2至约4的范围内。

[0059] 该滤波器可以表现出优异的性能特征,诸如对于滤波器的通带频率范围内的频率的低插入损耗。例如,通带频率范围内的频率的平均插入损耗可以大于约-15dB,在一些实施方案中大于约-10dB,在一些实施方案中大于约-5dB,在一些实施方案中大于约-2.5dB或者更大。

[0060] 另外,该滤波器可能表现出对通带频率范围以外的频率的出色抑制(excellent rejection)。在一些实施方案中,通带频率范围之外的频率的平均插入损耗可以小于约-15dB,在一些实施方案中小于约-25dB,在一些实施方案中小于约-35dB,在一些实施方案中小于约-40dB。

[0061] 此外,滤波器可能表现出从通带频率范围到通带以外频率的急剧衰减(roll-off)。例如,对于紧接在通带频率范围之外的频率,插入损耗可以以约0.1dB/MHz、在一些实施方案中大于约0.2dB/MHz、在一些实施方案中大于约0.3dB/MHz、以及在一些实施方案中大于约0.4dB/MHz的速率减小。

[0062] 该过滤器还可以横跨宽温度范围而表现出一致的性能特征(例如,插入损耗、回波损耗等)。在一些实施方案中,滤波器的插入损耗横跨大的温度范围内可以变化小于5dB或更小。例如,该滤波器可以在约25°C和第一频率下表现出第一插入损耗。该滤波器可以在第二温度和约第一频率下表现出第二插入损耗。第一温度与第二温度之间的温差可以为约70°C或更高,在一些实施方案中为约60°C或更高,在一些实施方案中为约50°C或更高,在一些实施方案中为约30°C或更高,以及在一些实施方案中约为20°C或更高。例如,第一温度可以是25°C,以及第二温度可以是85°C。作为另一实施例,第一温度可以是25°C,以及第二温度可以是-55°C。第二插入损耗与第一插入损耗之间的差可以为约5dB或更小,在一些实施方

案中约2dB或更小,在一些实施方案中约1dB或更小,在一些实施方案中约0.75dB或更小,在一些实施方案中约0.5dB或更小,以及在一些实施方案中约0.2dB或更小。

[0063] 在一些实施方案中,过滤器具有的总长度可以在约0.5mm至约30mm的范围内,在一些实施方案中在约1mm至约15mm的范围内,以及在一些实施方案中在约2mm至约8mm的范围内。

[0064] 在一些实施方案中,过滤器具有的总宽度可以在约0.2mm至约20mm的范围内,在一些实施方案中在约0.5mm至约15mm的范围内,在一些实施方案中在约1mm至约10mm的范围内,以及在一些实施方案中在约2mm至约8mm的范围内。

[0065] 过滤器通常可以是低轮廓的或薄的。例如,在一些实施方案中,过滤器具有的总厚度可以在约100mm至约2mm的范围内,在一些实施方案中,在约150微米至约1mm的范围内,以及在一些实施方案中在约200微米至约300微米的范围内。

[0066] I. 高频多层滤波器

[0067] 图1是根据本公开的方面的高频多层滤波器100的简化示意图。滤波器100可包括一个或多个电感器102、104、106,以及一个或多个电容器108、110、112。输入电压(由图1中的 V_i 表示)可以被输入到滤波器100,并且输出电压(由图1中的 V_o 表示)可以由滤波器100输出。带通滤波器100可以显著地降低低频和高频,同时允许通带频率范围内的频率基本上不受影响地传输通过滤波器100。应当理解,上述的简化滤波器100仅仅是带通滤波器的简化实施例,并且本公开的方面可以应用于更复杂的带通滤波器。另外,本公开的方面可以应用于其他类型的滤波器,包括例如低通滤波器或高通滤波器。

[0068] 图2是根据本公开的方面的带通滤波器200的示例性实施方案的示意图。可以在滤波器200的输入202与输出204之间限定信号路径201。输入电压(由图1中的 V_i 表示)可以在滤波器202的输入202与接地206之间被输入到滤波器200。输出电压(由图1中的 V_o 表示)可以在输出204与接地206之间由滤波器200输出。

[0069] 滤波器200可以包括彼此并联电连接的第一电感器208和第一电容器210。第一电感器208和第一电容器210可以电连接在信号路径201与接地206之间。滤波器200可以包括彼此并联电连接的第二电感器212和第二电容器214。第二电感器212和第二电容器214可以与信号路径201串联连接(例如,可以形成信号路径201的一部分)。滤波器200可以包括彼此并联电连接的第三电感器216和第三电容器218。第三电感器216和第三电容器218可以电连接在信号路径201与接地206之间。第三电感器216和第三电容器218可以与信号路径201串联连接(例如,可以形成信号路径201的一部分)。滤波器200可以包括彼此并联电连接的第四电感器220和第四电容器222。第四电感器220和第四电容器222可以电连接在信号路径201与接地206之间。

[0070] 可以选择电感器208、212、216、220的电感值以及电容器210、214、218、222的电容值,以产生带通滤波器200的期望带通频率范围。带通滤波器200可以显著地降低通带频率范围外的频率,同时允许通带频率范围内的频率基本上不受影响地传输通过滤波器200。

[0071] 图3A和图3B是根据本公开的方面的示例性带通滤波器300的立体图。图3C是图3A和图3B的滤波器300的侧视图。参照图3A至图3C,带通滤波器300可以包括多个介电层(为清楚起见是透明的)。参照图3C,可以堆叠第一介电层304、第二介电层306和第三介电层308以形成整体结构/单片结构(monolithic structure)。过滤器300可以安装到安装表面302,诸

如印刷电路板。可以在介电层304、306、308上方形成导电层303、305、307、309。导电层303可以形成在第一介电层304的底表面的上方。导电层305、307可以分别形成在第二介电层306的顶表面和底表面的上方。接地可包括接地平面312,该接地平面沿过滤器300的底表面(导电层303的底表面)暴露和/或终止。安装表面可以包括用于与接地平面312连接的一个或多个端子310。

[0072] 图4A至图4E是滤波器300的一系列顺序俯视图,其中在每个图中示出了附加层。更具体地,图4A示出了安装表面302和第一导电层303。图4B示出了形成在第一介电层304的底表面上方的接地平面312。图4C另外地示出了形成在第一介电层304的顶表面上方的导电层305。图4D另外示出了形成在第二介电层306上方的导电层307。图4E示出了形成在第三层308上方的导电层309。介电层304、306、308是透明的,以示出各种图案化导电层303、305、307、309的相对重定位。

[0073] 带通滤波器300可以包括具有输入318和输出320的信号路径316。信号路径316可以将输入318和输出320电连接。更具体地说,信号路径316可以包括多个介电层和/或过孔,该过孔形成在多个介电层304、306、308中和上并且电连接在输入318与输出320之间。信号路径316可以包括一个或多个过孔322,该一个或多个过孔可以将输入318与中间导电层324电连接,该中间导电层324设置在第一层304与第二层306之间。信号路径316可以包括一个或多个过孔326,该一个或多个过孔将中间层324与导电层328电连接,该导电层形成在第二介电层306的上方。

[0074] 第一电容器可以在形成在信号路径316的部分336与导电层330之间,该信号路径316的部分336形成在第二层306的上表面的上方,导电层330形成在介电材料的第二层306的下表面的上方。第二层306可以具有与其他层304、308中的一个或多个不同的介电常数。例如,第二层306的介电材料具有在25°C的操作温度和1MHz的频率下、根据IPC TM-650 2.5.5.3的范围从约5至约8的恒定介电常数。其他层304、308中的一个或多个具有在25°C的操作温度和1MHz的频率下、根据IPC TM-650 2.5.5.3的范围从约1至约4的恒定介电常数。

[0075] 导电层330可以与接地平面312电连接。滤波器300的第一电容器可以对应于图2的电路图200的第一电容器210。导电层330可以与信号路径316的一部分336电容耦合。导电层330可以在Z方向上与信号路径316的一部分336间隔开。导电层330可以通过一个或多个过孔334与接地平面312电连接。

[0076] 第一电容器可以对第一电容器的电极的相对未对准不敏感,这可以被描述为“自对准”。如图4D中最佳所示,信号路径316的部分336通常可以在尺寸上(例如,在X方向和Y方向上)比第一电容器的导电层330小。另外,信号路径316的部分336可限定X-Y平面中与信号路径316的其他元件和其他部分的连接。这样连接可经设定大小使得在X方向或Y方向上的轻微未对准不会改变第一电容器的电容面积。更具体地,导电层330和信号路径316的部分336之间的有效重叠面积(例如,在X-Y平面中)的大小可以对第二层304和第三层306的X方向或Y方向上的轻微的未对准不敏感。

[0077] 例如,信号路径316的部分336可以包括(例如,在X方向上延伸的)突片(tab) 337,该突片具有的宽度(例如,在Y方向上)等于部分336的相对侧上连接器部分338的宽度(例如,在Y方向上)。类似地,连接340可以从部分336的相对侧延伸(例如,在Y方向上),该部分的相对侧可以具有相等的宽度。结果,Y方向上的相对未对准不会改变导电层330与信号路

径316的部分336之间的重叠面积。

[0078] 滤波器300可以包括第一电感器342,该第一电感器342将信号路径316和接地平面312电连接。滤波器300的第一电感器342可以对应于图2的电路图200的第一电感器208。第一电感器342可以通过连接器部分338与信号路径316的部分336连接,该部分336形成第一电容器。第一电感器342可以通过一个或多个过孔344与接地平面312电连接(在图3B中最佳可见)。

[0079] 滤波器300的信号路径316可以包括第二电感器346,该第二电感器346可以对应于图2的电路图200的第二电感器212。第二电感器346可以形成在第三层308的上方(在图3中最佳可见)。第二电感器346可以在第一位置349和第二位置351的每一者处与信号路径316电连接。换句话说,第二电感器346可以形成输入318与输出320之间的信号路径316的一部分。

[0080] 一个或多个过孔348可以将第二电感器346在第一位置349处与第二层306上的信号路径316的一部分354连接(在图3B、图4D和图4E中最佳可见)。一个或多个过孔348可以将第一电感元件346在第二位置351处与第二层306的顶表面上的信号路径316的部分369中的每一者、以及第二层306的底表面上的导电层352(该导电层与信号路径316的部分354形成第二电容器,如下所述)连接。如图3A和图4E中最佳所示,电感器346可以具有四个角部。这样,第一电感器346可以形成大于一半的“环”。

[0081] 第二电容器可以形成在导电层352与信号路径316的部分354之间。第二电容器可以对应于图2的电路图200的第二电容器214。第二电容器可以是自对准电容器。如图4D中最佳所示,信号路径316的部分354可以被成形为使得导电层352与信号路径316的部分之间的电容面积(例如,X-Y平面中的重叠面积)的大小对第二层304与第三层306之间的轻微未对准不敏感。

[0082] 滤波器300的第三电感器356可以对应于图2的电路图200的第三电感器216。第三电感器356可以在第一位置357处通过一个或多个过孔360与信号路径316的部分369连接,该部分369与第二电感器346连接。第三电感器356可以在第二位置359处通过一个或多个过孔360与信号路径316的部分361连接,该部分361与输出320连接。信号路径316的部分361可以通过一个或多个过孔366和/或中间层368与输出320电连接。换句话说,第三电感器356可以形成第二电感器346与输出320之间的信号路径316的一部分。

[0083] 第三电感器356可以包括线宽添加部(addition)364。线宽添加部364可以包括形成第三电感器356的导电材料的一部分,例如,如下面参照图5C所描述的。线宽添加部364可横跨第三电感器的至少一部分延伸,使得第三电感器356在线宽添加部364处比第三电感器356的其他部分具有更大的宽度。

[0084] 第三电容器可以与第三电感器356并联地形成。第三电容器可以对应于图2的电路图200的第三电容器214。滤波器300的第三电容器可以包括导电层367,该导电层与信号路径316的部分369(在图4D中最佳地看到)电容性耦合。第三电容器可以是自对准电容器,使得电容面积的大小对第二介电层304与第三介电层306之间的相对未对准不敏感。

[0085] 第四电感器370可以通过过孔374在第一位置371处与信号路径316电连接,并且在第二位置373处与接地平面312电连接。过孔374可以通过中间层376连接。滤波器300的第四电感器370可以对应于图2的电路图200的第四电感器220。滤波器300的第四电感器370可以

在信号路径316的部分361处与信号路径316连接,该部分361与输出320电连接。第四电感器370可以具有三个角部372且形成大约四分之一的环。

[0086] 第四电容器可以包括导电层380,该导电层380与信号路径316的部分361电容性耦合,该部分361与输出320连接。第四电容器的导电层380可以通过过孔382与接地平面312电连接。第四电容器可以对应于图2的电路图200的第四电容器222。第四电容器可以是自对准的,例如,如上文参照第一电容器的所描述的。

[0087] 图5A至图5D分别是第一电感器342、第二电感器346、第三电感器356和第四电感器370的放大立体图。参照图5A,第一电感器342可以与连接器部分338连接或包括连接器部分338,使得第一电感器342通过一个或多个过孔344和中间导电层324的竖直连接而在第一位置500处与信号路径316的部分336连接,且在第二位置502处与接地平面312连接。可以在第一位置500与第二位置502之间限定第一电感器342的有效长度504。有效长度504可以被选择以产生第一电感器342的期望电感值。

[0088] 通过一个或多个过孔322、326和中间导电层324在第一电感器342与接地平面312之间形成竖直连接。总竖直长度506可以等于第二介电层304、形成在第二介电层304上方的导电层305、和第三介电层306的厚度之和(图3C)。

[0089] 连接器部分338可以在Y方向上具有宽度508。第一电感器342可以在Y方向上具有宽度510。第一电感器342的电感可以取决于连接器部分338的宽度508、第一电感器342的宽度510和/或第一电感器342的有效长度504。

[0090] 参照图5B,第二电感器346可以沿着第二电感器346的导电层在第一位置349与第二位置351之间具有有效长度。第二电感器346可以包括具有各自长度的多个伸长段。有效长度可以被定义为沿着第二电感器346在X-Y平面中的长度的总和。例如,可以在X方向上在第一位置349与角部347的第一角部522之间限定第一长度520;可以在Y方向上在第一角部522与第二角部526之间限定第二长度524;可以在X方向上在第二角部526与第三角部530之间限定第三长度528;可以在Y方向上在第三角部530与第四角部534之间限定第四长度532;以及可以在X方向上在第四角部534与第二位置351之间限定第五长度536。有效长度可以被限定为第一长度520、第二长度524、第三长度528、第四长度532和第五长度536之和。第二电感器346可以沿着第二电感器346的有效长度具有宽度538。换句话说,电感器可以沿着每个伸长段(例如,第一长度520、第二长度524、第三长度528和/或第四长度532)具有大致均匀的宽度538。各角部522、526、530、534可以被定义为在X-Y平面中第二电感器346的导电层方向上的大于约15度(例如,约90度)的变化。

[0091] 参照图5C,第三电感器356可以沿着第三电感器356的导电层、在第三电感器356的第一位置357与第三电感器356的第二位置359之间具有有效长度。有效长度可以被定义为在X-Y平面中沿着第三电感器356的长度的总和。例如,可以在Y方向上在第一位置357与第一角部552之间限定第一长度550;可以在X方向上在第一角部552与第二角部556之间限定第二长度554;;可以在Y方向上在第二角部556与第二位置359之间限定第三长度556。有效长度可以被定义为第一长度550、第二长度552和第三长度556之和。

[0092] 第三电感器356可以在线宽添加部364处具有第一宽度530。第三电感器356可以沿着第三电感器356的其他部分具有第二宽度532。

[0093] 参照图5D,第四电感器370可类似地具有等于在X-Y平面中第四电感器370的长度

之和的有效长度。例如,第四电感器370可沿着第四电感器370的导电层在第一位置371与第二位置373之间具有有效长度。有效长度可以被定义为在X-Y平面中沿着第四电感器370的长度之和。例如,可以在X方向上在第一位置371与第一角部582之间限定第一长度580;可以在Y方向上在第一角部582与第二角部586之间限定第二长度584;可以在X方向上在第二角部586与第三角部590之间限定第三长度588;以及可以在Y方向上在第三角部590与第二位置351之间限定第四长度592。有效长度可以被定义为第一长度580、第二长度584、第三长度588和第四长度592之和。第四电感器370可沿着第四电感器370的有效长度具有宽度594。

[0094] II. 另外的示例性实施方案

[0095] 图6A是根据本公开的方面的多层滤波器600的另一实施方案的立体图。图6B示出了图6A的多层滤波器600的另一立体图。滤波器600通常可以以上文参照图3至图5D描述的滤波器300类似的方式进行配置。滤波器600可以包括输入602、输出604、以及连接输入602和输出604的信号路径606。滤波器600还可包括接地平面608,该接地平面与一个或多个接地电极610电连接。

[0096] 滤波器600可以包括与接地平面608电连接的第一电感器612。第一电感器612可以对应于以上参照图2描述的电路图200的第一电感器208。滤波器600可以包括与接地平面608电耦合的第一电容器614。第一电容器614可以对应于以上参照图2描述的电路图200的第一电容器210。滤波器600可以包括彼此并联连接的第二电感器616和第二电容器618。第二电感器616和第二电容器618可以分别对应于以上参照图2描述的电路图200的第二电感器212和第二电容器214。第二电感器616和第二电容器618可以形成输入602与输出604之间的信号路径606的一部分。滤波器600可以包括第三电感器620和第三电容器622,该第三电感器620和第三电容器622彼此并联连接且可以形成输入602与输出604之间的信号路径606的一部分。第三电感器620和第三电容器622可以分别对应于以上参照图2描述的电路图200的第三电感器216和第三电容器218。最后,滤波器600可以包括第四电感器624和第四电容器626,该第四电感器624和第四电容器626彼此并联连接且连接在信号路径606与接地平面608之间。第四电感器624和第四电容器626可分别对应于以上参照图2描述的电路图200的第四电感器220和第四电容器222。

[0097] 电感器612、616、620、624和电容器614、618、622、626可以通过过孔627以与以上参照图3至图5D描述的类似方式被连接。电感器612、616、620、624中的每一个可以在各自的第一位置处与信号路径606连接,并且在各自第二位置处与信号路径606或接地平面608连接。电感器612、616、620、624中的每一个可以在第一位置与第二位置之间(例如,在X-Y平面中)具有各自的有效长度。另外,电感器612、616、620、624中的每一个沿其各自的有效长度可以具有各自的宽度。

[0098] 图6C是图6A和图6B的滤波器600的侧视图。带通滤波器600可以包括多个介电层(在图6A和图6B中为了清楚是透明的)。参照图6C,可以堆叠第一层632、第二层636、第三层640以形成整体结构。可以在介电层632、636、640上方形成导电层630、634、638、642。导电层630可以形成在第一介电层632的底表面上。导电层634、638可以分别形成在第二介电层636的顶表面和底表面上。导电层642可以形成在第三介电层640的顶表面的上方。

[0099] 图7A至图7D是图6A至图6C的滤波器的一系列顺序俯视图,其中在每个图中示出了附加介电层。更具体地,图7A示出了安装表面628、例如印刷电路板。第一导电层630可以包

括接地平面608,该接地平面可以形成在第一层632的底表面和顶表面上。图7B另外示出了形成在第一介电层632上方的第二导电层634。第二导电层634可以包括第一电容器614、第二电容器618、第三电容器622和第四电容器626。图7C另外示出了形成在第二介电层636上方的第三导电层638。第三导电层638可以包括信号路径606和第一电感器612的部分。图7D示出了形成在第四介电层640上方的第四导电层642。第四导电层642可以包括第二电感器616、第三电感器622和第四电感器624。介电层632、636、640是透明的,以示出各种图案化导电层630、634、638、642的相对重定位。

[0100] 图8A是根据本公开的方面的多层滤波器800的另一实施方案的立体图。过滤器800通常可以以与以上参照图3至图5D描述的过滤器300类似的方式进行配置。滤波器800可以包括输入802、输出804、以及连接输入802和输出804的信号路径806。滤波器800还可以包括与一个或多个接地电极810电连接的接地平面808。

[0101] 滤波器800可以包括与接地平面808电连接的第一电感器812。第一电感器812可以对应于以上参照图2描述的电路图200的第一电感器208。滤波器800可以包括与接地平面808电耦合的第一电容器814。第一电容器814可以对应于以上参照图2描述的电路图200的第一电感器电容器210。滤波器800可以包括彼此并联连接的第二电感器816和第二电容器818。第二电感器816和第二电容器818可以分别对应于以上参照图2描述的电路图200的第二电感器212和第二电容器214。第二电感器816和第二电容器818可以形成输入802与输出804之间的信号路径806的一部分。滤波器800可以包括第三电感器820和第三电容器822,该第三电感器820和第三电容器822彼此并联连接且可以形成在输入802与输出804之间的信号路径806的一部分。第三电感器820和第三电容器822可以分别对应于以上参照图2描述的电路图200的第三电感器216和第三电容器218。最后,滤波器800可以包括第四电感器824和第四电容器826,该第四电感器824和第四电容器826彼此并联连接且连接在信号路径806与接地平面808之间。第四电感器824和第四电容器826可以分别对应于以上参照图2描述的电路图200的第四电感器220和第四电容器222。

[0102] 电感器812、816、820、824和电容器814、818、822、826可以通过过孔827以与以上参照图3至图5D描述的类似方式被连接。电感器812、818、820、824中的每一个可以在各自的第一位置处与信号路径806连接,且在各自的第二位置处与信号路径806或接地平面808连接。电感器812、818、820、824中的每一个可以在第一位置与第二位置之间(例如,在X-Y平面中)具有各自的有效长度。另外,电感器812、818、820、824中的每一个沿其各自的有效长度可以具有各自的宽度。

[0103] 图8B是图8A的滤波器800的侧视图。带通滤波器800可以包括多个介电层(在图8A中为清楚起见是透明的)。参照图8B,可以堆叠第一层832、第二层836和第三层840以形成整体结构。可以在介电层832、836、840的上方形成导电层830、834、838、842。导电层830可以形成在第一介电层832的底表面上。导电层834、838可以分别形成在第二介电层836的顶表面上和底表面上。导电层842可以形成在第三介电层840的顶表面的上方。

[0104] 图9A至图9D是图8A和图8B的滤波器600的一系列顺序俯视图,其中在每个图中示出了附加介电层。更具体地,图9A示出了安装表面828、例如印刷电路板。第一导电层830可以包括接地平面808,该接地平面可以形成在第一层832的底表面上和顶表面上。图9B另外示出了形成在第一介电层832上方的第二导电层834。第二导电层834可以包括第一电容器

814、第二电容器818、第三电容器822和第四电容器826。图9C另外示出了形成在第二介电层306上方的第三导电层838。第三导电层838可以包括信号路径806和第一电感器812的部分。图9D示出了形成在第四介电层840上方的第四导电层842。第四导电层842可以包括第二电感器816、第三电感器822和第四电感器824。介电层832、836、840是透明的,以示出各种图案化导电层830、834、838、842的相对重定位。

[0105] 图10A是根据本公开的方面的多层滤波器的另一实施方案的立体图。图10B示出了图10A的多层过滤器1000的另一透视图。滤波器1000可以通常以与以上参照图3至图5D描述的滤波器300类似的方式进行配置。滤波器1000可以包括输入1002、输出1004、以及连接输入1002和输出1004的信号路径1006。滤波器1000还可包括与一个或多个接地电极1010电连接的接地平面1008。

[0106] 滤波器1000可以包括与接地平面1008电连接的第一电感器1012。第一电感器1012可以对应于以上参照图2描述的电路图200的第一电感器208。滤波器1000可以包括与接地平面1008电耦合的第一电容器1014。第一电容器1014可以对应于以上参照图2描述的电路图200的第一电感器电容器210。滤波器1000可以包括彼此并联连接的第二电感器1016和第二电容器1018。第二电感器1016和第二电容器1018可以分别对应于以上参照图2描述的电路图200的第二电感器212和第二电容器214。第二电感器1016和第二电容器1018可以形成在输入1002与输出1004之间的信号路径1006的一部分。滤波器1000可以包括第三电感器1020和第三电容器1022,该第三电感器1020和第三电容器1022彼此并联连接且可以形成在输入1002与输出1004之间的信号路径1006的一部分。第三电感器1020和第三电容器1022可以分别对应于以上参照图2描述的电路图200的第三电感器216和第三电容器218。最后,滤波器1000可以包括第四电感器1024和第四电容器1026,该第四电感器1024和第四电容器1026彼此并联连接并且连接在信号路径1006与接地平面1008之间连接。第四电感器1024和第四电容器1026可分别对应于以上参照图2描述的电路图200的第四电感器220和第四电容器222。

[0107] 电感器1012、1016、1020、1024和电容器1014、1018、1022、1026可以通过过孔1027以与以上参照图3至图5D描述的类似方式被连接。电感器1012、10110、1020、1024中的每一个可以在各自的第一位置处与信号路径1006连接,且在各自的第二位置处与信号路径1006或接地平面1008连接。电感器1012、10110、1020、1024中的每一个可以在第一位置与第二位置之间(例如,在X-Y平面中)具有各自的有效长度。另外,电感器1012、10110、1020、1024中的每一个可沿其各自的有效长度具有各自的宽度。

[0108] 图10B是图10A和图10B的滤波器1000的侧视图。带通滤波器1000可以包括多个介电层(图10A中为清楚起见是透明的)。参照图10B,可以堆叠第一层1032、第二层1036和第三层1040以形成整体结构。可以在介电层1032、1036、1040上方形成导电层1030、1034、1038、1042。导电层1030可以形成在第一介电层1032的底表面上。导电层1034、1038可以分别形成在第二介电层1036的顶表面上和底表面上。导电层1042可以形成在第三介电层1040的顶表面的上方。

[0109] 图11A至图11D是图10A和图10B的滤波器600的一系列顺序俯视图,其中在每个图中示出了附加介电层。更具体地,图11A示出了安装表面1028、例如印刷电路板。第一导电层1030可以包括接地平面1008,该接地平面1008可以形成在第一层1030的底表面上和顶表面

上。图11B另外示出了形成在第一介电层1032上方的第二导电层1034。第二导电层1034可以包括第一电容器1014、第二电容器1018、第三电容器1022和第四电容器1026。图4D另外示出了形成在第二介电层306上方的第三导电层1038。第三导电层1038可以包括信号路径1006和第一电感器1012的部分。图11D示出了形成在第四介电层1040上方的第四导电层1042。第四导电层1042可以包括第二电感器1016、第三电感器1022和第四电感器1024。介电层1032、1036、1040是透明的,以示出各种图案化导电层1030、1034、1038、1042的相对重定位。

[0110] III. 形成高频滤波器的方法

[0111] 参照图19,根据本公开的一些方面,形成例如如上所述的高频多层滤波器的方法1900可以包括:在(1902)处设置多个介电层。例如,介电层可以设置为对应于上面参照图3A至图11D描述的第一介电层、第二介电层和第三介电层。

[0112] 在(1904)处,方法1900可以包括:在多个介电层中的至少一些介电层上形成多个导电层,以形成具有输入和输出的信号路径。例如,方法1900可以包括:形成包括第一介电层上的导电层的电感器、和包括第一电极和第二电极的电容器,该第二电极通过与第一介电层不同的第二介电层与第一电极分隔开。

[0113] 在(1906)处,方法1900可以包括:在第一位置处形成将电感器与信号路径电连接的第一过孔;以及在第二位置处形成将电感器与信号路径或接地中的至少一者电连接的第二过孔。多层滤波器可以具有大于约8GHz的特征频率。

[0114] 第一介电层或第二介电层可以包括导电材料的一个或多个薄层(例如,金属膜),该导电材料的一个或多个薄层被层压或以其他方式粘附至第二介电层(例如,在顶表面上和/或底表面上)。第二介电层可以由已经粘附的导电材料的薄层获得,或者替代地,通过形成多个导电层获得。在一些实施方案中,方法1900可以包括:将导电材料的薄层粘附至第二介电层的表面。导电材料的薄层可以使用掩模和光刻法而选择性地蚀刻,以在介电材料的表面上生成期望的导电材料图案。替代地,导电层可使用适当的沉积技术被形成在介电层的一个或多个介电层的上方。

[0115] 在一些实施方案中,各种介电层可以被堆叠并且彼此顺序地粘附或层压。例如,在第二介电层的顶表面上形成导电层之后,可以将第三介电层粘附到第二介电层的顶表面。然后,在第二介电层的底表面上形成导电层之后,可以将第一介电层粘附至第二介电层。根据需要,可以在该过程中在各个介电层中形成过孔。

[0116] IV. 应用

[0117] 本文描述的滤波器的各种实施方案可以在任何合适类型的电子部件中找到应用。该滤波器可以在接收、发送或以其他方式使用高频无线电信号的设备中找到具体的应用。示例应用包括智能手机、信号中继器(例如,小型基站)、中继站和雷达。

[0118] 实施例

[0119] 使用计算机模拟化来模拟根据本公开的方面的多层高频滤波器。此外,还构建并测试了滤波器。应当理解,以下尺寸仅作为示例给出,并且不限制本公开的范围。

[0120] 各种多层滤波器(包括上述的多层滤波器300、600、800、1000)可以被配置为具有以下通带频率范围以及以下各自的有效电感器长度("L")和宽度("W"),以微米为单位:

实施方案	近似通带 (GHz)	第一电感器		第二电感器		第三电感器		第四电感器	
		L	W	L	W	L	W	L	W
-	12 - 15	406	102	2133	51	610	51	2692	51
-	14 - 17	457	102	2235	51	508	51	2590	51
滤波器 300	17 - 20	406	203	1575	51	610	102	1422	51
滤波器 600	24.5 - 28	305	203	914	51	152	51	864	51
滤波器 800	34.5 - 37.5	305	508	508	51	152	203	610	51
滤波器 1000	43 - 46.5	51	508	152	51	102	305	406	102

[0122] 表1: 示例性电感尺寸

[0123] 滤波器300的第三电感器356可以包括如上参照图5C所述的线宽版(line width edition)364。在线宽版364处,第三电感器356的宽度530可以为约152微米。

[0124] 各种多层滤波器(包括上述的多层滤波器300、600、800、1000)可以被配置为具有以下通带频率范围和以下各种电容面积(以平方毫米(mm^2)为单位):

实施方案	近似通带 (GHz)	第一电容器	第二电容器	第三电容器	第四电容器
-	12 - 15	0.253	0.085	0.036	0.077
-	16 - 18	0.173	0.059	0.028	0.065
滤波器 300	17 - 21	0.153	0.058	0.028	0.063
滤波器 600	24.5 - 28	0.083	0.038	0.020	0.038
滤波器 800	34.5 - 37.5	0.065	0.015	0.013	0.018
滤波器 1000	43 - 46.5	0.044	0.013	0.010	0.010

[0126] 介电层的厚度通常可以小于约180微米(“ μm (microns)”)。例如,在一些实施方案中,第二层304、632、832、1032可为约60微米厚。第三层304、636、836、1036可为约20微米厚。第四层308、640、840、1040可为约60微米厚。

[0127] 在一些实施方案中,过滤器的总长度可以是4.3mm。总宽度可以是约4mm。总厚度可以是约230微米。

[0128] 图12至图17呈现了各种滤波器的测试结果和模拟数据。参照图12,构建并测试了根据本公开的方面的多层过滤器。从0GHz到45GHz绘制测量插入损耗(S_{21})值和测量回波损耗(S_{11})值。从0GHz至35GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。测得的通带为约13.2GHz至约15.8GHz。

[0129] 参照图13,构建并测试了根据本公开的方面的多层过滤器。从0GHz到45GHz绘制测量插入损耗(S_{21})值和测量回波损耗(S_{11})值。从0GHz至35GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。通带为约16.1GHz至约18.2GHz。

[0130] 参照图14,模拟并构建和物理测试上面参照图3A至图4E描述的多层过滤器300。从0GHz到45GHz绘制测量插入损耗(S_{21})值和测量回波损耗(S_{11})值。从0GHz至35GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。通带为约17.0GHz至约21.2GHz。

[0131] 参照图15,模拟上面参照图6A至图7D描述的多层过滤器600。从0GHz到50GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。通带为约24.6GHz至约27.8GHz。

[0132] 参照图16,模拟上面参照图8A到图9D描述的多层过滤器800。从0GHz到55GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。通带为约34.6GHz至约37.4GHz。

[0133] 参照图17,模拟上面参照图10A至图11D描述的多层过滤器1000。从0GHz到70GHz绘制模拟插入损耗(S_{21})值和模拟回波损耗(S_{11})值。通带为约42.9GHz至约46.6GHz。

[0134] 测试方法

[0135] 参照图18,测试组件1800可以用于测试根据本公开的方面的高频多层滤波器1802的性能特征,例如插入损耗和回波损耗。滤波器1802可以安装到测试板1804。输入线1806和输出线1808均与测试板1804连接。测试板1804可以包括微带线1810,微带线1810将输入线1806与滤波器1802的输入电连接,且将输出线1808与滤波器1802的输出电连接。使用源信号发生器(例如1806Keithley 2400系列源测量单元(Source Measure Unit,SMU),例如Keithley2410-C SMU)将输入信号施加到输入线,并在输出线1808处(例如,使用源信号发生器)测量滤波器1802的结果输出。对于过滤器的各种配置重复进行此操作。

[0136] 在不脱离本公开的精神和范围的情况下,本领域的普通技术人员可以实践本公开的这些和其他修改和变化。另外,应当理解,各个实施方案的方面可以整体和部分互换。此外,本领域普通技术人员将理解,前述描述仅是示例性的,并且不旨在限制在所附权利要求中进一步描述的公开内容。

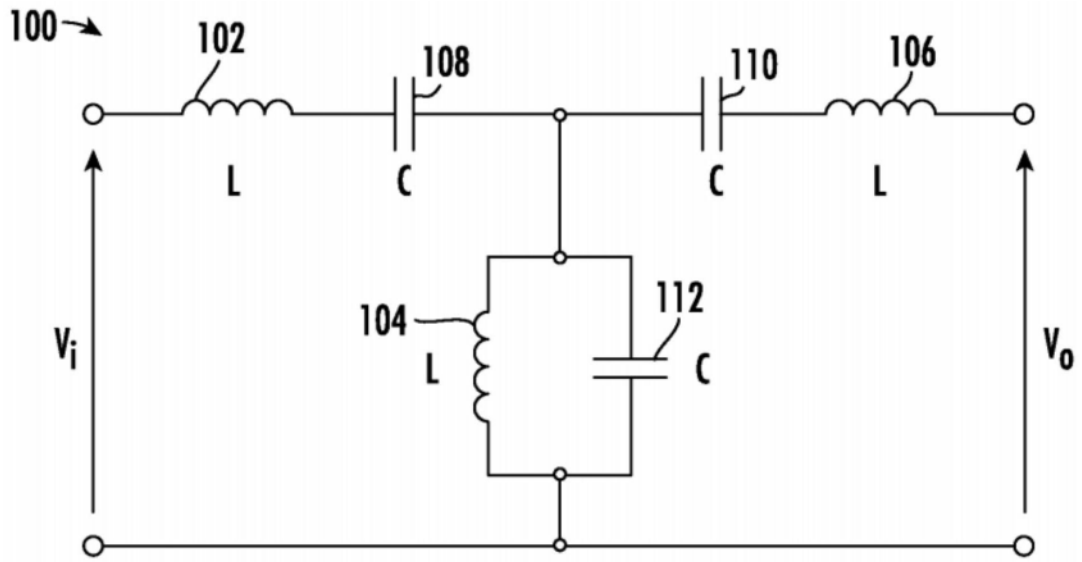


图1

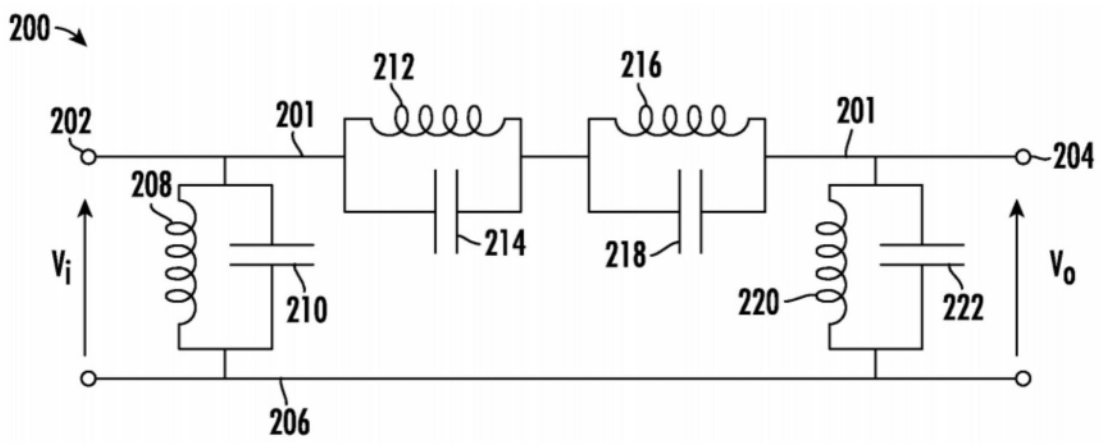


图2

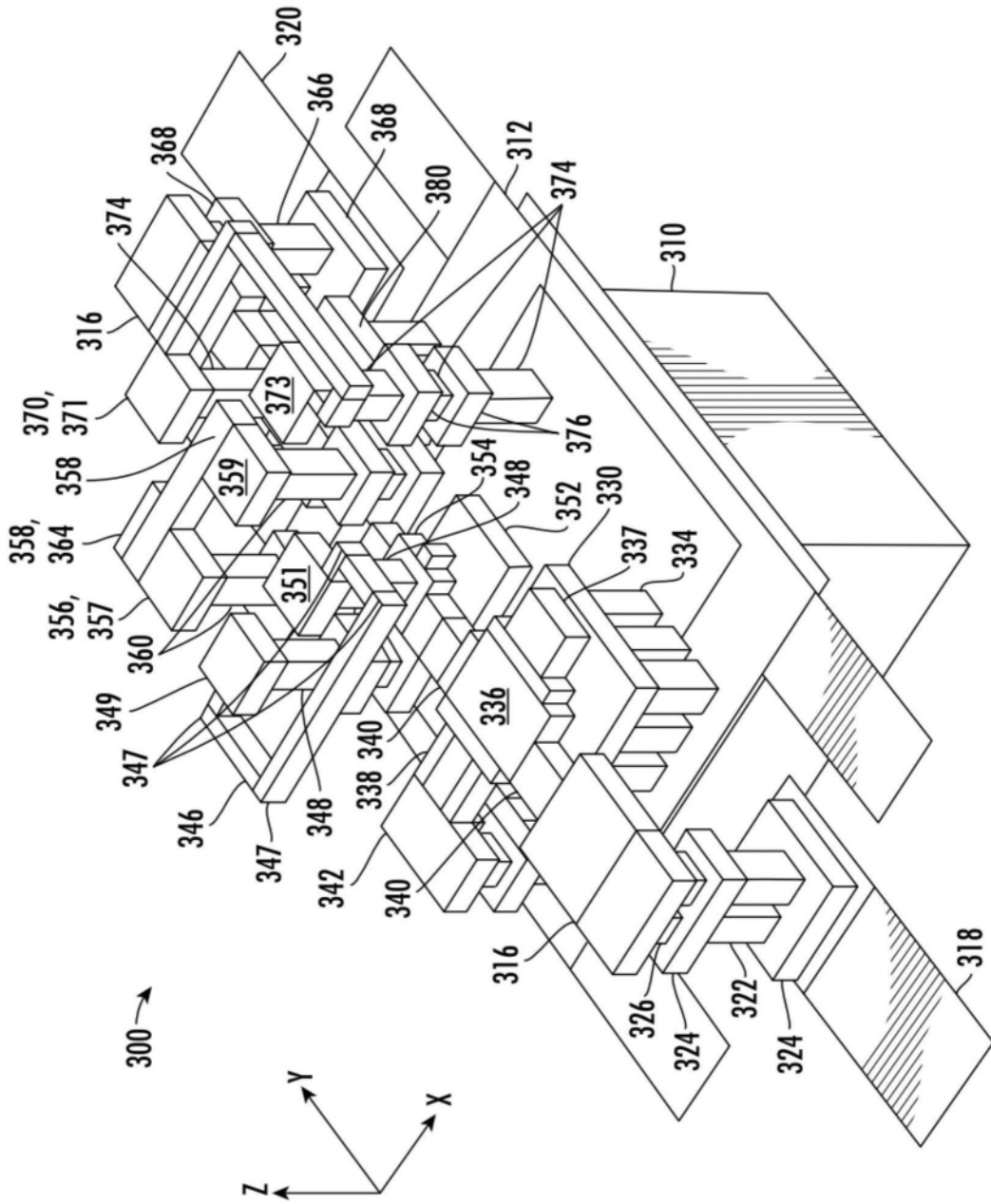


图3A

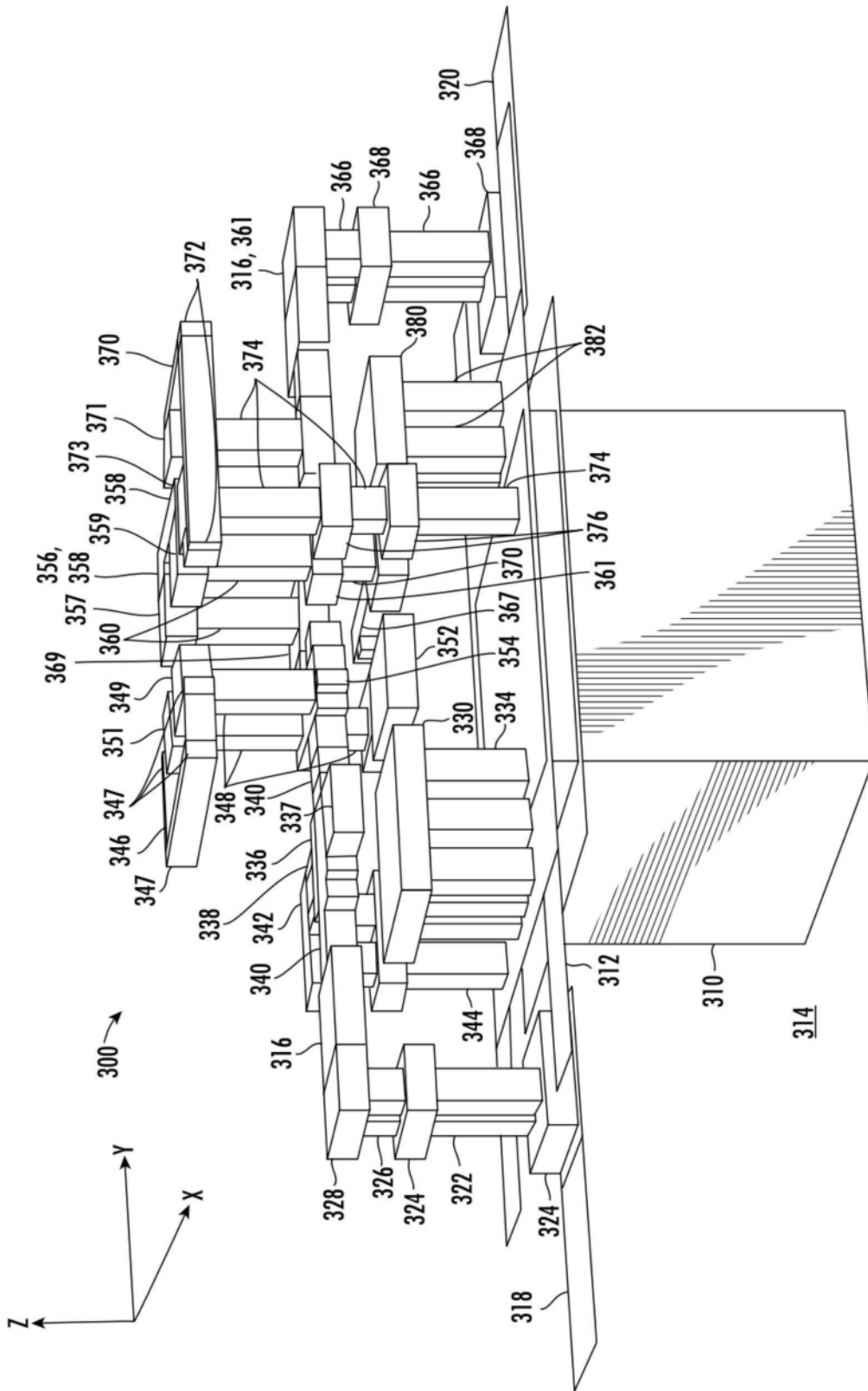


图3B

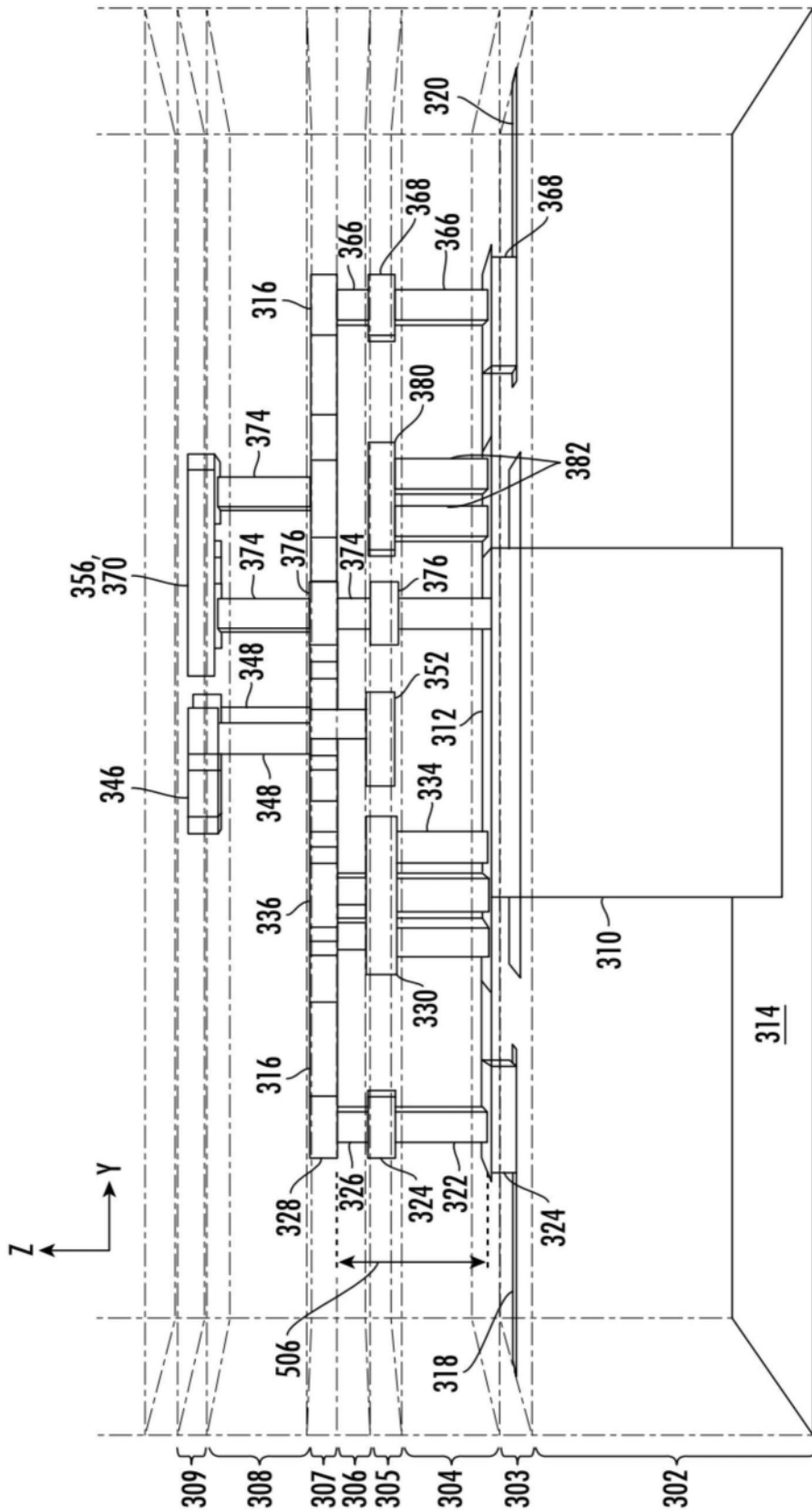


图3C

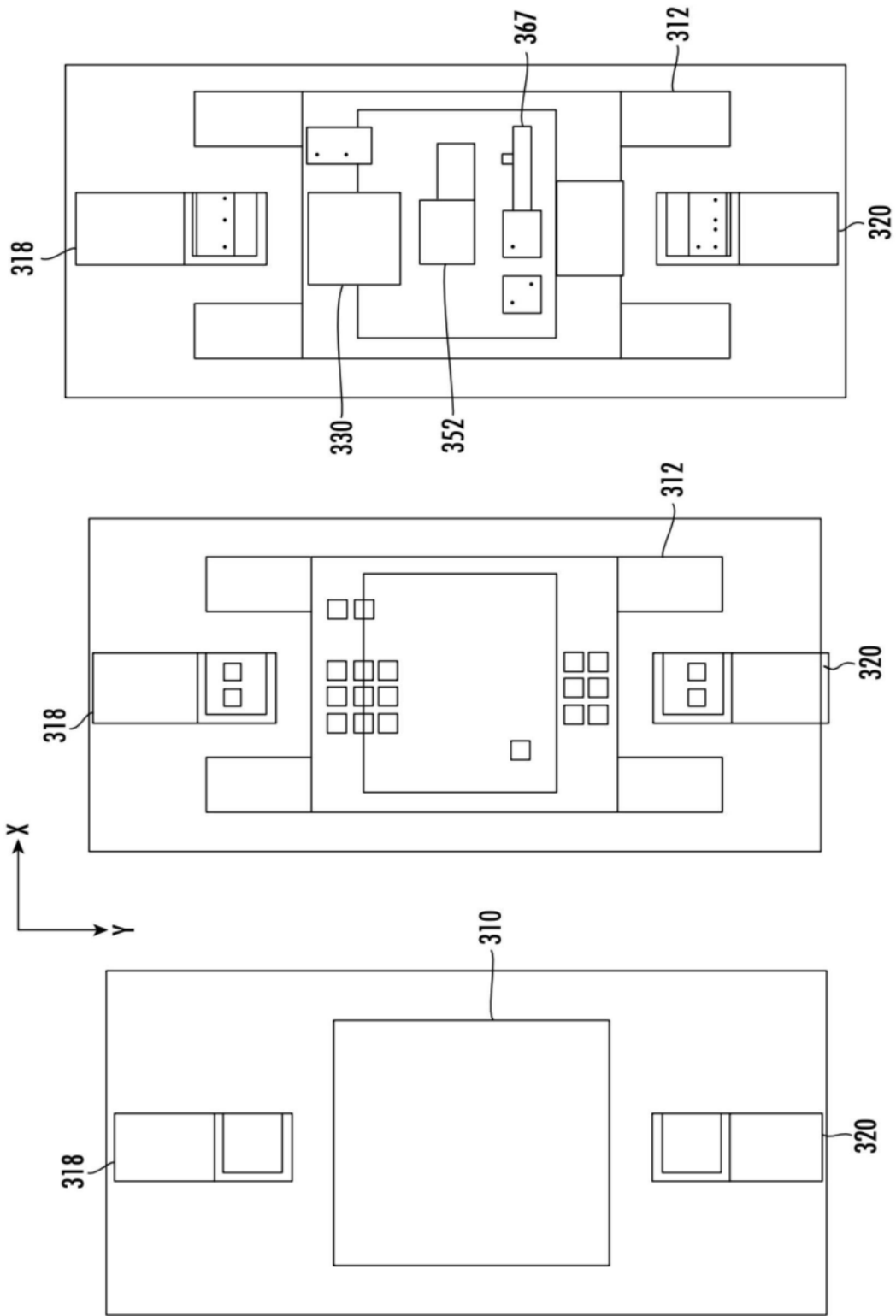


图 4C

图 4B

图 4A

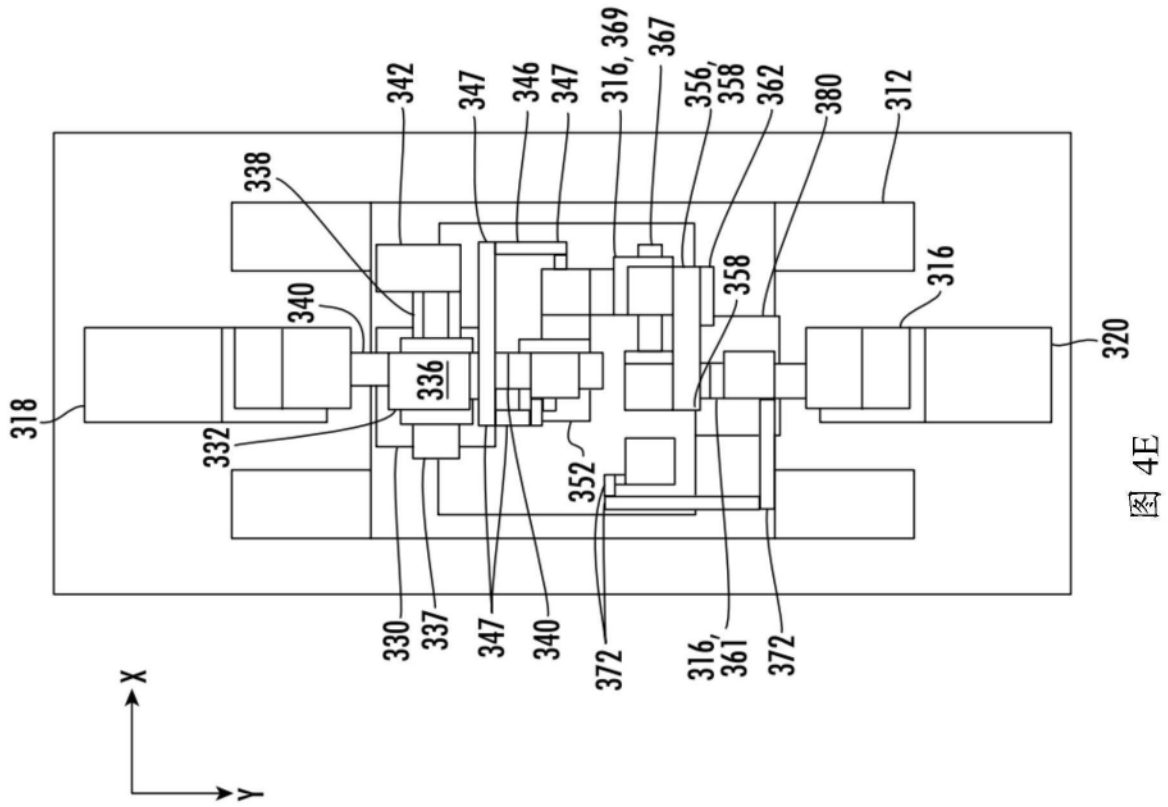


图 4E

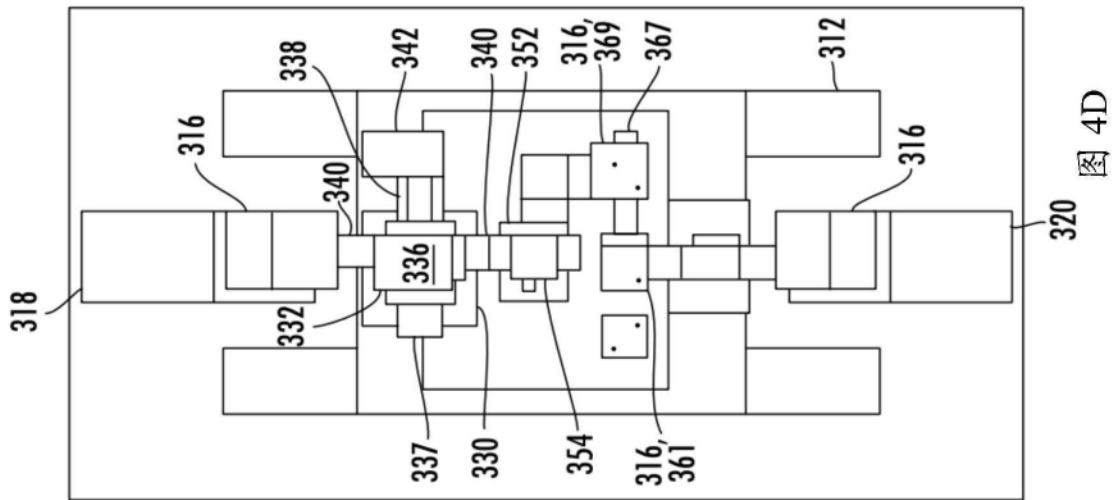


图 4D

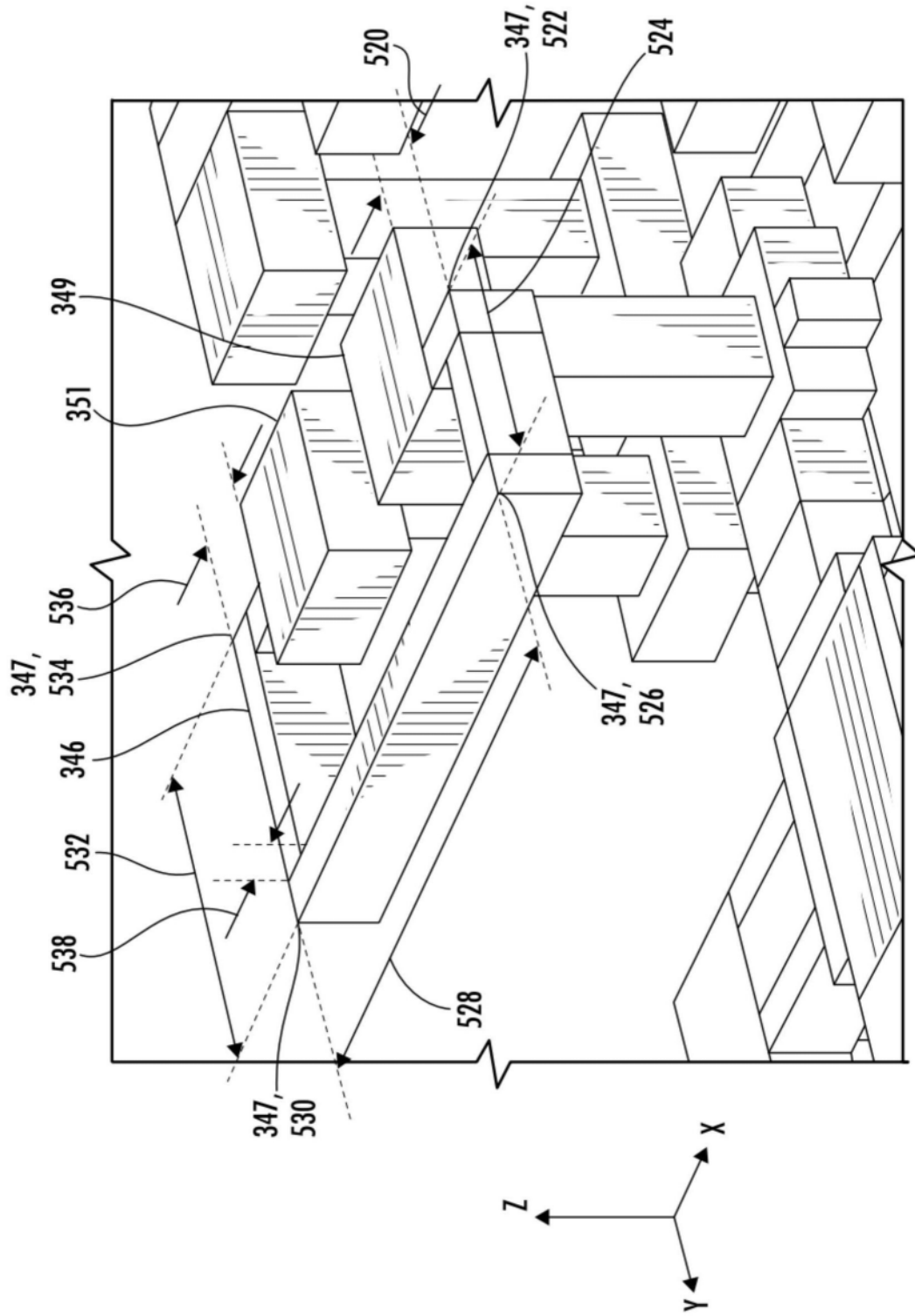


图5B

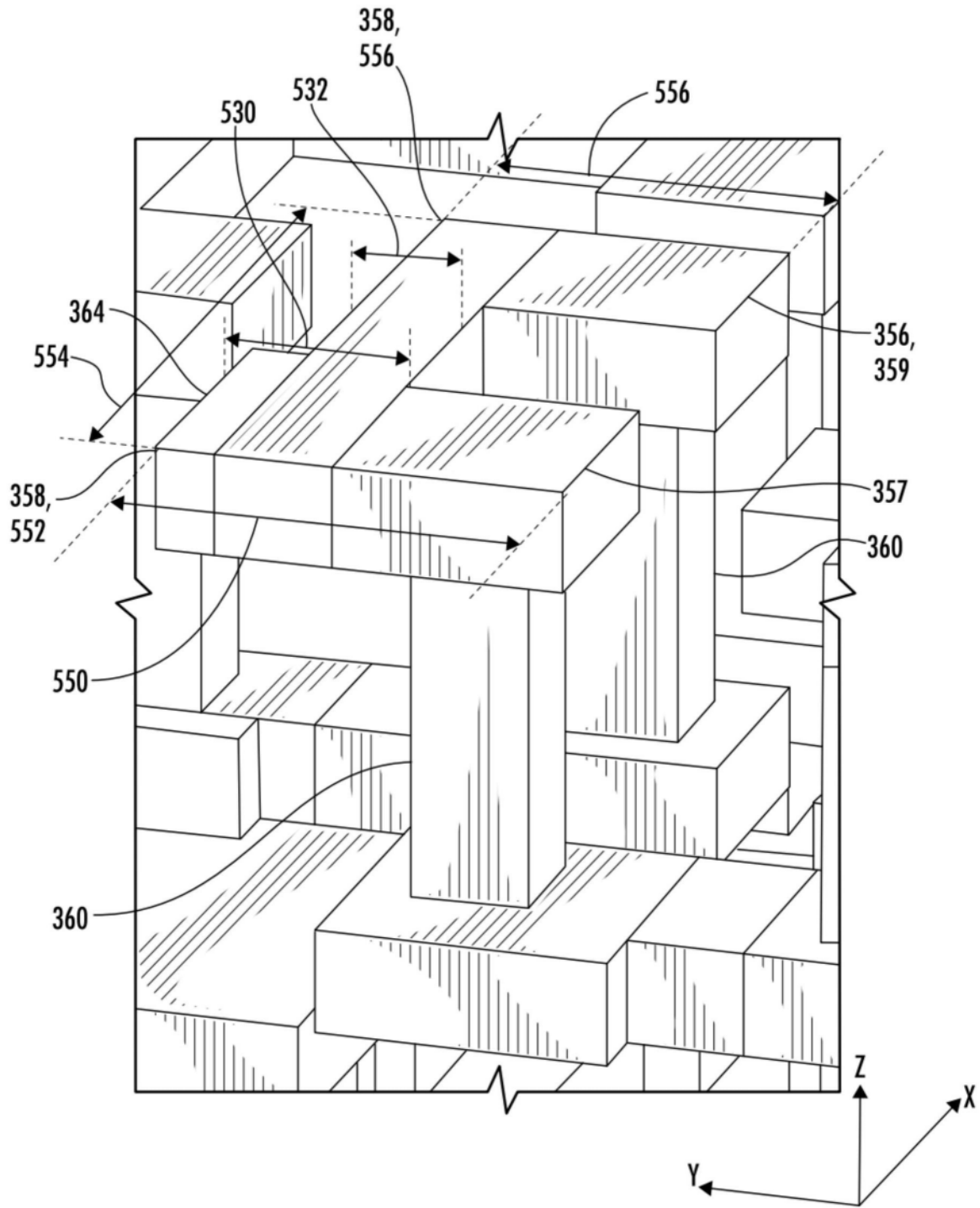


图5C

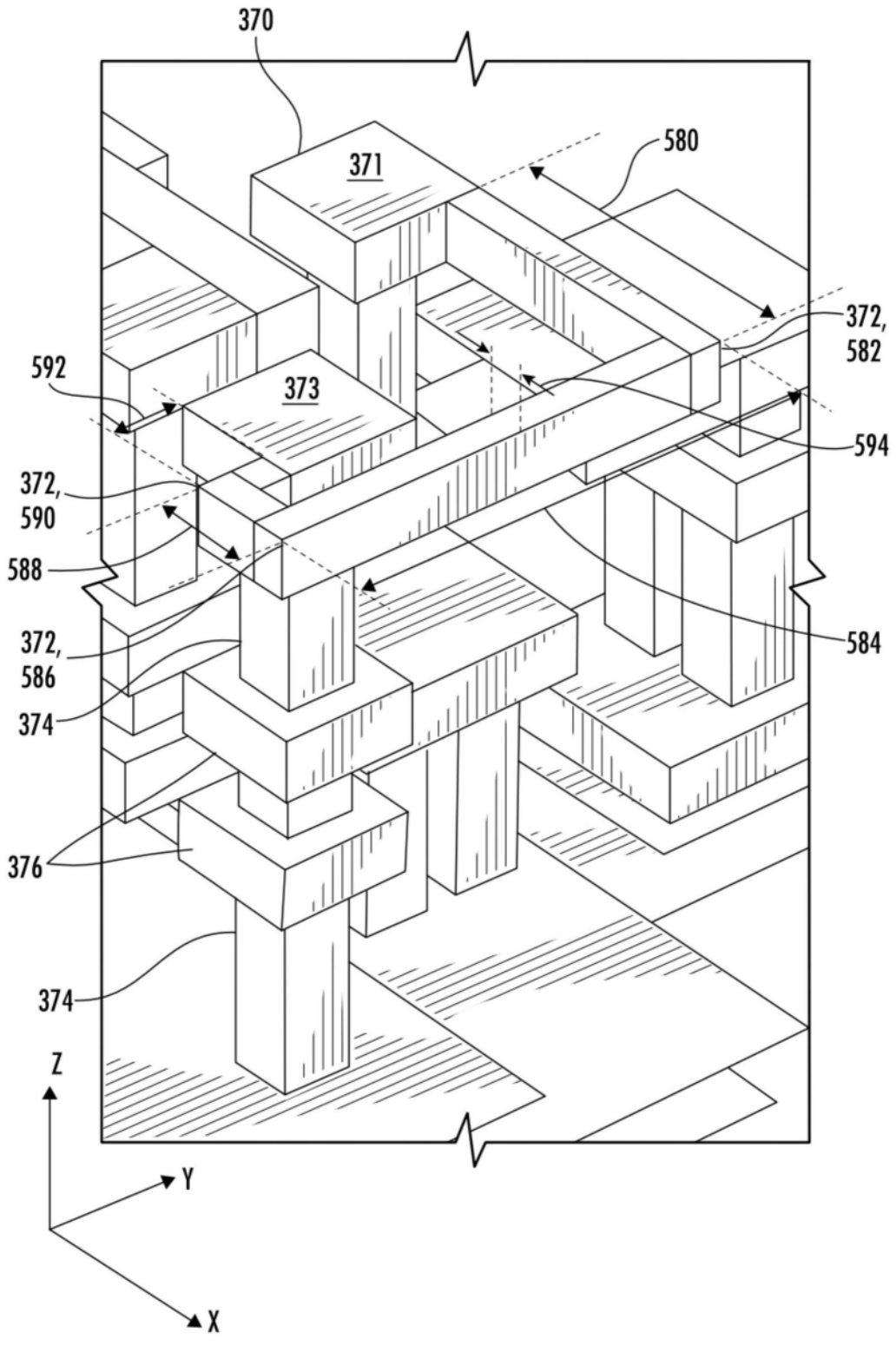


图5D

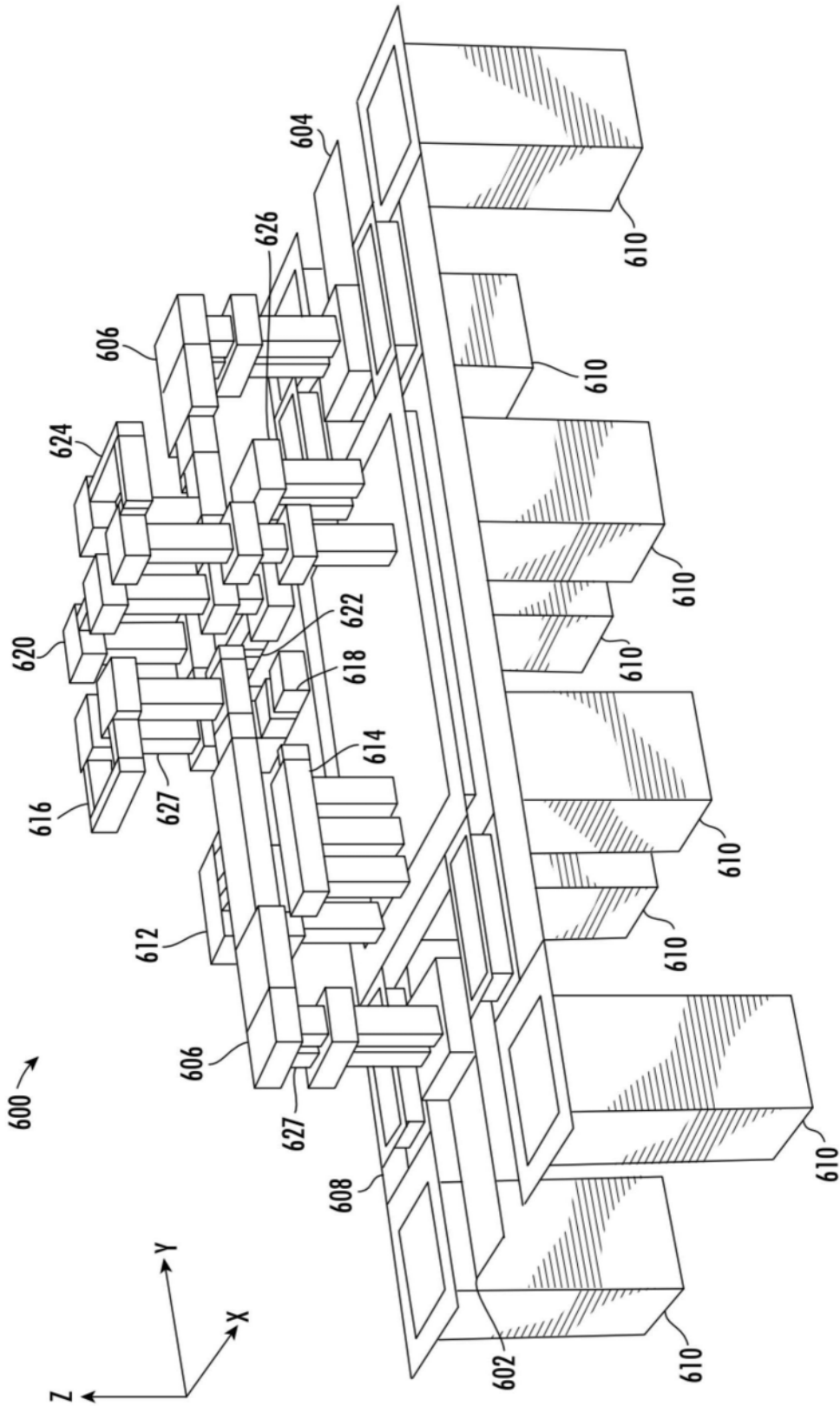


图6A

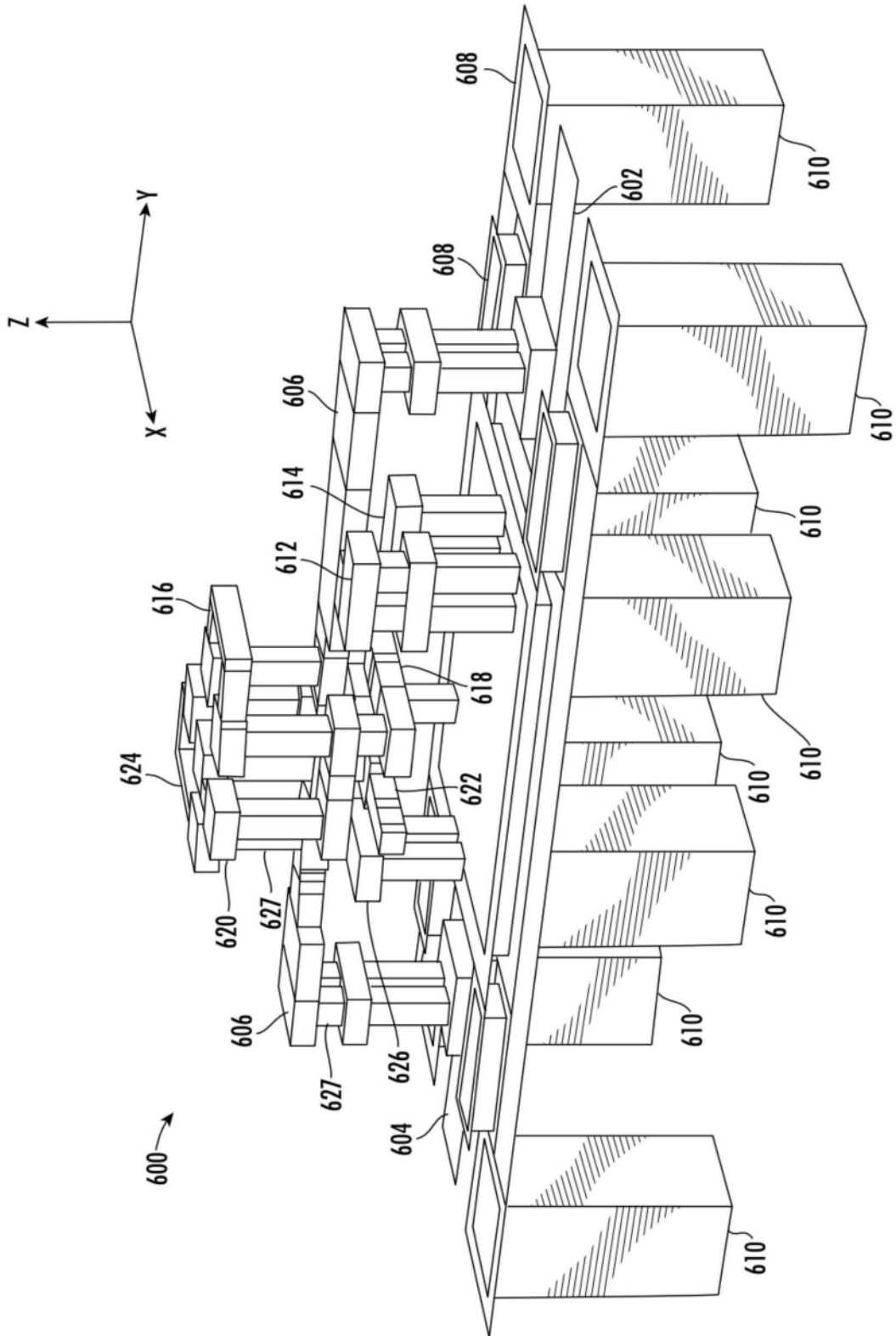


图6B

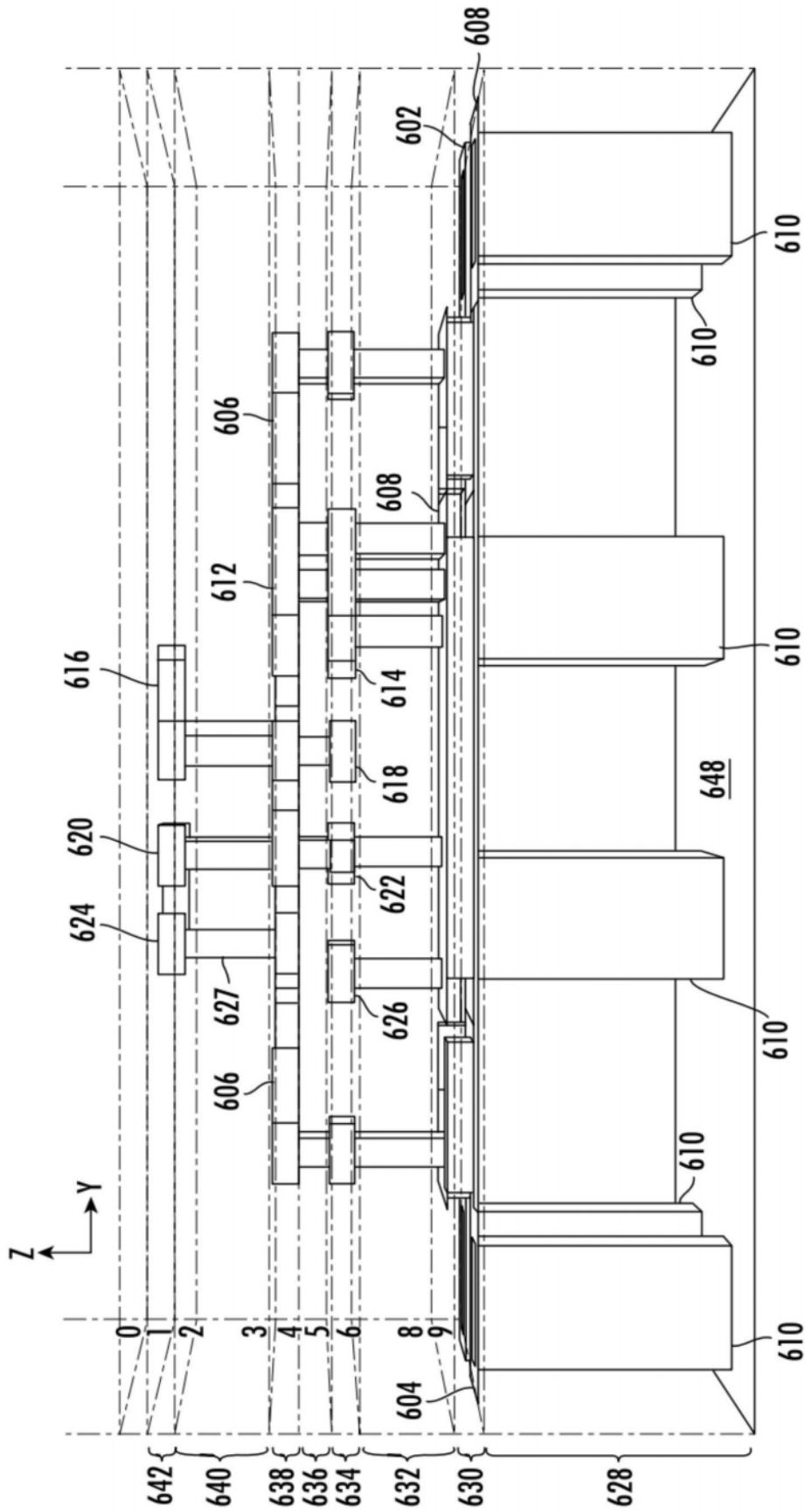
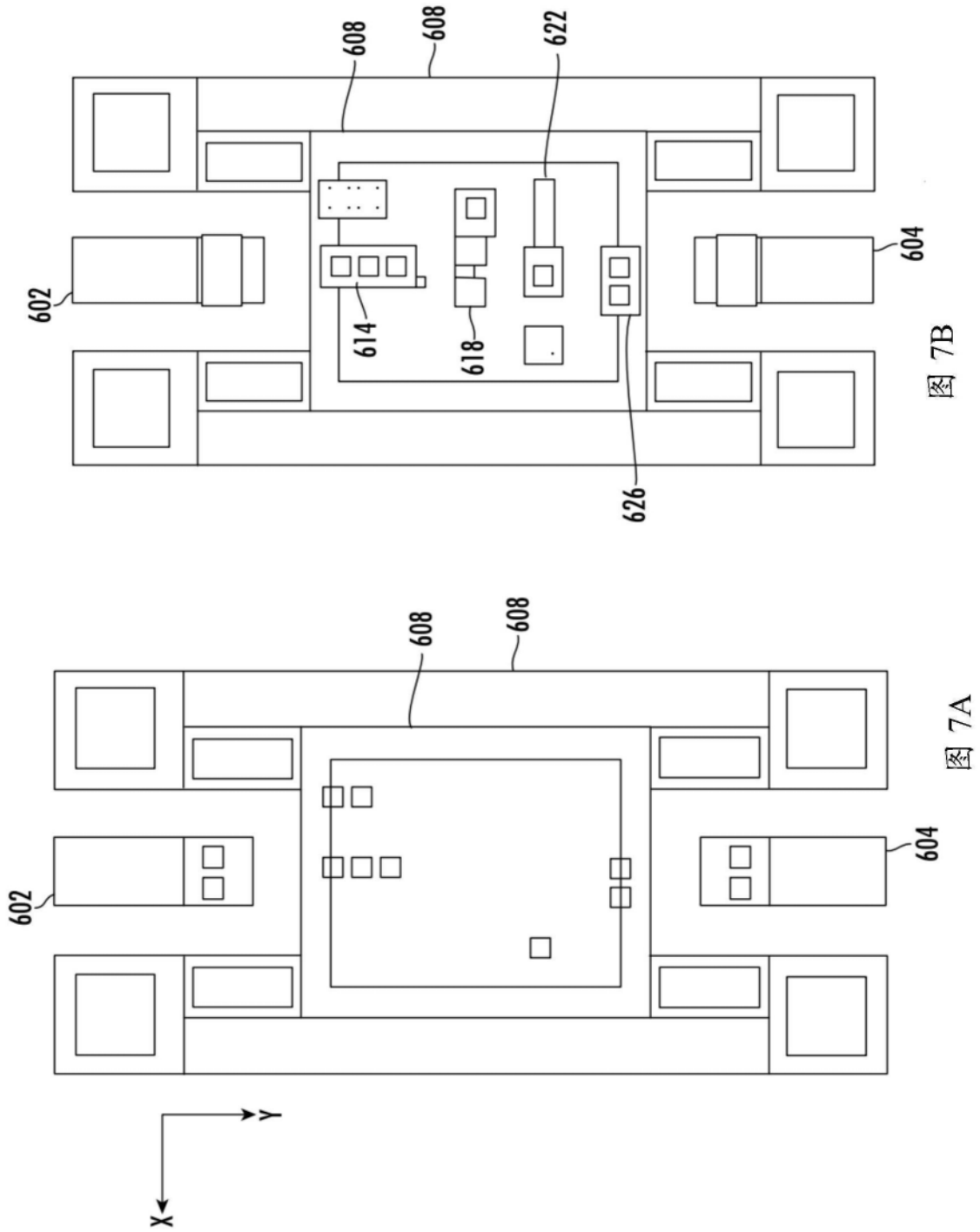


图6C



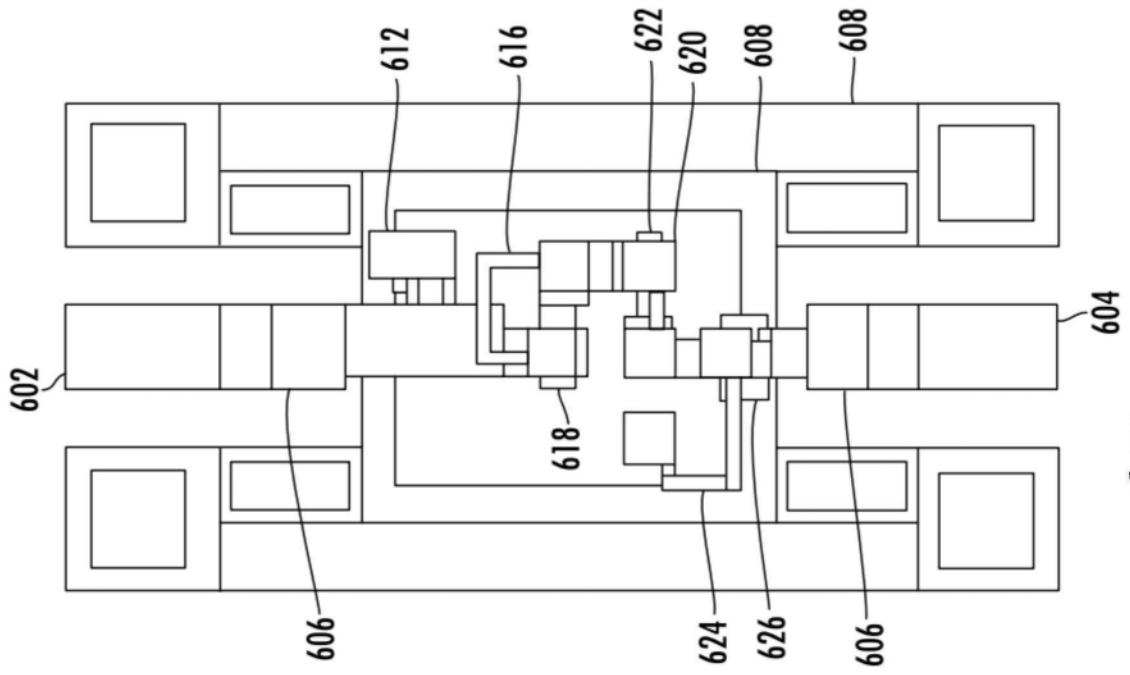


图 7D

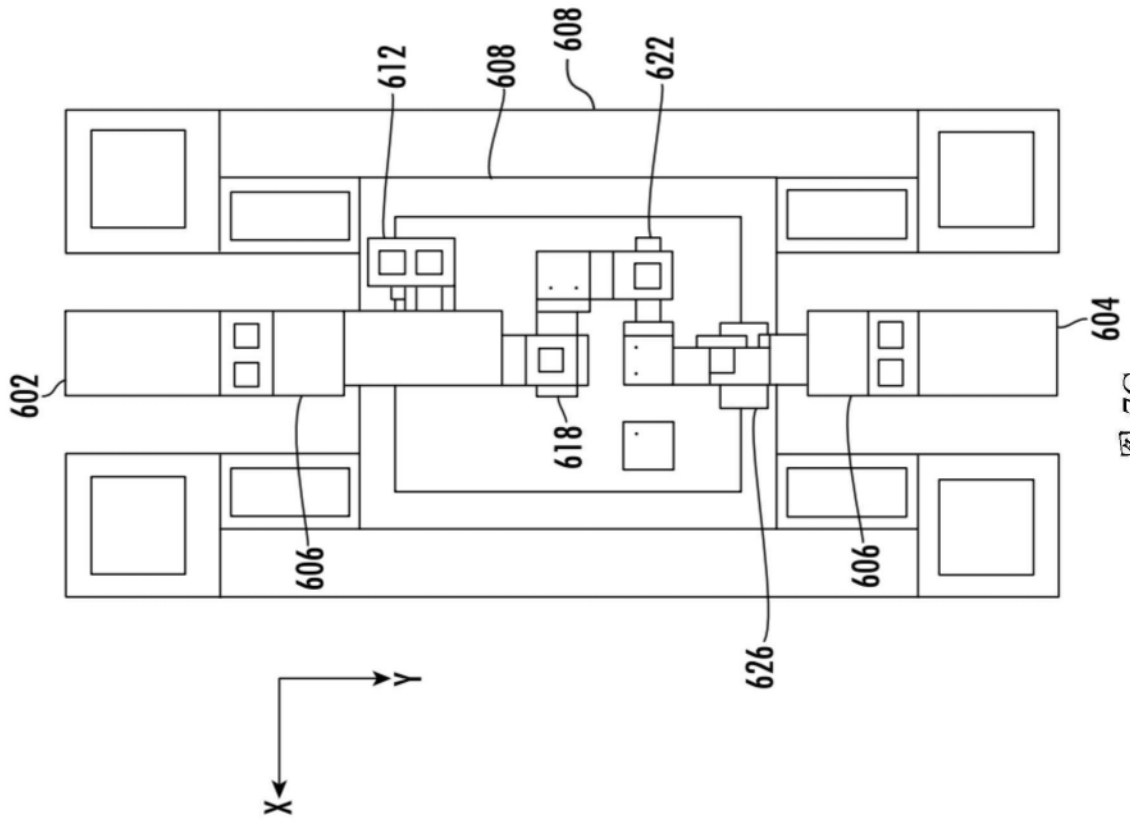


图 7C

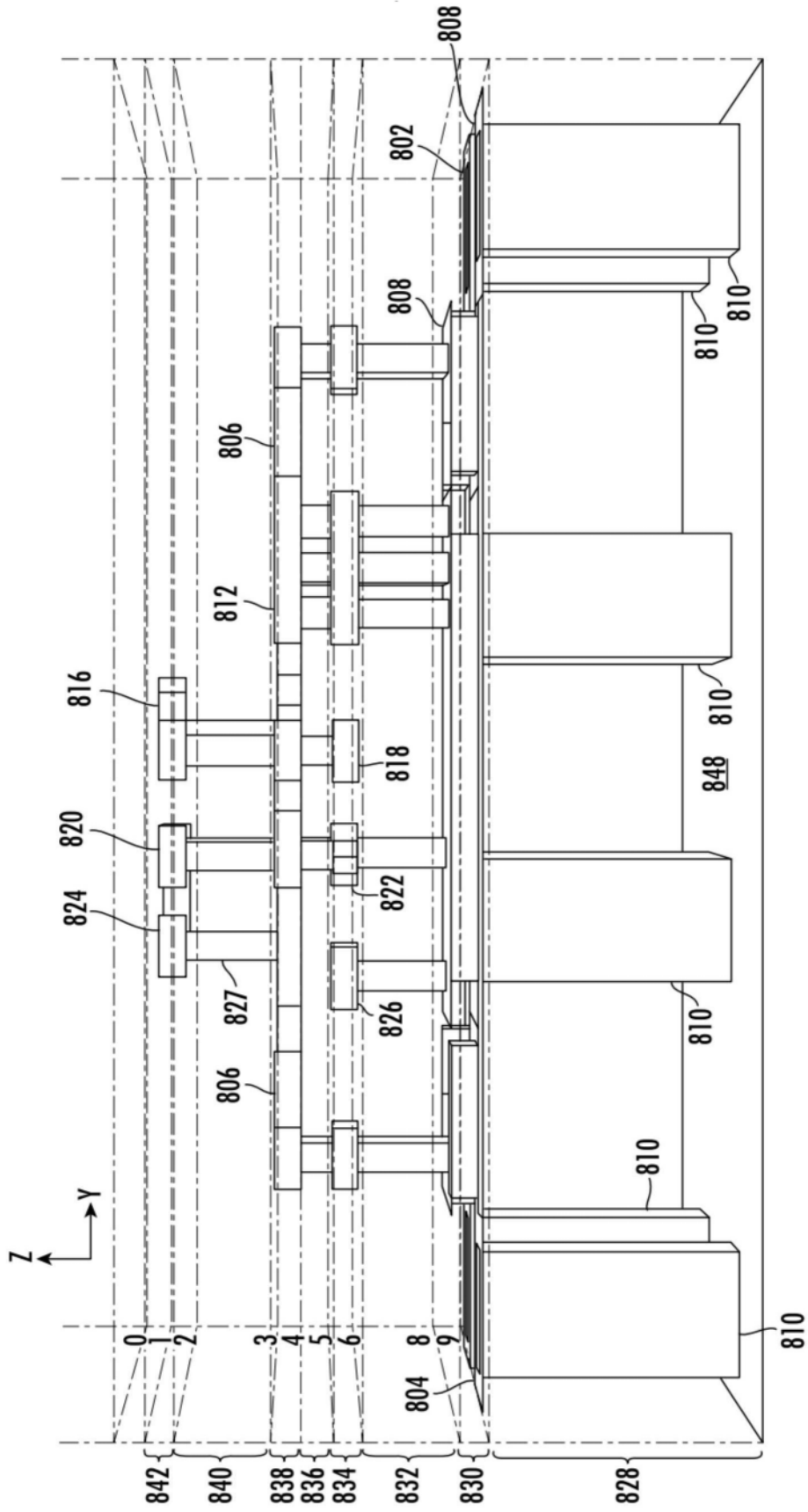


图8B

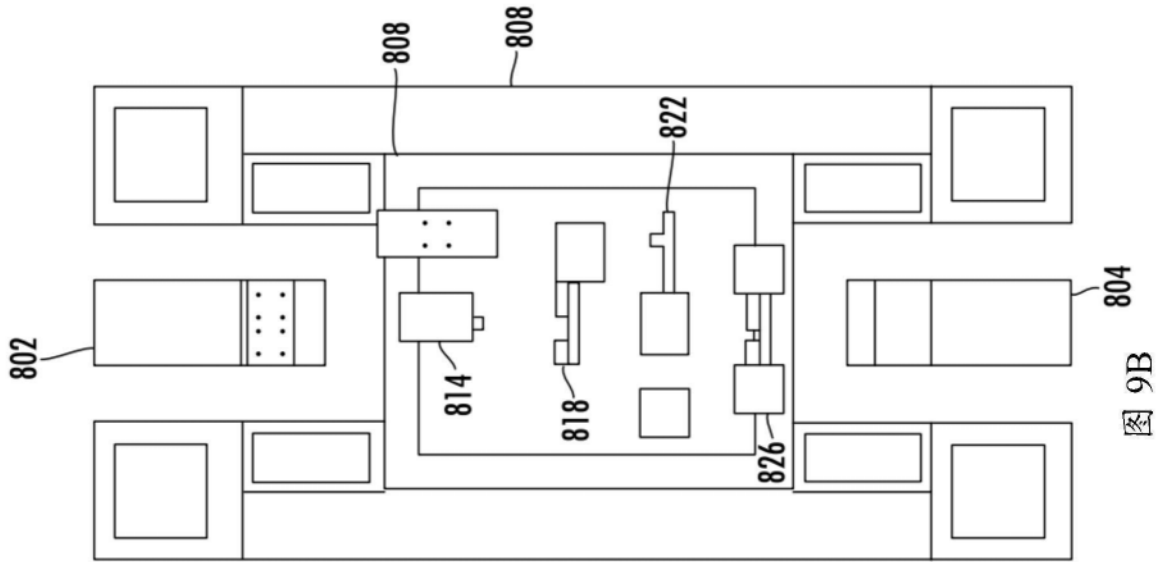


图 9B

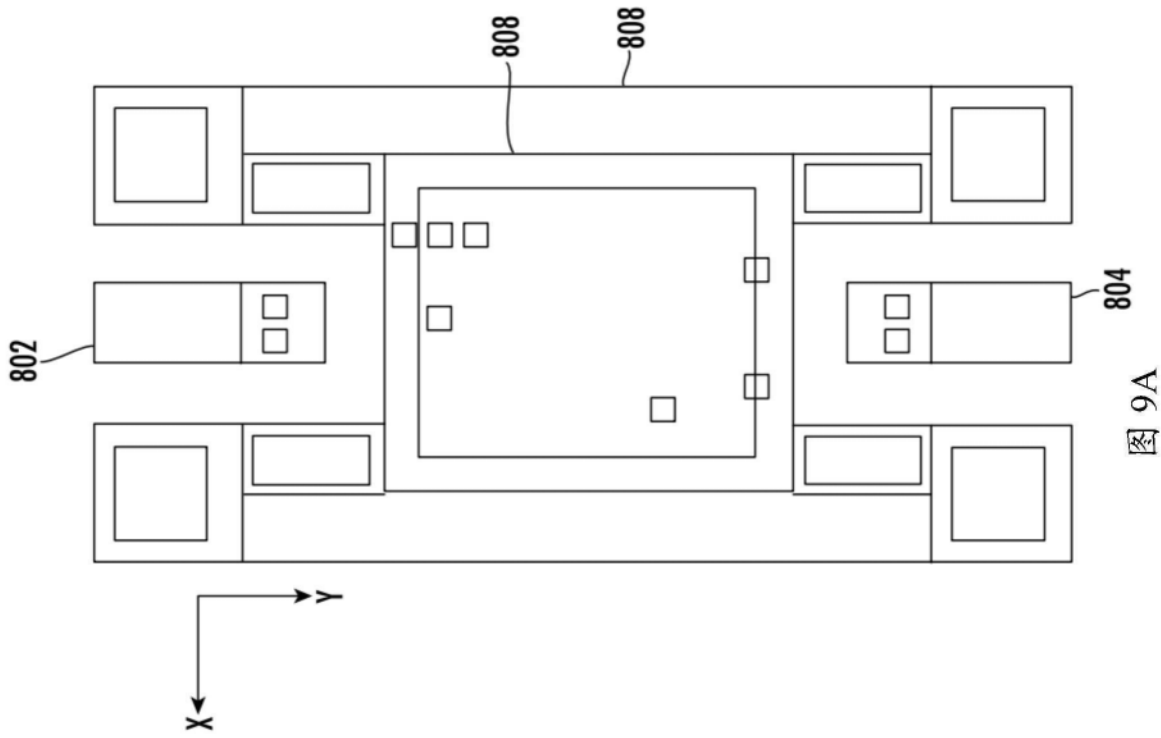


图 9A

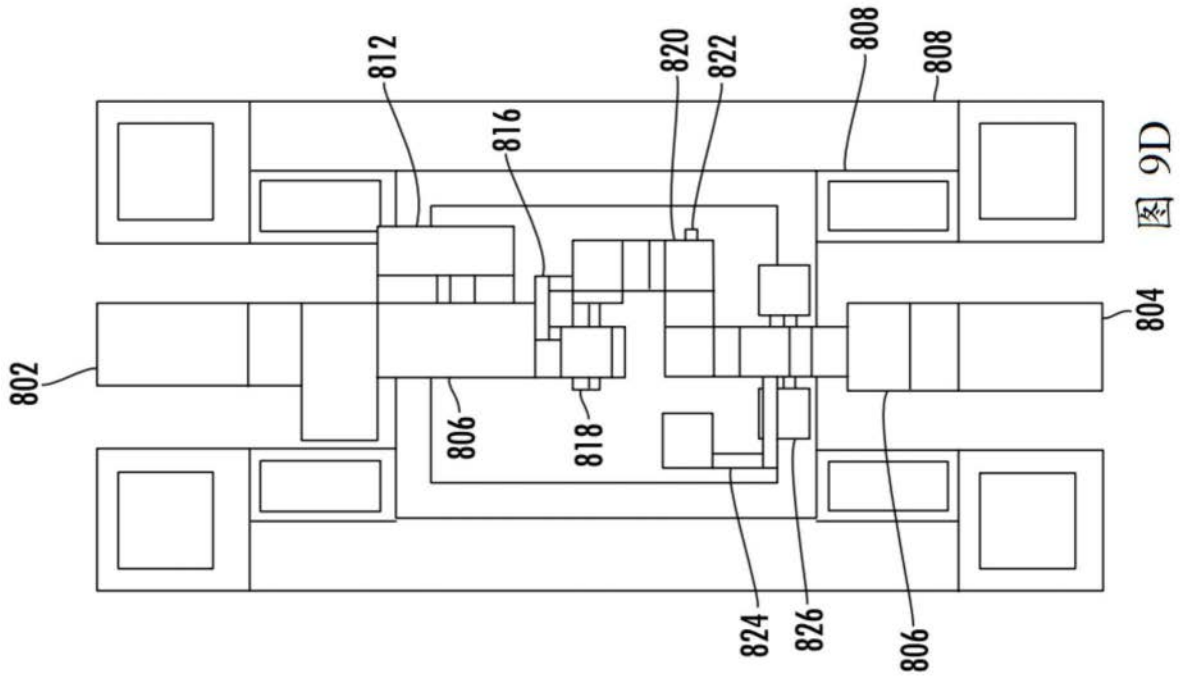


图 9D

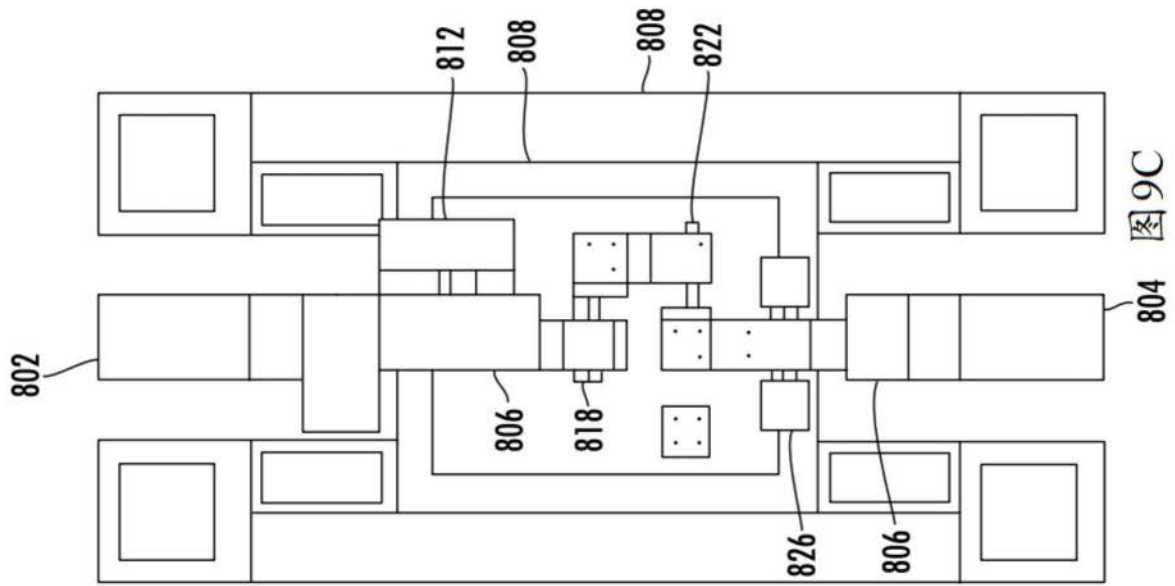
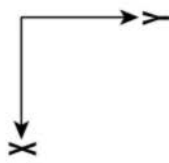


图 9C



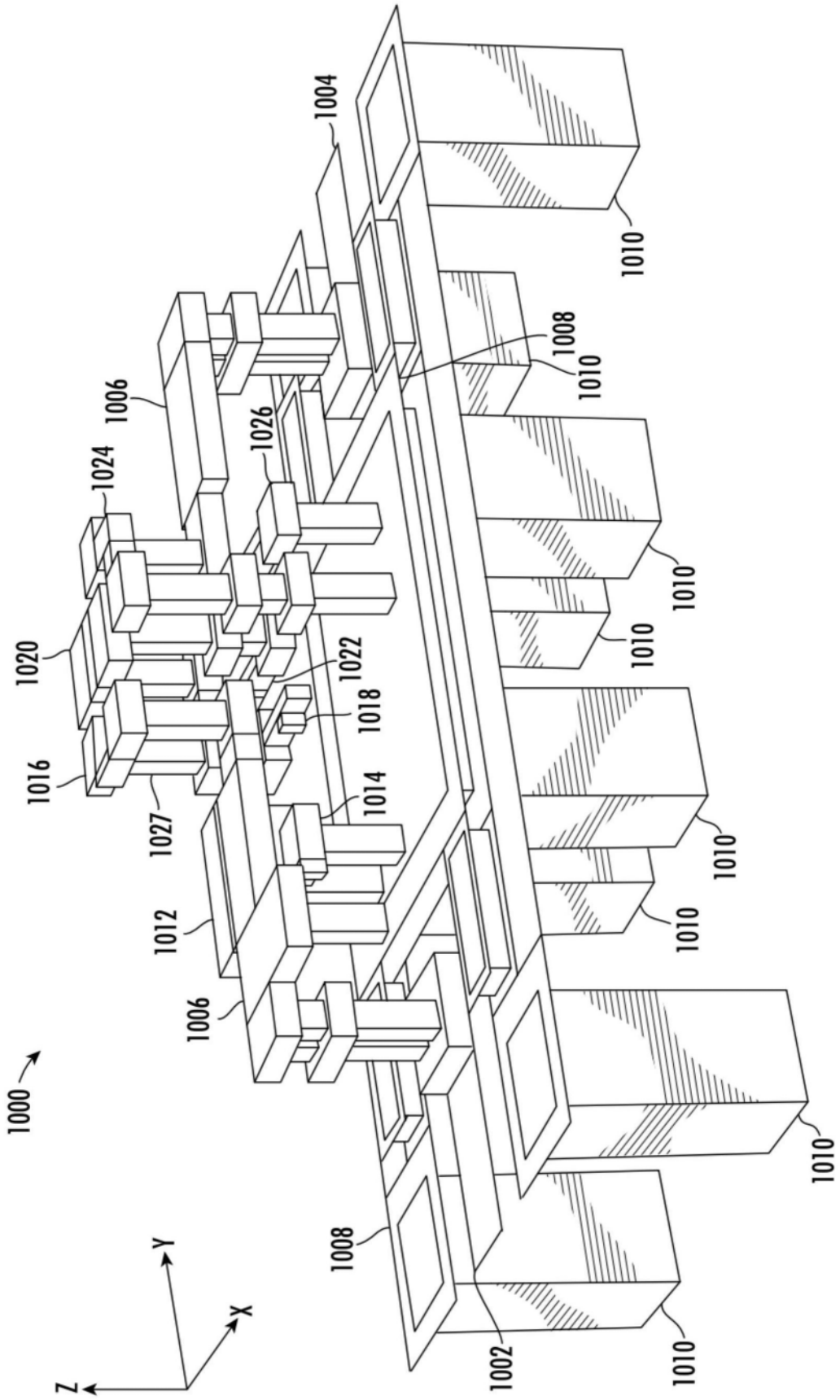


图10A

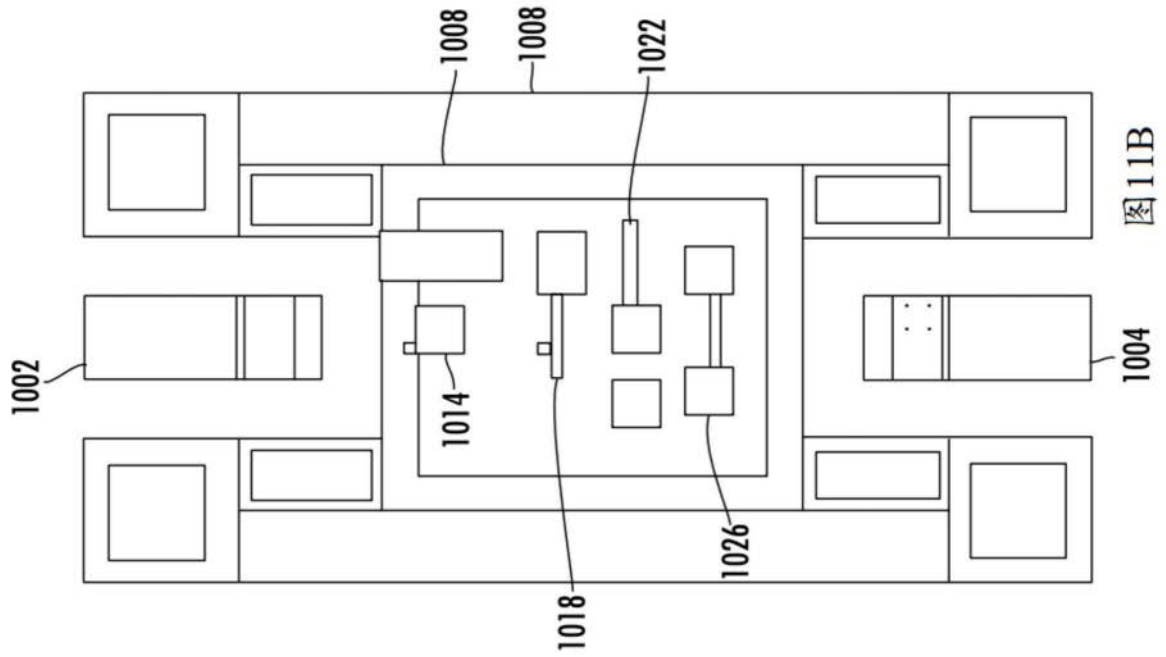


图 11B

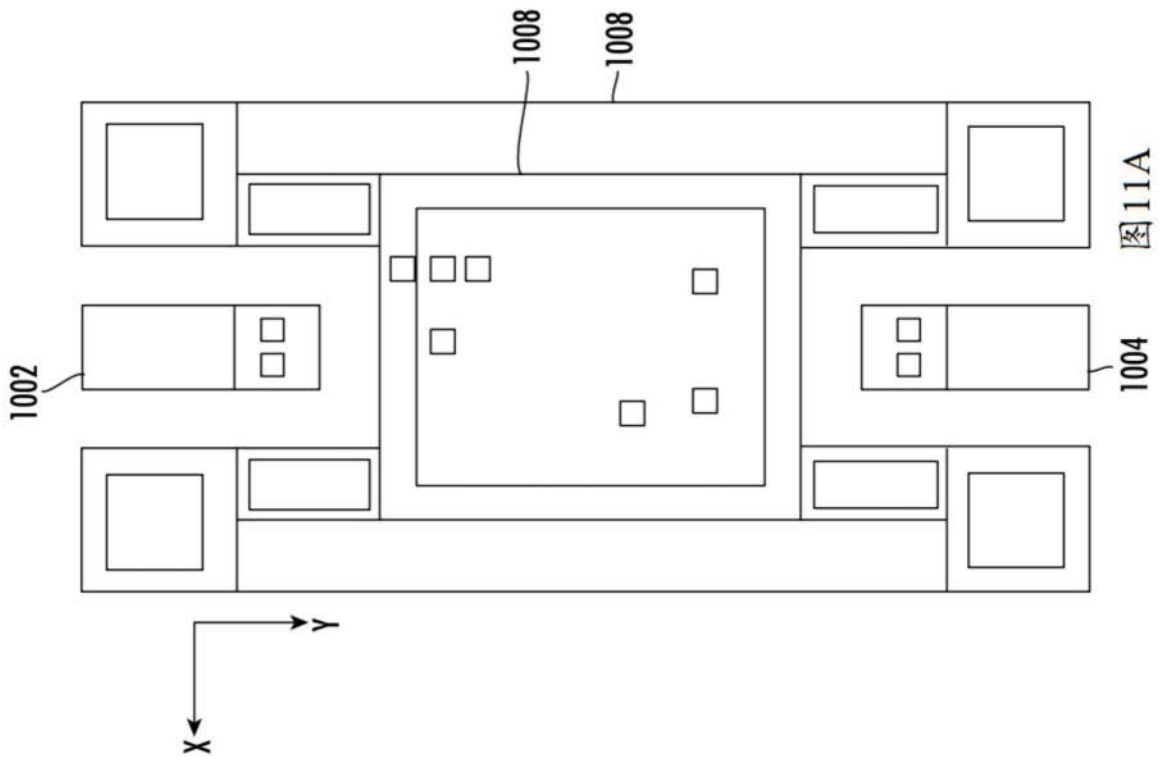
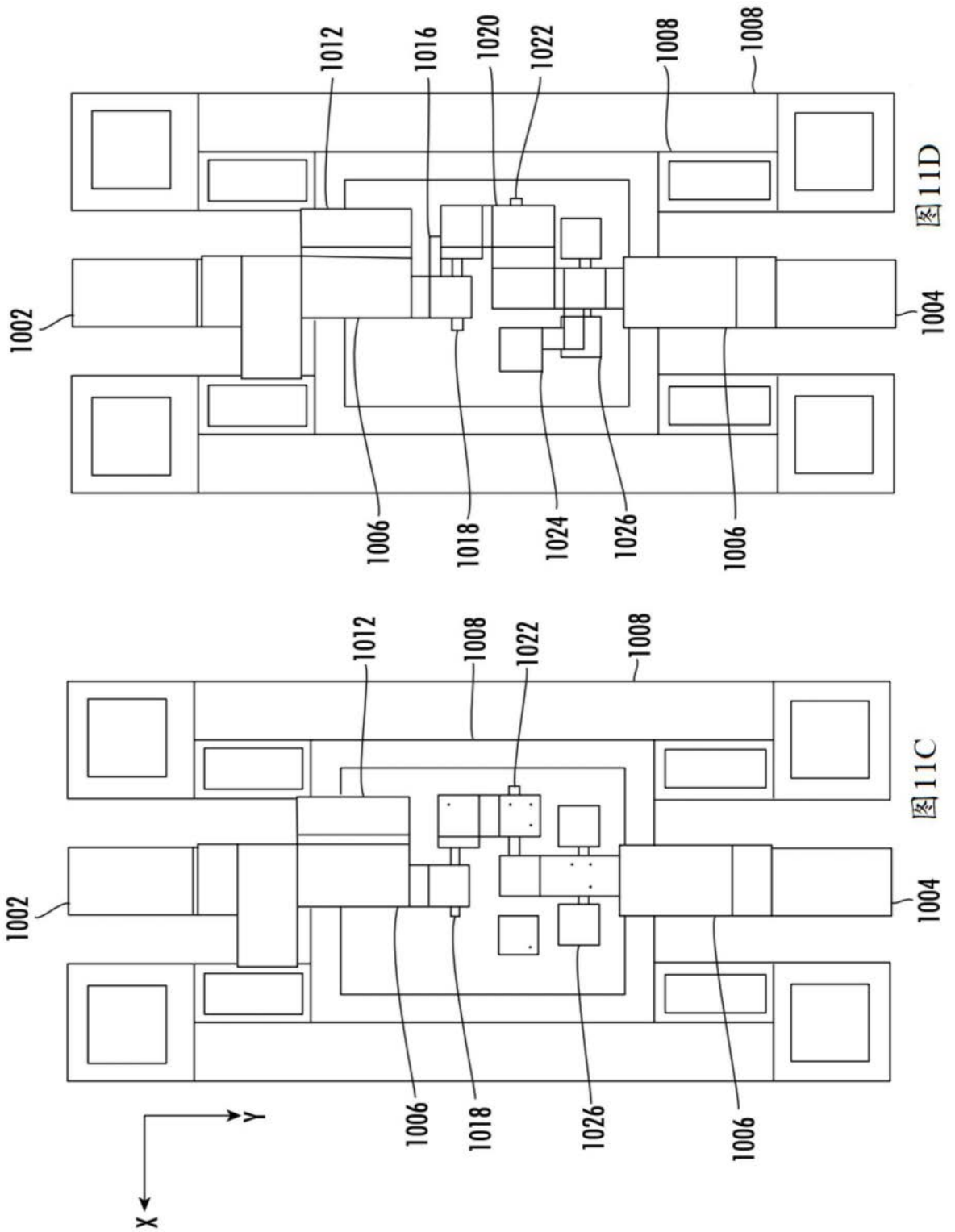


图 11A



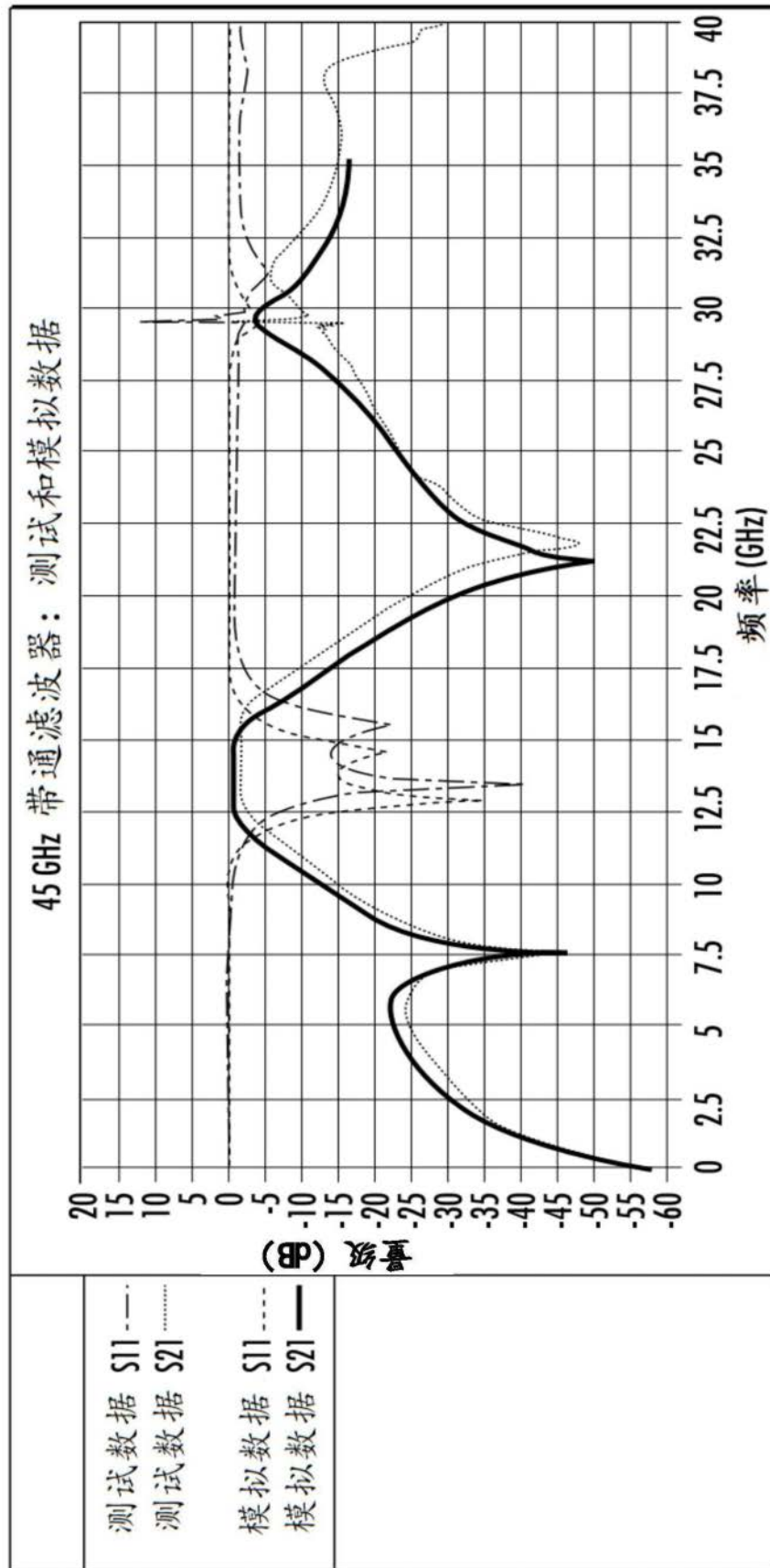


图12

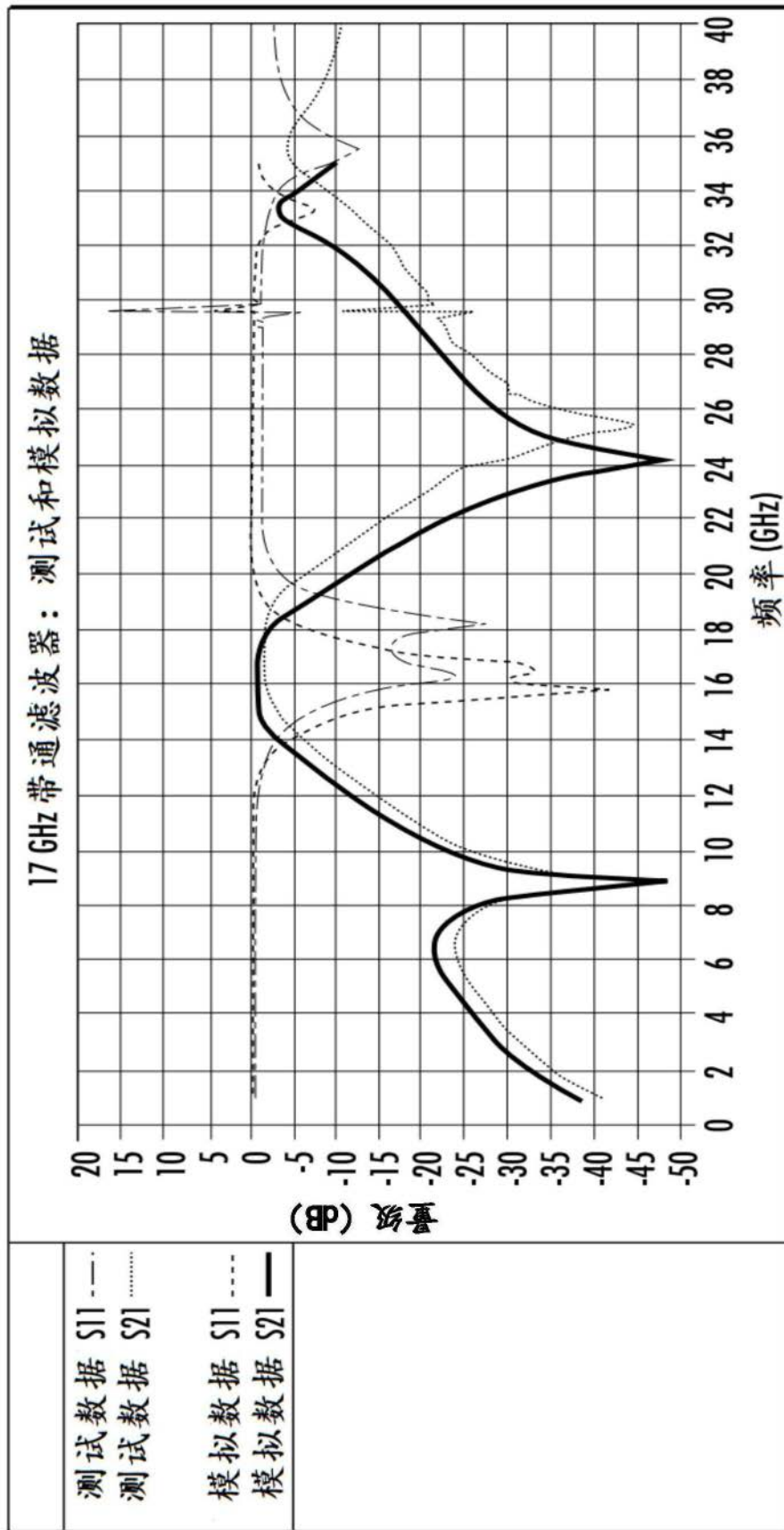


图13

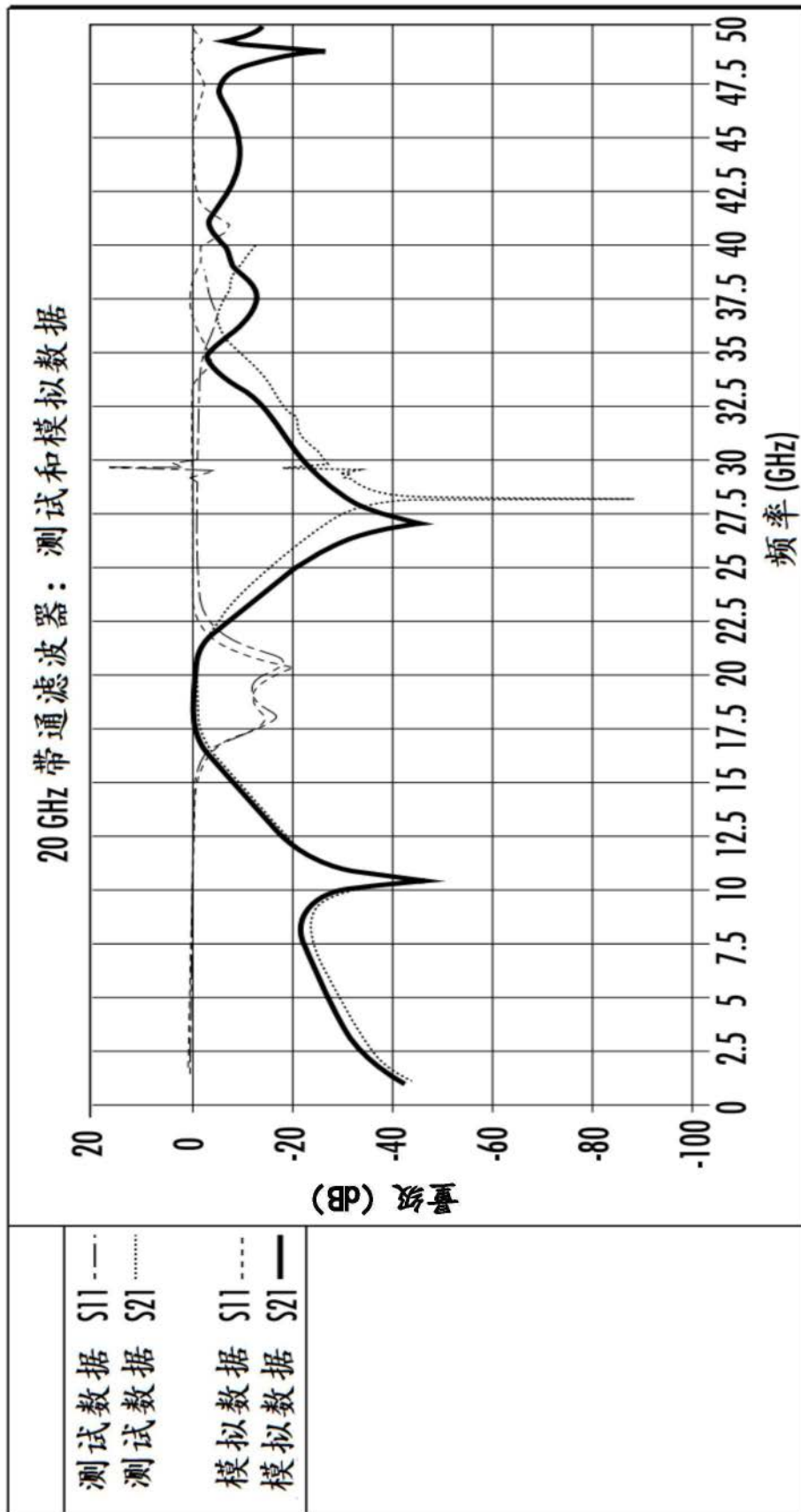


图14

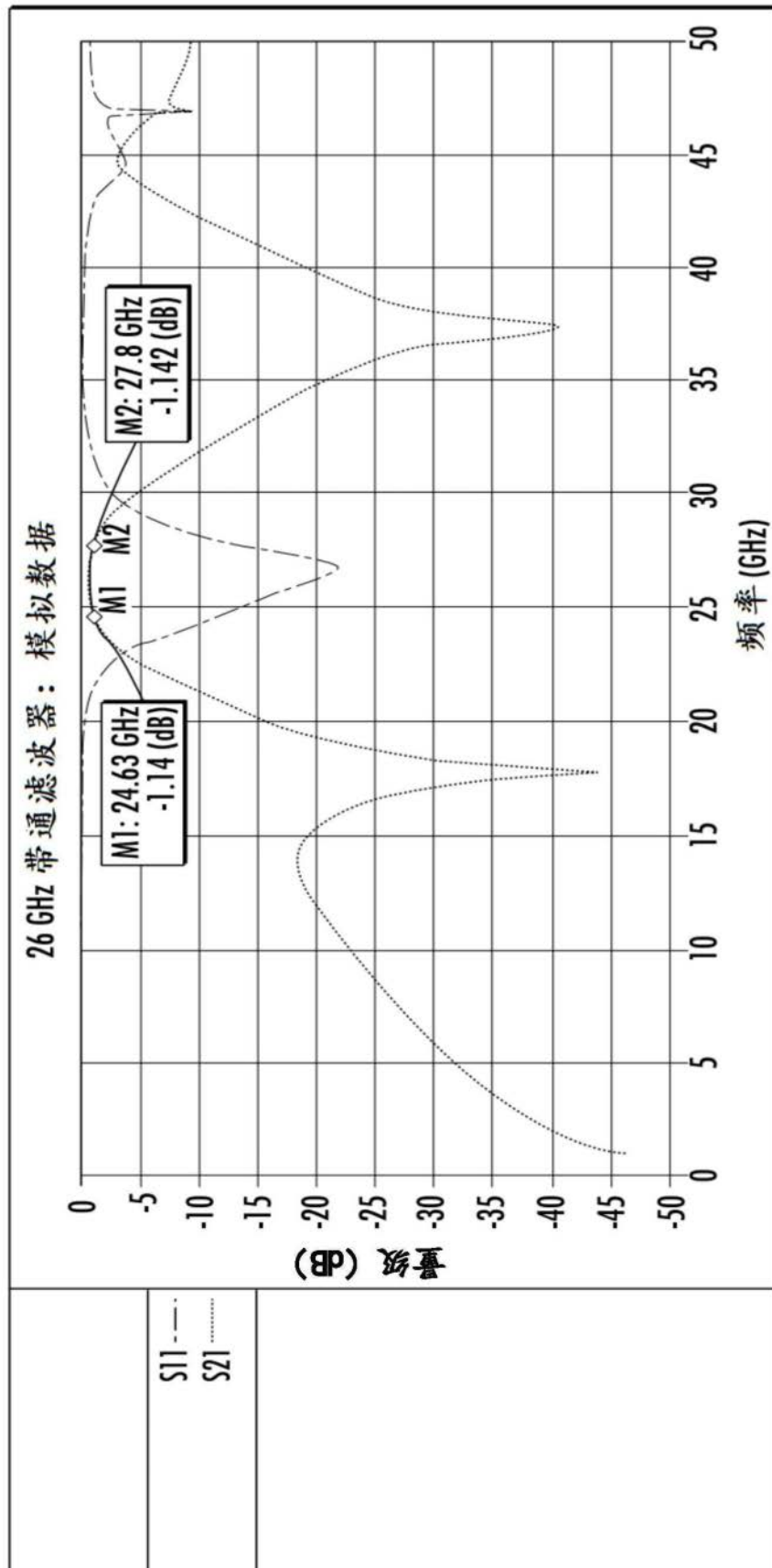


图15

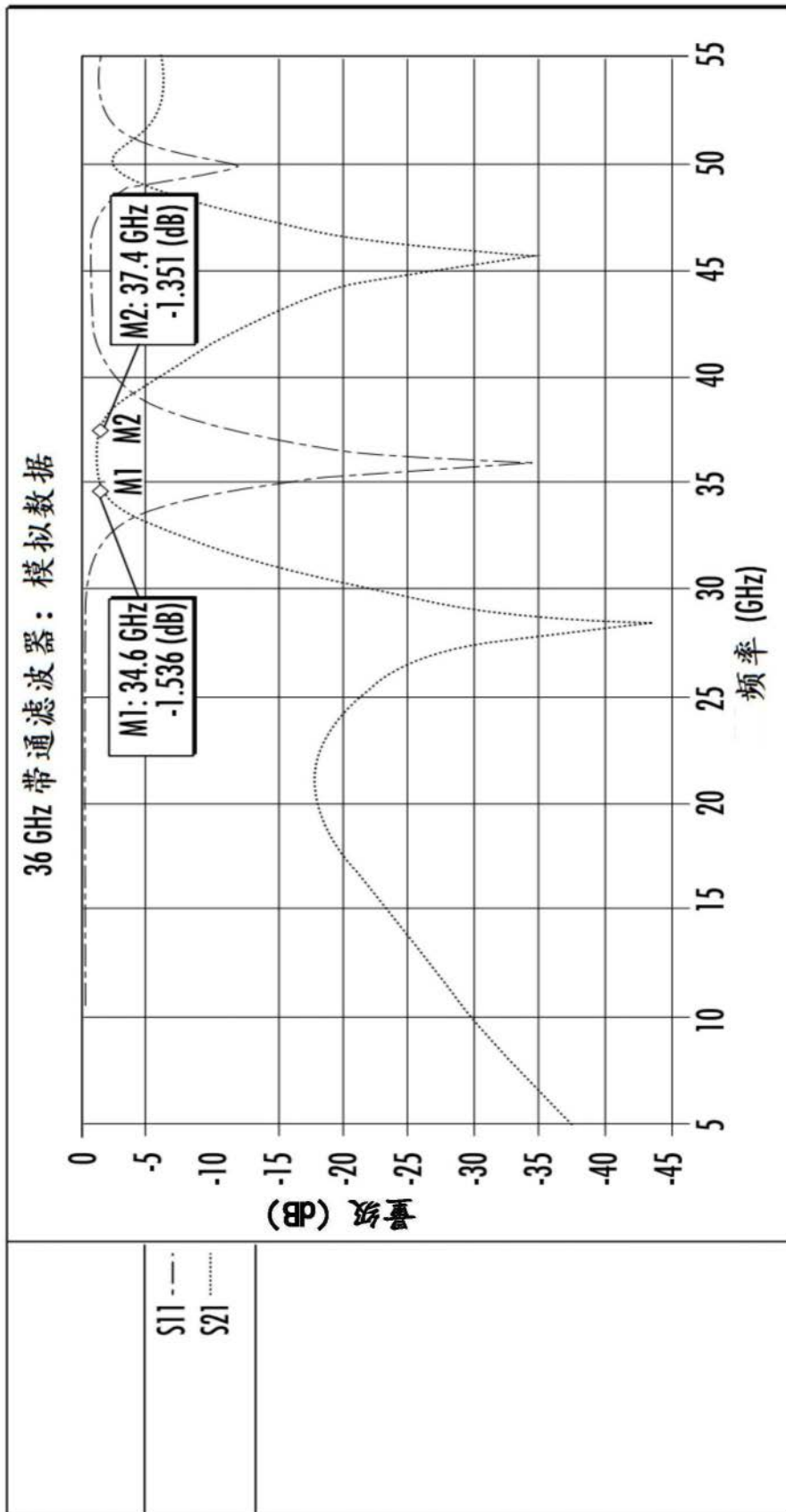


图16

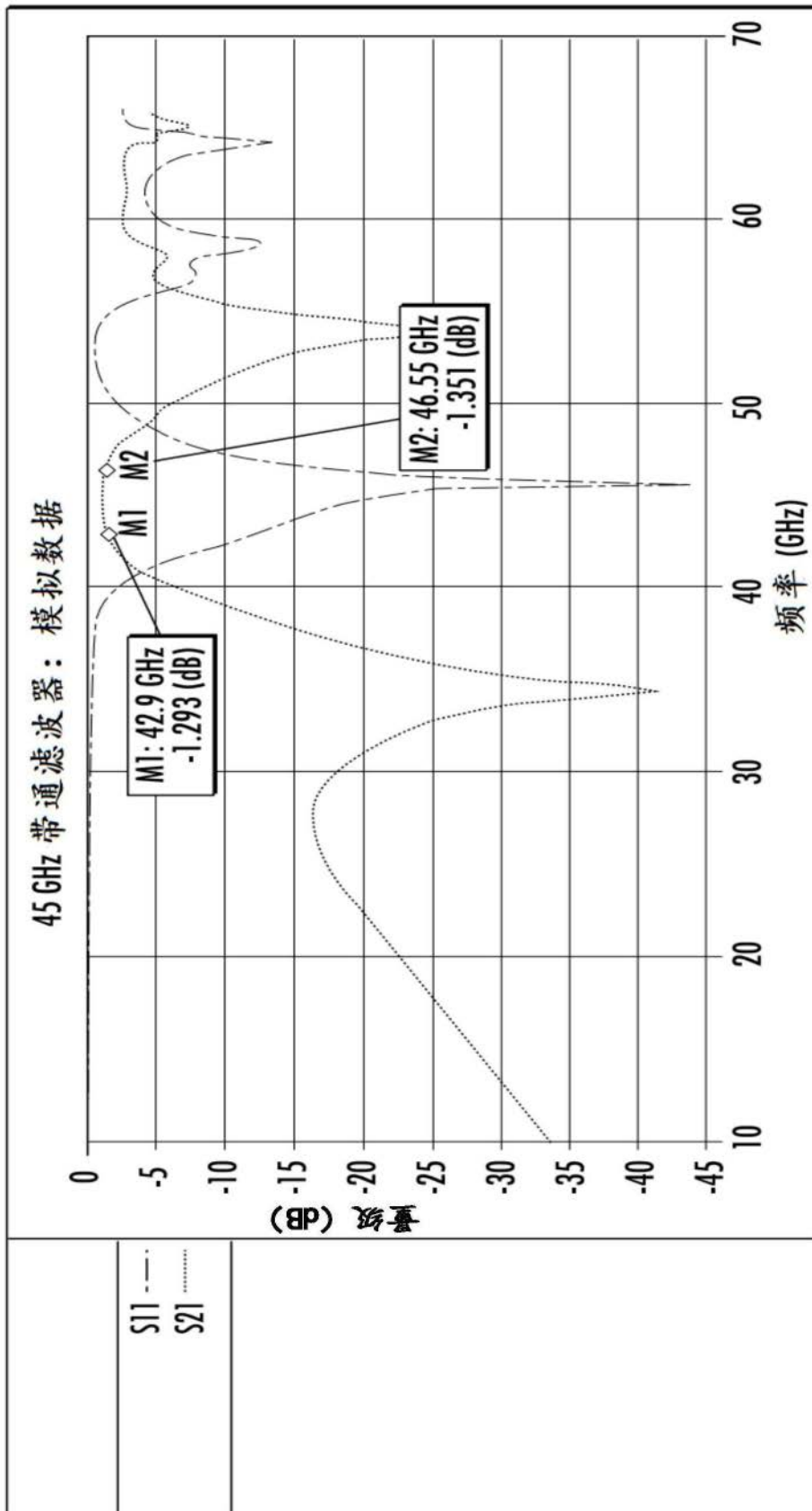


图17

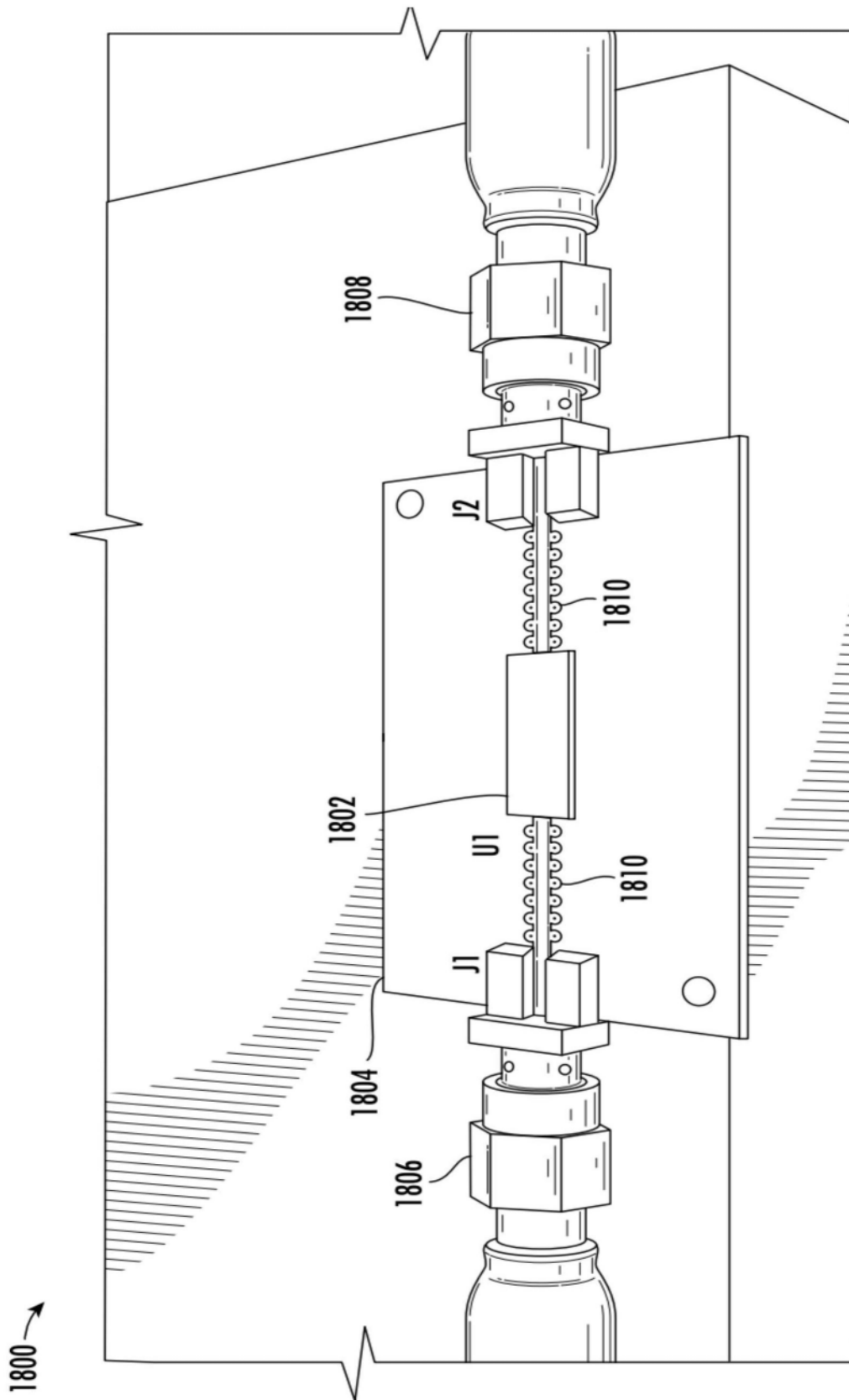


图18

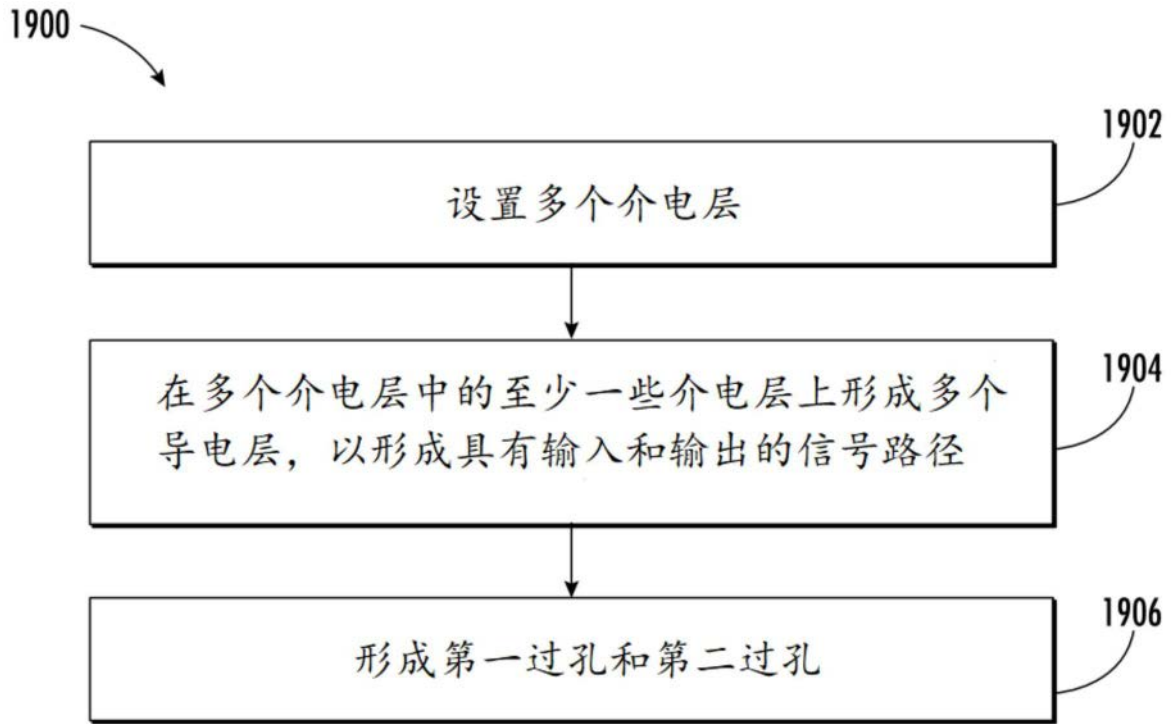


图19