(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011 年 9 月 15 日(15.09.2011)

PCT

(10) 国際公開番号
WO 2011/111594 A1

(51) 国際特許分類:
G09G 3/20 (2006.01) *G09G 3/38* (2006.01)
G02F 1/15 (2006.01)

(21) 国際出願番号: PCT/JP2011/054871

(22) 国際出願日: 2011 年 3 月 3 日(03.03.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2010-051611 2010 年 3 月 9 日(09.03.2010) JP

(71) 出願人 (米国を除く全ての指定国について): コニカミノルタホールディングス株式会社(**Konica Minolta Holdings, Inc.**) [JP/JP]; 〒1000005 東京都千代田区丸の内１－６－１ Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 将積 直樹 (**MASAZUMI Naoki**) [JP/JP]; 〒1918511 東京都日野市さくら町１番地 コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP).

(74) 代理人: 佐野 静夫(**SANO Shizuo**); 〒5400032 大阪府大阪市中央区天満橋京町２－６天満橋八千代ビル別館 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

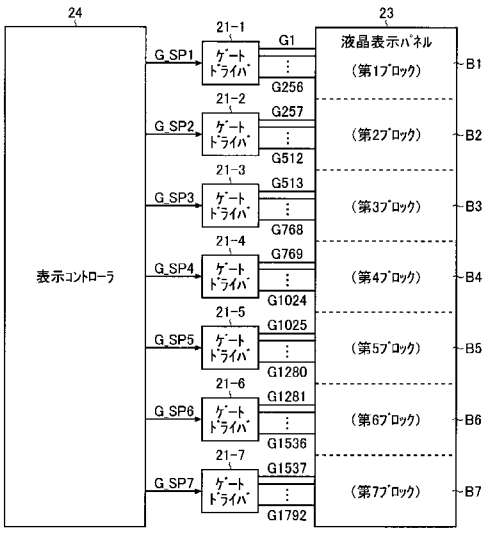
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) **Title**: DRIVE DEVICE AND DISPLAY DEVICE EMPLOYING SAME

(54) 発明の名称 : 駆動装置及びこれを用いた表示装置

[図11]



21-1, 21-2, 21-3, 21-4, 21-5, 21-6, 21-7 GATE DRIVER
23 LIQUID DISPLAY PANEL
24 DISPLAY CONTROLLER
B1 (FIRST BLOCK)
B2 (SECOND BLOCK)
B3 (THIRD BLOCK)
B4 (FOURTH BLOCK)
B5 (FIFTH BLOCK)
B6 (SIXTH BLOCK)
B7 (SEVENTH BLOCK)

(57) **Abstract**: Disclosed is a drive device, comprising scan drivers (21-1 - 21-7) that administer a display panel (23), which is formed of a plurality of display elements, as a plurality of blocks (B1 - B7) aligned in the scan direction thereof; and a display controller (24) that controls the scan drivers (21-1 - 21-7) when in a scan of the display panel (23), so that the first in order is the scan commencement sequence of a block, from among the plurality of blocks (B1 - B7), whereto are associated display elements for which updating of display content is required in response to a prescribed input operation, and thereafter the scan commencement sequence thereof is maintained, so long as the input operation does not occur anew.

(57) 要約: 本発明に係る駆動装置は、複数の表示素子で形成された表示パネル（２３）をその走査方向に並ぶ複数のブロック（Ｂ１）～（Ｂ７）として管理する走査ドライバ（２１－１）～（２１－７）と；表示パネル（２３）の走査に際して、複数のブロック（Ｂ１）～（Ｂ７）のうち、所定の入力操作に応じてその表示内容の更新が必要となった表示素子の属するブロックの走査開始順序を最先に繰り上げ、以後、新たに前記入力操作がない限り、その走査開始順序を保持するように、走査ドライバ（２１－１）～（２１－７）を制御する表示コントローラ（２４）と；を有する。

WO 2011/111594 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 駆動装置及びこれを用いた表示装置

技術分野

[0001] 本発明は、複数の表示素子で形成された表示パネルの駆動制御を行う駆動装置、及び、これを用いた表示装置（電子情報の表示端末装置）に関するものである。

背景技術

[0002] 近年、パーソナルコンピューターの動作速度の向上、ネットワークインフラの普及、データストレージの大容量化と低価格化に伴い、従来紙への印刷物で提供されたドキュメントや画像等の情報を、より簡便な電子情報として入手し、電子情報を閲覧する機会が益々増大している。

[0003] このような電子情報の閲覧手段として、従来の透過型液晶ディスプレイやＣＲＴ［Cathode Ray Tube］、また近年では、有機ＥＬ［electroluminescence］ディスプレイ等の発光型ディスプレイが主として用いられているが、特に、電子情報がドキュメント情報の場合、閲覧者は比較的長時間にわたってこの閲覧手段を注視する必要がある。一般に発光型ディスプレイの欠点として、フリッカーで目が疲労する、持ち運びに不便、読む姿勢が制限され、静止画面に視線を合わせる必要が生じる、長時間閲覧すると消費電力が嵩む等が知られており、上記のように比較的長時間にわたって閲覧手段を注視する行為は閲覧者にとって優しいとは言い難い。

[0004] 上記の発光型ディスプレイが有している欠点を解消することができるディスプレイとして、外光を利用し、電力を消費せずに像情報を保持することができるメモリー性反射型ディスプレイが知られているが、メモリー性反射型ディスプレイは下記の理由で十分な性能を有しているとは言い難い。

[0005] 反射型液晶ディスプレイ等の偏光板を用いる方式のメモリー性反射型ディスプレイは、反射率が約４０％と低くため白表示に難があり、また、構成部材の作成に用いる製法の多くが簡便とは言い難い。

[0006] ポリマー分散型液晶を用いる方式のメモリー性反射型ディスプレイは、高い駆動電圧を必要とし、また、有機物同士の屈折率差を利用しているため、得られる画像のコントラストが十分でない。

[0007] ポリマーネットワーク型液晶を用いる方式のメモリー性反射型ディスプレイは、高い駆動電圧が必要であること、メモリー性を向上させるために複雑なＴＦＴ［Thin Film Transistor］回路が必要であること等の課題を抱えている。

[0008] 電気泳動方式のメモリー性反射型ディスプレイは、１０Ｖ以上の高い駆動電圧を必要とし、また、電気泳動性粒子の凝集による画質劣化が起こりやすい。電気泳動性粒子を一定量で小分けする隔壁構造にすることで凝集を低減できるが、そのようにするとセル構造や製造プロセスが複雑になるため安定した製造が難しい。

[0009] 上述した各方式のメモリー性反射型ディスプレイの欠点を解消するものとして、金属又は金属塩の溶解及び析出を利用するエレクトロデポジション（以下、ＥＤ［electrodeposition］という）方式のメモリー性反射型ディスプレイが知られている。ＥＤ方式のメモリー性反射型ディスプレイは、（i）３Ｖ以下の低電圧で駆動が可能である、（ii）セル構造が簡便である、（iii）表示品位が優れている（明るいペーパーライクな白表示と引き締まった黒表示）、という特長を有している。

先行技術文献

特許文献

[0010] 特許文献1：特開平５－２１６００８号公報

発明の概要

発明が解決しようとする課題

[0011] ところで、メモリ性を持つ表示素子（強誘電性液晶素子など）では、そのメモリ性を利用して、すでに表示が行われている出力画像に対して、変化の生じた部分に相当する画素だけを駆動することにより出力画像の書き換えを

行う機能（いわゆる部分書き換え機能）が一般的に具備されている。このような部分書き換え機能を実現する場合、走査ドライバには、任意の部分だけを選択できるような機能が必要となる。

[0012] しかしながら、上記の部分書き換え機能を備えた表示装置では、入力装置からの入力信号に対応したひとつの画素の表示内容を更新しようとした場合、例えば、更新する画素が画面の下方にあった場合には、その対応するゲートラインが選択されるまでに時間がかかるという問題があった。

[0013] なお、上記の問題を解決するための技術として、特許文献１では、走査ドライバのスキャンをスキップするような回路を組み込み、任意の場所（ブロック）に相当するゲートラインの選択を早める方法が開示されている。

[0014] 確かに、ひとつのゲートスキャン周期（垂直走査周期）内にその表示状態の更新を完了することができる応答性の高い表示素子（例えば液晶表示素子）を用いる場合には、上記の従来技術を好適に利用することが可能である。

[0015] しかしながら、ひとつのゲートスキャン周期内にその表示状態の更新を完了することができない応答性の低い表示素子（例えば、エレクトロデポジション表示素子やエレクトロクロミック表示素子などの電気化学表示素子、或いは、電気泳動性粒子を用いた表示素子）を用いる場合には、例えば、画面上方の表示内容を更新している途中に、画面下方の表示内容の更新を開始しなくてはならない、という事態が生じ得る。このような事態が生じた場合、表示状態の書き換えが必要な画素に対応したゲートラインのみを駆動する従来の部分書き換え機能だけでは、複数箇所の表示更新の開始を早めることができなかった。

[0016] 本発明は、上記の問題点に鑑み、応答性の低い表示素子を用いる場合でも、複数箇所の表示更新の開始を早めることが可能な駆動装置、及び、これを用いた表示装置を提供することを目的とする。

課題を解決するための手段

[0017] 上記の目的を達成するために、本発明に係る駆動装置は、複数の表示素子で形成された表示パネルをその走査方向に並ぶ複数のブロックとして管理す

る少なくともひとつの走査ドライバと；前記表示パネルの走査に際して、前記複数のブロックのうち、所定の入力操作に応じてその表示内容の更新が必要となった表示素子の属するブロックの走査開始順序を最先に繰り上げ、以後、新たに前記入力操作がない限り、その走査開始順序を保持するように、前記走査ドライバを制御するコントローラと；を有する構成（第１の構成）とされている。

[0018] なお、上記第１の構成から成る駆動装置において、前記コントローラは、前記複数のブロックの走査開始順序を複数回入れ替える場合、走査開始順序を最先とされたブロック以外については、それまでの走査開始順序を保持する構成（第２の構成）にするとよい。

[0019] また、上記第１の構成から成る駆動装置において、前記コントローラは、前記複数のブロックの走査開始順序を複数回入れ替える場合、走査開始順序を最先とされたブロックを起点として、基本的には前記表示パネルの上から下へと順次走査が行われるように、前記複数のブロックの走査開始順序を再構築する構成（第３の構成）にするとよい。

[0020] また、上記第１～第３いずれかの構成から成る駆動装置において、前記コントローラはその表示内容の更新が必要でないブロックについて、走査開始を指示しない構成（第４の構成）にするとよい。

[0021] また、上記第４の構成から成る駆動装置において、前記コントローラは、走査開始を指示しないブロックについても、その走査が行われている場合と同様の待ち時間を与える構成（第５の構成）にするとよい。

[0022] また、上記第１～第５いずれかの構成から成る駆動装置において、前記走査ドライバは前記複数のブロックと同数だけ設けられており、前記コントローラは、前記走査ドライバ単位で前記複数のブロックの走査開始順序を制御する構成（第６の構成）にするとよい。

[0023] また、本発明に係る表示装置は、前記表示パネルと；前記入力操作を受け付ける入力部と；上記第１～第６いずれかの構成から成る駆動装置と；を有する構成（第７の構成）とされている。

[0024] なお、上記第７の構成から成る表示装置において、前記入力部は、前記表示パネルに載置されたタッチパネルである構成（第８の構成）にするとよい。

[0025] また、上記第７または第８の構成から成る表示装置において、前記複数の表示素子は、いずれも電気化学表示素子である構成（第９の構成）にするとよい。

[0026] また、本発明に係る駆動方法は、複数の表示素子で形成された表示パネルをその走査方向に並ぶ複数のブロックとして管理し、前記表示パネルの走査に際して、前記複数のブロックのうち、所定の入力操作に応じてその表示内容の更新が必要となった表示素子の属するブロックの走査開始順序を最先に繰り上げ、以後、新たに前記入力操作がない限り、その走査開始順序を保持する構成（第１０の構成）とされている。

発明の効果

[0027] 本発明によれば、応答性の低い表示素子を用いる場合でも、複数箇所の表示更新の開始を早めることが可能な駆動装置、及び、これを用いた表示装置を提供することができる。

図面の簡単な説明

[0028] [図1A]ＥＤ表示素子の基本構成を示す模式図（黒状態）

[図1B]ＥＤ表示素子の基本構成を示す模式図（白状態）

[図2]ＥＤ表示素子に一定電圧のパルスを印加した場合における典型的な濃度変化と電流波形を示す波形図

[図3]アクティブマトリクス駆動方式を採用したＥＤ表示装置の一構成例を示す等価回路図

[図4]ＥＤ表示装置の駆動方法を説明するためのタイミングチャート

[図5]ＥＤ表示装置のシステム構成図

[図6]ひとつの表示パネルに対してゲートドライバ及びソースドライバを複数個ずつ設けた場合のブロック図

[図7]ＥＤ表示装置の外観図

[図8]ＥＤ表示装置の追記動作を説明するためのタイミングチャート

[図9]ゲートドライバの一構成例を示すブロック図

[図10]ゲートドライバの一動作例を示すタイミングチャート

[図11]表示コントローラ、ゲートドライバ、及び、表示パネルの接続関係を示すブロック図

[図12]複数ブロックに分割された表示パネルに手書き入力が行われる様子を示す模式図

[図13]走査開始信号の第１生成動作を示すタイミングチャート

[図14]走査開始信号の第２生成動作を示すタイミングチャート

[図15]走査開始信号の第３生成動作を示すタイミングチャート

[図16]走査開始信号の第４生成動作を示すタイミングチャート

[図17]表示パネルをカラー化（ＲＧＢＷ化）した場合の模式図

発明を実施するための形態

[0029] ここでは、本発明の適用対象として、ＥＤ方式のメモリー性反射型ディスプレイ（以下では、ＥＤ表示装置と略称する）に搭載される駆動装置を例示し、図面を参照しながら詳細な説明を行う。本発明に係るＥＤ表示装置は、金属又は金属塩の溶解及び析出を利用するＥＤ方式の表示素子（以下では、ＥＤ表示素子と略称する）を複数マトリクス状に備えている。

[0030] ＜ＥＤ表示素子の基本構成について＞

図１Ａ及び図１Ｂは、いずれも、ＥＤ表示素子の基本構成を示す模式図である。なお、図１Ａでは、ＥＤ表示素子１０を黒状態とした様子が描写されており、図１Ｂでは、ＥＤ表示素子１０を白状態とした様子が描写されている。

[0031] 図１Ａ及び図１Ｂに示したＥＤ表示素子１０は、上部基板１１と、下部基板１２と、上部基板１１上に形成された上部電極１３と、下部基板１２上に上部電極１３と対向する形で形成された下部電極１４と、上部電極１３と下部電極１４との間に挟み込まれた電解液１５と、を有している。電解液１５は、金属または金属を化学構造中に含む化合物と、白色顔料と、溶媒と、を

有している。

[0032] ＜銀又は銀を化学構造中に含む化合物について＞

なお、高コントラスト化の観点から、電解液１５に含まれる金属または金属を化学構造中に含む化合物としては、銀又は銀を化学構造中に含む化合物が好適である。銀又は銀を化学構造中に含む化合物とは、例えば、酸化銀、硫化銀、金属銀、銀コロイド粒子、ハロゲン化銀、銀錯体化合物、銀イオン等の化合物の総称であり、固体状態や液体への可溶化状態や気体状態などの相の状態種、中性、アニオン性、カチオン性等の荷電状態種は、特に問わない。

[0033] ＜上部電極及び下部電極について＞

観察面側となる上部電極１３は、透明な電極で構成され、ＩＴＯ［Indium Tin Oxide］やＩＺＯ［Indium Zinc Oxide］など、一般的なディスプレイなどに用いられるような透明電極であれば、いずれでも使用することができる。下部電極１４は、化学的に安定な電極で構成され、Ａｕ、Ａｇ、Ｃｕ、Ｐｔ、Ｐｄ、Ｆｅ、Ｎｉ、カーボン、Ｃｒ、Ａｌ、Ｍｏなどや、これらの積層膜あるいは合金などを用いることができる。なお、これらの電極のパターン形成方法としては、（ｉ）基板上にスパッタ法や真空蒸着法などで電極材料を成膜した後、フォトリソグラフィ法によって電極パターンを形成する方法、（ｉｉ）金属ナノ粒子を分散したインクを基板に塗布して成膜し、その後フォトリソグラフィ法により電極パターンを形成する方法、及び、（ｉｉｉ）スクリーン印刷やフレキソ印刷やインクジェット印刷などでダイレクトに基板上に電極をパターニングする方法、などがある。

[0034] ＜ＥＤ表示素子の駆動原理について＞

[0035] 図１Ａに示すように、下部電極１４の電位を基準電位として、上部電極１３に書込閾値以上のマイナス電圧を印加すると、上部電極１３から電解液１５に電子が注入され、金属又は金属を化学構造中に含む化合物が上部電極１３上に析出する。この状態を観察側から見ると、析出金属又は析出金属塩による黒色が観察される。

[0036] 一方、図１Ｂに示すように、下部電極１４の電位を基準電位として、上部電極１３に消去閾値以上のプラス電圧を印加すると、上部電極１３上に析出していた金属又は析出金属塩が酸化によりイオン化されて電解液１５中に溶出するため、析出金属又は析出金属塩による黒色が消失する。この状態を観察側から見ると、白色顔料による白色が観察される。

[0037] 上述のように、上部電極１３と下部電極１４との間に印加する電圧の極性を切り替えることで、白色と黒色の表示を可逆的に切り替えることができる。また、白黒の濃度制御については、析出金属又は析出金属塩の析出量を調整することで実現することができる。このような白黒の濃度制御方式としては、上部電極１３と下部電極１４との間に印加する電圧の大きさを変化させる方式や、一定電圧の印加時間を変化させる方式が考えられる。

[0038] ＜ＥＤ表示素子の濃度特性、電流特性について＞

図２は、ＥＤ表示素子に一定電圧値のパルスＶを印加した場合における典型的な濃度変化と電流波形を示す波形図である。本図に示す通り、濃度ＯＤはパルスＶの印加時間ｔに応じて高くなっていき、電流Ｉはパルスの印加直後にピークを持つような波形となる。また、濃度ＯＤは、パルスＶの印加終了時点での濃度に維持されるので、パルスＶの印加時間を制御することにより、白表示と黒表示だけでなく、その中間調表示（階調度制御）を行うことができる。

[0039] ＜アクティブマトリクス駆動方式を採用したＥＤ表示装置について＞

ＥＤ表示装置を構成する場合には、ＥＤ表示素子の駆動方式として、アクティブマトリクス駆動方式を採用することができる。図３は、アクティブマトリクス駆動方式を採用したＥＤ表示装置の一構成例を示す等価回路図である。

[0040] 本構成例のＥＤ表示装置２０は、ｘ本のゲート線Ｇ１～Ｇｘを駆動するゲートドライバ２１と、ｙ本のソース線Ｓ１～Ｓｙを駆動するソースドライバ２２と、表示パネル２３とを有する。表示パネル２３は、ｘ行×ｙ列のマトリクス状に形成されたセル２３１と、電源電圧ＶＤＤが印加される電源電圧

線２３２と、コモン電圧ＶＣＯＭが印加されるコモン電圧線２３３と、を有する。

[0041] 表示パネル２３を形成する複数のセル２３１は、いずれも同一構成から成り、選択用トランジスタＴｒ１と、駆動用トランジスタＴｒ２と、ＥＤ表示素子１０と、補助容量Ｃ１及びＣ２とを有する。なお、表示パネル２３が白黒パネルである場合には、画像データの１ピクセルとして、各々のセル２３１を制御すればよい。

[0042] 選択用トランジスタＴｒ１の第１端子（ドレインまたはソース）は、ソース線Ｓ１～Ｓｙのいずれか一に接続されている。選択用トランジスタＴｒ１の第２端子（ソースまたはドレイン）は、駆動用トランジスタＴｒ２の制御端子（ゲート）に接続されている。選択用トランジスタＴｒ１の制御端子（ゲート）は、ゲート線Ｇ１～Ｇｘのいずれか一に接続されている。駆動用トランジスタＴｒ２の第１端子（ドレインまたはソース）は、電源電圧線２３２に接続されている。駆動用トランジスタＴｒ２の第２端子（ソースまたはドレイン）はＥＤ表示素子１０の下部電極１４（図１を合わせて参照）に接続されている。ＥＤ表示素子１０の上部電極１３（図１を合わせて参照）は、コモン電圧線２３３に接続されている。このコモン電圧線２３３は、表示パネル２３の観察面側に敷設する必要があるため、ＩＴＯやＩＺＯなどの透過性導電素材を用いて形成すればよい。また、駆動用トランジスタＴｒ２の第１端子と制御端子との間、及び、第２端子と制御端子との間には、それぞれ、補助容量Ｃ１及びＣ２が接続されている。

[0043] また、本構成例のＥＤ表示装置２０では、選択用トランジスタＴｒ１と駆動用トランジスタＴｒ２として、いずれもＮチャネル型のＴＦＴ［Thin Film Transistor］を用いている。このＮチャネルのＴＦＴについては、ａ－Ｓｉ（アモルファスシリコン）で作成したものを利用してもよいし、Ｃ６０などの有機半導体で作成したものを利用してもよい。本構成例のＥＤ表示装置２０を製造する際には、ＬＣＤ［Liquid Crystal Display］の製造プロセスを利用することができる。

[0044] また、金属又は金属塩の溶解及び析出を利用するためには、ＥＤ表示素子１０に電流を流す必要があるため、本構成例のＥＤ表示装置２０で示したように、選択用トランジスタＴｒ１と駆動用トランジスタＴｒ２を用いる２トランジスタ方式を採用することが望ましい。この２トランジスタ方式は、アクティブマトリクス方式を採用した有機ＥＬ表示装置でも一般的に使われている技術である。

[0045] ＜ＥＤ表示装置の駆動方法＞

図４は、ＥＤ表示装置２０の駆動方法を説明するためのタイミングチャートであり、上から順に、ゲート線Ｇ１～Ｇｘに印加される電圧信号（以下では、適宜、ゲート信号Ｇ１～Ｇｘと呼ぶ）、ソース線Ｓ１に印加される電圧信号（以下では、適宜、ソース信号Ｓ１と呼ぶ）、コモン電圧ＶＣＯＭ、及び、第１列目のＥＤ表示素子１０に各々印加される電圧ＥＤ＜ｋ，１＞（ただしｋ＝１、２、…、ｘ、以下同様）が描写されている。なお、電圧ＥＤ＜ｋ，１＞は、下部電極１４を基準とした上部電極１３の電圧（＝ＶＣＯＭ－ＶＤＤ）を示している。

[0046] このように、図４では、説明を簡単とするために、列方向については、第１列目のＥＤ表示素子１０のみに着目した描写を行ったが、第２列目～第ｙ列目についても、第１列目と基本的に同様の駆動制御が行われることは言うまでもない。

[0047] また、ひとつのＥＤ表示素子１０は、ｍフレームで白から黒への変化が起こるものとする。ここでいう「フレーム」とは、ＥＤ表示素子１０に対して黒描画用のパルス電圧を印加する単位期間を指しており、具体的には、ゲート信号Ｇ１～Ｇｘの各々について、ひとつの立上がりエッジが生じてから次の立上がりエッジが生じるまでの一定期間（走査期間）がひとつのフレームに相当する。従って、異なるゲート線に接続されているＥＤ表示素子１０同士を比べると、各々のフレーム開始タイミング及びフレーム終了タイミングは、各々が接続されているゲート線の走査間隔分だけずれることになる。例えば、図４中の符号Ｔ１～Ｔｍは、それぞれ、第１行目のＥＤ表示素子１０

に着目した場合のフレームを表している。

[0048] 図４の駆動シーケンスは、表示パネル２３の全面を白色にリセットする全面白描画期間Ｔｗ（時刻ｔ１１～ｔ１２）と、表示パネル２３に任意の画像を表示する黒描画期間Ｔｂ（時刻ｔ１３～ｔ１９）から成る。

[0049] 全面白描画期間Ｔｗでは、まず、ゲート信号Ｇ１～Ｇｘが所定の期間ずつ順次ハイレベルに立ち上げられる。なお、ゲート信号Ｇｋのハイレベル期間中は、第ｋ行目の選択用トランジスタＴｒ１がいずれもオン状態とされる。

[0050] また、全面白描画期間Ｔｗでは、ゲート信号Ｇ１～Ｇｘの順次走査中、ソース信号Ｓ１がハイレベルとされる（ソース信号Ｓ２～Ｓｙについても同様）。その結果、第１列目の駆動用トランジスタＴｒ２のゲートには、それぞれ、順次オン状態とされる選択用トランジスタＴｒ１を介して、ハイレベルのソース信号Ｓ１が順次印加され、駆動用トランジスタＴｒ２が順次オン状態とされる。なお、駆動用トランジスタＴｒ２に印加されたゲート電圧は、次にゲート電圧が書き込まれるまで、補助容量Ｃ１及びＣ２により保持される。

[0051] また、全面白描画期間Ｔｗでは、その全期間にわたり、電源電圧ＶＤＤを基準電位として、コモン電圧ＶＣＯＭが消去閾値以上のプラス電圧に設定される。従って、第１列目のＥＤ表示素子１０には、順次オン状態とされる駆動用トランジスタＴｒ２を介して、各々の上部電極１３から下部電極１４に向けた電流が順次流れ始める。なお、上記のプラス電圧は、ＥＤ表示素子１０が破壊されない程度の電圧値に設定しなければならないが、全面白描画（表示パネル２３のリセット）の高速化の観点から言えば、できるだけ高い電圧に設定することが好ましい。

[0052] その後、全面白描画期間Ｔｗでは、再び、ゲート信号Ｇ１～Ｇｘの順次走査が行われるが、先と異なり、ソース信号Ｓ１はローレベルとされる（ソース信号Ｓ２～Ｓｙについても同様）。従って、第１列目の駆動用トランジスタＴｒ２のゲートには、それぞれ、順次オン状態とされる選択用トランジスタＴｒ１を介して、ローレベルのソース信号Ｓ１が順次印加され、駆動用ト

ランジスタＴｒ２が順次オフ状態とされる。その結果、第１列目のＥＤ表示素子１０に流れていた電流が順次停止される。

[0053] このように、全面白描画期間Ｔｗでは、表示パネル２３を形成する全てのＥＤ表示素子１０につき、各々の下部電極１４の電位を基準電位として、上部電極１３に消去閾値以上のプラス電圧が所定期間にわたって印加される。このようなプラス電圧の印加により、上部電極１３上に析出していた金属又は析出金属塩が酸化によりイオン化されて電解液１５中に溶出するため、析出金属又は析出金属塩による黒色が消失する。この状態を観察側から見ると、白色顔料による白色が観察される（図１Ｂを参照）。

[0054] なお、図４の駆動シーケンスを採用した場合には、ＥＤ表示素子１０に電流が流れ始めるタイミングを各行毎にずらすことができるので、突入電流を抑えることが可能となる。

[0055] 表示パネル２３の全面白描画が完了した後、黒描画期間Ｔｂでは、ゲート信号Ｇ１～Ｇｘの順次走査がｍフレームにわたって繰り返し実行される。

[0056] また、黒描画期間Ｔｂでは、ゲート信号Ｇ１～Ｇｘの順次走査中、各行毎にソース信号Ｓ１のハイレベル／ローレベルが逐次切り換えられる（ソース信号Ｓ２～Ｓｙも同様）。なお、ひとつのフレームにおいて、ソース信号Ｓ１がハイレベルに設定された行では、そのフレーム期間中、駆動用トランジスタＴｒ２がオン状態に維持されることになる。一方、ひとつのフレームにおいて、ソース信号Ｓ１がローレベルに設定された行では、そのフレーム期間中、駆動用トランジスタＴｒ２がオフ状態に維持されることになる。すなわち、図４の駆動シーケンスによれば、ゲート信号Ｇ１～Ｇｘの順次走査中、各行毎にソース信号Ｓ１のハイレベル／ローレベルを切り換えることにより、駆動用トランジスタＴｒ２のオン期間を各行毎にフレーム単位で調整することが可能となる。

[0057] また、黒描画期間Ｔｂでは、その全期間にわたり、電源電圧ＶＤＤを基準電位として、コモン電圧ＶＣＯＭが書込閾値以上のマイナス電圧に設定される。従って、ひとつのフレームにおいて、ソース信号Ｓ１がハイレベルに設

定された行のＥＤ表示素子１０には、そのフレーム期間中、オン状態に維持される駆動用トランジスタＴｒ２を介して、その下部電極１４から上部電極１３に向けた電流が流れる。このようなマイナス電圧の印加により、上部電極１３から電解液１５に電子が注入され、金属又は金属を化学構造中に含む化合物が上部電極１３上に析出する。この状態を観察側から見ると、析出金属又は析出金属塩による黒色が観察される（図１Ａを参照）。なお、上記のマイナス電圧は、ＥＤ表示素子１０が破壊されない程度の電圧値に設定しなければならないが、黒描画の高速化の観点から言えば、できるだけ高い電圧に設定することが好ましい。

[0058] 図４の例では、第１行目、第３行目、及び、第ｘ行目のＥＤ表示素子１０について、各々の表示色を白色から黒色へと完全に変化させるために、ｍフレームにわたって上記のマイナス電圧がＥＤ表示素子１０に印加されている。この場合には、ゲート信号Ｇ１～Ｇｘの順次走査中、１フレーム目～ｍフレーム目の全てにおいて、第１行目、第３行目、及び第ｘ行目が選択されるタイミングでソース信号Ｓ１をハイレベルに設定すればよい。

[0059] 一方、第２行目のＥＤ表示素子１０については、その表示色を白色のままに維持するために、いずれのフレームにおいても、ＥＤ表示素子１０に何ら電圧が印加されない状態とされている。この場合には、ゲート信号Ｇ１～Ｇｘの順次走査中、１フレーム目～ｍフレーム目の全てにおいて、第２行目が選択されるタイミングでソース信号Ｓ１をローレベルに設定すればよい。

[0060] また、ＥＤ表示素子１０の階調制御を行う場合には、黒描画期間Ｔｂにおいて、上記マイナス電圧の印加時間（すなわちフレーム数）を制御すればよい。例えば、ひとつのＥＤ表示素子１０について、その表示色を白色と黒色の中間濃度（灰色）に変化させたければ、１フレーム目からｎフレーム目（ただし１＜ｎ＜ｍ）まで、上記のマイナス電圧をＥＤ表示素子１０に印加した後、（ｎ＋１）フレーム目からｍフレーム目までは、ＥＤ表示素子１０に何ら電圧が印加されない状態とすればよい。この場合には、ゲート信号Ｇ１～Ｇｘの順次走査中、１フレーム目～ｎフレーム目において、該当行が選択

されるタイミングでソース信号Ｓ１をハイレベルに設定し、（ｎ＋１）フレーム目からｍフレーム目において、該当行が選択されるタイミングでソース信号Ｓ１をローレベルに設定すればよい。

[0061] このように、表示パネル２３を形成する全てのＥＤ表示素子１０を一度白色状態にした後、任意のＥＤ表示素子１０のみを黒色状態に変化させることで、任意の画像を表示することが可能となる。

[0062] ＜ＥＤ表示装置のシステム構成＞

図５は、ＥＤ表示装置２０のシステム構成図である。本構成例のＥＤ表示装置２０は、先出のゲートドライバ２１、ソースドライバ２２、及び、表示パネル２３に加えて、表示コントローラ２４と、コモン電圧駆動回路２５と、第１フレームメモリ２６ａと、第２フレームメモリ２６ｂと、中央演算処理装置２７（以下では、ＣＰＵ［Central Processing Unit］２７と呼ぶ）と、操作部２８と、タッチパネル２９と、を有する。

[0063] ゲートドライバ２１は、表示コントローラ２４の指示に応じて、表示パネル２３に出力されるゲート信号Ｇ１～Ｇｘを生成する。ソースドライバ２２は、表示コントローラ２４の指示に応じて、表示パネル２３に出力されるソース線Ｓ１～Ｓｙを生成する。なお、図３や図５では、ひとつの表示パネル２３に対して、ゲートドライバ２１とソースドライバ２２を１つずつ設けた構成が描写されているが、本発明の構成はこれに限定されるものではなく、図６に示すように、ひとつの表示パネル２３に対して、Ｘ個（ただしＸ≧２）のゲートドライバ２１－１～２１－Ｘと、Ｙ個（ただしＹ≧２）のソースドライバ２２－１～２２－Ｙを設けた構成としても構わない。特に、図６の構成を採用すれば、表示パネル２３の大画面化や高精細化に伴い、表示パネル２３を形成する画素数が増大した場合でも、ゲートドライバやソースドライバの設置数Ｘ、Ｙを増やすことで柔軟に対応することができる。

[0064] 表示パネル２３は、ＥＤ表示素子１０を用いた複数のセル２３１をマトリクス状に有しており、ゲートドライバ２１から入力されるゲート信号Ｇ１～Ｇｘ、ソースドライバ２２から入力されるソース信号Ｓ１～Ｓｙ、及び、コ

モン電圧駆動回路２５から入力されるコモン電圧ＶＣＯＭに応じて任意の画像を表示する（図３を参照）。なお、先にも述べた通り、表示パネル２３が白黒パネルである場合には、画像データの１ピクセルとして、各々のセル２３１を制御すればよい。

[0065] 表示コントローラ２４は、ＣＰＵ２７からの指示や、第１フレームメモリ２６ａ及び第２フレームメモリ２６ｂの格納情報に基づいて、ゲートドライバ２１、ソースドライバ２２、及び、コモン電圧駆動回路２５を制御することにより、表示パネル２３に任意の画像を出力させる。

[0066] コモン電圧駆動回路２５は、表示コントローラ２４の制御に基づいて、表示パネル２３に出力するコモン電圧ＶＣＯＭを生成する。

[0067] 第１フレームメモリ２６ａは、表示パネル２３に表示すべき画像の情報（これから描画する予定の画像データ）を記憶する。なお、上記の画像データは、ＣＰＵ２７を介して第１フレームメモリ２６ａに記憶される。

[0068] 第２フレームメモリ２６ｂは、表示パネル２３を形成する各画素毎の最新濃度情報（現時点における駆動済みフレーム数）を記憶する。

[0069] ＣＰＵ２７は、ＥＤ表示装置２０の動作を統括的に制御する主体であり、例えば、操作部２８やタッチパネル２９で受け付けられたユーザの入力操作に応じて、表示コントローラ２４、並びに、第１フレームメモリ２６ａ及び第２フレームメモリ２６ｂを制御する。例えば、ＣＰＵ２７は、操作部２８でページ送りやページ戻しのユーザ操作が受け付けられたことを判定し、適切な画像データを不図示の画像データ保持部（内蔵フラッシュメモリや着脱型のメモリカードなど）から第１フレームメモリ２６ａに転送する。また、ＣＰＵ２７は、タッチパネル２９で検出された表示パネル２３上のタッチ位置情報に応じた画像データを作成し、これを第１フレームメモリ２６ａに転送する。このような動作により表示パネル２３上のタッチ位置に応じた画素の表示内容（濃度）を更新することができるので、現在表示中の画像上に任意の内容（手書きメモ）を追記することが可能となる。

[0070] 操作部２８は、ユーザの入力操作（ボタン操作など）を受け付けて、その

内容をＣＰＵ２７に伝達するユーザインタフェイスである。

[0071] タッチパネル２９は、表示パネル２３の表面上に設けられ、ユーザの入力操作（タッチペンによる手書き入力など）を受け付けて、その内容（表示パネル２３上のタッチ位置情報）をＣＰＵ２７に伝達するユーザインタフェイスである。なお、タッチパネル２９の動作原理については、抵抗膜方式や静電容量方式など、いかなる方式を用いても構わない。

[0072] ＜ＥＤ表示装置の外観＞

図７は、ＥＤ表示装置２０の外観図である。ＥＤ表示装置２０の本体には、表示パネル２３のほか、操作部２８として、現ページの表示画像を消去して次ページの表示画像を描写するためのページ送りボタン２８ａと、現ページの表示画像を消去して前ページの表示画像を描写するためのページ戻しボタン２８ｂと、が備えられている。また、図７には描写されていないが、ＥＤ表示装置２０には、電源スイッチ、外部情報機器（例えばパーソナルコンピュータ）との接続を確立するための各種インタフェイス（ＵＳＢ [Universal Serial Bus] インタフェイスなど）、及び、メモリカードなどを着脱するためのメモリスロットなどが具備されている。

[0073] ＜追記機能＞

図８は、ＥＤ表示装置２０の追記動作を説明するためのタイミングチャートであり、上から順番に、ゲート信号Ｇ１～Ｇ３、ソース信号Ｓ１、コモン電圧ＶＣＯＭ、及び、３行分のＥＤ表示素子１０に各々印加される電圧ＥＤ１～ＥＤ３（＝ＶＣＯＭ－ＶＤＤ）が描写されている。このように、図８の例では、３行分のＥＤ表示素子１０のみを駆動対象とし、かつ、ひとつのＥＤ表示素子１０は４フレームで白から黒への変化が起こるものとする。

[0074] 時刻ｔ２１～ｔ２２では、表示パネル２３の全面を白色にリセットする全面白描画期間に相当する。この動作については、すでに図４を参照しながら詳細に説明を行ったので、重複した説明は割愛する。なお、時刻ｔ２２において、第２フレームメモリ２６ｂに格納されている各画素毎の最新濃度情報は「０，０，０」にリセットされている。

[0075] 時刻ｔ２３において、操作部２８のページ送りボタン２８ａが押下されると、ＣＰＵ２７に対して割込Ａがかかり、ＣＰＵ２７は、表示パネル２３の描画モードをページ送りモードに設定する。なお、図８では、表示パネル２３に表示すべき画像データ（各行毎のＥＤ表示素子１０の濃度を決定するための階調制御値）として、「３，０，１」が第１フレームメモリ２６ａに格納されている。なお、画像データの階調制御値については、「０」が白色、「１」が薄い灰色（白に近い灰色）、「２」が灰色、「３」が濃い灰色（黒に近い灰色）、「４」が黒に相当する。

[0076] 上記の画像データに基づいて、第１行目のＥＤ表示素子１０には、３フレーム分のパルス電圧ＥＤ１が印加され、第３行目のＥＤ表示素子１０には、１フレーム分のパルス電圧ＥＤ３が印加される。その結果、時刻ｔ２４では、各々の表示色が「濃い灰色」と「薄い灰色」に変化している。一方、第２行目のＥＤ表示素子１０には、何ら電圧ＥＤ２が印加されておらず、時刻ｔ２４における表示色は「白色」に維持されている。なお、上記のページ送り処理が完了した時点で、第２フレームメモリ２６ｂに格納されている各画素毎の最新濃度情報は「３，０，１」に更新されている。

[0077] 時刻ｔ２５において、タッチパネル２９に対する手書き入力（タッチペン入力）が行われると、ＣＰＵ２７に対して割込Ｂがかかり、ＣＰＵ２７は、表示パネル２３の描画モードを追記モードに設定して、第１フレームメモリ２６ａの格納内容を更新する。なお、追記モードとは、表示パネル２３の全面を白色にリセットすることなく、現在表示中の画像を維持したまま、その表示内容を更新する必要が生じた画素（濃度を高める必要が生じた画素）に対して所定のパルス電圧を印加する動作モードである。

[0078] 例えば、割込Ｂでは、追記が行われた画像データとして、第１フレームメモリ２６ａの格納内容が「４，４，１」に更新されている。ここで、第１行目のＥＤ表示素子１０については、先のページ送り処理に際して、すでに３フレーム分のパルス電圧ＥＤ１が印加されているので、ここでは残り１フレーム分のパルス電圧ＥＤ１が印加される。一方、第２行目のＥＤ表示素子１

０については、先のページ送り処理に際して、何ら電圧ＥＤ２が印加されていないので、ここでは４フレーム分のパルス電圧ＥＤ１が印加される。また、第３行目のＥＤ表示素子１０については、先のページ送り処理に際して、すでに１フレーム分のパルス電圧ＥＤ３が印加されているので、ここでは何ら電圧が印加されない状態に維持されている。このような動作を実現するためには、第１フレームメモリ２６ａと第２フレームメモリ２６ｂの格納内容を逐次比較し、両者の格納内容が一致した時点で、以後の電圧印加を禁止するように駆動制御を行えばよい。

[0079] 次に、時刻ｔ２６において、タッチパネル２９に対する新たな手書き入力（タッチペン入力）が行われると、ＣＰＵ２７に対して割込Ｃがかかり、ＣＰＵ２７は、表示パネル２３の描画モードを追記モードに維持したまま、第１フレームメモリ２６ａの格納内容を更新する。

[0080] 例えば、割込Ｃでは、新たな追記が行われた画像データとして、第１フレームメモリ２６ａの格納内容が「４，４，４」に更新されている。ここで、第１行目のＥＤ表示素子１０については、先のページ送り処理と追記処理に際して、すでに合計４フレーム分のパルス電圧ＥＤ１の印加が完了されているので、ここでは何ら電圧が印加されない状態に維持されている。一方、第２行目のＥＤ表示素子１０については、先のページ送り処理と追記処理に際して、すでに合計３フレーム分のパルス電圧ＥＤ２の印加が指示されている（時刻ｔ２６の時点で３フレーム目のパルス電圧印加中）ので、ここでは残り１フレーム分のパルス電圧ＥＤ２が印加される。また、第３行目のＥＤ表示素子１０については、先のページ送り処理に際して１フレーム分のパルス電圧ＥＤ３が印加されたものの、先の追記処理に際しては何らパルス電圧ＥＤ３が印加されていないので、ここでは残り３フレーム分のパルス電圧ＥＤ３が印加される。このように、追記モードにおいては、ひとつの画素が白から黒に変化している途中で、別の画素の駆動を開始することも可能である。

[0081] ＜ゲートドライバ＞

図９は、ゲートドライバ２１－ｉ（ただし、ｉ＝１、２、…、Ｘ）の一構

成例を示すブロック図である。本構成例のゲートドライバ２１－ｉは、ロジック回路２１１と、シフトレジスタ２１２と、レベルシフタ２１３と、出力バッファ２１４と、を有する。なお、図９では、２５６本の出力ピンを備えたゲートドライバ２１－ｉが例示されている。

[0082] ロジック回路２１１は、所定周波数のクロック信号ＳＣＬＫと走査開始信号Ｇ＿ＳＰｉの入力を受けて、シフトレジスタ２１２の駆動制御を行う。

[0083] シフトレジスタ２１２は、ロジック回路２１１の駆動制御に基づいて、クロック信号ＳＣＬＫからゲート信号Ｇ１～Ｇ２５６を生成する。

[0084] レベルシフタ２１３は、シフトレジスタ２１２で生成されるゲート信号Ｇ１～Ｇ２５６の電圧レベルを出力バッファ２１４の駆動に適した電圧レベルに変換する。

[0085] 出力バッファ２１４は、レベルシフタ２１３を介して入力されるゲート信号Ｇ１～Ｇ２５６を表示パネル２３に出力する。

[0086] 図１０は、ゲートドライバ２１－ｉの一動作例を示すタイミングチャートであり、上から順に、クロック信号ＳＣＬＫ、走査開始信号Ｇ＿ＳＰｉ、及び、ゲート信号Ｇ１～Ｇ２５６が描写されている。走査開始信号Ｇ＿ＳＰｉがハイレベルに立ち上げられると、クロック信号ＳＣＬＫに同期して、ゲート信号Ｇ１～Ｇ２５６が所定期間（クロック信号ＳＣＬＫの１周期に相当）ずつ順次ハイレベルに立ち上げられる。

[0087] 図１１は、表示コントローラ２４、ゲートドライバ２１－１～２１－７、及び、表示パネル２３の接続関係を示すブロック図である。なお、図１１では、ひとつの表示パネル２３に７つのゲートドライバ（ＩＣ）２１－１～２１－７を接続した構成が例示されている。

[0088] 表示パネル２３は、ゲートドライバ２１－１～２１－７の各出力に対応した７つのブロックＢ１～Ｂ７に分割された形で駆動制御される。すなわち、ゲートドライバ２１－１によって駆動制御される表示パネル２３の第１行目～第２５６行目が第１ブロックＢ１に相当する。以下同様に、ゲートドライバ２１－ｉによって駆動制御される表示パネル２３の第（２５６×ｉ－２５

５）行目～第（２５６×ｉ）行目が第ｉブロックＢｉに相当する。このように、図１１の構成例では、７つのゲートドライバ２１－１～２１－７を用いて、表示パネル２３がその走査方向に並ぶ複数のブロックＢ１～Ｂ７として管理されている。

[0089] 表示コントローラ２４は、ゲートドライバ２１－１～２１－７に対して、それぞれ、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７を与えることができる。

[0090] なお、表示パネル２３を分割するブロックの定義は、走査開始信号Ｇ＿ＳＰｉをそれぞれに入力できる単位であればよく、必ずしもゲートドライバ（ＩＣ）単位でなくても構わない。例えば、単ひとつのゲートドライバ２１に対して複数の走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７を入力できるように構成し、当該ひとつのゲートドライバ２１を用いて、表示パネル２３の複数ブロックＢ１～Ｂ７に優先順位を付けながら駆動制御を行う構成としてもよい。また、ひとつのブロックに含まれるゲート線の本数についても任意である。

[0091] ＜ブロック選択動作＞

図１２は、複数ブロックに分割された表示パネル２３（より正しくはこれに載置されたタッチパネル２９）に手書き入力が行われる様子を示す模式図である。図１２の例では、表示パネル２３の下方に位置する第７ブロックＢ７に「ａ」という文字が入力された後、さらに、表示パネル２３の中央に位置する第４ブロックＢ４に「ｂ」という文字が入力される様子が描写されている。以下では、このような手書き入力が行われることを前提として、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の生成動作を説明する。

[0092] ＜走査開始信号の第１生成動作＞

図１３は、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の第１生成動作を示すタイミングチャートであって、上から順番に、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７が描写されている。ここでは、６フレームで表示内容の更新が完了するものと仮定する。

[0093] 本図の第１生成動作では、従前と同様、タッチパネル２９の入力状態に依ることなく、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７が上から順に選択される

。従って、タッチパネル２９を用いて手書き文字が入力されてから、これを反映した表示内容の更新が開始されるまでには、最大で２フレーム近いタイムラグ（２０ｍｓ程度）が生じるため、ユーザに違和感を与えることになる。

[0094] ＜走査開始信号の第２生成動作＞

図１４は、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の第２生成動作を示すタイミングチャートであって、上から順番に、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７が描写されている。ここでも、図１３と同様、６フレームで表示内容の更新が完了するものと仮定する。

[0095] 本図の第２生成動作では、タッチパネル２９の入力状態に応じて、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の選択順序が入れ替えられる。具体的に述べると、「ａ」という文字が第７ブロックＢ７に入力された場合、次フレーム（選択順序の入れ替え処理が間に合わなければ次々フレーム、以下同様）では、走査開始信号Ｇ＿ＳＰ７が最初に選択され、続いて走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ６が上から順に選択される。以後タッチパネル２９への入力状態に変化がない限り、この選択順序（Ｇ＿ＳＰ７→Ｇ＿ＳＰ１→Ｇ＿ＳＰ２→Ｇ＿ＳＰ３→Ｇ＿ＳＰ４→Ｇ＿ＳＰ５→Ｇ＿ＳＰ６）が保持される。

[0096] その後、第７ブロックＢ７の表示更新を行っている途中で、「ｂ」という文字が第４ブロックＢ４に入力された場合、次フレームでは、走査開始信号Ｇ＿ＳＰ４が最初に選択され、続いて走査開始信号Ｇ＿ＳＰ７が選択された後、その他の走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ３、Ｇ＿ＳＰ５、及び、Ｇ＿ＳＰ６が上から順に選択される。すなわち、走査開始信号Ｇ＿ＳＰ４以外については、それまでの選択順序が維持された形となる。以後、タッチパネル２９への入力状態に変化がない限り、この選択順序（Ｇ＿ＳＰ４→Ｇ＿ＳＰ７→Ｇ＿ＳＰ１→Ｇ＿ＳＰ２→Ｇ＿ＳＰ３→Ｇ＿ＳＰ５→Ｇ＿ＳＰ６）が保持される。

[0097] このように、タッチパネル２９の入力状況に応じて、表示内容の更新が必要となったブロックを最先に選択することにより、タッチパネル２９を用い

て手書き文字が入力されてから、これを反映した表示内容の更新が開始されるまでのタイムラグを短縮することができるので、ユーザに与える違和感を低減することが可能となる。

[0098] また、上記の第２生成動作であれば、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の選択順序が複数回入れ替えられる場合であっても、選択順序を最先とされた走査開始信号以外については、それまでの選択順序が維持されるので、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の選択順序を入れ替える際に、表示内容の更新が完了していないブロックの表示更新動作に与える影響（フレーム長のばらつき）を最小限に抑えることが可能となる。

[0099] ＜走査開始信号の第３生成動作＞

図１５は、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の第３生成動作を示すタイミングチャートであって、上から順番に、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７が描写されている。ここでも、図１３及び図１４と同様、６フレームで表示内容の更新が完了するものと仮定する。

[0100] 本図の第３生成動作は、先出の第２生成動作を発展させたものであり、タッチパネル２９による入力がないブロック（表示内容の更新が必要でないブロック）については、走査開始信号を入力せず、表示内容の更新を行わない構成とされている。図１５の例示に即し具体的に述べると、「ａ」という文字が第７ブロックＢ７に入力されて以後、３フレーム分については、走査開始信号Ｇ＿ＳＰ７のみが選択される。その後、「ｂ」という文字が第４ブロックＢ４に入力されて以後、「ａ」という文字の表示更新が終了するまでの３フレーム分については、走査開始信号Ｇ＿ＳＰ４及びＧ＿ＳＰ７が選択される。そして、最終的に「ｂ」という文字の表示更新が終了するまでの残り３フレーム分については、走査開始信号Ｇ＿ＳＰ４のみが選択される。つまり、図１５では、走査開始信号Ｇ＿ＳＰ２、Ｇ＿ＳＰ３、Ｇ＿ＳＰ５、及び、Ｇ＿ＳＰ６は一切選択されない。ただし、フレーム長をできる限り固定値に維持するために、全ての走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７を順次選択している場合と同様の待ち時間を挿入する必要がある。

[0101] このように、動作するゲートドライバを最小限にすることにより、表示内容の更新に要する消費電力を低減することが可能となる。

[0102] ＜走査開始信号の第４生成動作＞

図１６は、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の第４生成動作を示すタイミングチャートであって、上から順番に、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７が描写されている。ここでも、図１３～図１５と同様、６フレームで表示内容の更新が完了するものと仮定する。

[0103] 本図の第４生成動作では、先出の第２生成動作と同様、タッチパネル２９の入力状態に応じて、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の生成順序が入れ替えられる。具体的に述べると、「ａ」という文字が第７ブロックＢ７に入力された場合、次フレームでは、走査開始信号Ｇ＿ＳＰ７が最初に選択され、続いて走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ６が上から順に選択される。以後タッチパネル２９への入力状態に変化がない限り、この選択順序（Ｇ＿ＳＰ７→Ｇ＿ＳＰ１→Ｇ＿ＳＰ２→Ｇ＿ＳＰ３→Ｇ＿ＳＰ４→Ｇ＿ＳＰ５→Ｇ＿ＳＰ６）が保持される。ここまでは、先出の第２生成動作と同様である。

[0104] その後、第７ブロックＢ７の表示更新を行っている途中で、「ｂ」という文字が第４ブロックＢ４に入力された場合、次フレームでは、走査開始信号Ｇ＿ＳＰ４が最初に選択され、その後、順次直下のブロック（直下のブロックが存在しない場合には最上段のブロック）が選択されるように、その他の走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ３、Ｇ＿ＳＰ５～Ｇ＿ＳＰ７が順次選択される。具体的には、走査開始信号Ｇ＿ＳＰ４が最先に選択された後、走査開始信号Ｇ＿ＳＰ５及びＧ＿ＳＰ６が順次選択され、さらに、表示パネル２３の最上段に戻って、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ３が順次選択される。以後、タッチパネル２９への入力状態に変化がない限り、この選択順序（Ｇ＿ＳＰ４→Ｇ＿ＳＰ５→Ｇ＿ＳＰ６→Ｇ＿ＳＰ７→Ｇ＿ＳＰ１→Ｇ＿ＳＰ２→Ｇ＿ＳＰ３）が保持される。

[0105] このように、第４生成動作を採用した場合でも、タッチパネル２９を用い

て手書き文字が入力されてから、これを反映した表示内容の更新が開始されるまでのタイムラグを短縮することができるので、ユーザに与える違和感を低減することが可能となる。

[0106] また、上記の第４生成動作であれば、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の選択順序が複数回入れ替えられる場合であっても、最先に選択された走査開始信号を起点として、基本的には表示パネル２３の上から下へと順次走査を行えば済むので、走査開始信号Ｇ＿ＳＰ１～Ｇ＿ＳＰ７の生成アルゴリズムが容易となる。

[0107] また、上記の第４生成動作についても、先出の第３生成動作と同様、表示内容の更新が必要でないブロックについては、走査開始信号を入力せず、表示内容の更新を行わない構成を採用することが可能である。

[0108] ＜その他の変形例＞

上記の実施形態では、本発明の適用対象として、ＥＤ表示素子の駆動制御を行う駆動装置を例に挙げて説明を行ったが、本発明の適用対象はこれに限定されるものではなく、本発明は、ひとつのゲートスキャン周期内にその表示内容の更新を完了することができない応答性の低い表示素子（例えば、エレクトロクロミック表示素子などの電気化学表示素子、或いは、電気泳動性粒子を用いた表示素子）の駆動制御を行う駆動装置全般に広く適用することが可能である。

[0109] また、上記の実施形態では、表示パネル２３が白黒パネルである場合を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、表示パネル２３をカラー化する場合には、画像データの１ピクセルを形成するサブピクセル（例えば、ＲＧＢＷサブピクセル）の一つとして、各々のセル２３１を制御すればよい（図１７を参照）。

[0110] また、上記の実施形態では、表示パネル２３への追記操作を行う入力部として、タッチパネル２９を例示して説明を行ったが、本発明の構成はこれに限定されるものではなく、キーボード、マウス、及び、ペンタブレットなど、いかなるポインティングデバイスを用いても構わない。

[0111] このように、本発明の構成は、上記実施形態のほか、発明の主旨を逸脱しない範囲で種々の変更を加えることが可能である。すなわち、上記実施形態は、全ての点で例示であって、制限的なものではないと考えられるべきであり、本発明の技術的範囲は、上記実施形態の説明ではなく、特許請求の範囲によって示されるものであり、特許請求の範囲と均等の意味及び範囲内に属する全ての変更が含まれると理解されるべきである。

産業上の利用可能性

[0112] 本発明は、電子ペーパー等の電子情報表示装置に対して、タッチパネル等の入力装置を用いた追記機能（手書き機能）を付加する上で有用な技術である。

符号の説明

[0113]

１０　ＥＤ表示素子
１１　上部基板
１２　下部基板
１３　上部電極
１４　下部電極
１５　電解液
２０　ＥＤ表示装置
２１、２１－１～２１－Ｘ、２１－ｉ　ゲートドライバ
２１１　ロジック回路
２１２　シフトレジスタ
２１３　レベルシフタ
２１４　出力バッファ
２２、２２－１～２２－Ｙ　ソースドライバ
２３　表示パネル
２３１　セル
２３２　電源電圧線
２３３　コモン電圧線

２４　表示コントローラ

２５　コモン電圧駆動回路

２６ａ　第１フレームメモリ

２６ｂ　第２フレームメモリ

２７　中央演算処理装置（ＣＰＵ）

２８　操作部

２８ａ　ページ送りボタン

２８ｂ　ページ戻しボタン

２９　タッチパネル

Ｇ１～Ｇｙ　ゲート線（ゲート信号）

Ｓ１～Ｓｙ　ソース線（ソース信号）

Ｔｒ１　選択用トランジスタ

Ｔｒ２　駆動用トランジスタ

Ｃ１、Ｃ２　補助容量

請求の範囲

[請求項1] 複数の表示素子で形成された表示パネルをその走査方向に並ぶ複数のブロックとして管理する少なくともひとつの走査ドライバと；

前記表示パネルの走査に際して、前記複数のブロックのうち、所定の入力操作に応じてその表示内容の更新が必要となった表示素子の属するブロックの走査開始順序を最先に繰り上げ、以後、新たに前記入力操作がない限り、その走査開始順序を保持するように、前記走査ドライバを制御するコントローラと；

を有することを特徴とする駆動装置。

[請求項2] 前記コントローラは、前記複数のブロックの走査開始順序を複数回入れ替える場合、走査開始順序を最先とされたブロック以外については、それまでの走査開始順序を保持することを特徴とする請求項１に記載の駆動装置。

[請求項3] 前記コントローラは、前記複数のブロックの走査開始順序を複数回入れ替える場合、走査開始順序を最先とされたブロックを起点として、基本的には前記表示パネルの上から下へと順次走査が行われるように、前記複数のブロックの走査開始順序を再構築することを特徴とする請求項１に記載の駆動装置。

[請求項4] 前記コントローラは、その表示内容の更新が必要でないブロックについて、走査開始を指示しないことを特徴とする請求項１に記載の駆動装置。

[請求項5] 前記コントローラは、走査開始を指示しないブロックについても、その走査が行われている場合と同様の待ち時間を与えることを特徴とする請求項４に記載の駆動装置。

[請求項6] 前記走査ドライバは、前記複数のブロックと同数だけ設けられており、

前記コントローラは、前記走査ドライバ単位で、前記複数のブロックの走査開始順序を制御することを特徴とする請求項１に記載の駆動

装置。

[請求項7] 前記表示パネルと；

前記入力操作を受け付ける入力部と；

請求項１に記載の駆動装置と；

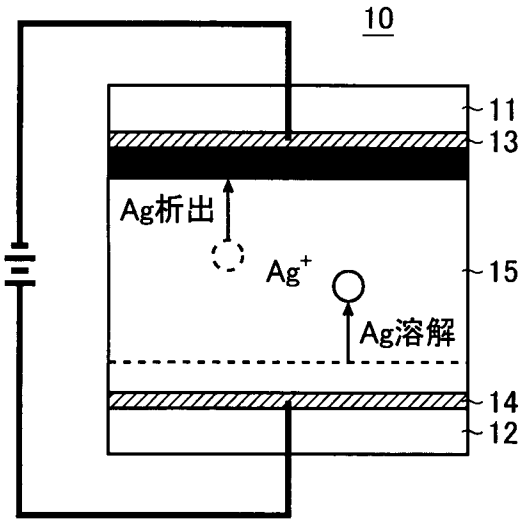
を有することを特徴とする表示装置。

[請求項8] 前記入力部は、前記表示パネルに載置されたタッチパネルであることを特徴とする請求項７に記載の表示装置。

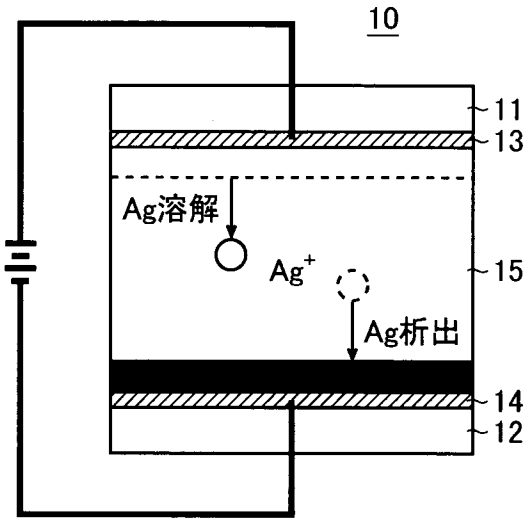
[請求項9] 前記複数の表示素子は、いずれも電気化学表示素子であることを特徴とする請求項７に記載の表示装置。

[請求項10] 複数の表示素子で形成された表示パネルをその走査方向に並ぶ複数のブロックとして管理し、前記表示パネルの走査に際して、前記複数のブロックのうち、所定の入力操作に応じてその表示内容の更新が必要となった表示素子の属するブロックの走査開始順序を最先に繰り上げ、以後、新たに前記入力操作がない限り、その走査開始順序を保持することを特徴とする駆動方法。

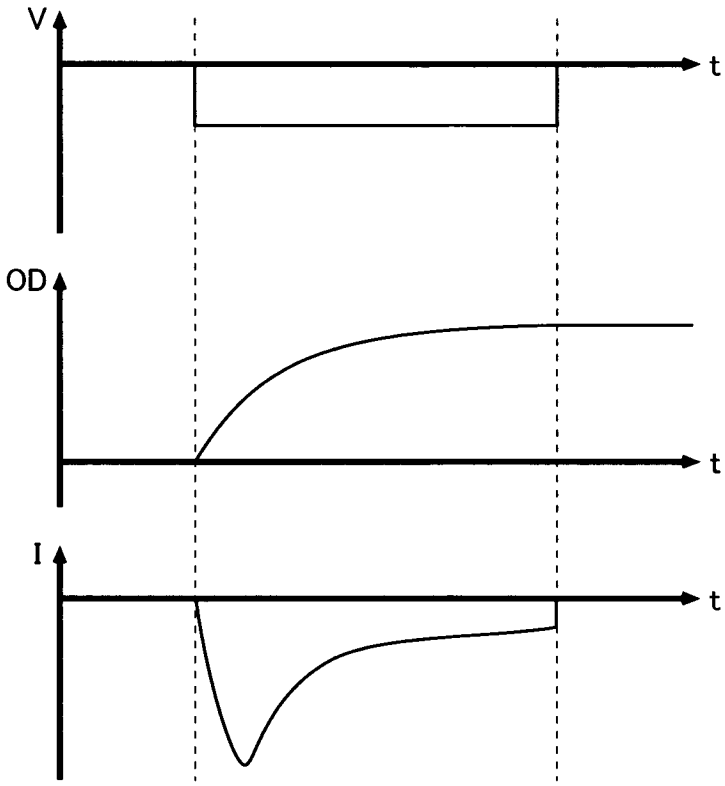
[図1A]



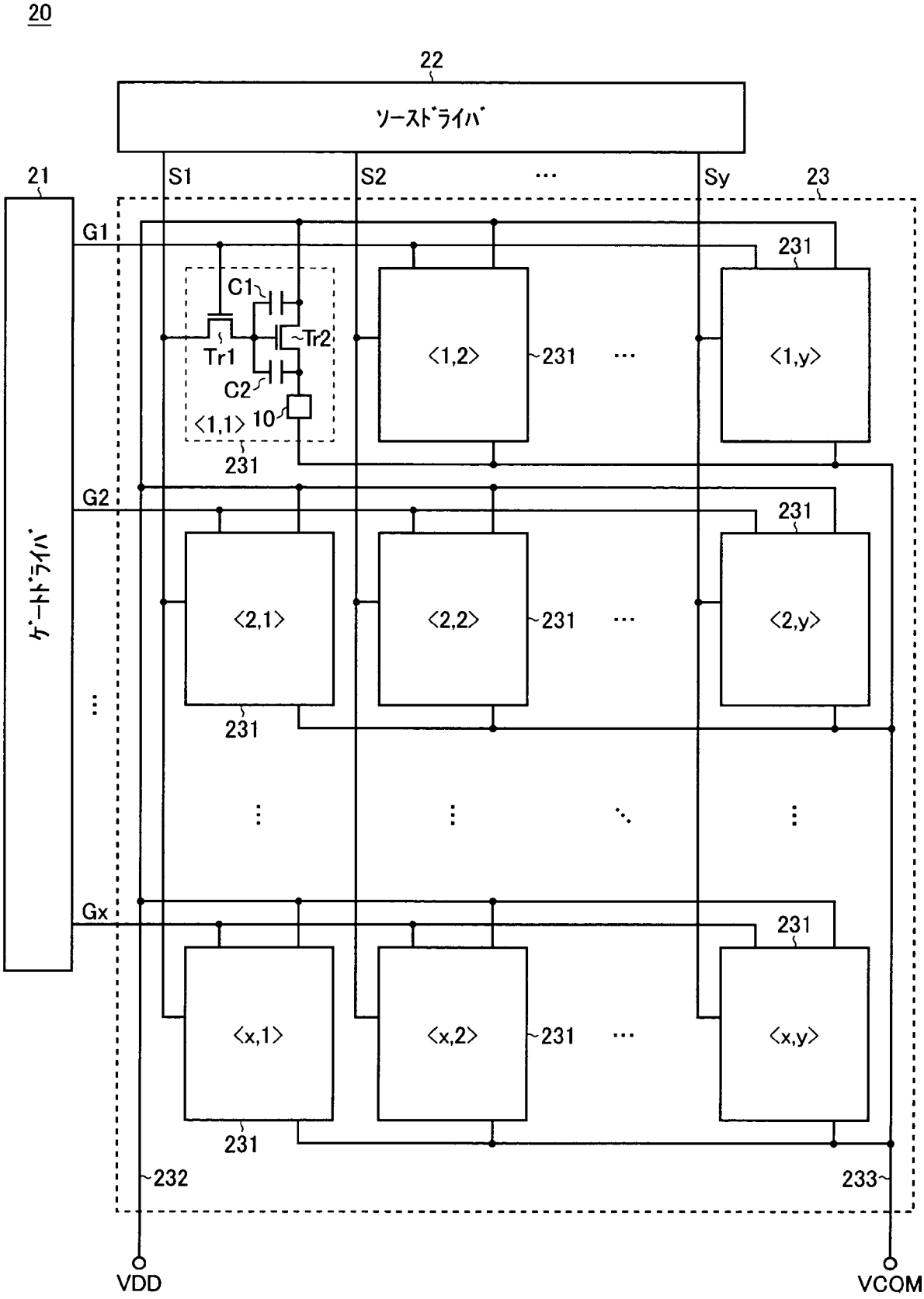
[図1B]



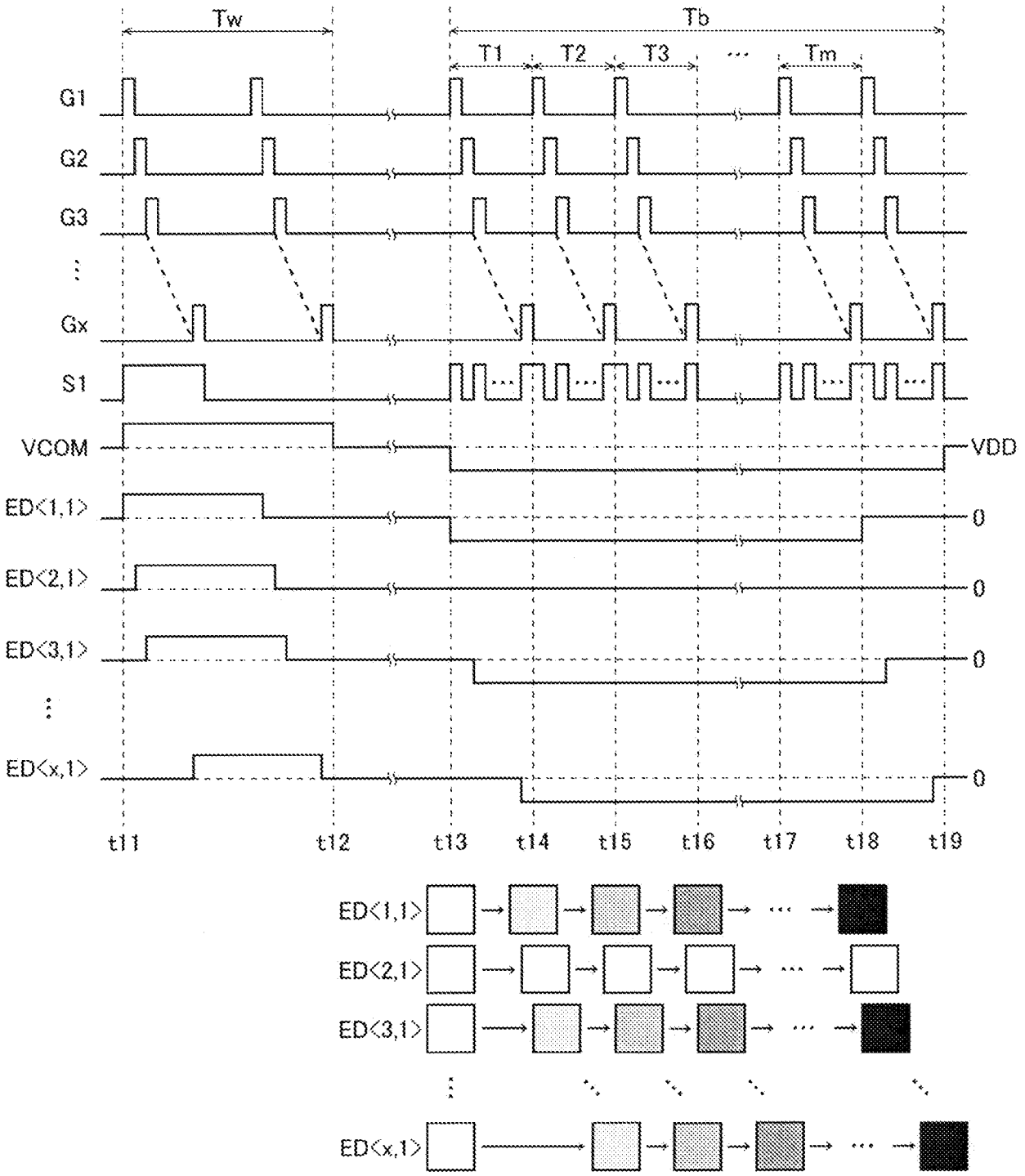
[図2]



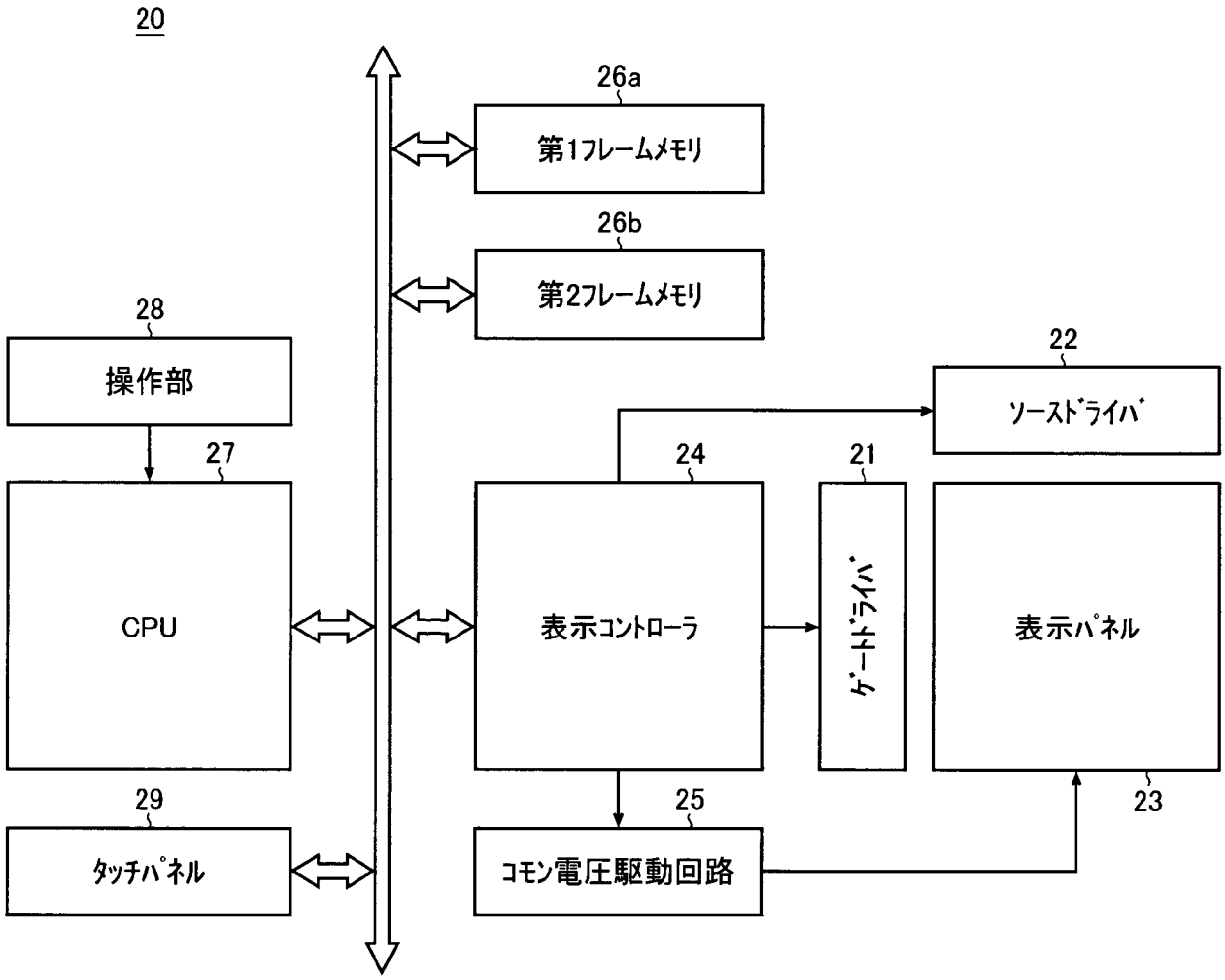
[図3]


20
22
ソースドライバ
21
S1
S2
Sy
23
G1
G2
Gx
ゲートドライバ
C1
Tr1
Tr2
C2
<1,1>
10
231
<1,2>
<1,y>
<2,1>
<2,2>
<2,y>
<x,1>
<x,2>
<x,y>
232
233
VDD
VCOM

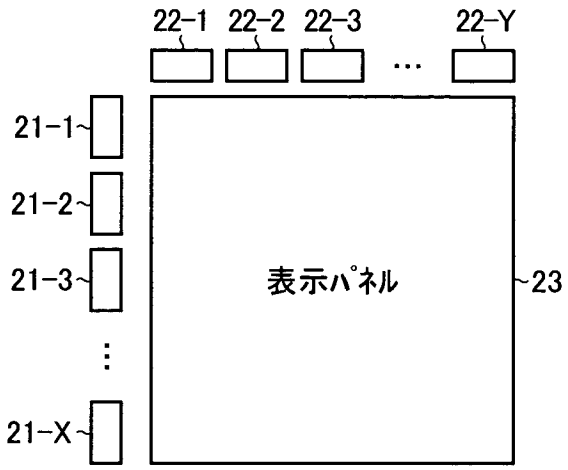
[図4]


Tw
Tb
T1
T2
T3
Tm
G1
G2
G3
Gx
S1
VCOM
VDD
ED<1,1>
ED<2,1>
ED<3,1>
ED<x,1>
0
t11
t12
t13
t14
t15
t16
t17
t18
t19

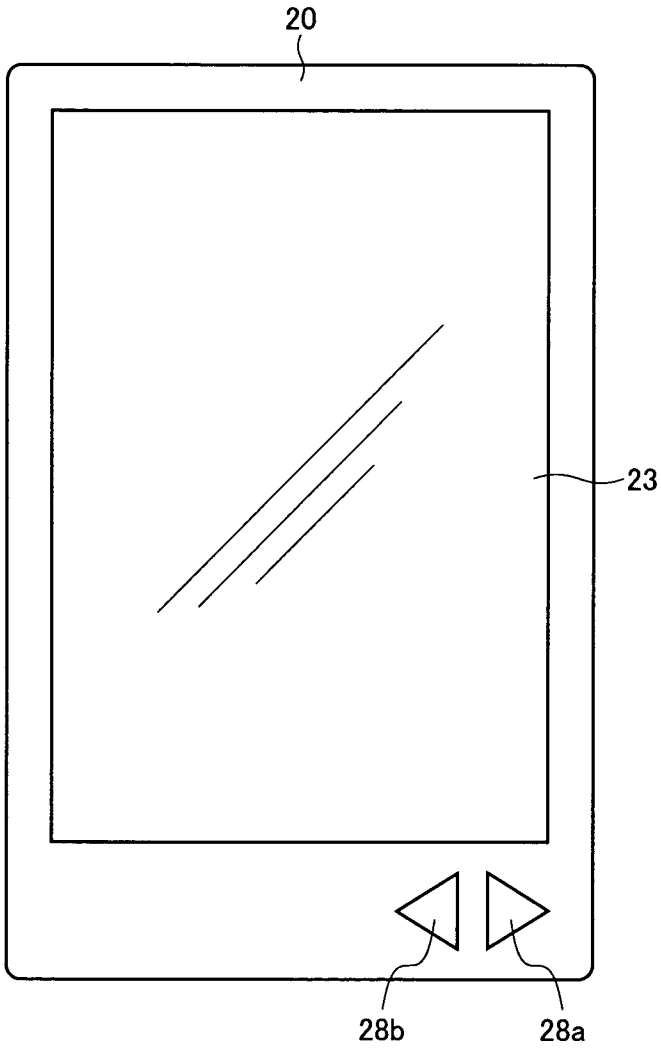
[図5]


20
26a
第1フレームメモリ
26b
第2フレームメモリ
28
操作部
22
ソースドライバ
27
24
21
CPU
表示コントローラ
ゲートドライバ
表示パネル
29
25
23
タッチパネル
コモン電圧駆動回路

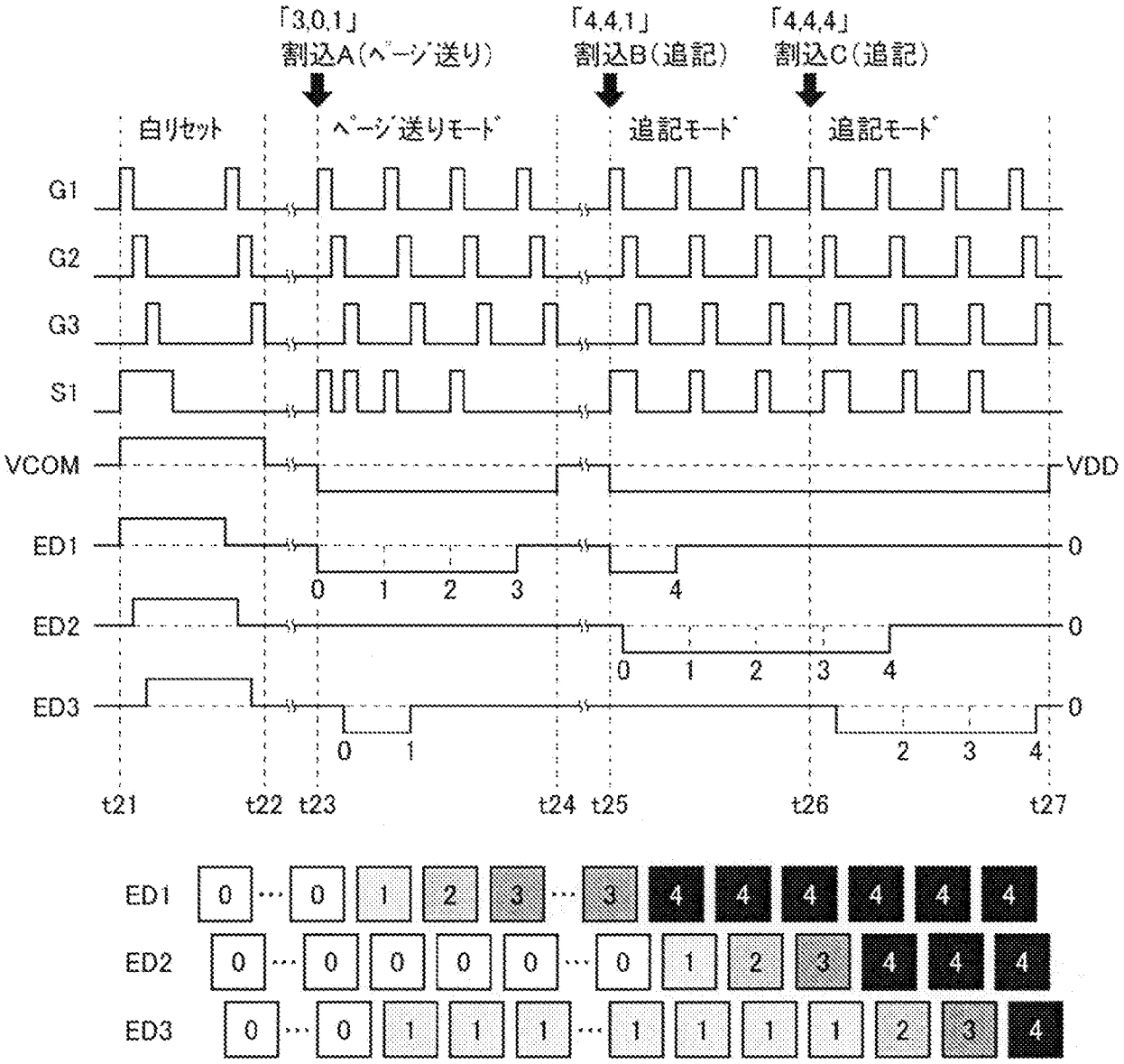
[図6]



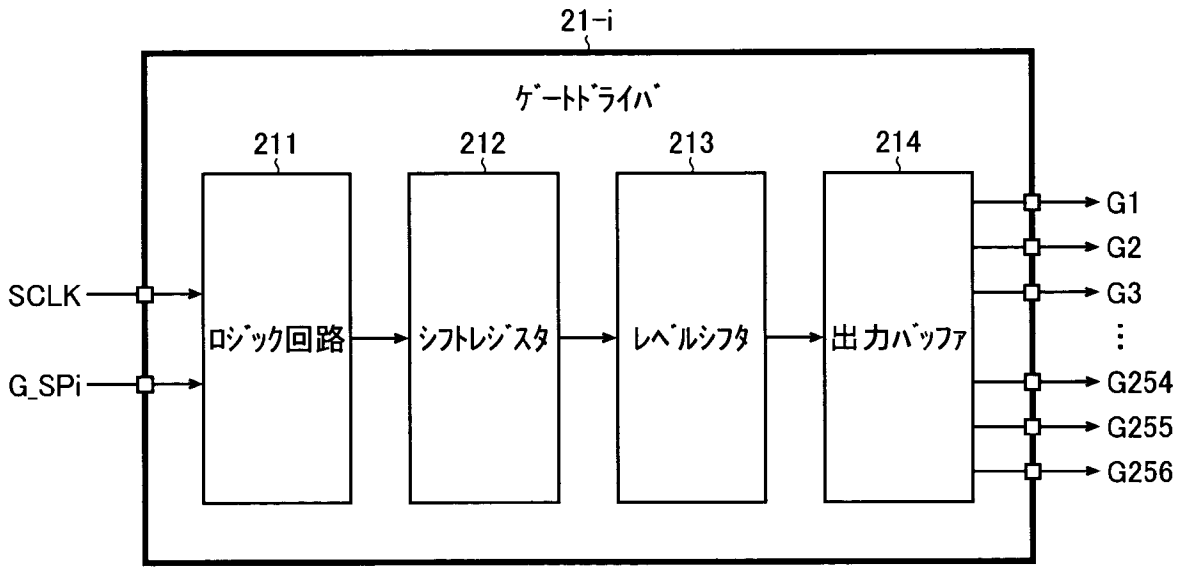
[図7]



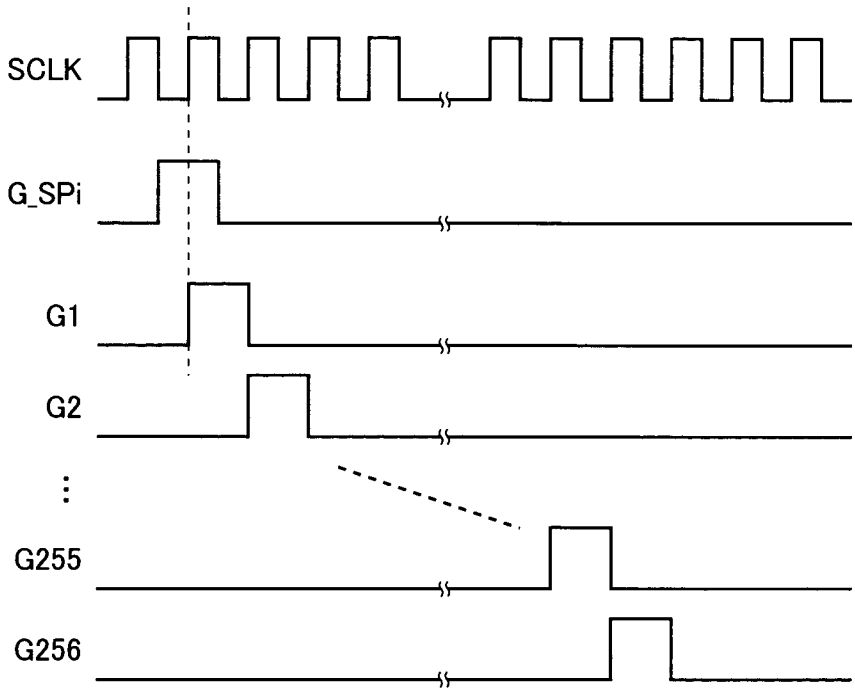
[図8]


「3,0,1」
割込A(ﾍﾟｰｼﾞ送り)
「4,4,1」
割込B(追記)
「4,4,4」
割込C(追記)
白リセット
ﾍﾟｰｼﾞ送りﾓｰﾄﾞ
追記ﾓｰﾄﾞ
追記ﾓｰﾄﾞ
G1
G2
G3
S1
VCOM
VDD
ED1
ED2
ED3
0 1 2 3 4
0 1 2 3 4
0 1 2 3 4
t21
t22
t23
t24
t25
t26
t27
ED1 0 … 0 1 2 3 … 3 4 4 4 4 4 4
ED2 0 … 0 0 0 0 … 0 1 2 3 4 4 4
ED3 0 … 0 1 1 1 … 1 1 1 1 2 3 4

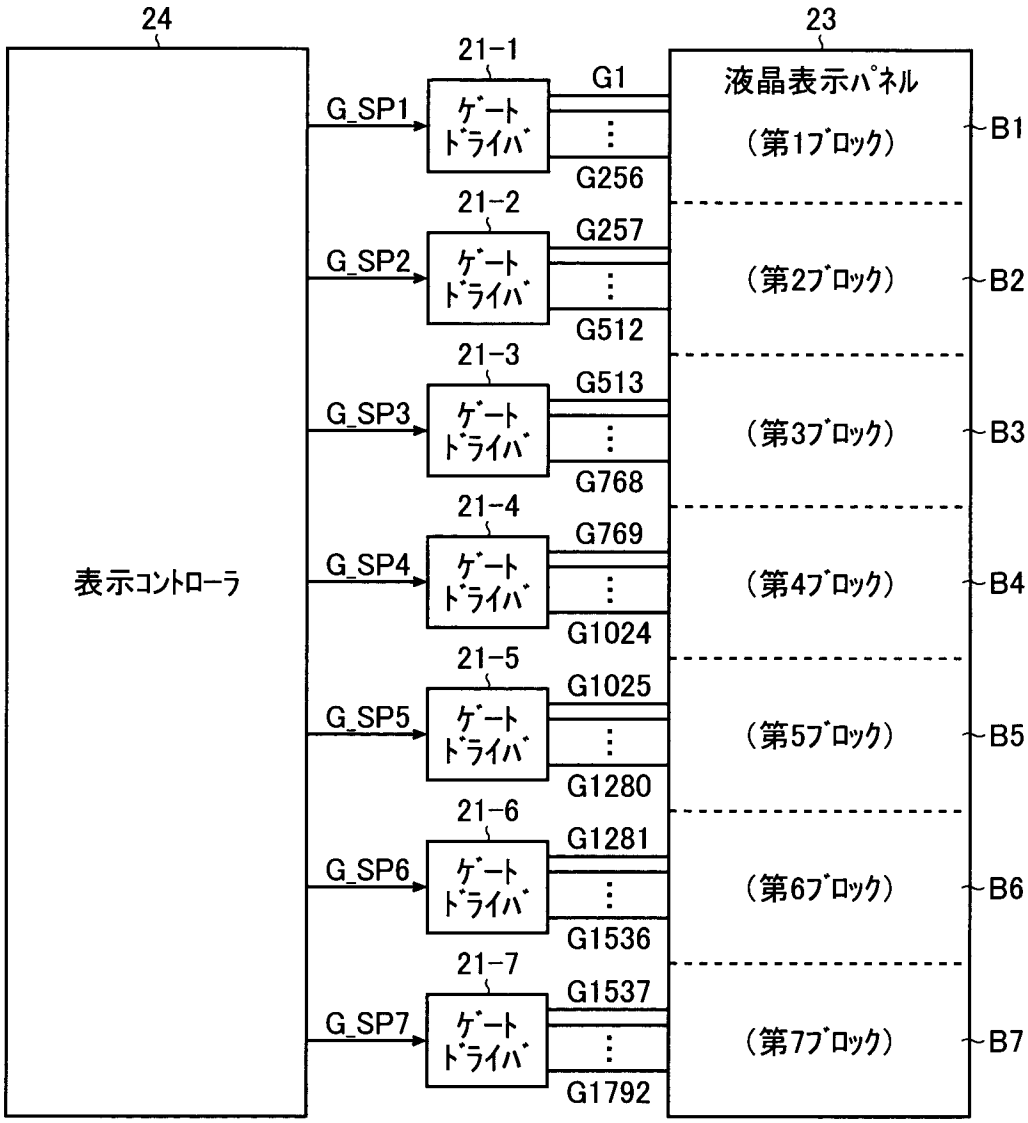
[図9]


21-i
ゲートドライバ
211
212
213
214
SCLK
G_SPi
ロジック回路
シフトレジスタ
レベルシフタ
出力バッファ
G1
G2
G3
G254
G255
G256

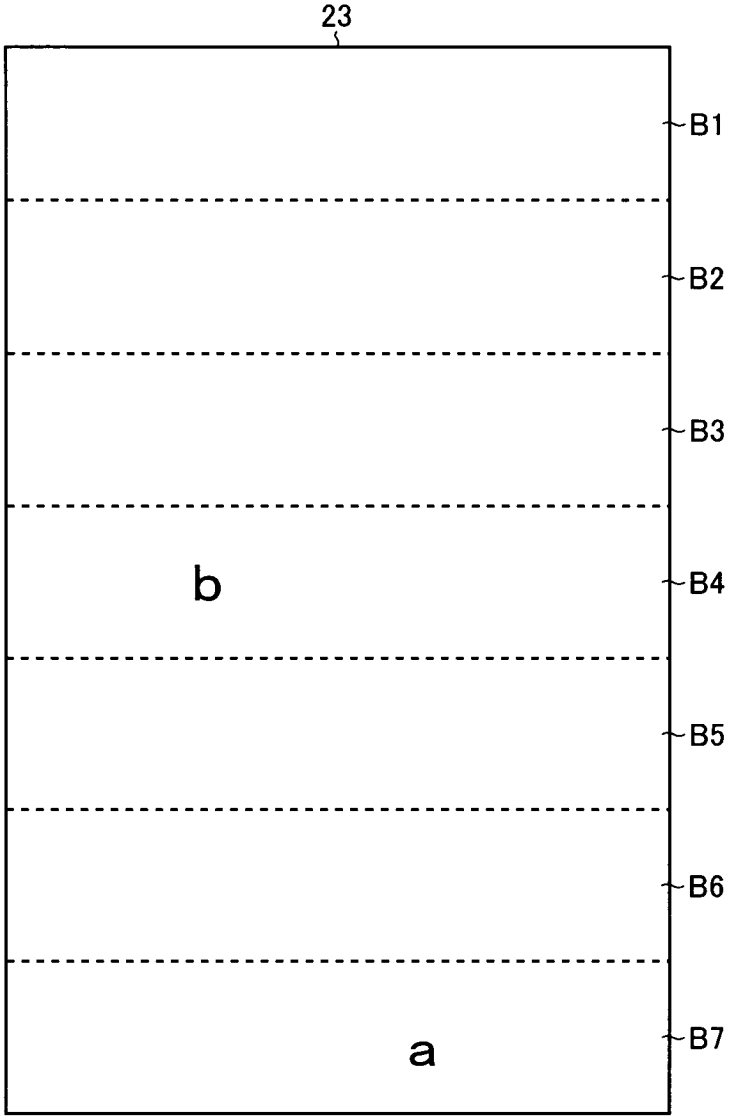
[図10]



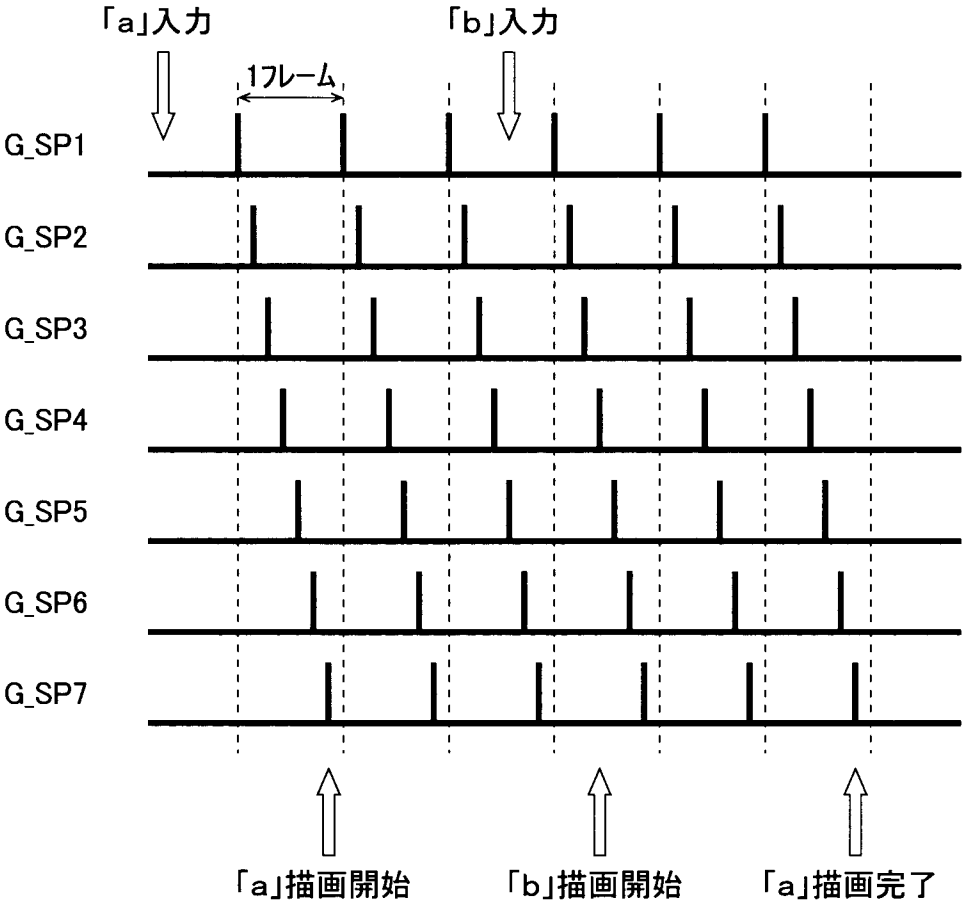
[図11]


24
23
表示コントローラ
液晶表示パネル
21-1
21-2
21-3
21-4
21-5
21-6
21-7
ゲートドライバ
G_SP1
G_SP2
G_SP3
G_SP4
G_SP5
G_SP6
G_SP7
G1
G256
G257
G512
G513
G768
G769
G1024
G1025
G1280
G1281
G1536
G1537
G1792
(第1ブロック)
(第2ブロック)
(第3ブロック)
(第4ブロック)
(第5ブロック)
(第6ブロック)
(第7ブロック)
B1
B2
B3
B4
B5
B6
B7

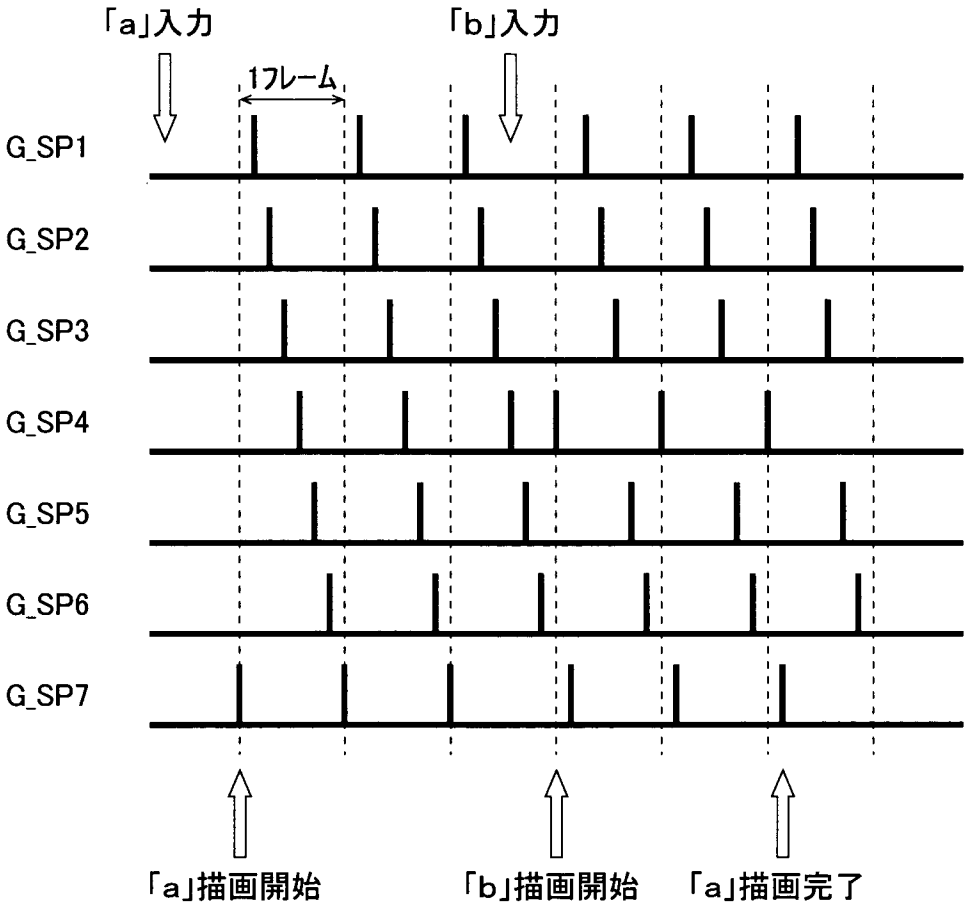
[図12]



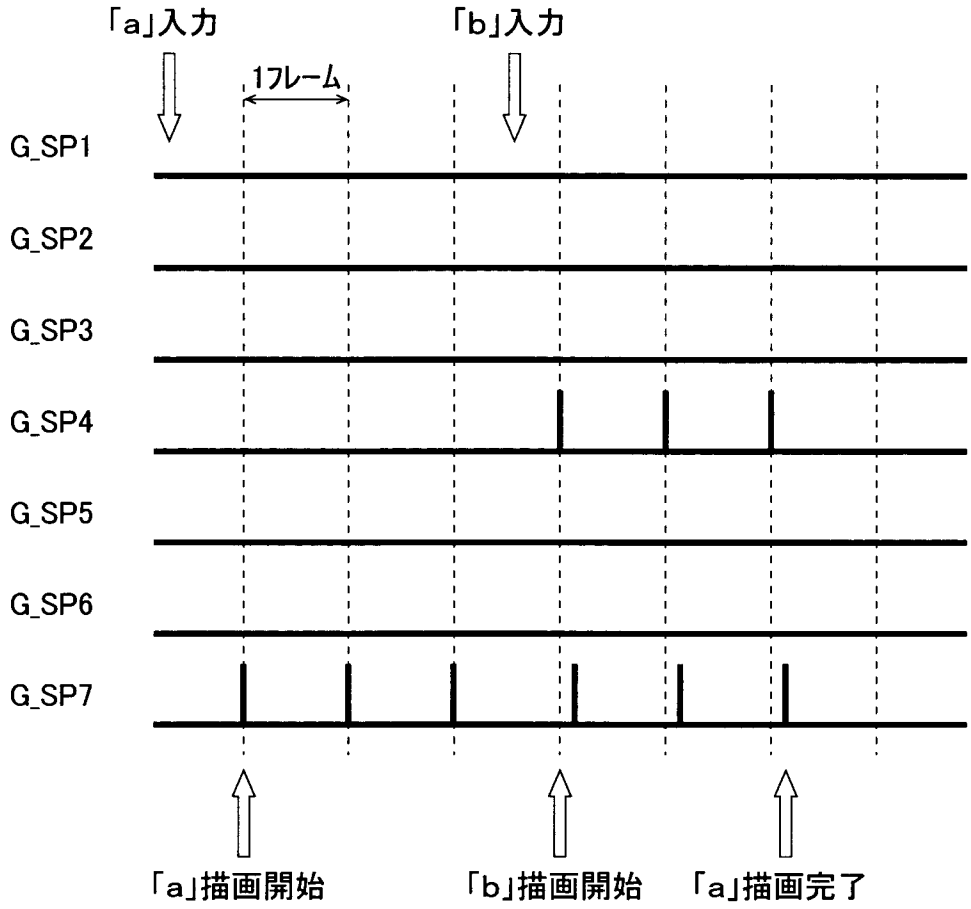
[図13]


「a」入力
「b」入力
1フレーム
G_SP1
G_SP2
G_SP3
G_SP4
G_SP5
G_SP6
G_SP7
「a」描画開始
「b」描画開始
「a」描画完了

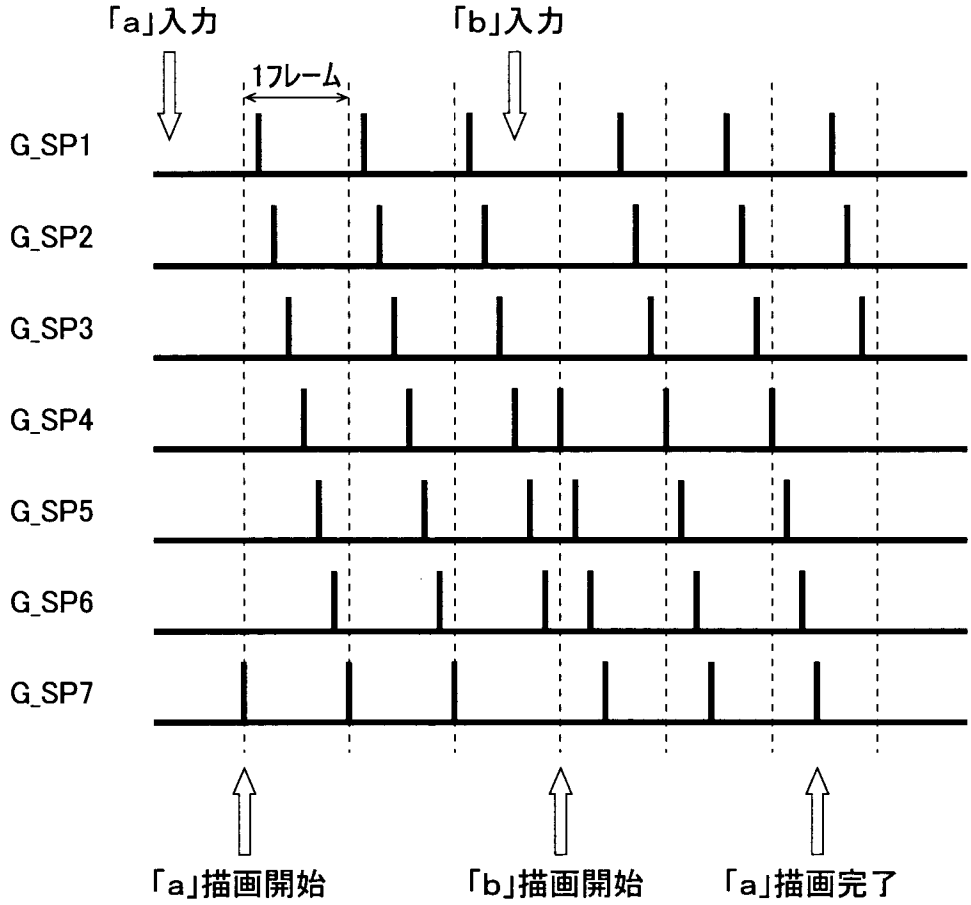
[図14]


「a」入力
「b」入力
1フレーム
G_SP1
G_SP2
G_SP3
G_SP4
G_SP5
G_SP6
G_SP7
「a」描画開始
「b」描画開始
「a」描画完了

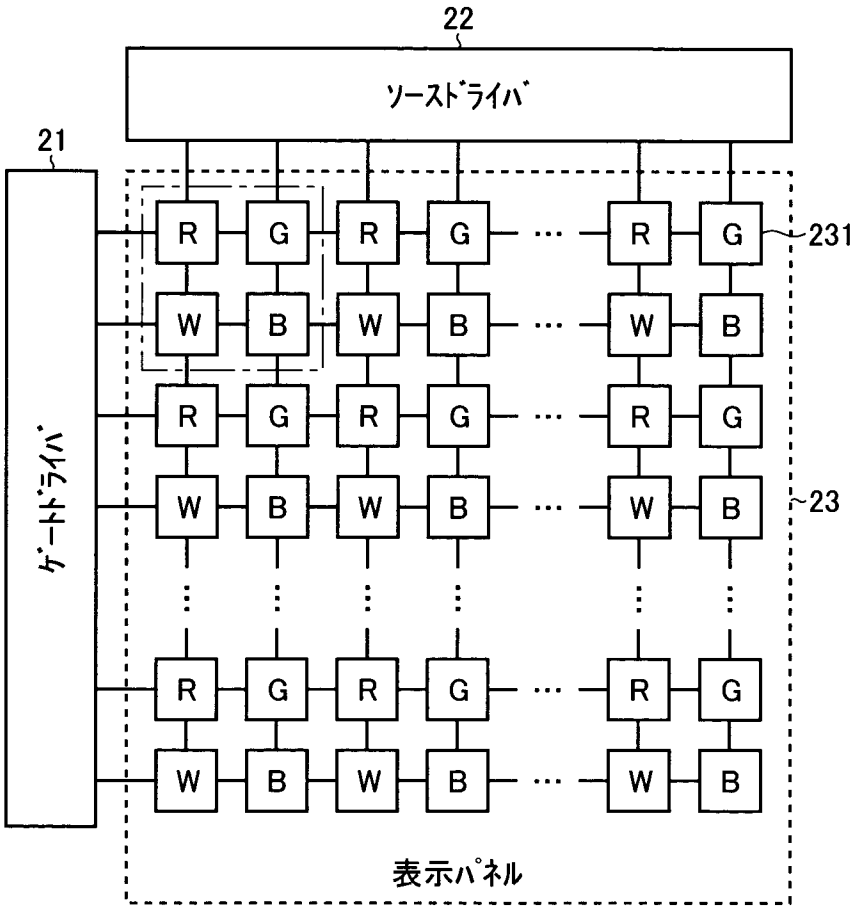
[図15]


「a」入力
「b」入力
1フレーム
G_SP1
G_SP2
G_SP3
G_SP4
G_SP5
G_SP6
G_SP7
「a」描画開始
「b」描画開始
「a」描画完了

[図16]


「a」入力
「b」入力
1フレーム
G_SP1
G_SP2
G_SP3
G_SP4
G_SP5
G_SP6
G_SP7
「a」描画開始
「b」描画開始
「a」描画完了

[図17]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2011/054871

A. CLASSIFICATION OF SUBJECT MATTER
G09G3/20(2006.01)i, *G02F1/15*(2006.01)i, *G09G3/38*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/20, G02F1/133, G02F1/15, G09G3/36, G09G3/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-216008 A (Fujitsu Ltd.), 27 August 1993 (27.08.1993), entire text; all drawings (Family: none)	1-10
A	JP 2-250575 A (Matsushita Electric Industrial Co., Ltd.), 08 October 1990 (08.10.1990), entire text; all drawings (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 March, 2011 (18.03.11)	29 March, 2011 (29.03.11)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１１／０５４８７１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/20(2006.01)i, G02F1/15(2006.01)i, G09G3/38(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/20, G02F1/133, G02F1/15, G09G3/36, G09G3/38,

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１１年
日本国実用新案登録公報	１９９６－２０１１年
日本国登録実用新案公報	１９９４－２０１１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 5-216008 A（富士通株式会社）1993.08.27, 全文、全図（ファミリーなし）	1-10
A	JP 2-250575 A（松下電気産業株式会社）1990.10.08, 全文、全図（ファミリーなし）	1-10

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１８．０３．２０１１	２９．０３．２０１１

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｇ　４０７０
鳥居　祐樹
電話番号　０３－３５８１－１１０１　内線　３２２６