



(12)发明专利申请

(10)申请公布号 CN 109411958 A

(43)申请公布日 2019.03.01

(21)申请号 201811616297.9

H01R 13/646(2011.01)

(22)申请日 2018.12.27

(66)本国优先权数据

201810570837.8 2018.06.05 CN

201810989798.5 2018.08.28 CN

(71)申请人 温州意华接插件股份有限公司

地址 325600 浙江省温州市乐清市翁垟镇
后西工业区

(72)发明人 程牧 曾铁武 田立春

(74)专利代理机构 南京卓知策专利代理事务所

(普通合伙) 32343

代理人 陆志强 湛丹

(51)Int.Cl.

H01R 13/6582(2011.01)

H01R 13/658(2011.01)

权利要求书1页 说明书11页 附图18页

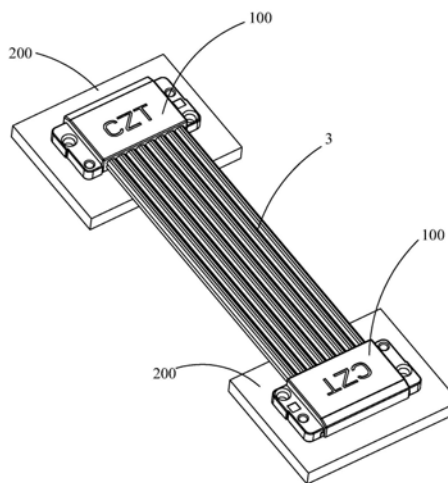
(54)发明名称

高速互连组件

(57)摘要

一种高速互连组件,包括电路板、两个通过若干组线缆相互连接的连接件模组,所述各连接件模组分别与电路板对应位置实现信号传递,所述各连接件模组包括设有主体部的导电壳体及与所述主体部相固定的端子组件,所述端子组件包括绝缘本体及固定在所述绝缘本体内的若干组信号端子,各组信号端子包括一对信号端子,各所述信号端子包括固定在所述绝缘本体内的端子固定部、由所述端子固定部延伸且对应与线缆连接的端子接线部及由所述端子固定部延伸且对应与电路板连接的端子对接部,各所述相邻的两组信号端子之间通过导电壳体屏蔽隔离。通过两个连接件模组配合线缆实现电路板不同侧位置的高速信号传输,整体结构稳定,传输速率高,成本低廉。

400



1. 一种高速互连组件,其特征在于:包括两个通过若干组线缆相互连接的连接件模组,所述各连接件模组可对应与电路板实现信号传递,所述各连接件模组包括设有主体部的导电壳体及与所述主体部相固定的端子组件,所述端子组件包括绝缘本体及固定在所述绝缘本体内的若干组信号端子,各组信号端子包括一对信号端子,各所述信号端子包括固定在所述绝缘本体内的端子固定部、由所述端子固定部延伸且对应与线缆连接的端子接线部及由所述端子固定部延伸且用于与对应电路板连接的端子对接部,各所述相邻的两组信号端子之间通过导电壳体屏蔽隔离。

2. 根据权利要求1所述的高速互连组件,其特征在于:所述连接件模组的单位平方厘米面积设置有不少于七组信号端子,每组信号端子最高运行速率可达56Gbps。

3. 根据权利要求1所述的高速互连组件,其特征在于:所述连接件模组固定至对应电路板上后,于上下方向上的整体高度不高于3.5mm。

4. 根据权利要求1所述的高速互连组件,其特征在于:所述各组线缆包括信号线及接地结构,所述各组线缆的信号线与对应的各组信号端子的端子接线部连接,所述各组线缆的接地结构与导电壳体电连接。

5. 根据权利要求1所述的高速互连组件,其特征在于:所述端子接线部沿左右方向排列,沿排列方向相邻的任意两组信号端子的端子接线部之间均由接地结构间隔。

6. 根据权利要求1所述的高速互连组件,其特征在于:所述导电壳体由导电性材料制成,或者所述导电壳体由绝缘性材料制成且表面至少局部电镀形成导电层。

7. 根据权利要求1所述的高速互连组件,其特征在于:所述主体部于上下方向贯穿形成有若干个端子模组收容腔,各端子模组收容腔四周由导电壳体形成屏蔽墙,所述端子组件对应固定于所述端子模组收容腔内,所述屏蔽墙实现两组信号端子之间的屏蔽隔离。

8. 根据权利要求4所述的高速互连组件,其特征在于:所述信号线的端部与对应的各组信号端子的端子接线部焊接固定,所述连接件模组还包括外模件,所述外模件将主体部的上表面、端子接线部与信号线的连接位置,主体部的至少部分前后表面包覆。

9. 根据权利要求1所述的高速互连组件,其特征在于:所述各组线缆与对应的各信号端子的端子接线部固定连接,各信号端子的端子对接部通过弹性压接的方式与对应电路板接触。

10. 根据权利要求1所述的高速互连组件,其特征在于:所述高速互连组件还包括有与连接件模组对接的电路板,所述导电壳体的下表面固设有接地件,所述接地件设有与对应电路板接触的接地弹片,所述接地弹片设置有若干个,于左右方向上及前后方向上,相邻两组信号端子之间均设置有接地弹片,或者所述导电壳体的下表面涂设有导电胶,所述导电胶与对应电路板搭接,于左右方向上及前后方向上,相邻两组信号端子之间均涂设有导电胶。

高速互连组件

技术领域

[0001] 本发明涉及一种高速互连组件。

背景技术

[0002] 现有技术中,将需要互通高速信号的两个电路板之间建立信号传输,往往需要在各自电路板端均固设一个插座连接器,再通过一根两端固设有插头连接器的线缆实现转接互通,插座连接器与电路板上的配接芯片之间通过电路板上的铜箔走线实现信号传输,最终实现两个电路板上的配接芯片之间的信号传输。

[0003] 传输高速信号的插座连接器例如现有技术规范公布的QSFP-DD (Quad Small Form-factor Pluggable Double Density),其定义了一个设有八条通道的高速通信模组。每条通道运行速率在25Gbit/s或50Gbit/s,因此QSFP-DD模组支持200Gbit/s或400Gbit/s速率的以太网应用。QSFP-DD模组设有插座连接器(如2018年05月04日,中国专利公开号第CN107994402A号专利申请揭示的一种插座连接器),及与插座连接器配接的插头连接器。

[0004] 但是,现有技术中的此类通过插座连接器配合插头连接器的设计必然导致整体体积较大,且无法做到较小的结构配合,较大的体积同时导致无法做到将插座连接器布置到非常靠近配接芯片的位置,进而使得插座连接器与电路板上的配接芯片之间的信号传输需要靠电路板上较长路径的铜箔走线实现,如此会增加传输损耗,不利于高速信号的传输。如果需要保证电路板部分信号传输高速稳定的话,则需要提高电路板及铜箔走线的性能及品质要求,如此直接增加了成本。另外,较多的信号转接(插座连接器与电路板之间的转接传递、插座连接器与插头连接器之间的转接传递、插头连接器与电缆之间的转接传递)亦会不利于高速信号的传输。

[0005] 有鉴于此,有必要提供一种新的高速互连组件,以解决上述技术问题。

发明内容

[0006] 本发明的目的在于提供高速互连组件,所述连接件模组能够实现电路板不同侧位置之间的高速信号互通且整体结构稳定。

[0007] 为实现上述目的,本发明提供了一种高速互连组件,包括两个通过若干组线缆相互连接的连接件模组,所述各连接件模组可对应与电路板实现信号传递,所述各连接件模组包括设有主体部的导电壳体及与所述主体部相固定的端子组件,所述端子组件包括绝缘本体及固定在所述绝缘本体内的若干组信号端子,各组信号端子包括一对信号端子,各所述信号端子包括固定在所述绝缘本体内的端子固定部、由所述端子固定部延伸且对应与线缆连接的端子接线部及由所述端子固定部延伸且用于与对应电路板连接的端子对接部,各所述相邻的两组信号端子之间通过导电壳体屏蔽隔离。

[0008] 进一步,所述连接件模组的单位平方厘米面积设置有不少于一组信号端子,每组信号端子最高运行速率可达56Gbps。

[0009] 进一步,所述连接件模组固定至对应电路板上后,于上下方向上的整体高度不高

于3.5mm。

[0010] 进一步,所述各组线缆包括信号线及接地结构,所述各组线缆的信号线与对应的各组信号端子的端子接线部连接,所述各组线缆的接地结构与导电壳体电连接。

[0011] 进一步,所述端子接线部沿左右方向排列,沿排列方向相邻的任意两组信号端子的端子接线部之间均由接地结构间隔。

[0012] 进一步,所述导电壳体由导电性材料制成,或者所述导电壳体由绝缘性材料制成且表面至少局部电镀形成导电层。

[0013] 进一步,所述主体部于上下方向贯穿形成有若干个端子模组收容腔,各端子模组收容腔四周由导电壳体形成屏蔽墙,所述端子组件对应固定于所述端子模组收容腔内,所述屏蔽墙实现两组信号端子之间的屏蔽隔离。

[0014] 进一步,所述信号线的端部与对应的各组信号端子的端子接线部焊接固定,所述连接件模组还包括外模件,所述外模件将主体部的上表面、端子接线部与信号线的连接位置,主体部的至少部分前后表面包覆。

[0015] 进一步,所述各组线缆与对应的各信号端子的端子接线部固定连接,各信号端子的端子对接部通过弹性压接的方式与对应电路板接触。

[0016] 进一步,所述高速互连组件还包括有与连接件模组对接的电路板,所述导电壳体的下表面固设有接地件,所述接地件设有与对应电路板接触的接地弹片,所述接地弹片设置有若干个,于左右方向上及前后方向上,相邻两组信号端子之间均设置有接地弹片,或者所述导电壳体的下表面涂设有导电胶,所述导电胶与对应电路板搭接,于左右方向上及前后方向上,相邻两组信号端子之间均涂设有导电胶。

[0017] 本发明的有益效果是:通过两个连接件模组配合线缆实现电路板不同侧位置的高速信号传输,整体结构稳定,传输速率高,成本低廉。

附图说明

[0018] 图1是本发明高速互连组件中的连接件模组组装至电路板上后的结构示意图。

[0019] 图2是图1中所示连接件模组自另一角度看的结构示意图。

[0020] 图3是图1中所示连接件模组的部分立体分解图,其展示了外模件从导电壳体上分离后的立体示意图。

[0021] 图4是图3所示连接件模组自另一角度看的结构示意图。

[0022] 图5是图1中所示连接件模组的部分立体分解图,其展示了外模件、其中一个焊点保护模件从导电壳体上分离后的立体示意图。

[0023] 图6是图1中所示连接件模组的部分立体分解图,其展示了外模件、其中一个焊点保护模件、上排线缆及热缩套管从导电壳体上分离后的立体示意图。

[0024] 图7是图1中所示连接件模组的部分立体分解图,其展示了外模件、两个焊点保护模件、上排线缆及热缩套管从导电壳体上分离后的立体示意图。

[0025] 图8是图1中所示连接件模组的部分立体分解图,其展示了外模件、两个焊点保护模件、上排线缆、下排线缆、其中一个端子组件及热缩套管从导电壳体上分离后的立体示意图。

[0026] 图9是图8所示立体分解图自另一角度看的结构示意图。

- [0027] 图10是图1所示结构示意图的前视图。
- [0028] 图11是图10所示结构示意图中去除外模件及电路板后的结构示意图。
- [0029] 图12是本发明高速互连组件中的连接件模组的第二实施例的立体示意图。
- [0030] 图13是图12所示的本发明连接件模组自另一角度看的部分立体分解图,其展示了外模件从导电壳体分离后的立体示意图。
- [0031] 图14是图13所示的本发明连接件模组进一步的立体分解图,其展示了外模件及接地件从导电壳体分离后的立体示意图。
- [0032] 图15是图12所示本发明连接件模组的部分立体分解图,其展示了外模件、接地件及第一排端子组件从导电壳体分离后的立体示意图。
- [0033] 图16是图15所示本发明连接件模组自另一角度看的立体示意图。
- [0034] 图17是图12所示本发明连接件模组的仰视图。
- [0035] 图18是图17所示本发明连接件模组去除外模件后自A-A线的剖视图。
- [0036] 图19是图18所示本发明连接件模组的虚线圆圈内结构的放大图。
- [0037] 图20是本发明连接件模组的第三实施例。
- [0038] 图21是图20所示本发明连接件模组的使用状态图,其展示了两个所述连接件模组并排组装固定至一电路板后的俯视图。
- [0039] 图22是图20所示本发明连接件模组的使用状态图,其展示了三个所述连接件模组组装固定至一电路板后的正视图,其中两个所述连接件模组相对固定于电路板的上下两个表面。
- [0040] 图23是本发明高速互连组件的立体示意图,其具体展示了两个连接件模组通过线缆将两块电路板建立信号传输的结构示意图。

具体实施方式

[0041] 为了使本发明的目的、技术方案和优点更加清楚,下面结合附图和具体实施例对本发明进行详细描述。为了描述的准确性,本文凡是涉及方向的请一律以图1为参照,其中X轴的延伸方向为左右方向(其中X轴正向为右),Y轴的延伸方向为前后方向(其中Y轴正向为前),Z轴的延伸方向为上下方向(其中Z轴正向为上)。

[0042] 请参考图1至图11所示,为本发明高速互连组件400中的连接器模组100的第一实施例,第一实施例中的连接件模组100包括导电壳体1、通过组装与所述导电壳体1固定的端子组件2、与所述端子组件2实现电性连接的线缆3、覆盖于所述端子组件2与线缆3连接位置的焊点保护模件4、包覆所述导电壳体1的外模件5及套设于所述线缆3上的热缩套管6。所述连接件模组100用于与一电路板200实现对接固定(参图1所示)。

[0043] 请参考图2、图6至图11所示,所述导电壳体1大致呈板状,包括有板状主体部11及沿所述主体部11左右两侧分别延伸形成的耳部12。所述主体部11于上下方向的上表面设置成台阶状结构,并且形成上承载面111及与所述上承载面111形成落差的下承载面112。所述上承载面111与下承载面112形状相同。所述上承载面111及下承载面112上于上下方向贯穿主体部11分别形成有一排若干个端子模组收容腔110,各端子模组收容腔110四周由导电壳体1形成屏蔽墙101(参图8所示),上承载面111及下承载面112位于各端子模组收容腔110的后方位置分别向下凹陷设有线缆限位槽113并形成止位墙114(参图7、图8所示)。所述上承

载面111及下承载面112上于各端子模组收容腔110的右侧或者左侧位置分别向上凸出形成有凸部(未标注)并形成接地面115,所述凸部为长条形凸肋结构。

[0044] 请参考图2、图6至图11所示,所述导电壳体11的主体部11的下表面上凸出形成有若干凸条116,所述若干凸条116为长条形直线状凸肋结构,沿前后方向上,所述凸条116由导电壳体1的前端缘连续的延伸至后端缘。所述各耳部12于上下方向上分别贯穿形成有固定孔121,所述固定孔121配合锁紧螺栓(未图示)将导电壳体1固定于对应电路板200。所述主体部11的前后表面上分别向外凸出形成有凸筋117,所述凸筋117成条状且沿左右方向延伸。

[0045] 在本发明中的第一实施例中,所述导电壳体1由具备导电性能的金属材质制程。在第二实施例中,所述导电壳体1由绝缘性材料通过注塑而成,此时,所述由绝缘性材料制程的导电壳体1至少局部位置通过电镀形成导电层以实现功能,例如在上述接地面115、凸条116及屏蔽墙101位置形成导电层,并通过使得导电层与电路板200上的指定接地位置导通实现共地。

[0046] 请参考图4至图11所示,所述端子组件2设有若干个,各端子组件2包括有一个绝缘本体21和一对信号端子22,所述一对信号端子22对应通过注塑成形方式被固定至绝缘本体21。请参考图8所示,所述各信号端子22包括固定在所述绝缘本体21内的端子固定部221、由所述端子固定部221一端延伸并露出所述绝缘本体21及导电壳体1外的端子接线部222及由所述端子固定部221另一端延伸并露出所述绝缘本体21及导电壳体1外的端子对接部223。各所述信号端子21均在同一平面内延伸,所述端子固定部221呈直线条状,所述端子接线部222的延伸方向与端子固定部221垂直,于信号端子21的延伸所在面内,所述端子对接部223与端子接线部222位于端子固定部221延伸方向的同一侧。本连接件模组100中,所述端子接线部222于上承载面111上排列成一排;所述端子接线部222于下承载面112上排列成一排;所述端子对接部223于主体部11的下表面排列成两排。

[0047] 请参考图7至图9所示,所述各端子组件2的一对信号端子22对应用于传输一对差分信号。第一实施例中,所述各端子组件2之间相互独立,各端子组件2分别被对应组装至导电壳体1的端子模组收容腔110,各端子组件2之间通过端子模组收容腔110四周的屏蔽墙101实现信号之间的屏蔽阻隔作用,防止各端子组件2之间的差分信号干扰。

[0048] 本发明中,所述端子组件2的另一实施例(未图示),在此实施例中,所述端子组件2为一件式设计,绝缘本体21仅设有一个,各信号端子22分别以两个为一对固定于绝缘本体21上,所述导电壳体1的各端子模组收容腔110于下表面位置沿左右方向及上下方向局部相互贯通以配合绝缘本体21的结构,换句话说,所述各端子模组收容腔110四周的屏蔽墙101被局部连通。所述端子组件2相比第一实施例,将绝缘本体21一件式设计,使得制程更简单,但是,屏蔽墙101被局部连通,也使得各对信号端子22之间的屏蔽效果比第一实施例稍差。

[0049] 请参考图3至图9所示,所述线缆3设有若干组,所述若干组线缆3分成与固定在导电壳体1的上承载面111上的端子组件2连接的上排线缆31及与固定在导电壳体1的下承载面112上的端子组件2连接的下排线缆32。所述各组线缆3包括两根信号线301及一根接地结构302。组装时,各组线缆3分别对应放置在对应的线缆限位槽113内,通过止位墙114实现线缆3向前的组装止位,所述各组线缆3的两根信号线301对应与上述端子组件2的其中一对信号端子22实现接触,所述线缆3的接地结构302对应与导电壳体1上的接地面115实现接触。

本发明中,各所述端子接线部222至少部分凸出绝缘本体21并形成接触面(未标注),各所述端子接线部222的接触面与所述接地面115齐平。本发明实施例中,所述接地结构302为金属条状结构,当然,在其他实施例中,所述接地结构302亦可用其它结构替代,例如铜箔或者金属网状编织层结构等。

[0050] 请参考图3至图9所示,所述焊点保护模件4由绝缘性材料通过注塑成形形成,焊点保护模件4设有两个,分别对应形成于导电壳体1的上承载面111和下承载面112上,用于覆盖保护端子接线部222与对应信号线301接触的部位。本发明中,在完成线缆3与信号端子22及接地面115的接触固定后,且焊点保护模件4形成前,先要对端子接线部222与对应信号线301接触的部位覆盖形成绝缘保护层(未标号,例如可以通过打胶形成所述绝缘保护层),所述绝缘保护层用于注塑形成焊点保护模件4前及过程中对端子接线部222与信号线301接触的部位预保护。焊点保护模件4形成后,所述焊点保护模件4实际覆盖于绝缘保护层外。

[0051] 请参考图3、图6、图8、图11,所述各组线缆3的接地结构302位于对应两个信号线301的中间位置,线缆3组装至导电壳体1上后,所述接地结构302被折弯从相邻信号线301的绝缘层上方越过并与导电壳体1的接地面115接触。当焊点保护模件4形成后,所述线缆3仅接地结构302位于信号线301的绝缘层上方的部分凸出焊点保护模件4外,此结构特点设计在保证焊点保护模件4具有较好的保护作用的同时又兼顾了较薄的结构设计。以保证连接件模组100整体厚度较薄。

[0052] 请参考图1至图9所示,所述外模件5由绝缘性材料通过注塑成形所述形成,所述外模件5将导电壳体1的上表面、前后表面,左右表面及焊点保护模件4全部覆盖包覆住,所述导电壳体1上的凸筋117被埋设在外模件5内用于增加外模件5与导电壳体1的附着力。

[0053] 请参考图8至图11所示,所述信号端子22的端子对接部223是由端子固定部221一端倾斜延伸形成的悬臂状结构,所述各端子对接部223凸伸至对应由两个凸条116之间形成的弹性空间内。所述凸条116对各端子组件2的差分对之间起到隔离屏蔽作用。所述端子对接部223对应通过弹性压接的方式与电路板200接触。

[0054] 请参考图5、图5及图6所示,所述热缩套管6对应套设与线缆3临近外模件5的为,所述热缩套管6受热收缩捆绑住所述线缆3起保护作用。

[0055] 请参考图2至图9,下面详细介绍本发明连接件模组100的制成方法,该制成方法包括如下步骤:

[0056] A、通过粉末冶金、注塑成型等方式制成导电壳体1;

[0057] B、通过冲压形成若干信号端子22,通过经由注塑成型形成的绝缘本体21将所述若干信号端子22固定于导电壳体1;

[0058] C、准备若干组线缆3,各组所述线缆3包括信号线301及接地结构302,将所述各组线缆3的信号线301与对应的导电壳体1上位于下承载面112上的各信号端子22的端子接线部222焊接固定以实现电性连接,同时将所述接地结构302与对应的导电壳体1上位于下承载面111上的接地面115焊接固定以实现电性连接。

[0059] D、在C步骤中所述的导电壳体1表面于端子接线部222与信号线30电性接触位置形成绝缘保护层;

[0060] E、通过注塑成型在导电外壳1表面于D步骤中所述的绝缘保护层所在位置形成焊点保护模件4;

[0061] F、准备若干组线缆3,各组所述线缆3包括信号线301及接地结构302,将所述各组线缆3的信号线301与对应的导电壳体1上位于上承载面111上的各信号端子22的端子接线部222焊接固定以实现电性连接,同时将所述接地结构302与对应的导电壳体1上位于上承载面111上的接地面115焊接固定以实现电性连接。

[0062] G、在F步骤中所述导电壳体1表面于端子接线部222与信号线30电性接触位置形成绝缘保护层;

[0063] H、通过注塑成型在导电外壳1表面于G步骤中所述的绝缘保护层所在位置形成焊点保护模块4;

[0064] I、通过注塑成型在焊点保护模块4及导电外壳1的外周形成外模块5;

[0065] J、于所述线缆3靠近外模块5的位置套设热缩套管6,加热热缩套管6使得热缩套管6收缩捆绑住所述线缆3。

[0066] 请参考图12至图19所示,为本发明高速互连组件中的连接件模组100的第二实施例。第二实施例中的连接件模组100'与第一实施例中的连接件模组100相比有如下区别点:

[0067] 具体为,相比第一实施例,所述第二实施例中的连接件模组100'于导电壳体1'底部增设接地件7'。此外所述导电壳体1'、端子组件2'结构相比第一实施例也有区别,具体参以下详述。

[0068] 请参考图12至图16所示,第二实施例中,所述端子组件2'设有两个,各所述端子组件2'包括绝缘构件201'及若干对信号端子22'。所述各绝缘构件201'包括若干个绝缘本体21'及将所述若干个绝缘本体21'连接为一体的连接本体211',具体为连接本体211'由各绝缘本体21'的前端面下方位置水平延伸形成,也就是说所述连接本体211'位于端子对接部223'的端部位置。所述各信号端子22'结构与第一实施例完全一样,所述绝缘本体21'结构与第一实施例相同。各绝缘本体21'内同第一实施例一样设有一对信号端子22'。

[0069] 请参考图12至图16所示,第二实施例中,所述导电壳体1'亦大致呈板状,包括有板状主体部11'及沿所述主体部11'左右两侧分别延伸形成的耳部12'。所述主体部11'上表面结构与第一实施例相同,在此不在赘述。所述主体部11'于上下方向贯穿主体部11'分别形成有若干个对应收容绝缘本体21'的端子模组收容腔110',若干个端子模组收容腔110'于前后方向排列呈两排,包括位于前端的前排收容腔1101'及位于后端的后排收容腔1102'。所述导电壳体1'下表面于端子对接部223'的端部位置形成有对应收容连接本体211'的两个连接槽1103',所述连接槽1103'于上下方向并未贯穿主体部11'。其中一个连接槽1103'将若干个端子模组收容腔110'连通为一体并形成所述前排收容腔1101';另外一个连接槽1103'将所述若干个端子模组收容腔110'连通为一体并形成所述后排收容腔1102'。各端子模组收容腔110'四周同样由导电壳体1'形成屏蔽墙101'(参图15所示)。

[0070] 第二实施例中的所述绝缘构件201'结构配合导电外壳1'结构相比第一实施例组装制程更加简单。所述连接本体211'的位置及连接槽1103'的位置设计成远离端子固定部221'所在位置,可减小对各对信号端子22'对的高频信号影响。此外,本实施例中,所述连接本体211'于上下方向上的厚度小于绝缘本体21'厚度,可减小对各对信号端子22'之间的高频信号影响。

[0071] 请参考图12至图15所示,第二实施例中,所述导电壳体1'的主体部11'的下表面向内凹陷形成有接地件容纳槽13'并形成接地件安装面131'。上述端子模组收容腔110'及连

接槽1103'由所述接地件安装面131'进一步向内凹陷形成。所述前排收容腔1101'与后排收容腔1102'之间形成有中屏蔽凸肋132',所述中屏蔽凸肋132'于左右方向上沿前排收容腔1101'和后排收容腔1102'的全长度延伸,如此实现前排收容腔1101'与后排收容腔1102'之间更好的阻隔屏蔽效果。所述后排收容腔1102'后端位置形成有后屏蔽凸肋133',所述后屏蔽凸肋133'于左右方向上沿后排收容腔1102'的全长度延伸。

[0072] 请参考图12至图15所示,第二实施例中,所述后排收容腔1102'中的相邻两个端子模组收容腔110'之间均形成有后端子屏蔽凸肋134',所述各后端子屏蔽凸肋134'前端与中屏蔽凸肋132'连接,各后端子屏蔽凸肋134'的后端与后屏蔽凸肋133'间隔开。所述前排收容腔1101'中的相邻两个端子模组收容腔110'之间均形成有前端子屏蔽凸肋135',所述各前端子屏蔽凸肋135'的后端与中屏蔽凸肋133'间隔开,所述前排收容腔1101'于前后方向上远离后排收容腔1102'的一端位置于相邻两个前端子屏蔽凸肋135'之间形成有让位缺口136',所述让位缺口136'用于实现对电路板200上特定结构的让位。上述中屏蔽凸肋132'、后屏蔽凸肋133'、后端子屏蔽凸肋134'及前端子屏蔽凸肋135'的下表面(未标注)与安装面131'齐平。

[0073] 请参考图15及图19所示,所述导电壳体1'的下表面于各对信号端子22'的端子对接部223'自由端位置向内凹陷形成有避位槽16',所述避位槽16'用于使得端子对接部223'的自由端端缘与导电壳体1'之间的间距(可参图15结合图19所示),以防止端子对接部223'的自由端端缘与导电壳体1'之间产生搭接风险,保证各对信号端子22'之间的高频特性。

[0074] 请参考图12至图15所示,第二实施例中,所述主体部11'的前后表面上分别向外凸出形成有凸筋117'、卡扣凸块118',所述凸筋117'成条状或者块状且沿左右方向延伸或者排列设置。所述卡扣凸块118'与凸筋117'间隔设置,所述卡扣凸块118'用于与接地件7'卡扣固持。

[0075] 请参考图12至图17所示,第二实施例中,所述接地件7'由金属板通过冲压折弯形成,包括主体板71'及由主体板71'前后方向端缘分别向上折弯延伸形成的限位板72'。所述各限位板72'上形成有两个通孔状扣合结构721',所述接地件7'通过组装固定至导电壳体1'下表面上,具体为,所述主体板71'对应收容于接地件容纳槽13'内并与上述接地件安装面131'、中屏蔽凸肋132'的下表面、后屏蔽凸肋133'的下表面、后端子屏蔽凸肋134'的下表面及前端子屏蔽凸肋135'的下表面贴合。所述限位板72'对应贴合于导电壳体1'的前后两个表面上,所述扣合结构721'对应与卡扣凸块118'卡口固定。

[0076] 所述主体板71'配合

[0077] 请参考图12至图17所示,第二实施例中,所述主体板71'包括位于前排收容腔1101'及后排收容腔1102'左右两侧的两个侧板711'、位于前排收容腔1101'及后排收容腔1102'之间的中板712'及位于后排收容腔1102'后方的后板713'。所述中板712'的两端对应与两个侧板711'的中间位置连接一体,所述后板713'的两端对应与两个侧板711'的后端位置连接一体。所述其中一限位板72'的两端对应与两个侧板711'的前端位置连接一体,所述另一个限位板72'由所述后板713'的后侧缘连接为一体。

[0078] 请参考图14至图16所示,第二实施例中,所述各侧板711'、中板712'、后板713'及位于前端的限位板72'上均连接形成有若干个接地弹片73',各接地弹片73'均成向下倾斜延伸的悬臂状。具体为,其中各侧板711'上设有两个前后方向延伸的且分别位于各端子组

件2' 其中一侧的竖向接地弹片731';所述中板712' 上设有七根竖向接地弹片731' 和八根横向接地弹片732', 各竖向接地弹片731' 分别位于相邻两对信号端子之间, 各横向接地弹片732' 位于对应一对信号端子的前端;所述后板713' 上设有八根横向接地弹片732', 各横向接地弹片732' 位于对应一对信号端子的后端;所述位于前端的限位板72' 上设有七根竖向接地弹片731', 各竖向接地弹片731' 分别位于相邻两对信号端子之间。所述接地弹片73' 对应可与电路板200弹性压接, 用于实现各对信号端子之间的屏蔽阻隔作用, 防止各对信号端子之间的差分信号干扰, 同时具有更好的接地效果。所述接地件7' 于导电壳体1' 的让位缺口136' 位置未设置任何接地弹片73', 且所述接地件7' 于让位缺口136' 所在位置配合形成有配合缺口722'。

[0079] 请参考图14至图16所示, 第二实施例中, 所述导电壳体1' 的主体部11' 的下表面对应各竖向接地弹片731' 及横向接地弹片732' 的自由端端部位置向内凹陷形成有让位槽15', 所述让位槽15' 用于给对应接地弹片的弹性形变提供位移空间。

[0080] 请参考图17至图19所示, 第二实施例中, 当所述连接件模组100' 被安装固定至电路板200后, 导电壳体1' 的下表面对应与电路板200贴合(具体至少包括耳部12' 的下表面, 及至少部分接地件7' 的下表面)。所述绝缘本体21' 下表面与电路板之间形成有间隙1001', 所述间隙1001' 用于容纳对应端子对接部223', 同时供端子对接部223' 弹性形变。上述各端子对接部223' 及接地弹片73' 均与电路板200上的金手指接触。其中位于前端的一排端子组件2' 内的各信号端子22' 的端子对接部223' 设计成与电路板表面形成一个夹角 β (参考图19所示), 本实施例中所述夹角 β 最佳角度范围设计为不小于3度且不大于20度, 夹角 β 优先角度6.5度。夹角 β 的角度设计, 能够使得对应信号端子22' 的端子对接部223' 在靠近端子固定部221' 的一端位置与电路板表面之间形成特定的间隔, 用于实现前排信号端子22' 局部位置对电路板走线的让位。此外, 导电壳体1' 的前端位置的让位缺口136' 及配合缺口722' 结构同样用于实现对电路板200上特定结构及走线的让位。

[0081] 请参考图19所示, 本实施例中, 所述前排信号端子22' 的各端子对接部223' 定义有位于自由端前端的对接段2232' 及位于后端的用于连接对接段2232' 与竖直状的端子固定部221' 的让位段2231'。所述让位段2231' 在水平横向方向的长度不小于0.5mm, 所述让位段2231' 与电路板表面之间的间距不小于0.1mm, 以实现让位段2231' 及端子固定部221' 对下方位置的电路板上的特定结构及走线实现让位。本实施例中, 所述前排信号端子22' 的各端子对接部223' 成倾斜状。当然在其他实施例中, 所述让位段2231' 亦可设计成与电路板平行设置, 例如让位段2231' 由端子固定部221' 折弯成水平状, 对接段2232' 由让位段2231' 向下倾斜延伸形成, 当然仍需满足以上让位段2231' 的长度及与电路板之间的间距条件。

[0082] 请参考图19所示, 本实施例中所述的位于前端的绝缘构件201' 的下表面与电路板之间的间距大于位于后端的绝缘构件201' 的下表面与电路板之间的间距, 如此设计为了配合上述前排端子对接部223' 的形状及实现对电路板200上特定结构及走线的让位。

[0083] 请参考图20所示, 为本发明高速互连组件400中的连接件模组100的第三实施例。第三实施例中的连接件模组100" 与第二实施例中的连接件模组100' 相比有如下区别点:

[0084] 具体为, 相比第二实施例, 所述第三实施例中的连接件模组100" 的接地件7" 及耳部12" 结构有区别, 具体参以下详述。

[0085] 第三实施例中, 所述接地件7" 由对应涂抹于导电壳体1" 的下表面上的导电胶形

成,当然所述导电胶的涂抹位置至少包括如第二实施例中所述的设置接地弹片73'的所有位置。通过涂抹导电胶形成接地件7"可以使得制程更加简单,且导电胶的涂抹路径比通过金属板形成接地件7"的操作性更强,本实施例中,至少一对所述端子对接部223"两侧的导电胶长度不小于对应该对端子对接部223"的长度,至少一对所述端子对接部223"一端位置的导电胶长度大于对应该对端子对接部223"之间的间距,所述导电胶的涂抹路径连续为一体。

[0086] 请参考图1至图20所示,为本发明连接件模组100的耳部12的三个不同实施例,其中图1至图10所示为耳部12的第一实施例,其中图12至图19所示为耳部12的第二实施例,其中图20为耳部12的第三实施例,下面详述耳部第二实施例及第三实施例的具体特征、区别及功能,详细参以下详述:

[0087] 请参考图12至图19,为耳部12的第二实施例,在第二实施例中,所述各耳部12'的外侧面上形成有于左右方向上形成一定段差的错位结构14'并且形成左右方向宽度较大的突出部分122'及宽度较小的缩进部分123',所述突出部分122'及缩进部分123'之间通过平滑弧面过渡。所述突出部分122'于上下方向上贯穿形成有通孔1221',所述缩进部分123'下表面上向下凸伸形成有定位柱1231'。本实施例中,所述通孔1221'及定位柱1231'分别位于对应一排信号端子22'的端子对接部223'的左侧或右侧。所述连接器模组100'通过至少一锁扣螺母300配合通孔121'锁扣固定至电路板。本实施例中,所述通孔1221'直径大于定位柱1231'外径,配合耳部12'的外侧面错位结构14'设计,在保证连接器模组100'能够被锁扣螺母300牢固的锁扣在电路板的同时,能够保证当两个或者更多连接器模组100'沿左右方向并排被固定至同一电路板上时,多个连接器模组100'占用较小的电路板面积,同时可以尽可能增大相邻两个连接器模组100'之间的间距。

[0088] 请参考图20,为耳部12的第三实施例,在第三实施例中,所述各耳部12"的外侧面上亦形成有于左右方向上形成一定段差的错位结构14"并且形成左右方向宽度较大的突出部分122"及宽度较小的缩进部分123"。所述突出部分122"于上下方向上贯穿形成有通孔1221",所述缩进部分123"于上下方向上贯穿形成有螺纹孔1232",所述耳部12"下表面于螺纹孔1232"与通孔1221"中间位置向下凸伸形成有定位柱1231"。本实施例中,所述通孔1221"及螺纹孔1232"分别位于对应一排信号端子22"的端子对接部223"的左侧或右侧。所述连接器模组100"通过至少一锁扣螺母300配合通孔1221"和/或螺纹孔1232"锁扣固定至电路板。本实施例中,所述螺纹孔1232"直径小于通孔1221"直径设计,一方面用于配合错位结构14",另一方面用于配合锁扣螺母300的形状。当两个或者更多连接器模组100"沿左右方向并排被固定至同一电路板上时,所述错位结构14"、通孔1221"及螺纹孔1232"的设计可以使得上述两个或者更多连接器模组100"在占用较小的电路板面积的同时,可以尽可能增大相邻两个连接器模组100"之间的间距。此外,螺纹孔1232"配合通孔1221"的设计可以实现将两个连接器模组100"堆叠固定于同一电路板的两侧(具体可参考图22所示),所述定位柱1231"配合电路板200上的定位孔结构(未图示)用于组装定位。本实施例中,所述两个通孔1221"的轴心连线及所述两个螺纹孔1232"的轴心连线分别位于同一长方形的两根对角线的两端。

[0089] 请参考图13至图15所示,在第二实施例中,所述接地件7'上的竖向接地弹片731'共设置有十八根,所述横向接地弹片732'共设置有十六根,根据接地弹片的设置位置,其长

度及宽度稍有不同,以实现各对信号端子之间的屏蔽阻隔作用及防止各对信号端子之间的差分信号干扰为设计前提。本实施例中,所述连接器模组100'一般通过两个锁扣螺母300配合通孔121'锁扣固定至电路板(当然也可以设置通过四个锁扣螺母300锁扣,具体如第三实施例,可结合图20至图22所示)。本实施例中,当所述连接器模组100'组装锁扣至电路板200后,为了能够保证各信号端子22'的端子对接部223'与电路板200接触稳定,经多次实验测试,需将各端子对接部223'对电路板200产生的接触压力最小不小于40克。同时考虑导电壳体1'的耳部12'位置的锁扣力承受能力、电路板200的锁扣力承受能力、及连接器模组100'与电路板200之间的锁扣稳定性,经多次实验测试,需将各端子对接部223'对电路板200产生的接触压力最大不超过80克,同理实验测试获得,需将接地件7'的各接地弹片对电路板200产生的接触压力不超过任意一端子对接部223'对电路板200产生的接触压力的二分之一。此外,为了保证连接器模组100'与电路板200的锁扣稳定,需将连接器模组100'与电路板200之间的锁扣力设计成最小不小于6千克。此外考虑到导电壳体1'的耳部12'位置的锁扣力承受能力、电路板200的锁扣力承受能力等因素,又需将连接器模组100'与电路板200之间的锁扣力设计成最大不超过12千克。本实施例中所述锁扣螺母300选用SUS 304(不锈钢)材质制成。当然,所述端子对接部223'的弹性力、接地件7'的接地弹片的弹性力及锁扣螺母300的锁扣力等均与其自身的材质、长度、厚度、形状设计等因素有关。在此不再详述。

[0090] 在本发明中的三个实施例中,所述导电壳体1由具备导电性能的金属材质制程。在其他实施例中,所述导电壳体1由绝缘性材料通过注塑而成,此时,所述由绝缘性材料制程的导电壳体1至少局部位置通过电镀形成导电层以实现功能,例如在上述接地面115、凸条116、屏蔽墙101及接地件容纳槽13'等特殊位置形成导电层,并通过使得导电层与电路板200上的指定接地位置导通实现共地。

[0091] 综上所述,本发明设计的连接件模组100的各组信号端子22之间能够很好的实现屏蔽隔离;同时所述绝缘保护层、焊点保护模件4及外模件5的结构设计使得连接件模组100整体结构稳定;另外连接件模组100的信号端子22与线缆3通过焊接固定,信号端子22与电路板200通过弹性压接连接,使得连接件模组100整体模组化,易于损坏后的修理更换;此外,连接件模组100的线缆3的接地结构302通过与导电壳体1接触实现共地效果;此外本发明设计的连接件模组100制程方法简单,适于大批量工业化生产,良率可控,成品使用寿命长。

[0092] 请参考图23所示,为本发明揭示的高速互连组件400,所述高速互连组件400包括有两块电路板200,分别固定在各电路板200上的所述连接件模组100及连接两个所述连接件模组100的线缆3。通过两个所述连接件模组100实现两块电路板200之间的信号传输。

[0093] 当然,在其他实施例中,亦可在同一电路板200的不同侧位置,通过两个连接件模组100配合线缆3实现信号传输。

[0094] 当然上述电路板200可以是任何当前已知的印刷电路板,或者安装有某配接芯片(未图示)的印刷电路板,或者可以是本领域中已知的任何其他表面安装的物理层装置。

[0095] 本发明所述的高速互连组件400,通过线缆3(跳线)实现一侧电路板到另一侧电路板之间的高速信号传输。本设计中的连接件模组100相对传统插座连接器(未图示)可以做到更加小型化,高度尺寸可以控制在3.5mm以内,具有较低的高度,使得连接件模组100可以被安装在配接芯片的散热器的下方,因此可以使得连接件模组100更加靠近配接芯片(需要

连接的目标元件),从而减小连接件模组100到配接芯片之间的信号传输距离,可以降低传输损耗,如此可以在保证高速信号传输需求的同时降低对电路板材质的要求,例如可以使用较普通的低成本材质(如FR-4)电路板来替代高端的且高成本的(如M7)材质电路板,大大节省成本。另外可以大大节省电路板200布线空间,提高电路板的空间利用率。另外本设计连接件模组100的传输密度极高,单位平方厘米面积可设计达到7个差分对(即7对信号端子22),目前每个差分对最高运行速率可达56Gbps,并且还有更大的传输速率提升潜能。当然,在本设计中的高速互连组件400的整体传输速率还需匹配线缆3、电路板200、电路板上的配接芯片的性能。此外本设计连接件模组100为晶胞结构,也就是说差分对的数量可以横向扩展,解决了传统插座连接器配合插头连接器端子数量扩展带来的技术困难及性能影响。

[0096] 以上实施例仅用以说明本发明的技术方案而非限制,尽管参照较佳实施例对本发明进行了详细说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的精神和范围。

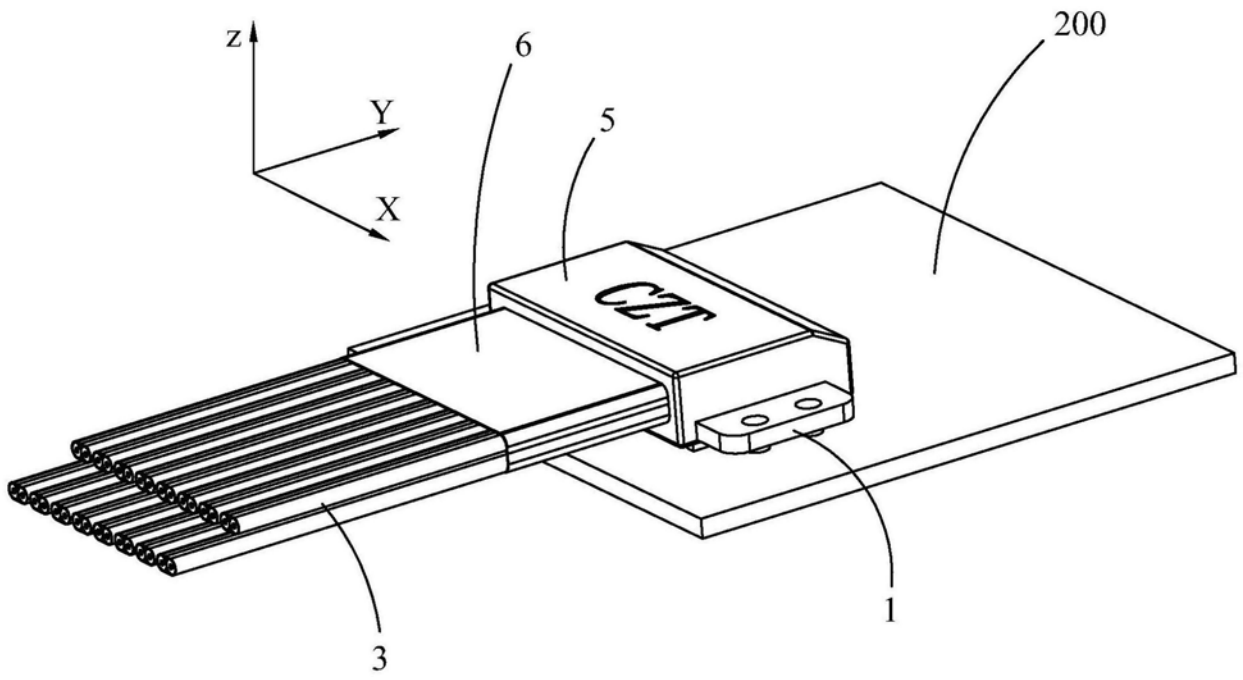


图1

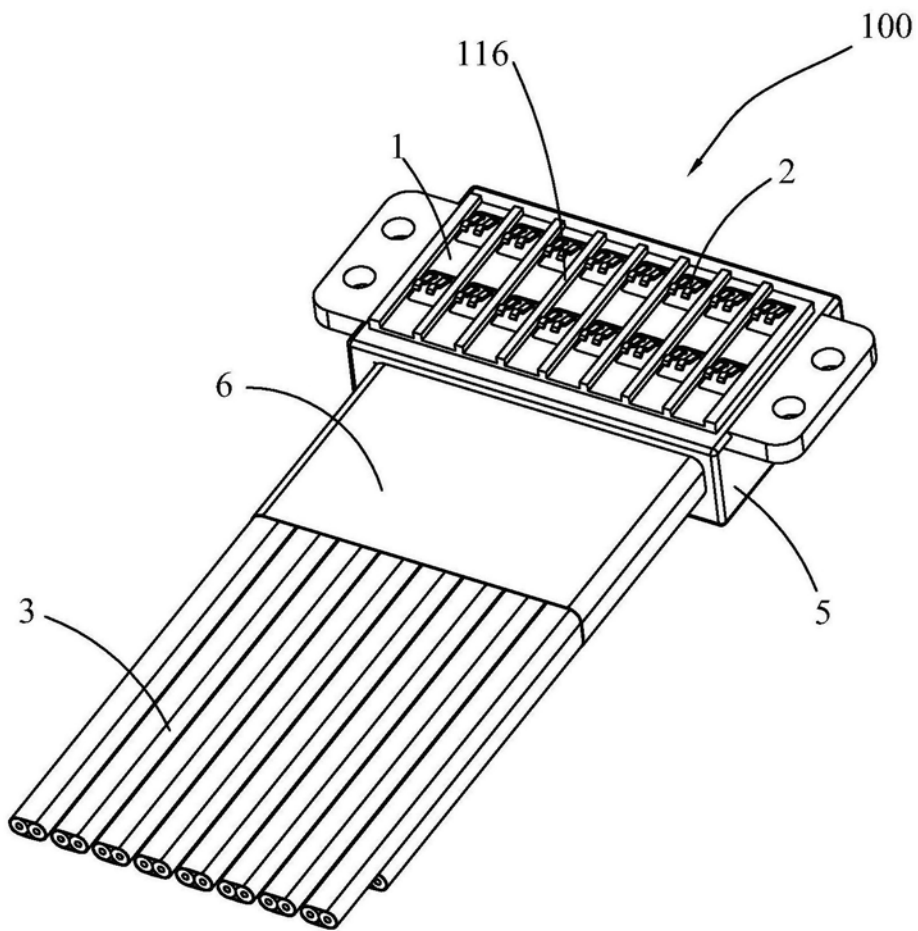


图2

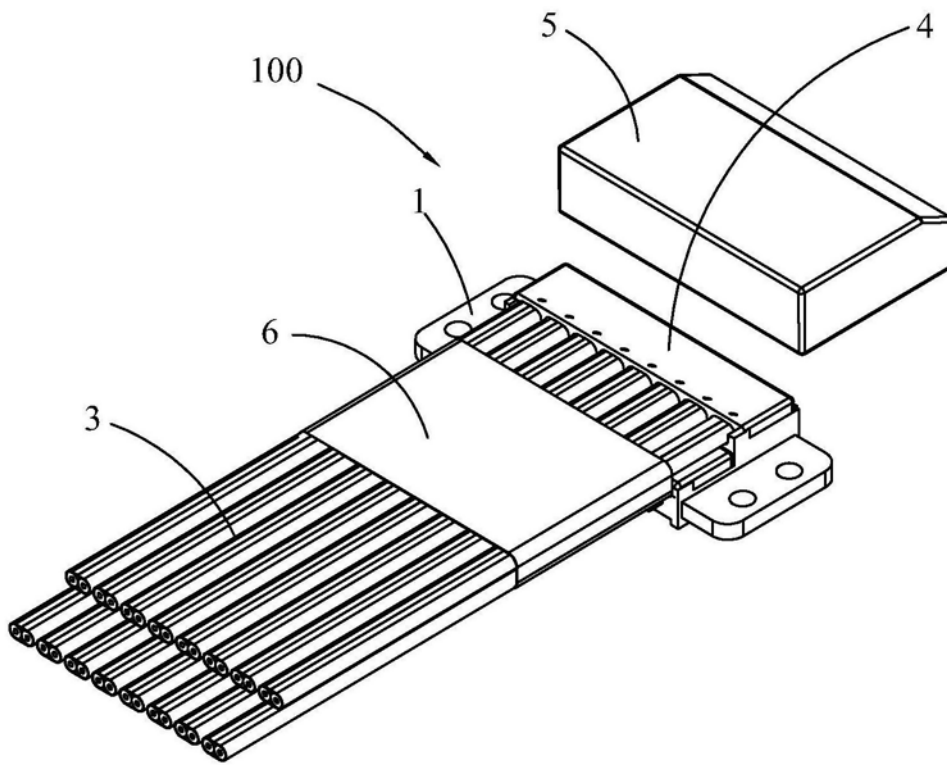


图3

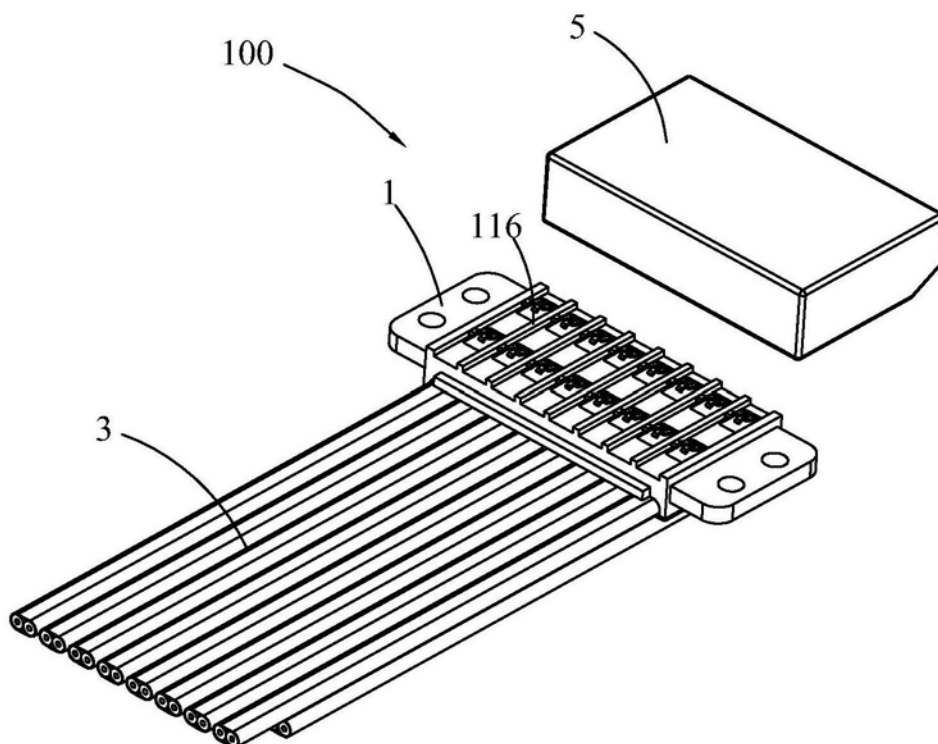


图4

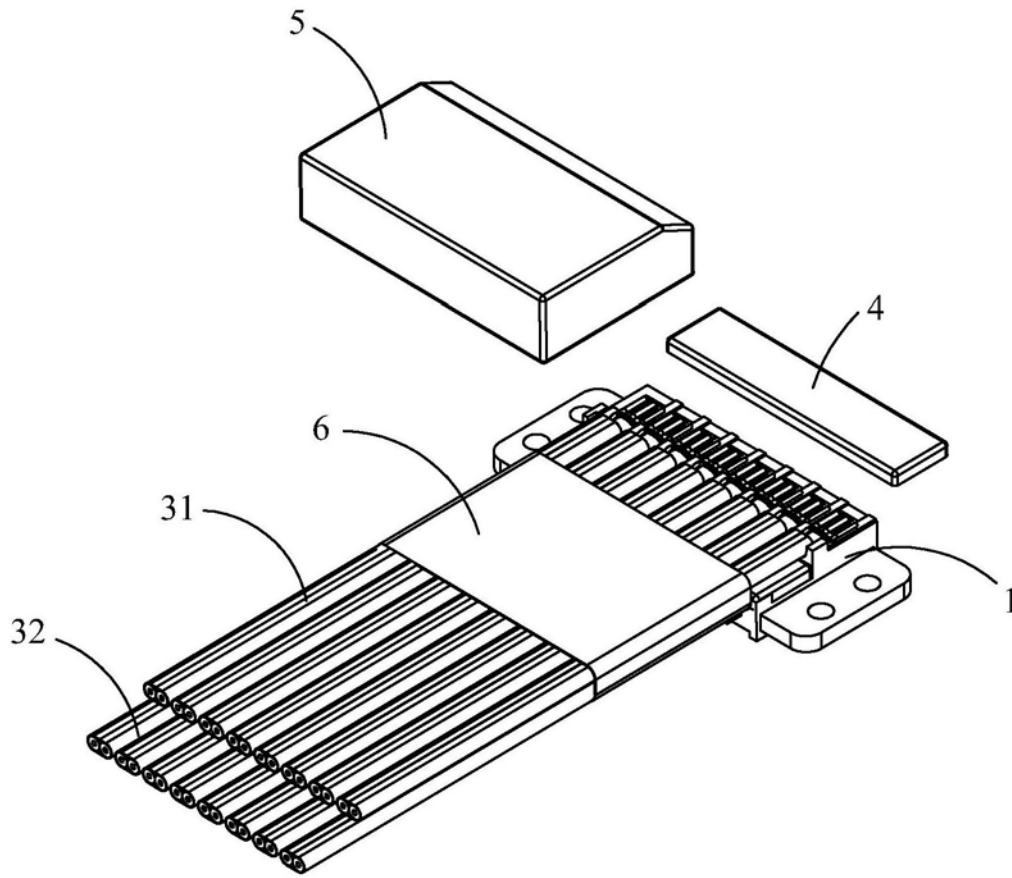


图5

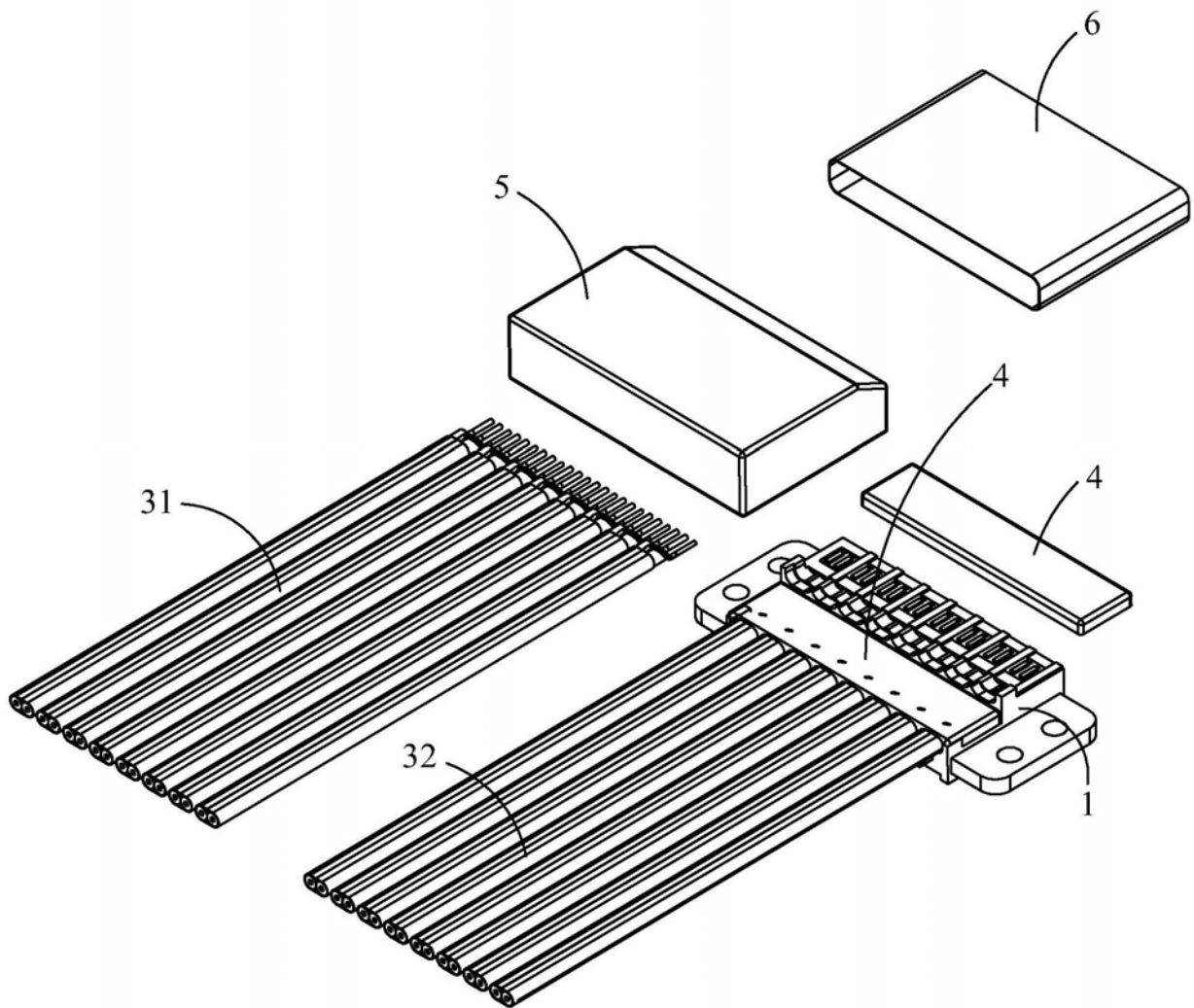


图6

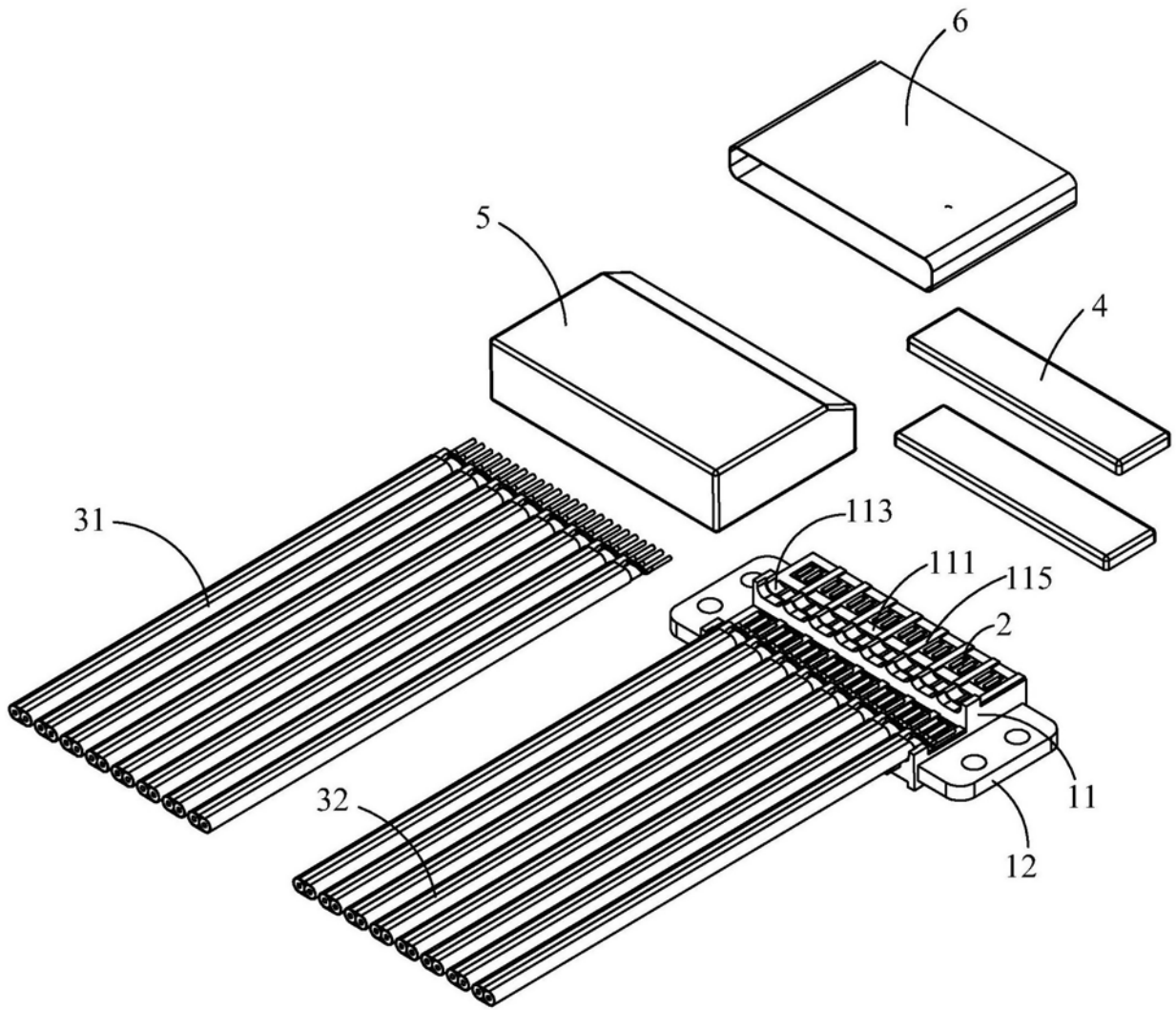


图7

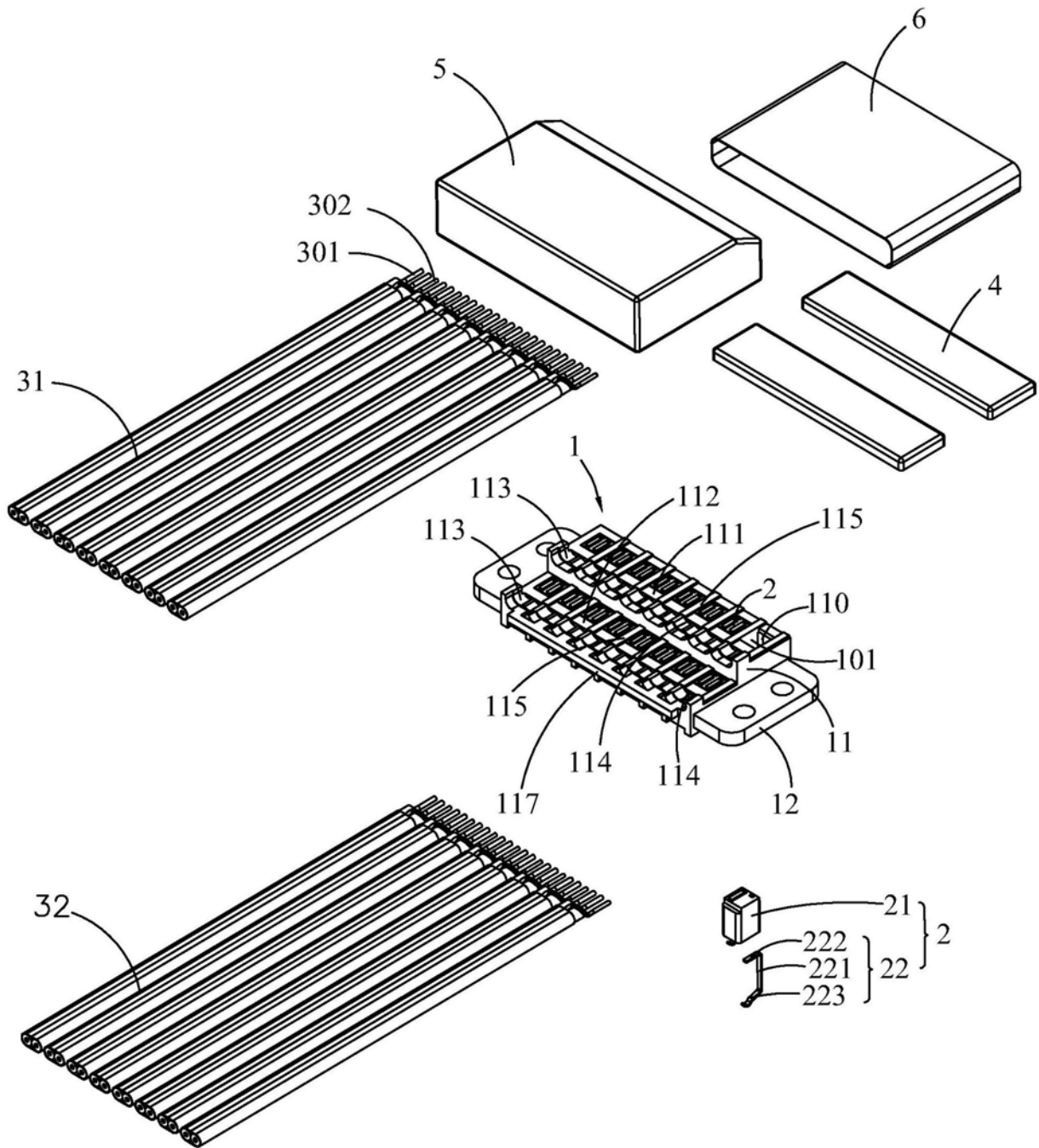


图8

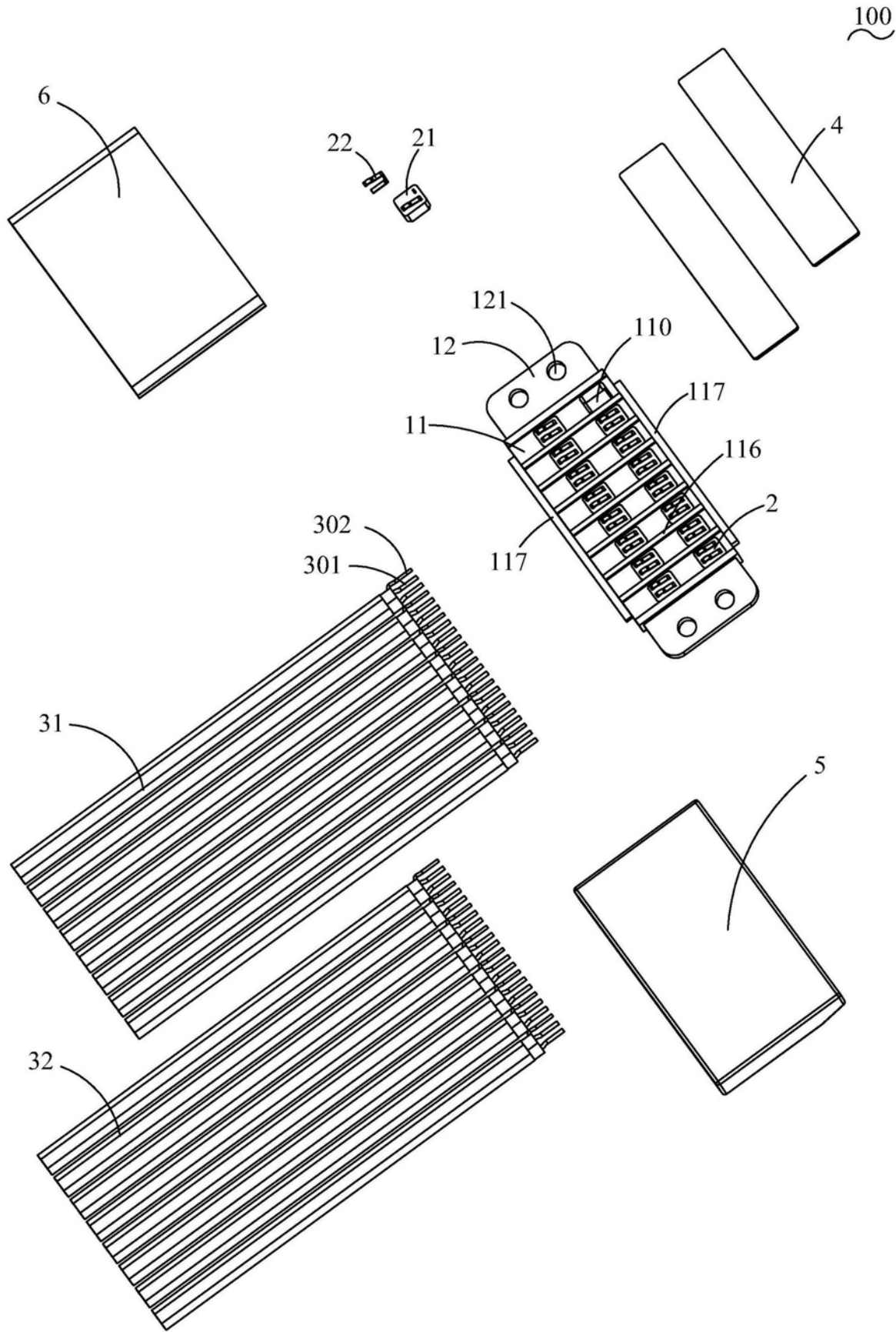


图9

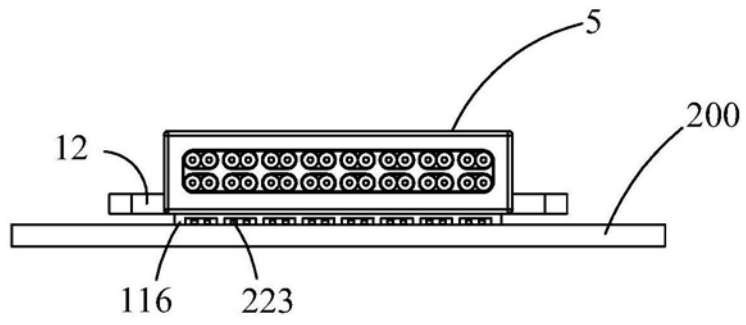


图10

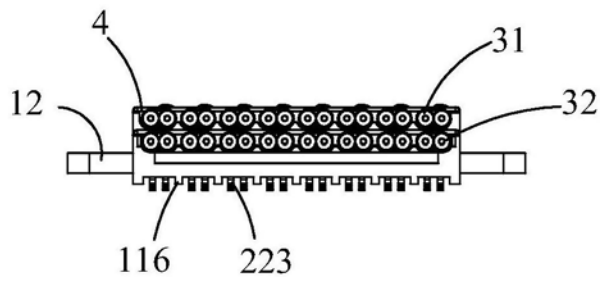


图11

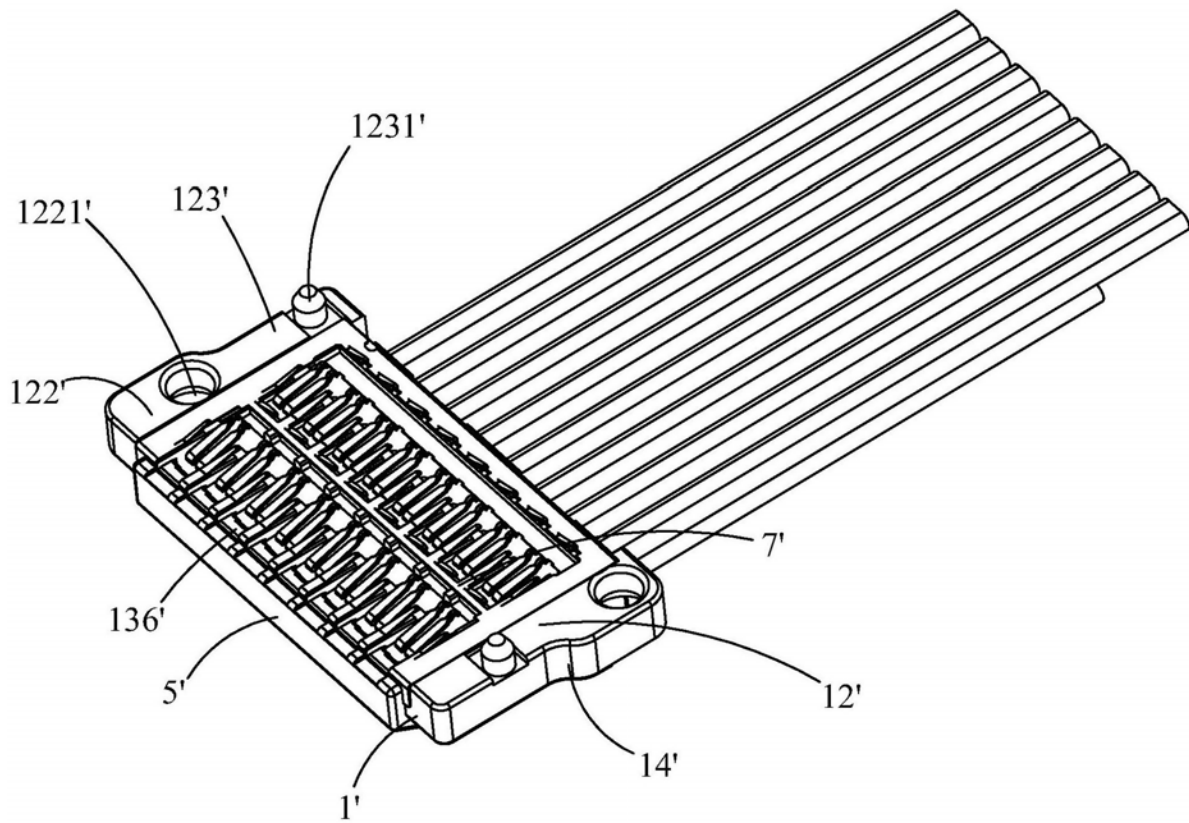


图12

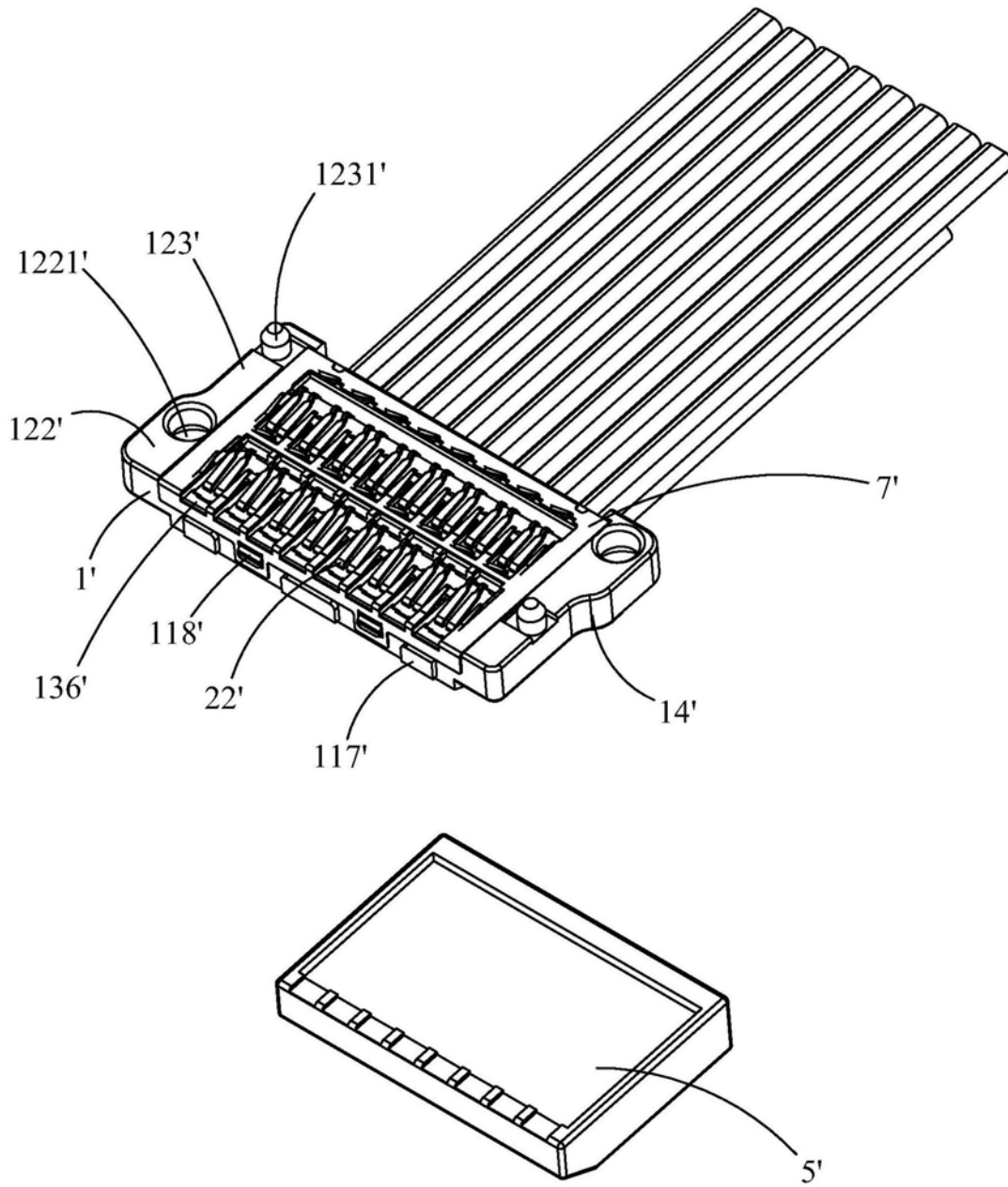


图13

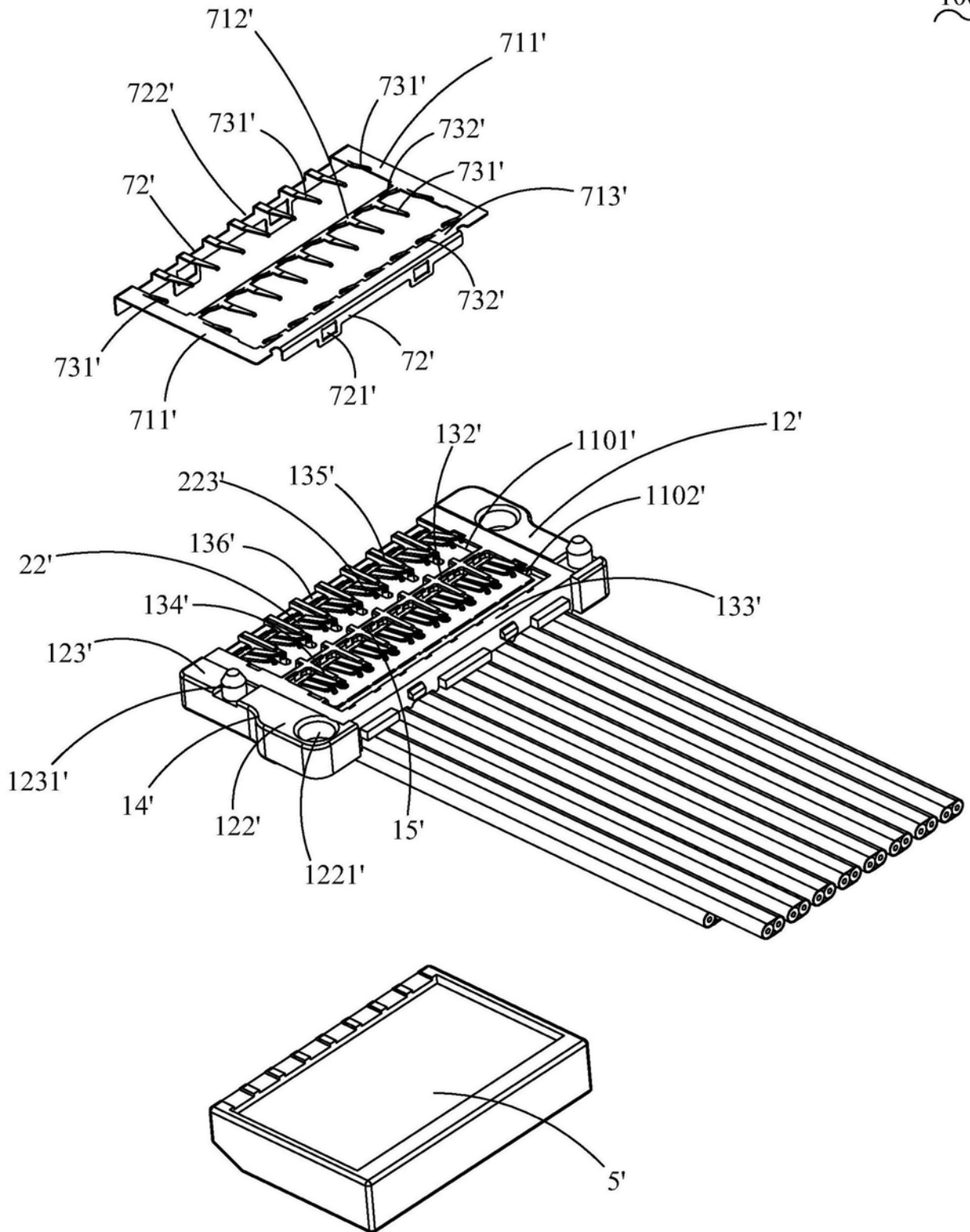


图14

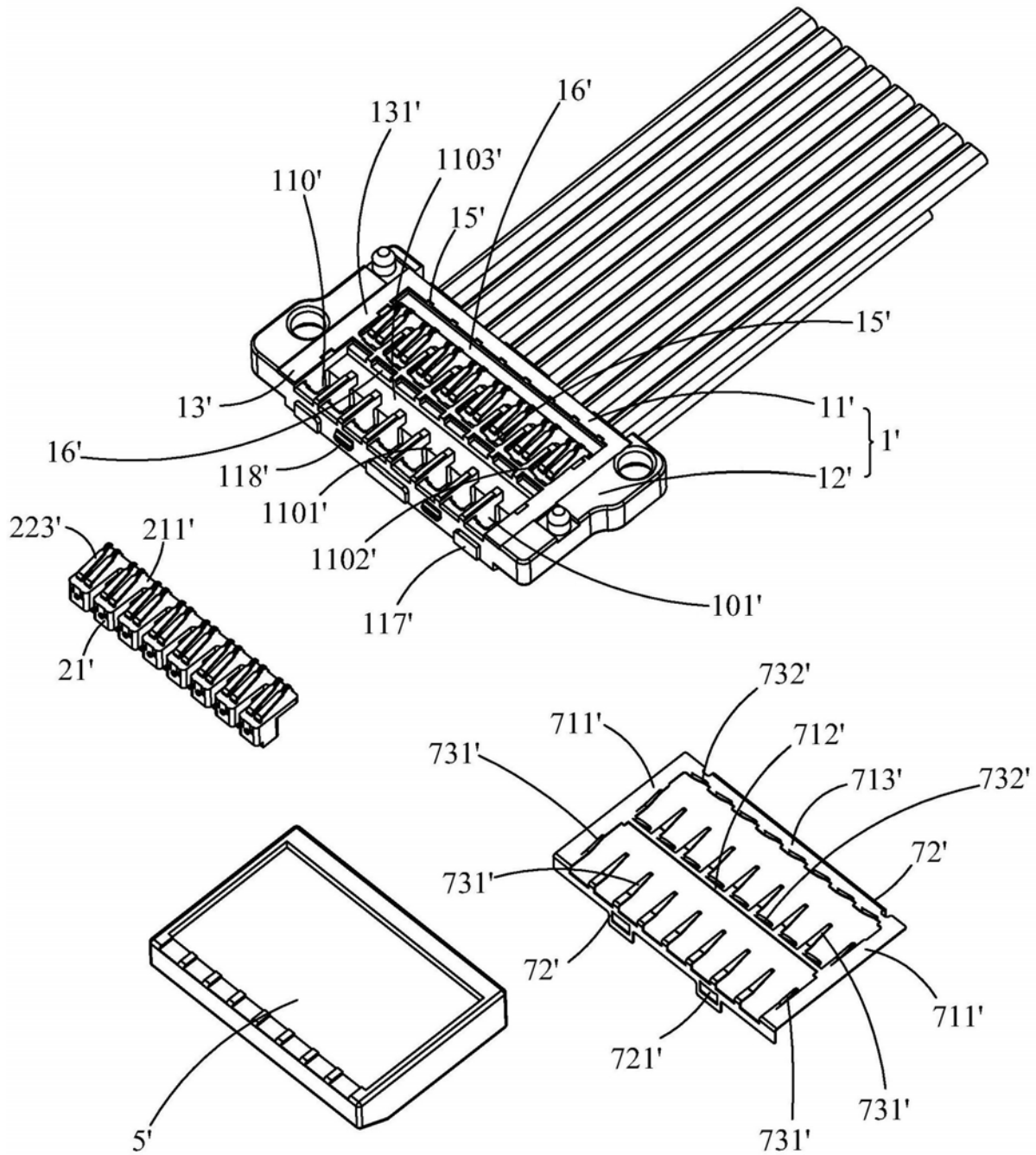


图15

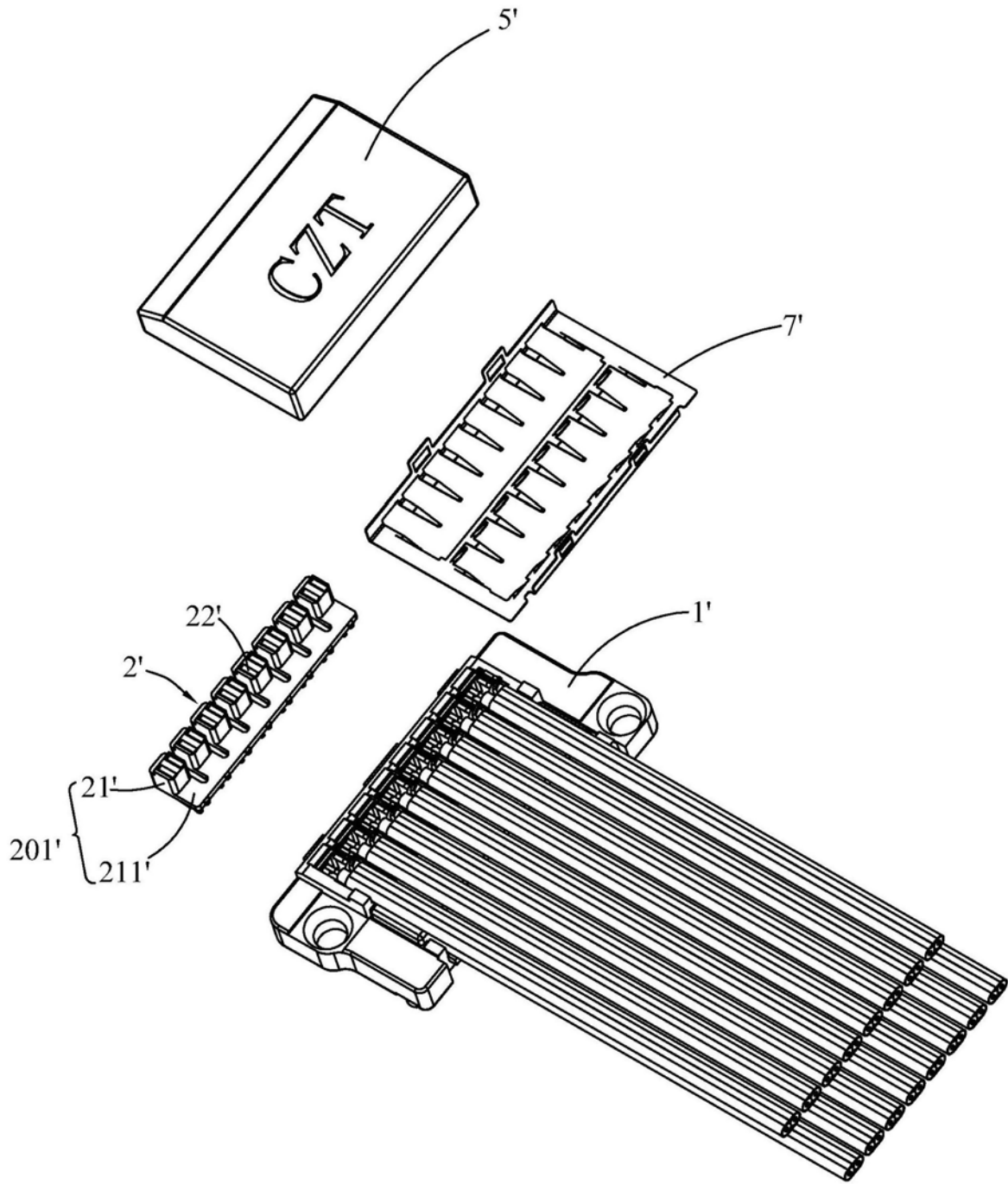


图16

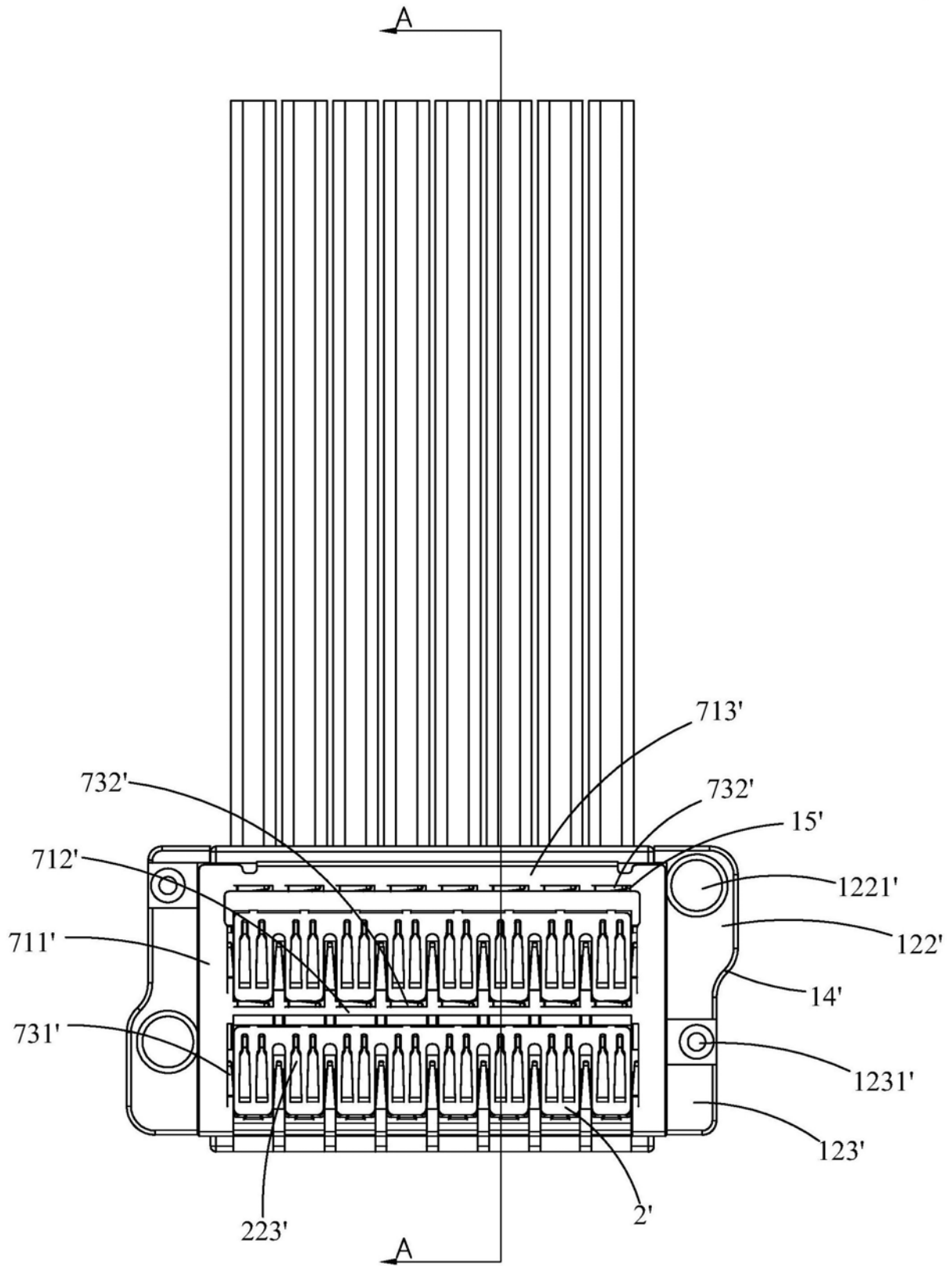


图17

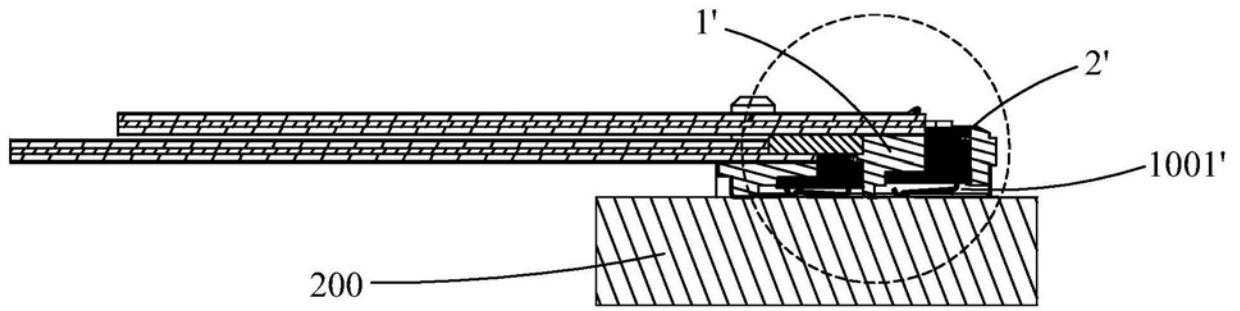


图18

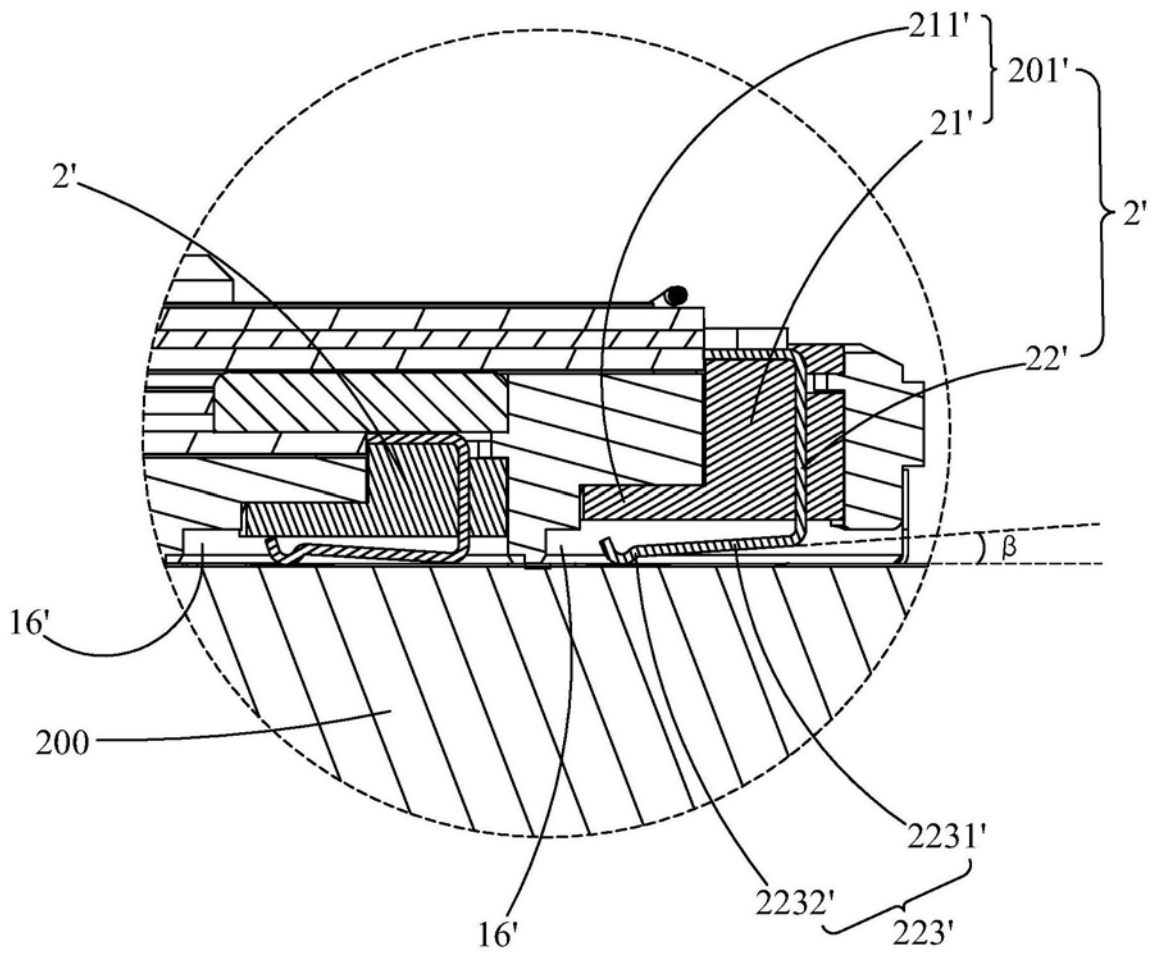


图19

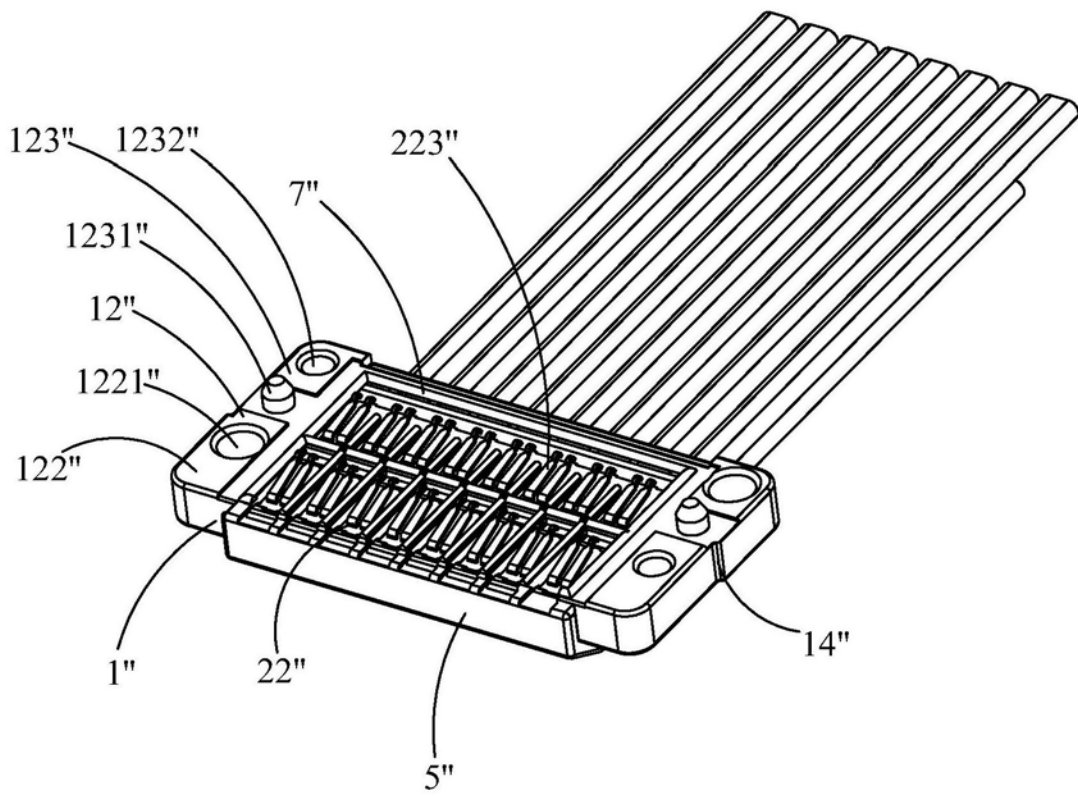


图20

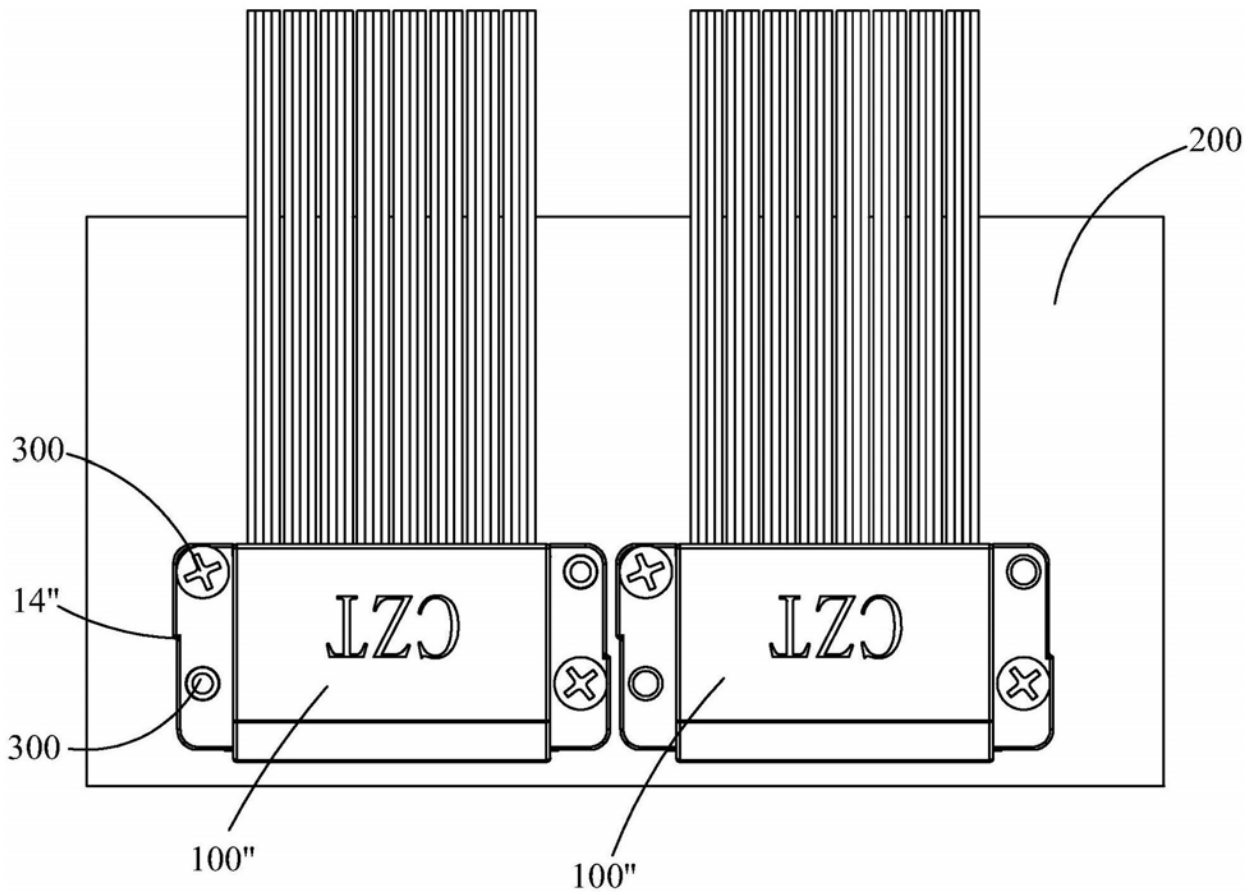


图21

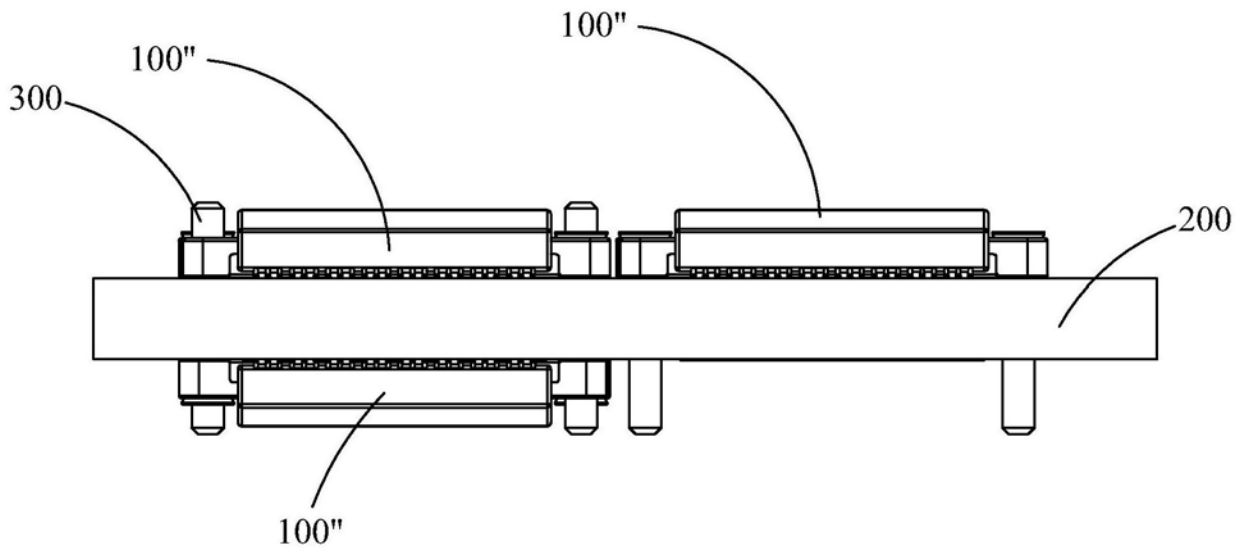


图22

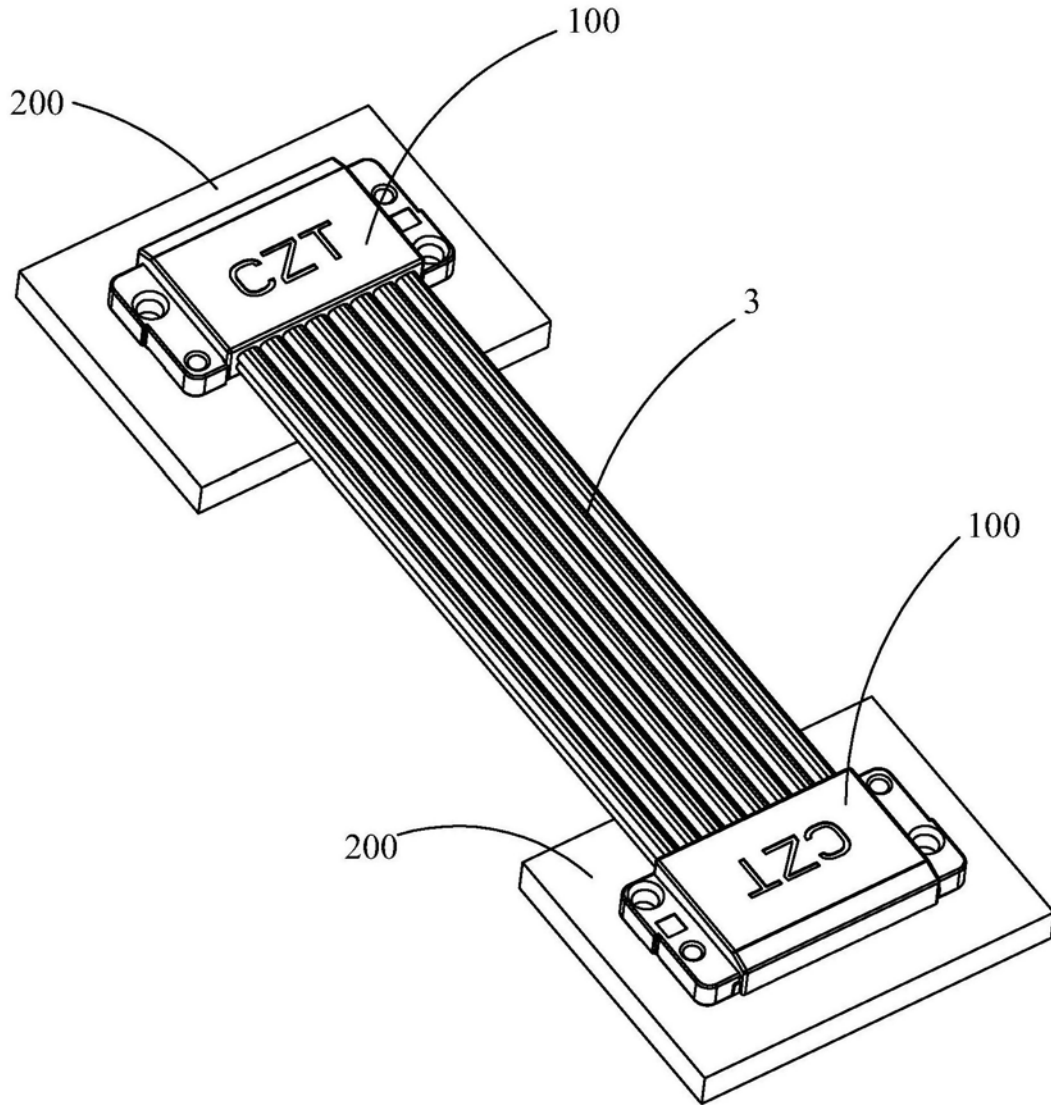


图23