

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-139670

(P2014-139670A)

(43) 公開日 平成26年7月31日(2014.7.31)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H193
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 622M	3K107
<b>G09G 3/30 (2006.01)</b>	G09G 3/20 622C	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/30 J	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 622D	5C380

審査請求 未請求 請求項の数 8 O L 外国語出願 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2013-265152 (P2013-265152)  
 (22) 出願日 平成25年12月24日 (2013.12.24)  
 (31) 優先権主張番号 201210564612.4  
 (32) 優先日 平成24年12月21日 (2012.12.21)  
 (33) 優先権主張国 中国 (CN)

(71) 出願人 507134301  
 北京京東方光電科技有限公司  
 中華人民共和国北京経済技術開発区西環中路8號  
 (74) 代理人 100108453  
 弁理士 村山 靖彦  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100110364  
 弁理士 実広 信哉  
 (72) 発明者 ルイ・リウ  
 中華人民共和国・100176・ベイジン  
 ・ビーディエー・ディゼ・ロード・ナンバー9

最終頁に続く

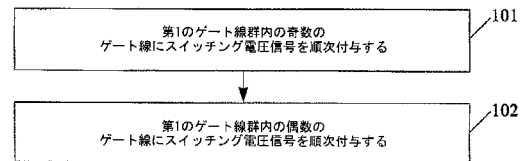
(54) 【発明の名称】 ディスプレイ駆動方法

(57) 【要約】

【課題】ゲート線上の電圧の急速な変化に起因するカップリング効果を低減し、ディスプレイの安定性を向上させることが可能であるディスプレイ駆動方法を提供すること。

【解決手段】このディスプレイ駆動方法は、オーバーラップスキュンモードを使用し、画素ユニットの2つの行ごとに2つのゲート線を有し、2つのゲート線は、それぞれゲート線に接続される画素ユニットを駆動し、各々のゲート線群は、近接する2つのゲート線のN個の対を含み、Nは自然数であり、前記駆動方法は、ゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップ、および、ゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップを含み、奇数のゲート線上のスイッチング電圧信号が立ち下がりエッジにあるとき、偶数のゲート線上のスイッチング電圧信号は立ち上がりエッジにある。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

オーバーラップスキャンモードを使用するディスプレイ駆動方法であって、画素ユニットの2つの行ごとに、それぞれ画素ユニットの前記2つの行を制御するための2つのゲート線を有し、前記2つのゲート線が、それぞれ前記ゲート線に接続される前記画素ユニットを駆動し、各々のゲート線群が、近接する2つのゲート線のN個の対を含み、Nが自然数であり、ディスプレイ駆動方法が、

前記ゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップ、および、

前記ゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップを含み、

前記奇数のゲート線上の前記スイッチング電圧信号が立ち下がりエッジにあるとき、前記偶数のゲート線上の前記スイッチング電圧信号が立ち上がりエッジにある、ディスプレイ駆動方法。

**【請求項 2】**

N=1であり、各々のゲート線群が4つのゲート線を含む、請求項1に記載のディスプレイ駆動方法。

**【請求項 3】**

前記ゲート線群が、第1のゲート線、第2のゲート線、第3のゲート線、および第4のゲート線を備え、前記ディスプレイ駆動方法が、

前記第1のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第1の行にデータ電圧信号を付与するステップ、

前記第3のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第3の行にデータ電圧信号を付与するステップ、

前記第2のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第2の行にデータ電圧信号を付与するステップ、

前記第4のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第4の行にデータ電圧信号を付与するステップ

を含む、請求項2に記載のディスプレイ駆動方法。

**【請求項 4】**

前記画素ユニットの前記対応する第1の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の後半において、前記画素ユニットの前記対応する第1の行に第1のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第3の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の前半において、前記画素ユニットの前記対応する第3の行に、前記画素ユニットの前記第1の行の前記第1のデータ電圧信号を送信し、前記スイッチング電圧信号の後半において、前記画素ユニットの前記対応する第3の行に第3のデータ電圧信号を送信するステップを含み、

前記画素ユニットの前記第2の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の前半において、前記画素ユニットの前記対応する第2の行に、前記画素ユニットの前記第3の行の前記第3のデータ電圧信号を送信し、前記スイッチング電圧信号の後半において、前記画素ユニットの前記対応する第2の行に第2のデータ電圧信号を送信するステップを含み、

前記画素ユニットの前記第4の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の前半において、前記画素ユニットの前記対応する第4の行に、前記画素ユニットの前記第2の行の前記第2のデータ電圧信号を送信し、前記スイッチング電圧信号の後半において、前記画素ユニットの前記対応する第4の行に第4のデータ電圧信号を送信するステップを含む、請求項3に記載のディスプレイ駆動方法。

**【請求項 5】**

N=2であり、各々のゲート線群が8つのゲート線を含む、請求項1に記載のディスプレイ

10

20

30

40

50

駆動方法。

【請求項6】

前記ゲート線群が、第1のゲート線、第2のゲート線、第3のゲート線、第4のゲート線、第5のゲート線、第6のゲート線、第7のゲート線、および第8のゲート線を備え、前記ディスプレイ駆動方法が、

前記第1のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第1の行にデータ電圧信号を付与するステップ、

前記第3のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第3の行にデータ電圧信号を付与するステップ、

前記第5のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第5の行にデータ電圧信号を付与するステップ、 10

前記第7のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第7の行にデータ電圧信号を付与するステップ、

前記第2のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第2の行にデータ電圧信号を付与するステップ、

前記第4のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第4の行にデータ電圧信号を付与するステップ、

前記第6のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第6の行にデータ電圧信号を付与するステップ、

前記第8のゲート線にスイッチング電圧信号を付与し、前記画素ユニットの対応する第8の行にデータ電圧信号を付与するステップ 20

を含む、請求項5に記載のディスプレイ駆動方法。

【請求項7】

前記画素ユニットの前記対応する第1の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第1の行に第1のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第3の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの対応する第3の行に前記第1のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第3の行に第3のデータ電圧信号を付与するステップを含み、 30

前記画素ユニットの前記対応する第5の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの対応する第5の行に前記第1のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第5の行に前記第3のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第5の行に第5のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第7の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第1の四半分において、前記画素ユニットの対応する第7の行に前記第1のデータ電圧信号を付与し、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの前記対応する第7の行に前記第3のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第7の行に前記第5のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第7の行に第7のデータ電圧信号を付与するステップを含み、 40

前記画素ユニットの前記対応する第2の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第1の四半分において、前記画素ユニットの対応する第2の行に前記第3のデータ電圧信号を付与し、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの前記対応する第2の行に前記第5のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第2の行に前 50

記第7のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第2の行に第2のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第4の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第1の四半分において、前記画素ユニットの対応する第4の行に前記第5のデータ電圧信号を付与し、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの前記対応する第4の行に前記第7のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第4の行に前記第2のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第4の行に第4のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第6の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第1の四半分において、前記画素ユニットの対応する第6の行に前記第7のデータ電圧信号を付与し、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの前記対応する第6の行に前記第2のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第6の行に前記第4のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第6の行に第6のデータ電圧信号を付与するステップを含み、

前記画素ユニットの前記対応する第8の行にデータ電圧信号を付与するステップが、前記スイッチング電圧信号の第1の四半分において、前記画素ユニットの対応する第8の行に前記第2のデータ電圧信号を付与し、前記スイッチング電圧信号の第2の四半分において、前記画素ユニットの前記対応する第8の行に前記第4のデータ電圧信号を付与し、前記スイッチング電圧信号の第3の四半分において、前記画素ユニットの前記対応する第8の行に前記第6のデータ電圧信号を付与し、前記スイッチング電圧信号の最後の四半分において、前記画素ユニットの前記対応する第8の行に第8のデータ電圧信号を付与するステップを含む、請求項6に記載のディスプレイ駆動方法。

#### 【請求項8】

前記ゲート線群内の前記奇数のゲート線にスイッチング電圧信号を順次付与するステップのときに、前記ディスプレイ駆動方法が、タイミングコントローラのランダムアクセスメモリに前記偶数のゲート線の前記スイッチング電圧信号を記憶するステップをさらに含み、

前記ゲート線群内の前記偶数のゲート線にスイッチング電圧信号を順次付与するステップの前に、前記ディスプレイ駆動方法が、前記偶数のゲート線の前記スイッチング電圧信号を前記タイミングコントローラの前記ランダムアクセスメモリから読み出すステップをさらに含む、請求項1に記載のディスプレイ駆動方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、ディスプレイの分野に関し、詳細には、ディスプレイ駆動方法に関する。

#### 【背景技術】

#### 【0002】

エレクトロニクス技術の継続的な発展によって、LCDディスプレイが様々な分野において幅広く使用されてきた。薄膜トランジスタ(TFT)アレイ基板は、液晶ディスプレイの重要な部品である。大多数のTFTアレイ基板は、ベース、共通電極線、ゲート線およびデータ線、ならびに他の構造を含み、ゲート線はサブ画素の2つの行の間に配設され、データ線はサブ画素の2つの列の間に配設され、ゲート線およびデータ線の交差領域が画素ユニットを形成し、共通電極線もまたサブ画素の2つの行の間に配設される。

#### 【0003】

図1に示す駆動方法では、オーバーラップスキャン駆動モードを使用し、すなわち、ゲ

10

20

30

40

50

ートパルス信号がそれらの間でオーバーラップする。図1は、データ線上のデータ電圧信号、ならびに4つのゲート線G1、G2、G3、およびG4上のスイッチング電圧信号を示し、スイッチング電圧信号はパルス信号であり得る。ゲート線G2上のスイッチング電圧信号に関しては、スイッチング電圧信号の前半において、すぐ前のゲート線に対応するデータ電圧信号が書き込まれ、スイッチング電圧信号の後半において、現在のゲート線に対応するデータ電圧信号が書き込まれる。実際の駆動の際には、4つのゲート線G1、G2、G3、およびG4上のスイッチング電圧信号が、順番にターンオンされるように薄膜トランジスタを制御する場合、まず第1に薄膜トランジスタがターンオンされ、データ電圧信号が画素ユニットに付与される。ゲート電圧の変化の際には、2つの近接するゲート線上のスイッチング電圧信号が両方とも高いレベルにある(すなわちTFTがターンオンされている)ある決まった期間が存在し、したがって2つのゲート線上の変化する電圧により生成される磁場が重畳され、そのことが強いカップリング効果を招く。加えて、ゲート線上の電圧の急速な変化に起因して、ゲート線に平行な共通電極線上の電圧は通常一定であるが、高められたカップリング効果がさらに、共通電極電圧VCOMの不安定性を招き、スクリーンのディスプレイ品質に影響を与えることになる。

10

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、ゲート線上の電圧の急速な変化に起因するカップリング効果を低減し、ディスプレイの安定性を向上させることが可能であるディスプレイ駆動方法を提供する。

20

【課題を解決するための手段】

【0005】

本出願は、オーバーラップスキャンモードを使用するディスプレイ駆動方法を提供し、画素ユニットの2つの行ごとに、それぞれ画素ユニットの2つの行を制御するための2つのゲート線を有し、2つのゲート線は、それぞれゲート線に接続される画素ユニットを駆動し、各々のゲート線群は、近接する2つのゲート線のN個の対を含み、Nは自然数であり、前記駆動方法は、

ゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップ、および、

30

ゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップを含み、

奇数のゲート線上のスイッチング電圧信号が立ち下がりエッジにあるとき、偶数のゲート線上のスイッチング電圧信号は立ち上がりエッジにある。

【0006】

さらに、N=1であるとき、各々のゲート線群は4つのゲート線を含む。

【0007】

ゲート線群は、第1のゲート線、第2のゲート線、第3のゲート線、および第4のゲート線を備え、ディスプレイ駆動方法は、

第1のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第1の行に第1のデータ電圧信号を付与するステップ、

40

第3のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第3の行に第3のデータ電圧信号を付与するステップ、

第2のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第2の行に第2のデータ電圧信号を付与するステップ、

第4のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第4の行に第4のデータ電圧信号を付与するステップ

を含む。

【0008】

さらに、画素ユニットの対応する第1の行にデータ電圧信号を付与するステップは、ス

50

スイッチング電圧信号の後半において、画素ユニットの対応する第1の行に第1のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第3の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の前半において、画素ユニットの対応する第3の行に、画素ユニットの第1の行の第1のデータ電圧信号を送信し、スイッチング電圧信号の後半において、画素ユニットの第3の行に第3のデータ電圧信号を送信するステップを含み、

画素ユニットの第2の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の前半において、画素ユニットの対応する第2の行に、画素ユニットの第3の行の第3のデータ電圧信号を送信し、スイッチング電圧信号の後半において、画素ユニットの第2の行に第2のデータ電圧信号を送信するステップを含み、

画素ユニットの第4の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の前半において、画素ユニットの対応する第4の行に、画素ユニットの第2の行の第2のデータ電圧信号を送信し、スイッチング電圧信号の後半において、画素ユニットの第4の行に第4のデータ電圧信号を送信するステップを含む。

【 0 0 0 9 】

さらに、 $N=2$ であるとき、ゲート線群の各々は8つのゲート線を含む。

【 0 0 1 0 】

さらに、ゲート線群は、第1のゲート線、第2のゲート線、第3のゲート線、第4のゲート線、第5のゲート線、第6のゲート線、第7のゲート線、および第8のゲート線を備え、駆動方法は、

第1のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第1の行にデータ電圧信号を付与するステップ、

第3のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第3の行にデータ電圧信号を付与するステップ、

第5のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第5の行にデータ電圧信号を付与するステップ、

第7のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第7の行にデータ電圧信号を付与するステップ、

第2のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第2の行にデータ電圧信号を付与するステップ、

第4のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第4の行にデータ電圧信号を付与するステップ、

第6のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第6の行にデータ電圧信号を付与するステップ、

第8のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第8の行にデータ電圧信号を付与するステップ

を含む。

【 0 0 1 1 】

さらに、画素ユニットの対応する第1の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第1の行に第1のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第3の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第3の行に第1のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第3の行に第3のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第5の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第5の行に第1のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第5の行に第3のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第5の行に第5のデータ電圧信号を付与するステップを含み、

10

20

30

40

50

画素ユニットの対応する第7の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第1の四半分において、画素ユニットの対応する第7の行に第1のデータ電圧信号を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第7の行に第3のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第7の行に第5のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第7の行に第7のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第2の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第1の四半分において、画素ユニットの対応する第2の行に第3のデータ電圧信号を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第2の行に第5のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第2の行に第7のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第2の行に第2のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第4の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第1の四半分において、画素ユニットの対応する第4の行に第5のデータ電圧信号を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第4の行に第7のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第4の行に第2のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第4の行に第4のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第6の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第1の四半分において、画素ユニットの対応する第6の行に第7のデータ電圧信号を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第6の行に第2のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第6の行に第4のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第6の行に第6のデータ電圧信号を付与するステップを含み、

画素ユニットの対応する第8の行にデータ電圧信号を付与するステップは、スイッチング電圧信号の第1の四半分において、画素ユニットの対応する第8の行に第2のデータ電圧信号を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第8の行に第4のデータ電圧信号を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第8の行に第6のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第8の行に第8のデータ電圧信号を付与するステップを含む。

#### 【0012】

さらに、ゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップの間に、方法は、

タイミングコントローラのランダムアクセスメモリに偶数のゲート線のスイッチング電圧信号を記憶するステップ  
をさらに含み、

ゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップの前に、方法は、

偶数のゲート線のスイッチング電圧信号をタイミングコントローラのランダムアクセスメモリから読み出すステップ  
をさらに含む。

#### 【0013】

本発明の実施形態のディスプレイ駆動方法によれば、すべてのゲート線がいくつかの群に分けられ、ディスプレイをスキャンするとき、まず第1に第1のゲート線群内の奇数のゲート線にスイッチング電圧信号が順次付与され、次いで第1のゲート線群内の偶数のゲ

10

20

30

40

50

ト線にスイッチング電圧信号が順次付与される。このようにして、近接する2つのゲート線上のスイッチング電圧信号は、一方が、他方が立ち下がりエッジにある間、立ち上がりエッジにあるように設定され、2つの近接するゲート線の電圧変化により生成される磁場が相互に相殺され、そのことによってディスプレイの安定性が向上する。

【0014】

より明確に本発明または従来技術の実施形態を例証するために、実施形態を説明する際に参照することになる図面を手短かに説明する。言うまでもなく、以降で説明することになる図面は、単に本発明の一部の実施形態であり、当業者にとっては、創造的努力の前提なしに、他の図面をこれらの図によって得ることが可能である。

【図面の簡単な説明】

【0015】

【図1】従来技術における駆動方法のタイミング図である。

【図2】本発明の実施形態によるディスプレイ駆動方法の概略フローチャートである。

【図3】本発明の実施形態によるアレイ基板の概略構造図である。

【図4】本発明の実施形態による駆動方法のタイミングチャートである。

【図5】本発明の実施形態によるディスプレイ駆動方法の別の概略フローチャートである。

【図6】本発明の実施形態による駆動方法の別のタイミングチャートである。

【図7】本発明の実施形態によるディスプレイ駆動方法のさらに別の概略フローチャートである。

【発明を実施するための形態】

【0016】

本発明の実施形態は、ゲート線上の電圧の急速な変化に起因するカップリング現象を低減し、ディスプレイの安定性を向上させることが可能であるディスプレイ駆動方法を提供する。

【0017】

以下の説明では、限定ではなく例証のために、システム構造、インターフェース、技法などの具体的な詳細を、本発明の徹底した理解のために提案する。しかしながら、これらの具体的な詳細を伴わない本発明の他の実施形態が当業者には明白である。他の事例では、よく知られているデバイス、回路、および方法に対する詳細な説明を、本発明を不明瞭にしないように不必要な詳細説明を回避するために省略する。

【0018】

本発明によるディスプレイ駆動方法を、ディスプレイデバイスを駆動するために使用することが可能であり、ディスプレイデバイスは、液晶ディスプレイまたは有機発光ダイオード(OLED)パネルを含み得る。本発明の様々な実施形態を、例としてLCDを使用して説明する。

【0019】

本実施形態は、オーバーラップスキャンモード(すなわち、スイッチング電圧信号がそれらの間でオーバーラップする)を使用するディスプレイ駆動方法を提供し、LCDの画素ユニットの2つの近接する行ごとに2つのゲート線を有し、2つのゲート線は、それぞれゲート線に接続される画素ユニットを駆動し、各々のゲート線群は、近接する2つのゲート線のN個の対を含み、Nは自然数である。本実施形態では、第1のゲート線群および第2のゲート線群を備える2つのゲート線群が例示される。図2に示すように方法は、

ステップ101、第1のゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップを含む。

【0020】

本実施形態によるLCDでは、画素ユニットの2つの行ごとに、それぞれ画素ユニットの2つの行を制御するための2つのゲート線を有し、2つのゲート線は、それぞれゲート線に接続される画素ユニットを駆動し、各々のゲート線群は、近接する2つのゲート線のN個の対

10

20

30

40

50

を含み、 $N$ は自然数である。具体的には本実施形態のアレイ基板の構造が図3に示され、第 $2i-1$ および第 $2i$ のゲート線が、画素ユニットの2つの近接する行の間に配置され、 $i$ は自然数であり、2つの近接するゲート線(1つの奇数のゲート線および1つの偶数のゲート線)が、画素ユニットの2つの行の間隙に配置される。すなわち、第1のゲート線10および第2のゲート線20が両方とも、画素ユニットの第1の行と画素ユニットの第2の行との間に配置され、第3のゲート線30および第4のゲート線40が、画素ユニットの第3の行と第4の行との間に配置される。本実施形態では、2つの近接するゲート線(1つの奇数のゲート線および1つの偶数のゲート線)のスイッチング電圧信号のオーバーラップする領域は、スイッチング電圧信号の半分を占める。第 $2i-1$ および第 $2i$ のゲート線のスイッチング電圧信号に関して、一方のゲート線のスイッチング電圧信号が立ち上がりエッジにあるとき、他方のゲート線のスイッチング電圧信号は立ち下がりエッジにある。すなわち、同じ間隙内の2つの近接するゲート線のうちの一方のゲート線のスイッチング電圧信号は、他方のゲート線のスイッチング電圧信号が立ち下がりエッジにある間、立ち上がりエッジにある。2つのゲート線が極近傍であることに起因して、2つのゲート線上の変化する電圧により生成される磁場は著しく相殺される。

10

**【0021】**

本実施形態では、すべてのゲート線がいくつかの群に分けられ、群の各々は少なくとも4つのゲート線を有し、各々の群内のゲート線の数と同じである。LCDの表示の際には、まず第1に第1のゲート線群内の奇数のゲート線にスイッチング電圧信号が順次付与される。これ以降、本ステップの駆動方法を、例えば各々のゲート線群内の4つのゲート線によ

20

**【0022】**

図4に示すように、第1のゲート線群は、第1のゲート線G1、第2のゲート線G2、第3のゲート線G3、および第4のゲート線G4を備え、ゲート線の各々にスイッチング電圧信号が付与される。

**【0023】**

まず第1に、第1のゲート線G1にスイッチング電圧信号を付与し、画素ユニットの対応する第1の行にデータ電圧信号を付与する。具体的には、スイッチング電圧信号の後半において、画素ユニットの対応する第1の行に第1のデータ電圧信号1を付与する。

**【0024】**

次いで、第3のゲート線G3にスイッチング電圧信号を付与し、画素ユニットの対応する第3の行にデータ電圧信号を付与する。具体的には、データ信号駆動ユニットが画素ユニットの第1の行に第1のデータ電圧信号1を付与しているときに第3のゲート線G3がターンオンされるので、そのことによって、スイッチング電圧信号の前半において、画素ユニットの対応する第3の行に、画素ユニットの第1の行の第1のデータ電圧信号1が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第3の行に第3のデータ電圧信号3が書き込まれる。

30

**【0025】**

さらにまた、ゲート線が群化され、6つまたは8つのゲート線を1つの群に分けることが可能であり、他の偶数のゲート線を所望に応じて使用することが可能である。本発明はそれらのことに限定されない。

40

**【0026】**

ステップ102、第1のゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップ。

**【0027】**

第1のゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップが完了された後、第1のゲート線群内の偶数のゲート線に、スイッチング電圧信号が順次付与される。

**【0028】**

まず第1に、第2のゲート線G2にスイッチング電圧信号を付与し、画素ユニットの第2の

50

行にデータ電圧信号を付与する。具体的には、データ信号駆動ユニットが画素ユニットの第3の行に第3のデータ電圧信号3を付与しているときに第2のゲート線G2がターンオンされるので、そのことによって、スイッチング電圧信号の前半において、画素ユニットの対応する第2の行に、画素ユニットの第3の行の第3のデータ電圧信号3が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第2の行に第2のデータ電圧信号2が書き込まれる。

【 0 0 2 9 】

次いで、第4のゲート線G4にスイッチング電圧信号を付与し、画素ユニットの対応する第4の行にデータ電圧信号を付与する。具体的には、データ信号駆動ユニットが画素ユニットの第2の行に第2のデータ電圧信号2を付与しているときに第4のゲート線G4がターンオンされるので、そのことによって、スイッチング電圧信号の前半において、画素ユニットの対応する第4の行に、画素ユニットの第2の行の第2のデータ電圧信号2が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第4の行に第4のデータ電圧信号4が書き込まれる。

10

【 0 0 3 0 】

図4に示すように、同じ間隙内の近接する2つのゲート線上のスイッチング電圧信号は、第1のゲート線G1のスイッチング電圧信号が、第2のゲート線G2のスイッチング電圧信号が立ち上がりエッジにある間、立ち下がりエッジにあるように設定され、そのことによって、2つのゲート線の電圧変化により生成される磁場が相互に相殺され、カップリング効果が低減され、ゲート線上の電圧の変化は、共通電極線およびデータ線などの他の金属線に影響を与えない。

20

【 0 0 3 1 】

さらに図5に示すように、第1のゲート線群の駆動が完了した後、第2の、第3の...ゲート線群が順次駆動されることになり、ついにはスクリーン全体のゲート線がスキャンされる。具体的には、第1のゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップの後、方法は、

ステップ103、第2のゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップ、および、

ステップ104、第2のゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップ

30

をさらに含む。

【 0 0 3 2 】

第2のゲート線群は、第5のゲート線G5、第6のゲート線G6、第7のゲート線G7、および第8のゲート線G8を備え、ゲート線の各々にスイッチング電圧信号が付与される。上記で述べたステップは、具体的には、

第5のゲート線G5にスイッチング電圧信号を付与し、画素ユニットの第5の行にデータ電圧信号を付与するステップであり、具体的には、スイッチング電圧信号の前半において、画素ユニットの対応する第5の行に、G4の第4のデータ電圧信号4が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第5の行に第5のデータ電圧信号5が書き込まれるステップ、

40

第7のゲート線G7にスイッチング電圧信号を付与し、画素ユニットの第7の行にデータ電圧信号を付与するステップであり、具体的には、スイッチング電圧信号の前半において、画素ユニットの対応する第7の行に、G5の第5のデータ電圧信号5が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第7の行に第7のデータ電圧信号7が書き込まれるステップ、

第6のゲート線G6にスイッチング電圧信号を付与し、画素ユニットの第6の行にデータ電圧信号を付与するステップであり、具体的には、スイッチング電圧信号の前半において、画素ユニットの対応する第6の行に、G7の第7のデータ電圧信号7が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第6の行に第6のデータ電圧信号6が書き込まれるステップ、

50

第8のゲート線G8にスイッチング電圧信号を付与し、画素ユニットの第8の行にデータ電圧信号を付与するステップであり、具体的には、スイッチング電圧信号の前半において、画素ユニットの対応する第8の行に、G6の第6のデータ電圧信号6が書き込まれ、スイッチング電圧信号の後半において、画素ユニットの第8の行に第8のデータ電圧信号8が書き込まれるステップを含む。

【0033】

さらに、ゲート線群内の奇数のゲート線にスイッチング電圧信号を順次付与するステップの間に、方法は、

タイミングコントローラのRAM(ランダムアクセスメモリ)に偶数のゲート線のスイッチング電圧信号を記憶するステップをさらに含み、

ゲート線群内の偶数のゲート線にスイッチング電圧信号を順次付与するステップの前に、方法は、

偶数のゲート線のスイッチング電圧信号をタイミングコントローラのRAMから読み出すステップをさらに含む。

【0034】

本実施形態では、第1のゲート線にスイッチング電圧信号を付与した後、第2のゲート線ではなく第3のゲート線にスイッチング電圧信号が付与され、したがって第2のゲート線のスイッチング電圧信号は一時的に記憶されることになる。具体的には本実施形態によれば、偶数のゲート線のスイッチング電圧信号がタイミングコントローラのRAMに記憶され、スイッチング電圧信号が偶数のゲート線に付与されることになるとき、偶数のゲート線のスイッチング電圧信号をタイミングコントローラのRAMから読み出すことが可能である。

【0035】

図6および図7に示すように、 $N=2$ であるとき、本発明のさらなる実施形態として、ゲート線群の各々は8つのゲート線、すなわち、第1のゲート線G10、第2のゲート線G20、第3のゲート線G30、第4のゲート線G40、第5のゲート線G50、第6のゲート線G60、第7のゲート線G70、および第8のゲート線G80を含む。上記の実施形態との違いは、本実施形態によれば、各々のゲート線群内の2つの近接する奇数のゲート線のスイッチング電圧信号のオーバーラップする領域が、スイッチング電圧信号の4分の3を占め、そのことが、各々のゲート線群内のゲート線の数が少なくとも8であることを意味するという点である。以下のステップのシーケンスは、正確には実際的なシーケンスではないことに留意されたい。図7に示すように、本発明の駆動方法は以下のステップを含む。

【0036】

ステップ201、第1のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第1の行にデータ電圧信号を付与するステップである。

具体的には、まず第1に第1のゲート線G10にスイッチング電圧信号を付与し、次いで、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第1の行に第1のデータ電圧信号1を付与するステップ。

【0037】

ステップ202、第3のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第3の行にデータ電圧信号を付与するステップである。

具体的には、第3のゲート線G30にスイッチング電圧信号を付与した後、データ信号駆動ユニットが、スイッチング電圧信号の第3の四半分において第1のデータ電圧信号1を付与しており、TFTがこの期間にターンオンされ、したがってデータ信号駆動ユニットが、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第3の行に第1のデータ電圧信号を付与し、スイッチング電圧信号の最後の四半分において第3のデータ電圧信号3を付与し、このことによって、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第3の行に第3のデータ電圧信号3を付与するステップ。

10

20

30

40

50

## 【 0 0 3 8 】

ステップ203、第5のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第5の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第2の四半分において、第5のゲート線G50によって、画素ユニットの対応する第5の行に第1のデータ電圧信号1を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第5の行に第3のデータ電圧信号3を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第5の行に第5のデータ電圧信号5を付与するステップ。

## 【 0 0 3 9 】

ステップ204、第7のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第7の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第1の四半分において、第7のゲート線G70によって、画素ユニットの対応する第7の行に第1のデータ電圧信号1を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第7の行に第3のデータ電圧信号3を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第7の行に第5のデータ電圧信号5を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第7の行に第7のデータ電圧信号7を付与するステップ。

## 【 0 0 4 0 】

ステップ205、第2のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第2の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第1の四半分において、第2のゲート線G20によって、画素ユニットの対応する第2の行に第3のデータ電圧信号3を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第2の行に第5のデータ電圧信号5を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第2の行に第7のデータ電圧信号7を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第2の行に第2のデータ電圧信号2を付与するステップ。

## 【 0 0 4 1 】

ステップ206、第4のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第4の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第1の四半分において、第4のゲート線G40によって、画素ユニットの対応する第4の行に第5のデータ電圧信号5を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第4の行に第7のデータ電圧信号7を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第4の行に第2のデータ電圧信号2を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第4の行に第4のデータ電圧信号4を付与するステップ。

## 【 0 0 4 2 】

ステップ207、第6のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第6の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第1の四半分において、第6のゲート線G60によって、画素ユニットの対応する第6の行に第7のデータ電圧信号7を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第6の行に第2のデータ電圧信号2を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第6の行に第4のデータ電圧信号4を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第6の行に第6のデータ電圧信号6を付与するステップ。

## 【 0 0 4 3 】

ステップ208、第8のゲート線にスイッチング電圧信号を付与し、画素ユニットの対応する第8の行にデータ電圧信号を付与するステップである。

具体的には、スイッチング電圧信号の第1の四半分において、第8のゲート線G80によって、画素ユニットの対応する第8の行に第2のデータ電圧信号2を付与し、スイッチング電圧信号の第2の四半分において、画素ユニットの対応する第8の行に第4のデータ電圧信号4

10

20

30

40

50

を付与し、スイッチング電圧信号の第3の四半分において、画素ユニットの対応する第8の行に第6のデータ電圧信号6を付与し、スイッチング電圧信号の最後の四半分において、画素ユニットの対応する第8の行に第8のデータ電圧信号8を付与するステップ。

【 0 0 4 4 】

本発明の実施形態のディスプレイ駆動方法によれば、すべてのゲート線がいくつかの群に分けられ、ディスプレイをスキャンするとき、まず第1に第1のゲート線群内の奇数のゲート線にスイッチング電圧信号が順次付与され、次いで第1のゲート線群内の偶数のゲート線にスイッチング電圧信号が順次付与される。このようにして、近接する2つのゲート線上のスイッチング電圧信号は、一方が、他方が立ち上がりエッジにある間、立ち上がりエッジにあるように設定され、2つの近接するゲート線の電圧変化により生成される磁場が相互に相殺され、その結果、カップリング効果が著しく低減され、ディスプレイの安定性が向上する。

10

【 0 0 4 5 】

上記は本発明の具体的な実施形態であるが、本発明の範囲はそれらに限定されず、本発明の技術的範囲内での変形または置換は、当業者であれば明白であり、本発明の保護範囲内に含まれるべきである。そのことに応じて、本発明の保護範囲は添付の特許請求の範囲により定義されるべきである。

【 符号の説明 】

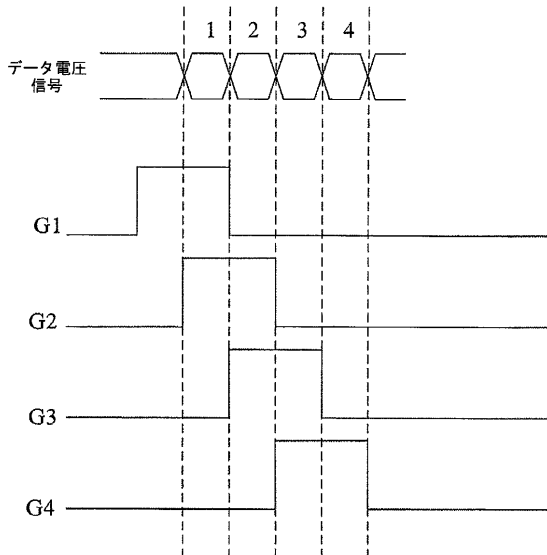
【 0 0 4 6 】

- 10 第1のゲート線
- 20 第2のゲート線
- 30 第3のゲート線
- 40 第4のゲート線
- G1 第1のゲート線
- G2 第2のゲート線
- G3 第3のゲート線
- G4 第4のゲート線
- G5 第5のゲート線
- G6 第6のゲート線
- G7 第7のゲート線
- G8 第8のゲート線
- G10 第1のゲート線
- G20 第2のゲート線
- G30 第3のゲート線
- G40 第4のゲート線
- G50 第5のゲート線
- G60 第6のゲート線
- G70 第7のゲート線
- G80 第8のゲート線

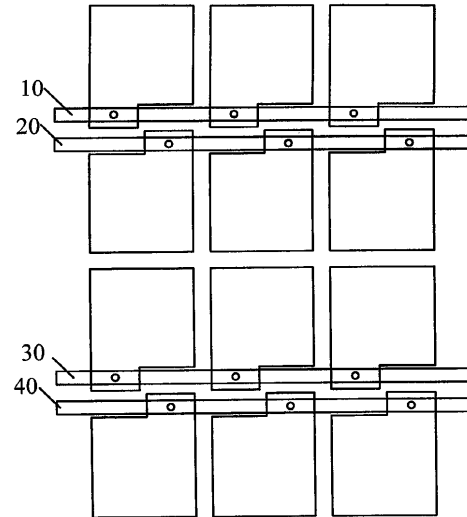
20

30

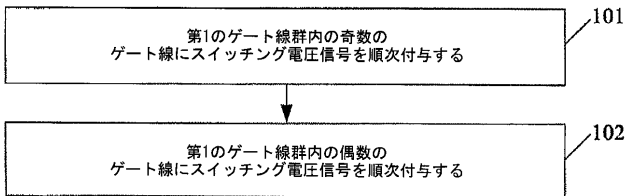
【 図 1 】



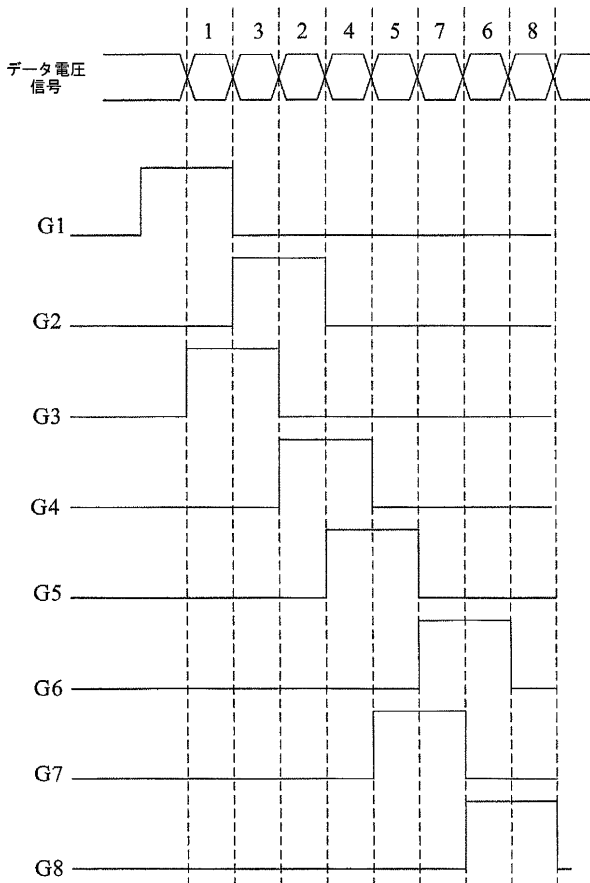
【 図 3 】



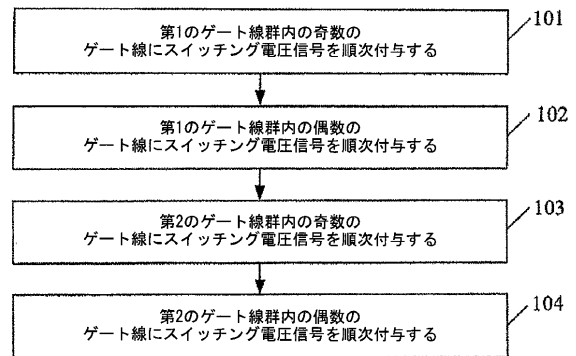
【 図 2 】



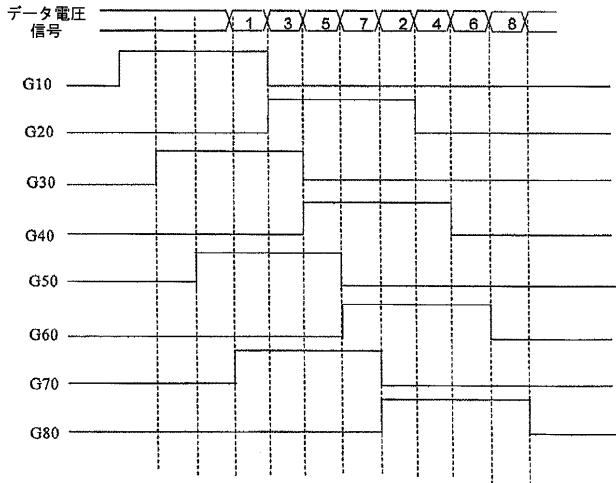
【 図 4 】



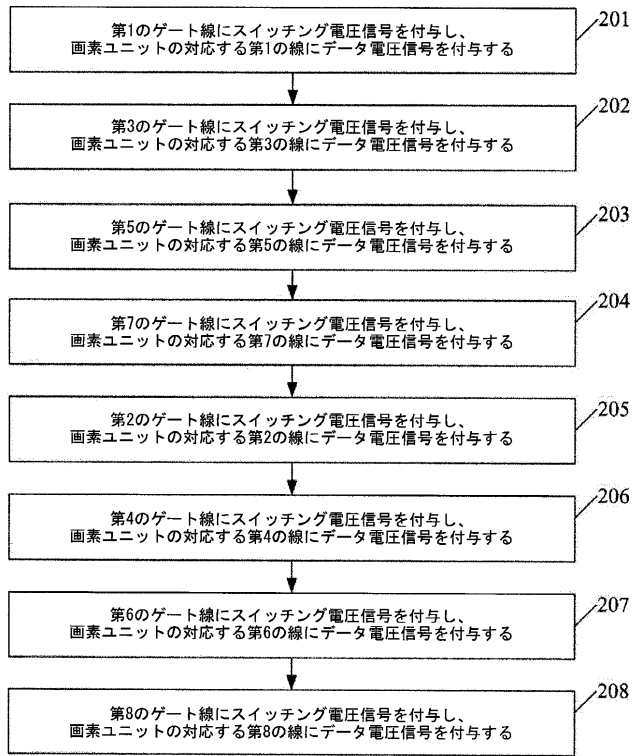
【 図 5 】



【図6】



【図7】



## フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 2 3 U	
	G 0 2 F 1/133 5 0 5	
	H 0 5 B 33/14 A	
(72)発明者	ハオ・ザン	
	中華人民共和国・1 0 0 1 7 6・ベイジン・ビーディエー・ディゼ・ロード・ナンバー 9	
(72)発明者	シュエ・ドン	
	中華人民共和国・1 0 0 1 7 6・ベイジン・ビーディエー・ディゼ・ロード・ナンバー 9	
(72)発明者	ヒュンキュ・キム	
	中華人民共和国・1 0 0 1 7 6・ベイジン・ビーディエー・ディゼ・ロード・ナンバー 9	
(72)発明者	シャオボ・シエ	
	中華人民共和国・1 0 0 1 7 6・ベイジン・ビーディエー・ディゼ・ロード・ナンバー 9	
Fターム(参考)	2H193 ZA04 ZB02 ZB06 ZC24 ZC34 ZF12 ZH44 ZH52	
	3K107 AA01 BB01 CC21 EE03 HH05	
	5C006 AC22 AC24 AF42 BB16 BC06 BC22 BF01 FA23 FA24 FA31	
	FA37	
	5C080 AA06 AA10 BB05 DD12 FF11 FF12 GG12 JJ04 JJ06 JJ07	
	5C380 AA01 AB06 BA08 CA53 CB31 CB32 CF01	

【外国語明細書】

2014139670000001.pdf