

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年5月22日(22.05.2025)



(10) 国際公開番号

WO 2025/105035 A1

(51) 国際特許分類:
H10F 39/12 (2025.01)

4 番 1 号 ソニーセミコンダクタソリュー
ションズ株式会社内 (JP).

(21) 国際出願番号: PCT/JP2024/033197

(22) 国際出願日: 2024年9月18日(18.09.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-192728 2023年11月13日(13.11.2023) JP

(71) 出願人: ソニーセミコンダクタソリュー
ションズ株式会社(SONY SEMICONDUCTOR SO
LUTIONS CORPORATION) [JP/JP]; 〒2430014
神奈川県厚木市旭町四丁目 1 4 番 1 号 (JP).

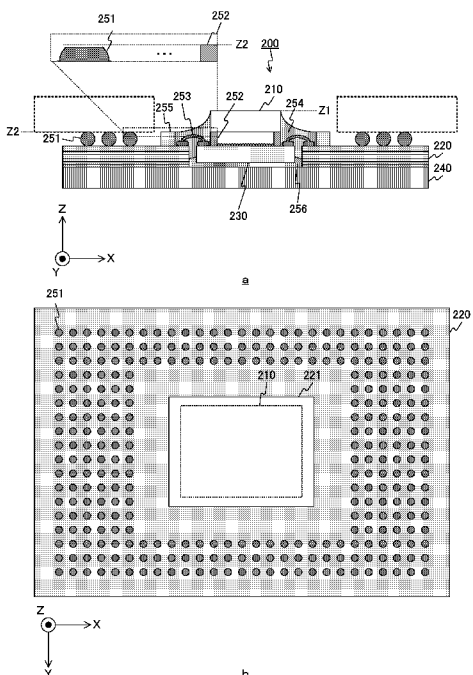
(72) 発明者: 田中 裕人(TANAKA, Yuto); 〒2430014
神奈川県厚木市旭町四丁目 1 4 番 1 号 ソ
ニーセミコンダクタソリューションズ株
式会社内 (JP). 大塚 恭史(OTSUKA, Yasushi);
〒2430014 神奈川県厚木市旭町四丁目 1

(74) 代理人: 丸島 敏一(MARUSHIMA, Toshikazu);
〒1600022 東京都新宿区新宿 3 - 3 - 2
京王新宿三丁目第二ビル 5 F クラフ
ト国際特許事務所 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SEMICONDUCTOR PACKAGE, SEMICONDUCTOR DEVICE, AND METHOD FOR MANUFAC
TURING SEMICONDUCTOR PACKAGE

(54) 発明の名称: 半導体パッケージ、半導体装置、および、半導体パッケージの製造方法



(57) Abstract: The present invention improves heat dissipation in a semiconductor package provided with external terminals. This semicon
ductor package includes a wiring board, a semiconductor chip, a trans
parent member, and a metal plate. A predetermined number of external
terminals are arranged on a light receiving surface of the frame-shaped
wiring board. The semiconductor chip is electrically connected to the
wiring board. The transparent member is connected to the light receiv
ing surface of the wiring board or the semiconductor chip with a seal
ing material therebetween. The metal plate has higher rigidity and higher
thermal conductivity than a mounting substrate connected to the exter
nal terminals, and is connected to the surface facing the light receiving
surface among the surfaces of the wiring board.

(57) 要約: 外部端子を設けた半導体パッケージにおいて、放熱性
を向上させる。半導体パッケージは、配線基板、半導体チッ
プ、透明部材、および、メタル板を具備する。枠状の配線基板
の受光面に所定数の外部端子が配置される。半導体チップは、
配線基板に電氣的に接続される。透明部材は、配線基板または半
導体チップの受光面にシール材を介して接続される。メタル板
は、外部端子に接続される実装基板よりも剛性および熱伝導率
が高く、配線基板の両面のうち受光面に対向する面に接続される。

[続葉有]

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

半導体パッケージ、半導体装置、および、半導体パッケージの製造方法
技術分野

[0001] 本技術は、半導体パッケージに関する。詳しくは、半導体チップを設けた半導体パッケージ、半導体装置、および、半導体パッケージの製造方法に関する。

背景技術

[0002] 従来より、イメージセンサなどの半導体チップを保護する半導体パッケージでは、そのチップで生じた熱を放熱するために、金属製の部材が用いられることがある。例えば、枠状の枠基板のキャビディ内にイメージセンサを設け、枠状の上メタル部と板状の下メタル部とで枠基板を挟んで、上部にガラスを載置した半導体パッケージが提案されている（例えば、特許文献1参照。）。この半導体パッケージ内の下メタル部の外周は枠基板の外周より小さく、枠基板の下面において、枠基板の外周と下メタル部の外周との間の領域に、外部接続用の外部端子としてコネクタが配置される。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2023／032260号公報

発明の概要

発明が解決しようとする課題

[0004] 上述の従来技術では、上メタル部および下メタル部により、イメージセンサで生じた熱の放熱を図っている。しかしながら、上述の構造では、枠基板の下面に外部端子（コネクタなど）を配置する必要があるため、その外部端子により、下メタル部の面積が制約されてしまう。このため、下メタル部の面積を拡大することができず、放熱性の向上が困難である。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、外部端子を設

けた半導体パッケージにおいて、放熱性を向上させることを目的とする。

課題を解決するための手段

- [0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、受光面に所定数の外部端子が配置された枠状の配線基板と、上記配線基板に電氣的に接続された半導体チップと、上記配線基板または上記半導体チップの上記受光面にシール材を介して接続された透明部材と、上記外部端子に接続される実装基板よりも剛性および熱伝導率が高く、上記配線基板の両面のうち上記受光面に対向する面に接続されたメタル板とを具備する半導体パッケージ、および、その製造方法である。これにより、放熱性が向上するという作用をもたらす。
- [0007] また、この第1の側面において、上記受光面に垂直な方向から見てシール材の外周は、上記透明部材の外周よりも大きくてもよい。これにより、ダストの侵入が防止されるという作用をもたらす。
- [0008] また、この第1の側面において、上記配線基板の外周と前記シール材との間に形成されるストッパーをさらに具備してもよい。これにより、光軸の精度が改善するという作用をもたらす。
- [0009] また、この第1の側面において、上記ストッパーは、上記配線基板の外周に沿って形成される第1のストッパーを含むものであってもよい。これにより、光軸の精度が改善するという作用をもたらす。
- [0010] また、この第1の側面において、上記ストッパーは、上記シール材と上記外部端子との間に形成される第2のストッパーを含むものであってもよい。これにより、光軸の精度が改善するという作用をもたらす。
- [0011] また、この第1の側面において、上記ストッパーの上記配線基板からの高さは、上記外部端子の上記配線基板からの高さより小さく、上記ストッパーの弾性率は、上記外部端子よりも大きくてもよい。これにより、光軸の精度が改善するという作用をもたらす。
- [0012] また、この第1の側面において、上記外部端子と上記シール材との間に形成された第1壁をさらに具備してもよい。これにより、ダストの侵入が防止

されるという作用をもたらす。

[0013] また、この第1の側面において、上記第1壁の上記配線基板からの高さは、上記外部端子の上記配線基板からの高さより大きく、上記第1壁の弾性率は、上記外部端子より小さくてもよい。これにより、ダストの侵入が防止されるという作用をもたらす。

[0014] また、この第1の側面において、上記第1壁と上記シール材との間に形成された第2壁をさらに具備してもよい。これにより、シール材の流出が防止されるという作用をもたらす。

[0015] また、この第1の側面において、上記シール材の上記配線基板からの高さは、上記外部端子の上記配線基板からの高さよりも大きく、上記シール材の弾性率は、上記外部端子よりも小さくてもよい。これにより、ダストの侵入が防止されるという作用をもたらす。

[0016] また、この第1の側面において、上記透明部材の受光面の上記配線基板からの高さは、上記外部端子の上記配線基板からの高さよりも大きくてもよい。これにより、外部端子より高い透明部材に光が入射されるという作用をもたらす。

[0017] また、この第1の側面において、上記配線基板の受光面に垂直な方向から見て上記メタル板の外周の内側に上記外部端子が配置されてもよい。これにより、省スペースな半導体パッケージが実現されるという作用をもたらす。

[0018] また、この第1の側面において、上記実装基板には貫通孔が形成され、上記透明部材は、上記貫通孔に配置されてもよい。これにより、キャビティが形成されるという作用をもたらす。

[0019] また、この第1の側面において、上記外部端子は、半田ボールまたはピンであってもよい。これにより、半導体パッケージが実装基板に電氣的に接続されるという作用をもたらす。

[0020] また、この第1の側面において、上記半導体チップと上記配線基板とを電氣的に接続するボンディングワイヤと、上記ボンディングワイヤを覆う封止材とをさらに具備してもよい。これにより、ボンディングワイヤが保護され

るという作用をもたらす。

[0021] また、この第1の側面において、上記半導体チップは、上記配線基板にバンプにより電氣的に接続されてもよい。これにより、ボンディングワイヤが不要になるという作用をもたらす。

[0022] また、本技術の第2の側面は、実装基板と、上記実装基板にマウントされるレンズユニットと、受光面に所定数の外部端子が配置された配線基板と、上記配線基板に電氣的に接続された半導体チップと、上記配線基板または上記半導体チップの受光面にシール材を介して接続された透明部材と、上記外部端子に接続される上記実装基板よりも剛性および熱伝導率が高く、上記配線基板の両面のうち上記受光面に対向する面に接続されたメタル板とを備える半導体パッケージとを具備する半導体装置である。これにより、半導体装置の放熱性が向上するという作用をもたらす。

[0023] また、この第2の側面において、外部放熱板をさらに具備し、上記メタル板の両面の一方は、上記配線基板に接続され、他方は、上記外部放熱板に接続されてもよい。これにより、半導体装置の放熱性が向上するという作用をもたらす。

図面の簡単な説明

[0024] [図1]本技術の第1の実施の形態における半導体装置の一構成例を示す断面図である。

[図2]本技術の第1の実施の形態における半導体パッケージの一構成例を示す断面図および平面図である。

[図3]本技術の第1の実施の形態における実装基板および配線基板の平面図の一例である。

[図4]本技術の第1の実施の形態におけるメタル板の貼り合わせまでの製造方法を説明するための図である。

[図5]本技術の第1の実施の形態におけるダムの形成までの製造方法を説明するための図である。

[図6]本技術の第1の実施の形態における外部端子の形成までの製造方法を説

明するための図である。

[図7]本技術の第1の実施の形態の第1の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図8]本技術の第1の実施の形態の第1の変形例におけるダスト防止壁をダムとしても用いる場合の断面図である。

[図9]レンズユニットが傾いた半導体装置の一例を示す断面図である。

[図10]本技術の第1の実施の形態の第2の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図11]本技術の第2の実施の形態における半導体パッケージの一構成例を示す断面図および平面図である。

[図12]本技術の第2の実施の形態におけるシール材の形成までの製造方法を説明するための図である。

[図13]本技術の第2の実施の形態における外部端子の形成までの製造方法を説明するための図である。

[図14]本技術の第2の実施の形態の第1の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図15]本技術の第2の実施の形態の第2の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図16]本技術の第2の実施の形態の第3の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図17]本技術の第2の実施の形態の第3の変形例における、ダスト防止壁を削減した半導体パッケージの一構成例を示す断面図および平面図である。

[図18]本技術の第2の実施の形態の第4の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図19]本技術の第2の実施の形態の第5の変形例における半導体パッケージの一構成例を示す断面図および平面図である。

[図20]本技術の第2の実施の形態の第6の変形例における半導体パッケージの一構成例を示す断面図である。

[図21]本技術の第2の実施の形態の第6の変形例におけるシール材の形成までの製造方法を説明するための図である。

[図22]本技術の第2の実施の形態の第6の変形例における外部端子の形成までの製造方法を説明するための図である。

[図23]本技術の第3の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図24]本技術の一形態に係る電子機器の一構成例を示すブロック図である。

発明を実施するための形態

[0025] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（配線基板の上面に外部端子を設けた例）
2. 第2の実施の形態（透明部材の面積を広くし、配線基板の上面に外部端子を設けた例）
3. 第3の実施の形態（配線基板の上面に外部端子を設け、半導体チップをバンプにより接続した例）
4. 電子機器の構成例

[0026] <1. 第1の実施の形態>

[半導体装置の構成例]

図1は、本技術の実施の形態における半導体装置100の一構成例を示す断面図である。この半導体装置100は、画像データを撮像する装置であり、レンズモジュールを備える。レンズモジュール内には、レンズユニット110、実装基板120、半導体パッケージ200および外部放熱板130が配置される。半導体装置100としては、スマートフォン、デジタルスチルカメラや車載カメラが挙げられる。

[0027] レンズユニット110は、レンズ111および112などの所定枚数のレンズを格納した部品であり、実装基板120にマウントされる。このレンズユニット110は、入射光を集光して半導体パッケージ200に導く。

[0028] 以下、レンズユニット110の光軸を「Z軸」とし、そのZ軸に垂直な所

定の軸を「X軸」とする。X軸およびZ軸に垂直な軸を「Y軸」とする。同図は、Y軸方向から見た断面図を示す。

[0029] 実装基板120は、半導体パッケージ200が実装される基板であり、マザーボードとも呼ばれる。この実装基板120には貫通孔が形成され、この貫通孔を介して半導体パッケージ200の受光面に光が入射される。

[0030] 以下、基板や層の両面のうち、受光面を「上面」とし、その受光面对向する面を「下面」とする。また、レンズユニット110の下面と、実装基板120の側面と、半導体パッケージ200の上面とに囲まれた空間を以下、「キャビティ」と称する。

[0031] 半導体パッケージ200は、固体撮像素子などの半導体チップが格納されたパッケージである。半導体パッケージ200の構成の詳細については後述する。

[0032] 外部放熱板130は、半導体パッケージ200の下面に接続され、半導体パッケージ200で生じた熱を放熱するものである。外部放熱板130として、例えば、所定数のフィンが形成された金属製の部材が用いられる。

[0033] [半導体パッケージの構成例]

図2は、本技術の第1の実施の形態における半導体パッケージ200の一構成例を示す断面図および平面図である。同図におけるaは、Y軸方向から見た半導体パッケージ200の断面図を示す。同図におけるaの太い点線は、実装基板120の輪郭を示す。同図におけるbは、Z軸方向から見た半導体パッケージ200の平面図を示す。

[0034] 同図におけるaに例示するように、半導体パッケージ200は、透明部材210、配線基板220、半導体チップ230およびメタル板240を備える。透明部材210の面積は、半導体チップ230の面積より若干小さいものとする。

[0035] メタル板240は、半導体チップ230や配線基板220で生じた熱を放熱する金属製の基板である。このメタル板240の剛性および熱伝導率は、実装基板120よりも高く、メタル板240の上面が配線基板220の下面

に接続される。また、メタル板 240 の外周は、例えば、配線基板 220 の外周と略一致する。ここで、「略一致」は、完全一致、または、差分が許容値以内であることを意味する。

[0036] 配線基板 220 は、半導体パッケージ 200 を実装基板 120 に電氣的に接続するための枠状の基板であり、インターポーザとも呼ばれる。配線基板 220 として、例えば有機基板が用いられる。

[0037] 同図における b に例示するように、Z 軸方向から見て配線基板 220 の外周は矩形であり、その中央部には、矩形の貫通孔 221 が形成されている。同図における b の点線は、透明部材 210 の外周を示す。

[0038] また、配線基板 220 の上面（すなわち、受光面）には、Z 軸方向から見てメタル板 240 の外周の内側に、所定数の外部端子 251 が配置される。これらの外部端子 251 として、例えば、半田ボールが用いられる。外部端子 251 のそれぞれは、実装基板 120 に接続される。なお、ピンを外部端子 251 として用いることもできる。半田ボールを配列したパッケージは、BGA (Ball Grid Array) パッケージとも呼ばれる。また、ピンを配列したパッケージは、PGA (Pin Grid Array) パッケージとも呼ばれる。

[0039] 同図における a に例示するように、半導体チップ 230 は、配線基板 220 の貫通孔 221 に配置される。この半導体チップ 230 の下面は、貫通孔 221 内に露出したメタル板 240 の上面に接着剤 256 により接着される。また、半導体チップ 230 は、ボンディングワイヤ 253 により、配線基板 220 の上面に電氣的に接続される。このボンディングワイヤ 253 は、封止材 254 により覆われる。そのボンディングワイヤ 253 の外側にダム 255 が配置される。半導体チップ 230 として、光電変換により画像データを撮像する固体撮像素子などが用いられる。

[0040] また、半導体チップ 230 の上面（受光面）にはシール材 252 を介して透明部材 210 が接続される。シール材 252 として、樹脂などが用いられる。透明部材 210 は、入射光を透過するとともに、半導体チップ 230 を保護するための部材であり、カバーガラスやシールガラスとも呼ばれる。透

明部材 210 の上面の、配線基板 220 からの高さ Z1 は、外部端子 251 の配線基板 220 からの高さよりも大きいものとする。

[0041] 上方向から半導体パッケージ 200 を観察した場合、実際には、半導体チップ 230、封止材 254 やシール材 252 を視認することができる。しかしながら、同図における b では、記載の便宜上、それらを省略している。

[0042] シール材 252 の外周は、透明部材 210 の外周以下のサイズであり、例えば、それらの外周は略一致する。このため、同図における b に例示するように、Z 軸方向から見て、シール材 252 が透明部材 210 から、はみ出ることは殆ど無い。

[0043] また、同図における a に例示するように、シール材 252 の配線基板 220 からの高さ Z2 は、外部端子 251 の配線基板 220 からの高さよりも、やや大きい。シール材 252 として、外部端子 251 より弾性率の低いものが用いられる。

[0044] 上述したように、枠状の配線基板 220 の上面（受光面）に所定数の外部端子 251 が配置され、その配線基板 220 の上面に半導体チップ 230 がボンディングワイヤ 253 により電氣的に接続される。また、透明部材 210 は、配線基板 220 の上面にシール材 252 を介して接続される。金属板 240 は、実装基板 120 よりも剛性および熱伝導率が高く、配線基板 220 の下面に接続される。

[0045] ここで、外部端子 251 を配線基板 220 の下面に配置した構成を比較例として想定する。この比較例では、外部端子 251 を配置するために、金属板 240 の外周を配線基板 220 の外周より小さくする必要があり、金属板 240 の面積が制約されてしまう。

[0046] これに対して、同図における a および b に例示した半導体パッケージ 200 では、外部端子 251 を配線基板 220 の上面に配置するため、金属板 240 の面積が制約されず、比較例よりも広くすることができる。これにより、比較例よりも放熱性を向上させることができる。

[0047] また、配線基板 220 の上面に外部端子 251 を配置することにより、実

装基板 120 を実装する際に、上から実装基板 120 を圧縮することができ、半導体パッケージ 200 の実装基板 120 からの剥離を防止することができる。

[0048] また、配線基板 220 の上面に外部端子 251 を配置することにより、Z 軸方向から見たレンズユニット 110（不図示）のサイズを半導体パッケージ 200 とほぼ同等にすることができる。これにより、省スペースな半導体装置 100 を実現することができる。

[0049] 図 3 は、本技術の第 1 の実施の形態における実装基板 120 および配線基板 220 の平面図の一例である。同図における a は、実装基板 120 の平面図の一例であり、同図における b は、配線基板 220 の平面図の一例である。

[0050] 同図における a に例示するように、Z 軸方向から見て実装基板 120 の外周は矩形であり、その中央部に矩形の貫通孔 121 が形成されている。この貫通孔 121 内に透明部材 210（不図示）が配置される。同図における a の点線は、透明部材 210 の外周を示す。

[0051] また、同図における b に例示するように Z 軸方向から見て配線基板 220 の外周は矩形であり、その中央部に矩形の貫通孔 221 が形成されている。この貫通孔 221 内に半導体チップ 230（不図示）が配置される。同図における b の点線は、半導体チップ 230 の外周を示す。

[0052] また、同図における a および b に例示するように、実装基板 120 の外周は、配線基板 220 の外周より大きく、貫通孔 121 の面積は、貫通孔 221 の面積よりも大きい。

[0053] [半導体パッケージの製造方法]

続いて、図 4 から図 6 を参照して、半導体パッケージ 200 の製造方法について説明する。

[0054] まず、図 4 における a に例示するように、配線基板 220 が作成される。そして、同図における b に例示するように、配線基板 220 の下面にフィルム状の接着剤 222 が貼り付けられる。そして、同図における c に例示する

ように、配線基板 220 に、ルーター加工などにより貫通孔が形成される。そして、配線基板 220 の下面にメタル板 240 が、接着剤 222 を介して接続される。このメタル板 240 の接続の際には、例えば、加圧とキュアリングとが行われる。

[0055] 次に、図 5 における a に例示するように、メタル板 240 の上面のうち、配線基板 220 の貫通孔から露出した領域に、ペースト状の接着剤 256 が塗布される。そして、同図における b に例示するように、メタル板 240 の上面に半導体チップ 230 が接着（言い換えれば、ダイボンド）される。ダイボンドの際には、例えば、キュアリングが行われる。そして、同図における c に例示するように、ボンディングワイヤ 253 により、半導体チップ 230 と配線基板 220 とが電氣的に接続される。そして、同図における d に例示するように、半導体チップ 230 のうち、画素領域の周囲に、シール材 252 が形成される。

[0056] 次に、図 6 における a に例示するように、透明部材 210 が載置される。そして、同図における b に例示するようにボンディングワイヤ 253 の外側にダム 255 が形成される。ダム 255 は、例えば、ディスペンサにより樹脂を塗布することにより形成される。そして、同図における c に例示するように、封止材 254 によりボンディングワイヤ 253 が覆われる。そして、同図における d に例示するように、配線基板 220 の上面に所定数の外部端子 251 が形成される。

[0057] このように、本技術の第 1 の実施の形態によれば、配線基板 220 の上面（すなわち、受光面）に所定数の外部端子 251 を配置し、その基板の下面にメタル板 240 を接続したため、メタル板 240 の面積を比較例よりも広くすることができる。これにより、半導体パッケージ 200 の放熱性を向上させることができる。

[0058] [第 1 の変形例]

上述の第 1 の実施の形態では、外部端子 251 の隙間を介してキャビティ内にダストが侵入するおそれがある。この第 1 の実施の形態の第 1 の変形例

における半導体パッケージ２００は、シール材２５２と外部端子２５１との間にダスト防止壁を形成してダストの侵入を防止した点において第１の実施の形態と異なる。

[0059] 図７は、本技術の第１の実施の形態の第１の変形例における半導体パッケージ２００の一構成例を示す断面図および平面図である。同図におけるａは、Ｙ軸方向から見た半導体パッケージ２００の断面図を示す。同図におけるａの太い点線は、実装基板１２０の輪郭を示す。同図におけるｂは、Ｚ軸方向から見た半導体パッケージ２００の平面図を示す。

[0060] 同図におけるａに例示するように、第１の実施の形態の第１の変形例における半導体パッケージ２００は、外部端子２５１とシール材２５２との間にダスト防止壁２６０が形成される点において第１の実施の形態と異なる。

[0061] このダスト防止壁２６０は、実装基板１２０（不図示）の内周に沿って、その下部に形成される。また、ダスト防止壁２６０の配線基板２２０からの高さＺ２は、外部端子２５１の配線基板２２０からの高さよりも、やや大きいものとする。このダスト防止壁２６０として、外部端子２５１より弾性率の低いもの（ゴムパッキンなど）が用いられる。なお、ダスト防止壁２６０は、特許請求の範囲に記載の第１壁の一例である。

[0062] 同図におけるｂに例示するように、ダスト防止壁２６０は、透明部材２１０の外周を囲むように形成される。このダスト防止壁２６０により、キャビティ内へのダストの侵入が防止される。

[0063] なお、図８に例示するように、第１の実施の形態の第１の変形例において、ダム２５５を削減して、ダスト防止壁２６０にダムの機能を持たせることもできる。

[0064] このように、本技術の第１の実施の形態の第１の変形例によれば、シール材２５２と外部端子２５１との間にダスト防止壁２６０を形成したため、キャビティ内へのダストの侵入を防止することができる。

[0065] [第２の変形例]

上述の第１の実施の形態では、半導体パッケージ２００の上部に実装基板

120を実装し、その上部にレンズユニット110をマウントしていた。しかしながら、この構成では、例えば、温度変化などの環境の変化により、半導体パッケージ200内の部材に歪が生じ、図9に例示するようにレンズユニット110の光軸が、半導体パッケージ200の光軸からずれてしまうおそれがある。この第1の実施の形態の第2の変形例における半導体パッケージ200は、配線基板220の外周に沿ってストッパーを形成して、光軸のずれを抑制した点において第1の実施の形態と異なる。

[0066] 図10は、本技術の第1の実施の形態の第2の変形例における半導体パッケージ200の一構成例を示す断面図および平面図である。同図におけるaは、Y軸方向から見た半導体パッケージ200の断面図を示す。同図におけるaの太い点線は、実装基板120の輪郭を示す。同図におけるbは、Z軸方向から見た半導体パッケージ200の平面図を示す。

[0067] 同図におけるaに例示するように、第1の実施の形態の第2の変形例半導体パッケージ200は、配線基板220の上面において、その外周に沿ってストッパー271が形成される点において第1の実施の形態と異なる。また、ストッパー271の配線基板220からの高さZ3は、外部端子251の配線基板220からの高さよりも、やや小さいものとする。このストッパー271として、外部端子251より弾性率の高いものが用いられる。なお、ストッパー271は、特許請求の範囲に記載の第1のストッパーの一例である。

[0068] 同図におけるbに例示するように、ストッパー271は、配線基板220の外周に沿って、多数の外部端子251を囲むように形成される。言い換えれば、ストッパー271は、外部端子251の外側に配置される。

[0069] 同図におけるaおよびbに例示するように、配線基板220の外周に沿ってストッパー271を形成することにより、光軸のずれを抑制し、光軸の精度を改善することができる。

[0070] このように、本技術の第1の実施の形態の第2の変形例によれば、配線基板220の外周に沿ってストッパー271を形成したため、光軸の精度を改

善することができる。

[0071] <2. 第2の実施の形態>

上述の第1の実施の形態では、透明部材210の面積を半導体チップ230よりも小さくいたが、この構成に限定されない。この第2の実施の形態における半導体パッケージ200は、透明部材210の面積を半導体チップ230よりも大きくした点において第1の実施の形態と異なる。

[0072] 図11は、本技術の第2の実施の形態における半導体パッケージ200の一構成例を示す断面図である。同図は、Y軸方向から見た半導体パッケージ200の断面図を示す。同図における太い点線は、実装基板120の輪郭を示す。

[0073] 第2の実施の形態における半導体パッケージ200は、透明部材210の面積が半導体チップ230よりも大きい点において第1の実施の形態と異なる。この場合、シール材252が、ボンディングワイヤ253の外側に配置され、ダム255は、ボンディングワイヤ253の内側に配置される。

[0074] 続いて、図12および図13を参照して、第2の実施の形態における半導体パッケージ200の製造方法について説明する。第2の実施の形態において、メタル板240の貼り合わせまでの工程は、第1の実施の形態と同様である。

[0075] メタル板240の貼り合わせ後に、図12におけるaに例示するように、メタル板240の上面のうち、配線基板220の貫通孔から露出した領域に、ペースト状の接着剤256が塗布される。そして、同図におけるbに例示するように、メタル板240の上面に半導体チップ230が接着（言い換えれば、ダイボンド）される。ダイボンドの際には、例えば、キュアリングが行われる。そして、同図におけるcに例示するように、ボンディングワイヤ253により、半導体チップ230と配線基板220とが電氣的に接続される。そして、同図におけるdに例示するように、半導体チップ230のうち、画素領域の周囲に、その領域を保護するためのダム255が形成される。ダム255は、例えば、ディスペンサにより樹脂を塗布することにより形成

される。

[0076] 次に、図 1 3 における a に例示するように、配線基板 2 2 0 の上面において、ボンディングワイヤ 2 5 3 の外側にシール材 2 5 2 が形成される。そして、同図における b に例示するように、封止材 2 5 4 によりボンディングワイヤ 2 5 3 が覆われる。そして、同図における c に例示するように、透明部材 2 1 0 が載置される。そして、同図における d に例示するように、配線基板 2 2 0 の上面に所定数の外部端子 2 5 1 が形成される。

[0077] このように、本技術の第 2 の実施の形態によれば、透明部材 2 1 0 の面積を半導体チップ 2 3 0 よりも大きくしたため、シール材 2 5 2 を配線基板 2 2 0 の上面に形成することができる。

[0078] [第 1 の変形例]

上述の第 2 の実施の形態では、Z 軸方向から見て、シール材 2 5 2 の外周は、透明部材 2 1 0 の外周と同一であったが、この構成では、外部端子 2 5 1 の隙間を介してキャビティ内にダストが侵入するおそれがある。ダストが侵入すると、レンズユニット 1 1 0 内のレンズや透明部材 2 1 0 にダストが付着し、画像データの画質が低下することがある。この第 2 の実施の形態の第 1 の変形例における半導体パッケージ 2 0 0 は、シール材 2 5 2 の外周を透明部材 2 1 0 の外周よりも大きくしてダストの侵入を防止した点において第 2 の実施の形態と異なる。

[0079] 図 1 4 は、本技術の第 2 の実施の形態の第 1 の変形例における半導体パッケージ 2 0 0 の一構成例を示す断面図および平面図である。同図における a は、Y 軸方向から見た半導体パッケージ 2 0 0 の断面図を示す。同図における a の太い点線は、実装基板 1 2 0 の輪郭を示す。同図における b は、Z 軸方向から見た半導体パッケージ 2 0 0 の平面図を示す。

[0080] 同図における a および b に例示するように、第 2 の実施の形態の第 1 の変形例において、Z 軸方向から見て、シール材 2 5 2 の外周は、透明部材 2 1 0 の外周より大きく、配線基板 2 2 0 の貫通孔の外周以上である。

[0081] 例えば、同図における a に例示するように、X 軸方向において、シール材

252の左端および右端の座標をX1およびX6とする。また、配線基板220（不図示）の貫通孔の左端および右端の座標をX2およびX4とする。透明部材210の左端および右端をX3およびX4とする。この場合、X1からX6までの距離は、X2からX5までの距離より大きい。また、X2からX5までの距離は、X3からX4までの距離より大きい。

[0082] 同図におけるbに例示するように、Z軸方向から見てシール材252の一部は、透明部材210の外側にはみ出ている。

[0083] 同図におけるaおよびbに例示したように、Z軸方向から見てシール材252の外周を透明部材210の外周よりも大きくすることにより、シール材252を、ダスト侵入に対する防止壁としても機能させることができる。

[0084] このように、本技術の第2の実施の形態の第1の変形例によれば、Z軸方向から見てシール材252の外周を透明部材210の外周よりも大きくしたため、キャビティ内へのダストの侵入を防止することができる。

[0085] [第2の変形例]

上述の第2の実施の形態では、Z軸方向から見て、シール材252の外周は、透明部材210の外周と同一であったが、この構成では、外部端子251の隙間を介してキャビティ内にダストが侵入するおそれがある。この第2の実施の形態の第2の変形例における半導体パッケージ200は、シール材252と外部端子251との間にダスト防止壁を形成してダストの侵入を防止した点において第2の実施の形態と異なる。

[0086] 図15は、本技術の第2の実施の形態の第2の変形例における半導体パッケージ200の一構成例を示す断面図および平面図である。同図におけるaは、Y軸方向から見た半導体パッケージ200の断面図を示す。同図におけるaの太い点線は、実装基板120の輪郭を示す。同図におけるbは、Z軸方向から見た半導体パッケージ200の平面図を示す。

[0087] 同図におけるaに例示するように、第3の実施の形態の半導体パッケージ200は、外部端子251とシール材252との間にダスト防止壁260が形成される点において第1の実施の形態と異なる。なお、シール材252の

外周は、透明部材 210 の外周と同一である。

[0088] このダスト防止壁 260 は、実装基板 120（不図示）の内周に沿って、その下部に形成される。また、ダスト防止壁 260 の配線基板 220 からの高さ Z2 は、外部端子 251 の配線基板 220 からの高さよりも、やや大きいものとする。このダスト防止壁 260 として、外部端子 251 より弾性率の低いもの（ゴムパッキンなど）が用いられる。なお、ダスト防止壁 260 は、特許請求の範囲に記載の第 1 壁の一例である。

[0089] 同図における b に例示するように、ダスト防止壁 260 は、透明部材 210 の外周を囲むように形成される。このダスト防止壁 260 により、キャビティ内へのダストの侵入が防止される。また、ダスト防止壁 260 により、シール材 252 が、外部端子 251 の配列された領域に流れ出すことを防止することもできる。

[0090] このように、本技術の第 2 の実施の形態の第 2 の変形例によれば、シール材 252 と外部端子 251 との間にダスト防止壁 260 を形成したため、キャビティ内へのダストの侵入を防止することができる。

[0091] [第 3 の変形例]

上述の第 2 の実施の形態の第 2 の変形例では、半導体パッケージ 200 の上部に実装基板 120 を実装し、その上部にレンズユニット 110 をマウントしていた。しかしながら、この構成では、例えば、温度変化などの環境の変化により、半導体パッケージ 200 内の部材に歪が生じ、レンズユニット 110 の光軸が、半導体パッケージ 200 の光軸からずれてしまうおそれがある。この第 2 の実施の形態の第 3 の変形例における半導体パッケージ 200 は、配線基板 220 の外周に沿ってストッパーを形成して、光軸のずれを抑制した点において第 2 の実施の形態の第 2 の変形例と異なる。

[0092] 図 16 は、本技術の第 2 の実施の形態の第 3 の変形例における半導体パッケージ 200 の一構成例を示す断面図および平面図である。同図における a は、Y 軸方向から見た半導体パッケージ 200 の断面図を示す。同図における a の太い点線は、実装基板 120 の輪郭を示す。同図における b は、Z 軸

方向から見た半導体パッケージ２００の平面図を示す。

[0093] 同図におけるaに例示するように、第２の実施の形態の第３の変形例の半導体パッケージ２００は、配線基板２２０の上面において、その外周に沿ってストッパー２７１が形成される点において第２の実施の形態の第２の変形例と異なる。また、ストッパー２７１の配線基板２２０からの高さＺ３は、外部端子２５１の配線基板２２０からの高さよりも、やや小さいものとする。このストッパー２７１として、外部端子２５１より弾性率の高いものが用いられる。なお、ストッパー２７１は、特許請求の範囲に記載の第１のストッパーの一例である。

[0094] 同図におけるbに例示するように、ストッパー２７１は、配線基板２２０の外周に沿って、多数の外部端子２５１を囲むように形成される。言い換えれば、ストッパー２７１は、外部端子２５１の外側に配置される。

[0095] 同図におけるaおよびbに例示するように、配線基板２２０の外周に沿ってストッパー２７１を形成することにより、光軸のずれを抑制し、光軸の精度を改善することができる。

[0096] なお、図１７に例示するように、第２の実施の形態の第３の変形例において、ダスト防止壁２６０を削減することもできる。

[0097] このように、本技術の第２の実施の形態の第３の変形例によれば、配線基板２２０の外周に沿ってストッパー２７１を形成したため、光軸の精度を改善することができる。

[0098] [第４の変形例]

上述の第２の実施の形態の第３の変形例では、外部端子２５１の外側にストッパー２７１を配置していたが、光軸の精度のさらなる改善のため、外部端子２５１の内側にもストッパーを配置することが好ましい。この第２の実施の形態の第４の変形例における半導体パッケージ２００は、外部端子２５１の内側にもストッパーを配置した点において第２の実施の形態の第３の変形例と異なる。

[0099] 図１８は、本技術の第２の実施の形態の第４の変形例における半導体パッ

ケージ２００の一構成例を示す断面図および平面図である。同図におけるａは、Ｙ軸方向から見た半導体パッケージ２００の断面図を示す。同図におけるａの太い点線は、実装基板１２０の輪郭を示す。同図におけるｂは、Ｚ軸方向から見た半導体パッケージ２００の平面図を示す。

[0100] 同図におけるａに例示するように、第２の実施の形態の第４の変形例の半導体パッケージ２００は、配線基板２２０の上面において、シール材２５２と外部端子２５１との間にストッパー２７２がさらに形成される点において第２の実施の形態の第３の変形例と異なる。例えば、ストッパー２７２は、ダスト防止壁２６０の外側に配置される。ストッパー２７２の弾性率や高さは、ストッパー２７１と同様である。なお、ストッパー２７２は、特許請求の範囲に記載の第２のストッパーの一例である。

[0101] 同図におけるｂに例示するように、Ｚ軸方向から見てストッパー２７２は、ダスト防止壁２６０を囲むように、ダスト防止壁２６０と外部端子２５１との間に形成される。

[0102] 同図におけるａおよびｂに例示するように、シール材２５２と外部端子２５１との間もストッパー２７２を形成することにより、光軸の精度をさらに改善することができる。

[0103] なお、ストッパー２７１および２７２の両方を配置しているが、ストッパー２７２のみを配置することもできる。また、ストッパー２７２をダスト防止壁２６０の外側に形成しているが、ダスト防止壁２６０の外周を大きくして、その内側にストッパー２７２を形成することもできる。

[0104] このように、本技術の第２の実施の形態の第４の変形例によれば、シール材２５２と外部端子２５１の間にもストッパー２７２をさらに形成したため、光軸の精度をさらに改善することができる。

[0105] [第５の変形例]

上述の第２の実施の形態の第２の変形例では、実装基板１２０の下部にダスト防止壁２６０を形成して、ダストの侵入とシール材２５２の流出とを防止していたが、この構成では、キャビティ内にシール材２５２が流出するお

それがある。この第2の実施の形態の第5の変形例における半導体パッケージ200は、シール材流出防止壁により、シール材252のキャビティ内への流出を防止する点において第2の実施の形態の第2の変形例と異なる。

[0106] 図19は、本技術の第2の実施の形態の第5の変形例における半導体パッケージ200の一構成例を示す断面図である。同図におけるaは、Y軸方向から見た半導体パッケージ200の断面図を示す。同図におけるaの太い点線は、実装基板120の輪郭を示す。同図におけるbは、Z軸方向から見た半導体パッケージ200の平面図を示す。

[0107] 同図におけるaに例示するように、第2の実施の形態の第5の変形例の半導体パッケージ200は、シール材252の外側にシール材流出防止壁280をさらに形成した点において第2の実施の形態の第2の変形例と異なる。シール材流出防止壁280の配線基板220からの高さは、シール材252の配線基板220からの高さ以上であるものとする。

[0108] 同図におけるbに例示するように、Z軸方向から見てシール材流出防止壁280は、シール材252（不図示）を囲むように、その外側に形成される。なお、シール材流出防止壁280は、特許請求の範囲に記載の第2壁の一例である。

[0109] 同図におけるaおよびbに例示するように、シール材252の外側にシール材流出防止壁280を形成することにより、シール材252のキャビティ内への流出を防止することができる。

[0110] なお、第2の実施の形態と、その第1、第3、第4の変形例とのそれぞれに第2の実施の形態の第5の変形例を適用することもできる。

[0111] このように、本技術の第2の実施の形態の第5の変形例によれば、シール材252の外側にシール材流出防止壁280を形成したため、シール材252のキャビティ内への流出を防止することができる。

[0112] [第6の変形例]

上述の第2の実施の形態では、ボンディングワイヤ253を封止していたが、この構成に限定されない。この第2の実施の形態の第6の変形例におけ

る半導体パッケージ２００は、ボンディングワイヤ２５３が封止されない点において第２の実施の形態と異なる。

[0113] 図２０は、本技術の第２の実施の形態の第６の変形例における半導体パッケージ２００の一構成例を示す断面図である。同図は、Ｙ軸方向から見た半導体パッケージ２００の断面図を示す。同図における太い点線は、実装基板１２０の輪郭を示す。

[0114] 第２の実施の形態の第６の変形例における半導体パッケージ２００は、ボンディングワイヤ２５３が封止材２５４により封止されない点において第１の実施の形態と異なる。

[0115] 続いて、図２１および図２２を参照して、第２の実施の形態の第６の変形例における半導体パッケージ２００の製造方法について説明する。第２の実施の形態の第６の変形例において、メタル板２４０の貼り合わせまでの工程は、第１の実施の形態と同様である。

[0116] メタル板２４０の貼り合わせ後に、図２１におけるａに例示するように、メタル板２４０の上面のうち、配線基板２２０の貫通孔から露出した領域に、ペースト状の接着剤２５６が塗布される。そして、同図におけるｂに例示するように、メタル板２４０の上面に半導体チップ２３０が接着（言い換えれば、ダイボンド）される。ダイボンドの際には、例えば、キュアリングが行われる。そして、同図におけるｃに例示するように、ボンディングワイヤ２５３により、半導体チップ２３０と配線基板２２０とが電氣的に接続される。そして、同図におけるａに例示するように、配線基板２２０の上面上において、ボンディングワイヤ２５３の外側にシール材２５２が形成される。

[0117] 次に、図２２におけるａに例示するように、透明部材２１０が載置される。そして、同図におけるｂに例示するように、配線基板２２０の上面上に所定数の外部端子２５１が形成される。

[0118] このように、本技術の第２の実施の形態の第６の変形例によれば、ボンディングワイヤ２５３を封止しないため、製造工程の一部を削減することができる。

[0119] <3. 第3の実施の形態>

上述の第1の実施の形態では、半導体チップ230を配線基板220にボンディングワイヤにより接続していたが、バンプにより接続することもできる。この第3の実施の形態における半導体パッケージ200は、半導体チップ230をバンプにより接続した点において第1の実施の形態と異なる。

[0120] 図23は、本技術の第3の実施の形態における半導体パッケージ200の一構成例を示す断面図である。同図は、Y軸方向から見た半導体パッケージ200の断面図を示す。同図における太い点線は、実装基板120の輪郭を示す。

[0121] 第3の実施の形態において配線基板220の代わりに枠状の配線基板225が用いられる。半導体チップ230の上面の面積は、配線基板225の貫通孔の面積より大きい。半導体チップ230の上面のうち画素領域の周囲の領域は、配線基板225の下面にバンプにより接続される。同図において、X1およびX2は、画素領域の左端および右端の座標である。同図に例示した構成のパッケージは、ファンアウトパッケージとも呼ばれる。

[0122] また、メタル板240の面積は、半導体チップ230より大きく、配線基板225と同程度である。配線基板225とメタル板240との間には、モールド樹脂290が充填される。

[0123] また、シール材252の外周は、第2の実施の形態と同様に透明部材210の外周より大きい。

[0124] 同図に例示したように、半導体チップ230をバンプにより配線基板225に接続することにより、ワイヤボンディングの工程が不要になる。

[0125] このように、本技術の第3の実施の形態によれば、半導体チップ230をバンプにより配線基板225に接続したため、ワイヤボンディングが不要になる。

[0126] <4. 電子機器の構成例>

上述した実施形態に係る固体撮像装置の電子機器への適用例について、図24を用いて説明する。

[0127] 本技術に係る半導体パッケージ200は、デジタルスチルカメラやビデオカメラ等のカメラ装置や、撮像機能を有する携帯端末装置や、画像読取部に固体撮像素子を用いる複写機など、画像取込部（光電変換部）に固体撮像素子を用いる電子機器全般に対して適用可能である。

[0128] 図24に示すように、電子機器としてのカメラ装置300は、光学部302と、固体撮像装置301と、カメラ信号処理回路であるDSP(Digital Signal Processor)回路303と、フレームメモリ304と、表示部305と、記録部306と、操作部307と、電源部308とを備える。DSP回路303、フレームメモリ304、表示部305、記録部306、操作部307および電源部308は、バスライン等の接続線309を介して適宜接続されている。固体撮像装置301は、上述した各実施形態に係る半導体パッケージ200のいずれかに格納される。

[0129] 光学部302は、複数のレンズを含み、被写体からの入射光（像光）を取り込んで固体撮像装置301の撮像面上に結像する。固体撮像装置301は、光学部302によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

[0130] 表示部305は、例えば、液晶パネルや有機EL(Electro Luminescence)パネル等のパネル型表示装置からなり、固体撮像装置301で撮像された動画または静止画を表示する。記録部306は、固体撮像装置301で撮像された動画または静止画を、ハードディスクや半導体メモリ等の記録媒体に記録する。

[0131] 操作部307は、ユーザによる操作の下に、カメラ装置300が持つ様々な機能について操作指令を発する。電源部308は、DSP回路303、フレームメモリ304、表示部305、記録部306および操作部307の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0132] 以上のようなカメラ装置300によれば、固体撮像装置301に関し、簡単な構成により良好な放熱性を得ることができる。

[0133] なお、上述の実施の形態は本技術を具現化するための一例を示したもので

あり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0134] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0135] なお、本技術は以下のような構成もとることができる。

(1) 受光面に所定数の外部端子が配置された枠状の配線基板と、

前記配線基板に電氣的に接続された半導体チップと、

前記配線基板または前記半導体チップの前記受光面にシール材を介して接続された透明部材と、

前記外部端子に接続される実装基板よりも剛性および熱伝導率が高く、前記配線基板の両面のうち前記受光面に対向する面に接続されたメタル板とを具備する半導体パッケージ。

(2) 前記受光面に垂直な方向から見てシール材の外周は、前記透明部材の外周よりも大きい

前記(1)記載の半導体パッケージ。

(3) 前記配線基板の外周と前記シール材との間に形成されるストッパーをさらに具備する

前記(1)または(2)に記載の半導体パッケージ。

(4) 前記ストッパーは、前記配線基板の外周に沿って形成される第1のストッパーを含む

前記(3)記載の半導体パッケージ。

(5) 前記ストッパーは、前記シール材と前記外部端子との間に形成される第2のストッパーを含む

前記(3)または(4)に記載の半導体パッケージ。

(6) 前記ストッパーの前記配線基板からの高さは、前記外部端子の前記配線基板からの高さより小さく、

前記ストッパーの弾性率は、前記外部端子よりも大きい
前記(3)から(5)のいずれかに記載の半導体パッケージ。

(7) 前記外部端子と前記シール材との間に形成された第1壁をさらに具備する

前記(1)から(6)のいずれかに記載の半導体パッケージ。

(8) 前記第1壁の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さより大きく、

前記第1壁の弾性率は、前記外部端子より小さい
前記(7)記載の半導体パッケージ。

(9) 前記第1壁と前記シール材との間に形成された第2壁をさらに具備する

前記(7)または(8)に記載の半導体パッケージ。

(10) 前記シール材の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さよりも大きく、

前記シール材の弾性率は、前記外部端子よりも小さい
前記(1)から(9)のいずれかに記載の半導体パッケージ。

(11) 前記透明部材の受光面の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さよりも大きい

前記(1)から(10)のいずれかに記載の半導体パッケージ。

(12) 前記配線基板の受光面に垂直な方向から見て前記メタル板の外周の内側に前記外部端子が配置される前記(1)から(11)のいずれかに記載の半導体パッケージ。

(13) 前記実装基板には貫通孔が形成され、

前記透明部材は、前記貫通孔に配置される
前記(1)から(12)のいずれかに記載の半導体パッケージ。

(14) 前記外部端子は、半田ボールまたはピンである

前記（１）から（１３）のいずれかに記載の半導体パッケージ。

（１５）前記半導体チップと前記配線基板とを電氣的に接続するボンディングワイヤと、

前記ボンディングワイヤを覆う封止材と
をさらに具備する前記（１）から（１４）のいずれかに記載の半導体パッケージ。

（１６）前記半導体チップは、前記配線基板に bumps により電氣的に接続される

前記（１）記載の半導体パッケージ。

（１７）実装基板と、

前記実装基板にマウントされるレンズユニットと、
受光面に所定数の外部端子が配置された配線基板と、前記配線基板に電氣的に接続された半導体チップと、前記配線基板または前記半導体チップの受光面にシール材を介して接続された透明部材と、前記外部端子に接続される前記実装基板よりも剛性および熱伝導率が高く、前記配線基板の両面のうち前記受光面に対向する面に接続されたメタル板とを備える半導体パッケージと

を具備する半導体装置。

（１８）外部放熱板をさらに具備し、

前記メタル板の両面の一方は、前記配線基板に接続され、他方は、前記外部放熱板に接続される

前記（１７）記載の半導体装置。

（１９）実装基板よりも剛性および熱伝導率が高く、枠状の配線基板の両面のうち前記受光面に対向する面にメタル板を接続する手順と、

前記配線基板に半導体チップを電氣的に接続する手順と、

前記配線基板または前記半導体チップの前記受光面にシール材を介して透明部材を接続する手順と、

前記配線基板の前記受光面に所定数の外部端子を形成する手順と

を具備する半導体パッケージの製造方法。

符号の説明

- [0136] 1 0 0 半導体装置
- 1 1 0 レンズユニット
- 1 1 1、1 1 2 レンズ
- 1 2 0 実装基板
- 1 2 1、2 2 1 貫通孔
- 1 3 0 外部放熱板
- 2 0 0 半導体パッケージ
- 2 1 0 透明部材
- 2 2 0、2 2 5 配線基板
- 2 2 2、2 5 6 接着剤
- 2 3 0 半導体チップ
- 2 4 0 メタル板
- 2 5 1 外部端子
- 2 5 2 シール材
- 2 5 3 ボンディングワイヤ
- 2 5 4 封止材
- 2 5 5 ダム
- 2 6 0 ダスト防止壁
- 2 7 1、2 7 2 ストッパー
- 2 8 0 シール材流出防止壁
- 2 9 0 モールド樹脂
- 3 0 0 カメラ装置
- 3 0 1 固体撮像装置
- 3 0 2 光学部
- 3 0 3 DSP回路
- 3 0 4 フレームメモリ

3 0 5 表示部

3 0 6 記録部

3 0 7 操作部

3 0 8 電源部

3 0 9 接続線

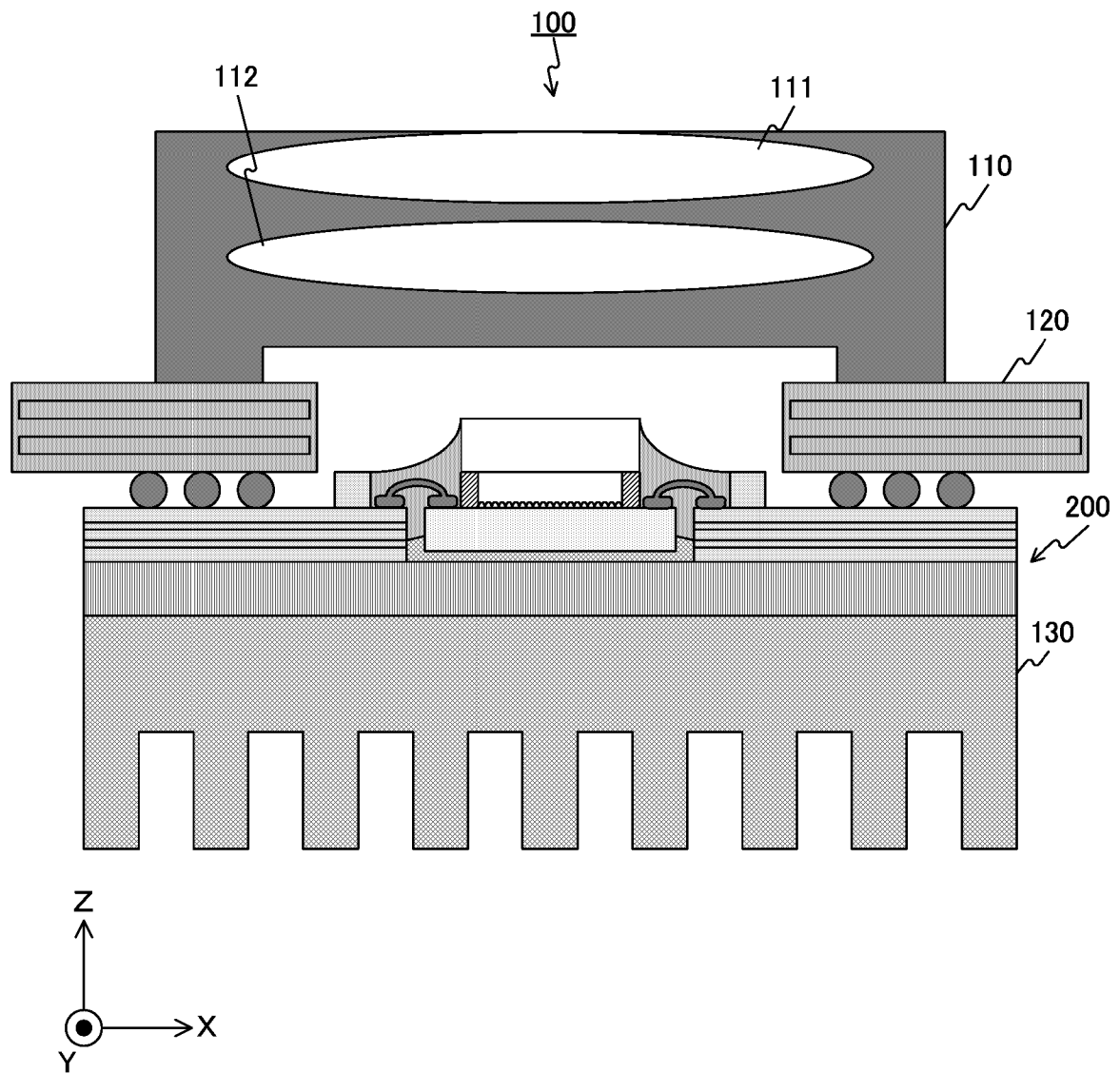
請求の範囲

- [請求項1] 受光面に所定数の外部端子が配置された枠状の配線基板と、
前記配線基板に電氣的に接続された半導体チップと、
前記配線基板または前記半導体チップの前記受光面にシール材を介して接続された透明部材と、
前記外部端子に接続される実装基板よりも剛性および熱伝導率が高く、前記配線基板の両面のうち前記受光面に対向する面に接続されたメタル板と
を具備する半導体パッケージ。
- [請求項2] 前記受光面に垂直な方向から見てシール材の外周は、前記透明部材の外周よりも大きい
請求項 1 記載の半導体パッケージ。
- [請求項3] 前記配線基板の外周と前記シール材との間に形成されるストッパーをさらに具備する
請求項 1 記載の半導体パッケージ。
- [請求項4] 前記ストッパーは、前記配線基板の外周に沿って形成される第 1 のストッパーを含む
請求項 3 記載の半導体パッケージ。
- [請求項5] 前記ストッパーは、前記シール材と前記外部端子との間に形成される第 2 のストッパーを含む
請求項 3 記載の半導体パッケージ。
- [請求項6] 前記ストッパーの前記配線基板からの高さは、前記外部端子の前記配線基板からの高さより小さく、
前記ストッパーの弾性率は、前記外部端子よりも大きい
請求項 3 記載の半導体パッケージ。
- [請求項7] 前記外部端子と前記シール材との間に形成された第 1 壁をさらに具備する
請求項 1 記載の半導体パッケージ。

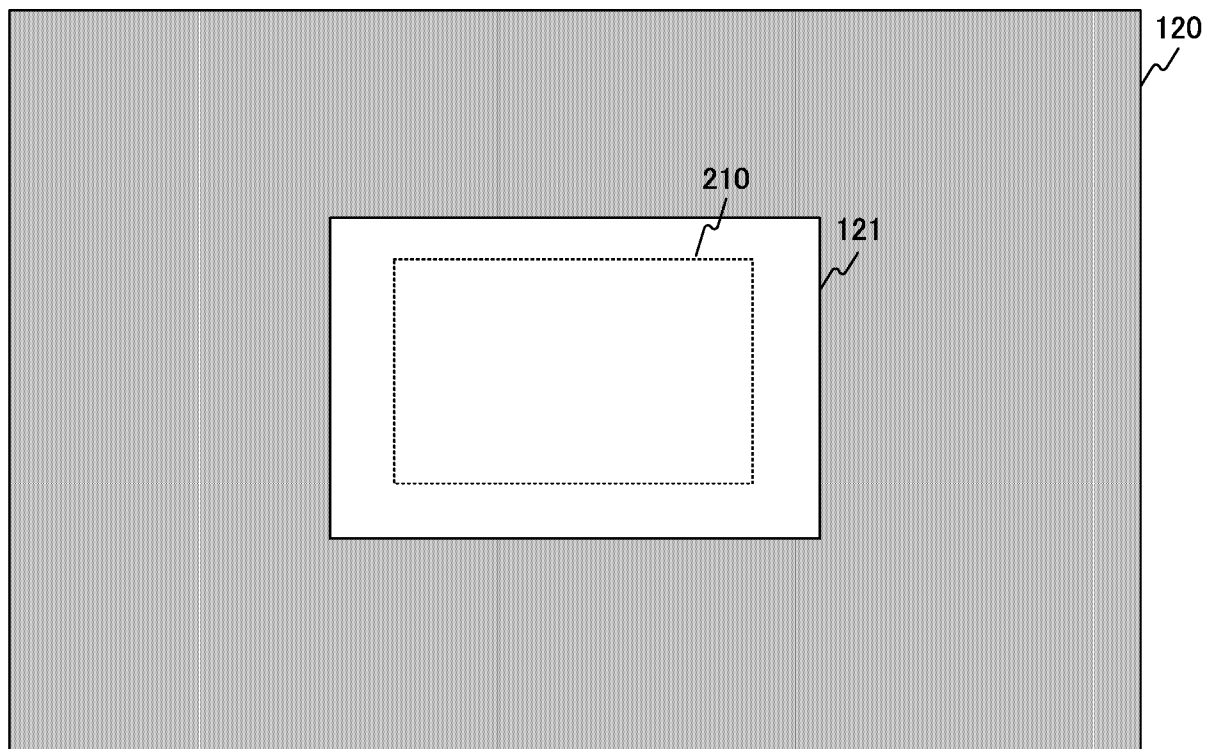
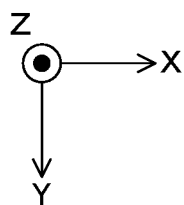
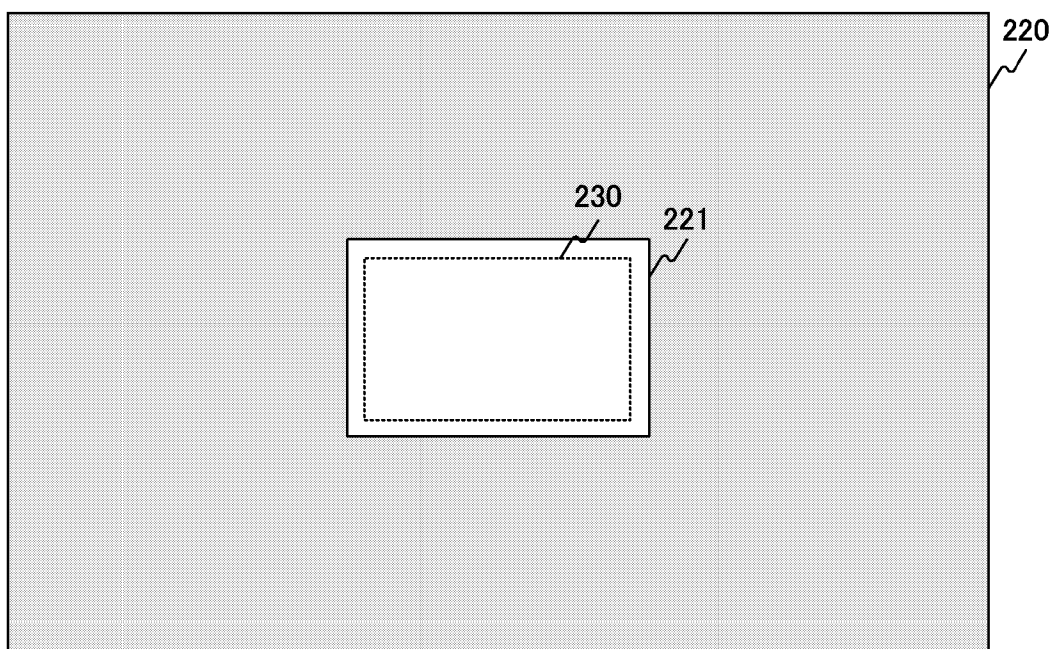
- [請求項8] 前記第1壁の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さより大きく、
前記第1壁の弾性率は、前記外部端子より小さい
請求項7記載の半導体パッケージ。
- [請求項9] 前記第1壁と前記シール材との間に形成された第2壁をさらに具備する
請求項7記載の半導体パッケージ。
- [請求項10] 前記シール材の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さよりも大きく、
前記シール材の弾性率は、前記外部端子よりも小さい
請求項1記載の半導体パッケージ。
- [請求項11] 前記透明部材の受光面の前記配線基板からの高さは、前記外部端子の前記配線基板からの高さよりも大きい
請求項1記載の半導体パッケージ。
- [請求項12] 前記配線基板の受光面に垂直な方向から見て前記メタル板の外周の内側に前記外部端子が配置される請求項1記載の半導体パッケージ。
- [請求項13] 前記実装基板には貫通孔が形成され、
前記透明部材は、前記貫通孔に配置される
請求項1記載の半導体パッケージ。
- [請求項14] 前記外部端子は、半田ボールまたはピンである
請求項1記載の半導体パッケージ。
- [請求項15] 前記半導体チップと前記配線基板とを電氣的に接続するボンディングワイヤと、
前記ボンディングワイヤを覆う封止材と
をさらに具備する請求項1記載の半導体パッケージ。
- [請求項16] 前記半導体チップは、前記配線基板にバンプにより電氣的に接続される
請求項1記載の半導体パッケージ。

- [請求項17] 実装基板と、
 前記実装基板にマウントされるレンズユニットと、
 受光面に所定数の外部端子が配置された配線基板と、前記配線基板に電氣的に接続された半導体チップと、前記配線基板または前記半導体チップの受光面にシール材を介して接続された透明部材と、前記外部端子に接続される前記実装基板よりも剛性および熱伝導率が高く、前記配線基板の両面のうち前記受光面に対向する面に接続されたメタル板とを備える半導体パッケージと
 を具備する半導体装置。
- [請求項18] 外部放熱板をさらに具備し、
 前記メタル板の両面の一方は、前記配線基板に接続され、他方は、前記外部放熱板に接続される
 請求項17記載の半導体装置。
- [請求項19] 実装基板よりも剛性および熱伝導率が高く、枠状の配線基板の両面のうち前記受光面に対向する面にメタル板を接続する手順と、
 前記配線基板に半導体チップを電氣的に接続する手順と、
 前記配線基板または前記半導体チップの前記受光面にシール材を介して透明部材を接続する手順と、
 前記配線基板の前記受光面に所定数の外部端子を形成する手順と
 を具備する半導体パッケージの製造方法。

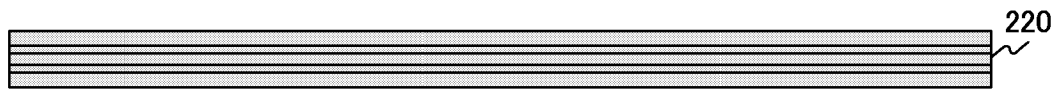
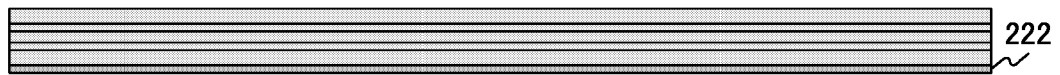
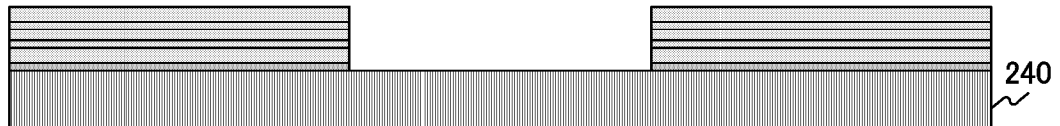
[図1]



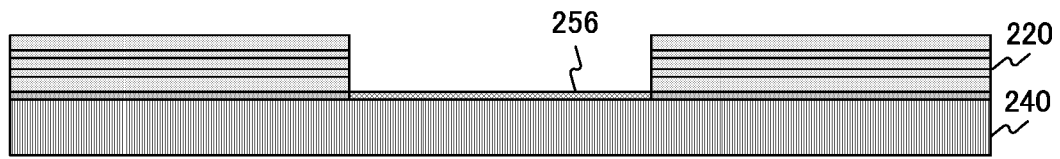
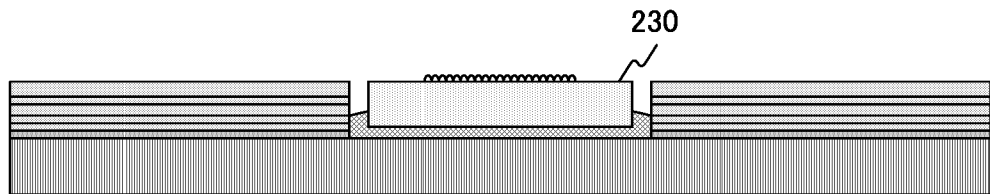
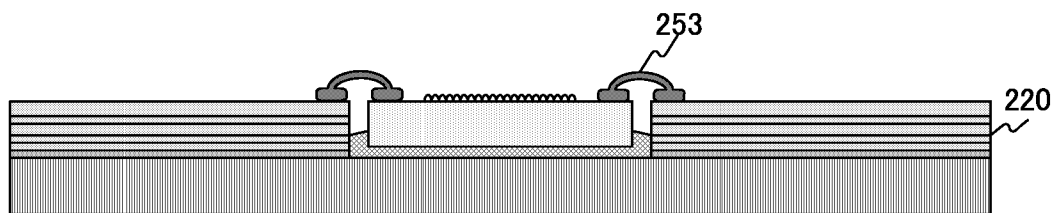
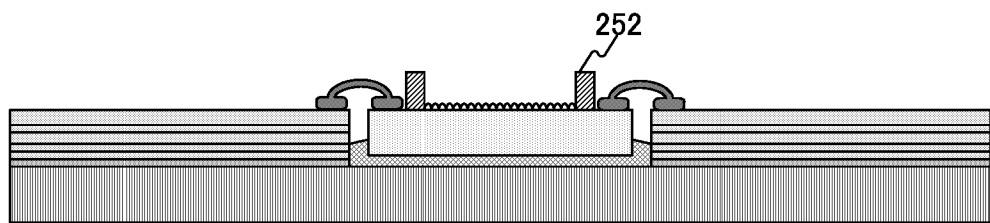
[図3]

ab

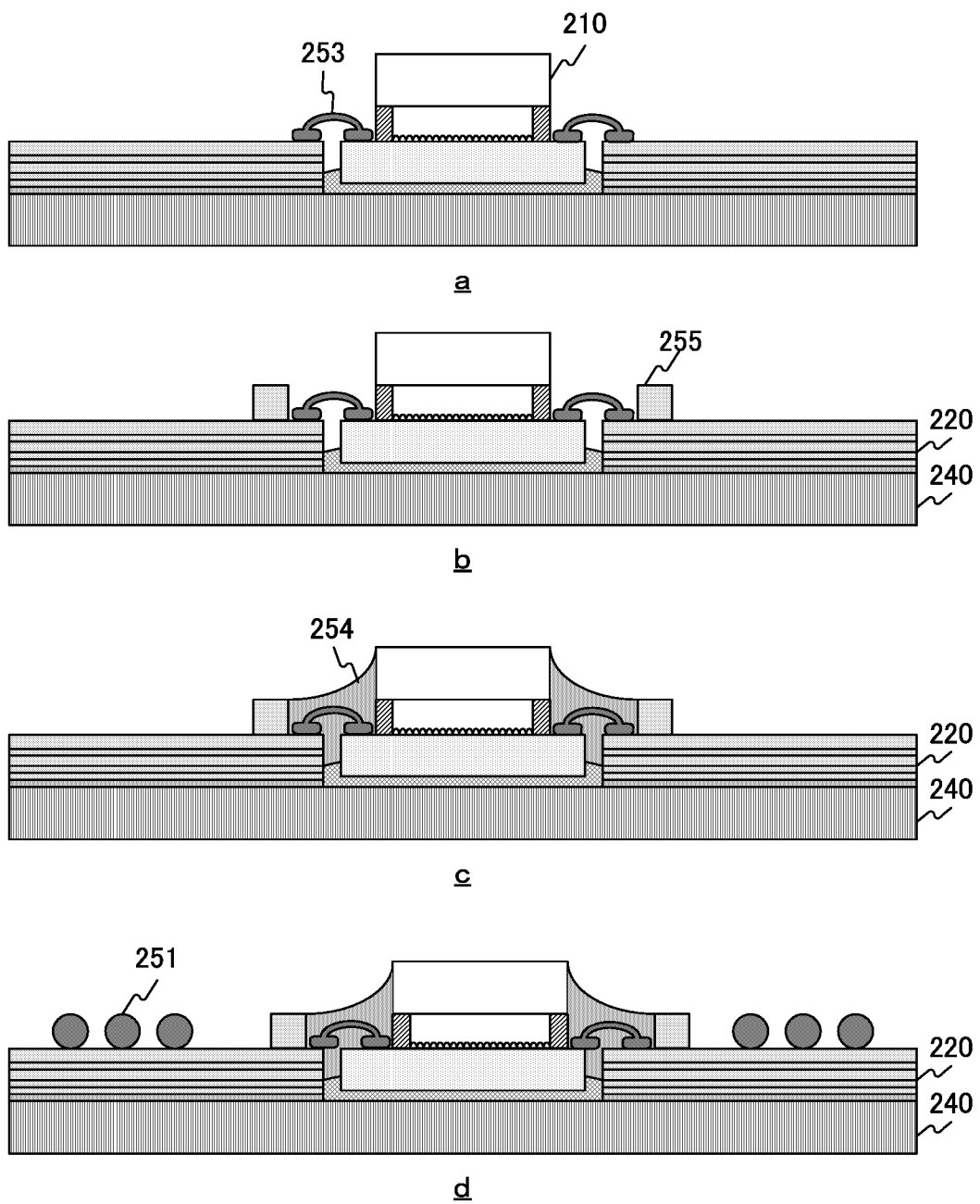
[図4]

abcd

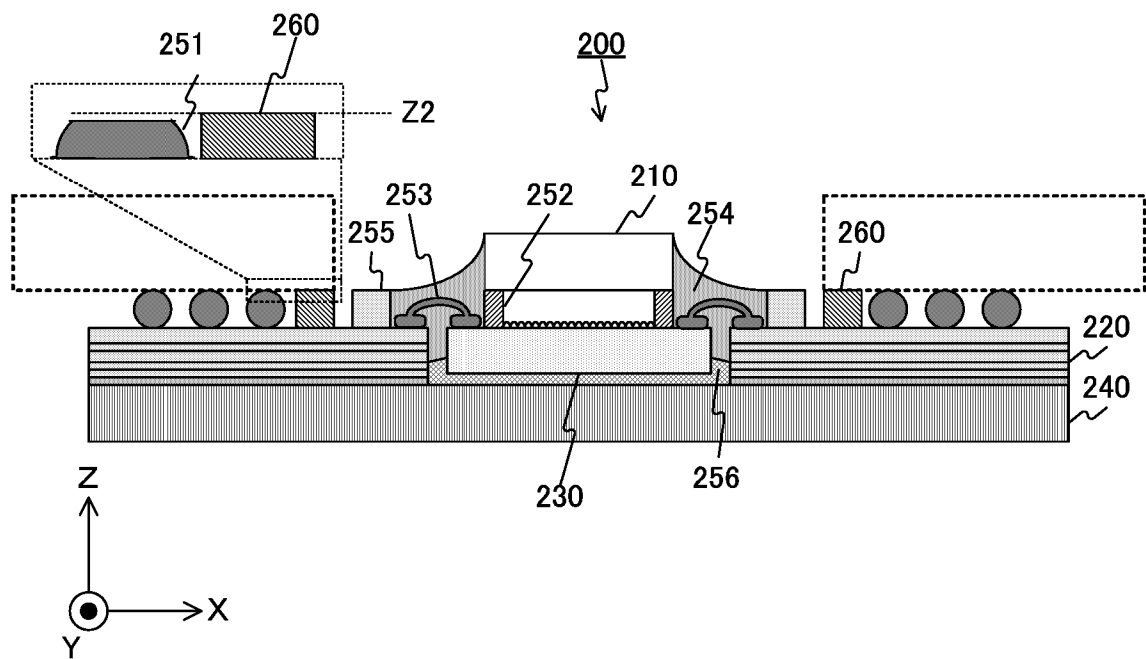
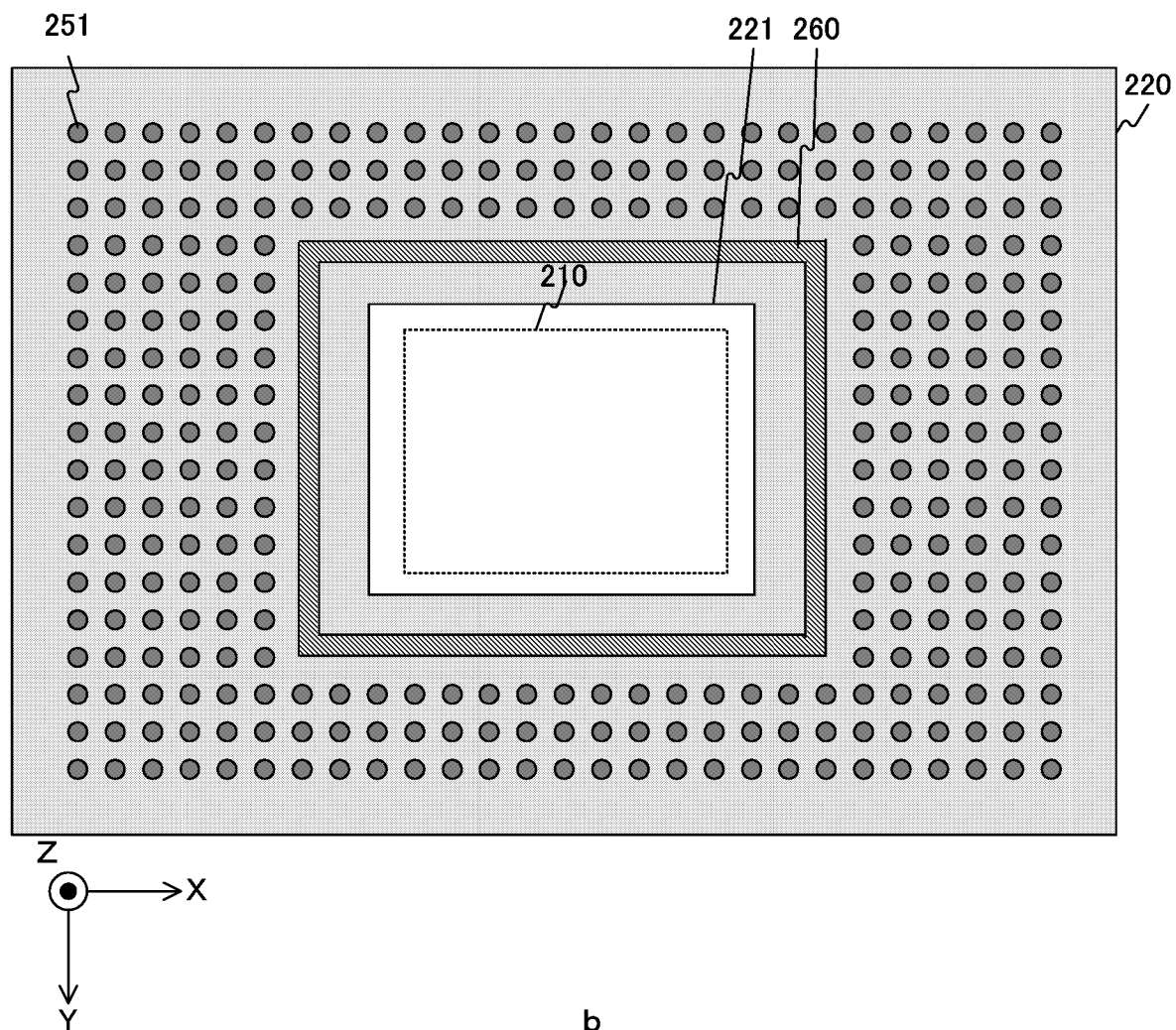
[図5]

abcd

[図6]

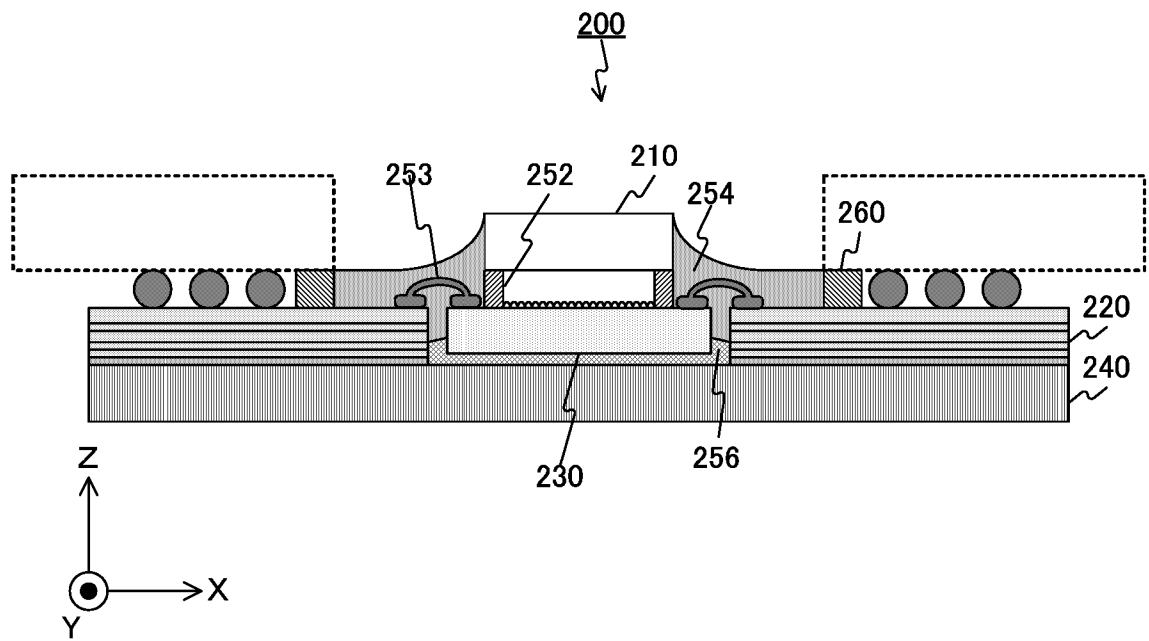


[図7]

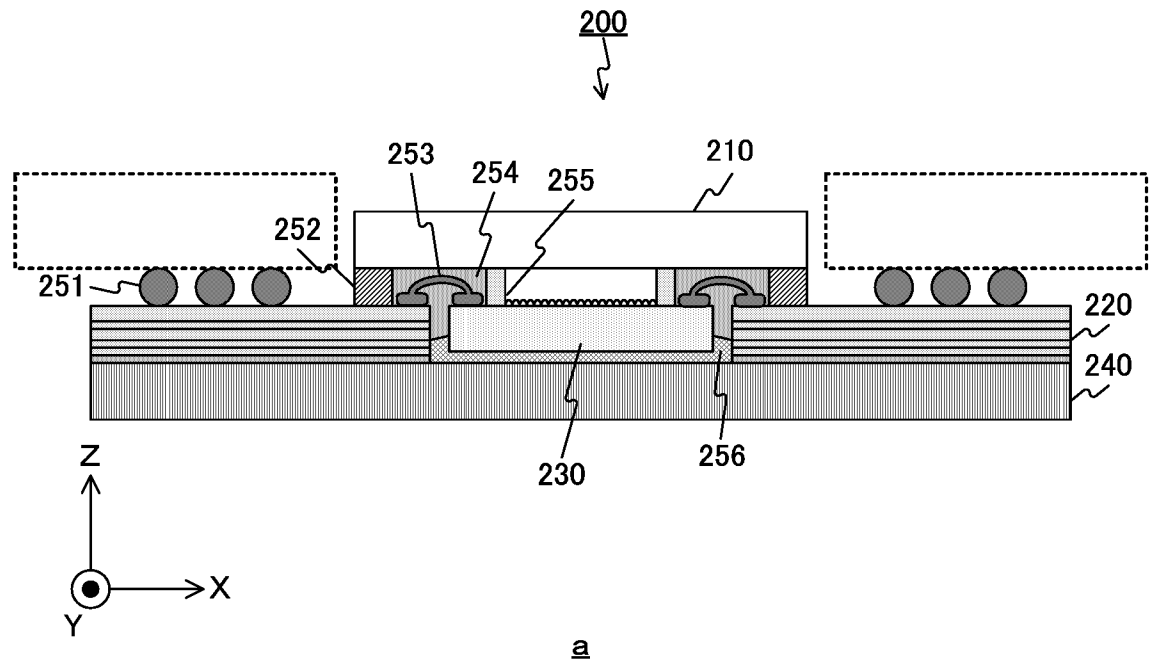
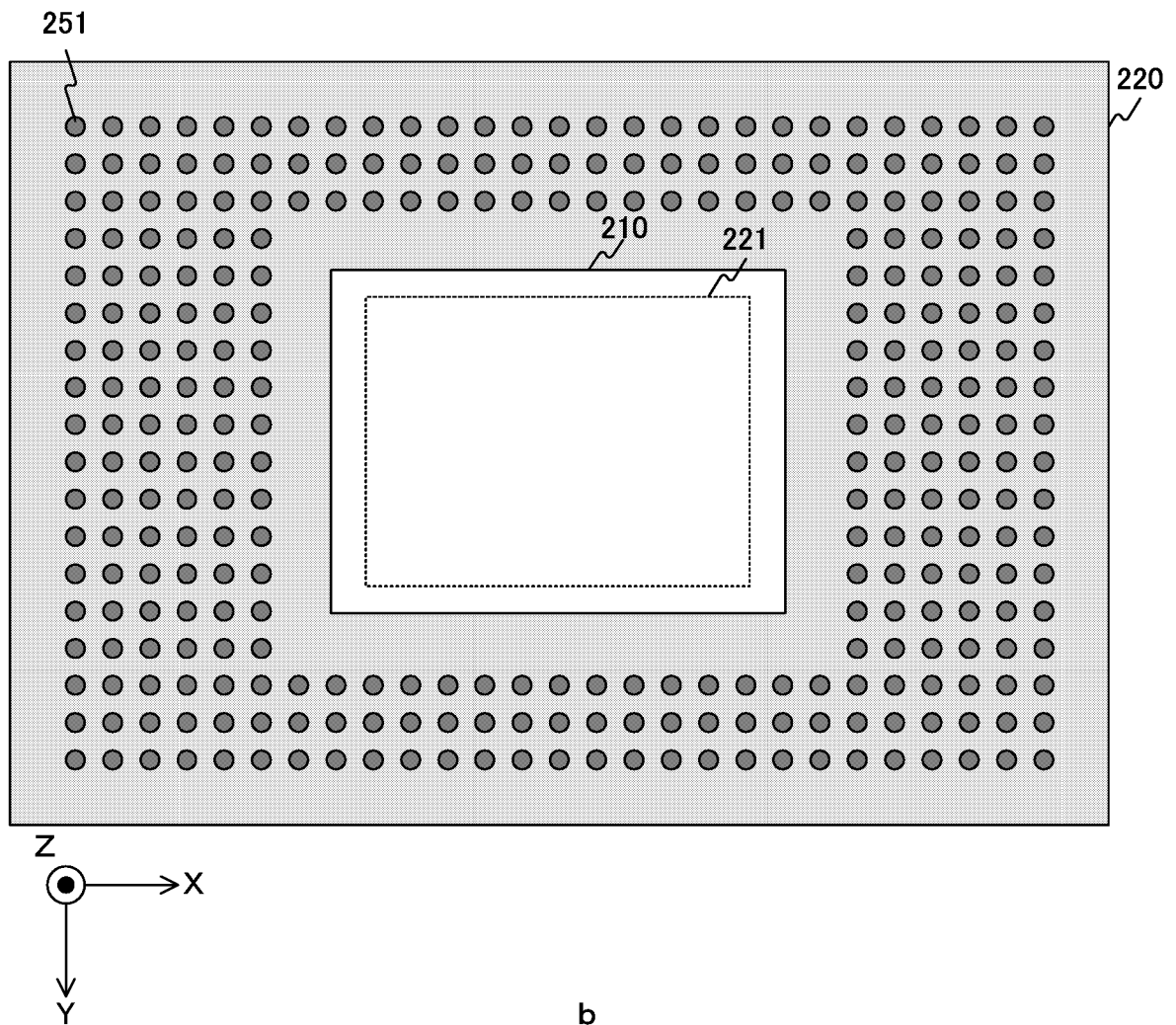
a

b

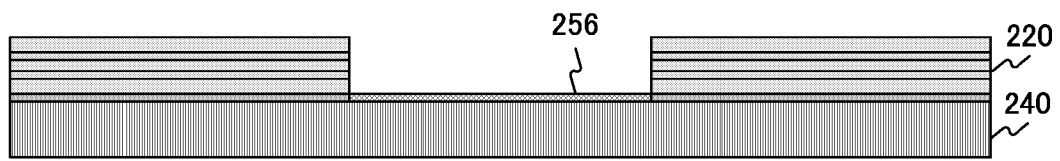
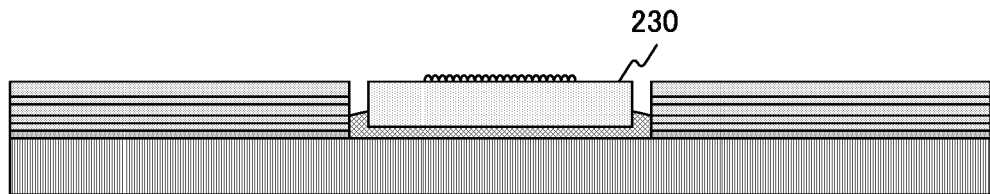
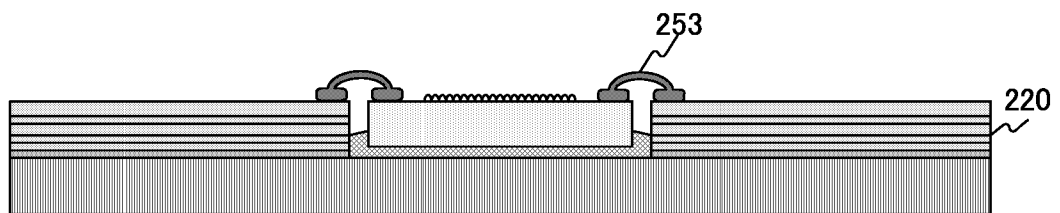
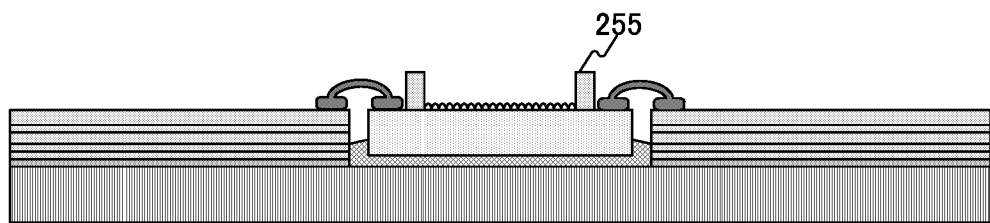
[図8]



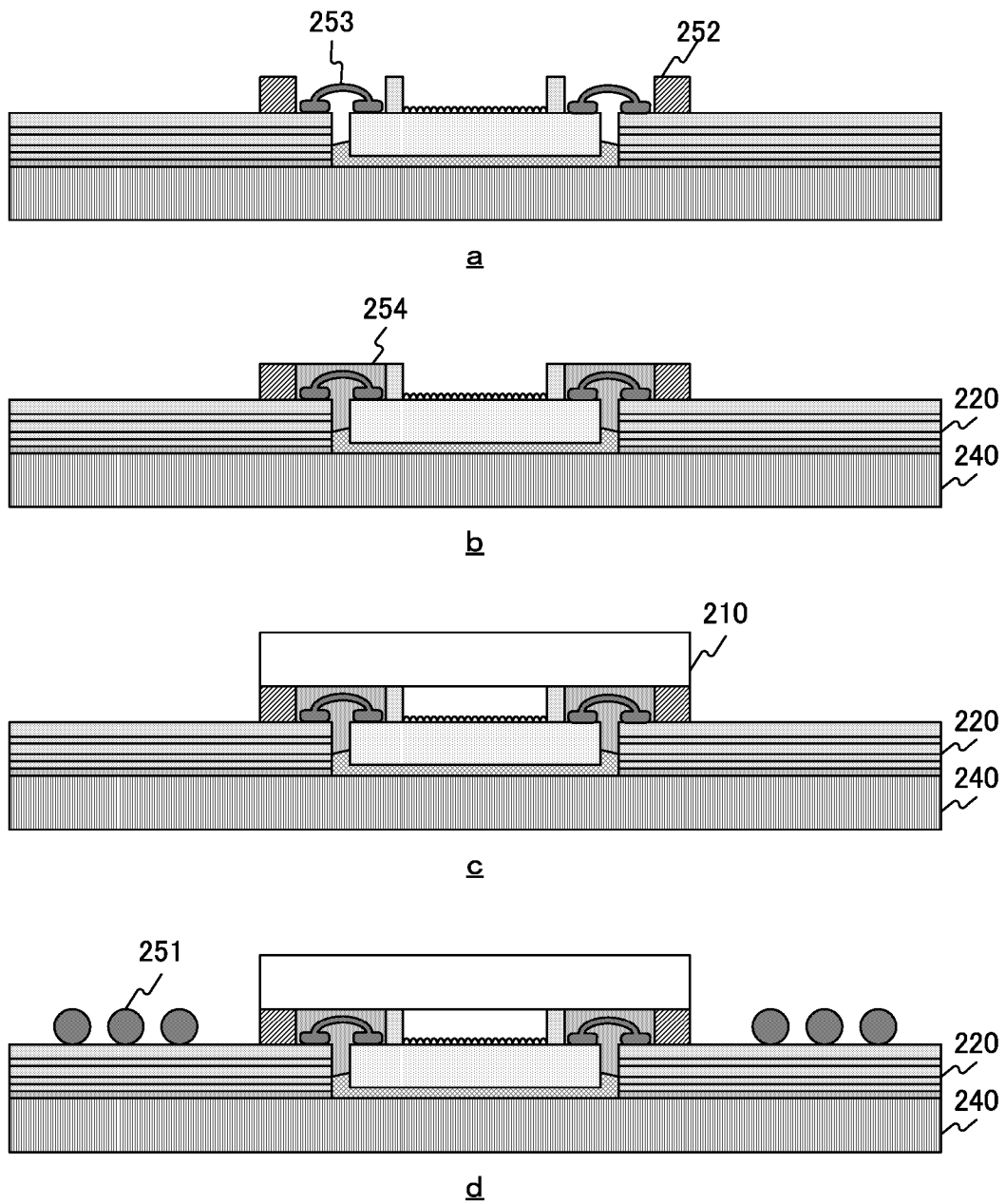
[図11]



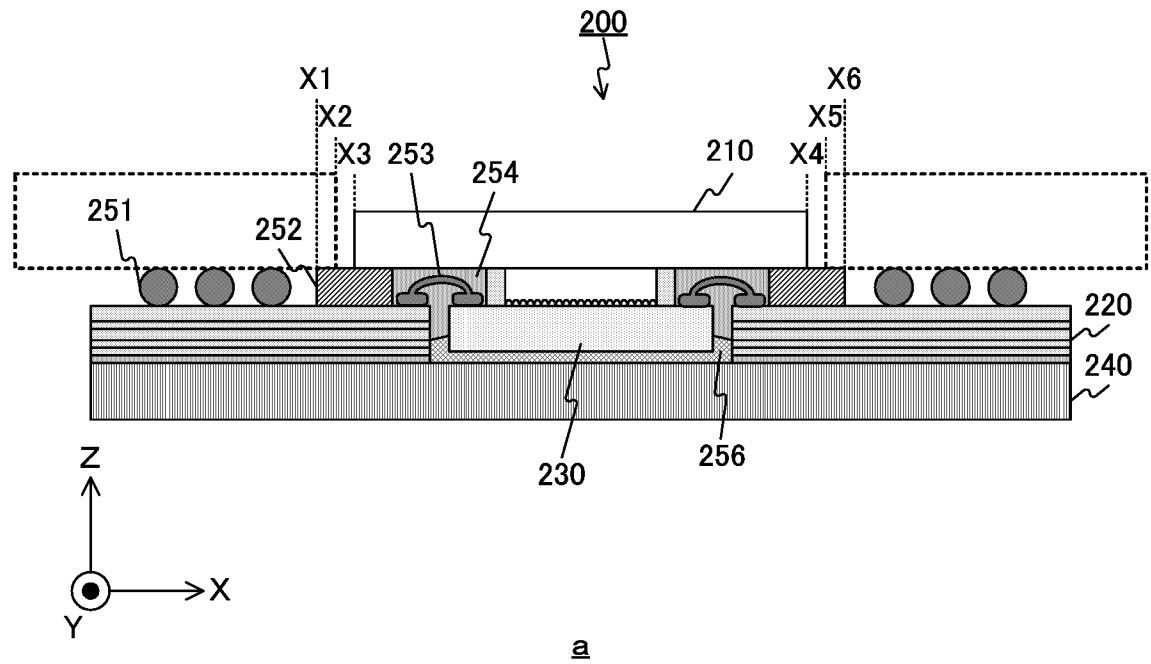
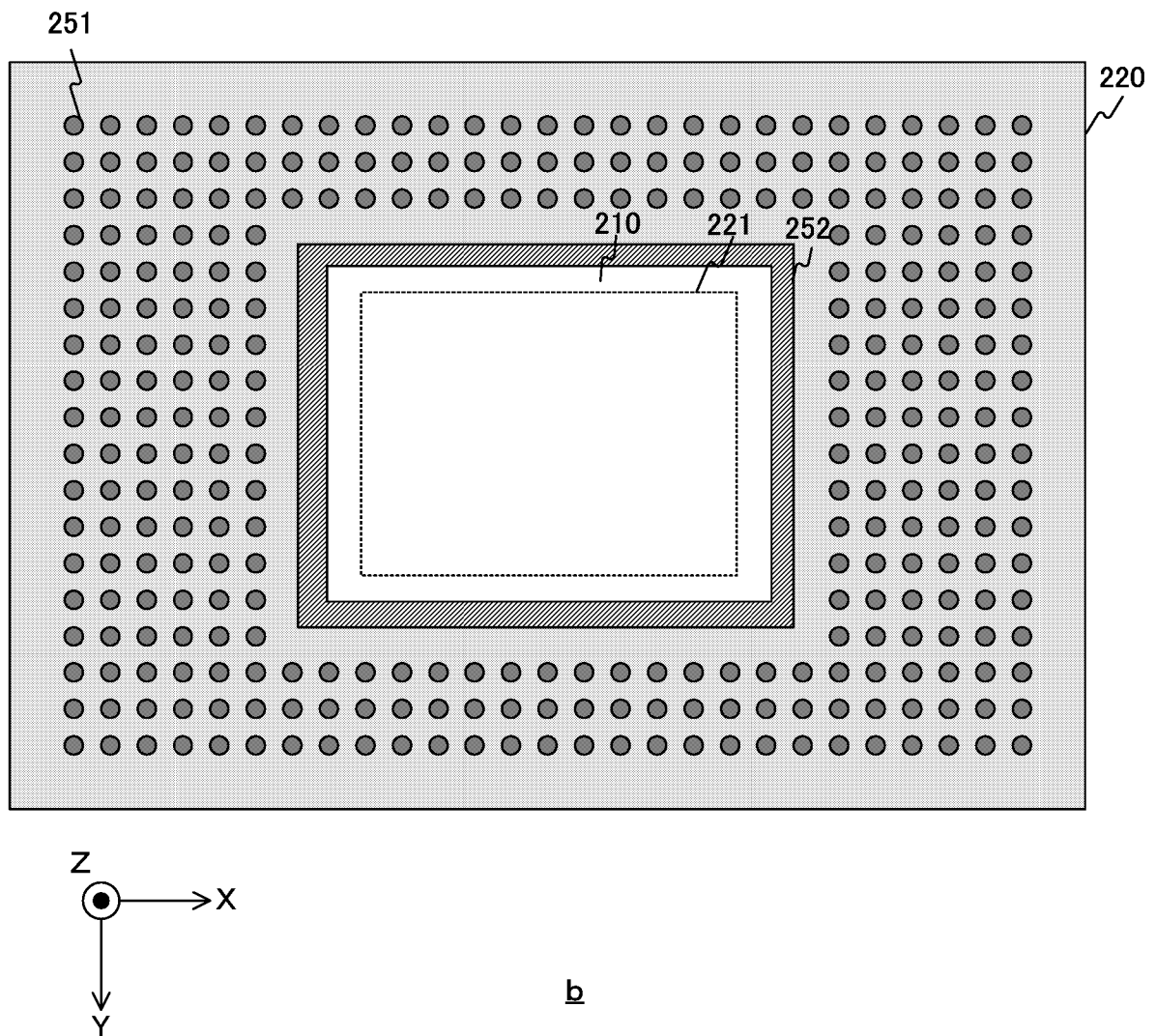
[図12]

abcd

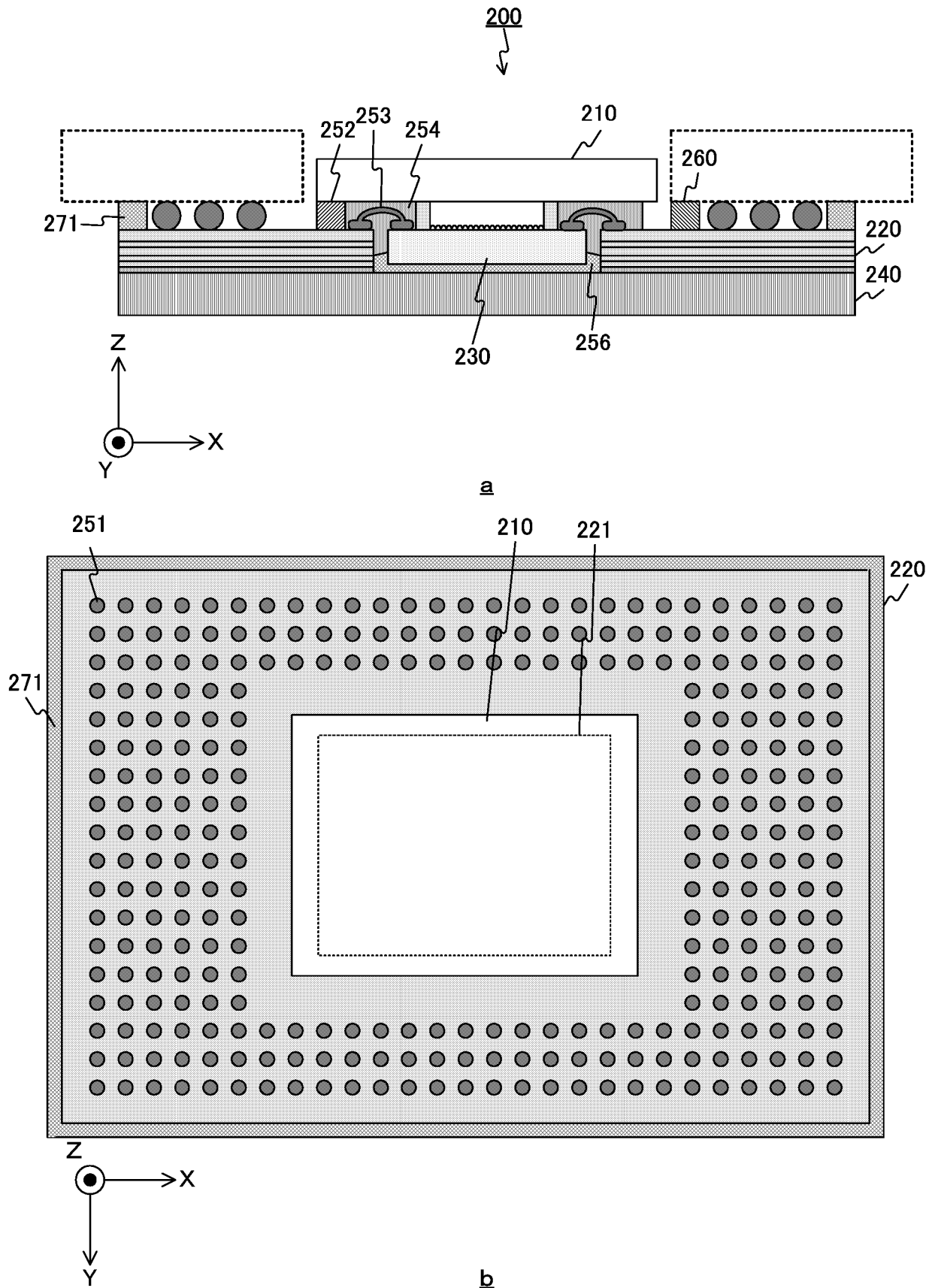
[図13]



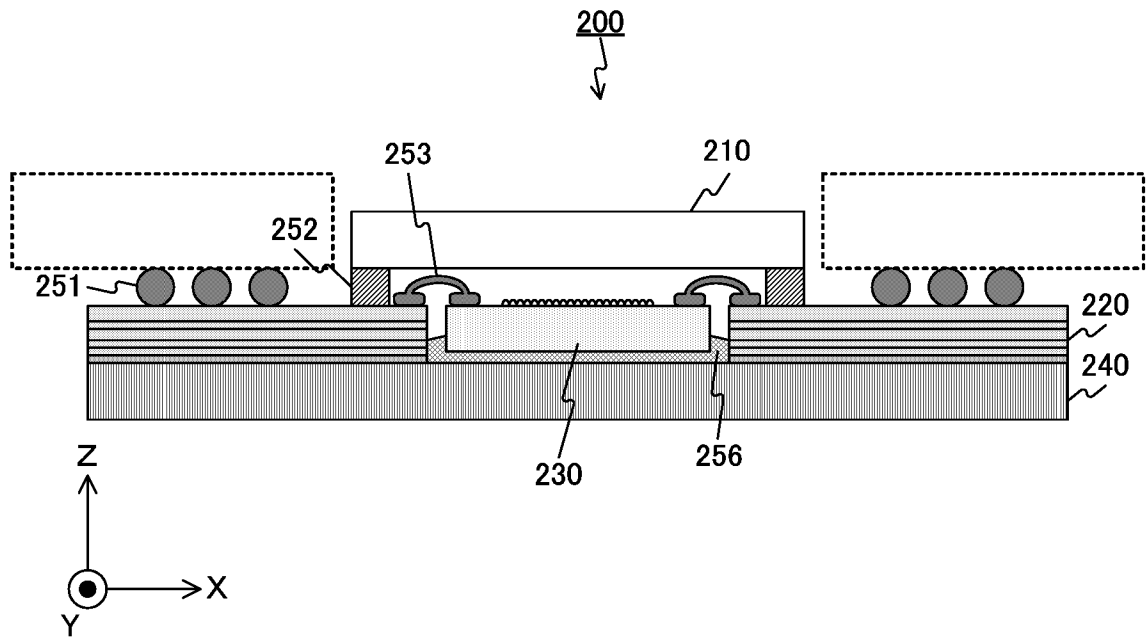
[図14]



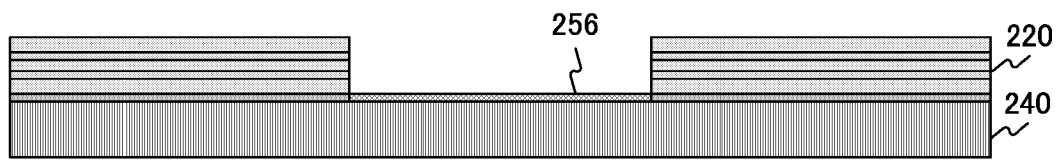
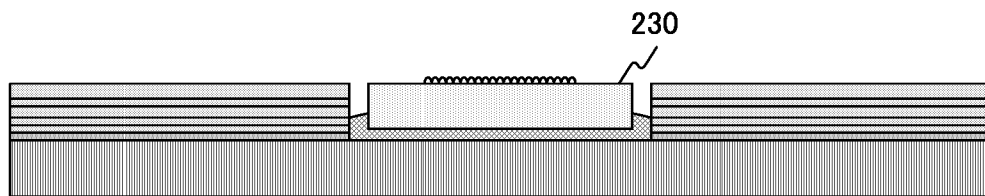
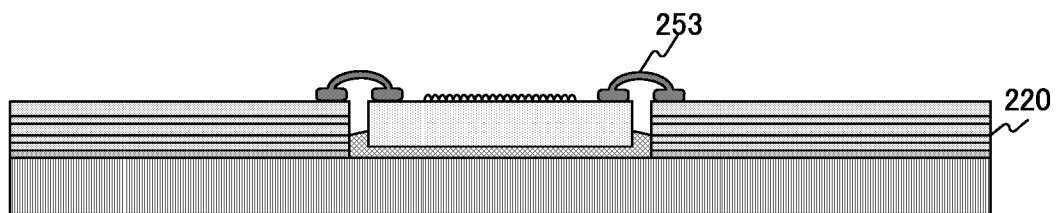
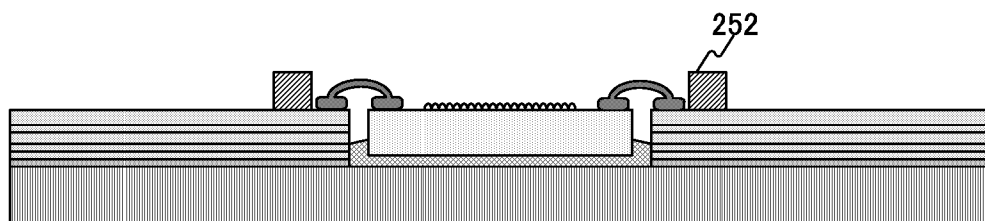
[図17]



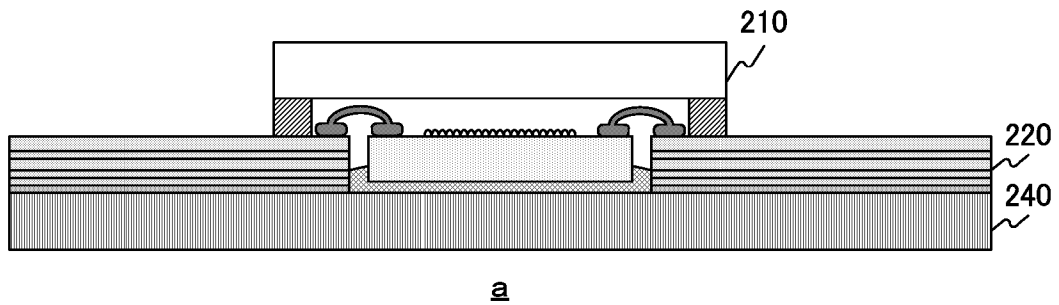
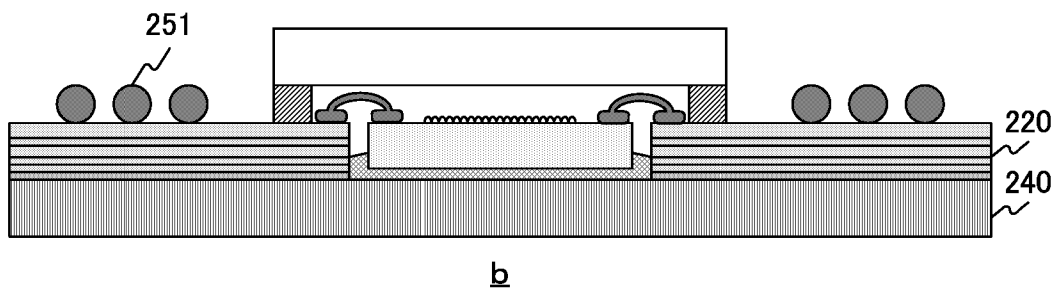
[図20]



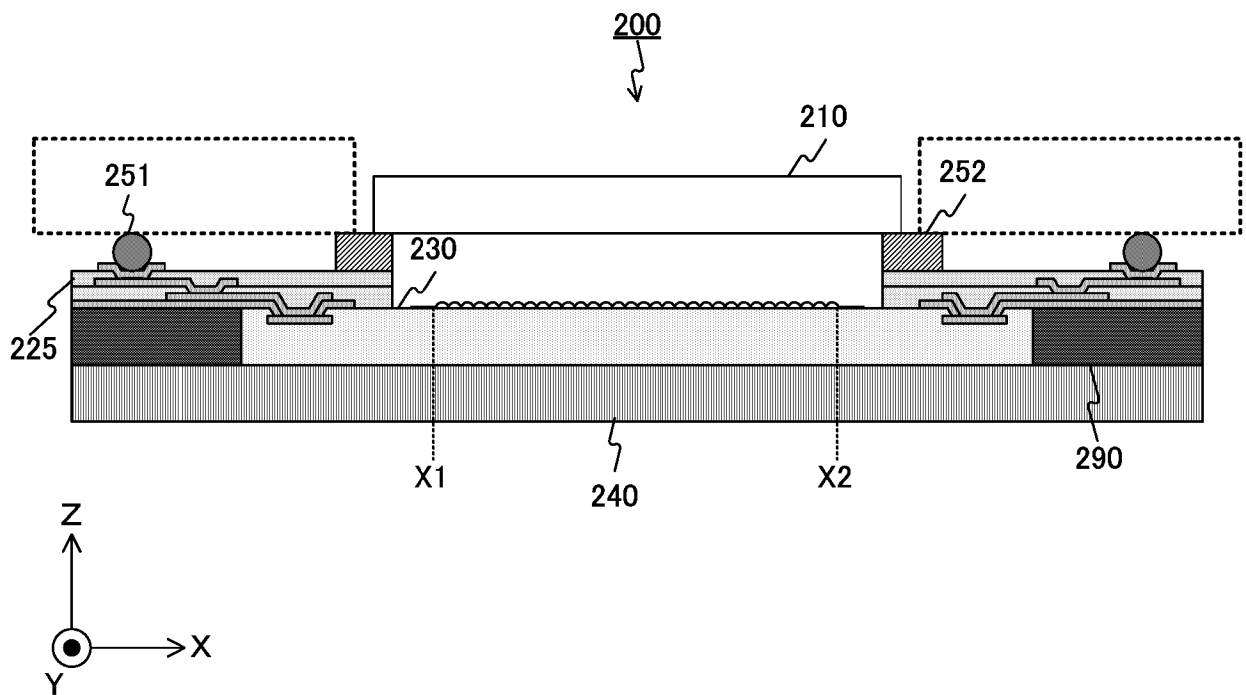
[図21]

abcd

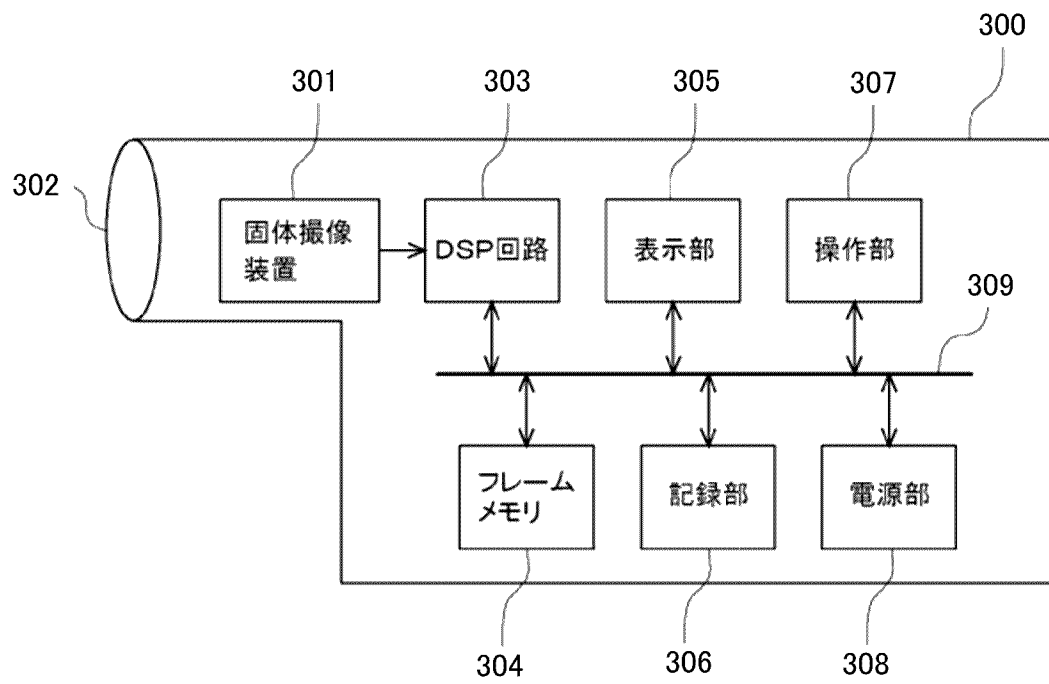
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/033197

A. CLASSIFICATION OF SUBJECT MATTER <i>H10F 39/12</i> (2025.01)i FI: H01L27/146 D According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L27/146 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2021/200094 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 07 October 2021 (2021-10-07) paragraphs [0024]-[0055], fig. 6	1-19
Y	WO 2011/080952 A1 (SANYO ELECTRIC CO., LTD.) 07 July 2011 (2011-07-07) paragraph [0028], fig. 2	1-19
Y	WO 2013/118501 A1 (NIKON CORPORATION) 15 August 2013 (2013-08-15) fig. 20	2
Y	JP 2010-252307 A (KYOCERA CORPORATION) 04 November 2010 (2010-11-04) paragraph [0027], fig. 3	3-6
Y	JP 2000-299330 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 24 October 2000 (2000-10-24) paragraph [0025], fig. 2	3-6
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“D” document cited by the applicant in the international application</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 26 November 2024		Date of mailing of the international search report 10 December 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-247611 A (MATSUSHITA ELECTRIC WORKS, LTD.) 02 September 2004 (2004-09-02) paragraph [0035], fig. 1-2, 19	7-9
Y	WO 2020/183881 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 17 September 2020 (2020-09-17) fig. 2	16
A	JP 2016-122978 A (KYOCERA CORPORATION) 07 July 2016 (2016-07-07) fig. 1-4	1-19

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/033197

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2021/200094	A1	07 October 2021	US 2023/0135956 A1 paragraphs [0059]-[0090], fig. 6 EP 4131355 A1 CN 115315803 A	
WO	2011/080952	A1	07 July 2011	JP 2013-51222 A	
WO	2013/118501	A1	15 August 2013	US 2014/0339668 A1 fig. 20 EP 2814063 A1 CN 104094405 A KR 10-2014-0128415 A	
JP	2010-252307	A	04 November 2010	(Family: none)	
JP	2000-299330	A	24 October 2000	(Family: none)	
JP	2004-247611	A	02 September 2004	(Family: none)	
WO	2020/183881	A1	17 September 2020	US 2022/0149099 A1 fig. 2 CN 113519058 A	
JP	2016-122978	A	07 July 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

H10F 39/12(2025.01)i
FI: H01L27/146 D

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報 1922 - 1996年
日本国公開実用新案公報 1971 - 2024年
日本国実用新案登録公報 1996 - 2024年
日本国登録実用新案公報 1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2021/200094 A1（ソニーセミコンダクタソリューションズ株式会社）07.10.2021 (2021 - 10 - 07) 段落[0024]-[0055], 図6	1-19
Y	WO 2011/080952 A1（三洋電機株式会社）07.07.2011 (2011 - 07 - 07) 段落[0028], 図2	1-19
Y	WO 2013/118501 A1（株式会社ニコン）15.08.2013 (2013 - 08 - 15) 図20	2
Y	JP 2010-252307 A（京セラ株式会社）04.11.2010 (2010 - 11 - 04) 段落[0027], 図3	3-6
Y	JP 2000-299330 A（松下電器産業株式会社）24.10.2000 (2000 - 10 - 24) 段落[0025], 図2	3-6
Y	JP 2004-247611 A（松下電工株式会社）02.09.2004 (2004 - 09 - 02) 段落[0035], 図1-2, 19	7-9

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

26. 11. 2024

国際調査報告の発送日

10. 12. 2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

脇水 佳弘 5F 3464

電話番号 03-3581-1101 内線 3514

様式 PCT/ISA/210（第2ページ）（2022年7月）

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2020/183881 A1 (ソニーセミコンダクタソリューションズ株式会社) 17.09.2020 (2020 - 09 - 17) 図2	16
A	JP 2016-122978 A (京セラ株式会社) 07.07.2016 (2016 - 07 - 07) 図1-4	1-19

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/033197

引用文献			公表日	パテントファミリー文献			公表日
WO	2021/200094	A1	07.10.2021	US	2023/0135956	A1	
				段落[0059]-[0090], 図6			
				EP	4131355	A1	
				CN	115315803	A	
WO	2011/080952	A1	07.07.2011	JP	2013-51222	A	
WO	2013/118501	A1	15.08.2013	US	2014/0339668	A1	
				図20			
				EP	2814063	A1	
				CN	104094405	A	
				KR	10-2014-0128415	A	
JP	2010-252307	A	04.11.2010	(ファミリーなし)			
JP	2000-299330	A	24.10.2000	(ファミリーなし)			
JP	2004-247611	A	02.09.2004	(ファミリーなし)			
WO	2020/183881	A1	17.09.2020	US	2022/0149099	A1	
				図2			
				CN	113519058	A	
JP	2016-122978	A	07.07.2016	(ファミリーなし)			