

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4173806号  
(P4173806)

(45) 発行日 平成20年10月29日 (2008.10.29)

(24) 登録日 平成20年8月22日 (2008.8.22)

(51) Int. Cl.

F I

H O 1 S 5/20 (2006.01)

G O 2 B 6/122 (2006.01)

H O 1 S 5/343 (2006.01)

H O 1 S 5/50 (2006.01)

H O 1 S 5/20

G O 2 B 6/12 B

G O 2 B 6/12 A

H O 1 S 5/343

H O 1 S 5/50 6 1 0

請求項の数 6 (全 15 頁)

(21) 出願番号 特願2003-509207 (P2003-509207)  
 (86) (22) 出願日 平成14年6月25日 (2002.6.25)  
 (65) 公表番号 特表2004-531904 (P2004-531904A)  
 (43) 公表日 平成16年10月14日 (2004.10.14)  
 (86) 国際出願番号 PCT/US2002/020344  
 (87) 国際公開番号 W02003/003083  
 (87) 国際公開日 平成15年1月9日 (2003.1.9)  
 審査請求日 平成17年6月21日 (2005.6.21)  
 (31) 優先権主張番号 60/302,268  
 (32) 優先日 平成13年6月29日 (2001.6.29)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 10/177,176  
 (32) 優先日 平成14年6月21日 (2002.6.21)  
 (33) 優先権主張国 米国 (US)

(73) 特許権者 599056437  
 スリーエム イノベイティブ プロパティ  
 ズ カンパニー  
 アメリカ合衆国 55133-3427  
 ミネソタ州, セント ポール, スリーエム  
 センター ポスト オフィス ボックス  
 33427  
 (74) 代理人 100099759  
 弁理士 青木 篤  
 (74) 代理人 100077517  
 弁理士 石田 敬  
 (74) 代理人 100087413  
 弁理士 古賀 哲次  
 (74) 代理人 100082898  
 弁理士 西山 雅也

最終頁に続く

(54) 【発明の名称】 導波路付きレーザダイオードチップ

(57) 【特許請求の範囲】

【請求項 1】

受動イントラキャビティテーパ型導波路に光学的に結合された 10 μm より大きい開口幅を有するレーザダイオードチップを含むレーザ。

【請求項 2】

前記レーザが単一横モードを形成するように構成される、請求項 1 に記載のレーザ。

【請求項 3】

前記導波路が ⅢⅤ族化合物半導体材料を含む結晶材料、またはガラスから選択される材料を含む、請求項 1 に記載のレーザ。

【請求項 4】

前記レーザダイオードチップが、レーザダイオードチップおよび導波路の界面にあるその面に反射防止コーティングを含む、請求項 1 に記載のレーザ。

【請求項 5】

前記導波路の長さが 0.5 cm 以上である、請求項 1 に記載のレーザ。

【請求項 6】

請求項 1 に記載のレーザを含む光増幅器であり、希土類金属がドーピングされている光増幅器。

【発明の詳細な説明】

【技術分野】

【0001】



本発明は、レーザダイオードと共に用いるための導波路に関する。

【背景技術】

【0002】

たとえば、光通信、印刷、第2高調波発生による光の生成、医療用途に高出力レーザダイオードを用いることができる。高出力レーザダイオードは、光ファイバと共に用いられることが多い。多くの用途では、レーザは、単一横光学モードで動作することが必要である。単一横モードレーザダイオードは、たとえば、広さ $1\mu\text{m} \times 5\mu\text{m}$ の出力開口部を有し、一般に約0.4Wまでの出力パワーを形成することができる。単一横光学モードを生成するために、狭い開口部が必要である。しかし、きわめて高い出力密度が開口部で存在する可能性があり、単一横モードレーザダイオードでは限定要因となる。あるいは、多モードレーザダイオードは、たとえば、広さ $1\mu\text{m} \times 100\mu\text{m}$ の出力開口部を有し、一般に約4Wまでの出力パワーで動作することができる。しかし、多モードレーザは光の1つの「スポット」を生成するのではなく、代わりに一連のスポットを生成することから、光ファイバの端部などの小さい領域に集光させることが困難である。H・C・ケーシー・ジュニア(H・C・Casey, Jr.)およびM・B・パニッシュ(M・B・Panish)著「Heterostructure Lasers, Part B: Materials and Operating Characteristics (ヘテロ構造のレーザ パートB: 材料および動作特性)」、Academic Press、1978、p. 252 ~ 254を主に参照されたい。

10

【0003】

レーザダイオードが確実に形成することができる最大出力パワーは一般に、光共振器において高い光パワーによって生じる半導体材料の損傷によって制限される。この損傷は、最初に端面ミラーに生じ、カタストロフィック光学損傷(Catastrophic Optical Damage (COD))と呼ばれる。CODがレーザダイオード端面で出力密度を制限する恐れがあることは公知である。Mitsuo Fukuda著「Reliability and Degradation of Semiconductor Lasers and LEDs (半導体レーザおよびLEDの信頼性および劣化)」、Artech House、1991、p. 128 ~ 136を主に参照されたい。CODは、端面における結晶の欠陥がレーザ動作中に光を吸収するために、端面に熱が生じることにより生じる。レーザダイオードを含む半導体が増熱されると、バンドギャップエネルギーが減少し、吸収がさらに進み、今度は端面がさらに加熱され、CODの原因となるランナウェイ効果が生じる。これは通常、端面付近の材料を溶融および/または剥離を生じる。このランナウェイ効果を最小限に抑えるための既知の方法としては、端面をコーティングするための高度な技術(米国特許第5,144,634号参照)またはアルミニウムを含む材料(AlGaAsなど)以外の半導体、たとえば、GaInPなどを用い、アルミニウムを含まず、酸化が少なく、端面に生じる欠陥が少ない高度な技術(米国特許第5,389,396号参照)が挙げられる。しかし、高出力パワーでは信頼性が依然として妥協されており、出力パワーは幅 $100\mu\text{m}$ の多モードレーザの場合には約4Wまたは単一横モードレーザダイオードの場合には400mWに限定される。

20

30

【発明の開示】

40

【発明が解決しようとする課題】

【0004】

熱効果も単一横モードレーザダイオードの出力パワーを制限する恐れがある。高い入力電流レベルで、レーザの活性ストライプ領域の加熱が隣接領域に比して屈折率を増大させる。これは通常、レーザ導波路に多くの用途では受け入れられないさらに高次の光学モードを作動させる。

【課題を解決するための手段】

【0005】

本発明の少なくとも一つの態様は、レーザダイオードの高い出力密度に関連する問題に対処する。本発明の一態様は、受動イントラキャビティテーパ型導波路に結合された半導

50



体レーザダイオードチップを含むレーザを提供する。「受動」なる語は、導波路が光学ゲインを形成していないことを意味する。「イントラキャビティ」なる語は、光共振器内部を意味する。導波路は、高出力パワーで信頼性の高い単一横モード動作を提供することができる。導波路は、高い光学損傷閾値を有する材料を含んでもよい。材料は、大きなバンドギャップエネルギーを有する半導体、ガラスであってもよく、たとえば単結晶などの結晶材料であってもよい。結晶材料は、(周期表の)Ⅲ-Ⅴ族またはⅢⅢ-Ⅴ族の化合物半導体であってもよい。導波路の長さは0.5cm以上であってもよい。

【0006】

レーザダイオードチップおよび導波路チップの界面における反射は、最小限に抑えることができる。これは、界面でレーザダイオードチップ上に反射防止コーティングを施すことによって(および任意にレーザダイオードチップと導波路チップとの間に屈折率整合流体を施すことによって)実現されることができる。あるいは、それらの界面でレーザダイオードチップおよび導波路チップの両方に反射防止コーティングを施してもよい。

【0007】

本発明のレーザは、光増幅器に用いてもよい。光増幅器は、エルビウムおよび/またはトリウムなどの希土類金属をドープしてもよい。この場合には、本発明のレーザは、約980nmまたは1480nmの出力波長を有することができる。増幅器は、ラマン増幅器であってもよい。この場合には、本発明のレーザは、約1365nmまたは1530nmの出力波長を有することができる。

【0008】

本発明のレーザはまた、レーザ印刷システムにも用いることができる。

【0009】

本発明の少なくとも一つの実施形態の利点は、出力密度の根本的な制限を克服し、単一横モードで高出力パワーを実現することができることである。

【0010】

別の利点は、高出力で広い開口部のレーザダイオードを製造するために用いられる公知の技術を用いることができることである。

【0011】

本願明細書で用いられるとき、

「損傷閾値」なる語は、もはや目的どおりに機能しないように材料が損傷を受ける最小光学出力密度を指し、

「大きなバンドギャップ」なる語は、レーザの光子エネルギーより実質的に大きい、好ましくは光子エネルギーより2倍以上大きいバンドギャップエネルギーを有する半導体を表すために用いられる。

【発明を実施するための最良の形態】

【0012】

本発明の一態様は、受動イントラキャビティテーパー型導波路に光学的に結合される半導体レーザダイオードチップを含むレーザを提供する。本発明の別の態様では、受動導波路の少なくとも一部が単一横光学モードのみに対応するように設計されている。本発明の少なくとも一つの態様は、広い開口部(たとえば、幅20μm超を含む幅10μm超)の半導体レーザダイオードチップの出力側を狭い単一モード導波路に結合するために、テーパー付きイントラキャビティプレーナ型導波路を用いて、導波路がない場合にはレーザダイオードチップが多モードで動作することになっている場合であっても、レーザダイオードチップを含む光共振器を単一横モードでのみ動作するようにさせる。これは、テーパー型導波路が狭端部で単一横モードのみに対応するために実現される。本発明のこの態様は図1によって示されており、レーザダイオードチップ12で生成される光がテーパー型導波路14aの最も広い部分に入るように、導波路チップ14に対してパッドカップリングされるレーザダイオードチップ12の平面図を示している。その結果、テーパー型導波路14aの先細り形状により、散乱セグメント16が位置する導波路の対向する端部に達するまで、光学モードを狭い単一横モード導波路部分に閉じ込める。

10

20

30

40

50



## 【 0 0 1 3 】

本発明の一態様は、レーザダイオードチップおよび導波路チップの界面における反射を最小限に抑えることを必要とする。図 2 は、レーザダイオードチップ 1 2 および導波路チップ 1 4 の両方の当接端面にある反射防止コーティング 1 8 , 2 0 の存在によって、これを実現する一実施形態の側面図を示している。別の実施形態において、反射防止コーティングは、レーザダイオードチップ上にのみ塗布される。反射防止コーティングの役割は、レーザダイオードチップと受動導波路チップとの間の効率的な光学結合を形成することである。すなわち、その界面における反射を最小限に抑えることによって、所望の光共振器モードにおける光学的損失を最小限に抑え、レーザダイオードチップ自体のファブリー・ペローモードを排除することである。反射防止コーティングを塗布するための技術は、当業界では公知である。最も簡素なものは、反射防止コーティングが塗布対象のチップの光学モードの有効屈折率の平方根にほぼ近い屈折率の材料である。したがって、(塗布材料における)適切な厚さは、所定の光の波長の 4 分の 1 に等しい。

10

## 【 0 0 1 4 】

本発明の別の態様は、導波路チップ 1 4 がテーパ型導波路 1 4 a 以外の低損失のスラブ型導波路に対応していないことを保証する。切断された導波路セグメント、たとえばスラブモードにおける任意の光を散乱する図 1 に示されているような散乱セグメント 1 6 を設けることによって、これを実現してもよい。

## 【 0 0 1 5 】

一般に、図 2 に示されているように、導波路チップ 1 4 は、基板 2 2 と、下部クラディング層 2 4 と、コア層 2 6 と、上部クラディング層 2 8 と、接合層 3 0 と、を含むスラブ型導波路を具備している。これらの層は、レーザダイオードチップの対応する層、すなわち、基板 3 2、下部クラディング層 3 4、コア層 3 6、上部クラディング層 3 8、接合層 4 0 に整列している。一部の実施形態において、レーザダイオードチップ 1 2 および導波路チップ 1 4 は、ハンダ層 4 2 (たとえばインジウム)によって、サブマウント 4 4、たとえば薄いシリコンウェーハ上にマウントされる。このようなマウントにより、レーザチップの光学モードとテーパ型導波路の光学モードとの間を十分に結合することができる。製作されるデバイスの光学モードの垂直寸法 (FWHM) は通常、約  $1\text{ }\mu\text{m}$  であることから、良好な垂直整列のためにハンダの均一性および平滑性が重要である。サブマウント 4 4 は、動作中、レーザダイオードチップから過度の熱を除去するために、ヒートシンクまたは熱電気冷却器 (図示せず) に取り付けられることが好ましい。

20

30

## 【 0 0 1 6 】

コア層、下部クラディング層、上部クラディング層および任意の追加層の適切な構成および厚さは、数値モデルによって設計されてもよい。公知の導波路の 1 つのモデル化技術は、「遷移行列」アプローチである (たとえば、テオドル・タミル (Theodor Tamir) 編「Guided-Wave Optoelectronics (導波用オプトエレクトロニクス)」、第 2 版、Springer-Verlag 参照)。あるいは、カナダのオンタリオ州オタワのオブティウェーブ・コーポレーション (OptiWave Corporation (Ottawa, ON, Canada)) から市販されている「オブティ BPM (OptiBMP)」などの市販の導波路モデル化ツールを用いてもよい。

40

## 【 0 0 1 7 】

レーザダイオードチップとテーパ型導波路との間の効率的な結合を可能にするために、レーザダイオードチップの光学モードおよびテーパ型導波路の光学モードは、ほぼ同一の垂直方向のサイズおよび波形を有することが好ましい。モードのサイズが大きい (すなわちコアがたとえば  $0.5\text{ }\mu\text{m} \sim 3\text{ }\mu\text{m}$  のように厚い) 場合には、整列は容易であるが、厚いコアはレーザダイオードチップにより高い閾値の電流密度を生じる可能性がある。

## 【 0 0 1 8 】

本発明の導波路チップは、通常は従来のフォトリソグラフィを必要とする多数の技術のうちのいずれかによって、横方向のテーパを形成するために、パターン形成されてもよい

50



。テーパ型導波路のパターン形成の1つの方法は、パターン形成されていないスラブ型導波路から始まり、テーパ型導波路の所望の形状を規定するために、上部クラディング層上に蒸着されるフォトリソレジストを用いる。次に、リッジ型導波路を作製するために、ウェット化学エッチング、反応性イオンエッチング、スパッタリングまたはイオンビームエッチングをはじめとする（材料に応じた）任意の適切な技術を用いて、上部クラディング層の露出部分にエッチング処理を施してもよい。任意に、エッチングされた領域に充填材を蒸着させることによって、導波路構造を平面化してもよい。本発明のこの態様は、図5のリッジ型導波路62および充填材60によって示されている。一般に、（横方向の光学的な閉じ込めを行うために、）充填材は、上部クラディングより屈折率が低い。

#### 【0019】

本発明の少なくとも1つの態様は、単一横モードで動作する高出力レーザを作製するために、比較的廉価であり、入手しやすい広い開口部の多モード半導体レーザチップを用いることができる導波路設計を含む。適切な半導体材料としては、GaInP-GaInAs（たとえば米国特許第5,389,396号参照）、AlGaAs-InGaAs、GaInAsP-InP（たとえば、B・S・ブンブラ（B・S・Bumbra）ら著「High power operation of GaInAsP/GaInAs MQW ridge lasers emitting at 1.48 μm（1.48 μmで放射するGaInAsP/GaInAs多重量子井戸リッジ型レーザの高出力動作）」、Electronics Letters、26巻、p.1755~1756（1990）参照）またはAlGaInAs-InpなどのIII-V族化合物半導体および合金が挙げられるが、それらに限定されるわけではない。

#### 【0020】

導波路を作製するために用いられる材料は、以下の特性を有することが好ましい。すなわち、レーザ波長において透明であること、光学損傷閾値が高いこと、パターン形成が可能であること、テーパ型導波路の場合に必要なものより長い部分を利用可能であること、端面を形成するために劈開または研磨が可能であること、その基板に類似の熱膨張性を有することである。さらに、コア層は、隣接する層より高い屈折率でなければならない。

#### 【0021】

ZnSe（および他のII-VI族化合物半導体および合金）、III-V族半導体および合金およびシリカガラスまたは非シリカガラスなどの1種類以上の透明材料から受動導波路チップを作製してもよい。これらの材料は、動作中の光学吸収があまりないように、レーザ光子エネルギーよりはるかに大きいバンドギャップエネルギーを有することができる。非線形の吸収を最小限に抑えるために、バンドギャップは、レーザ光子エネルギーの2倍より大きいものであることが好ましい。一般に、構成を変更することによって、これらの材料の屈折率を調整することができる。

#### 【0022】

一般に、II-VI族化合物は導波路にとって好ましい特性を提供する。II-VI族化合物半導体および合金は、結晶材料である。GaAsなどの単結晶基板上で成長するとき、単結晶の形をとることが好ましく、劈開によって高品質の端面を作製することができるというさらなる利点があり、製造をさらに容易にする。適切なII-VI族半導体受動導波路の例としては、BeZnSeクラディング層を有するBeZnTeコアが挙げられる。これらの合金は、GaAs基板上に分子線エピタキシ（MBE）によって成長させ、（たとえば）イオンビームエッチングによってパターン形成されてもよい。適切なII-VI族合金の別の例としては、GaAs基板またはZnSe基板上で成長させたMgZnSsまたはBeMgZnSeまたはInP基板上で成長させたMgZnCdsが挙げられる。

#### 【0023】

一部の実施形態では、受動テーパ型導波路は、III-V族半導体または合金を含んでもよい。受動テーパ型導波路チップに適したIII-V族半導体としては、たとえば、G

10

20

30

40

50



a A s 基板上で成長させた A l G a A s または A l G a I n P、またはサファイア基板上で成長させた A l G a I n N が挙げられる。これらの材料は公知であり、高品質であるという利点がある。このような受動導波路の場合にはこれらの半導体をドーブせずに成長させることができるため、光学吸収が少なく済む。高出力動作の場合には、受動テーパ型導波路に用いられる半導体のバンドギャップは、レーザ光子エネルギーの 2 倍超であることが好ましい。このような I I I - V 族合金は分子線エピタキシ ( M B E ) または有機金属気相成長法 ( M O C V D ) によって成長させることもでき、(たとえば) ウェットエッチングまたは反応性イオンビームエッチングによってパターン形成されてもよい。

#### 【 0 0 2 4 】

シリカ、ドーブシリカ (たとえば、A l、G e、P、T i、T a、H f、Z r、B または F をドーブしたシリカを含む) および他のガラスによって作製された光導波路が、公知である。重要な一例は、酸窒化ケイ素 ( S i O<sub>x</sub> N<sub>y</sub> ) であり、酸窒化ケイ素の屈折率は窒素の含有量によって制御される。このような導波路は、シリコンウェーハをはじめとするさまざまな異なる基板上に蒸着させることができる。一実施形態では、基板がシリコンウェーハであり、下部クラディングがシリカであり、コアが酸窒化ケイ素であり、上部クラディングがシリカである。導波路のパターン形成は、上部クラディングを蒸着する前に、コアの反応性イオンエッチングによって実現されてもよい。(たとえば、R・ジャーマン ( R . G e r m a n n ) ら著「Silicon Oxynitride Layers for Optical Waveguide Applications (光導波路用途のための酸窒化ケイ素層)」、Journal of the Electrochemical Society、147 (6)、p. 2237 ~ 2241 (2000) 参照。)

#### 【 0 0 2 5 】

図 6 に示されているような他のガラス導波路実施形態をパターン形成するための技術は、所望のテーパ型導波路領域 8 2 の外側に、コア層 7 8 に隣接して光閉じ込め材料 7 6 を蒸着してパターン形成することを必要とする。光閉じ込め材料 7 6 が隣接するクラディング層 7 4 より低い屈折率を有する場合には、横方向の光の閉じ込めが実現される。

#### 【 0 0 2 6 】

本発明の別の態様は、レーザの放射波長を安定させるために光学的フィードバックを提供するためのブラッグ格子を利用する。ブラッグ格子は、テーパ型導波路の部分に形成されることができる。たとえば、導波路層を成長させる前に基板に浅い溝をエッチングすることによって、導波路層自体に浅い溝をエッチングすることによって、または光閉じ込め材料 (たとえば、M g F<sub>2</sub>) にブラッグ格子をパターン形成することによって、格子を形成してもよい。あるいは、(テーパ型導波路に関して) レーザの出力側を、ファイバブラッグ格子を含むファイバピグテイルに結合してもよい。

#### 【 0 0 2 7 】

受動イントラキャビティテーパ型導波路を有するレーザダイオードの高出力動作は、光増幅器の設計および性能を著しく改良することができる。適切な光増幅器としては、エルビウムをドーブしたもの、ツリウムなどの他の材料を任意にドーブしたものなどの希土類ドーブファイバ増幅器が挙げられる。(たとえば、J・-M・デラボー ( J . - M . P . D e l a v a u x )、J・A・ネーゲル ( J . A . N a g e l ) 著「Multi-stage erbium-doped fiber amplifier designs (多ステージエルビウムドーブファイバ増幅器設計)」、Journal of Lightwave Technology、13 巻、5 号 (1995)、p. 703 ~ 720 参照。) このようなタイプの増幅器の場合には、レーザダイオードは、980 nm および / または 1480 nm のポンプレーザとして用いられる。

#### 【 0 0 2 8 】

イントラキャビティテーパ型導波路を有するレーザダイオードはまた、ラマンファイバ増幅器システムと共に用いられてもよい。このようなタイプの増幅器の場合には、レーザダイオードは、1365 nm および / または 1530 nm のポンプレーザとして用いられ

10

20

30

40

50



る。(たとえば、並木周および江森芳博著「Ultrabroad-band Raman amplifiers pumped and gain-equilized by wavelength-division-multiplexed high-power laser diodes (波長分割多重高出力レーザダイオードによってポンピングおよび利得等化される超広帯域ラマン増幅器)」、IEEE Journal on Selected Topics in Quantum Electronics、7巻、p. 3 (2001) 参照。)

#### 【0029】

受動イントラキャビティテーパ型導波路を有するレーザダイオードはまた、印刷システムにおける利用にも適している。たとえば、画像を作成するためにアブレーションまたは熱を誘発する酸化を用いる印刷システムでは、レーザ走査システムの光学設計を最適化することができることから、高出力密度を有する単一モードレーザ光源が好都合である。高出力の小さな開口部を有するレーザ光源から端を発することによって、ビーム径の倍率を利用することができ、必要な出力密度を依然として実現すると同時に、より長い焦点深度を生じる。長い焦点深度は、印刷システムにおける動的な走査の必要性を排除することができる。

#### 【0030】

受動イントラキャビティテーパ型導波路を有するレーザダイオードのための他の適切な用途としては、第2の高調波発生(SHG)レーザシステムにおける一次ビームが挙げられ、一次ビームの2分の1波長の光を生成するために用いられる。(たとえば、D・J・L・パーキン(D・J・L・Birkin)ら著「3.6mW blue light by direct frequency doubling of a diode laser using an aperiodically poled lithium niobate crystal (非周期分極ニオブ酸リチウム結晶を用いるダイオードレーザの直接周波数逡倍による3.6mWの青色光)」、Applied Physics Letters、78巻、p. 3172 (2001) 参照。)これらの非線形装置では、返還効率は単一モード入力パワーと共に増大する。したがって、本発明は、ダイオードレーザの直接周波数逡倍を用いるSHGシステムの性能において、実質的な利点を提供する。

#### 【実施例】

#### 【0031】

以下の実施例が、本発明を説明する。

#### 【0032】

#### シミュレーション結果

カナダのオンタリオ州オタワのオプティウェーブ・コーポレーション(OptiWave Corporation (Ottawa, ON, Canada))から市販されている市販の導波路モデル化ツール「オプティBPM (OptiBMP)」を用いて実行されたモデル化は、導波路のテーパの外形がレイズド正弦(raised sine)の形であることが好ましいことを示している。

#### 【数1】

$$w(z) = w_1 + \frac{w_2 - w_1}{L} z - \frac{w_2 - w_1}{2\pi} \sin\left(\frac{2\pi z}{L}\right)$$

式中、 $w(z)$  は  $z$  (光の伝播方向における距離) の関数としてのテーパ型導波路の幅であり、 $L$  はテーパ型導波路の長さであり、 $w_1$  および  $w_2$  は両端における導波路の幅である。図3および図4は、テーパ型導波路のモデル化のシミュレーション結果である。シミュレーションのために、テーパ型導波路に関する幅  $100 \mu\text{m}$  の単一モード入力を生成す



るために、導波路の鏡像が用いられた。これは、レーザ共振器内の往復を効果的に示した。図3は、屈折率値（導波路の屈折率 = 2.5、クラディングの屈折率 = 2.495）に関する導波路構造を示しており、図4は、導波路に沿った伝播方向  $z$  の関数としての光フィールドの増幅を示している。入力フィールドと出力フィールドのパワーの重なり積分は、パワーの97%が残っていることを示している。言い換えれば、0.13 dBの往復伝播損失であった。

#### 【0033】

さらなるモデル化から、レイズド正弦のテーパを用いる場合には、（他の変数のすべてが一定に維持される）テーパの必要な長さは、広い方の端部における導波路の幅の2乗によることが示された。たとえば、100  $\mu\text{m}$ の「広い」端面に関して所与のテーパ型導波路設計は2 cm必要である場合には、50  $\mu\text{m}$ の「広い」端面では0.5 cmテーパが必要となる。たとえば、線形テーパなどの他のテーパの外形を用いてもよいが、これらはより長いテーパ領域を必要とする可能性がある。

#### 【0034】

##### 実施例1：980 nmレーザ

この実施例は、AlGaAs-GaInAsレーザダイオードチップ、BeZnSe-BeZnTeテーパ型導波路およびシリコンサブマウントを具備する980 nmレーザについて述べている。

#### 【0035】

##### AlGaAs-GaInAsレーザダイオードチップ

この実施例では、レーザダイオードチップは、(100) GaAs:Si半導体ウェーハ上に分子線エピタキシ(MBE)によって成長される。下部クラディングは、厚さ1  $\mu\text{m}$ の $\text{Al}_x\text{Ga}_{1-x}\text{As}:\text{Si}$  ( $x = 0.2$ ,  $n = 10^{17} \text{ cm}^{-3}$ )である。活性領域(レーザ導波路コア)は、3つの $\text{Ga}_y\text{In}_{1-y}\text{As}$ 量子井戸( $y = 0.8$ )を有する厚さ1  $\mu\text{m}$ のドーパされていないGaAsである。井戸は、20 nmのGaAsによって互いから分離されている。量子井戸の厚さ(成長時)は、所望のレーザ波長(980 nm)を形成するように調整され、約7 nmである。上部クラディングは、厚さ1  $\mu\text{m}$ の $\text{Al}_x\text{Ga}_{1-x}\text{As}:\text{Be}$  ( $x = 0.2$ ,  $p = 10^{17} \text{ cm}^{-3}$ )である。接触層は、GaAs:Be ( $p = 10^{19} \text{ cm}^{-3}$ , 厚さ50 nm)である。

#### 【0036】

レーザダイオードチップの作製は、接触層上に20 nmのPd、100 nmのAuおよび2 nmのTiからなるp-オーム性接触金属の蒸着から始まる。Tiは、次のステップにおけるフォトレジストの接着を促進する。幅75  $\mu\text{m}$ のフォトレジストストライプは、 $\langle 110 \rangle$ 軸に注意深く整列されるp-オーム性接触金属上にパターン形成される。続いて、ウェーハがイオンビームエッチング(500 eVのXe陽イオン)によってパターン形成され、p-オーム性接触金属を通してエッチングされ、0.25  $\mu\text{m}$ の半導体となる。次に、エッチングされるウェーハは真空蒸着装置によってすぐに移動され、0.37  $\mu\text{m}$ の $\text{Al}_2\text{O}_3$ が電子ビーム蒸着によって蒸着される。次いで、フォトレジストストライプがアセトンによって剥がされ、エッチングされていないストライプの上に $\text{Al}_2\text{O}_3$ をリフトオフして、平面を残す。次に、フォトレジストが再び最上面に塗布されて、パターン形成された後、幅75  $\mu\text{m}$ の活性領域の上方の中心に幅1000  $\mu\text{m}$ のストライプをリフトオフすることによって、接合金属(100 nmのTiおよび300 nmのAu)が蒸着およびパターン形成される。この時点で、最上面の処理は完了する。ウェーハは、研磨手段上のワックスによってマウントされ、背面が鏡面となるまで研磨される。研磨手段から除去した後、ウェーハの背面は洗浄され、わずかにエッチングされる。フォトレジストが再び塗布され、パターン形成され、背面のn-オーム性接触金属(10 nmのPd、25 nmのGeおよび300 nmのAu)が真空蒸着によって蒸着され、リフトオフによって1000  $\mu\text{m}$ のストライプにパターン形成される。これらのストライプは、赤外線顕微鏡を用いてGaAs基板を通して活性ストライプを見ることができるよう「窓」を実現するために、ウェーハの前から活性ストライプに対して整列される。



## 【0037】

続いて、ウェーハが長さ $1000\mu\text{m}$ のバーに劈開され、反射防止コーティング( $12.7\text{nm}$ の $\text{Al}_2\text{O}_3$ )が前端面に塗布され、高い屈折性のコーティング( $\text{Al}_2\text{O}_3$ および $\text{MgF}_2$ )が後端面に施される。続いて、バーがチップ(幅 $1500\mu\text{m}$ )に刻まれ、組立の準備が整う。これらのチップのそれぞれにおいて、光学モードの中心は、接合金属の上面から $2.0\mu\text{m}$ である。

## 【0038】

## BeZnTe テーパ型導波路

II-V族導波路材料の成長は、分子線エピタキシシステム内部で行われる。このようなシステムは一般に、III-V族基板の上にII-V族緩衝層を成長させるためのチェンバ、II-V族緩衝層の上にII-V族導波路を成長させるためのチェンバ、2つの成長チェンバを接続しているトランスファチェンバを具備しており、いずれのチェンバも超高真空条件下にある。

## 【0039】

図5は、BeZnTeコアを有する導波路50を示している。

## 【0040】

III-V( $\text{GaAs}$ を含む)族緩衝層の成長およびII-V族緩衝層におけるII-V族材料の成長開始については、米国特許第5,879,962号の「III-V/II-V semiconductor interface fabrication method (III-V/II-V族半導体界面の作製方法)」に記載されている。このような技術を用いて、 $\text{GaAs}$ 緩衝層52が、第1のチェンバにおいて成長させられ、超高真空条件下で $\text{ZnSe}$ の緩衝層(図示せず)が成長させられる第2のチェンバに移行される。 $\text{ZnSe}$ 層は、 $275^\circ\text{C}$ の基板温度で厚さ $30\text{nm}$ まで成長する。

## 【0041】

$\text{ZnSe}$ 緩衝層を成長させた後、サンプルは、同チェンバにおいて導波路構造の成長のために準備がなされる。導波路構造の第1の層は $\text{Be}_x\text{Zn}_{(1-x)}\text{Se}$ 下部クラッドイング54である。 $\text{GaAs}$ に対する格子整合の場合には、 $x=0.029$ である。この層は、 $275^\circ\text{C}$ の成長温度において約 $1\mu\text{m}/\text{時}$ で成長させられる。VI/II族流速比は、RHEED(反射高速電子線回折)パターンが $(2\times 1)$ であるように十分にVI族リッチである。この層の所望の厚さは、導波路の損失要件によって決定され、通常は $3\mu\text{m}$ 以上である。一実施形態において、次の層の基板温度に上昇する前に、 $\text{Se}$ の過度の外方拡散を防止するために、 $\text{BeTe}$ の薄層( $1\text{nm}$ )が $\text{BeZnSe}$ 上に成長させられる。

## 【0042】

次の層の成長前に、基板温度は約 $600^\circ\text{C}$ まで上昇させる。基板温度が安定すると、 $\text{Be}_y\text{Zn}_{(1-y)}\text{Te}$ コア層56の成長が開始される。 $\text{GaAs}$ に対する格子整合の場合には、 $y=0.935$ である。VI/II族流速比は、RHEEDパターンが $(2\times 1)$ であるように十分にVI族リッチであった。この成長速度は約 $1\mu\text{m}/\text{時}$ であり、レーザダイオードチップの光学モードと整合するために、総厚は $1.0\mu\text{m}$ である。

## 【0043】

$\text{BeZnTe}$ 層の成長後、 $\text{BeZnSe}$ 上部クラッドイングの成長のために、基板温度は約 $275^\circ\text{C}$ に下げられる。下部クラッドイング層58の成長と同一の成長条件が用いられる。レーザダイオードチップの光学モードの位置と整合するために、この層の厚さは $1.0\mu\text{m}$ である。サンプルがチェンバから除去されるときに、 $\text{Be}$ を含む層が酸化しないようにするために、 $\text{ZnSe}$ (図示せず)の最終的な薄層( $50\text{nm}$ )が成長させられる。

## 【0044】

テーパ型導波路を作製するために、フォトレジスト(ニュージャージー州フランクリンのフューチャーレックス・インコーポレイティッド(Futurrex, Inc, (Franklin, NJ))から市販されているNR7-1000PYが好ましい)は、 $<110>$ 軸に注意深く整列されたII-V族半導体に適切にパターン形成される。パターン

10

20

30

40

50



は広端部で幅  $7.5 \mu\text{m}$  であり、狭端部で幅  $7.5 \mu\text{m}$  であるテーパ型導波路のほか、散乱セグメントを具備している。テーパの形はレイズド正弦であり、長さは  $1 \text{ cm}$  である。ウェーハはイオンビームエッチング ( $500 \text{ eV}$  の  $\text{Xe}$  陽イオン) によってパターン成形され、 $0.75 \mu\text{m}$  の上部クラディング層をエッチングする。次に、エッチングされたウェーハは真空蒸着装置によってすぐに移動され、「横クラディング」充填材  $60$  を形成するために、 $0.75 \mu\text{m}$  の  $\text{MgF}_2$  が電子ビーム蒸着によって蒸着される。次いで、フォトリジストストライプがアセトンによって剥がされ、エッチングされていないストライプの上に  $\text{MgF}_2$  をリフトオフして、平面を残す。続いて、ウェーハ全体の上に接合金属 ( $100 \text{ nm}$  の  $\text{Ti}$  および  $300 \text{ nm}$  の  $\text{Au}$ ) が真空蒸着され、ウェーハがバー (長さ  $1 \text{ cm}$ ) まで劈開される。反射防止コーティング ( $16.8 \text{ nm}$  の  $\text{SiO}_2$ ) が導波路の広端部に真空蒸着される。導波路の狭 (出力側) 端部はコーティングされない。続いて、バーが個別の導波路チップ (幅  $1500 \mu\text{m}$ ) に劈開される。このような導波路において、光学モードの中心は、接合金属の上面から  $2.0 \mu\text{m}$  である。

【0045】

#### サブマウント

便宜上、サブマウントには、薄い ( $125 \mu\text{m}$ ) シリコンウェーハが用いられる。より高い熱伝導率の別の材料 (たとえば、ダイヤモンド) を用いることも可能である。サブマウントの上面は高い真空蒸着によって  $50 \text{ nm}$  の  $\text{Pt}$  および  $3 \mu\text{m}$  の  $\text{In}$  を用いてコーティングされる。 $\text{Pt}$  層は、溶融時に  $\text{In}$  がサブマウント面で数珠繋ぎにならないようにする。下面は、高い真空蒸着によって  $100 \text{ nm}$  の  $\text{Ti}$  および  $300 \text{ nm}$  の  $\text{Au}$  を用いてコーティングされる。サブマウントは幅  $3 \text{ mm}$ 、長さ  $1.5 \text{ cm}$  である。

【0046】

#### 組立工程

完全なレーザを組み立てるために、レーザダイオードチップが最初にサブマウントの  $\text{In}$  コーティングされた側面と接触する接合金属層によってサブマウントの一方の端部の付近に配置される。レーザダイオードチップが、棒状にするために最小の十分な力で  $\text{In}$  を軽く圧入される。次に、テーパ型導波路チップ上の反射防止コーティングが、レーザダイオードチップ上の反射防止コーティングに接触するように配置される。続いて、レーザダイオードチップの活性ストライプにテーパ型導波路を整列させるために、テーパ型導波路チップが移動される。これは、赤外線ビデオシステムを有する顕微鏡を用い、レーザダイオードチップおよびテーパ型導波路チップの両方の基板を撮像して実現される。チップが整列されると、導波路チップが  $\text{In}$  を軽く圧入し、剥離される。続いて、 $\text{In}$  が溶融して、接合金属との接合部を形成するまで、サブマウント、レーザダイオードチップおよびテーパ型導波路チップが気体を形成する際に短時間加熱される。最後に、サブマウントが熱電気冷却に取り付けられるヒートシンクにハンダ付けられる。レーザは、 $n$ -オーム性接触金属および  $\text{In}$  に接合されるワイヤを通じて電流を通すことによって作動される。

【0047】

#### 実施例 2 : $1480 \text{ nm}$ レーザ

この実施例は、 $\text{AlGaInAs-InP}$  レーザダイオードチップ、酸化窒素テーパー型導波路およびシリコンサブマウントを具備する  $1480 \text{ nm}$  レーザについて述べている。

【0048】

#### $\text{AlGaInAs-InP}$ レーザダイオードチップ

この実施例では、レーザダイオードチップは、( $100$ )  $\text{InP}$  :  $\text{S}$  ウェーハ上に有機金属気相成長法 ( $\text{MOCVD}$ ) によって成長される。すべての層は、名目上  $\text{InP}$  に格子整合される。下部クラディングは、厚さ  $0.8 \mu\text{m}$  の  $\text{InP} : \text{S}$  ( $n = 10^{18} \text{ cm}^{-3}$ ) および  $0.1 \mu\text{m}$  の  $\text{AlGaInAs} : \text{S}$  ( $E_g = 1.44 \text{ eV}$ 、 $n = 10^{18} \text{ cm}^{-3}$ ) である。活性領域 (レーザ導波路コア) は、その中心に 5 つの  $\text{GaInAs}$  量子井戸を有する厚さ  $0.28 \mu\text{m}$  のドーピングされていない  $\text{AlGaInAs}$  ( $E_g = 1.1 \text{ eV}$ ) である。井戸は、 $10 \text{ nm}$  の  $\text{AlGaInAs}$  ( $E_g = 1.1 \text{ eV}$ ) によって互いから離隔され

10

20

30

40

50



ている。量子井戸のそれぞれの厚さ（成長時）は、所望のレーザ波長（ $1480\text{ nm}$ ）を形成するように調整される。上部クラディングは、厚さ $0.1\text{ }\mu\text{m}$ の $\text{AlGaInAs}:\text{Zn}$ （ $E_g = 1.44\text{ eV}$ 、 $p = 10^{18}\text{ cm}^{-3}$ ）および $1.3\text{ }\mu\text{m}$ の $\text{InP}:\text{Zn}$ （ $p = 10^{18}\text{ cm}^{-3}$ ）を含む。 $p$ -オーム性接触層は $0.05\text{ }\mu\text{m}$ の $\text{GaInAsP}$ （ $E_g = 0.95\text{ eV}$ 、 $p = 2 \times 10^{18}\text{ cm}^{-3}$ ）および $0.2\text{ }\mu\text{m}$ の $\text{GaInAs}:\text{Zn}$ （ $p = 10^{19}\text{ cm}^{-3}$ ）である。

#### 【0049】

レーザダイオードチップの作製は、接触層上に $20\text{ nm}$ の $\text{Pd}$ 、 $100\text{ nm}$ の $\text{Au}$ および $2\text{ nm}$ の $\text{Ti}$ からなる $p$ -オーム性接触金属の蒸着から始まる。 $\text{Ti}$ は、次のステップにおけるフォトレジストの接着を促進する。幅 $100\text{ }\mu\text{m}$ のフォトレジストストライプは、 $\langle 110 \rangle$ 軸に注意深く整列される $p$ -オーム性接触金属上にパターン形成される。続いて、ウェーハがイオンビームエッチング（ $500\text{ eV}$ の $\text{Xe}$ 陽イオン）によってパターン形成され、 $p$ -オーム性接触金属を通してエッチングされ、 $0.25\text{ }\mu\text{m}$ の半導体となる。次に、エッチングされたウェーハは真空蒸着装置によってすぐに移動され、 $0.37\text{ }\mu\text{m}$ の $\text{Al}_2\text{O}_3$ が電子ビーム蒸着によって蒸着される。次いで、フォトレジストストライプがアセトンによって剥がされ、エッチングされていないストライプの上に $\text{Al}_2\text{O}_3$ をリフトオフして、平面を残す。次に、フォトレジストが再び塗布されて、パターン形成された後、幅 $100\text{ }\mu\text{m}$ の活性領域の上方の中心に幅 $1000\text{ }\mu\text{m}$ のストライプをリフトオフすることによって、接合金属（ $100\text{ nm}$ の $\text{Ti}$ および $300\text{ nm}$ の $\text{Au}$ ）が蒸着およびパターン形成される。この時点で、最上面の処理は完了する。ウェーハは、研磨手段上のワックスによってマウントされ、背面が鏡面となるまで研磨される。研磨手段から除去した後、ウェーハの背面は洗浄され、わずかにエッチングされる。フォトレジストが再び塗布され、パターン形成され、背面の $n$ -オーム性接触金属（ $10\text{ nm}$ の $\text{Pd}$ 、 $25\text{ nm}$ の $\text{Ge}$ および $300\text{ nm}$ の $\text{Au}$ ）が真空蒸着によって蒸着され、リフトオフによって $1000\text{ }\mu\text{m}$ のストライプにパターン形成される。これらのストライプは、赤外線顕微鏡を用いて $\text{InP}$ 基板を通して活性ストライプを見ることができるよう「窓」を実現するために、ウェーハの前から活性ストライプに対して整列される。

#### 【0050】

続いて、ウェーハが長さ $1000\text{ }\mu\text{m}$ のバーに劈開され、反射防止コーティング（ $20.9\text{ nm}$ の $\text{Al}_2\text{O}_3$ ）が前端面に塗布され、高い屈折性のコーティング（ $\text{MgF}_2$ および $\text{Si}$ ）が後端面に施される。続いて、バーがチップ（幅 $1500\text{ }\mu\text{m}$ ）に刻まれ、組立の準備が整う。これらのチップのそれぞれにおいて、光学モードの中心は、接合金属の上面から $2.14\text{ }\mu\text{m}$ である。

#### 【0051】

##### 酸化ケイ素テーパー型導波路

図6は、この実施例のテーパー型導波路70を示しており、両面を研磨した（ $100$ ）シリコンウェーハ72からはじめることによって作製される。ウェーハの上面に少なくとも $3\text{ }\mu\text{m}$ の厚さまで酸化物が成長させられて下部クラディング74を形成する。標準的な技術を用いて、フォトレジストが下部クラディングにおいてパターン形成されて、小さな（ $10\text{ }\mu\text{m}$ の正方形）の位置決めマークを規定し、それらのマークを基板の $\langle 110 \rangle$ 軸に正確に整列させる。ウェーハが真空蒸着システムに配置され、 $\text{Ge}$ の薄層（ $100\text{ nm}$ ）が電子ビーム蒸着によって蒸着される。蒸着システムから除去した後、アセトン（他の適切な溶剤を用いることも可能）の中でフォトレジストが除去され、「リフトオフ」によって $\text{Ge}$ に小さな位置決めマークがパターン形成される。

#### 【0052】

標準的な技術を用いて、フォトレジスト（ニュージャージー州フランクリンのフューチャーレックス・インコーポレイティッド（*Futurex, Inc.*, (*Franklin, NJ*）から市販されている $\text{NR7-1000PY}$ が好ましい）が、下部クラディングに再びパターン形成され、所望の導波路パターン（散乱セグメントも含む）を規定し、各テーパー型導波路の広端部付近に位置している $\text{Ge}$ の位置決めマークと正確に整列させる



。この実施例では、導波路は、 $2.0\text{ cm}$ の長さにならって幅 $100\text{ }\mu\text{m}$ から幅 $7.5\text{ }\mu\text{m}$ まで先細りになっている。テーパの形はレイズド正弦である。ウェーハは、真空蒸着システムに配置され、 $\text{MgF}_2$ 薄層（光閉じ込め材料76）が電子ビーム蒸着（あるいは熱蒸着またはスパッタリングをはじめとする他の蒸着技術を用いることもできる）によって蒸着される。蒸着システムから除去した後、アセトン（他の適切な溶剤を用いることも可能）の中でフォトリソが除去され、「リフトオフ」によって $\text{MgF}_2$ にパターンを形成する。この実施例では、 $\text{MgF}_2$ は厚さ $37.5\text{ nm}$ である。次に、ウェーハは、プラズマ化学気相成長（PECVD）システムに配置される。シリカ上部クラディングに続いて、酸化ケイ素コア78が蒸着される。この実施例では、コアは厚さ $0.4\text{ }\mu\text{m}$ であり、PECVD気体流は、設計波長 $1480\text{ nm}$ において屈折率 $1.668$ に適したコアの窒素成分を形成するために調整される。上部クラディング80は厚さ $1.64\text{ }\mu\text{m}$ である。これらの層の厚さは、レーザダイオードチップにおける光学モードのサイズおよび位置にほぼ整合するように選択される。結果として生じる導波路構造は、（サブマウントに接合するのに適した）略平面であり、設計波長 $1480\text{ nm}$ において単一横モードに対応する。最終的な高温（たとえば $1140^\circ\text{C}$ ）の焼きなましによって、PECVD層の水素を削減して、導波路吸収損失を最小限に抑えることができる。

#### 【0053】

次いで、接合金属（図示せず）（ $100\text{ nm}$ のTiおよび $300\text{ nm}$ のAu）がウェーハ全体にならって真空蒸着され、ウェーハがバー（長さ $2\text{ cm}$ ）に劈開される。反射防止コーティング（ $26.8\text{ nm}$ の $\text{MgF}_2$ ）が、導波路の広端部に真空蒸着される。この実施例では、導波路の狭（出力側）端部はコーティングされない。続いて、バーが個別の導波路チップ（幅 $1500\text{ }\mu\text{m}$ ）に劈開される。このような導波路において、光学モードの中心は、接合金属の上面から $2.14\text{ }\mu\text{m}$ である。

#### 【0054】

サブマウントおよび組立工程

サブマウントおよび組立工程は、1つの例外を除き、実施例1と同一である。この実施例では、 $\text{MgF}_2$ 薄層によって規定されるテーパ型導波路は、赤外線ビデオシステムを有する顕微鏡を用いてSi基板を通して見ることがきわめて困難である。しかし、Geの位置決めマークが見やすく、導波路の位置は位置決めマークに対して既知であることから、レーザダイオードチップをテーパ型導波路と正確に整列することができる。

#### 【0055】

本発明は、レーザダイオードチップおよび導波路チップのための材料系の他の組合せも等しく十分に作用するであろう。たとえば、コア層の十分な整列を確実に行うために、総厚に対して最小の調整がなされれば、実施例1のAlGaAs-InGaAsレーザダイオードチップは、実施例2の酸化ケイ素導波路チップと効率的に結合することが可能である。同様に、実施例2のAlGaInAs-InPレーザダイオードチップは、適切な厚さの調整を施せば、実施例1のBeZnTe導波路チップと効率的に結合することが可能である。

#### 【0056】

本発明のさまざまな修正および変更は、本発明の範囲および精神を逸脱することなく、当業者には明白となるであろう。本発明は本願明細書に記載した例示の実施形態に過度に限定されるべきではないことを理解すべきである。

#### 【図面の簡単な説明】

#### 【0057】

【図1】本発明によるレーザダイオードチップへのプレーナ型導波路チップのバットカップリングを示している。

【図2】図1の結合された導波路チップおよびレーザダイオードチップの側面図である。

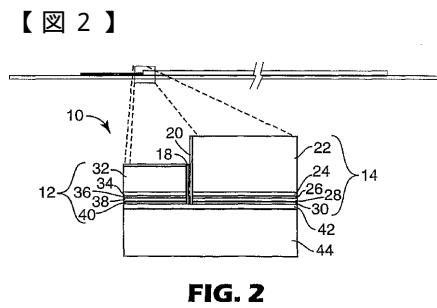
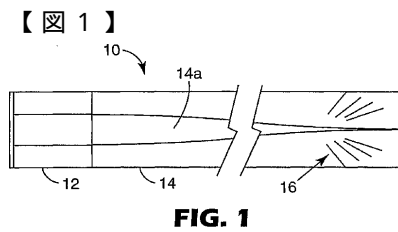
【図3】本発明のテーパ型導波路の屈折率値のモデルを示している。

【図4】本発明のテーパ型導波路内部の算出された光強度のモデルを示している。

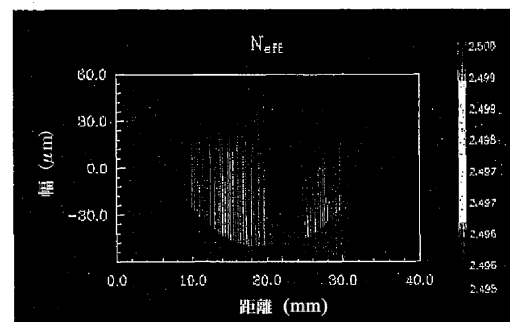
【図5】II-VI族化合物半導体導波路の断面を示している。



【図 6】 酸窒化ケイ素導波路の断面を示している。

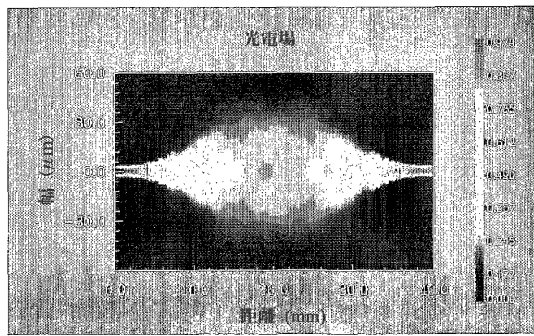


【図 3】

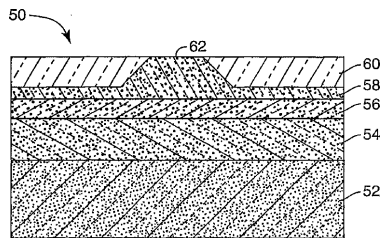




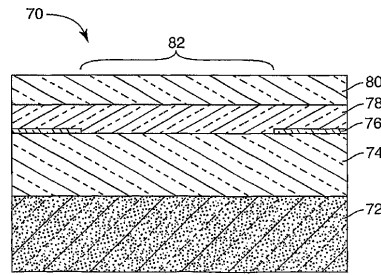
【図 4】

**FIG. 4**

【図 5】

**FIG. 5**

【図 6】

**FIG. 6**



---

フロントページの続き

- (72)発明者 ハーセ, マイケル エー .  
アメリカ合衆国, ミネソタ 5 5 1 3 3 - 3 4 2 7, セント ポール, ポスト オフィス ボック  
ス 3 3 4 2 7
- (72)発明者 チャレリ, アレッサンドラ オー . ピー .  
アメリカ合衆国, ミネソタ 5 5 1 3 3 - 3 4 2 7, セント ポール, ポスト オフィス ボック  
ス 3 3 4 2 7
- (72)発明者 ミラー, トーマス ジェイ .  
アメリカ合衆国, ミネソタ 5 5 1 3 3 - 3 4 2 7, セント ポール, ポスト オフィス ボック  
ス 3 3 4 2 7
- (72)発明者 グリロ, ドナルド シー .  
アメリカ合衆国, ミネソタ 5 5 1 3 3 - 3 4 2 7, セント ポール, ポスト オフィス ボック  
ス 3 3 4 2 7

審査官 土屋 知久

- (56)参考文献 特表2003-515253(JP, A)  
特表2001-506373(JP, A)  
特開平11-54841(JP, A)  
特開2000-323781(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H01S 5/00-5/50