

# 發明專利說明書 200423105

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： P3104288

※ 申請日期： 93.2.20

※IPC 分類： G11B7109

## 壹、發明名稱：(中文/英文)

光學記錄裝置使用的時控電路

TIMING CONTROL CIRCUIT FOR AN OPTICAL RECORDING  
APPARATUS

## 貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

荷蘭商皇家飛利浦電子股份有限公司

KONINKLIJKE PHILIPS ELECTRONICS N.V.

代表人：(中文/英文)

J L 凡 德 渥

VAN DER VEER, J. L.

住居所或營業所地址：(中文/英文)

荷蘭愛因和文市格羅尼渥街1號

GROENEWOUDSEWEG 1, 5621 BA EINDHOVEN,

THE NETHERLANDS

國 籍：(中文/英文)

荷蘭 THE NETHERLANDS

**參、發明人：**(共 2 人)

**姓 名：**(中文/英文)

1. 馬瑞納斯 艾德瑞那 韓瑞可 盧肯斯

LOOIJKENS, MARINUS ADRIANUS HENRICUS

2. 詹姆士 喬瑟夫 安東尼 麥可寇邁科

MCCORMACK, JAMES JOSEPH ANTHONY

**住居所地址：**(中文/英文)

1. 荷蘭愛因和文市豪斯特蘭路6號

PROF. HOLSTLAAN 6, 5656 AA EINDHOVEN,  
THE NETHERLANDS

2. 荷蘭愛因和文市豪斯特蘭路6號

PROF. HOLSTLAAN 6, 5656 AA EINDHOVEN,  
THE NETHERLANDS

**國 籍：**(中文/英文)

1. 荷蘭 THE NETHERLANDS

2. 愛爾蘭 IRELAND

### 肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家（地區）申請專利：

1. 歐洲專利機構；2003年02月24日；03100439.3

2.

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 歐洲專利機構；2003年02月24日；03100439.3

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明：

### 【發明所屬之技術領域】

本發明通常有關一用於將資訊寫入一光學媒體之光學記錄裝置，但不一定只是一光學儲存媒體。尤其，本發明關於一用於一光學記錄裝置之時控電路。之後，本發明會為一光學儲存磁盤之案例而被說明，而且該裝置也會被表示為"光碟機"。

### 【先前技術】

如大家所熟知的，一光學儲存磁盤包括至少一磁軌，儲存空間不是連續螺旋的形式，就是多同心圓的形式，能以資料圖樣之行式儲存資訊。光碟可以是唯讀類型，資訊於製造期間被記錄，該資訊只能被使用者讀取。該光學儲存磁盤也可以是可寫入類型，可由使用者儲存資訊。關於將資訊寫於一可寫入式光學儲存磁盤之儲存空間，一光碟機一方面包括旋轉構件，以接收並旋轉一光碟，而另一方面，另一方面包括光學構件，以產生一光學光束，而且由該雷射光掃描該儲存磁軌。由於一般的光碟技術，以及將資訊儲存於一光碟之方法是眾所皆知，所以於此不需要更詳細描述該技術。為了瞭解本發明，充分說明調準該雷射光，以產生該磁盤材料已改變屬性之位置之圖樣，此類圖樣對應於編碼資訊。

尤其，該雷射驅動信號是一數位信號，能夠呈現兩個值之一，分別表示為高與低或"1"與"0"。如果該雷射驅動信號是低的，該雷射輸出功率因此在該磁盤材料上造成所謂

的"平面"。如果該雷射驅動信號是高的，該雷射輸出功率因此在該磁盤材料上造成所謂的"凹處"。該編碼器信號至一雷射光控制信號之轉變通常被稱為一寫入策略，而且通常由一寫入策略產生器(WSG)執行。

該光學掃描構件包括一光學讀取單元，其包括一雷射二極體與一雷射二極體驅動器。該雷射二極體驅動器包括一觸發元件，以及決定該雷射二極體驅動信號之一寫入策略產生器與一雷射電流驅動器。更詳細說明，該觸發元件有兩輸入，以分別接收一資料信號與一時脈信號。簡單的說，該時脈信號是一決定該觸發輸出信號之變化時序之數位信號，而該資料信號決定該觸發輸出信號在該時脈信號決定當時所取得之值。

為了確實設定一觸發元件為一所希望之狀態(即，高/低)，於一些時間窗口圍繞該主動時脈信號邊緣期間(設定與保持條件)，此類觸發元件需要該等輸入信號是可靠的。如果此等條件不符合，資料錯誤會發生。

在此一點上，一些個別之觸發裝置比其他裝置具有更多的嚴格設定與保持條件。事實上，此等條件不同於批對批，甚至不同於元件對元件。另一方面，由一編碼器元件提供該時脈信號與該資料信號，而且對於不同之編碼器元件，該時脈信號與該資料信號之間之相位關係可以是不同的，而且甚至可隨一編碼器元件之時間而變化，例如由溫度或電源供應變化所引起。上面所提到之該等問題會隨著寫速(資料率)增加而更加嚴重。

因而，本發明之一重要目的是藉由於該觸發決定時間窗口期間，增加該時脈信號與該資料信號之穩定性，以降低資料錯誤的機會。

#### 【發明內容】

根據本發明一重要觀點，藉由在該時脈信號邊緣與該資料信號邊緣之間提供一自動調準，以實現該目的。上述會排除或至少減少相位變化，例如因製程擴張、溫度變化與電源供應變化所引起。

請注意，US-A-5.475.664描述一種從一磁碟讀取資訊之方法，其中經由一PLL電路處理一讀取信號，以再生一資料信號與一時脈信號，而且其中該光束焦點適用於降低該PLL時脈信號邊緣與該資料信號之轉接點之間之時間差。相對的，本發明有關該寫入通道，由該編碼元件分別固定該資料信號與該時脈信號之時序與頻率。

#### 【實施方式】

圖1概要顯示一光碟寫入裝置1之光學寫入系統2。該光學寫入系統2包括一具有一輸入11之編碼器元件10，該輸入11從一資料源接收一資料信號 $S_D$ ，為了簡單明瞭，沒有顯示該資料源。該編碼器10執行一編碼作業，通常是熟知的8對14調變編碼(EFM)，而且在資料輸出12提供一EFM資料信號 $S_{EFMdata}$ ，以及在時脈輸出13提供一EFM時脈信號 $S_{CLK}$ 。因為8對14調變編碼就其本身而言是眾所皆知的，所以於此不需要詳細說明該編碼架構。

該光學寫入系統2進一步包括一雷射二極體30與一用於

驅動該雷射二極體30之驅動器電路20。該驅動器電路20具有一耦合該編碼器10之資料輸出12之資料輸入22，以接收該資料信號 $S_{EFMdata}$ ，也具有一耦合該編碼器10之時脈輸出13之時脈輸入23，以接收該時脈信號 $S_{CLK}$ 。該驅動器電路20進一步具有一耦合該雷射二極體30之驅動輸出24，以提供一雷射二極體驅動信號 $S_L$ 。

如圖1所顯示，該驅動器電路20包括一雷射電流驅動器單元26，其具有一輸入27與一連接至該驅動器電路20之驅動輸出24之輸出28。於該範例中，該雷射電流驅動器單元26包括一寫入策略產生器，未分開顯示。

如圖1所顯示，該驅動器電路20進一步包括一D類型觸發驅動元件25，具有一資料輸入口耦合至驅動器電路20之資料輸入22其具有一時脈輸入CLK，耦合該驅動器電路20之時脈輸出23，而且具有一輸出Q，耦合該雷射電流驅動器單元26之輸入27。

圖2概要說明該驅動器電路20之作業。該編碼之資料信號是一數位信號 $S_{EFMdata}$ ，能夠具有兩種值，分別表示高與低或"1"與"0"；此兩值之間的轉變表示信號邊緣。同樣地，該時脈信號 $S_{CLK}$ 也是一數位信號，能夠具有兩種值，分別表示高與低或"1"與"0"；此兩值之間的轉變表示信號邊緣。於此兩案例中，從"0"至"1"之轉變表示一上升邊緣，而從"1"至"0"之轉變表示一下降邊緣。

在D類型觸發驅動元件25之時脈輸入CLK接收該時脈信號 $S_{CLK}$ 之下降邊緣各自的時間，該D類型觸發驅動元件25

使其輸出 $Q$ 輸出之信號值，等於在其資料輸入 $D$ 之資料信號 $S_{EFMdata}$ 之瞬間值，而且在該時脈信號 $S_{CLK}$ 之下降邊緣再次到達之前，保持該輸出信號。因此，於圖2中，在時間 $t1$ ，觸發輸出信號 $S_Q$ 變高。在時間 $t2$ 與 $t3$ ，因為該資料信號 $S_{EFMdata}$ 在觸發輸入 $D$ 還是高的，所以觸發輸出信號 $S_Q$ 保持高的，但在 $t4$ ，因為此時在觸發輸入 $D$ 之資料信號 $S_{EFMdata}$ 是低的，所以觸發輸出信號 $S_Q$ 變低。可以考慮以觸發輸出信號 $S_Q$ 建立一類似該資料信號 $S_{EFMdata}$ 之資料信號，但是具有不同之時序，為了該理由，觸發輸出信號 $S_Q$ 也可表示為重置時序之資料信號。

於圖2所顯示之情況中，因該觸發元件25回應該時脈信號之下降邊緣，所以該時脈信號之下降邊緣代表主動邊緣，而該時脈信號之上升邊緣代表被動邊緣。

於圖2所顯示之情況中，調準該資料信號 $S_{EFMdata}$ 之邊緣與該時脈信號 $S_{CLK}$ 之被動邊緣。該資料信號 $S_{EFMdata}$ 與該時脈信號 $S_{CLK}$ 之間之時序參數 $\tau_{DC}$ 被定義為該資料信號 $S_{EFMdata}$ 之邊緣與該時脈信號 $S_{CLK}$ 之被動邊緣之間之時間差。於圖2所顯示之情況中，該時序參數 $\tau_{DC}$ 等於零。

圖3A說明該資料信號 $S_{EFMdata}$ 之邊緣比該時脈信號 $S_{CLK}$ 之被動邊緣稍晚到達之情況；於該案例中，該時序參數 $\tau_{DC}$ 被定義為正數。

圖3B說明該資料信號 $S_{EFMdata}$ 之邊緣比該時脈信號 $S_{CLK}$ 之被動邊緣稍早到達之情況；於該案例中，該時序參數 $\tau_{DC}$ 被定義為負數。

應瞭解該時序參數 $\tau_{DC}$ 之絕對值通常比該時脈信號之週期的一半小。

有關該觸發器25之設定與保持時間的要求，圖2之情況(時序參數 $\tau_{DC}=0$ )是理想的，因為當時所發生之資料信號邊緣與最接近之主動時脈信號邊緣之間之時間間隔是最大的。

該時序參數 $\tau_{DC}$ 可由元件對元件變化，然而為了一元件，該時序參數 $\tau_{DC}$ 可隨時間變化。上述可表示在該編碼器10之該等輸出12與13之內部延遲41與42，或在該驅動器20之該等輸入22與23之內部延遲43與44。內部延遲41與42代表發生在該編碼器10之時序差，而內部延遲43與44代表編碼器10與觸發器25之間之信號傳輸所發生之時序差。

希望在觸發器25之該等D與CLK輸入測量之時序參數 $\tau_{DC}$ 越小越好，最好等於零。

為此目的，本發明提供一時控電路50，實行作為一單元，連接在編碼器10與驅動器20之間，最好如圖4所說明，直接配置在觸發器25之該等D與CLK輸入之前。

請注意，該時控電路50是本發明之一實施例，可用於其他應用。

該時控電路50有兩輸入51與52，以接收兩信號S1與S2，以及兩輸出58與59，以輸出兩信號S3與S4。於圖4所描述之兩特定應用中，第一輸入51接收該資料信號 $S_{EFMdata}$ 作為第一輸入信號S1，而第二輸入52接收該時脈信號 $S_{CLK}$ 作為第二輸入信號S2，而且第一輸出58與第二輸出59分別連接觸

發器 25 之該資料輸入 D 與時脈輸入 CLK。

第一輸入 51 至第一輸出 58 之第一信號路徑被標示為 53，第二輸入 52 至第二輸出 59 之第二信號路徑被標示為 54。一可控制延遲合併於該等信號路徑 53，54 至少之一。於所描述之實施例，一可控制延遲 60 合併於第一信號路徑 53，其具有一連接該第一輸入 51 之信號輸入 61，一連接該第一輸出 58 之延遲信號輸出 62，以及一控制輸入 63。

設計該可控制延遲裝置 60，以在其延遲信號輸出 62 提供一第一延遲信號 S3，第一延遲信號 S3 等於在其信號輸入 61 接收之第一輸入信號 S1，但延遲超過一第一預定延遲時間  $\tau_1$ ，該歷時由控制輸入 63 所接收之控制信號決定。目前可控制延遲裝置本身是眾所皆知的，而本發明本身與可控制延遲裝置無關，但實行本發明時，可使用本身是眾所皆知之可控制延遲裝置，於此不需要更詳細論述該可控制延遲裝置之設計與作業。

該時控電路 50 進一步包括一相位比較器 70，其具有一連接第一輸出 58 之第一輸入 71，一連接第二輸出 59 之第二輸入 72，以及一連接該可控制延遲裝置 60 之控制輸入 63 之控制輸出 73。

設計該相位比較器 70，以比較由兩輸入 71，72 所接收之兩信號之相位，並產生該可控制延遲裝置 60 之控制信號 S<sub>C</sub>，以降低兩輸入信號邊緣之間之時間差，最好是零。

目前相位比較器是眾所皆知的，而本發明本身與相位比較器無關，但實行本發明時，可使用本身是眾所皆知之相

位比較器，於此不需要更詳細論述該相位比較器之設計與作業。

最好，該相位比較器70包括一低通濾波器功能，以過濾在其兩輸入71，72接收之該等輸入信號。

於該第一信號S1，即，資料信號 $S_{\text{EFMdata}}$ 有點超前該第二信號S2，即，時脈信號 $S_{\text{CLK}}$ 之案例中，因為該相位比較器70產生其控制信號 $S_C$ ，以將一相當少之延遲加至該第一信號S1，所以該時控電路50能夠輕易實現該兩信號之調準。然而，於該第一信號S1有些落後該第二信號S2之案例中，將少量之延遲加至該第一信號S1，只會增加此兩輸入信號邊緣之間之時間差，而且於該時脈週期減少該原始時序差之命令，需要大量的延遲。因而，於一最佳實施例中，也如圖4所描述的，該時控電路50進一步包括一第二延遲元件於該兩傳輸路徑之另一路徑，即一第二延遲元件80位於第二信號傳輸路徑54。該第二延遲元件80有一連接第二輸入52之信號輸出81，與一連接第二輸出59之延遲信號輸出82。

此外，實際上可延遲有關該資料信號之時脈信號。

該第二延遲元件80可以是一可控制延遲裝置，如該第一延遲裝置60，但是不一定需要。如果該第二延遲元件80是一固定之延遲裝置80，則能夠被設計，以提供在延遲信號輸出82之第二延遲信號S4等於在信號輸入81接收之第二輸入信號S2，但延遲會超過一第二預定延遲時間 $\tau_2$ ，且該歷時是固定的。

於該第一信號S1已經與該第二信號S2調準之案例中，該

相位比較器 70 產生其控制信號  $S_C$ ，以使該第一延遲時間  $\tau_1$  等於該第二延遲時間  $\tau_2$ ，因此也調準該等輸出信號  $S_3$  與  $S_4$ 。

於該第一信號  $S_1$  有些超出該第二信號  $S_2$  之案例中，該相位比較器 70 產生其控制信號  $S_C$ ，因此該第一延遲時間  $\tau_1$  大於該第二延遲時間  $\tau_2$  (更特別的是： $\tau_1 = \tau_2 + \tau$ )。

於該第一信號  $S_1$  有些落後該第二信號  $S_2$  之案例中，該相位比較器 70 產生其控制信號  $S_C$ ，因此該第一延遲時間  $\tau_1$  小於該第二延遲時間  $\tau_2$  (更特別的是： $\tau_1 = \tau_2 - \tau$ )。

該相位比較器 70 最好與一非揮發性記憶體 90 相聯繫。對於該記憶體 90，該時控電路 50 儲存一代表該控制信號  $S_C$  強度(電壓)之值。該時控電路 50 可被設計，以定期儲存現行控制信號之強度，或儲存正好是關閉電源之前之強度。於任何案例中，該時控電路 50 被設計，以在開機時讀取該記憶體 90，並使用該儲存值，以決定該控制信號  $S_C$  (之初始值)。

於一可能之實施例中，使用類比-對-數位(ADC)轉換器，將表示現行控制信號強度之數位值，儲存於該記憶體 90，為了簡單明瞭，未顯示該類比-對-數位轉換器，而使用一數位-對-類比(DAC)轉換器恢復該控制信號，以讀取該記憶體 90，為了簡單明瞭，未顯示該數位-對-類比轉換器。

因此，本發明成功提供一光學記錄裝置，以將資訊寫入一光學儲存媒體，例如一光學儲存磁盤，該裝置包括一雷射二極體 30，一包括一觸發元件 25 之雷射驅動器電路 20，以及一時控電路 50。該觸發器接收一數位資料信號與一數位時脈信號。

該時控電路50不是延遲該數位資料信號，就是該數位時脈信號，因此幾乎完全調準資料信號邊緣與被動時脈信號邊緣。

熟悉此項技藝者應瞭解，本發明不受限於上面論述之示範實施例，但是各種變化與修改需符合本發明定義於該附加申請專利範圍之保護範圍。

例如，驅動器電路20之輸出信號可被反轉成與該EFM資料信號相關。

同樣地，於對應資料信號邊緣與下降時脈信號邊緣之相位差為零之案例中，該觸發元件25可回應該時脈信號之上升邊緣。

再者，該可控制延遲元件可併入該時脈信號傳輸線54，而該資料信號傳輸線53可包含一固定延遲元件，或沒包含延遲元件。

再者，該光學寫入系統2可能包括一反向器，配置在該編碼器10之時脈輸出信號13與該時控電路50之第二輸入52之間，當出現在該觸發器25之時脈信號輸入CLK時，以實現將該時脈信號 $S_{CLK}$ 之上升邊緣變成該時脈信號S4之下降信號，而反之亦然。如熟悉此項技藝者所瞭解的，此類反向器最好是一可控制反向器，例如可實行作為一EXOR閘，在一輸入端，接收該時脈信號 $S_{CLK}$ ，並在一第二輸入端，接收一選擇信號。使用此類可控制反向器，根據該等資料信號邊緣是較接近該編碼器輸出時脈信號 $S_{CLK}$ 之該等下降邊緣，或是該等上升邊緣，可能會選擇該編碼器之輸出時脈

信號  $S_{CLK}$  之該等下降邊緣，或是該等上升邊緣作為主動邊緣。於該案例中，該第二延遲元件 80 之固定延遲  $\tau_2$  之合適值是該時脈週期之四分之一，而該可控制延遲元件 60 所需要之延遲時間  $\tau_1$  可選擇之範圍為 0 至該時脈週期之一半。

此外，請注意，本發明可應用於光學記錄裝置，以單次寫入記錄材料，以及可重新寫入記錄材料。此外，請注意，本發明不受限於旋轉磁盤形狀之記錄材料。

### 【圖式簡單說明】

由本發明上面之描述及相關之該等圖示進一步描述本發明之此等或其他的觀點、特性與優點，其中同一參考數字表示同一或類似的零件，而且其中：

圖 1 概要顯示一光學寫入系統之方塊圖；

圖 2 圖示說明一資料信號、一時脈信號與一重置時序資料信號之間之調準時序關係圖；

圖 3A-B 是類似圖 2 之圖示，說明可能的錯誤調準；

圖 4 是說明根據本發明之一時控電路之概要方塊圖。

### 【圖式代表符號說明】

1	光碟寫入裝置
2	光學寫入系統
10	編碼器元件
12	資料輸出
13	時脈輸出
20	驅動器電路
22	資料輸入

23	時脈輸入
24	驅動輸出
25	觸發器
26	雷射電流驅動器
30	雷射二極體
41、42、43、44	內部延遲
55	第一電路輸入
56	第二電路輸入
57	第一傳輸路徑
58	第二傳輸路徑
58	第一輸出
60	第二輸出
61	可控制延遲構件
61、81、71、72、27	輸入
62、82、28	輸出
63	控制輸入
70	相位比較器
73	控制輸出
80	第二延遲元件
90	記憶體
CLK	時脈信號輸入
D	資料信號輸入
Q	驅動輸出
S1	第一輸入信號

S2	第二輸入信號
S3	第一延遲數位輸出信號
S4	第二延遲數位輸出信號
S <sub>C</sub>	控制信號
S <sub>CLK</sub>	時脈信號
S <sub>EFMdata</sub>	資料信號
S <sub>Q</sub>	重置時序資料信號
S <sub>L</sub>	雷射二極體驅動信號

### 伍、中文發明摘要：

本發明揭露一種將資訊寫入一光學儲存媒體之光學記錄裝置(1)，例如一光學儲存磁盤，該裝置包括一雷射二極體(30)與一雷射二極體驅動器電路(20)，該雷射二極體驅動器電路(20)包括一觸發元件(25)，一寫入策略產生器與一雷射電流驅動器(26)，以及一時控電路(50)。

該觸發器接收一數位資料信號與一數位時脈信號。

該時控電路(50)不是延遲該數位資料信號，就是延遲該數位時脈信號，以使資料信號邊緣與被動時脈信號邊緣幾乎完全調準。

### 陸、英文發明摘要：

An optical recording apparatus (1) is described, for writing information into an optical storage medium such as for instance an optical storage disc, the apparatus comprising a laser diode (30) and a laser diode driver circuit (20), which laser diode driver circuit (20) comprises a flipflop device (25), a write strategy generator and a laser current driver (26), and a timing control circuit (50).

The flipflop receives a digital data signal and a digital clock signal.

The timing control circuit (50) either delays the digital data signal or the digital clock signal, such as to substantially align data signal edges with passive clock signal edges.

## 拾、申請專利範圍：

1. 一種用於光學記錄裝置之時控電路(50)，其包括：

一第一電路輸入(51)，一第一電路輸出(58)，以及一位在第一電路輸入與第一電路輸出之間之第一傳輸路徑(53)；

一第二電路輸入(52)，一第二電路輸出(59)，以及一位在第二電路輸入與第二電路輸出之間之第二傳輸路徑(54)；

合併於該等信號路徑(53, 54)至少之一之可控制延遲構件(60)，設計用於延遲沿著該路徑(53)傳輸之一信號(S1)一段延遲時間( $\tau_1$ )；

一相位比較器(70)，具有一耦合該第一輸出(58)之第一輸入(71)，一耦合該第二輸出(59)之第二輸入(72)，與提供一控制信號( $S_C$ )給該可控制延遲構件(60)之控制輸出(73)；

其中該相位比較器(70)被設計以產生控制信號( $S_C$ )，使此等信號(S3, S4)出現在輸入(71, 72)時，大體上是調準的。

2. 如申請專利範圍第1項之時控電路，其中該相位比較器(70)包括一低通濾波器功能，以過濾該等在兩輸入(71, 72)接收之該等輸入信號。

3. 如申請專利範圍第1項之時控電路，其中該可控制延遲構件(60)有一耦合一電路輸入(51)之輸入(61)，一耦合一對應之電路輸出(58)之輸出(62)，以及一耦合該相位比較器

- (70)之該控制輸出(73)之控制輸入(63)。
4. 如申請專利範圍第1項之時控電路，其中該時控電路進一步包括一位於該兩傳輸相位(53, 54)之另一個(54)之第二延遲元件(80)。
  5. 如申請專利範圍第4項之時控電路，其中該第二延遲元件(80)是一固定之延遲元件，會導致一固定之延遲時間( $\tau_2$ )。
  6. 如申請專利範圍第1項之時控電路，其中該時控電路進一步包括一與該相位比較器(70)連接之非揮發性記憶體(90)；其中設計該時控電路，將代表該控制信號( $S_C$ )強度之值儲存於該記憶體(90)。
  7. 如申請專利範圍第6項之時控電路，其中設計該時控電路，以定期儲存該現行控制信號( $S_C$ )之強度。
  8. 如申請專利範圍第6項之時控電路，其中設計該時控電路，以儲存該現行控制信號( $S_C$ )剛好在關機之前之強度。
  9. 如申請專利範圍第6項之時控電路，其中設計該時控電路，以在開機時讀取該記憶體(90)，並使用該儲存值，決定該控制信號( $S_C$ )之設定。
  10. 如申請專利範圍第1項之時控電路，其中該可控制延遲構件(60)有一耦合一第一電路輸入(51)之輸入(61)，一耦合一第一電路輸出(58)之輸出(62)，以及一耦合該相位比較器(70)之控制輸出(73)之控制輸入(63)，設計該可控制延遲構件(60)，以接收一第一輸入信號( $S_1$ )，並提供一第一延遲數位輸出信號( $S_3$ )，由有關該輸入信號( $S_1$ )之第一延遲時間( $\tau_1$ )延遲；

該電路進一步包括一第二延遲構件(80)，其具有一耦合一第二電路輸入(52)之輸入(81)，一耦合一第二電路輸出(59)之輸出(82)，設計該第二延遲構件(80)，以接收一第二輸入信號(S2)，並提供一第二延遲數位輸出信號(S4)，由有關該輸入信號(S1)之第二延遲時間( $\tau_2$ )延遲；

設計該相位比較器(70)，產生控制信號( $S_C$ )，因此該第一延遲時間( $\tau_1$ )被設定，以使該第一延遲數位輸出信號(S3)之邊緣時序幾乎完全對應於該第二延遲數位輸出信號(S4)之邊緣時序。

11. 一種用於產生一重置時序資料信號( $S_Q$ )之方法，該重置時序資料信號( $S_Q$ )用於一光學記錄裝置(1)之雷射電流驅動器(26)，該方法包括該等步驟：

提供一觸發器(25)，該觸發器(25)具有一資料信號輸入(D)，一時脈信號輸入(CLK)，與一用於輸出該重置時序資料信號( $S_Q$ )之驅動輸出(Q)；

提供一具有資料信號邊緣之數位信號資料( $S_{EFMdata}$ ，S3)；

將該數位信號資料( $S_{EFMdata}$ ，S3)加至該觸發器(25)之資料信號輸入(D)；

提供一具有主動時脈信號邊緣與被動時脈信號邊緣之數位時脈信號( $S_{CLK}$ ，S4)；

將該數位時脈信號( $S_{CLK}$ ，S4)加至該觸發器(25)之時脈信號輸入(CLK)；

該方法進一步包括使資料信號邊緣與被動時脈信號邊

緣幾乎完全調準之步驟。

12. 如申請專利範圍第11項之方法，進一步包括比較該資料信號之邊緣時序與該被動時脈信號之邊緣時序之步驟，以及延遲該等信號至少之一之步驟，因而降低資料信號邊緣與被動時脈信號邊緣之間之任何時間差( $\tau$ )。

13. 一用於光碟寫入裝置(1)之光學寫入系統(2)，包括：

一雷射二極體(30)；

一雷射驅動器電路(20)，其包括一接收一數位資料信號( $S_{EFMdata}$ ，S3)與一數位時脈信號( $S_{CLK}$ ，S4)之觸發器元件(25)；及

一適用於延遲該數位資料信號，或是該數位時脈信號，以使資料信號邊緣與被動時脈信號邊緣幾乎完全調準之時控電路(50)。

14. 如申請專利範圍第13項之方法，其中根據申請專利範圍第1-10項，設計該時控電路(50)。

15. 一用於光碟寫入裝置(1)之光學寫入系統(2)，包括：

一編碼器元件(10)，其包括一用於接收一資料信號( $S_D$ )之輸入(11)，一用於提供一編碼資料信號( $S_{EFMdata}$ )之資料輸出(12)，以及一用於提供一時脈信號( $S_{CLK}$ )之時脈輸出(13)；

一雷射驅動器電路(20)，其具有一耦合該編碼器(10)之資料輸出(12)之資料輸入(22)，一耦合該編碼器(10)之時脈輸出(13)之時脈輸入(23)，以及一耦合該雷射二極體(30)之驅動輸出(24)；該雷射驅動器電路(20)包括：

一觸發元件(25)，其具有一耦合該雷射驅動器電路(20)之該資料輸入(22)之資料輸入(D)，一耦合該雷射驅動器電路(20)之時脈輸入(23)之時脈輸入(CLK)，以及一用於輸出一重置時序資料信號(S<sub>Q</sub>)之輸出(Q)；

一雷射電流驅動器(26)，其具有一耦合該觸發器輸出(Q)之輸入(27)，以及一耦合該雷射驅動器電路(20)之驅動輸出(24)之輸出(28)；

設計該光學寫入系統(2)，以執行根據申請專利範圍第11-12項之方法。

16. 如申請專利範圍第15項之光學寫入系統，其中該光學寫入系統(2)包括一根據申請專利範圍第1-10項之時控電路(50)，配置在編碼器(10)與驅動器電路(20)之間。
17. 如申請專利範圍第16項之光學寫入系統，其中直接配置該時控電路(50)在該觸發驅動元件(25)前面。
18. 如申請專利範圍第15項之光學寫入系統，進一步包括一寫入策略產生器，配置在該雷射驅動器電路(26)之觸發器輸出(Q)與輸入(27)之間。
19. 用於將資訊寫入一光學儲存媒體之光學記錄裝置(1)，包括一根據申請專利範圍第13項之光學寫入系統(2)。

拾壹、圖式：

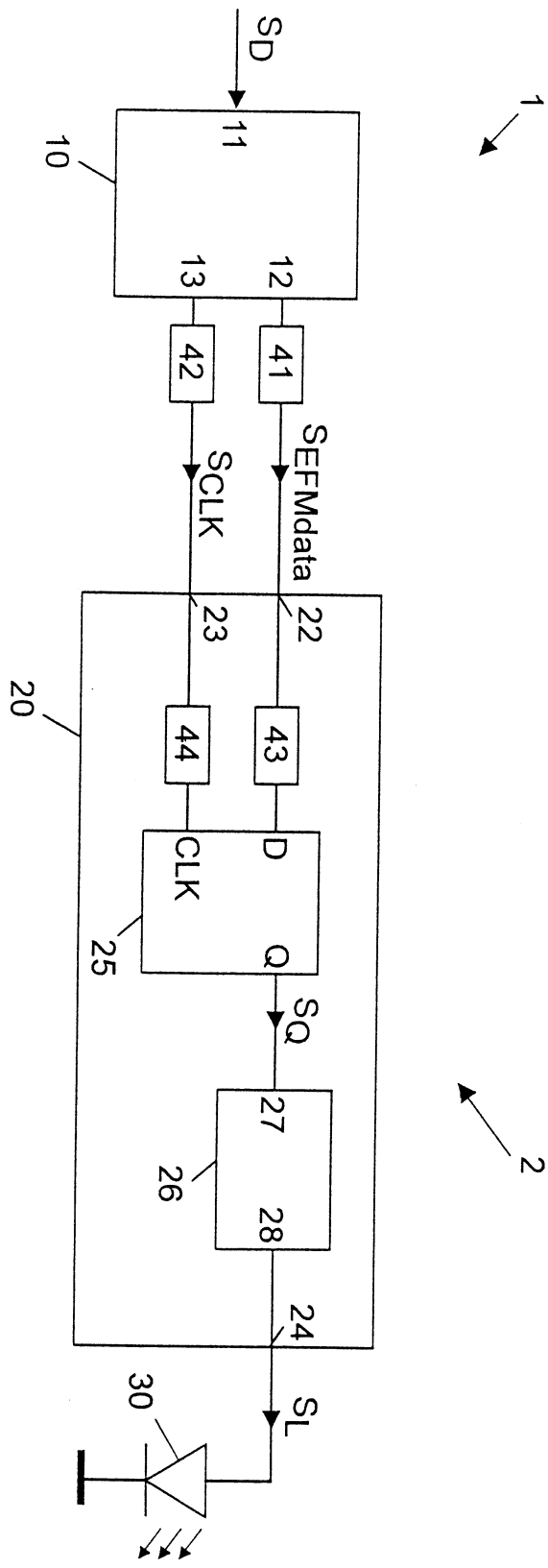


圖 1

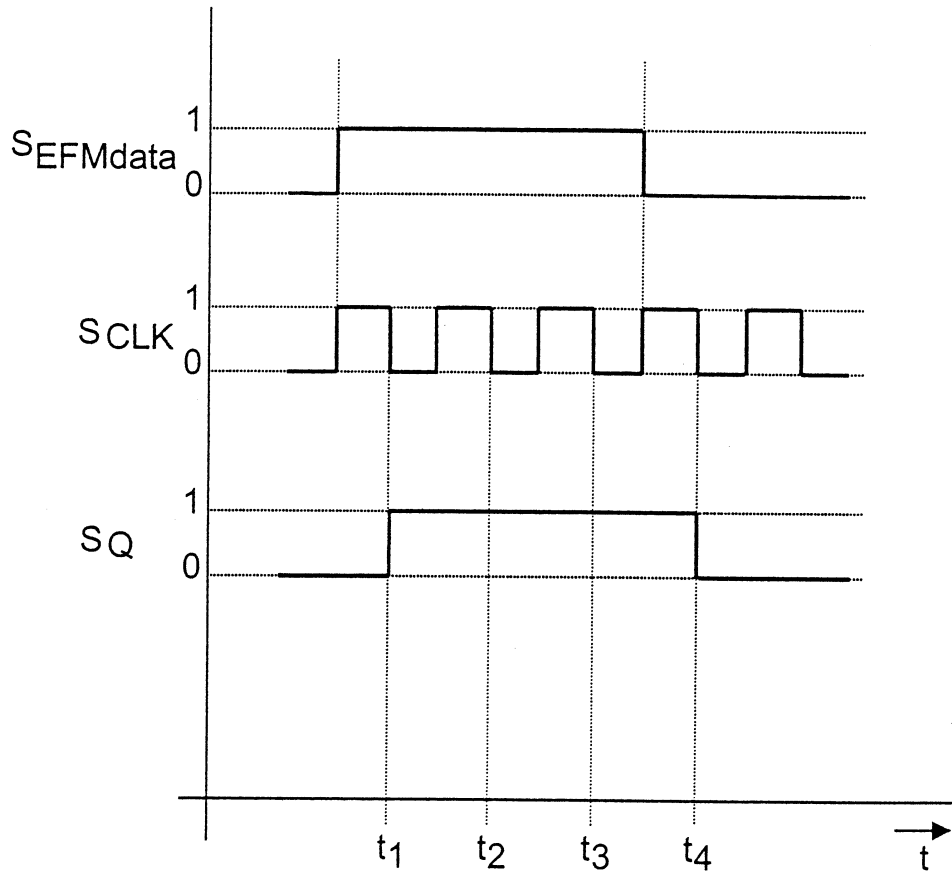


圖 2

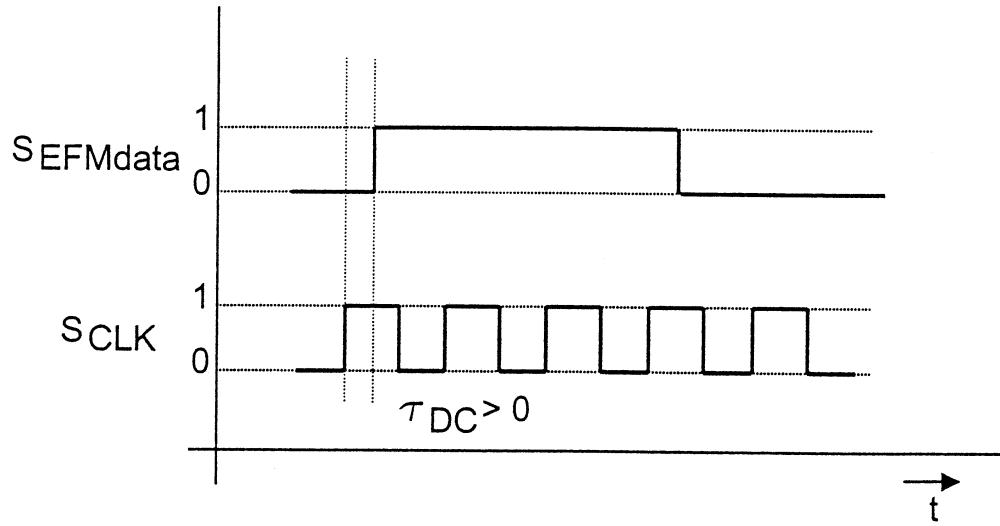


圖 3A

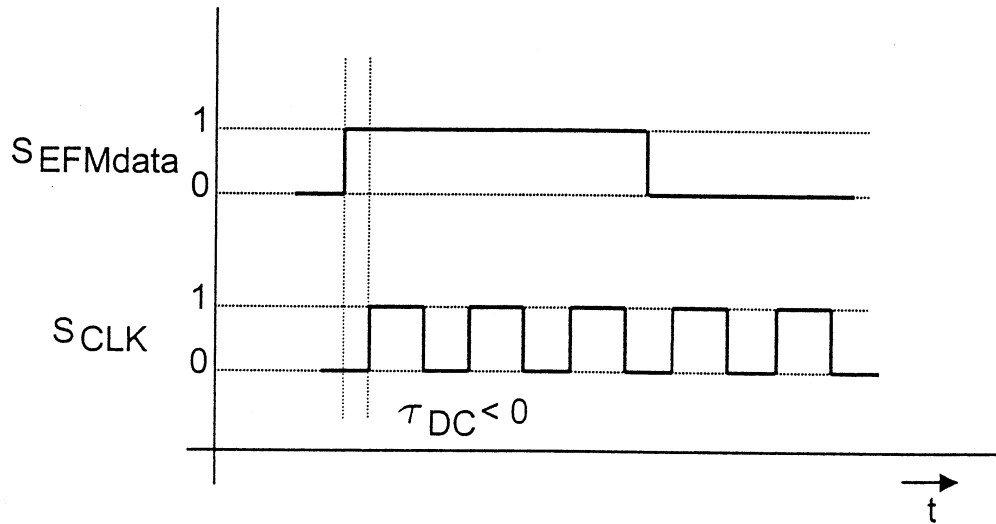


圖 3B

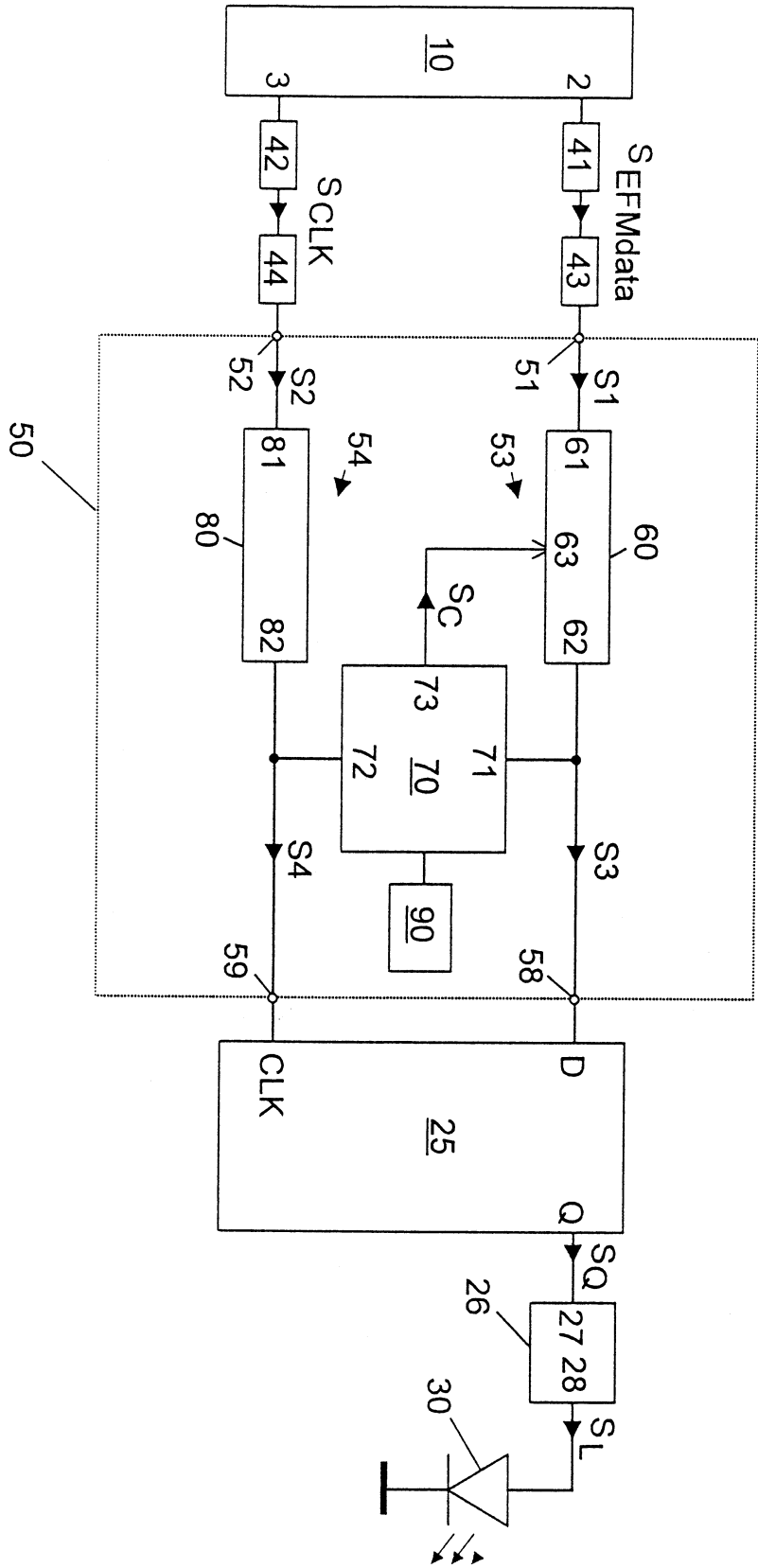


圖 4

## 柒、指定代表圖：

(一)本案指定代表圖為：第（ 4 ）圖。

(二)本代表圖之元件代表符號簡單說明：

2	光學寫入系統
10	編碼器元件
25	觸發器
26	雷射電流驅動器
30	雷射二極體
41、42、43、44	內部延遲
51	第一電路輸入
52	第二電路輸入
53	第一傳輸路徑
54	第二傳輸路徑
58	第一輸出
59	第二輸出
60	可控制延遲構件
61、81、71、72、27	輸入
62、82、28	輸出
63	控制輸入
70	相位比較器
73	控制輸出
80	第二延遲元件
90	記憶體
CLK	時脈信號輸入

D	資料信號輸入
Q	驅動輸出
S1	第一輸入信號
S2	第二輸入信號
S3	第一延遲數位輸出信號
S4	第二延遲數位輸出信號
S <sub>C</sub>	控制信號
S <sub>CLK</sub>	時脈信號
S <sub>EFMdata</sub>	資料信號
S <sub>L</sub>	雷射二極體驅動信號
S <sub>Q</sub>	重置時序資料信號

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)