

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 26 年 10 月 16 日 (2014.10.16)

【公開番号】特開 2012-84864 (P2012-84864A)

【公開日】平成 24 年 4 月 26 日 (2012.4.26)

【年通号数】公開・登録公報 2012-017

【出願番号】特願 2011-198077 (P2011-198077)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

H 0 1 L 29/78 6 1 7 N

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 2 B

H 0 1 L 29/78 6 1 6 T

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成 26 年 9 月 1 日 (2014.9.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁表面上に設けられた第 1 のゲート電極及び第 2 のゲート電極と、  
ゲート絶縁膜を介して、前記第 1 のゲート電極と重なる領域と、前記第 2 のゲート電極と重なる領域と、前記第 1 のゲート電極及び第 2 のゲート電極と重ならない領域と、を有する酸化物半導体膜と、

前記第 1 のゲート電極の一部及び前記酸化物半導体膜の一部と重なるソース電極又はドレイン電極の一方と、

前記第 2 のゲート電極の一部及び前記酸化物半導体膜の一部と重なるソース電極又はドレイン電極の他方と、

前記ゲート絶縁膜、前記第 1 のゲート電極、前記第 2 のゲート電極、前記酸化物半導体膜、前記ソース電極又はドレイン電極の一方、及び前記ソース電極又はドレイン電極の他方を覆い、前記酸化物半導体膜と接する絶縁膜と、

を有することを特徴とする半導体装置。

【請求項 2】

絶縁表面上に設けられた第 1 のトランジスタ及び第 2 のトランジスタを有する半導体装置であり、

前記第 1 のトランジスタは、

前記絶縁表面上に設けられた第 1 のゲート電極及び第 2 のゲート電極と、

ゲート絶縁膜を介して、前記第 1 のゲート電極と重なる領域と、前記第 2 のゲート電極と重なる領域と、前記第 1 のゲート電極及び第 2 のゲート電極と重ならない領域と、を有する第 1 の酸化物半導体膜と、

前記第 1 のゲート電極の一部及び前記第 1 の酸化物半導体膜の一部と重なる第 1 のソース電極又は第 1 のドレイン電極の一方と、

前記第 2 のゲート電極の一部及び前記第 1 の酸化物半導体膜の一部と重なる第 1 のソー

ス電極又は第 1 のドレイン電極の他方と、

前記ゲート絶縁膜、前記第 1 のゲート電極、前記第 2 のゲート電極、前記第 1 の酸化物半導体膜、前記第 1 のソース電極又は第 1 のドレイン電極の一方、及び前記第 1 のソース電極又は第 1 のドレイン電極の他方を覆い、前記第 1 の酸化物半導体膜と接する絶縁膜と

を有し、

前記第 2 のトランジスタは、

前記絶縁表面上に設けられた第 3 のゲート電極と、

前記ゲート絶縁膜を介して、前記第 3 のゲート電極と重なる領域を有する第 2 の酸化物半導体膜と、

前記第 3 のゲート電極の一部及び前記第 2 の酸化物半導体膜の一部と重なる第 2 のソース電極及び第 2 のドレイン電極と、

前記ゲート絶縁膜、前記第 3 のゲート電極、前記第 2 の酸化物半導体膜、前記第 2 のソース電極、及び前記第 2 のドレイン電極を覆い、前記第 2 の酸化物半導体膜と接する前記絶縁膜と、

を有することを特徴とする半導体装置。

【請求項 3】

絶縁表面上に、複数の画素を有する画素部、及び、前記画素部を駆動する駆動回路を有する表示装置であり、

前記複数の画素はそれぞれ、発光素子と、前記発光素子の電流を制御する電流制御素子と、前記電流制御素子のオン及びオフを制御するスイッチング素子とを有し、

前記電流制御素子はトランジスタを有し、

前記トランジスタは、

前記絶縁表面上に設けられた第 1 のゲート電極及び第 2 のゲート電極と、

ゲート絶縁膜を介して、前記第 1 のゲート電極と重なる領域と、前記第 2 のゲート電極と重なる領域と、前記第 1 のゲート電極及び第 2 のゲート電極と重ならない領域と、を有する酸化物半導体膜と、

前記第 1 のゲート電極の一部及び前記酸化物半導体膜の一部と重なるソース電極又はドレイン電極の一方と、

前記第 2 のゲート電極の一部及び前記酸化物半導体膜の一部と重なるソース電極又はドレイン電極の他方と、

前記ゲート絶縁膜、前記第 1 のゲート電極、前記第 2 のゲート電極、前記酸化物半導体膜、前記ソース電極又はドレイン電極の一方、及びソース電極又はドレイン電極の他方を覆い、前記酸化物半導体膜と接する絶縁膜と、を有することを特徴とする表示装置。

【請求項 4】

絶縁表面上に、複数の画素を有する画素部、及び、前記画素部を駆動する駆動回路を有する表示装置であり、

前記複数の画素はそれぞれ第 1 のトランジスタを有し、

前記第 1 のトランジスタは、

前記絶縁表面上に設けられた第 1 のゲート電極及び第 2 のゲート電極と、

ゲート絶縁膜を介して、前記第 1 のゲート電極と重なる領域と、前記第 2 のゲート電極と重なる領域と、前記第 1 のゲート電極及び第 2 のゲート電極と重ならない領域と、を有する第 1 の酸化物半導体膜と、

前記第 1 のゲート電極の一部及び前記第 1 の酸化物半導体膜の一部と重なる第 1 のソース電極又は第 1 のドレイン電極の一方と、

前記第 2 のゲート電極の一部及び前記第 1 酸化物半導体膜の一部と重なる第 1 のソース電極又は第 1 のドレイン電極の他方と、

前記ゲート絶縁膜、前記第 1 のゲート電極、前記第 2 のゲート電極、前記第 1 の酸化物半導体膜、前記第 1 のソース電極又は第 1 のドレイン電極の一方、及び前記第 1 のソース電極又は第 1 のドレイン電極の他方を覆い、前記第 1 の酸化物半導体膜と接する絶縁膜と

、を有し、  
前記駆動回路は第2のトランジスタを有し、  
前記第2のトランジスタは、  
前記絶縁表面上に設けられた第3のゲート電極と、  
前記ゲート絶縁膜を介して、前記第3のゲート電極と重なる領域を有する第2の酸化物半導体膜と、  
前記第3のゲート電極の一部及び前記第2の酸化物半導体膜の一部と重なる第2のソース電極及び第2のドレイン電極と、  
前記ゲート絶縁膜、前記第3のゲート電極、前記第2の酸化物半導体膜、前記第2のソース電極、及びドレイン電極を覆い、前記第2の酸化物半導体膜と接する絶縁膜と、を有することを特徴とする表示装置。

【請求項5】

請求項4において、前記複数の画素はそれぞれ発光素子を有することを特徴とする表示装置。

【請求項6】

絶縁表面上に、複数の画素を有する画素部、及び、前記画素部を駆動する駆動回路を有する表示装置であり、

前記複数の画素はそれぞれ、発光素子と、前記発光素子の電流を制御する電流制御素子と、前記電流制御素子のオン及びオフを制御するスイッチング素子とを有し、

前記電流制御素子は第1のトランジスタを有し、

前記第1のトランジスタは、

前記絶縁表面上に設けられた第1のゲート電極及び第2のゲート電極と、

ゲート絶縁膜を介して、前記第1のゲート電極と重なる領域と、前記第2のゲート電極と重なる領域と、前記第1のゲート電極及び第2のゲート電極と重ならない領域と、を有する第1の酸化物半導体膜と、

前記第1のゲート電極の一部及び前記第1の酸化物半導体膜の一部と重なる第1のソース電極又は第1のドレイン電極の一方と、

前記第2のゲート電極の一部及び前記第1酸化物半導体膜の一部と重なる第1のソース電極又は第1のドレイン電極の他方と、

前記ゲート絶縁膜、前記第1のゲート電極、前記第2のゲート電極、前記第1の酸化物半導体膜、前記第1のソース電極又は第1のドレイン電極の一方、及び前記第1のソース電極又は第1のドレイン電極の他方を覆い、前記第1の酸化物半導体膜と接する絶縁膜と

、

を有し、

前記駆動回路は第2のトランジスタを有し、

前記第2のトランジスタは、

前記絶縁表面上に設けられた第3のゲート電極と、

前記ゲート絶縁膜を介して、前記第3のゲート電極と重なる第2の酸化物半導体膜と、

前記第3のゲート電極の一部及び前記第2の酸化物半導体膜の一部と重なる第2のソース電極及び第2のドレイン電極と、

前記ゲート絶縁膜、前記第3のゲート電極、前記第2の酸化物半導体膜、前記第2のソース電極、及びドレイン電極を覆い、前記第2の酸化物半導体膜と接する絶縁膜と、

を有することを特徴とする表示装置。

【請求項7】

請求項3乃至請求項6のいずれか一項において、

前記駆動回路は、ソースドライバ及びゲートドライバであることを特徴とする表示装置

。