

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号  
特開2005-292831  
(P2005-292831A)

(43) 公開日 平成17年10月20日(2005. 10. 20)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H092
GO2F 1/133	GO2F 1/133 550	2H093
GO9F 9/30	GO9F 9/30 338	5C006
GO9G 3/20	GO9G 3/20 611D	5C080
GO9G 3/36	GO9G 3/20 611E	5C094
審査請求 未請求 請求項の数 17 O L (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2005-98932 (P2005-98932)	(71) 出願人 390019839
(22) 出願日 平成17年3月30日 (2005. 3. 30)	三星電子株式会社
(31) 優先権主張番号 10-2004-0022053	S a m s u n g E l e c t r o n i c s
(32) 優先日 平成16年3月31日 (2004. 3. 31)	C o . , L t d .
(33) 優先権主張国 韓国 (KR)	大韓民国京畿道水原市靈通区梅灘洞416
	416, M a e t a n - d o n g , Y e o
	n g t o n g - g u , S u w o n - s i
	G y e o n g g i - d o , R e p u b l i
	c o f K o r e a
	(74) 代理人 100094145
	弁理士 小野 由己男
	(74) 代理人 100106367
	弁理士 稲積 朋子
	最終頁に続く

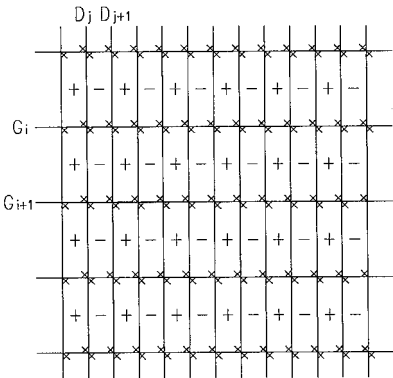
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】液晶表示装置の画質を向上させる。また、列反転の長所及びドット反転の長所を全て有する液晶表示装置を提供し、液晶表示装置の不良率を減少させて、生産性を向上させる。

【解決手段】行列状に配列され、第1スイッチング素子と、第2スイッチング素子と、前記第1及び第2スイッチング素子に連結された画素電極とを各々備えた複数の画素と、前記第1及び第2スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、データ電圧を伝達する複数のデータ線と、を含む液晶表示装置を用意する。この液晶表示装置では、前記第1及び第2スイッチング素子は互いに異なる前記ゲート線及びデータ線に連結されており、前記画素電極と隣接する二つの前記データ線の間には、静電容量が実質的に同一である第1キャパシタ及び第2寄生キャパシタが形成されている。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

行列状に配列され、第 1 スイッチング素子と、第 2 スイッチング素子と、前記第 1 及び第 2 スイッチング素子に連結された画素電極とを各々備えた複数の画素のうち、少なくとも一つの画素行を各々含む複数の画素行群と、

前記第 1 及び第 2 スイッチング素子に連結されており、前記第 1 及び第 2 スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、

前記第 1 及び第 2 スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、

前記第 1 及び第 2 スイッチング素子は互いに異なる前記ゲート線及びデータ線に連結されており、 10

前記画素電極を介して隣接する二つの前記データ線との間には、静電容量が実質的に同一である第 1 キャパシタ及び第 2 寄生キャパシタが形成されていることを特徴とする、液晶表示装置。

## 【請求項 2】

前記第 1 スイッチング素子を通じて流れる第 1 リーク電流と前記第 2 スイッチング素子を通じて流れる第 2 リーク電流とが実質的に等しくなるように、前記第 1 及び第 2 スイッチング素子が配置されていることを特徴とする、請求項 1 に記載の液晶表示装置。

## 【請求項 3】

前記第 1 及び前記第 2 スイッチング素子は、前記画素電極の中心に対して回転対称をなすように配置されていることを特徴とする、請求項 2 に記載の液晶表示装置。 20

## 【請求項 4】

隣接する前記データ線に流れる各々の前記データ電圧の極性は互いに反対であることを特徴とする、請求項 1 に記載の液晶表示装置。

## 【請求項 5】

1 つの前記データ線に流れる前記データ電圧の極性は一定であることを特徴とする、請求項 4 に記載の液晶表示装置。

## 【請求項 6】

同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、同一であることを特徴とする、請求項 1 乃至 5 のいずれか一項に記載の液晶表示装置 30

## 【請求項 7】

隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は互いに異なっていることを特徴とする、請求項 1 乃至 5 のいずれか一項に記載の液晶表示装置。

## 【請求項 8】

行列状に配列され、第 1 スイッチング素子と第 2 スイッチング素子とを各々備えた複数の画素のうち、少なくとも一つの画素行を各々含む複数の画素行群と、

前記第 1 及び第 2 スイッチング素子に連結されており、前記第 1 及び第 2 スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、 40

前記第 1 及び第 2 スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、

前記第 1 及び第 2 スイッチング素子は互いに異なるゲート線及びデータ線に連結されており、

前記第 1 スイッチング素子を通じて流れる第 1 リーク電流と前記第 2 スイッチング素子を通じて流れる第 2 リーク電流とが実質的に等しくなるように、前記第 1 及び第 2 スイッチング素子が配置されていることを特徴とする、液晶表示装置。

## 【請求項 9】

前記複数の画素は、前記第 1 及び第 2 スイッチング素子に連結された画素電極をさらに含むことを特徴とする、請求項 8 に記載の液晶表示装置。 50

## 【請求項 10】

前記第 1 及び前記第 2 スイッチング素子は、前記画素電極の中心に対して回転対称をなすように配置されていることを特徴とする、請求項 9 に記載の液晶表示装置。

## 【請求項 11】

隣接する前記データ線に流れる各々の前記データ電圧の極性は互いに反対であることを特徴とする、請求項 8 に記載の液晶表示装置。

## 【請求項 12】

1 つの前記データ線に流れる前記データ電圧の極性は一定であることを特徴とする、請求項 11 に記載の液晶表示装置。

## 【請求項 13】

同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は同一であることを特徴とする、請求項 8 乃至 12 のいずれか一項に記載の液晶表示装置。

## 【請求項 14】

隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は互いに異なっていることを特徴とする、請求項 8 乃至 12 のいずれか一項に記載の液晶表示装置。

## 【請求項 15】

行列状に配列され、第 1 スイッチング素子と第 2 スイッチング素子とを各々備えた複数の画素のうち、少なくとも一つの画素行を各々含む複数の画素行群と、

前記第 1 及び第 2 スイッチング素子に連結されており、前記第 1 及び第 2 スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、

前記第 1 及び第 2 スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、

前記第 1 及び第 2 スイッチング素子は互いに異なるゲート線及びデータ線に連結されており、

1 つの前記データ線に流れる前記データ電圧の極性は一定であって、隣接する前記データ線に流れる前記データ電圧の極性は互いに反対であることを特徴とする、液晶表示装置。

## 【請求項 16】

同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、同一であることを特徴とする、請求項 15 に記載の液晶表示装置。

## 【請求項 17】

隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、互いに異なっていることを特徴とする、請求項 15 または 16 に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は液晶表示装置に関し、特に反転駆動液晶表示装置に関する。

## 【背景技術】

## 【0002】

一般的な液晶表示装置は、画素電極及び共通電極が備えられた二つの表示板と、その間に注入されている誘電率異方性を有する液晶層と、を含む。画素電極は行列状に配列されており、薄膜トランジスタ (TFT) などのスイッチング素子に連結されて一行ずつ順にデータ電圧の印加を受ける。共通電極は表示板の全面にかけて形成されており、共通電圧の印加を受ける。画素電極、共通電極及びその間の液晶層は、回路的に見ると液晶キャパシタをなしている。液晶キャパシタは、これに連結されたスイッチング素子と共に画素を構成する基本単位となる。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0003】

このような液晶表示装置では、二つの電極に電圧を印加して液晶層に電界を生成し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって、所望の画像を表示する。この時、液晶層に一方向の電圧が長時間印加されることによって発生する劣化現象を防止するために、フレーム別、行別、または画素別に共通電圧に対するデータ電圧の極性を反転させる。

## 【0004】

このようにデータ電圧の極性を反転させる方式の中でも、画素別にデータ電圧の極性を反転させる方式では（以下、“ドット反転”とする）、キックバック電圧による垂直フリッカー現象や垂直クロストーク現象などが減少して、画質が向上する。しかし、所定の行及び所定の列ごとにデータ電圧の極性を反転させなければならないので、データ線へのデータ電圧の印加動作が複雑になって、データ線の信号遅延による問題が深刻化する。したがって、信号遅延を減少させるために低抵抗物質でデータ線を形成したりするため、製造工程が複雑になり製造コストが高くなってしまふ。

## 【0005】

一方、所定の列ごとにデータ電圧の極性を反転させる方式では（以下、“列反転”とする）、一つのデータ線を通じて流れるデータ電圧の極性はフレーム別に反転するので、データ線の信号遅延の問題は大幅に減少する。しかし、列反転は、垂直フリッカー現象及び垂直クロストーク現象などが生じて、液晶表示装置の画質が悪化する。

## 【0006】

そこで、本発明は、液晶表示装置の画質を向上させることを目的とする。

また、本発明は、列反転の長所及びドット反転の長所を全て有する液晶表示装置を提供することを目的とする。

## 【0007】

また、本発明は、液晶表示装置の不良率を減少させ、生産性を向上させることにある。

## 【課題を解決するための手段】

## 【0008】

前記課題を解決するために、発明1は、行列状に配列され、第1スイッチング素子と、第2スイッチング素子と、前記第1及び第2スイッチング素子に連結された画素電極とを各々備えた複数の画素のうち少なくとも一つの画素行を各々含む複数の画素行群と、前記第1及び第2スイッチング素子に連結されており、前記第1及び第2スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、前記第1及び第2スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、前記第1及び第2スイッチング素子は互いに異なる前記ゲート線及びデータ線に連結されており、前記画素電極を介して隣接する二つの前記データ線との間には、静電容量が実質的に同一である第1キャパシタ及び第2寄生キャパシタが形成されていることを特徴とする液晶表示装置を提供する。

## 【0009】

これにより、列反転駆動する場合に、垂直クロストークを大幅に減少させることができる。そのため、液晶表示装置の画質が向上する。また、データ線材料の選択幅が拡大し、製造工程を単純化するのが容易であり、見かけ反転がドット反転であるので、垂直クロストークを減少させ、画質を向上させることができる。さらに、第1スイッチング素子に加えて更に第2スイッチング素子を設けることにより、修理費用を大幅に減少させることができるので、修理工程も単純化される。

## 【0010】

発明2は、前記発明1において、前記第1スイッチング素子を通じて流れる第1リーク電流と前記第2スイッチング素子を通じて流れる第2リーク電流とが実質的に等しくなるように、前記第1及び第2スイッチング素子が配置されていることを特徴とする液晶表示装置を提供する。

## 【0011】

発明 3 は、前記発明 2 において、前記第 1 及び前記第 2 スイッチング素子は、前記画素電極の中心に対して回転対称をなすように配置されていることを特徴とする液晶表示装置を提供する。

【0012】

これにより、垂直クロストークの影響を大幅に減少させることができる。

発明 4 は、前記発明 1 において、隣接する前記データ線に流れる各々の前記データ電圧の極性は互いに反対であることを特徴とする液晶表示装置を提供する。

【0013】

発明 5 は、前記発明 4 において、1つの前記データ線に流れる前記データ電圧の極性は一定であることを特徴とする液晶表示装置を提供する。

10

発明 6 は、前記発明 1 乃至 5 のいずれか一項において、同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、同一であることを特徴とする液晶表示装置を提供する。

【0014】

これにより、画素電極の電圧変化量 ( V ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

発明 7 は、前記発明 1 乃至 5 のいずれか一項において、隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は互いに異なっていることを特徴とする液晶表示装置を提供する。

【0015】

20

これにより、画素電極の電圧変化量 ( V ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

また、前記課題を解決するために、発明 8 は、行列状に配列され、第 1 スイッチング素子と第 2 スイッチング素子とを各々備えた複数の画素のうち少なくとも一つの画素行を各々含む複数の画素行群と、前記第 1 及び第 2 スイッチング素子に連結されており、前記第 1 及び第 2 スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、前記第 1 及び第 2 スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、前記第 1 及び第 2 スイッチング素子は互いに異なるゲート線及びデータ線に連結されており、前記第 1 スイッチング素子を通じて流れる第 1 リーク電流と前記第 2 スイッチング素子を通じて流れる第 2 リーク電流とが実質的に等しくなるように、前記第 1 及び第 2 スイッチング素子が配置されていることを特徴とする液晶表示装置を提供する。

30

【0016】

これにより、列反転駆動する場合に、垂直クロストークを大幅に減少させることができる。そのため、液晶表示装置の画質が向上する。また、データ線材料の選択幅が拡大し、製造工程を単純化するのが容易であり、見かけ反転がドット反転であるので、垂直クロストークを減少させ、画質を向上させることができる。さらに、第 1 スイッチング素子に加えて更に第 2 スイッチング素子設けることにより、修理費用を大幅に減少させることができるので、修理工程も単純化される。

【0017】

40

発明 9 は、前記発明 8 において、前記複数の画素は、前記第 1 及び第 2 スイッチング素子に連結された画素電極をさらに含むことを特徴とする液晶表示装置を提供する。

発明 10 は、前記発明 9 において、前記第 1 及び前記第 2 スイッチング素子は、前記画素電極の中心に対して回転対称をなすように配置されていることを特徴とする液晶表示装置を提供する。

【0018】

これにより、垂直クロストークの影響を大幅に減少させることができる。

発明 11 は、前記発明 8 において、隣接する前記データ線に流れる各々の前記データ電圧の極性は互いに反対であることを特徴とする液晶表示装置を提供する。

【0019】

50

発明 12 は、前記発明 11 において、1つの前記データ線に流れる前記データ電圧の極性は一定であることを特徴とする液晶表示装置を提供する。

発明 13 は、前記発明 8 乃至 12 のいずれか 1 項において、同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は同一であることを特徴とする液晶表示装置を提供する。

【0020】

これにより、画素電極の電圧変化量 ( $V$ ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

発明 14 は、前記発明 8 乃至 12 のいずれか 1 項において、隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は互いに異なっていることを特

10

【0021】

これにより、画素電極の電圧変化量 ( $V$ ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

また、前記課題を解決するために、発明 15 は、行列状に配列され、第 1 スイッチング素子と第 2 スイッチング素子とを各々備えた複数の画素のうち少なくとも一つの画素行を各々含む複数の画素行群と、前記第 1 及び第 2 スイッチング素子に連結されており、前記第 1 及び第 2 スイッチング素子をオンさせるゲートオン電圧を伝達する複数のゲート線と、前記第 1 及び第 2 スイッチング素子に連結されており、データ電圧を伝達する複数のデータ線と、を含み、前記第 1 及び第 2 スイッチング素子は互いに異なるゲート線及びデータ線に連結されており、1つの前記データ線に流れる前記データ電圧の極性は一定であって、隣接する前記データ線に流れる前記データ電圧の極性は互いに反対であることを特徴とする液晶表示装置を提供する。

20

【0022】

これにより、列反転駆動する場合に、垂直クロストークを大幅に減少させることができる。そのため、液晶表示装置の画質が向上する。また、データ線材料の選択幅が拡大し、製造工程を単純化するのが容易であり、見かけ反転がドット反転であるので、垂直クロストークを減少させ、画質を向上させることができる。さらに、第 1 スイッチング素子に加えて更に第 2 スイッチング素子を設けることにより、修理費用を大幅に減少させることができるので、修理工程も単純化される。

30

【0023】

発明 2 は、前記発明 1 において、前記第 1 スイッチング素子を通じて流れる第 1 リーク電流と前記第 2 スイッチング素子を通じて流れる第 2 リーク電流とが実質的に等しくなるように、前記第 1 及び第 2 スイッチング素子が配置されていることを特徴とする液晶表示装置を提供する。

【0024】

発明 16 は、前記発明 15 において、同一の前記画素行群内での前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、同一であることを特徴とする液晶表示装置を提供する。

【0025】

これにより、画素電極の電圧変化量 ( $V$ ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

40

発明 17 は、前記発明 15 または 16 において、隣接する前記画素行群の前記第 1 スイッチング素子及び第 2 スイッチング素子の位置は、互いに異なっていることを特徴とする液晶表示装置を提供する。

【0026】

これにより、画素電極の電圧変化量 ( $V$ ) を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

【発明の効果】

【0027】

50

本発明によれば、画素の主スイッチング素子及び副スイッチング素子を互いに異なるゲート線及びデータ線に連結するため、列反転駆動する場合に、垂直クロストークを大幅に減少させることができる。そのため、液晶表示装置の画質が向上する。

#### 【0028】

また、隣接する画素行群の間的主スイッチング素子及び副スイッチング素子が連結されたデータ線の位置を変更するため、駆動部の反転は列反転方式であっても見かけ反転は $N \times 1$ ドット反転になる。したがって、データ駆動部から列反転方式でデータ電圧の極性が決定され印加される。そのため、データ線材料の選択幅が拡大し、製造工程を単純化するのが容易であり。また、見かけ反転がドット反転であるので、垂直クロストークを減少させ、画質を向上させることができる。

10

#### 【0029】

さらに、主スイッチング素子に加えて更に副スイッチング素子を設けることにより、修理費用を大幅に減少させることができるので、修理工程も単純化される。

#### 【発明を実施するための最良の形態】

#### 【0030】

以下より、添付した図面を参照して、本発明の実施例について本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように、詳細に説明する。

図面では、各層及び領域を明確に表現するために、厚さを拡大して示した。明細書全体で類似した部分については、同一な図面符号を付けた。層、膜、領域、板及び基板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合だけでなく、その中間に他の部分がある場合も意味する。反対に、ある部分が他の部分の“すぐ上に”あるとする時、これはその中間に他の部分がない場合を意味する。

20

#### < 液晶表示装置 >

本発明の実施例による液晶表示装置及びその駆動方法について、図面を参照して詳細に説明する。

#### 【0031】

図1は、本発明の一実施例による液晶表示装置のブロック図である。図2は、本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図である。

図1に示したように、本発明の一実施例による液晶表示装置は、液晶表示板組立体300と、これに連結されたゲート駆動部400及びデータ駆動部500と、データ駆動部500に連結された階調電圧生成部800と、これらを制御する信号制御部600と、を含む。

30

#### 【0032】

液晶表示板組立体300は、等価回路で見ると、複数の表示信号線( $G_1 - G_n$ 、 $D_1 - D_m$ )と、これに連結されていて、ほぼ行列状に配列されている複数の画素と、を含む。

表示信号線( $G_1 - G_n$ 、 $D_1 - D_m$ )は、ゲート信号(“走査信号”ともいう)を伝達する複数のゲート線( $G_1 - G_n$ )と、データ信号を伝達するデータ線( $D_1 - D_m$ )と、を含む。ゲート線( $G_1 - G_n$ )は、ほぼ行方向に延長され互いにほぼ平行であり、データ線( $D_1 - D_m$ )は、ほぼ列方向に延長され互いにほぼ平行である。

#### 【0033】

各画素は、表示信号線( $G_1 - G_n$ 、 $D_1 - D_m$ )に連結された主スイッチング素子(Q1：第1スイッチング素子に相当)及び副スイッチング素子(Q2：第2スイッチング素子に相当)と、これに連結された液晶キャパシタ( $C_{LC}$ )及びストレージキャパシタ( $C_{ST}$ )と、を含む。ストレージキャパシタ( $C_{ST}$ )は必要に応じて省略することができる。

#### 【0034】

図2を参照すると、主スイッチング素子及び副スイッチング素子(Q1、Q2)は、下部表示板100に備えられており、互いに異なるゲート線( $G_{i-1}$ 、 $G_i$ )及び互いに異なるデータ線( $D_{j-1}$ 、 $D_j$ )に連結されている。主スイッチング素子及び副スイッチング素子(Q1、Q2)は、3端子素子であって、制御端子、入力端子、及び出力端子を備えている。例えば、i番目の画素行のj番目[以下、(i、j)と表す]の画素に接続されてい

40

50

る主スイッチング素子 ( $Q_1$ ) は、制御端子は  $i$  番目のゲート線 ( $G_i$ ) に連結されており、その入力端子は  $j$  番目のデータ線 ( $D_j$ ) に連結されており、出力端子は液晶キャパシタ ( $C_{LC}$ ) 及びストレージキャパシタ ( $C_{ST}$ ) に連結されている。また、( $i, j$ ) の画素の副スイッチング素子 ( $Q_2$ ) は、制御端子は ( $i - 1$ ) 番目のゲート線 ( $G_{i-1}$ ) に連結されており、その入力端子は ( $j - 1$ ) 番目のデータ線 ( $D_{j-1}$ ) に連結されており、出力端子は液晶キャパシタ ( $C_{LC}$ ) 及びストレージキャパシタ ( $C_{ST}$ ) に連結されている。

#### 【0035】

液晶キャパシタ ( $C_{LC}$ ) は、下部表示板 100 の画素電極 190 及び上部表示板 200 の共通電極 270 を二端子として、二つの電極 190、270 の間の液晶層 3 は誘電体として機能する。画素電極 190 は二つのスイッチング素子 ( $Q_1, Q_2$ ) に連結されている。共通電極 270 は上部表示板 200 の全面に形成されていて、共通電圧 ( $V_{com}$ ) の印加を受ける。図 2 とは異なって、共通電極 270 が下部表示板 100 に形成される場合もあり、この時には、二つの電極 190、270 が全て線状または棒状に形成される。

#### 【0036】

液晶キャパシタ ( $C_{LC}$ ) の補助的役割をするストレージキャパシタ ( $C_{ST}$ ) は、下部表示板 100 に形成された別個の信号線 (図示せず) が絶縁体を隔てて画素電極 190 と重畳して構成され、この別個の信号線には共通電圧 ( $V_{com}$ ) などの決められた電圧が印加される。しかし、ストレージキャパシタ ( $C_{ST}$ ) は、画素電極 190 が絶縁体を隔てて真上の前段ゲート線と重畳して構成されることもできる。

#### 【0037】

このように、画素電極 190 は、主スイッチング素子及び副スイッチング素子 ( $Q_1, Q_2$ ) を通じてゲート線 ( $G_{i-1}, G_i$ ) 及びデータ線 ( $D_{j-1}, D_j$ ) に連結されており、図 4 に示したように、画素電極 190 と隣接する二つのデータ線 ( $D_{j-1}, D_j$ ) との間には寄生キャパシタ ( $C_{DP1}, C_{DP2}$ ) が各々形成される。寄生キャパシタ ( $C_{DP1}, C_{DP2}$ ) の静電容量が同一で、かつ主スイッチング素子 ( $Q_1$ ) を通じて流れるリーク電流及び副スイッチング素子 ( $Q_2$ ) を通じて流れるリーク電流が実質的に同一になるように、主スイッチング素子及び副スイッチング素子 ( $Q_1, Q_2$ ) を設計するのが好ましい。例えば、主スイッチング素子 ( $Q_1$ ) 及び副スイッチング素子 ( $Q_2$ ) の構造及び大きさを互いに同一にし、画素電極 190 の中心点に対して二つのスイッチング素子 ( $Q_1, Q_2$ ) が  $180^\circ$  回転対称をなすように配置する。データ線 ( $D_{j-1}, D_j$ ) と画素電極 190 との間の距離も互いに同一である。

#### 【0038】

平面的な配列で見ると、隣接する二つのゲート線 ( $G_1 - G_n$ ) 及び隣接する二つのデータ線 ( $D_1 - D_m$ ) で区画される一つの領域に一つの画素が割当てられていて、各画素には主スイッチング素子及び副スイッチング素子 ( $Q_1, Q_2$ ) が配置されている。主スイッチング素子 ( $Q_1$ ) は下側ゲート線に連結されており、副スイッチング素子 ( $Q_2$ ) は上側ゲート線に連結されている。そして、主スイッチング素子及び副スイッチング素子 ( $Q_1, Q_2$ ) は互いに異なるデータ線に連結されている。また、一对のゲート線及びデータ線には互いに異なる画素の主スイッチング素子 ( $Q_1$ ) 及び副スイッチング素子 ( $Q_2$ ) が連結されている。

< 液晶表示装置の画素のスイッチング素子 >

次に、図 3 及び図 5 乃至図 6 B を参照して、本発明の実施例に係る液晶表示装置の、画素の主スイッチング素子及び副スイッチング素子の配置について、より詳細に説明する。

#### 【0039】

図 3 及び図 5 乃至図 6 B は、本発明の実施例による液晶表示装置の画素のスイッチング素子の配置を示している。即ち、×印で示した主スイッチング素子及び副スイッチング素子と、ゲート線 ( $G_1 - G_n$ ) 及びデータ線 ( $D_1 - D_m$ ) との連結関係を示している。下側ゲート線に連結されている×印は主スイッチング素子 ( $Q_1$ ) を示しており、上側ゲート線に連結されている×印は副スイッチング素子 ( $Q_2$ ) を示している。



## 【 0 0 4 0 】

図 3 及び図 5 乃至図 6 B に示した配置で、各画素の主スイッチング素子 ( Q 1 ) は下側ゲート線に連結されており、副スイッチング素子 ( Q 2 ) は上側ゲート線に連結されている。各画素行の画素の主スイッチング素子及び副スイッチング素子 ( Q 1 、 Q 2 ) は互いに異なる方向のデータ線に連結されている。

## 【 0 0 4 1 】

また、図 5 に示した配置では、主スイッチング素子 ( Q 1 ) 及び副スイッチング素子 ( Q 2 ) の位置は毎画素行ごとに変わる。つまり、隣接する画素行では、主スイッチング素子 ( Q 1 ) は互いに異なる方向のデータ線に交互に連結されており、副スイッチング素子 ( Q 2 ) も互いに異なる方向のデータ線に交互に連結されている。

10

## 【 0 0 4 2 】

図 5 に示した四つの画素行の中では、最も上の画素行及び第 3 画素行の主スイッチング素子 ( Q 1 ) は左側データ線に連結されており、副スイッチング素子 ( Q 2 ) は右側データ線に連結されている。反対に、第 2 画素行及び第 4 画素行の主スイッチング素子 ( Q 1 ) は右側データ線に、副スイッチング素子 ( Q 2 ) は左側データ線に連結されている。

## 【 0 0 4 3 】

図 6 A 及び図 6 B に示した配置では、主スイッチング素子 ( Q 1 ) 及び副スイッチング素子 ( Q 2 ) の位置は、二つの画素行ごとに変わる。言い換えれば、連続する二つの画素行 ( 以下、“画素行群”とする ) 内の主スイッチング素子 ( Q 1 ) は全て同一な方向のデータ線に連結されており、副スイッチング素子 ( Q 2 ) も全て同一な方向のデータ線に連結されている。そして、隣接する画素行群の主スイッチング素子及び副スイッチング素子 ( Q 1 、 Q 2 ) は、互いに異なる方向のデータ線に連結されている。但し、液晶表示板組立体 3 0 0 の最も上、または最も下に位置した画素行は、それ自体が一つの画素行群になることができる。

20

## 【 0 0 4 4 】

図 6 A に示した四つの画素行では、第 1 画素行群、つまり上側の二つの画素行の主スイッチング素子 ( Q 1 ) は全て左側データ線に連結されており、副スイッチング素子 ( Q 2 ) は全て右側データ線に連結されている。反対に、第 2 画素行群、つまり下側の二つの画素行の主スイッチング素子 ( Q 1 ) は右側データ線に連結されており、副スイッチング素子 ( Q 2 ) は左側データ線に連結されている。

30

## 【 0 0 4 5 】

図 6 B に位置した四つの画素行では、第 1 画素行群、つまり最も上の画素行の主スイッチング素子 ( Q 1 ) は左側データ線に、副スイッチング素子 ( Q 2 ) は右側データ線に連結されている。第 2 画素行群、つまり第 2 、第 3 画素行の主スイッチング素子 ( Q 1 ) は右側データ線に、副スイッチング素子 ( Q 2 ) は左側データ線に連結されている。そして、最後の行群、つまり、最も下の画素行の主スイッチング素子 ( Q 1 ) は左側データ線に、副スイッチング素子 ( Q 2 ) は右側データ線に連結されている。

## 【 0 0 4 6 】

図 5 乃至図 6 B に示した主及び副スイッチング素子 ( Q 1 、 Q 2 ) の配置を整理すると、少なくとも一つの画素行を含む各画素行群内の主スイッチング素子 ( Q 1 ) は全て同じ方向のデータ線に連結されており、副スイッチング素子 ( Q 2 ) も全て同じ方向のデータ線に連結されている。そして、隣接する二つの画素行群の主スイッチング素子 ( Q 1 ) は互いに異なる方向のデータ線に連結されており、副スイッチング素子 ( Q 2 ) も互いに異なる方向のデータ線に連結されている。

40

## 【 0 0 4 7 】

一方、色表示を実現するためには、各画素が三原色のうちの一つを固有に表示したり ( 空間分割 ) 、各画素が時間によって交互に三原色を表示するように ( 時間分割 ) して、これら三原色の空間的、時間的合計で所望の色相が認識されるようにする。図 2 には空間分割の一例として、上部表示板 2 0 0 には、各画素の画素電極 1 9 0 に対応する領域に赤色、緑色、または青色のカラーフィルタ 2 3 0 が形成されている。尚、図 2 ではカラーフ

50

ィルター 230 は上部表示板 200 に形成されているが、これとは異なり、カラーフィルタ 230 は、下部表示板 100 の画素電極 190 上または下に形成されることもできる。

【0048】

図 3 及び図 5 乃至図 6 B では、カラーフィルタ 230 が行方向には赤色、緑色、青色の順に配列されていて、各画素列は一つの色相のカラーフィルタ 230 のみを含む、ストライプ配列をなしている。

【0049】

液晶表示板組立体 300 の二つの表示板 100、200 のうちの少なくとも一つの外側面には、光を偏光させる偏光子（図示せず）が付着されている。

階調電圧生成部 800 は、画素の透過率に関する二組の複数の階調電圧を生成する。二組うちの一組は共通電圧（ $V_{com}$ ）に対して正の値を有し、他の一組は負の値を有する。

【0050】

ゲート駆動部 400 は、液晶表示板組立体 300 のゲート線（ $G_1 - G_n$ ）に連結されていて、外部からのゲートオン電圧（ $V_{on}$ ）及びゲートオフ電圧（ $V_{off}$ ）の組み合わせからなるゲート信号をゲート線（ $G_1 - G_n$ ）に印加する。そして、ゲート駆動部 400 は、複数の集積回路を含む。

【0051】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線（ $D_1 - D_m$ ）に連結されていて、階調電圧生成部 800 からの階調電圧を選択してデータ信号として画素に印加する。データ駆動部 500 は、複数の集積回路を含む。

【0052】

複数のゲート駆動集積回路またはデータ駆動集積回路は、TCP（tape carrier package）（図示せず）に実装されて TCP が液晶表示板組立体 300 に付着されることもできる。また、これらの集積回路は、TCP を使用せずにガラス基板上に直接付着されることもでき（chip on glass：COG 実装方式）、これらの集積回路と同様の機能を行う回路が画素の薄膜トランジスタと共に液晶表示板組立体 300 に直接形成されることもできる。

【0053】

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などの動作を制御する制御信号を生成し、各々該当する制御信号をゲート駆動部 400 及びデータ駆動部 500 に提供する。

< 液晶表示装置の表示動作 >

次に、このような液晶表示装置の表示動作について、詳細に説明する。

【0054】

信号制御部 600 は、外部のグラフィック制御機（図示せず）から RGB 映像信号（R、G、B）及びその表示を制御する入力制御信号を提供される。ここで、入力制御信号とは、例えば垂直同期信号（ $V_{sync}$ ）、水平同期信号（ $H_{sync}$ ）、メインクロック（MCLK）及びデータイネーブル信号（DE）などである。信号制御部 600 は、入力映像信号（R、G、B）及び入力制御信号に基づいて映像信号（R、G、B）を液晶表示板組立体 300 の動作条件に合うように適切に処理し、ゲート制御信号（CONT1）及びデータ制御信号（CONT2）などを生成する。そして、ゲート制御信号（CONT1）をゲート駆動部 400 に出力し、データ制御信号（CONT2）及び処理した映像信号（DAT）をデータ駆動部 500 に出力する。

【0055】

ゲート制御信号（CONT1）は、ゲートオン電圧（ $V_{on}$ ）の出力開始を指示する垂直同期開始信号（STV）、ゲートオン電圧（ $V_{on}$ ）の出力時期を制御するゲートクロック信号（CPV）、及びゲートオン電圧（ $V_{on}$ ）の持続時間を限定する出力イネーブル信号（OE）などを含む。

【0056】

10

20

30

40

50

データ制御信号 (CONT2) は、映像データ (DAT) の入力開始を知らせる水平同期開始信号 (STH)、データ線 ( $D_1 - D_m$ ) に当該データ電圧の印加を指示するロード信号 (LOAD)、共通電圧 ( $V_{com}$ ) に対するデータ電圧の極性 (以下、“共通電圧に対するデータ電圧の極性”を略して“データ電圧の極性”とする) を反転させる反転信号 (RVS)、及びデータクロック信号 (HCLK) などを含む。

#### 【0057】

データ駆動部 500 は、信号制御部 600 からのデータ制御信号 (CONT2) によって一つの画素行の画素に対応する映像データ (DAT) を順に受けてシフトさせ、階調電圧生成部 800 からの階調電圧のうちの各映像データ (DAT) に対応する階調電圧を選択することによって、映像データ (DAT) を当該データ電圧に変換して、当該データ線 ( $D_1 - D_m$ ) に印加する。

10

#### 【0058】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 (CONT1) によってゲートオン電圧 ( $V_{on}$ ) をゲート線 ( $G_1 - G_n$ ) に印加する。前述したように、一つのゲート線には二つの画素行のスイッチング素子 (Q1、Q2) が連結されている。つまり、ゲート線は、当該画素行の画素の主スイッチング素子 (Q1) 及び次の画素行の画素の副スイッチング素子 (Q2) に連結されている。そのため、ゲート線にゲートオン電圧 ( $V_{on}$ ) を印加すると、ゲートオン電圧 ( $V_{on}$ ) は当該画素行の画素の主スイッチング素子 (Q1) 及び次の画素行の画素の副スイッチング素子 (Q2) を同時にオンさせる。これによってデータ線 ( $D_1 - D_m$ ) に印加されたデータ電圧は画素に伝達される。

20

#### 【0059】

二つの画素行の画素に印加されたデータ電圧と共通電圧 ( $V_{com}$ ) との差は、液晶キャパシタ ( $C_{LC}$ ) の充電電圧、つまり画素電圧として現れる。各画素の液晶分子は、画素電圧の大きさによってその配向が異なり、それによって液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は表示板 100、200 に付着された偏光子 (図示せず) によって光の透過率の変化として現れる。

#### 【0060】

副スイッチング素子 (Q2) を通じて直前の画素行の画素に該当するデータ電圧の印加を受けた画素行は、1 水平周期 (または“1H”) [水平同期信号 ( $H_{sync}$ )、データイネーブル信号 (DE)、ゲートクロック (CPV) の一周期] 後に、主スイッチング素子 (Q1) を通じて当該画素行の画素に該当するデータ電圧の印加を受ける。

30

#### 【0061】

データ駆動部 500 及びゲート駆動部 400 は、1 水平周期で次の画素行の画素に対して同一な動作を繰り返す。このような方式で、1 フレームの間に全てのゲート線 ( $G_1 - G_n$ ) に対して順にゲートオン電圧 ( $V_{on}$ ) を印加し、全ての画素にデータ電圧を印加する。1 フレームが終わると次のフレームが始まり、各画素に印加されるデータ電圧の極性が直前のフレームでの極性と反対になるように、データ駆動部 500 に印加される反転信号 (RVS) の状態が制御される (“フレーム反転”)。

#### 【0062】

このようなフレーム反転以外にも、データ駆動部 500 は、1 フレーム内で隣接するデータ線 ( $D_1 - D_m$ ) を通じて流れるデータ電圧の極性を反転させ、それによってデータ電圧の印加を受けた画素電圧の極性も変化する。ところが、図 3 及び図 5 乃至図 6 B に示したように、画素及びデータ線 ( $D_1 - D_m$ ) の連結が多様なので、データ駆動部 500 での極性反転パターン及び液晶表示板組立体 300 の画面に現れる画素電圧の極性反転パターンが異なって現れる。以下、データ駆動部 500 での反転を“駆動部反転”といい、画面に現れる反転を“見かけ反転”という。

40

#### < 反転形態 >

次に、本発明の実施例による反転形態について、図 3 乃至図 6 B を参照して詳細に説明する。

#### 【0063】

50

図 3 及び図 5 乃至図 6 B で、駆動部反転は列反転であって、一つのデータ線に流れるデータ電圧は常に同一な極性であり、隣接する二つのデータ線に流れるデータ電圧は反対の極性である。

【 0 0 6 4 】

図 3 は見かけ反転が列反転である場合を示している。

図 3 で、 $i$  番目のゲート線 ( $G_i$ ) にゲートオン電圧 ( $V_{on}$ ) が印加されると、ゲート線 ( $G_i$ ) に連結された  $i$  番目の画素行 (図 3 の第 1 画素行) に配置されている主スイッチング素子 ( $Q_1$ ) と ( $i+1$ ) 番目の画素行 (図 3 の第 2 画素行) に配置されている副スイッチング素子 ( $Q_2$ ) とが同時にオンする。そして、データ線 ( $D_1 - D_m$ ) と主スイッチング素子及び副スイッチング素子 ( $Q_1$ 、 $Q_2$ ) とを通じて画素にデータ電圧が印加される。この時、駆動部反転は“列反転”であるので、互いに隣接するデータ線には反対の極性のデータ電圧が印加される。本発明の実施例で、 $j$  番目のデータ線 ( $D_j$ ) に“+”の極性のデータ電圧が印加されると仮定すると、図 3 の第 1 画素行 ( $i$  番目の画素行) で主スイッチング素子 ( $Q_1$ ) を通じて各当該画素に印加されるデータ電圧の極性は、図 3 に示した通りである。また、副スイッチング素子 ( $Q_2$ ) を通じて第 2 画素行 [ $(i+1)$  番目の画素行] にも第 1 画素行のデータ電圧が印加される。

10

【 0 0 6 5 】

次に、( $i+1$ ) 番目のゲート線 ( $G_{i+1}$ ) にゲートオン電圧 ( $V_{on}$ ) が印加されると、このゲート線 ( $G_{i+1}$ ) に連結された主スイッチング素子及び副スイッチング素子 ( $Q_1$ 、 $Q_2$ ) が全てオンする。導通した主スイッチング素子及び副スイッチング素子 ( $Q_1$ 、 $Q_2$ ) を通じて各々連結されたデータ線 ( $D_1 - D_m$ ) に ( $i+1$ ) 番目の画素行のデータ電圧が伝達される。これによって、 $i$  番目のゲート線 ( $G_i$ ) に連結された ( $i+1$ ) 番目の画素行の副スイッチング素子 ( $Q_2$ ) によって  $i$  番目の画素行のデータ電圧が既に充電されていた ( $i+1$ ) 番目の画素行の各画素は、( $i+1$ ) 番目の画素行のデータ電圧で再充電される。

20

【 0 0 6 6 】

このような動作が各画素行ごとに繰り返されて、図 3 のように画素が配置されると、見かけ反転は列反転になる。

このように、一つの画素に対角線に対向するように二つのスイッチング素子 ( $Q_1$ 、 $Q_2$ ) を配置した構造の液晶表示装置は、垂直クロストークの影響を大幅に減少させることができる。以下よりこれについて詳述する。

30

(垂直クロストーク)

一般に、垂直クロストークは、画素電極と隣接するデータ線との間に発生する寄生容量や画素のスイッチング素子をオフした後に発生するリーク電流の影響により、画素電極の電圧が変化することに起因して発生するといわれている。

【 0 0 6 7 】

図 4 を参照して、画素電極とデータ線との間の寄生容量による画素電極の電圧変化量により具体的に説明する。

前述したように、画素電極 190 は、主スイッチング素子及び副スイッチング素子 ( $Q_1$ 、 $Q_2$ ) を通じてゲート線 ( $G_{i-1}$ 、 $G_j$ ) 及びデータ線 ( $D_{j-1}$ 、 $D_j$ ) に連結されている。画素電極 190 と隣接する二つのデータ線 ( $D_{j-1}$ 、 $D_j$ ) との間には寄生キャパシタ ( $C_{DP1}$ 、 $C_{DP2}$ ) が各々形成される。ここで、キャパシタ及びそのキャパシタの静電容量は同一な図面符号で示す。

40

【 0 0 6 8 】

画素電極 190 とデータ線 ( $D_{j-1}$ 、 $D_j$ ) との間の寄生容量 ( $C_{DP1}$ 、 $C_{DP2}$ ) による画素電極 190 の電圧変化量 ( $V$ ) は、下記の式で示される。

【 0 0 6 9 】

【数 1】

$$\Delta V = \frac{C_{DP1}(V_1 - V_1') + C_{DP2}(V_2 - V_2')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}$$

$V_1$ は、画素電極 190 に電圧が充電される時にデータ線 ( $D_{j-1}$ ) に印加されるデータ電圧である。 $V_2$ は、画素電極 190 に電圧が充電される時にデータ線 ( $D_j$ ) に印加されるデータ電圧である。 $V_1'$ は、画素電極 190 に電圧が充電された後にデータ線 ( $D_{j-1}$ ) に流れるデータ電圧である。 $V_2'$ は、画素電極 190 に電圧が充電された後にデータ線 ( $D_j$ ) に流れるデータ電圧である。また、 $C_{GS}$ は、主スイッチング素子及び副スイッチング素子 ( $Q_1$ 、 $Q_2$ ) のゲート/ソース間の寄生容量である。 $C_{DP1}$ は、データ線 ( $D_{j-1}$ ) と画素電極 190 との間の寄生容量である。 $C_{DP2}$ は、画素電極 190 と隣接するデータ線 ( $D_j$ ) との間の寄生容量である。 $C_{LC}$ は液晶キャパシタの容量であって  $C_{ST}$  はストレージキャパシタの容量である。

10

【0070】

列反転を考慮して、隣接する二つのデータ線 ( $D_{j-1}$ 、 $D_j$ ) に流れるデータ電圧が同一な階調を示すとすれば、 $(V_2 - V_{com}) = -(V_1 - V_{com})$  であり、 $(V_2' - V_{com}) = -(V_1' - V_{com})$  である。即ち、 $(V_2 - V_2') = -(V_1 - V_1')$  である。したがって、(1) 式は下記の (2) 式のように簡略化することができる。

【0071】

20

【数 2】

$$\Delta V = \frac{\Delta C_{DP}(V_1 - V_1')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}$$

ここで、 $C_{DP} = C_{DP1} - C_{DP2}$  である。

【0072】

一方、漏洩電流による画素電極 190 の電圧変化量 ( $V$ ) は、下記の式で示される。

【0073】

【数 3】

30

$$\Delta V = \frac{(I_{off1} - I_{off2}) \times t}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}$$

ここで、 $t$  は、画素電極 190 に充電された電圧と異なるデータ電圧がデータ線 ( $D_j$ ) に印加される時間である。 $I_{off1}$  は、画素電極 190 とデータ線 ( $D_j$ ) との間のリーク電流 (主スイッチング素子を通じて流れるリーク電流) である。 $I_{off2}$  は、画素電極 190 とデータ線 ( $D_{j-1}$ ) との間のリーク電流 (副スイッチング素子を通じて流れるリーク電流) である。これらのリーク電流 ( $I_{off1}$ 、 $I_{off2}$ ) は、画素電極 190 の電圧とデータ線 ( $D_{j-1}$ 、 $D_j$ ) の電圧との差の極性によって、正の値であったり負の値であったりする。

40

【0074】

図 4 に示したように、本発明の実施例では、一つの画素に同一な構造のスイッチング素子 ( $Q_1$ 、 $Q_2$ ) が対角線に対向するように配置されるので、画素電極 190 がその中心点に対して  $180^\circ$  回転対称をなすように形成することができ、隣接する二つのデータ線 ( $D_{j-1}$ 、 $D_j$ ) から見た画素電極 190 の幾何学的構造は同一である。したがって、画素電極 190 とそれに隣接する二つのデータ線 ( $D_{j-1}$ 、 $D_j$ ) との間に形成された寄生容量 ( $C_{DP1}$ 、 $C_{DP2}$ ) は同一であり、二つの寄生容量 ( $C_{DP1}$ 、 $C_{DP2}$ ) の間の容量差による電圧変化はほとんど発生しない。

【0075】

50

また、主スイッチング素子及び副スイッチング素子（ $Q1$ 、 $Q2$ ）は、反対の極性のデータ電圧が印加されるデータ線にそれぞれ連結されているので、副スイッチング素子（ $Q2$ ）を通じてリーク電流（ $I_{off2}$ ）が流れて、スイッチング素子（ $Q1$ ）を通じてリーク電流（ $I_{off1}$ ）が流れる。反対に、主スイッチング素子（ $Q1$ ）を通じてリーク電流（ $I_{off1}$ ）が流れて、副スイッチング素子（ $Q2$ ）を通じてリーク電流（ $I_{off2}$ ）が流れる。この時、主スイッチング素子及び副スイッチング素子（ $Q1$ 、 $Q2$ ）の構造が同一なので、二つのリーク電流（ $I_{off1}$ 、 $I_{off2}$ ）の大きさはほぼ同一で、 $I_{off1} - I_{off2} = 0$ になる。即ち、リーク電流は互いに相殺される。したがって、画素電極 190 の電圧変化量（ $V$ ）が大幅に減少し、これによって垂直クロストークの影響が大幅に減少する。

【0076】

10

図5の場合には、主スイッチング素子及び副スイッチング素子（ $Q1$ 、 $Q2$ ）の位置が毎画素行ごとに変わるので、見かけ反転が $1 \times 1$ ドット反転になる。一方、図6A及び図6Bの場合には、主スイッチング素子及び副スイッチング素子（ $Q1$ 、 $Q2$ ）の位置が二つの画素行ごとに変わるので、見かけ反転が $2 \times 1$ ドット反転になる。

【0077】

このように見かけ反転がドット反転になれば、前述したように、一つの画素に二つのスイッチング素子（ $Q1$ 、 $Q2$ ）を配置して垂直クロストークの影響を減少させることができることに加えて、画素電圧が正極性である場合及び負極性である場合にキックバック電圧によって現れる輝度の差が分散されて現れるので、縦行の不良が減少する。また、主スイッチング素子（ $Q1$ ）の位置が画素行群単位で変わるので、画像の境界部分を除いて、1フレームのうちの $1/2$ フレームの間に隣接するデータ線の間には極性は反対だがほぼ同一な値を有するデータ電圧が印加される確率が非常に高い。そのため、画素電極 190 の電圧変化量（ $V$ ）を著しく減少させて、垂直クロストークの影響をさらに大幅に減少させることができる。

20

【0078】

一方、追加された副スイッチング素子（ $Q2$ ）は修理用に利用することができる。図2を再び参考にすれば、画素にデータ電圧を伝達する主スイッチング素子（ $Q1$ ）が短絡した場合には、レーザー切断などで主スイッチング素子（ $Q1$ ）と連結されたデータ線から画素電極 190 を分離する。このようにすれば、画素電極 190 には副スイッチング素子（ $Q2$ ）を通じて隣接する画素のデータ電圧が充電される。この場合、充電された電圧がたとえ所望のデータ電圧でないとしても、隣接する画素のデータ電圧であるので、画面にはそれほど大きな影響がない。また、主スイッチング素子（ $Q1$ ）が断線した場合にも、前記のように当該画素電極 190 に副スイッチング素子（ $Q2$ ）を通じて隣接する画素のデータ電圧が充電されるので、自然に修理が行われる。

30

【0079】

また、副スイッチング素子（ $Q2$ ）は当該画素に所望のデータ電圧を充電するのには実質的に影響を与えないので、副スイッチング素子（ $Q2$ ）が短絡した場合には、レーザー切断などで副スイッチング素子（ $Q2$ ）と連結されたデータ線から画素電極 190 を分離するが、断線した場合には、特別な措置を行わなくてもよい。

【0080】

40

以上で、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者による様々な変形及び改良形態も、本発明の権利範囲に属する。

【図面の簡単な説明】

【0081】

【図1】本発明の一実施例による液晶表示装置のブロック図である。

【図2】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図である。

【図3】本発明の一実施例によって列反転を実現する画素のスイッチング素子の配置を示した図面である。

【図4】本発明の一実施例による画素電極の電圧変化量を説明するための画素電極及び寄

50

生キャパシタの等価回路図である。

【図 5】本発明の一実施例によって  $1 \times 1$  ドット反転を実現する時の、画素のスイッチング素子の配置を示した図面である。

【図 6 A】各々本発明の一実施例に係る  $2 \times 1$  ドット反転の場合の画素のスイッチング素子の配置を示した図面である。

【図 6 B】各々本発明の一実施例に係る  $2 \times 1$  ドット反転の場合の画素のスイッチング素子の配置を示した図面である。

【符号の説明】

【 0 0 8 2 】

2 3 0 カラーフィルター

3 0 0 液晶表示板組立体

4 0 0 ゲート駆動部

5 0 0 データ駆動部

6 0 0 信号制御部

8 0 0 階調電圧生成部

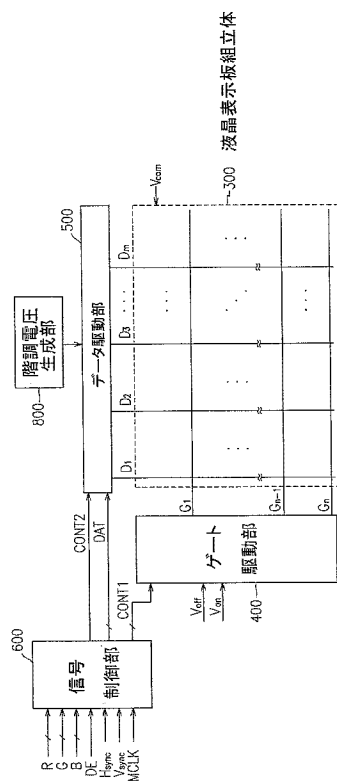
Q 1、Q 2 主、副スイッチング素子

$D_1 - D_m$  データ線

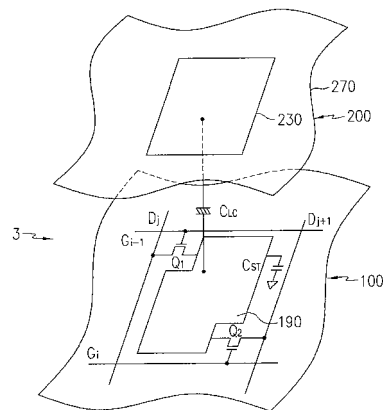
$G_1 - G_n$  ゲート線

10

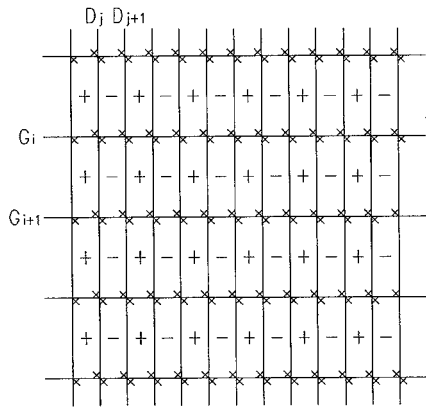
【図 1】



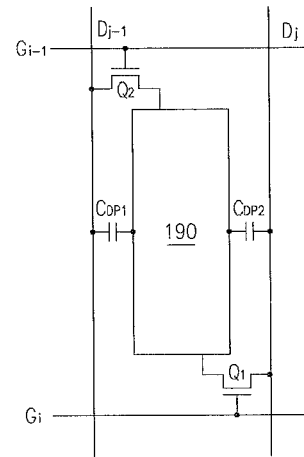
【図 2】



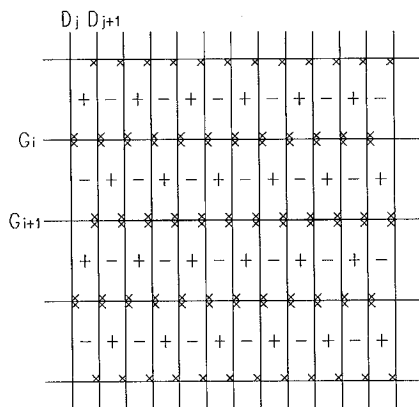
【図 3】



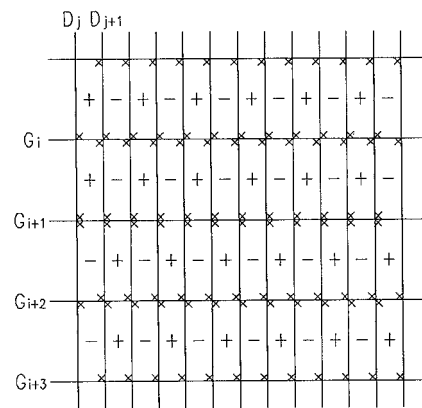
【図 4】



【図 5】



【図 6 A】







## フロントページの続き

(51)Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/36	

(72)発明者 李 白 雲

大韓民国京畿道龍仁市東川洞 8 6 2 番地現代ホームタウン 2 0 8 棟 1 7 0 1 号

F ターム(参考) 2H092 GA12 GA20 GA24 JA24 JA37 JA41 JB02 JB04 JB22 JB31  
 JB42 JB61 MA01 MA12 NA01 NA25 NA29 PA06 QA06  
 2H093 NA16 NA32 NA33 NA43 NB01 NB07 NB11 NC10 NC12 NC21  
 NC34 NC35 NC36 NC40 ND10 ND15 ND53 ND60 NF04  
 5C006 AC11 AC27 AC28 AF42 AF43 AF44 BB16 BC02 BC03 BC06  
 BC11 BC20 EB04 EB05 FA23 FA34 FA36  
 5C080 AA10 BB05 DD06 DD28 DD29 EE28 FF11 JJ02 JJ05 JJ06  
 5C094 AA02 AA42 AA43 AA44 BA03 BA43 CA19 EA04