



(12)发明专利

(10)授权公告号 CN 107407700 B

(45)授权公告日 2019.12.27

(21)申请号 201680017013.7

(22)申请日 2016.03.25

(65)同一申请的已公布的文献号

申请公布号 CN 107407700 A

(43)申请公布日 2017.11.28

(30)优先权数据

14/670,996 2015.03.27 US

(85)PCT国际申请进入国家阶段日

2017.09.19

(86)PCT国际申请的申请数据

PCT/US2016/024189 2016.03.25

(87)PCT国际申请的公布数据

W02016/160559 EN 2016.10.06

(73)专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 C·韦内鲁斯 A·斯瓦米纳坦

(74)专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 崔卿虎

(51)Int.Cl.

G01R 19/00(2006.01)

G01R 19/165(2006.01)

G06F 1/26(2006.01)

H02M 7/217(2006.01)

H03K 19/003(2006.01)

(56)对比文件

US 6670794 B1,2003.12.30,

US 2007192636 A1,2007.08.16,

US 2007013414 A1,2007.01.18,

US 2007236188 A1,2007.10.11,

CN 104459293 A,2015.03.25,

审查员 钟栩文

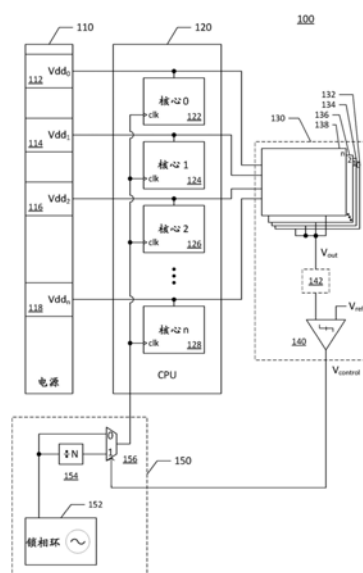
权利要求书2页 说明书6页 附图7页

(54)发明名称

多输入可扩展整流器下降检测器

(57)摘要

一种下降检测器包括：多个输入节点，每个输入节点被配置为接收电源电压；输出节点；多个检测器模块，每个检测器模块包括：耦合到每个输入节点的输入端子、耦合到输出节点的输出端子；以及输入跟踪单元，其配置作为电压跟随器，以检测耦合到每个输入节点的电源电压中的下降，并且在电源电压上检测到下降时，在输出端子上输出跟随电源电压的输出电压；以及比较器，其耦合到输出节点，并且被配置为当检测到下降时输出控制信号。



1. 一种下降检测器,包括:

多个输入节点,每个输入节点被配置为接收电源电压;

输出节点;

多个检测器模块,每个检测器模块包括:耦合到每个输入节点的输入端子、耦合到所述输出节点的输出端子;以及输入跟踪单元,所述输入跟踪单元被配置作为电压跟随器,用以检测耦合到每个输入节点的所述电源电压中的下降,并且在所述电源电压上检测到所述下降时在所述输出端子上输出跟随所述电源电压的输出电压,

其中每个检测器模块被配置为在每个检测器模块在其输入处没有检测到下降、而所述多个检测器模块中的其他检测器模块在所述多个输入节点中的其他输入节点处检测到至少一个下降时,提供非线性反馈以暂时将每个检测器模块的输出端子与所述输出节点断开;以及

比较器,所述比较器耦合到所述输出节点,并且被配置为在检测到所述下降时输出控制信号。

2. 根据权利要求1所述的下降检测器,其中每个检测器模块还包括设置在所述输入端子与所述输入跟踪单元之间的交流(AC)耦合模块。

3. 根据权利要求2所述的下降检测器,其中所述AC耦合模块被配置为形成包括电容器和电阻器的高通滤波器。

4. 根据权利要求3所述的下降检测器,其中所述输入跟踪单元包括:

第一p型金属氧化物半导体(PMOS)晶体管,包括栅极端子、源极端子和漏极端子;以及运算放大器,所述运算放大器包括耦合到所述第一PMOS晶体管的栅极端子的输出引脚、耦合到所述第一PMOS晶体管的源极端子的负输入引脚、以及通过所述AC耦合模块的电容器耦合到每个检测器模块的输入端子的正输入引脚。

5. 根据权利要求4所述的下降检测器,还包括

第一电流源,所述第一电流源耦合到电压源和所述第一PMOS晶体管的源极端子。

6. 根据权利要求4所述的下降检测器,其中每个检测器模块还包括偏移消除模块,所述偏移消除模块耦合到所述第一PMOS晶体管的漏极端子,并且被配置为减少所述多个检测器模块之间的失配诱导下降检测范围差异。

7. 根据权利要求6所述的下降检测器,其中所述偏移消除模块包括电压钳,所述电压钳包括n型金属氧化物半导体(NMOS)晶体管、第二PMOS晶体管、电阻器、电容器和第二电流源。

8. 根据权利要求7所述的下降检测器,还包括

第三电流源,所述第三电流源耦合到电压源和所述第二PMOS晶体管。

9. 根据权利要求1所述的下降检测器,其中所述比较器被配置为将所述输出电压与参考电压进行比较,以确定在至少一个电源电压中检测到所述下降。

10. 根据权利要求1所述的下降检测器,还包括

带通滤波器,所述带通滤波器设置在所述输出节点与所述比较器之间,以仅传递所述输出电压的在预定范围内的频率。

11. 一种用以检测多个电源电压中的下降的电路,包括:

输出节点;

多个检测器模块,每个检测器模块具有输入端子和输出端子,每个检测器模块的输入

端子用以接收多个电源电压中的电源电压,多个检测器模块的输出端子在所述输出节点处耦合在一起,

其中每个检测器模块还包括用以检测所述电源电压中的所述下降的输入跟踪回路,

其中每个检测器模块还包括偏移消除回路,以实质上减少所述多个检测器模块之间的失配诱导下降检测范围差异;

滤波器,所述滤波器耦合到所述输出节点,并且被配置为传递所述输出节点处的电压的在预定范围内的频率;以及

比较器,所述比较器耦合到所述滤波器,并且被配置为在所述电源电压中检测到所述下降时输出控制电压。

12. 根据权利要求11所述的电路,其中每个检测器模块包括非线性反馈,以在每个检测器模块在其输入处没有检测到下降、而所述多个检测器模块中的其他检测器模块在所述多个输入节点中的其他输入节点处检测到至少一个下降,暂时将每个检测器模块的输出端子与所述输出节点断开。

13. 根据权利要求11所述的电路,其中每个检测器模块还包括设置在所述输入端子与所述输入跟踪回路之间的交流(AC)耦合模块。

14. 根据权利要求13所述的电路,其中所述AC耦合模块包括耦合到所述输入端子和所述输入跟踪回路的电容器、以及耦合到所述输入跟踪回路和所述偏移消除回路的电阻器。

15. 根据权利要求11所述的电路,其中所述比较器被配置为将所述输出节点处的电压与参考电压进行比较,以确定在所述多个电源电压中的至少一个电源电压中检测到所述下降。

16. 一种用于检测多个电源电压中的下降的设备,包括:

多个用于检测下降的装置,每个用于检测下降的装置接收所述多个电源电压中的一个电源电压,每个用于检测下降的装置包括输入跟踪回路,以检测在所述电源电压中的所述下降,

其中每个用于检测下降的装置包括用于实质上减少所述多个用于检测下降的装置之间的失配诱导下降检测范围差异的装置;

用于耦合所述多个用于检测下降的装置的输出的装置;以及

用于比较的装置,耦合到所述用于耦合的装置,以在所述电源电压中检测到所述下降时输出控制电压。

17. 根据权利要求16所述的设备,其中每个用于检测下降的装置包括用于在所述电源电压上没有检测到下降、而其他用于检测下降的装置检测到至少一个下降时将每个用于检测下降的装置与所述用于耦合的装置断开的装置。

多输入可扩展整流器下降检测器

技术领域

[0001] 本发明一般地涉及下降检测器,更具体地涉及配置作为多输入多级可扩展整流器的下降检测器。

背景技术

[0002] 通常,集成电路从外部电源接收电力。这些集成电路包括多个核心,每个核心可以由相对于其他核心的不同外部电源供电。不同的核心可以在不同的电源电压下操作。

[0003] 在操作期间,集成电路可能会经受电源下降。下降可以定义为针对给定核心的电源电压的暂时降低。下降可能是由一个或多个因素引起的,诸如多个电路的同时开关、温度变化等。经受电源下降的电路可能会遇到错误操作(例如定时故障)。由于电源下降导致的故障可能被认为是软故障,因为在不存在电源电压下降的情况下,它们并不总是可重复的。确定原因并且描述这种故障的特征可能是困难的。然而,如果未校正,中央处理单元(CPU)的核心的供电下降可能导致计算错误。

发明内容

[0004] 本公开提供了使用具有非线性反馈回路的多输入多级可扩展整流器来检测下降,以禁用没有下降转变的级,以避免增益降低。

[0005] 在一个实施例中,公开了一种下降检测器。该下降检测器包括:多个输入节点,每个输入节点被配置为接收电源电压;输出节点;多个检测器模块,每个检测器模块包括:耦合到每个输入节点的输入端子、耦合到输出节点的输出端子;以及输入跟踪单元,该输入跟踪单元配置作为电压跟随器,以检测耦合到每个输入节点的电源电压中的下降,并且在电源电压上检测到下降时在输出端子上输出跟随电源电压的输出电压;以及比较器,该比较器耦合到输出节点并且被配置为在检测到下降时输出控制信号。

[0006] 在另一实施例中,公开了一种用以检测多个电源电压中的下降的电路。该电路包括:输出节点;多个检测器模块,每个检测器模块具有输入端子和输出端子,每个检测器模块的输入端子用以接收多个电源电压中的一个电源电压,多个检测器模块的输出端子在输出节点处耦合在一起,其中每个检测器模块还包括用以检测电源电压中的下降的输入跟踪回路;滤波器,该滤波器耦合到输出节点并且被配置为传递输出节点处的电压的在预定范围内的频率;以及比较器,该比较器耦合到滤波器并且被配置为在电源电压中检测到下降时输出控制电压。

[0007] 在另一个实施例中,公开了一种用于检测多个电源电压中的下降的设备。该设备包括:多个用于检测下降的装置,每个用于检测下降的装置接收多个电源电压中的一个电源电压,每个用于检测下降的装置包括输入跟踪回路以检测电源电压中的下降;用于耦合多个用于检测下降的装置的输出的装置;以及用于比较的装置,耦合到用于耦合的装置,以在电源电压中检测到下降时输出控制电压。

[0008] 本公开的其他特征和优点应当从本说明书中显而易见,本说明书通过示例的方式

说明了本公开的各方面。

附图说明

[0009] 关于本公开结构和操作的细节,可以通过研究所附进一步的附图而部分获知,其中相同的附图标记表示相同的部分,并且其中:

[0010] 图1A是根据本公开的一个实施例的用于检测电源电压下降并适当地调整时钟频率的系统的功能框图;

[0011] 图1B是根据本公开的另一个实施例的用于检测电源电压下降并适当地调整时钟频率的系统的功能框图;

[0012] 图2A是根据本公开的一个实施例的包括多个检测器模块的下降检测器的功能框图;

[0013] 图2B是根据本公开的一个实施例的下降检测器的多个检测器模块的示意图;

[0014] 图3A示出了根据本公开的一个实施例的下降检测器中的两个检测器模块的输出连接;

[0015] 图3B示出了根据本公开的一个示例性实施例的在输出节点处连接在一起的两个检测器模块的操作;以及

[0016] 图4是根据本公开的一个实施例的配置为使用具有非线性反馈的多输入多级可扩展检测器来检测下降以禁用没有下降转换的级从而避免增益降低的装置的功能框图。

具体实施方式

[0017] 如上所述,如果未校正,针对CPU核心的电源电压下降可能导致计算错误。虽然增加电源电压可以缓解问题,但是它增加了功率消耗。基于阈值的下降检测系统通常仅监控一个电源,因为增加电源数量并且将输出耦合在一起减少了输入-输出增益(输入-输出增益与连接的电源数量成反比),从而难以检测下降。应当注意,电源电压变化与电源电压下降不同。然而,这些电源电压变化是预期的,并且不应该被检测为下降。例如,如果要处理的指令的数量大幅增加,则由核心(或中央处理单元(CPU))汲取的平均电流可能会显着增加。一旦要处理的指令数量的显着增加已经出现,并且平均电流相应地已经被增加,则电源电压预期比其额定值低一定量,该量等于平均电流的增加量乘以配电网路的电阻。因此,电源电压的降低被预期,并且核心/CPU应设计成在这种条件下工作。相反,当核心/CPU从处理几个指令转换到处理大量指令时,电源电压的下降出现。因此,下降是电源电压的短暂(通常大得多)的降低。

[0018] 本文所述的实施例提供使用具有非线性反馈的多输入多级可扩展整流器来检测下降,以禁用没有下降转换的级,以避免增益降低。在阅读本说明书之后,在各种实施方式和应用中如何实现本公开将变得显而易见。尽管这里将描述本公开的各种实施方式,但是应当理解,这些实施方式仅以示例的方式呈现,而不是限制。因此,各种实施方式的这种详细描述不应被解释为限制本公开的范围或广度。

[0019] 图1A是根据本公开的一个实施例的用于检测电源电压下降并适当调整时钟频率的系统100的功能框图。在图1A所示的实施例中,根据本公开的一个实施例,系统100包括电源110、中央处理单元(CPU) 120、下降检测器130、以及时钟发生器150。电源110包括分别提

供电电压 V_{dd0} 、 V_{dd1} 、 V_{dd2} 、 V_{ddn} 的多个电源112、114、116、118。CPU 120包括分别接收电压 V_{dd0} 、 V_{dd1} 、 V_{dd2} 、 V_{ddn} 的多个核心122、124、126、128。下降检测器130包括分别接收 V_{dd0} 、 V_{dd1} 、 V_{dd2} 、 V_{ddn} 的多个检测器模块132、134、136、138以及比较器140。也就是说,模块132接收 V_{dd0} ,模块134接收 V_{dd1} ,模块136接收 V_{dd2} ,模块138接收 V_{ddn} 。检测器模块132、134、136、138的输出被连接在一起以形成用于下降检测器130的单个输出(V_{out})。

[0020] 检测器模块132、134、136、138的输出(V_{out})耦合到比较器140的一个输入,该比较器140将 V_{out} 与参考电压(V_{ref})进行比较,并且当 V_{out} 下降到 V_{ref} 以下时输出控制信号($V_{control}$)。可备选地,检测器模块132、134、136、138的输出(V_{out})通过带通滤波器142耦合到比较器140,以仅传递输出电压的预定范围内的频率。时钟发生器150包括锁相环(PLL)152、分频器单元154、以及双工器156,双工器156接收两个输入:(1)PLL的直接输出;以及(2)PLL的除以N的输出。PLL的除以N的输出具有PLL的直接输出的持续时间的N倍,并且其相位可以与PLL的直接输出的相位一致。比较器140的输出控制双工器156选择两个时钟信号之一。当比较器140响应于由下降检测器130检测到的至少一个下降而输出信号时,比较器140的输出信号在双工器156处选择PLL的除以N的输出(选择“1”输入)。否则,比较器140的输出信号在双工器156处选择PLL的直接输出(选择“0”输入)。时钟发生器150的输出被连接到多个核心122、124、126、128的时钟输入。

[0021] 图1B是根据本公开的另一实施例的用于检测电源电压下降并适当调整时钟频率的系统160的功能框图。在图1B所示的实施例中,系统160包括图1A中示出的系统100中包括的所有模块,但是系统160在其时钟输入处还包括用于每个核心的专用分频器170、172、174或176。因此,在系统160中,每个核心的操作频率可被配置为全局时钟频率的一部分。进一步地,用于每个核心的专用分频器170、172、174或176的分频比(即, N_0 、 N_1 、 N_2 、 \dots 、 N_n)可以相同或不同,这取决于核心之间的期望接口。

[0022] 图2A是根据本公开的一个实施例的下降检测器130的功能框图,该下降检测器130包括检测器模块132、134、136、138。在图2A所示的实施例中,下降检测器130包括多个输入节点(in_0 、 in_1 、 in_2 、 \dots 、 in_n)、输出节点(out)、以及多个检测器模块132、134、136、138。每个输入节点被配置以接收电源电压(V_{dd0} 、 V_{dd1} 、 V_{dd2} 、 \dots 、或 V_{ddn})。输出节点(out)被配置以输出输出电压(V_{out})。每个检测器模块132、134、136或138包括耦合到每个输入节点(in_0 、 in_1 、 in_2 、 \dots 、或 in_n)的输入端子(A)、耦合到输出节点(out)的输出端子(B)、以及耦合到输入端子(A)和输出端子(B)的输入跟踪单元220。在一个实施例中,输入跟踪单元220被配置为:(a)当在电源电压上检测到下降时,将输入节点处的电源电压的变化跟随到输出端子上(电压跟随器);或者(b)当在电源电压上没有检测到下降时,暂时将输出端子与输出节点断开。

[0023] 在图2A中,每个检测器模块132、134、136或138还包括设置在输入端子(A)和输入跟踪单元220之间的交流耦合模块210,并且被配置为形成高通滤波器,该高通滤波器包括电容器和电阻器。每个检测器模块132、134、136或138还包括偏移消除模块230,该偏移消除模块230被配置为当输出端子在输出节点处耦合在一起时,实质上减少多个检测器模块之间的失配诱导致下降检测范围差异。偏移消除模块230耦合到输入跟踪单元220和交流(AC)耦合模块210。下降检测器130还包括比较器140,该比较器140被配置为接收输出电压(V_{out})并将输出电压(V_{out})与参考电压(V_{ref})进行比较。如上所述,检测器模块132、134、136、138(V_{out})的输出可以通过带通滤波器142耦合到比较器140,以仅传递输出电压的在预定范围

内的频率。

[0024] 图2B是根据本公开的一个实施例的下降检测器130的检测器模块132、134、136、138的示意图。图2B所示实施例仅示出了接收电源电压 V_{ddn} 的检测器模块138的示意图,因为它处于检测器模块的级联的顶部。然而,应当注意,每个其他检测器模块132、134、136包括与检测器模块138相同的示意图的相同元件。唯一的区别是输入电源电压。检测器模块132接收电源电压 V_{dd0} ,检测器模块134接收电源电压 V_{dd1} ,并且检测器模块136接收电源电压 V_{dd2} 。如上所述,检测器模块132、134、136、138的输出被连接在一起以形成单个输出(V_{out})。

[0025] 图2B示出了检测器模块138,该检测器模块138包括AC耦合模块210、输入跟踪单元220、以及偏移消除模块230。AC耦合模块210包括形成高通滤波器的电容器212和电阻器214,以仅跟踪期望频率之上的输入变化,其可以通过改变电容器212和电阻器214的值来调节。AC耦合模块210还避免向驱动下降检测器130的电源提供DC负载。输入跟踪单元220包括形成电压跟随器的运算放大器(op amp) 222和p型金属氧化物半导体场效应晶体管(p-MOSFET或PMOS晶体管) 224。PMOS晶体管224包括栅极端子、源极端子、以及漏极端子。op amp 222包括耦合到PMOS晶体管的栅极端子的输出引脚、耦合到源极端子的负极输入引脚、以及通过AC耦合模块的电容器耦合到每个检测器模块的输入端子的正输入引脚。因此,op amp 222的负输入端子(in_n)跟随op amp 222的正输入端子(in_p)。使用PMOS晶体管224使得输入跟踪单元220能够跟踪并检测在 in_p 处的负向电压。在另一个实施例中,可以使用n型金属氧化物半导体场效应晶体管(n-MOSFET或NMOS晶体管)来使输入跟踪单元220能够跟踪并检测在 in_p 处的正向电压。偏移消除模块230包括PMOS晶体管232、电阻器234、电容器236、电流源238、以及被称为电压钳的NMOS晶体管240。在一个实施例中,偏移消除模块230被配置为当那些单元的输出被连接在一起时,实质上减小检测器模块132、134、136、138之间的失配诱导下降检测范围差异。电流源250、252针对检测器模块130的适当操作提供合适量的电流。电流源252耦合到电压源(V_{DD})和PMOS晶体管224的源极端子。电流源250耦合到所述电压源和PMOS晶体管232。

[0026] 图3A示出了根据本公开的一个实施例的下降检测器130中的两个检测器模块132、134的输出的连接。在图3A所示的实施例中,检测器模块132接收电源电压 V_{dd0} ,而检测器模块134接收电源电压 V_{dd1} 。进一步地,检测器模块132的输出端子312连接到检测器模块134的输出端子314。

[0027] 图3B示出了根据本公开的一个示例性实施例的在输出节点310处连接在一起的两个检测器模块132、134的操作。在图3B所示的实施例中,检测器模块132接收电源电压 V_{dd0} ,电源电压 V_{dd0} 包括来自标称电压的下降350,而检测器模块134接收电源电压 V_{dd1} ,电源电压 V_{dd1} 不具有电压的下降354。

[0028] 检测器模块132中的op amp 222₀的正输入端子(in_p)跟踪下降350,该下降350在op amp 222₀的输出处被反映为负尖峰351,以及在op amp 222₀的负输入端子(in_n)和检测器模块132的输出端子312处被反映为负电压尖峰352。负电压尖峰351引起PMOS晶体管224₀导通,使得检测器模块132的输出端子312指示在电源电压 V_{dd0} 中有下降。该过程被包括在输入跟踪回路320中。同时,检测器模块134中的op amp 222₁的正输入端子(in_p)保持它的偏置电压,因为电源电压 V_{dd1} 中没有下降(例如,输入354)。虽然检测器模块134的负输入端子(in_n)应该跟随正输入端子(in_p),但是结果是不同的。由于检测器模块134中的op amp 222₁的负

输入端子 (in_n) 连接到检测器模块132中的op amp 222₀的负输入端子 (in_n) (因为输出端子312通过输出节点310连接到输出端子314), 检测器模块132中的op amp 222₀的负输入端子 (in_n) 处的负尖峰352使得检测器模块134中的op amp 222₁输出正向脉冲360, 该正向脉冲360将PMOS晶体管224₁关断。该过程被包括在非线性反馈回路370中。这也向下降检测器130提供了额外的益处, 因为每个检测器模块的非线性反馈回路370被配置为暂时禁用检测器模块, 该检测器模块在其各自的输入处检测不到下降 (例如, 输入354), 而其他检测器模块正在其各自的输入 (例如, 输入350) 处检测到下降。因此, 当没有检测到下降时, 通过使PMOS晶体管224₁关断并暂时将晶体管224₁的源极端子与检测器模块134的输出端子314断开 (参见断开连接340), 下降检测器130防止不具有下降检测的检测器模块降低输出 (V_{out}) 的增益。下降检测器130的配置还包括偏移消除回路330, 该偏移消除回路330在检测器模块132、134、136、138的输出被连接在一起时, 进行操作以实质上减小检测器模块132、134、136、138之间的失配诱发下降检测范围差异。

[0029] 图4是根据本公开的一个实施例的装置400的功能框图, 该装置400被配置为使用具有非线性反馈的多输入多级可扩展检测器来检测下降, 以禁用不具有下降转变的级, 从而避免增益降低。装置400包括多个电源电压接收单元410、输出耦合单元420、以及多个检测器模块430。每个电源电压接收单元410被配置为接收电源电压 (V_{dd0} 、 V_{dd1} 、 V_{dd2} 、 \cdots 、或 V_{ddn})。输出耦合单元420被配置为耦合多个检测器模块430的输出并在输出端子处输出输出电压 (V_{out})。每个检测器模块430耦合到每个电源电压接收单元410。每个检测器模块430还包括输入跟踪单元, 该输入跟踪单元被配置为: (a) 当在电源电压上检测到下降时, 跟随在每个电源电压接收单元410处的电源电压的变化到输出端子上; 或 (b) 在电源电压上没有检测到下降时, 暂时断开输出端子。每个检测器模块430还包括交流 (AC) 耦合单元和偏移消除单元, 该交流耦合单元用以形成高通滤波器, 并且该偏移消除单元被配置为当输出端子耦合在一起时, 实质上减少多个检测器模块430之间的失配诱导下降检测范围差异。装置400还包括比较器单元440, 该比较器单元440被配置以接收输出电压 (V_{out}) 并将输出电压 (V_{out}) 与参考电压 (V_{ref}) 进行比较。

[0030] 虽然以上描述了本公开的几个实施例, 但是本公开的许多变形是可能的。进一步, 各种实施例的特征可以不同于上述那些的组合中而组合。此外, 为了清楚和简单的描述, 已经简化了系统和方法的许多描述。许多描述使用特定标准的术语和结构。然而, 所公开的系统和方法是更广泛地适用的。

[0031] 本领域技术人员应该知晓可以以各种形式实施结合本文所公开实施例所述的各个示意性方框和模块。以上已经通常根据它们的功能而描述了一些方框和模块。该功能如何实施取决于对整体系统提出的设计约束。本领域技术人员可以对于每个特定应用以改变的方式实施所述功能, 但是该实施方式决定不应解释为使得脱离本公开的范围。此外, 为了便于描述而对模块、方框或步骤内的功能分组。可以从一个模块或方框移除特定功能或步骤而并未脱离本公开。

[0032] 结合本文公开的实施例描述的各种说明性逻辑块、单元、步骤、组件和模块可以利用处理器实施或执行, 诸如被设计为执行本文所述功能的通用处理器、数字信号处理器 (DSP)、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA)、或其他可编程逻辑器件、离散门或晶体管逻辑、离散硬件组件、或其任何组合。通用处理器可以是微处理器, 但是可备选地, 处

理器可以是任何处理器、控制器、微控制器、或状态机。处理器还可以实施为计算设备的组合,例如,DSP和微处理器的组合、多个微处理器、与DSP核心结合的一个或多个微处理器、或任何其他此类配置。进一步地,实施本文所描述的实施例以及功能块和模块的电路可以使用各种晶体管类型、逻辑系列、以及设计方法学来实现。

[0033] 提供了所公开的实施例的上述描述,以使得本领域任何技术人员能够制造或使用本公开。对这些实施例的各种修改将对于本领域技术人员将是显而易见的,并且在不脱离本公开的精神或范围的情况下,本文所描述的一般原理可以应用于其他实施例。因此,应当理解本文给出的描述和附图表示本公开的目前优选的实施例,因此代表本公开广泛预期的主题。还应当理解,本公开的范围完全涵盖对于本领域技术人员而言可能变得显而易见的其他实施例,并且因此本公开的范围仅由所附权利要求限定。

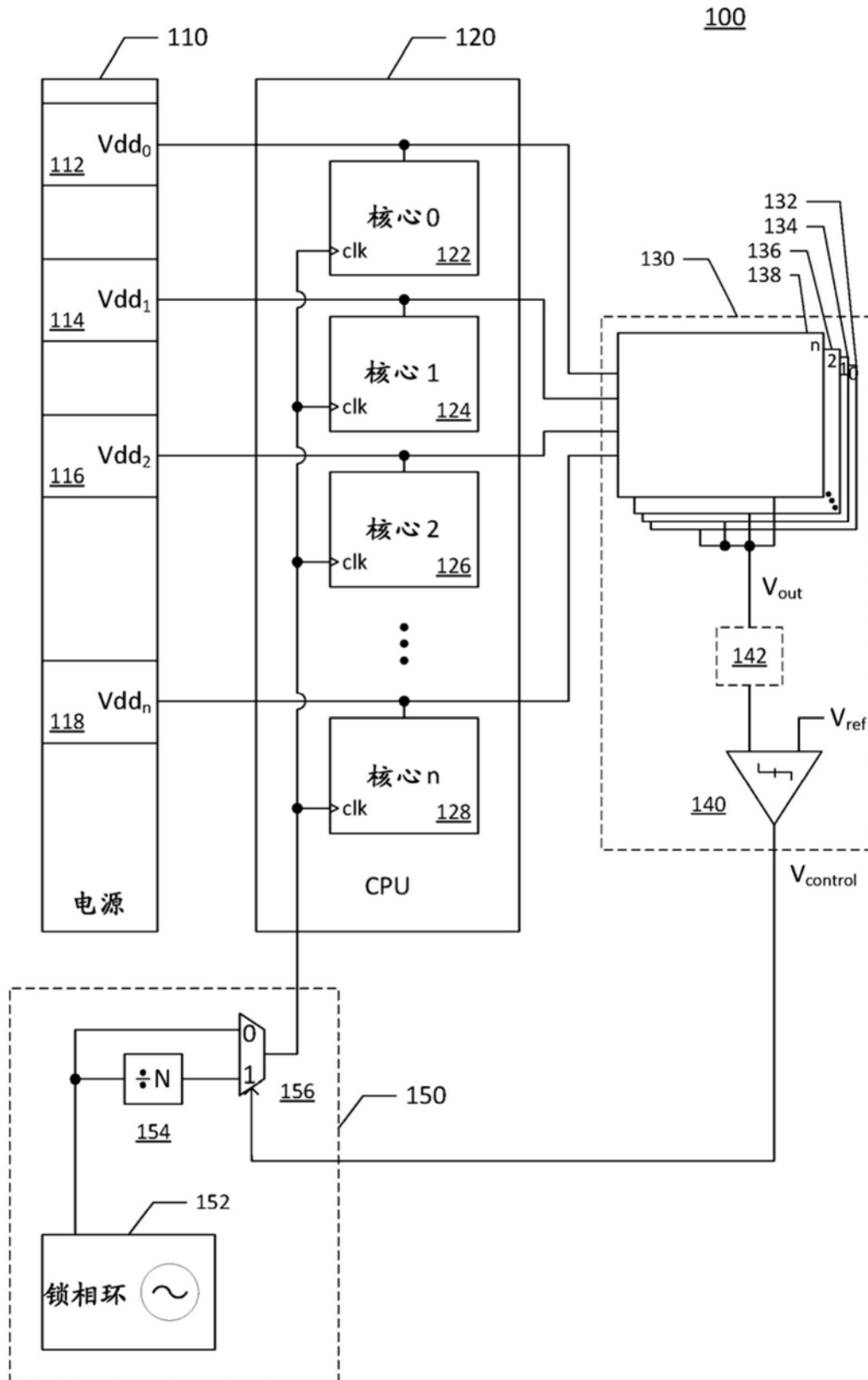


图1A

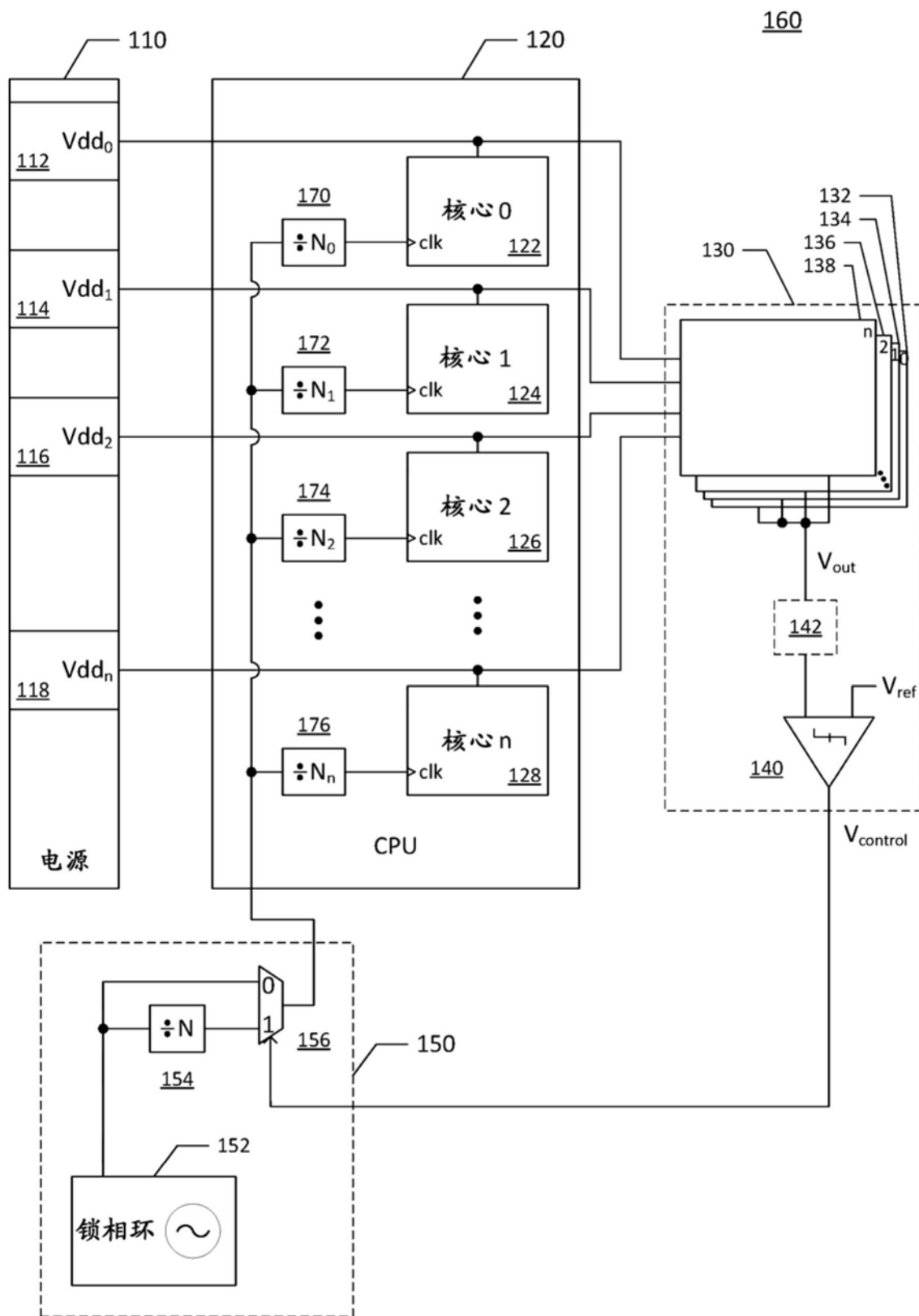


图1B

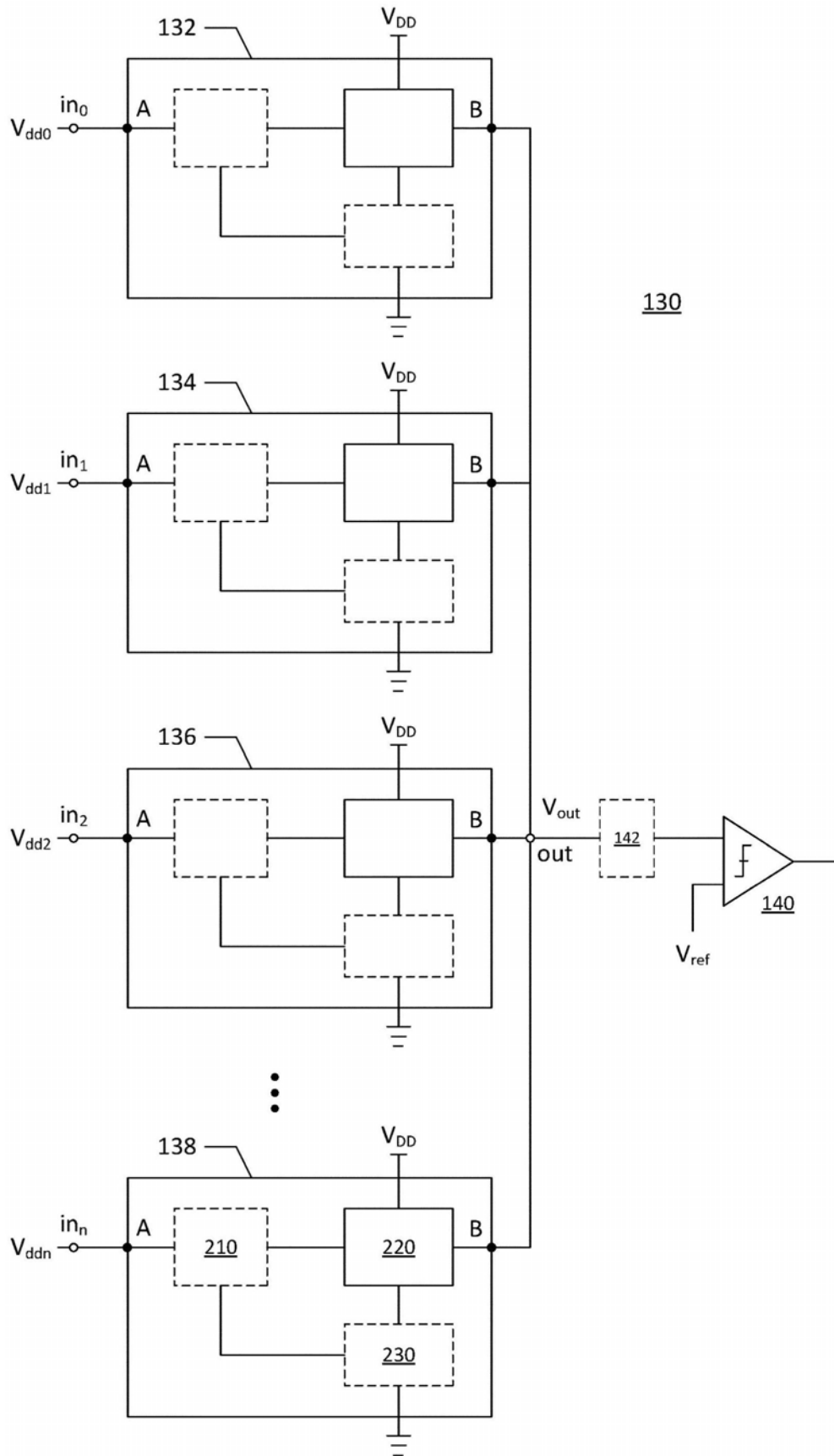


图2A

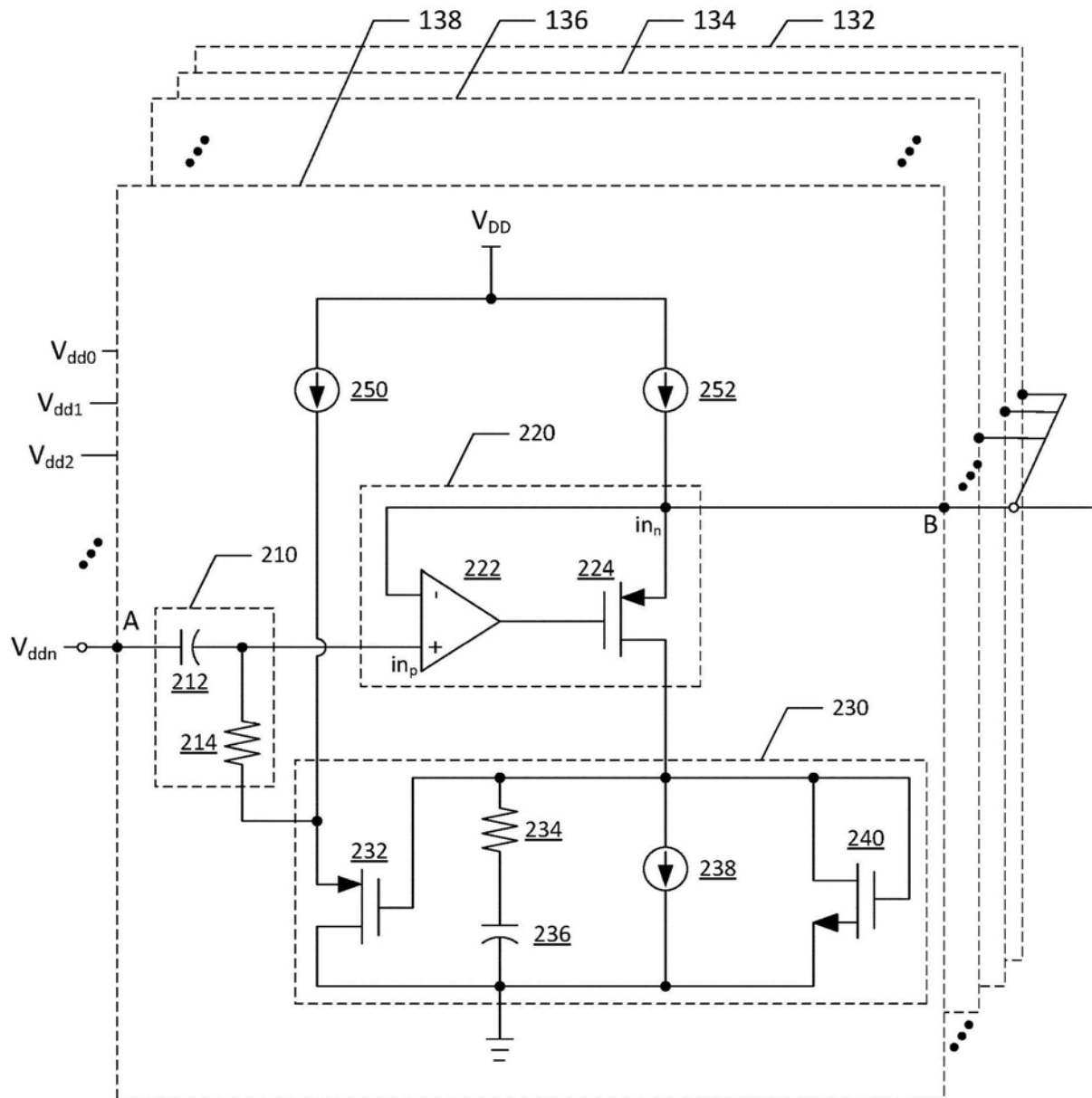


图2B

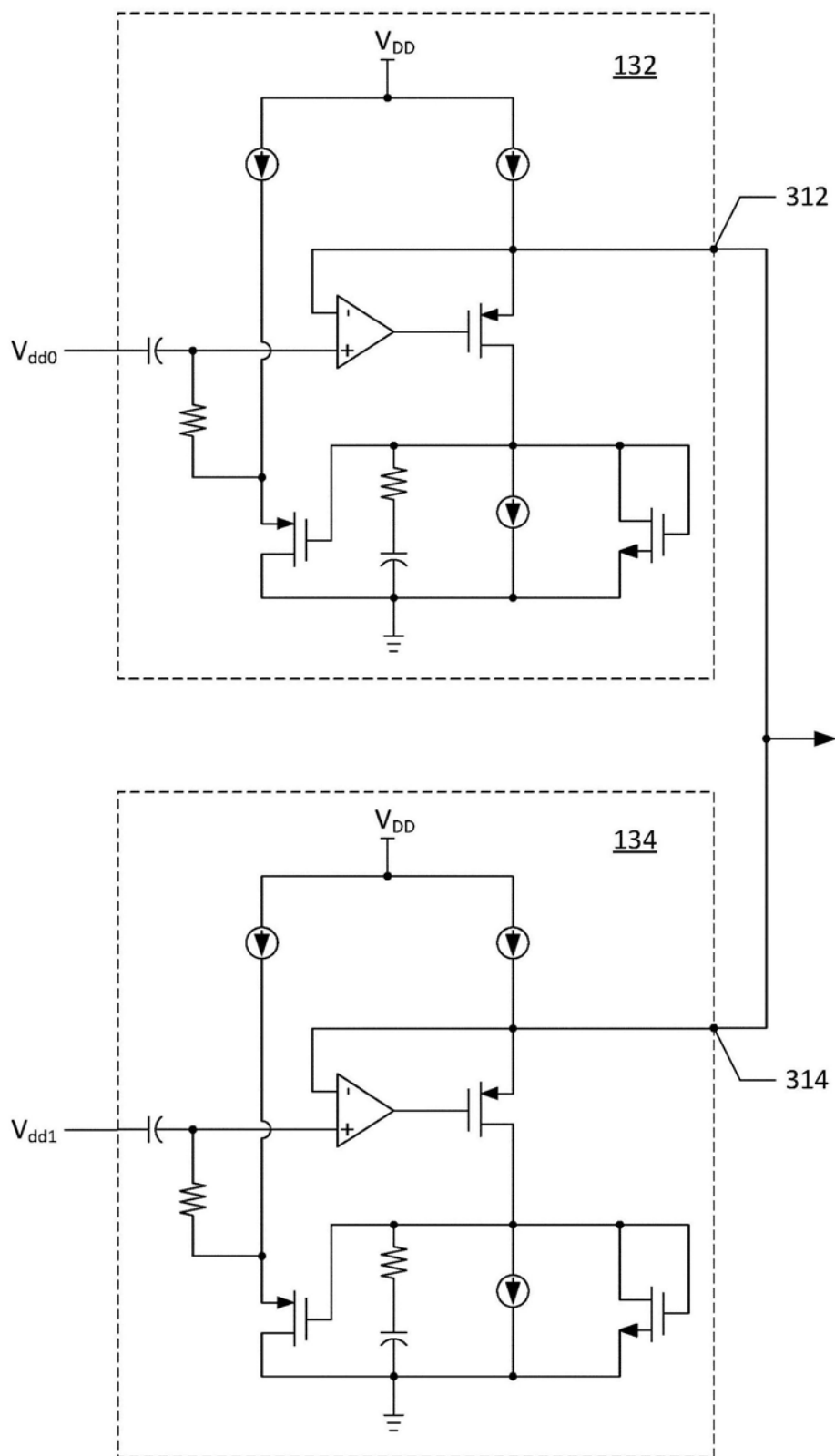


图3A

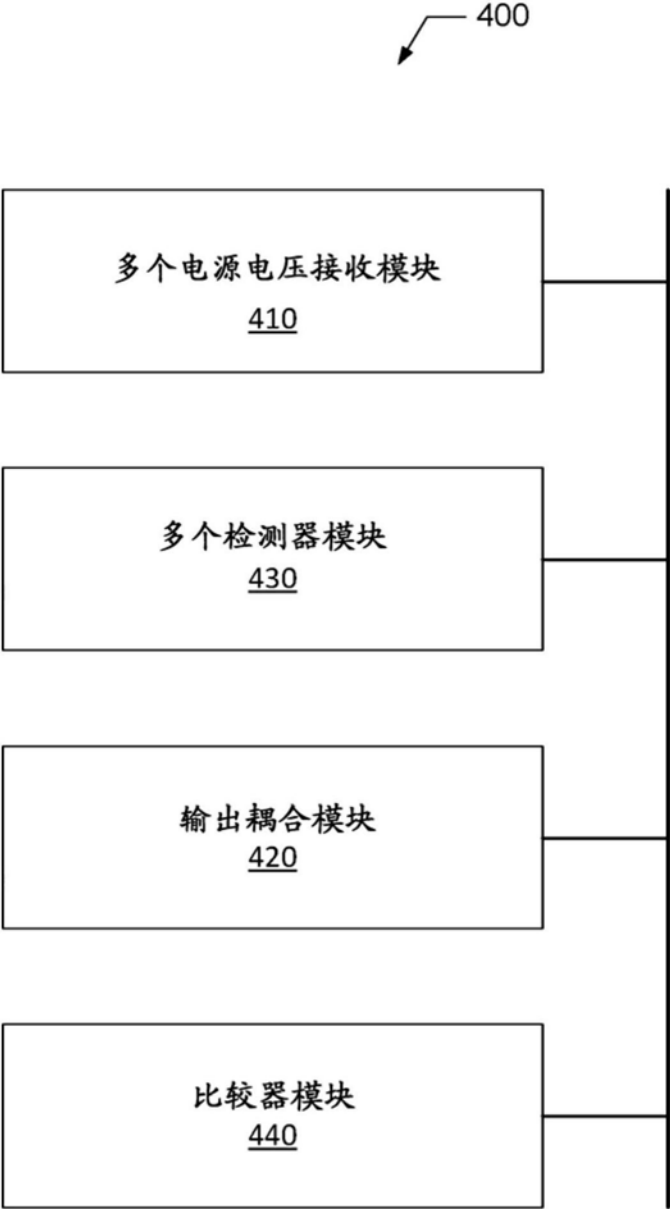


图4