

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第3614236号
(P3614236)

(45) 発行日 平成17年1月26日(2005. 1. 26)

(24) 登録日 平成16年11月12日(2004. 11. 12)

(51) Int.Cl. ⁷	F I
H 0 4 L 12/56	H O 4 L 12/56 F
H 0 4 Q 11/04	H O 4 Q 11/04 Z

請求項の数 8 (全 12 頁)

(21) 出願番号 特願平8-65888	(73) 特許権者 000005223
(22) 出願日 平成8年3月22日(1996. 3. 22)	富士通株式会社
(65) 公開番号 特開平9-261236	神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日 平成9年10月3日(1997. 10. 3)	(74) 代理人 100094514
審査請求日 平成14年7月19日(2002. 7. 19)	弁理士 林 恒徳
	(74) 代理人 100094525
	弁理士 土井 健二
	(72) 発明者 菅野 啓一
	宮城県仙台市青葉区一番町1丁目2番25号 富士通東北デジタル・テクノロジー株式会社内
	最終頁に続く

(54) 【発明の名称】 クロスコネクタ装置の無瞬断拡張システム

(57) 【特許請求の範囲】

【請求項 1】

セル化された入力データの仮想バス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する基本架と、 該セル化された入力データ及び他の基本架からのセル化されたデータを入力し、それらの仮想バス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する増設架を有し、更に、該基本架のスイッチ機能部により出方路が決定される該セル化された入力データの該増設架への入力を阻止するフィルタを備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 2】

請求項 1 において、前記フィルタを基本架内に備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 3】

請求項 2 において、前記フィルタを増設架内の前記スイッチ機能部の入力側に備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 4】

セル化された入力データの仮想バス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する基本架と、 該セル化された入力データ及び他の

基本架からのセル化されたデータを入力し、それらの仮想パス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する増設架を有し、更に、該基本架のスイッチ機能部により出方路が決定される該セル化された入力データの、該増設架から該基本架への入力を阻止するフィルタを備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 5】

請求項 4 において、
前記フィルタを基本架内に備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 6】

10

請求項 4 において、
前記フィルタを増設架内の前記スイッチ機能部の出力側に備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 7】

請求項 1 または 4 において、
前記基本架に、更に該基本架内のスイッチ機能部の出力と前記増設架のスイッチ機能部の出力を選択して出力するスイッチを備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

【請求項 8】

請求項 1 または 4 において、
前記基本架に、更に該基本架内のスイッチ機能部の出力と前記増設架のスイッチ機能部の出力を多重化して出力する多重化部を備えたことを特徴とするクロスコネクタ装置の無瞬断拡張システム。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、クロスコネクタ装置の無瞬断拡張システムに関する。

【0002】

【従来の技術】

複数の加入者線を集線し、これを所定の幹線に方路を切り換えて接続するクロスコネクタ装置があり、一般に 8×8 クロスコネクタ装置が使用され、8 本の出入り方路に対し、8 本の出方路に切り換えて接続している。

30

【0003】

通信量の拡大と通信機能の信頼性向上のため、更に多くの入り方路に対し、対応する多くの出方路に切り換えることが要望されている。

【0004】

図 11 は、基本架としての 8×8 クロスコネクタ装置 1 の構成例ブロック図であり、8 方路からのデータが入力され、8 方路にデータを出力する。ここで、入力及び出力されるデータは、SDH (Synchronous Data Highway) 信号である。

【0005】

40

8 方路から入力される SDH 信号は、それぞれ対応するインタフェース回路 10～17 に入力される。ここで、図 12 に示すセルフフォーマットにしたがい、ヘッダ部と情報フィールドによりセル化される。

【0006】

インタフェース回路 10～17 から出力されるセル信号は、ついで多重化回路 20～27 により高速変換により所定数のセルが積み上げられ、これにパス情報が付加され、クロスコネクタ装置のスイッチ機能部 4 に入力される。

【0007】

スイッチ機能部 4 では、多重化セルをパス情報に基づき対応する方路を決定して切り換え出力する。スイッチ機能部 4 からの多重化セルは、分離回路 40～47 により多重分離さ

50

れインタフェース回路50～57を通して元のSDH信号に変換されて幹線に送りだされる。

【0008】

かかる8×8クロスコネク装置に対し、更にスイッチ機能部4を拡張して、入力方路と対応する出方路を増加させようとする場合、通常8×8クロスコネク装置は、運用中である。

【0009】

図13は、8×8クロスコネク装置の基本架1に対し、スイッチ機能部の増加架2を追加する場合に想定される一構成例である。増設架2のスイッチ機能部400は、64×64のクロスコネク機能を有し、基本架1のスイッチ機能部4と同じ8×8のクロスコネク構成を8組収容したものである。

10

【0010】

かかる図13の構成により、基本架1への8本の入方路と、増設架2への56本の入方路に対し、増設架2のスイッチ機能部400においてクロスコネクして増設架2より64の出方路に出力する構成である。

【0011】

ここで図13のように、基本架1の運用中に、増加架2を追加して、基本架1のスイッチ機能部4を増加架2のスイッチ機能部400に吸収して置き代える場合、基本架1のスイッチ機能部4の切離しから、増加架2のスイッチ機能部400の増設までの時間、基本架1のスイッチ機能部4の入出力側で、切断が不可欠である。したがって、この時間中伝送路が切断してしまい、この間に流れてきたデータが廃棄されてしまう。

20

【0012】

図14は、更に別の想定されるスイッチ機能部の増加架2を追加する構成例である。図13の例と比較すると、基本架1のスイッチ機能部4の機能を活性のままにして、更に基本架1に選択回路60～67を設けている。

【0013】

これにより、基本架1のスイッチ機能部4と増設架2のスイッチ機能部400にそれぞれ同じデータを入力し、選択回路60～67で基本架側から増設架側に切り換える構成である。

【0014】

この構成の場合、上記図13の如き伝送路の切断の問題はないが、選択回路60～67に入力する基本架側データと増設架側データとの間に処理遅延の違いから位相差が生じてしまうおそれがある。したがって、データの廃棄や逆にデータが2重に出力されることが生じてしまい問題である。

30

【0015】

【発明が解決しようとする課題】

したがって、本発明の目的は、上記のスイッチ機能部の増設における問題を生じさせないクロスコネク装置の無瞬断拡張システムを提供することにある。

【0016】

【課題を解決するための手段】

上記課題を達成するための請求項1に記載の本発明のクロスコネク装置の無瞬断拡張システムは、セル化された入力データの仮想パス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する基本架と、該セル化された入力データ及び他の基本架からのセル化されたデータを入力し、それらの仮想パス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する増設架を有する。更に、該基本架のスイッチ機能部により出方路が決定される該セル化された入力データの該増設架への入力を阻止するフィルタを備えたことを特徴とする。

40

【0017】

更に請求項2に記載のクロスコネク装置の無瞬断拡張システムは、請求項1の記載において、前記フィルタを基本架内に備えたことを特徴とする。

50

【0018】

請求項3に記載のクロスコネク装置の無瞬断拡張システムは、請求項2の記載において、前記フィルタを増設架内の前記スイッチ機能部の入力側に備えたことを特徴とする。

【0019】

請求項4に記載のクロスコネク装置の無瞬断拡張システムは、セル化された入力データの仮想パス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する基本架と、該セル化された入力データ及び他の基本架からのセル化されたデータを入力し、それらの仮想パス情報に基づき出方路を決定して該セル化された入力データを出力するスイッチ機能部を有する増設架を有し、更に、該基本架のスイッチ機能部により出方路が決定される該セル化された入力データの、該増設架から該基本架への入力を阻止するフィルタを備えたことを特徴とする。

10

【0020】

請求項5に記載のクロスコネク装置の無瞬断拡張システムは、請求項4の記載において、前記フィルタを基本架内に備えたことを特徴とする。

【0021】

請求項6に記載のクロスコネク装置の無瞬断拡張システムは、請求項4の記載において、前記フィルタを増設架内の前記スイッチ機能部の出力側に備えたことを特徴とする。

【0022】

請求項7に記載のクロスコネク装置の無瞬断拡張システムは、請求項1または4の記載において、前記基本架に、更に該基本架内のスイッチ機能部の出力と前記増設架のスイッチ機能部の出力を選択して出力するスイッチを備えたことを特徴とする。

20

【0023】

請求項8に記載のクロスコネク装置の無瞬断拡張システムは、請求項1または4の記載において、前記基本架に、更に該基本架内のスイッチ機能部の出力と前記増設架のスイッチ機能部の出力を多重化して出力する多重化部を備えたことを特徴とする。

【0024】**【発明の実施の形態】**

以下、本発明の実施の形態を図面にしたがって説明する。尚、図において、同一または類似のものには同一の参照番号または記号を付して説明する。

【0025】

30

図1は、本発明の第一の実施の形態である。8×8クロスコネク機能のスイッチ機能部4を有する基本架1の基本的構成は、先に説明した図11と同様であり、2×1のスイッチ回路70～77を有する。

【0026】

更に拡張される増設架2が接続され、64方路の入力と出力を有する。64×64クロスコネク機能のスイッチ機能部400を有し、64方路の入力の内、8方路は基本架1から入力される。残りの56方路のデータは、図示しない他の基本架から入力される。また64方路の入力は、それぞれスイッチ機能部400に接続されたフィルタ80～87、900～955に入力される。

【0027】

40

基本架1のスイッチ機能部4は、基本架1に入力する8方路のデータのみ処理して2×1のスイッチ回路70～77に入力する。

【0028】

増設架2のスイッチ機能部400は、64×64方路を処理するものであり、フィルタ80～87、900～955はそれぞれ接続される基本架における自方路宛のセルをフィルタするものである。

【0029】

このために基本架1に新たに備えた2×1SW部70～77に入力されるデータは、基本架側のスイッチ機能部4からの出力と、増設架側のスイッチ機能部400からの出力とは重複しない。

50

【0030】

上記のように、図1において、基本架1のスイッチ機能部4は、増設架2の接続に関わらず常時使用される為、データの廃棄や同じデータが二重に出力されることは起こらない。

【0031】

ここで、上記フィルタ80～87、900～955の機能及び動作を更に説明すると、これらは、図12において説明したセルフフォーマットの仮想パス識別子(VPI)及び仮想チャンネル識別子(VCI)を認識する。そして、通過を阻止すべき方路に対してスイッチ機能部400により方路決定が行われないように、該当するセルを廃棄する。

【0032】

かかる動作については、いか各実施の形態に共通するので、後に改めて説明する。

10

【0033】

図2は、本発明の更に第二の実施の形態である。この構成ではフィルタ80～87を基本架1に設ける構成である。これにより増設架2の部品数を軽減でき、安価にできる。また、基本架1から直接フィルタ80～87を制御できる。他の動作は、図1の構成と同様である。

【0034】

図3は、本発明の第三の実施の形態である。この構成ではフィルタ80～87及び900～955を増設架2に設ける構成である。更に、図1の構成に対し、フィルタ80～87及び900～955は、増設架2のスイッチ機能部400の出力側に設けられている点に特徴を有し、かかる点を除き動作は、図1と基本的に同一である。この構成により、基本

20

【0035】

図4は、更に別の第四の実施の形態である。この構成は、図3の構成に対し、フィルタ80～87を基本架1に設けた構成である。その他の動作は図3の構成と同様である。

【0036】

図5は、本発明の第五の実施の形態である。この構成では先の実施の形態において、スイッチ機能部4の出力側に設けている2×1SW部70～77の代わりに多重部90～97を設けている。

【0037】

多重部90～97では基本架1からのデータと増設架2からのデータを多重化し、したがって速度が2倍にしている。更に、2×1SW部70～77を使用することにより生じていた同時到着によるデータの待ち合わせ処理が回避することが可能である。

30

【0038】

図6は、更に本発明の第六の実施の形態である。この構成は増設架2、3として同一構成で第一、第二の増設架を使用している。更に、基本架1のスイッチ機能部4の出力側に配置されるSW部70～77を3×1即ち、3入力に対し、いずれか1を出力する機能を有するものとしている。

【0039】

この3入力は、基本架1のスイッチ機能部4の出力及び、第一、第二の増設架2、3内のそれぞれのスイッチ機能部401、402である。スイッチ機能部401、402のそれぞれは、32×32のクロスコネクト機能を有し、他の基本架からの24のデータと基本架1からの8のデータを入力し、基本架1に8の方路を出力し、他の基本架に24の方路を出力する構成である。

40

【0040】

尚、フィルタ80～87及び900～923は、図1において説明したものと同様である。

【0041】

かかる構成は、3×1SW部70～77に限定されず、一般化し、増設架をN架とする場合、基本架1のSW部は、(N+1)×1にして対応することが可能である。

【0042】

50

図7は、本発明の第七の実施の形態である。この構成は、図6と同様に増設架を第一、第二の2架使用する場合である。但し、図6の実施の形態とことなる点は、基本架1に3×1SW部70～77の代わりに多重化部91～97を設けた構成である。

【0043】

かかる多重化部91～97による特徴は、先の図5における実施の形態と同様である。ただし、図7の実施の形態の場合は、多重化部91～97により3倍の速度に変換される。更に、一般化すると増設架をN架とする場合、基本架1の多重化部91～97は、 $(N+1) \times 1$ の多重化を有するものが使用される。

【0044】

図8は、上記各実施の形態に共通するフィルタの一構成例を説明する図である。フィルタにおいて、セルの方路を決定するためには、セルの先頭位置を示す先頭信号とそのセルが有効もしくは、無効であるかを示す有効／無効信号が必要となる。

10

【0045】

図8において、(1)は先頭セルと有効・無効セルがそれぞれ一本の信号としてセルデータ〔図8(2)〕と並列に伝送される場合を示し、1セル分として、ヘッダに続き情報フィールドが送られる。

【0046】

図8(3)は、かかる伝送携帯に対するフィルタの構成例を示す図である。101は、VPI／VCIのデコード部である。100、106及び102は遅延部、103は論理積部、104はタイミング生成部、及び105はラッチ部である。

20

【0047】

VPI／VCIデコード部101でVPI／VCIをデコードし、廃棄すべきセルの場合に論理“H”を出力する。VPI／VCIデコード部101での処理時間とタイミングを合わせるべく遅延部102で遅延された入力セルの有効・無効データが論理積部103に入力し、ここで、VPI／VCIデコード部101の出力と論理積が求められる。

【0048】

廃棄すべきセルの場合は、ここで有効／無効がマスクされる。タイミング生成部104でラッチタイミングが生成され、ラッチ部105でセルの有効／無効データがラッチされる。そしてラッチされ、出力されるセルの有効／無効データにタイミングを合わせて、セルデータ、セル先頭をそれぞれ遅延部100、106を通して出力される。

30

【0049】

図9は、先頭セルとセル有効／無効を同一信号上に割り当てた例である〔図9(1)参照〕。そして、この先頭セルとセル有効／無効のタイミングに同期してセルデータが入力される〔図9(2)参照〕。

【0050】

図9(3)は、かかる態様に対応するフィルタの構成例であり、セル有効／無効デコード部102により同一信号上に割り当てられたセル先頭とセル有効／無効データからセル有効／無効が抜き出される。

【0051】

そのセル有効／無効とVPI／VCIデコード部101から出力された信号との論理積が論理積部103で求められ、セクタ108に入力する。一方、セクタ108には更に入力セル先頭と有効／無効データを遅延部107で遅延したものが入力される。

40

【0052】

更に、タイミング生成部105は、有効／無効デコーダ102からセル有効／無効が出力される時のタイミングに同期した選択信号を出力し、これによりセクタ108を論理積部103の出力を選択するように制御する。

【0053】

図10は、更に別のフィルタの構成例を説明する図であり、この例ではセル先頭が1信号であり、セル有効／無効をヘッダのイネーブルビット(図12のヘッダの第5オクテットのENBを参照)に割り当てた例である。

50

【0054】

上記図8、図9の例では、ヘッダのイネーブルビットENBは、ドントケア（don't care）であるが、本例では、このセルデータのヘッダのイネーブルビットENBに基づき、有効／無効ビットをセルデータから有効／無効デコード部102でデコードしている。そしてかかる点を除き、先の図8、図9の例と同じである。

【0055】

【発明の効果】

以上説明したように、従来の技術でスイッチ機能部を拡張する際に、データの損失に対して目をつむるか、予めデータの流れを止めて行うことが想定される。これに対し、実施の形態を図にしたがい説明したように、本発明においてはより簡易に、データの瞬断もなく
10

【0056】

したがって、将来のネットワークあるいは通信路の多様性に対し、容易に対応が可能であるクロスコネクタ装置の拡張システムを提供できる。

【図面の簡単な説明】

【図1】本発明の第一の実施の形態を示すブロック図である。

【図2】本発明の第二の実施の形態を示すブロック図である。

【図3】本発明の第三の実施の形態を示すブロック図である。

【図4】本発明の第四の実施の形態を示すブロック図である。

【図5】本発明の第五の実施の形態を示すブロック図である。
20

【図6】本発明の第六の実施の形態を示すブロック図である。

【図7】本発明の第七の実施の形態を示すブロック図である。

【図8】上記各図の実施の形態におけるフィルタの第一の構成例を示すブロック図である。

。

【図9】上記各図の実施の形態におけるフィルタの第二の構成例を示すブロック図である。

。

【図10】上記各図の実施の形態におけるフィルタの第三の構成例を示すブロック図である。

【図11】クロスコネクタ装置の一般的構成例を示すブロック図である。

【図12】セルフフォーマットの構成例である。
30

【図13】増設架の第一の接続想定例（その1）である。

【図14】増設架の第一の接続想定例（その2）である。

【符号の説明】

1 基本架

10～17 インタフェース部

20～27, 90～97, 多重化部

30～37 VP変換部

4 スイッチ機能部

70～77 2×1スイッチ部

40～47 多重分離部
40

50～57 インタフェース部

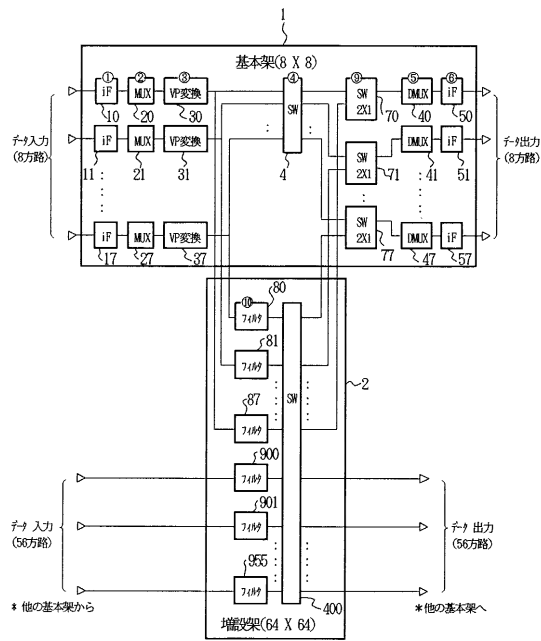
2、3 増設架

400 増設架用スイッチ機能部

80～87, 900～955 フィルタ

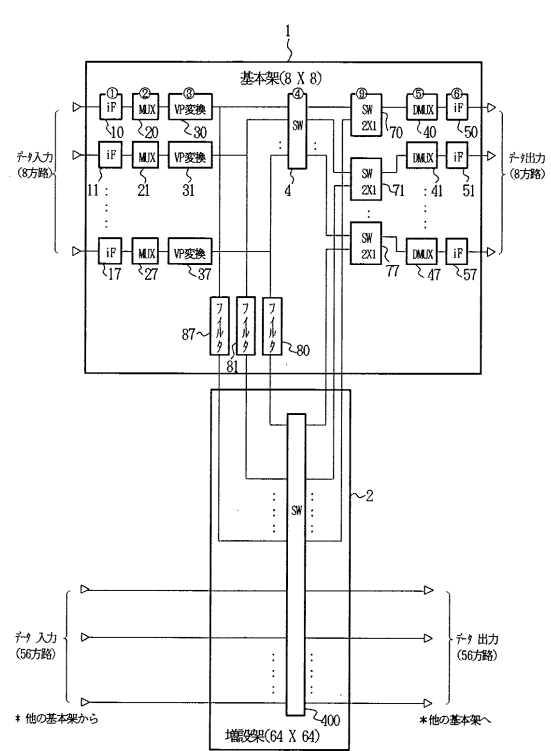
【図 1】

本発明の第一の実施形態



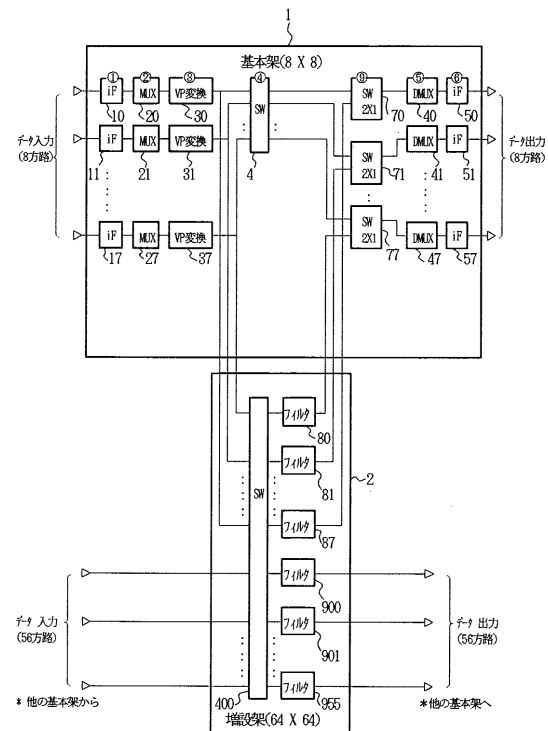
【図 2】

本発明の第二の実施形態



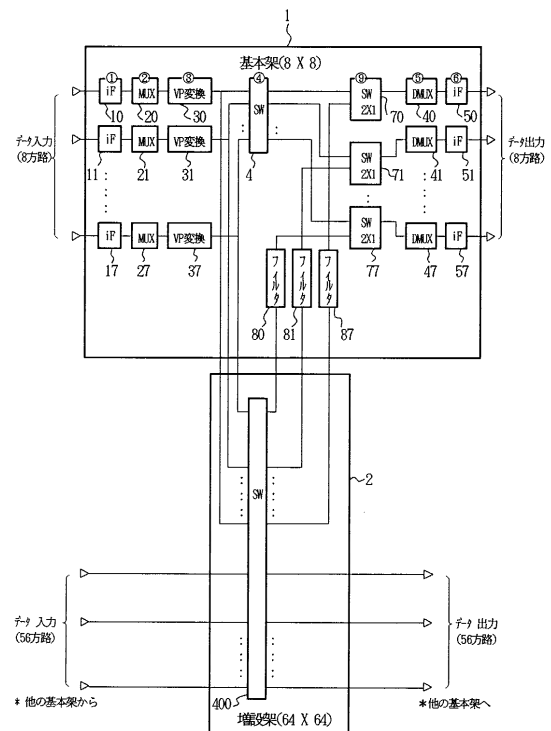
【図 3】

本発明の第三の実施形態



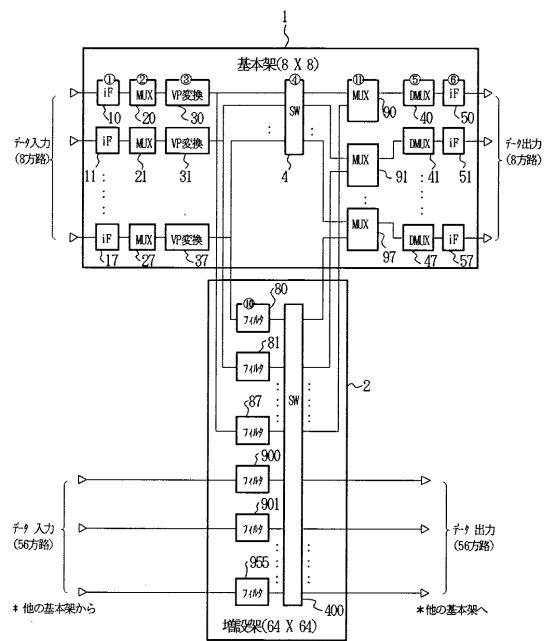
【図 4】

本発明の第四の実施形態



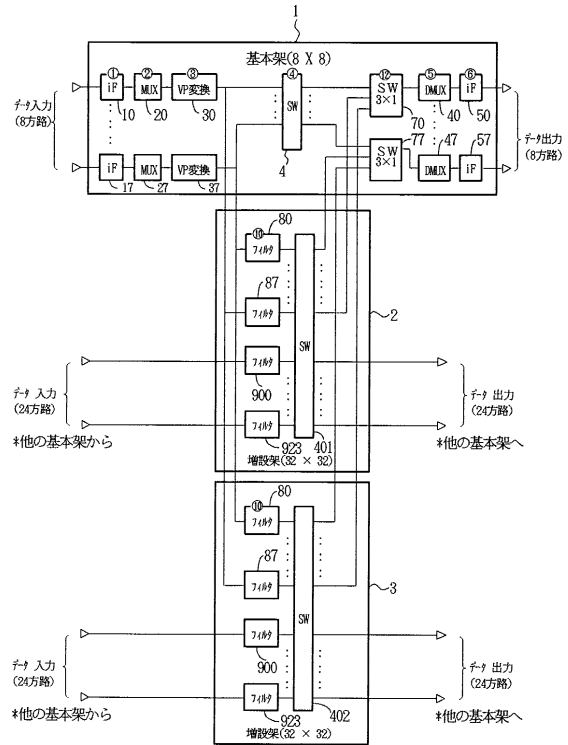
【図 5】

本発明の第五の実施の形態



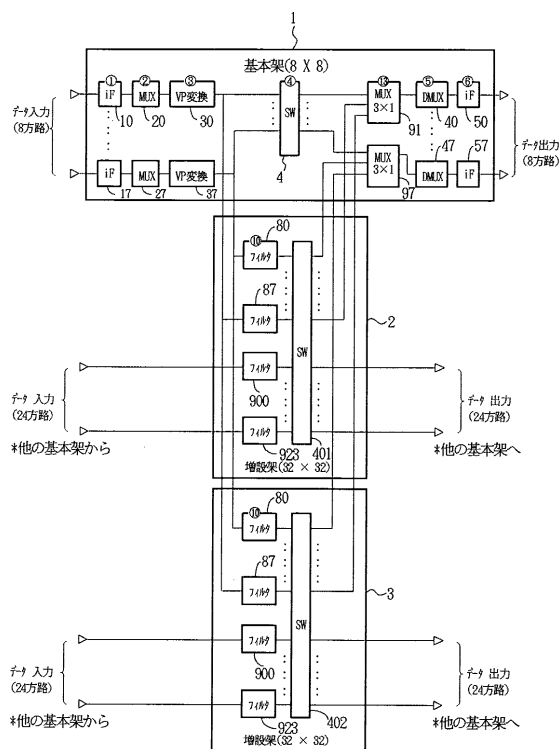
【図 6】

本発明の第六の実施の形態



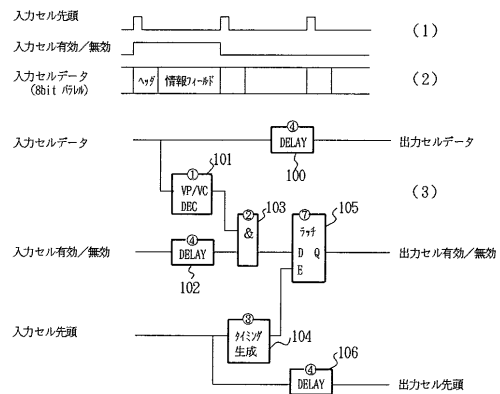
【図 7】

本発明の第七の実施の形態



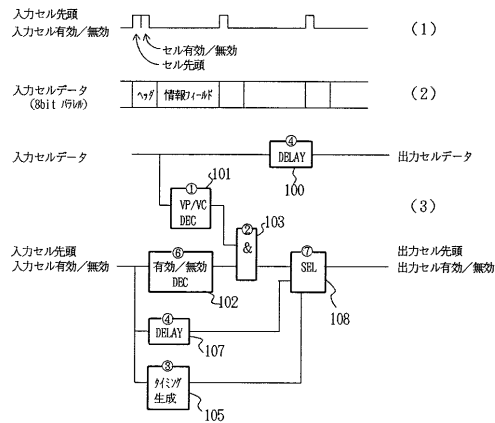
【図 8】

フィルタの第一の構成例



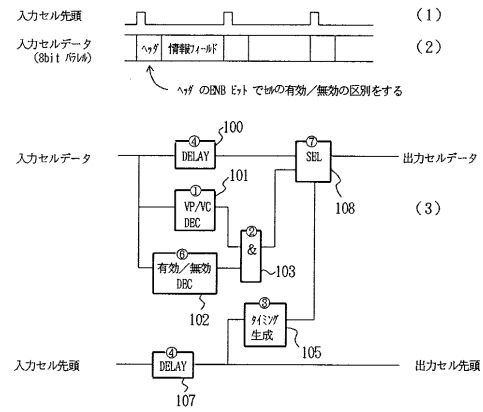
【図 9】

フィルタの第二の構成例



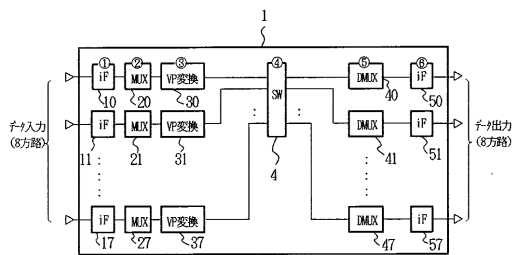
【図 10】

フィルタの第三の構成例



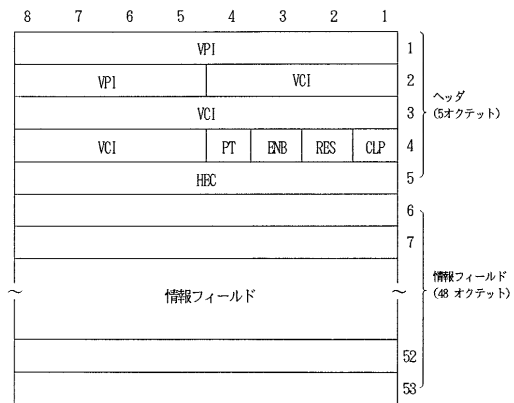
【図 11】

クロスコネクト装置の一般的構成例



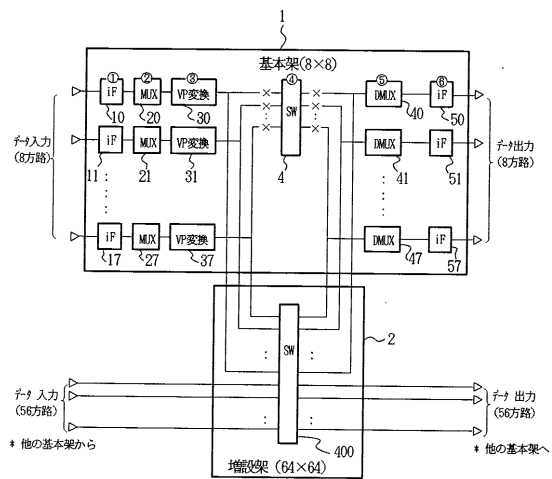
【図 12】

セルフォーマットの構成例



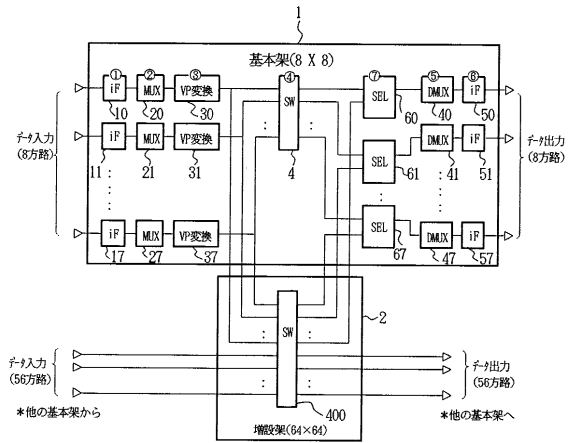
【図 1 3】

増設架の接続想定例（その1）



【図 1 4】

増設架の接続想定例（その2）



フロントページの続き

- (72)発明者 近藤 竜一
宮城県仙台市青葉区一番町1丁目2番25号 富士通東北デジタル・テクノロジー株式会社内
- (72)発明者 桜井 宏哉
宮城県仙台市青葉区一番町1丁目2番25号 富士通東北デジタル・テクノロジー株式会社内
- (72)発明者 藤本 俊文
宮城県仙台市青葉区一番町1丁目2番25号 富士通東北デジタル・テクノロジー株式会社内

審査官 吉田 隆之

- (56)参考文献 特開平4-268894 (JP, A)
特開平7-66827 (JP, A)
特開平5-227195 (JP, A)
1992年信学春季大会 B-734

- (58)調査した分野(Int.Cl.⁷, DB名)
H04L 12/56
H04Q 11/04